

(10) Internationale Veröffentlichungsnummer
WO 2018/215265 A1

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[Fortsetzung auf der nächsten Seite]



(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht (Artikel 21 Absatz 3)
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)

extension plane of the active region, respectively in sections between the first insulation layer and the second insulation layer; and - the first connection layer region and the second connection layer region are arranged next to one another without overlapping. The invention also relates to a method for producing an optoelectronic semiconductor chip.

(57) Zusammenfassung: Es wird ein optoelektronischer Halbleiterchip angegeben, umfassend - eine Halbleiterschichtenfolge (2) mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich (20), einer ersten Halbleiterschicht (21) und einer zweiten Halbleiterschicht (22), wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist; - einen ersten Kontakt (51) und einen zweiten Kontakt (52) zur externen elektrischen Kontaktierung des Halbleiterchips; - einen ersten Anschlussschichtbereich (31), über den der erste Kontakt mit der ersten Halbleiterschicht elektrisch leitend verbunden ist; - einen zweiten Anschlussschichtbereich (32), über den der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden ist; und - eine erste Isolationsschicht (6) und eine zweite Isolationsschicht (7); wobei - der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich in einer senkrecht zur einer Haupterstreckungsebene des aktiven Bereichs verlaufenden vertikalen Richtung jeweils bereichsweise zwischen der ersten Isolationsschicht und der zweiten Isolationsschicht angeordnet sind; und - der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich überlappungsfrei nebeneinander angeordnet sind. Weiterhin wird ein Verfahren zur Herstellung optoelektronischen Halbleiterchips angegeben.

Beschreibung

OPTOELEKTRONISCHER HALBLEITERCHIP UND VERFAHREN ZUR
HERSTELLUNG EINES OPTOELEKTRONISCHEN HALBLEITERCHIPS

5

Die vorliegende Erfindung betrifft einen optoelektronischen Halbleiterchip sowie ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips.

- 10 Durch Leuchtdioden-Halbleiterchips in so genannter Flipchip-Geometrie kann Strahlung mit hoher Effizienz erzeugt werden. Bei diesen Halbleiterchips ist die Substratseite bei der Montage an einem Anschlusssträger dem Anschlusssträger abgewandt. Die derzeit kommerziell verfügbaren Flipchip-
- 15 Leuchtdioden-Halbleiterchips sind jedoch hinsichtlich ihres Aufbaus sehr komplex und deshalb für viele Anwendungen aus Kostengründen nicht wettbewerbsfähig gegenüber einfacher aufgebauten Halbleiterchips, deren Substratseite bei der Montage an einem Anschlusssträger dem Anschlusssträger
- 20 zugewandt ist.

- Eine Aufgabe ist es, einen optoelektronischen Halbleiterchip anzugeben, der sich durch eine hohe Effizienz in der Strahlungserzeugung auszeichnet und weiterhin einfach und
- 25 kostengünstig herstellbar ist. Zudem soll ein Verfahren angegeben werden, mit dem eine einfache und kostengünstige Herstellung von optoelektronischen Halbleiterchips hoher Effizienz erzielbar ist.

- 30 Diese Aufgaben werden unter anderem durch einen optoelektronischen Halbleiterchip beziehungsweise ein Verfahren gemäß den unabhängigen Patentansprüchen gelöst.

Weitere Ausgestaltungen und Zweckmäßigkeiten sind Gegenstand der abhängigen Patentansprüche.

Es wird ein optoelektronischer Halbleiterchip angegeben.

5

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips weist der optoelektronische Halbleiterchip eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich auf. Die

10 Halbleiterschichtenfolge ist beispielsweise epitaktisch auf einem Substrat abgeschieden, etwa mittels MOCVD oder MBE. Das Substrat ist insbesondere Teil des optoelektronischen Halbleiterchips. Beispielsweise ist der aktive Bereich zwischen einer ersten Halbleiterschicht und einer zweiten
15 Halbleiterschicht angeordnet. Zweckmäßigerweise sind die erste Halbleiterschicht und die zweite Halbleiterschicht bezüglich des Leitungstyps zumindest stellenweise voneinander verschieden, so dass sich der aktive Bereich in einem pn-Übergang befindet. Beispielsweise ist die erste
20 Halbleiterschicht n-leitend und die zweite Halbleiterschicht p-leitend oder umgekehrt. Der aktive Bereich ist beispielsweise zur Erzeugung von Strahlung im ultravioletten, sichtbaren oder infraroten Spektralbereich vorgesehen. Zum Beispiel ist die zu erzeugende Strahlung inkohärent. Der
25 aktive Bereich befindet sich beispielsweise nicht in einem Resonator.

Der Halbleiterchip weist zweckmäßigerweise einen ersten Kontakt und einen zweiten Kontakt zur externen elektrischen
30 Kontaktierung des Halbleiterchips auf. Durch Anlegen einer elektrischen Spannung zwischen dem ersten Kontakt und dem zweiten Kontakt können Ladungsträger von entgegengesetzten Seiten in den aktiven Bereich gelangen und dort unter

Emission von Strahlung rekombinieren. Der erste Kontakt und der zweite Kontakt sind insbesondere extern frei zugängliche Bereiche des optoelektronischen Halbleiterchips.

- 5 Der erste Kontakt und der zweite Kontakt sind insbesondere von derselben Seite der Halbleiterschichtenfolge her extern zugänglich, beispielsweise von einer dem Substrat abgewandten Seite der Halbleiterschichtenfolge her.
- 10 Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips weist der optoelektronische Halbleiterchip einen ersten Anschlussschichtbereich auf, über den der erste Kontakt mit der ersten Halbleiterschicht elektrisch leitend verbunden ist. Der erste Anschlussschichtbereich kann
- 15 unmittelbar an die erste Halbleiterschicht angrenzen oder über eine elektrisch leitfähige Zwischenschicht mit der ersten Halbleiterschicht verbunden sein. In Draufsicht auf den optoelektronischen Halbleiterchip ist der erste Anschlussschichtbereich insbesondere überlappungsfrei mit dem
- 20 aktiven Bereich ausgebildet. Zum Beispiel verläuft der erste Anschlussschichtbereich in Draufsicht bereichsweise zwischen benachbarten Teilbereichen des aktiven Bereichs.

- Gemäß zumindest einer Ausführungsform des optoelektronischen
- 25 Halbleiterchips weist der optoelektronische Halbleiterchip einen zweiten Anschlussschichtbereich auf, über den der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden ist. Der zweite Anschlussschichtbereich kann unmittelbar an die zweite Halbleiterschicht angrenzen
- 30 oder über eine Zwischenschicht, etwa eine Stromaufweitungsschicht, elektrisch leitend mit der zweiten Halbleiterschicht verbunden sein.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips weist der optoelektronische Halbleiterchip eine erste Isolationsschicht und eine zweite Isolationsschicht auf. Die erste Isolationsschicht und die
5 zweite Isolationsschicht sind insbesondere dafür vorgesehen, im Betrieb des optoelektronischen Halbleiterchips mit dem ersten Kontakt elektrisch leitend verbundene Schichten von mit dem zweiten Kontakt elektrisch leitend verbundenen Schichten elektrisch zu isolieren. Die erste
10 Isolationsschicht und/oder die zweite Isolationsschicht weisen beispielsweise ein dielektrisches Material auf, etwa ein Oxid oder ein Nitrid. Insbesondere können die erste Isolationsschicht und/oder die zweite Isolationsschicht auch mehrschichtig ausgebildet sein.

15 Die erste Isolationsschicht und die zweite Isolationsschicht sind in vertikaler Richtung gesehen zumindest stellenweise auf derselben Seite des aktiven Bereichs angeordnet.

Beispielsweise bedecken die erste Isolationsschicht und die
20 zweite Isolationsschicht die zweite Halbleiterschicht auf der dem aktiven Bereich abgewandten Seite zumindest stellenweise. Die erste Isolationsschicht und die zweite Isolationsschicht grenzen zum Beispiel stellenweise aneinander an.

25 Als eine vertikale Richtung wird eine Richtung angesehen, die senkrecht zu einer Haupterstreckungsebene des aktiven Bereichs verläuft.

Entsprechend wird als eine laterale Richtung eine Richtung
30 angesehen, die entlang der Haupterstreckungsebene des aktiven Bereichs verläuft.

Die erste Isolationsschicht bedeckt beispielsweise eine Seitenfläche des aktiven Bereichs. Ein seitlicher elektrischer Kurzschluss des aktiven Bereichs kann mittels der ersten Isolationsschicht vermieden werden. Zum Beispiel
5 grenzt die erste Isolationsschicht unmittelbar an die Seitenfläche des aktiven Bereichs an.

Die zweite Isolationsschicht ist beispielsweise bereichsweise zwischen dem ersten Kontakt und dem zweiten Anschlusschichtbereich und/oder zwischen dem zweiten Kontakt und dem zweiten Anschlusschichtbereich angeordnet.
10 Insbesondere kann die zweite Isolationsschicht an den ersten Kontakt, den zweiten Kontakt und an den zweiten Anschlusschichtbereich unmittelbar angrenzen.

15 Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips sind der erste Anschlusschichtbereich und der zweite Anschlusschichtbereich überlappungsfrei nebeneinander angeordnet. Bei der Herstellung können der
20 erste Anschlusschichtbereich und der zweite Anschlusschichtbereich aus einer gemeinsamen Anschlusschicht hervorgehen. Insbesondere können der erste Anschlusschichtbereich und der zweite Anschlusschichtbereich mittels einer gemeinsamen
25 fotolithographischen Maske hergestellt sein.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips sind der erste Anschlusschichtbereich und der zweite Anschlusschichtbereich in vertikaler Richtung
30 jeweils bereichsweise zwischen der ersten Isolationsschicht und der zweiten Isolationsschicht angeordnet.

In vertikaler Richtung gesehen sind also der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich zumindest stellenweise zwischen zwei Isolationsschichten eingebettet. Insbesondere können alle
5 Außenflächen des ersten Anschlussschichtbereichs und/oder des zweiten Anschlussschichtbereichs, die nicht an ein elektrisch leitfähiges Material angrenzen, an die erste Isolationsschicht oder die zweite Isolationsschicht angrenzen.

10

In mindestens einer Ausführungsform des optoelektronischen Halbleiterchips weist der optoelektronische Halbleiterchip eine Halbleiterschichtenfolge mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich, einer ersten
15 Halbleiterschicht und einer zweiten Halbleiterschicht auf, wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist. Der optoelektronische Halbleiterchip umfasst einen ersten Kontakt und einen zweiten Kontakt zur externen
20 elektrischen Kontaktierung des Halbleiterchips. Der optoelektronische Halbleiterchip weist einen ersten Anschlussschichtbereich auf, über den der erste Kontakt mit der ersten Halbleiterschicht elektrisch leitend verbunden ist. Der optoelektronische Halbleiterchip weist einen zweiten
25 Anschlussschichtbereich auf, über den der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden ist. Der optoelektronische Halbleiterchip weist eine erste Isolationsschicht und eine zweite Isolationsschicht auf. Der erste Anschlussschichtbereich und der zweite
30 Anschlussschichtbereich sind in einer senkrecht zu einer Haupterstreckungsebene des aktiven Bereichs verlaufenden vertikalen Richtung jeweils bereichsweise zwischen der ersten Isolationsschicht und der zweiten Isolationsschicht

angeordnet. Mittels der ersten und der zweiten Isolationsschicht können Strahlungsverluste aufgrund von Reflexion am ersten Anschlussschichtbereich und am zweiten Anschlussschichtbereich verringert werden. Weiterhin kann die elektrische Kontaktierung der ersten Halbleiterschicht und der zweiten Halbleiterschicht über den ersten Anschlussschichtbereich und den ersten Kontakt beziehungsweise dem zweiten Anschlussschichtbereich und den zweiten Kontakt für beide Polaritäten in gemeinsamen Herstellungsschritten ausgebildet werden. Die Anzahl der für die Herstellung erforderlichen Lithographieebenen kann so verringert werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips weisen die erste Isolationsschicht und/oder die zweite Isolationsschicht jeweils eine Mehrzahl von Teilschichten auf und bilden eine dielektrische Spiegelstruktur. Beispielsweise ist die dielektrische Spiegelstruktur durch eine alternierende Stapelung von Schichten mit einem ersten Brechungsindex und einem zweiten Brechungsindex gebildet, wobei der erste Brechungsindex niedriger ist als der zweite Brechungsindex. Je höher die Reflektivität der dielektrischen Spiegelstruktur ist, desto geringer kann der Anteil an Strahlung sein, der im aktiven Bereich erzeugt wird und durch Absorptionsverluste innerhalb des Halbleiterchips verloren geht, beispielsweise aufgrund von Absorption durch den ersten Anschlussschichtbereich, den zweiten Anschlussschichtbereich, den ersten Kontakt oder den zweiten Kontakt.

30

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umläuft der erste Anschlussschichtbereich den aktiven Bereich in lateraler Richtung zumindest teilweise.

Beispielsweise umläuft der erste Anschlussschichtbereich den aktiven Bereich an mindestens zwei Seitenflächen oder mindestens drei Seitenflächen. Insbesondere kann der erste Anschlussschichtbereich den aktiven Bereich in lateraler
5 Richtung vollständig umlaufen. Beispielsweise umläuft der erste Anschlussschichtbereich rahmenförmig um eine äußere Umrandung des aktiven Bereichs. Im Zweifel kann die äußere Umrandung durch ein gedachtes elastisches Band ermittelt werden, das um den aktiven Bereich des Halbleiterchips
10 gespannt ist und den aktiven Bereich vollständig umschließt.

Mittels des ersten Anschlussschichtbereichs kann derjenige Strahlungsanteil, der seitlich aus dem optoelektronischen Halbleiterchip austritt, verringert werden. Insbesondere
15 können Absorptionsverluste an einem Anschlussträger, an dem der optoelektronische Halbleiterchip befestigt ist, verringert werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips erstreckt sich der erste
20 Anschlussschichtbereich stellenweise bis zu einer Seitenfläche des Halbleiterchips. Insbesondere kann der erste Anschlussschichtbereich in lateraler Richtung bündig mit der ersten Halbleiterschicht und/oder bündig mit dem Substrat
25 abschließen. Absorptionsverluste aufgrund von in Richtung des Anschlussträgers abgestrahlter Strahlung können so weitestgehend verringert werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips umläuft die zweite Isolationsschicht den
30 ersten Anschlussschichtbereich in lateraler Richtung, insbesondere vollständig. Mit anderen Worten ist eine äußere Seitenfläche des ersten Anschlussschichtbereichs

bereichsweise oder vollständig von der zweiten Isolationsschicht umgeben. Die zweite Isolationsschicht bewirkt also eine laterale Verkapselung des ersten Anschlussschichtbereichs. Eine Degradation des ersten Anschlussschichtbereichs, beispielsweise aufgrund von Oxidation, kann so weitergehend vermindert werden. Weiterhin kann die Gefahr von Migration von Material des ersten Anschlussschichtbereichs in andere Schichten des optoelektronischen Halbleiterchips vermieden oder zumindest verringert werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips weisen der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich dieselbe Materialzusammensetzung und dieselbe Schichtdicke auf. Bei der Herstellung des optoelektronischen Halbleiterchips können der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich aus einer gemeinsamen Anschlussschicht hervorgehen. Material für den ersten Anschlussschichtbereich und für den zweiten Anschlussschichtbereich kann also in einem gemeinsamen Schritt abgeschieden werden, obwohl einer der Anschlussschichtbereiche für die Kontaktierung der n-Seite (beispielsweise die erste Halbleiterschicht) und der andere Anschlussschichtbereich für die Kontaktierung der p-Seite (beispielsweise die zweite Halbleiterschicht) des optoelektronischen Halbleiterchips vorgesehen sind.

Gemäß zumindest einer Ausführungsform des optoelektronischen Halbleiterchips ist die Halbleiterschichtenfolge auf einem Substrat angeordnet, wobei der erste Kontakt und der zweite Kontakt auf einer dem Substrat abgewandten Seite der Halbleiterschichtenfolge angeordnet sind und im Betrieb des

Halbleiterchips erzeugte Strahlung durch das Substrat austritt. Bei einer Montage des optoelektronischen Halbleiterchips kann im Betrieb erzeugte Verlustwärme aus der Halbleiterschichtenfolge direkt über den ersten Kontakt und
5 den zweiten Kontakt in den Anschlussträger abgeführt werden. Die Verlustwärme muss also nicht das Substrat, das typischerweise eine im Vergleich zu Metallschichten geringe thermische Leitfähigkeit aufweist, passieren.

10 Weiterhin wird ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips angegeben.

Gemäß zumindest einer Ausführungsform des Verfahrens wird eine Halbleiterschichtenfolge mit einem zur Erzeugung von
15 Strahlung vorgesehenen aktiven Bereich, einer ersten Halbleiterschicht und einer zweiten Halbleiterschicht bereitgestellt, wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist.

20 Gemäß zumindest einer Ausführungsform des Verfahrens wird eine Ausnehmung ausgebildet, in der die erste Halbleiterschicht freiliegt. Insbesondere durchdringt die Ausnehmung die zweite Halbleiterschicht und den aktiven
25 Bereich. Beispielsweise bildet die Ausnehmung eine äußere Umrandung des aktiven Bereichs des herzustellenden optoelektronischen Halbleiterchips.

Gemäß zumindest einer Ausführungsform des Verfahrens wird
30 eine erste Isolationsschicht ausgebildet, wobei die erste Isolationsschicht zumindest eine erste Öffnung für die elektrische Kontaktierung der ersten Halbleiterschicht und zumindest eine zweite Öffnung für die elektrische

Kontaktierung der zweiten Halbleiterschicht aufweist.

Insbesondere überdeckt die erste Isolationsschicht alle Bereiche der Halbleiterschichtenfolge, die nicht für die elektrische Kontaktierung der ersten Halbleiterschicht oder der zweiten Halbleiterschicht vorgesehen sind. Beispielsweise bedeckt die Isolationsschicht auch eine Seitenfläche des aktiven Bereichs.

Gemäß zumindest einer Ausführungsform des Verfahrens wird eine Anschlussschicht auf der ersten Isolationsschicht ausgebildet. Beispielsweise sind ein erster Anschlussschichtbereich der Anschlussschicht elektrisch leitend mit der ersten Halbleiterschicht und ein zweiter Anschlussschichtbereich der Anschlussschicht elektrisch leitend mit der zweiten Halbleiterschicht verbunden. Der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich gehen also aus derselben Anschlussschicht hervor. Die Anschlussschicht wird beispielsweise durch Aufdampfen oder Sputtern ausgebildet.

Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem eine zweite Isolationsschicht auf der Anschlussschicht ausgebildet wird, wobei die zweite Isolationsschicht zumindest einen ersten Durchbruch zur elektrischen Kontaktierung des ersten Anschlussschichtbereichs und zumindest einen zweiten Durchbruch zur elektrischen Kontaktierung des zweiten Anschlussschichtbereichs aufweist. Die zweite Isolationsschicht grenzt insbesondere unmittelbar an den ersten Anschlussschichtbereich und an den zweiten Anschlussschichtbereich an.

Gemäß zumindest einer Ausführungsform des Verfahrens umfasst das Verfahren einen Schritt, in dem eine Kontaktschicht auf der zweiten Isolationsschicht zur Ausbildung eines ersten Kontakts und eines zweiten Kontakts für die externe

5 elektrische Kontaktierung ausgebildet wird, wobei der erste Kontakt mit der ersten Halbleiterschicht und der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden sind.

10 Die Ausbildung des ersten Kontakts und des zweiten Kontakts erfolgt also in einem gemeinsamen Abscheideschritt und insbesondere auch mittels einer gemeinsamen fotolithographischen Maske.

15 Insbesondere sind für die gesamte Herstellung des optoelektronischen Halbleiterchips lediglich fünf fotolithographische Ebenen erforderlich. Beispielsweise wird nur mit einer Ebene die Halbleiterschichtenfolge strukturiert. Mittels zweier Ebenen kann jeweils elektrisch

20 isolierendes Material aufgebracht werden. In zwei weiteren Ebenen kann elektrisch leitendes Material aufgebracht werden.

In mindestens einer Ausführungsform des Verfahrens wird eine Halbleiterschichtenfolge mit einem zur Erzeugung von

25 Strahlung vorgesehenen aktiven Bereich, einer ersten Halbleiterschicht und einer zweiten Halbleiterschicht bereitgestellt, wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist. Eine Ausnehmung wird ausgebildet, in der die

30 erste Halbleiterschicht freiliegt. Eine erste Isolationsschicht wird ausgebildet, wobei die erste Isolationsschicht zumindest eine erste Öffnung für die elektrische Kontaktierung der ersten Halbleiterschicht und

zumindest eine zweite Öffnung für die elektrische Kontaktierung der zweiten Halbleiterschicht aufweist. Eine Anschlussschicht wird auf der ersten Isolationsschicht ausgebildet, wobei ein erster Anschlussschichtbereich der

5 Anschlussschicht elektrisch leitend mit der ersten Halbleiterschicht und ein zweiter Anschlussschichtbereich der Anschlussschicht elektrisch leitend mit der zweiten Halbleiterschicht verbunden ist. Eine zweite Isolationsschicht wird auf der Anschlussschicht ausgebildet,

10 wobei die zweite Isolationsschicht zumindest einen ersten Durchbruch zur elektrischen Kontaktierung des ersten Anschlussschichtbereichs und zumindest einen zweiten Durchbruch zur elektrischen Kontaktierung des zweiten Anschlussschichtbereichs aufweist. Eine Kontaktschicht wird

15 auf der zweiten Isolationsschicht zur Ausbildung eines ersten Kontakts und eines zweiten Kontakts für die externe elektrische Kontaktierung ausgebildet, wobei der erste Kontakt mit der ersten Halbleiterschicht und der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend

20 verbunden sind.

Gemäß zumindest einer Ausführungsform des Verfahrens wird der aktive Bereich beim Ausbilden der zumindest einen Ausnehmung in voneinander beabstandete Teilbereiche unterteilt.

25 Insbesondere weist der aktive Bereich für jeden herzustellenden Halbleiterchip einen Teilbereich oder eine Mehrzahl von Teilbereichen auf.

Zweckmäßigerweise weist die zweite Isolationsschicht für

30 jeden Teilbereich des aktiven Bereichs zumindest einen zweiten Durchbruch auf, so dass die den jeweiligen Teilbereichen des aktiven Bereichs zugeordneten Teilbereiche der zweiten Halbleiterschicht über die zweite

Anschlussschicht elektrisch leitend miteinander verbunden sind. Insbesondere sind für die elektrische Kontaktierung der verschiedenen Teilbereiche des aktiven Bereichs eines herzustellenden Halbleiterchips über genau einen ersten
5 Kontakt und genau einen zweiten Kontakt extern elektrisch kontaktierbar.

Gemäß zumindest einer Ausführungsform des Verfahrens wird eine Stromaufweitungsschicht auf die
10 Halbleiterschichtenfolge, insbesondere direkt an die zweite Halbleiterschicht angrenzend, aufgebracht. Die Stromaufweitungsschicht weist beispielsweise ein TCO(Transparent Conductive Oxyde)-Material auf. Eine in lateraler Richtung gleichmäßige Stromeinprägung in den
15 aktiven Bereich wird so gefördert.

Gemäß zumindest einer Ausführungsform des Verfahrens wird die Stromaufweitungsschicht vor dem Ausbilden der Ausnehmung auf die Halbleiterschichtenfolge aufgebracht. Die
20 Halbleiterschichtenfolge und die Stromaufweitungsschicht werden insbesondere mittels derselben Maske strukturiert. Für die Strukturierung der Stromaufweitungsschicht ist also keine zusätzliche Maske erforderlich.

25 Gemäß zumindest einer Ausführungsform des Verfahrens wird der Halbleiterchip in einem Verbund gefertigt, wobei der Halbleiterchip durch eine Vereinzelung des Verbunds ausgebildet wird. Das Vereinzeln erfolgt beispielsweise mittels Sägens, chemisch, etwa mittels Ätzens oder mittels
30 kohärenter Strahlung, etwa durch ein Lasertrennverfahren.

Die Vereinzelung erfolgt zweckmäßigerweise nach dem Ausbilden der Kontaktschicht, insbesondere nach Abschluss aller photolithographischen Strukturierungen.

- 5 Die Vereinzelung erfolgt beispielsweise entlang von Vereinzelungslinien, wobei der aktive Bereich entlang der Vereinzelungslinien mittels der Ausnehmung bereits entfernt ist. Der aktive Bereich wird bei der Vereinzelung also nicht durchtrennt.

10

Gemäß zumindest einer Ausführungsform des Verfahrens wird die erste Halbleiterschicht beim Vereinzeln durchtrennt. Vor dem Vereinzeln erfolgt also kein Strukturierungsschritt, in dem die erste Halbleiterschicht vollständig durchtrennt wird. Die
15 erste Halbleiterschicht bildet stellenweise eine beim Vereinzeln entstehende und den Halbleiterchip in lateraler Richtung begrenzende Seitenfläche.

20

Gemäß zumindest einer Ausführungsform des Verfahrens wird die Anschlussschicht beim Vereinzeln durchtrennt. Die Anschlussschicht erstreckt sich also bereichsweise in lateraler Richtung bis zur Seitenfläche des Halbleiterchips.

25

Gemäß zumindest einer Ausführungsform des Verfahrens wird die Anschlussschicht beim Vereinzeln nicht durchtrennt. Die Anschlussschicht ist also bereits vor dem Vereinzeln so ausgebildet, dass entlang der Vereinzelungslinien kein Material der Anschlussschicht vorliegt.

30

Das beschriebene Verfahren ist für die Herstellung eines vorstehend beschriebenen optoelektronischen Halbleiterchips besonders geeignet. Im Zusammenhang mit dem Verfahren angeführte Merkmale können daher auch für den

optoelektronischen Halbleiterchip herangezogen werden und umgekehrt.

Weitere Ausgestaltungen und Zweckmäßigkeiten ergeben sich aus
5 der folgenden Beschreibung der Ausführungsbeispiele in Verbindung mit den Figuren.

Es zeigen:

- 10 Die Figuren 1A bis 1L ein Ausführungsbeispiel für ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips anhand von schematisch dargestellten Zwischenschritten, wobei die Figuren
15 1B, 1D, 1F, 1H, 1J und 1L jeweils Draufsichten und die Figuren 1A, 1C, 1E, 1G, 1I und 1K jeweils zugehörige Schnittansichten entlang der Linie A-A' zeigen; und
20 die Figuren 2A und 2B ein Ausführungsbeispiel eines optoelektronischen Halbleiterchips in Draufsicht (Figur 2B) und zugehöriger Schnittansicht entlang
25 der Linie B-B' in Figur 2A.

Gleiche, gleichartige oder gleich wirkende Elemente sind in den Figuren mit den gleichen Bezugszeichen versehen.

- 30 Die Figuren sind jeweils schematische Darstellungen und daher nicht unbedingt maßstabsgetreu. Vielmehr können vergleichsweise kleine Elemente und insbesondere

Schichtdicken zur Verdeutlichung übertrieben groß dargestellt sein.

Anhand der Figuren 1A bis 1L wird ein Ausführungsbeispiel für
5 ein Verfahren zur Herstellung eines optoelektronischen Halbleiterchips beschrieben, wobei die Figuren 1K und 1L einen fertiggestellten optoelektronischen Halbleiterchip 1 zeigen. Zur Vereinfachung ist in den Figuren lediglich ein Ausschnitt eines Verbunds 100 gezeigt, aus dem durch
10 Vereinzelung entlang von Vereinzelungslinien 8 (Figur 1K) ein optoelektronischer Halbleiterchip entsteht. Zur vereinfachten Darstellung sind in den Figuren 1C bis 1J jeweils nur diejenigen Elemente mit Bezugszeichen versehen, die in dem jeweils zugeordneten Herstellungsschritt neu ausgebildet
15 werden.

Wie in Figur 1A dargestellt, wird eine Halbleiterschichtenfolge 2 auf einem Substrat 4 bereitgestellt. Das Substrat 4 ist beispielsweise ein
20 Aufwachssubstrat für die epitaktische Abscheidung der Halbleiterschichten der Halbleiterschichtenfolge 2, etwa mittels MOCVD oder MBE. Das Substrat 4 ist beispielsweise ein Saphirsubstrat oder ein Siliziumcarbidssubstrat.

25 Die Halbleiterschichtenfolge 2 weist eine erste Halbleiterschicht 21 eines ersten Leitungstyps, eine zweite Halbleiterschicht 22 eines vom ersten Leitungstyp verschiedenen zweiten Leitungstyps und einen aktiven Bereich
20 auf, wobei der aktive Bereich 20 zwischen der ersten Halbleiterschicht 21 und der zweiten Halbleiterschicht 22
30 angeordnet ist. Die erste Halbleiterschicht ist zwischen dem Substrat 4 und dem aktiven Bereich 20 angeordnet.

Beispielsweise ist die erste Halbleiterschicht n-leitend und die zweite Halbleiterschicht p-leitend.

Nachfolgend wird, wie in den Figuren 1C und 1D dargestellt, eine Stromaufweitungsschicht 35 auf der Halbleiterschichtenfolge 2 aufgebraucht. Die Stromaufweitungsschicht grenzt unmittelbar an die zweite Halbleiterschicht 22 an. Die Stromaufweitungsschicht 35 enthält beispielsweise ein TCO-Material, etwa Indiumzinnoxid (ITO). Die Stromaufweitungsschicht kann auch mehrschichtig ausgebildet sein.

Die Stromaufweitungsschicht 35 und die Halbleiterschichtenfolge 2 werden mittels einer Maske 9 fotolithographisch strukturiert. Hierbei wird ein Teil der Stromaufweitungsschicht 35 und Material der Halbleiterschichtenfolge 2 entfernt, etwa mittels nasschemischen oder trockenchemischen Ätzens, so dass in der Halbleiterschichtenfolge 2 Ausnehmungen 25 ausgebildet werden, die sich durch die zweite Halbleiterschicht 22 und den aktiven Bereich 20 in die erste Halbleiterschicht 21 hinein erstrecken.

In dem gezeigten Ausführungsbeispiel wird der aktive Bereich 20 eines herzustellenden Halbleiterchips in eine Mehrzahl von voneinander beabstandeten Teilbereichen 201 unterteilt. Davon abweichend ist jedoch auch denkbar, dass sich der aktive Bereich 20 eines optoelektronischen Halbleiterchips durchgängig über den gesamten herzustellenden Halbleiterchip erstreckt. Eine äußere Umrandung 202 des aktiven Bereichs ist anhand einer gestrichelten Linie veranschaulicht, die nur in Zwischenräumen zwischen den Teilbereichen 201 zu sehen ist.

Alle Teilbereiche 201 des aktiven Bereichs 20 verlaufen innerhalb der äußeren Umrandung 202 des aktiven Bereichs.

Nachfolgend wird eine erste Isolationsschicht 6 auf die Halbleiterschichtenfolge aufgebracht (Figuren 1E und 1F). Die erste Isolationsschicht 6 bedeckt bereichsweise die zweite Halbleiterschicht 22 und eine Seitenfläche 205 des aktiven Bereichs 20. Die erste Isolationsschicht 6 wird so ausgebildet, dass sie für jeden herzustellenden Halbleiterchip zumindest eine erste Öffnung 61 und zumindest eine zweite Öffnung 62 aufweist. In der zumindest einen ersten Öffnung 61 ist die erste Halbleiterschicht 21 elektrisch kontaktierbar. In der zumindest einen zweiten Öffnung 62 ist die zweite Halbleiterschicht 22 elektrisch kontaktierbar, insbesondere über die Stromaufweitungsschicht 35.

In dem gezeigten Ausführungsbeispiel weist jeder Teilbereich 201 des aktiven Bereichs 20 eine Mehrzahl von zweiten Öffnungen 62 auf. Eine gleichmäßige Bestromung der zweiten Halbleiterschicht 22 wird so vereinfacht. Grundsätzlich ist jedoch denkbar, dass jeder Teilbereich 201 des aktiven Bereichs 20 nur eine zweite Öffnung 62 aufweist.

Die Strukturierung der ersten Isolationsschicht 6 erfolgt mittels einer zweiten fotolithographischen Ebene, wobei die ersten Öffnungen 61 und die zweiten Öffnungen 62 in einem gemeinsamen Strukturierungsschritt ausgebildet werden können.

Nachfolgend wird, wie in den Figuren 1G und 1H dargestellt, eine Anschlussschicht 3 auf der Halbleiterschichtenfolge ausgebildet. Die Anschlussschicht 3 wird derart lateral strukturiert ausgebildet, dass die Anschlussschicht 3

zumindest einen ersten Anschlussschichtbereich 31 und einen zweiten Anschlussschichtbereich 32 aufweist. Der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich sind in lateraler Richtung nebeneinander und voneinander beabstandet angeordnet. Die Anschlussschichtbereiche sind also überlappungsfrei zueinander angeordnet. Der erste Anschlussschichtbereich 31 ist überlappungsfrei mit dem aktiven Bereich 20 ausgebildet. Insbesondere kann der erste Anschlussschichtbereich zusammenhängend ausgebildet sein. Der erste Anschlussschichtbereich 31 ist in der Öffnung 61 mit der ersten Halbleiterschicht 21 elektrisch leitend verbunden. Der zweite Anschlussschichtbereich 32 ist in der zweiten Öffnung 62 der Isolationsschicht 6 mit der zweiten Halbleiterschicht 22 elektrisch leitend verbunden. Der zweite Anschlussschichtbereich überlappt insbesondere an jeder Stelle mit dem aktiven Bereich 20.

Der erste Anschlussschichtbereich 31 verläuft rahmenförmig entlang eines Umfangs des herzustellenden optoelektronischen Halbleiterchips. Insbesondere umläuft der erste Anschlussschichtbereich 31 den aktiven Bereich 20 in lateraler Richtung zumindest stellenweise, insbesondere entlang des gesamten Umfangs.

Die elektrische Kontaktierung der ersten Halbleiterschicht 21 und der zweiten Halbleiterschicht 22 über den ersten Anschlussschichtbereich 31 beziehungsweise den zweiten Anschlussschichtbereich 32 kann also in einem gemeinsamen Strukturierungsschritt erfolgen, etwa mittels einer dritten fotolithographischen Ebene.

Die Anschlussschicht 3 kann einschichtig oder auch mehrschichtig ausgebildet sein. Beispielsweise kann die Anschlussschicht eine oder mehrere Teilschichten aus einem TCO-Material und/oder eine oder mehrere metallische Schichten aufweisen. Beispielsweise zeichnet sich Silber durch eine hohe Reflektivität im sichtbaren und ultravioletten Spektralbereich aus. Es kann aber auch ein anderes Metall Anwendung finden, beispielsweise Aluminium, Rhodium, Palladium, Platin, Titan oder Chrom oder eine metallische Legierung mit zumindest einem der genannten Metalle.

Nachfolgend wird, wie in den Figuren 1I und 1J dargestellt, eine zweite Isolationsschicht 7 auf der Halbleiterschichtenfolge 2 ausgebildet. Die zweite Isolationsschicht 7 wird mittels einer vierten fotolithographischen Ebene derart strukturiert, dass sie erste Durchbrüche 71 für die elektrische Kontaktierung des ersten Anschlussschichtbereichs 31 und zweite Durchbrüche 72 für die elektrische Kontaktierung des zweiten Anschlussschichtbereichs 32 aufweist.

Die zweite Isolationsschicht 7 grenzt insbesondere unmittelbar an den ersten Anschlussschichtbereich 31, den zweiten Anschlussschichtbereich 32 und die erste Isolationsschicht 6 an.

In vertikaler Richtung gesehen verläuft die Anschlussschicht 3, insbesondere sowohl der erste Anschlussschichtbereich 31 als auch der zweite Anschlussschichtbereich 32, stellenweise zwischen der ersten Isolationsschicht 6 und der zweiten Isolationsschicht 7.

Die erste Isolationsschicht 6 und die zweite Isolationsschicht 7 sind zumindest stellenweise auf derselben Seite des aktiven Bereichs angeordnet. Insbesondere überdecken die erste Isolationsschicht und die zweite Isolationsschicht die zweite Halbleiterschicht 22 auf der dem aktiven Bereich 20 abgewandten Seite der zweiten Halbleiterschicht.

Die erste Isolationsschicht 6 und die zweite Isolationsschicht 7 können einen dielektrischen Spiegel bilden und insbesondere jeweils eine Mehrzahl von Teilschichten aufweisen. Dies ist in Figur 1I anhand von vergrößert dargestellten Ausschnitten gezeigt.

Die erste Isolationsschicht 6 weist eine Mehrzahl erster Teilschichten 601 und zweiter Teilschichten 602 auf, wobei die ersten Teilschichten jeweils einen niedrigeren Brechungsindex aufweisen als die zweiten Teilschichten.

Entsprechend weist die zweite Isolationsschicht 7 eine Mehrzahl erster Teilschichten 701 und zweiter Teilschichten 702 auf, wobei die ersten Teilschichten jeweils einen niedrigeren Brechungsindex aufweisen als die zweiten Teilschichten.

Für eine dielektrische Schicht mit einem niedrigen Brechungsindex eignet sich beispielsweise Siliziumoxid oder Magnesiumfluorid. Für eine Schicht mit einem höheren Brechungsindex eignet sich beispielsweise Titanoxid oder Niob(V)Oxid (Nb_2O_5).

Mittels einer mehrlagigen Ausgestaltung der ersten Isolationsschicht 6 und der zweiten Isolationsschicht 7

können hohe Reflektivitäten erzielt werden, so dass Absorptionsverluste an vom aktiven Bereich 20 aus gesehen nachgeordneten absorbierenden Schichten wie beispielsweise Metallschichten verringert werden können. Weiterhin hat sich

5 gezeigt, dass durch eine mehrlagige Ausbildung der ersten Isolationsschicht 6 und der zweiten Isolationsschicht 7 die Gefahr einer Rissbildung vermindert werden kann und dadurch die Empfindlichkeit gegenüber Feuchtigkeit verringert wird.

- 10 In Draufsicht auf die Halbleiterschichtenfolge 2 überlappt jeweils mindestens ein zweiter Durchbruch 72 mit einem Teilbereich 201 des aktiven Bereichs.

- Für die elektrische Kontaktierung des ersten
- 15 Anschlussschichtbereichs 31 ist eine Mehrzahl von ersten Durchbrüchen 71 vorgesehen. Grundsätzlich ist jedoch ein einzelner Durchbruch für die elektrische Kontaktierung des ersten Anschlussschichtbereichs 31 ausreichend.

- 20 Die Strukturierung der zweiten Isolationsschicht 7 kann mittels einer vierten fotolithographischen Ebene erfolgen.

- Nachfolgend wird, wie in den Figuren 1K und 1L dargestellt, eine Kontaktschicht 5 derart strukturiert auf der
- 25 Halbleiterschichtenfolge 2 aufgebracht, dass die Kontaktschicht 5 einen ersten Kontakt 51 und einen zweiten Kontakt 52 aufweist. Der erste Kontakt und der zweite Kontakt sind für die externe elektrische Kontaktierung des herzustellenden Halbleiterchips 1 vorgesehen, so dass beide
- 30 für die elektrische Kontaktierung des Halbleiterchips erforderlichen Kontakte auf einer dem Substrat 4 abgewandten Seite der Halbleiterschichtenfolge 2 extern zugänglich sind. Der erste Kontakt 51 grenzt in den ersten Durchbrüchen 71 an

die erste Halbleiterschicht 21 an. Der zweite Kontakt 52 grenzt in den zweiten Durchbrüchen 72 an die zweite Halbleiterschicht 22 an.

- 5 Das strukturierte Aufbringen der Kontaktschicht 5 kann mittels einer fünften fotolithographischen Ebene erfolgen.

Nachfolgend wird der Verbund 9 entlang der Vereinzelungslinien 8 vereinzelt, etwa mechanisch,
10 beispielsweise durch Sägen, chemisch, beispielsweise durch Ätzen und/oder mittels kohärenter Strahlung, etwa durch ein Lasertrennverfahren.

Beim Vereinzeln entstehen Seitenflächen 15 des hergestellten
15 optoelektronischen Halbleiterchips 1. Beim Vereinzeln wird auch die erste Halbleiterschicht 21 durchtrennt, so dass die erste Halbleiterschicht 21 und das Substrat 4 bündig abschließen. Die Anschlussschicht 3 ist in lateraler Richtung derart strukturiert, dass sie entlang der Vereinzelungslinien
20 8 nicht vorhanden ist. Die Anschlussschicht 3 wird beim Vereinzeln also nicht durchtrennt. Dadurch kann die zweite Isolationsschicht 7 den ersten Anschlussschichtbereich 31 seitlich bedecken.

25 Die Anschlussschicht 3 kann so mittels der ersten Isolationsschicht 6 und der zweiten Isolationsschicht 7 auch in lateraler Richtung verkapselt werden. Die Anschlussschicht 3 kann so vor Feuchtigkeit oder Oxidation geschützt werden. Weiterhin kann vermieden werden, dass Material der
30 Anschlussschicht 3 im Betrieb des Halbleiterchips 1 migriert. Beispielsweise kann bei Verwendung von Silber für die Anschlussschicht 3 eine Silbermigration in andere Schichten des optoelektronischen Halbleiterchips, insbesondere in die

Halbleiterschichten der Halbleiterschichtenfolge 2 vermieden werden.

Figur 1L zeigt eine Draufsicht des fertiggestellten
5 optoelektronischen Halbleiterchips 1.

Mit dem beschriebenen Verfahren kann mit nur fünf
fotolithographischen Ebenen ein optoelektronischer
Halbleiterchip hergestellt werden, der beide für die externe
10 elektrische Kontaktierung vorgesehenen Kontakte auf der dem
Substrat 4 abgewandten Seite der Halbleiterschichtenfolge 2
aufweist.

Bei einer Montage eines derartigen optoelektronischen
15 Halbleiterchips auf einem Anschlussträger, etwa einem
Leiterrahmen oder einer Leiterplatte, sind der erste Kontakt
51 und der zweite Kontakt 52 dem Anschlussträger zugewandt.
Dadurch befinden sich die Halbleiterschichten der
Halbleiterschichtenfolge 2 näher an dem Anschlussträger. Die
20 Wärmeabfuhr von Verlustwärme im Betrieb des
optoelektronischen Halbleiterchips kann dadurch verbessert
werden. Insbesondere muss die Wärme nicht über das Substrat 4
abgeführt werden, so dass sich für das Substrat auch ein
Material mit vergleichsweise geringer Wärmeleitfähigkeit
25 eignet, etwa Saphir.

Weiterhin können mittels der insbesondere jeweils als
dielektrische Spiegelstruktur ausgebildeten ersten
Isolationsschicht 6 und zweiten Isolationsschicht 7
30 Absorptionsverluste innerhalb des optoelektronischen
Halbleiterchips verringert werden.

Anstelle eines mehrlagigen Aufbaus für die erste Isolationsschicht 6 und die zweite Isolationsschicht 7 kann für eine der Isolationsschichten oder auch für beide Isolationsschichten auch ein einschichtiger Aufbau Anwendung
5 finden, beispielsweise mit einer Schicht aus Siliziumoxid. Dadurch kann die Herstellung des optoelektronischen Halbleiterchips vereinfacht werden.

In den Figuren 2A und 2B ist ein weiteres Ausführungsbeispiel
10 für einen optoelektronischen Halbleiterchip gezeigt. Dieses Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit den Figuren 1K und 1L beschriebenen Ausführungsbeispiel und kann insbesondere weitestgehend wie vorstehend beschrieben hergestellt werden, insbesondere mit
15 nur fünf Fotolithographieebenen.

Im Unterschied hierzu erstreckt sich die Anschlussschicht 3, insbesondere der erste Anschlussschichtbereich 31 bis zur Seitenfläche 15 des Halbleiterchips 1. Der erste
20 Anschlussschichtbereich 31, die erste Halbleiterschicht 21 und das Substrat 4 schließen bündig an der Seitenfläche 15 ab.

Bei der Herstellung eines derartigen optoelektronischen
25 Halbleiterchips wird die Anschlussschicht 3 im Unterschied zu dem im Zusammenhang mit den Figuren 1A bis 1L beschriebenen Ausführungsbeispiel bei der Vereinzelung durchtrennt. Mittels des sich bis zur Seitenfläche 15 des Halbleiterchips erstreckenden ersten Anschlussschichtbereichs 31 kann
30 derjenige Strahlungsanteil reduziert werden, der seitlich aus dem optoelektronischen Halbleiterchip 1 austritt. Diese Strahlungsanteile können zu einem gesteigerten Anteil beispielsweise am Anschlussträger absorbiert werden. Bei

einer Anordnung eines Strahlungskonversionselements auf dem Substrat 4 (in den Figuren nicht explizit gezeigt) kann dieser Strahlungsanteil auch zu einer unerwünschten Farbortverschiebung führen, da der Strahlungsanteil
5 vollständig unkonvertiert aus dem optoelektronischen Halbleiterchip 1 austreten kann.

Mit den beschriebenen Verfahren können auf einfache, zuverlässige und kostengünstige Weise optoelektronische
10 Halbleiterchips hergestellt werden, die sich durch eine hohe Effizienz auszeichnen.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die
15 Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder den Ausführungsbeispielen angegeben
20 ist.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 102017111123.9, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.
25

Bezugszeichenliste

	1	optoelektronischer Halbleiterchip
	15	Seitenfläche
5	100	Verbund
	2	Halbleiterschichtenfolge
	20	aktiver Bereich
	201	Teilbereich
	202	äußere Umrandung
10	205	Seitenfläche des aktiven Bereichs
	21	erste Halbleiterschicht
	22	zweite Halbleiterschicht
	25	Ausnehmung
	3	Anschlussschicht
15	31	erster Anschlussschichtbereich
	32	zweiter Anschlussschichtbereich
	35	Stromaufweitungsschicht
	4	Substrat
	5	Kontaktschicht
20	51	erste Kontaktschicht
	52	zweite Kontaktschicht
	6	erste Isolationsschicht
	601	erste Teilschicht
	602	zweite Teilschicht
25	61	erste Öffnung
	62	zweite Öffnung
	7	zweite Isolationsschicht
	701	erste Teilschicht
	702	zweite Teilschicht
30	71	erster Durchbruch
	72	zweiter Durchbruch
	8	Vereinzelungslinie
	9	Maske

Patentansprüche

1. Optoelektronischer Halbleiterchip, umfassend

- eine Halbleiterschichtenfolge (2) mit einem zur Erzeugung
5 von Strahlung vorgesehenen aktiven Bereich (20), einer ersten Halbleiterschicht (21) und einer zweiten Halbleiterschicht (22), wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist;
- 10 - einen ersten Kontakt (51) und einen zweiten Kontakt (52) zur externen elektrischen Kontaktierung des Halbleiterchips;
- einen ersten Anschlussschichtbereich (31), über den der erste Kontakt mit der ersten Halbleiterschicht elektrisch leitend verbunden ist;
- 15 - einen zweiten Anschlussschichtbereich (32), über den der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden ist; und
- eine erste Isolationsschicht (6) und eine zweite Isolationsschicht (7);
- 20 wobei
- der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich in einer senkrecht zur einer Haupterstreckungsebene des aktiven Bereichs verlaufenden vertikalen Richtung jeweils bereichsweise zwischen der ersten
- 25 Isolationsschicht und der zweiten Isolationsschicht angeordnet sind; und
- der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich überlappungsfrei nebeneinander angeordnet sind.

30

2. Optoelektronischer Halbleiterchip nach Anspruch 1, wobei die erste Isolationsschicht und die zweite Isolationsschicht jeweils eine Mehrzahl von Teilschichten

(601, 602, 701, 702) aufweisen und eine dielektrische Spiegelstruktur bilden.

3. Optoelektronischer Halbleiterchip nach Anspruch 1 oder 2,
5 wobei der erste Anschlussschichtbereich den aktiven Bereich in lateraler Richtung zumindest teilweise umläuft.

4. Optoelektronischer Halbleiterchip nach einem der vorhergehenden Ansprüche,
10 wobei sich der erste Anschlussschichtbereich stellenweise bis zu einer Seitenfläche (15) des Halbleiterchips erstreckt.

5. Optoelektronischer Halbleiterchip nach einem der vorhergehenden Ansprüche,
15 wobei die zweite Isolationsschicht den ersten Anschlussschichtbereich in lateraler Richtung umläuft.

6. Optoelektronischer Halbleiterchip nach einem der vorhergehenden Ansprüche,
20 wobei der erste Anschlussschichtbereich und der zweite Anschlussschichtbereich dieselbe Materialzusammensetzung und dieselbe Schichtdicke aufweisen.

7. Optoelektronischer Halbleiterchip nach einem der vorhergehenden Ansprüche,
25 wobei die Halbleiterschichtenfolge auf einem Substrat (4) angeordnet ist, der erste Kontakt und der zweite Kontakt auf einer dem Substrat abgewandten Seite der Halbleiterschichtenfolge angeordnet sind und im Betrieb des
30 Halbleiterchips erzeugte Strahlung durch das Substrat austritt.

8. Verfahren zur Herstellung eines optoelektronischen Halbleiterchips mit den Schritten:

a) Bereitstellen einer Halbleiterschichtenfolge (2) mit einem zur Erzeugung von Strahlung vorgesehenen aktiven Bereich

5 (20), einer ersten Halbleiterschicht (21) und einer zweiten Halbleiterschicht (22), wobei der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist;

b) Ausbilden einer Ausnehmung (25), in der die erste
10 Halbleiterschicht freiliegt;

c) Ausbilden einer ersten Isolationsschicht (6), wobei die erste Isolationsschicht zumindest eine erste Öffnung (61) für die elektrische Kontaktierung der ersten Halbleiterschicht und zumindest eine zweite Öffnung (62) für die elektrische
15 Kontaktierung der zweiten Halbleiterschicht aufweist;

d) Ausbilden einer Anschlussschicht (3) auf der ersten Isolationsschicht, wobei ein erster Anschlussschichtbereich (31) der Anschlussschicht elektrisch leitend mit der ersten Halbleiterschicht und ein zweiter Anschlussschichtbereich
20 (32) der Anschlussschicht elektrisch leitend mit der zweiten Halbleiterschicht verbunden ist;

e) Ausbilden einer zweiten Isolationsschicht (7) auf der Anschlussschicht, wobei die zweite Isolationsschicht zumindest einen ersten Durchbruch (71) zur elektrischen
25 Kontaktierung des ersten Anschlussschichtbereichs und zumindest einen zweiten Durchbruch (72) zur elektrischen Kontaktierung des zweiten Anschlussschichtbereichs aufweist;
und

f) Ausbilden einer Kontaktschicht (5) auf der zweiten
30 Isolationsschicht zur Ausbildung eines ersten Kontakts (51) und eines zweiten Kontakts (52) für die externe elektrische Kontaktierung, wobei der erste Kontakt mit der ersten

Halbleiterschicht und der zweite Kontakt mit der zweiten Halbleiterschicht elektrisch leitend verbunden sind.

9. Verfahren nach Anspruch 8,

- 5 wobei der aktive Bereich in Schritt b) in voneinander beabstandete Teilbereiche (201) unterteilt wird.

10. Verfahren nach Anspruch 8 oder 9,

- wobei vor dem Ausbilden der Ausnehmung eine
10 Stromaufweitungsschicht auf die Halbleiterschichtenfolge aufgebracht wird und wobei die Halbleiterschichtenfolge und die Stromaufweitungsschicht mittels derselben Maske strukturiert werden.

- 15 11. Verfahren nach einem der vorherigen Ansprüche, wobei der Halbleiterchip in einem Verbund (100) gefertigt wird und der Halbleiterchip durch eine Vereinzelung des Verbunds nach Schritt f) ausgebildet wird.

- 20 12. Verfahren nach Anspruch 11, wobei beim Vereinzeln die erste Halbleiterschicht durchtrennt wird.

13. Verfahren nach Anspruch 11 oder 12,

- 25 wobei beim Vereinzeln die Anschlussschicht durchtrennt wird.

14. Verfahren nach einem der Ansprüche 8 bis 12,

wobei beim Vereinzeln die Anschlussschicht nicht durchtrennt wird.

30

15. Verfahren nach einem der Ansprüche 8 bis 14, wobei ein Halbleiterchip gemäß einem der Ansprüche 1 bis 7 hergestellt wird.

FIG 1A

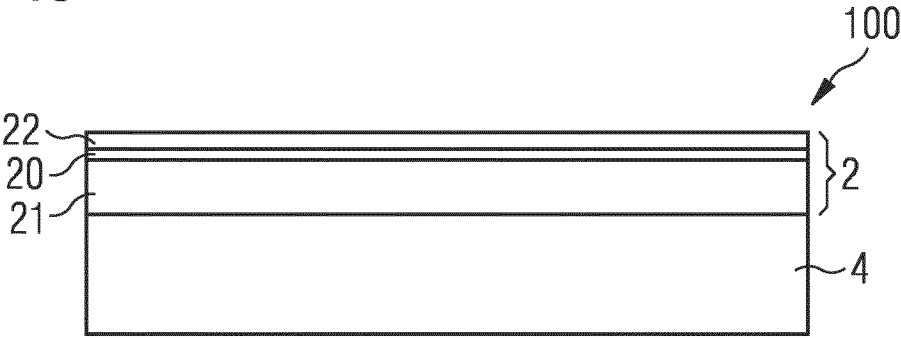


FIG 1B

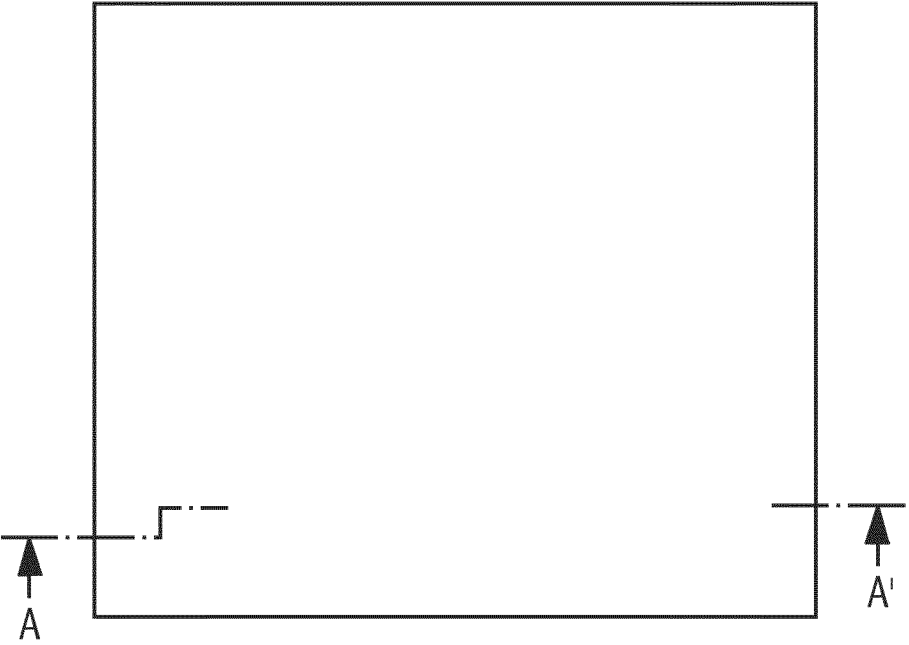


FIG 1C

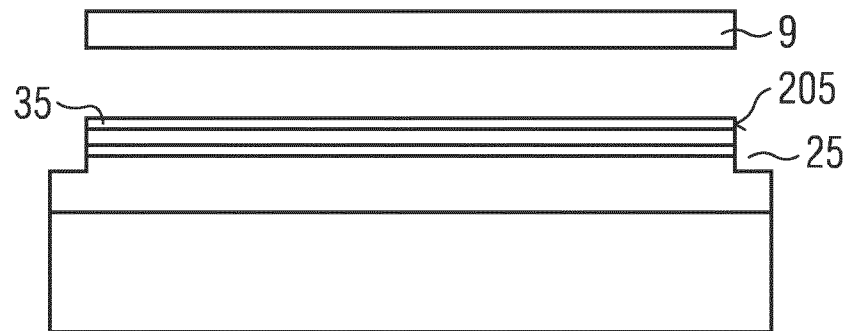


FIG 1D

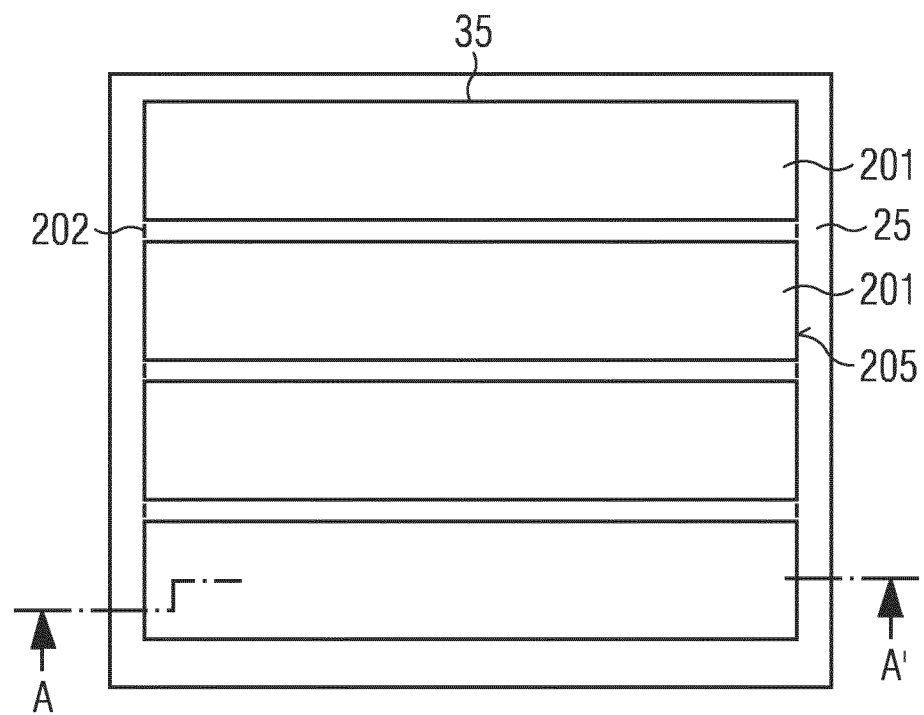


FIG 1E

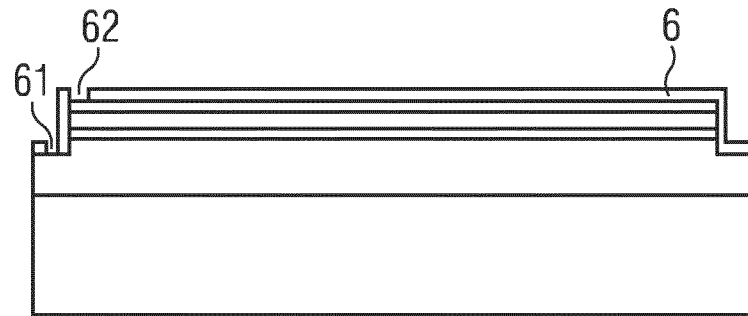


FIG 1F

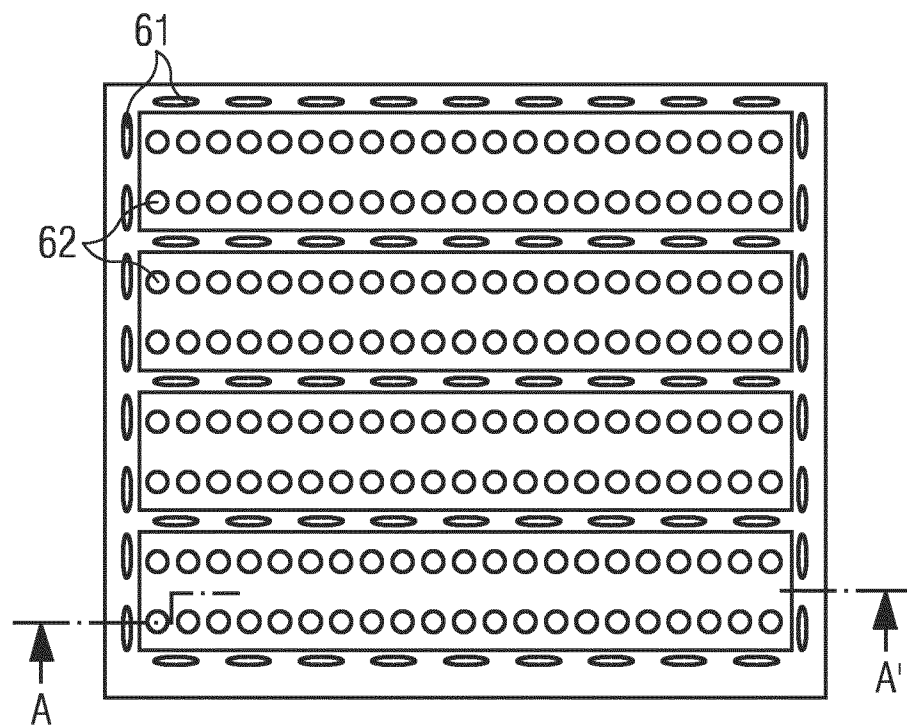


FIG 1G

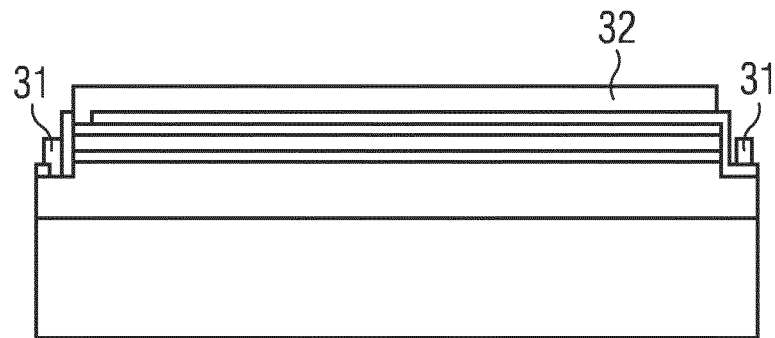


FIG 1H

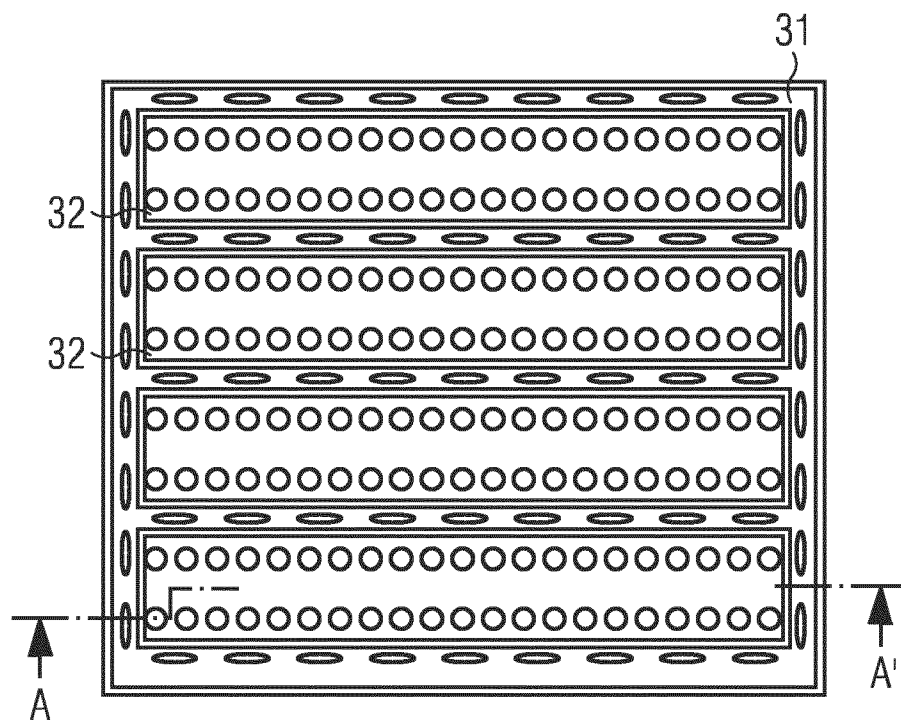


FIG 1I

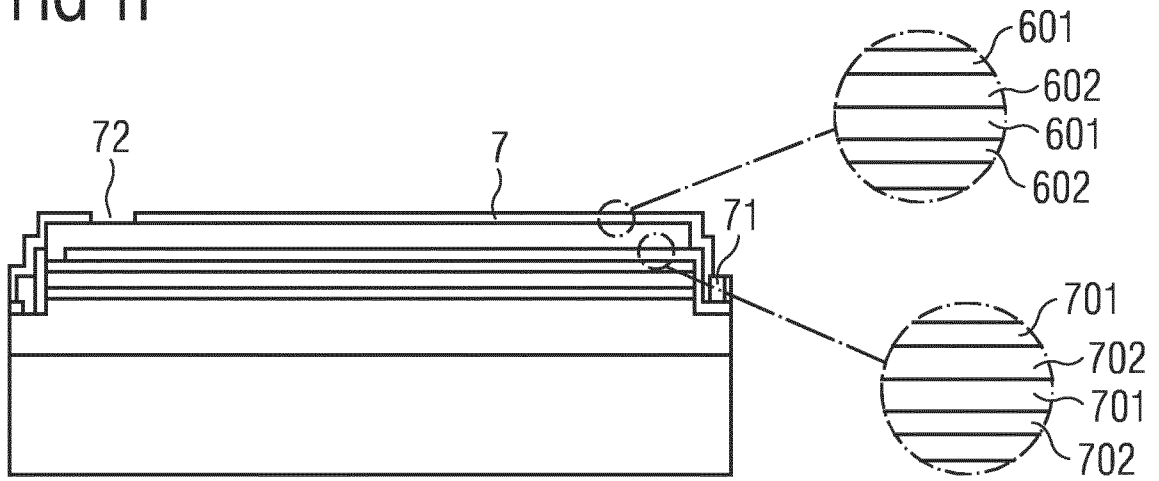


FIG 1J

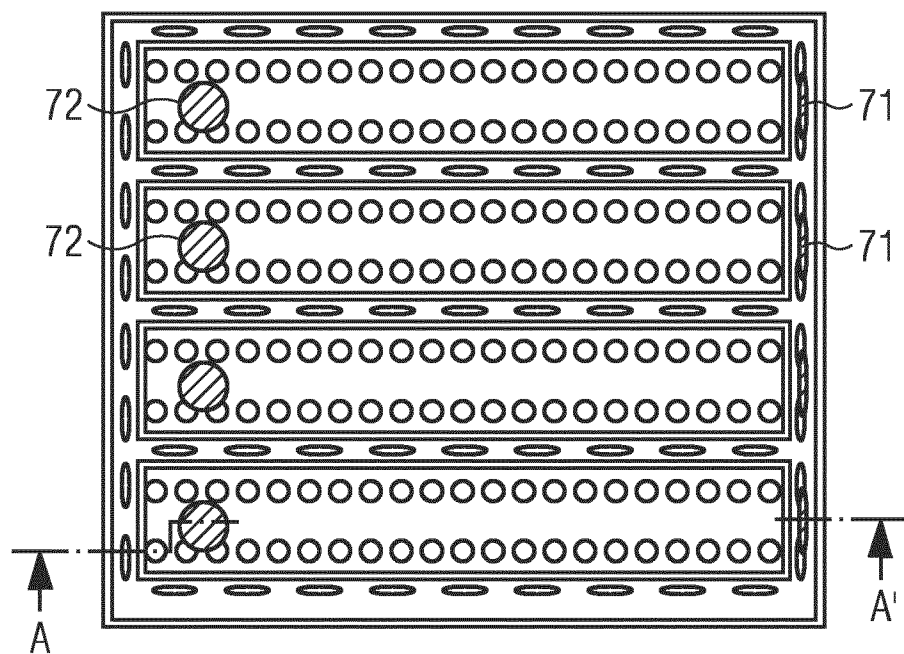


FIG 1K

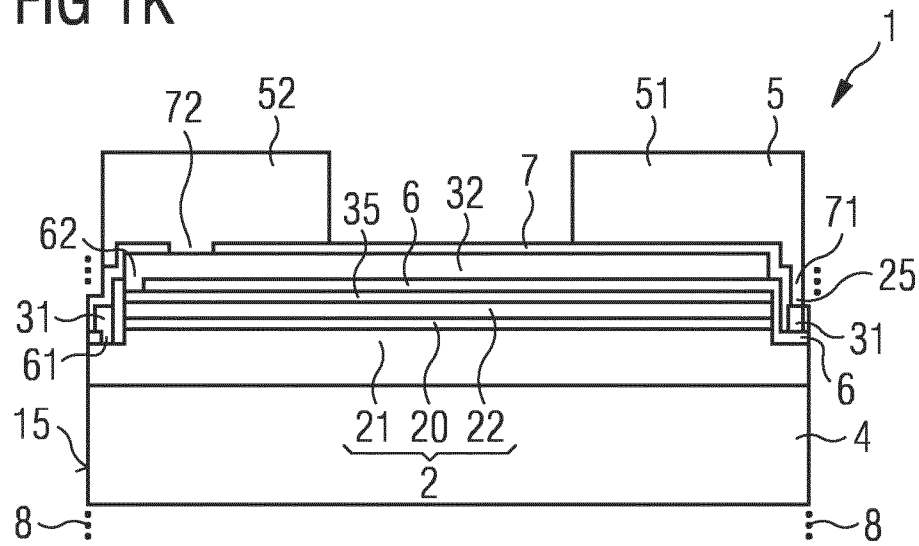
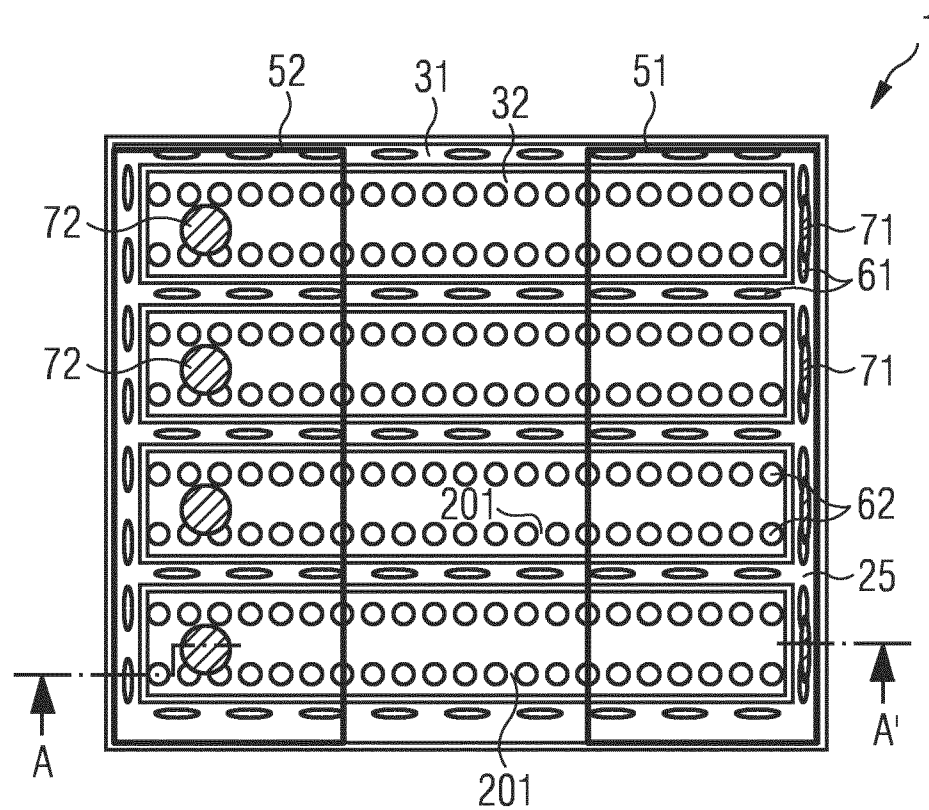


FIG 1L



INTERNATIONAL SEARCH REPORT

International application No.

PCT/EP2018/062783

A. CLASSIFICATION OF SUBJECT MATTER H01L 33/38 (2010.01)i; H01L 33/44 (2010.01)i; H01L 33/46 (2010.01)n According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, INSPEC, IBM-TDB, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	US 2005194605 A1 (SHELTON BRYAN S [US] ET AL) 08 September 2005 (2005-09-08) paragraphs [0031], [0038], [0047], [0059], [0060] figures 1-3,10,12,14 abstract	1,3-15 2
Y	WO 2009010762 A1 (PHOTONSTAR LED LTD [GB]; MCKENZIE JAMES STUART [GB]; ZOOROB MAJD [GB]) 22 January 2009 (2009-01-22) page 5, line 31 - page 6, line 12 figure 1a	2
X A	US 2015144984 A1 (CHEN YI-MING [TW] ET AL) 28 May 2015 (2015-05-28) paragraphs [0049] - [0063] figures 10-12	1,3-15 2
X A	US 2003010989 A1 (YUKIMOTO TOMIHISA [JP]) 16 January 2003 (2003-01-16) paragraphs [0006] - [0012] figures 1,2	1,4,6,8-15 2,3,5,7
A	EP 2343744 A2 (SEOUL OPTO DEVICE CO LTD [KR]) 13 July 2011 (2011-07-13) figure 12	3
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 24 July 2018		Date of mailing of the international search report 22 October 2018
Name and mailing address of the ISA/EP European Patent Office p.b. 5818, Patentlaan 2, 2280 HV Rijswijk Netherlands Telephone No. (+31-70)340-2040 Facsimile No. (+31-70)340-3016		Authorized officer Adams, Richard Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/EP2018/062783

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2005194605	A1	08 September 2005	CN	1947222	A	11 April 2007
				EP	1726033	A2	29 November 2006
				JP	5112049	B2	09 January 2013
				JP	2007527123	A	20 September 2007
				KR	20060129526	A	15 December 2006
				US	2005194605	A1	08 September 2005
				US	2007114557	A1	24 May 2007
				WO	2005091848	A2	06 October 2005
WO	2009010762	A1	22 January 2009	EP	2176891	A1	21 April 2010
				GB	2451334	A	28 January 2009
				US	2010213485	A1	26 August 2010
				WO	2009010762	A1	22 January 2009
US	2015144984	A1	28 May 2015	CN	104681702	A	03 June 2015
				TW	201521245	A	01 June 2015
				US	2015144984	A1	28 May 2015
US	2003010989	A1	16 January 2003	JP	2003031840	A	31 January 2003
				KR	20030007061	A	23 January 2003
				TW	560060	B	01 November 2003
				US	2003010989	A1	16 January 2003
EP	2343744	A2	13 July 2011	CN	102122694	A	13 July 2011
				EP	2343744	A2	13 July 2011
				JP	5755885	B2	29 July 2015
				JP	6046209	B2	14 December 2016
				JP	2011142324	A	21 July 2011
				JP	2015173289	A	01 October 2015
				JP	2017041653	A	23 February 2017
				TW	201131836	A	16 September 2011
				US	2011163346	A1	07 July 2011
				US	2013009197	A1	10 January 2013
				US	2013221399	A1	29 August 2013
				US	2014209962	A1	31 July 2014
				US	2014209966	A1	31 July 2014
				US	2015187996	A1	02 July 2015
				US	2016315226	A1	27 October 2016
				WO	2011083923	A2	14 July 2011

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H01L33/38 H01L33/44
 ADD. H01L33/46

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, IBM-TDB, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2005/194605 A1 (SHELTON BRYAN S [US] ET AL) 8. September 2005 (2005-09-08)	1,3-15
Y	Absätze [0031], [0038], [0047], [0059], [0060] Abbildungen 1-3,10,12,14 Zusammenfassung	2
Y	WO 2009/010762 A1 (PHOTONSTAR LED LTD [GB]; MCKENZIE JAMES STUART [GB]; ZOOROB MAJD [GB]) 22. Januar 2009 (2009-01-22) Seite 5, Zeile 31 - Seite 6, Zeile 12 Abbildung 1a	2
X	US 2015/144984 A1 (CHEN YI-MING [TW] ET AL) 28. Mai 2015 (2015-05-28)	1,3-15
A	Absätze [0049] - [0063] Abbildungen 10-12	2
	-/-	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

24. Juli 2018

Absendedatum des internationalen Recherchenberichts

22/10/2018

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Adams, Richard

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2003/010989 A1 (YUKIMOTO TOMIHISA [JP]) 16. Januar 2003 (2003-01-16)	1,4,6, 8-15
A	Absätze [0006] - [0012] Abbildungen 1,2	2,3,5,7

A	EP 2 343 744 A2 (SEOUL OPTO DEVICE CO LTD [KR]) 13. Juli 2011 (2011-07-13) Abbildung 12	3

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2018/062783

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2005194605 A1	08-09-2005	CN 1947222 A	11-04-2007
		EP 1726033 A2	29-11-2006
		JP 5112049 B2	09-01-2013
		JP 2007527123 A	20-09-2007
		KR 20060129526 A	15-12-2006
		US 2005194605 A1	08-09-2005
		US 2007114557 A1	24-05-2007
		WO 2005091848 A2	06-10-2005
WO 2009010762 A1	22-01-2009	EP 2176891 A1	21-04-2010
		GB 2451334 A	28-01-2009
		US 2010213485 A1	26-08-2010
		WO 2009010762 A1	22-01-2009
US 2015144984 A1	28-05-2015	CN 104681702 A	03-06-2015
		TW 201521245 A	01-06-2015
		US 2015144984 A1	28-05-2015
US 2003010989 A1	16-01-2003	JP 2003031840 A	31-01-2003
		KR 20030007061 A	23-01-2003
		TW 560060 B	01-11-2003
		US 2003010989 A1	16-01-2003
EP 2343744 A2	13-07-2011	CN 102122694 A	13-07-2011
		EP 2343744 A2	13-07-2011
		JP 5755885 B2	29-07-2015
		JP 6046209 B2	14-12-2016
		JP 2011142324 A	21-07-2011
		JP 2015173289 A	01-10-2015
		JP 2017041653 A	23-02-2017
		TW 201131836 A	16-09-2011
		US 2011163346 A1	07-07-2011
		US 2013009197 A1	10-01-2013
		US 2013221399 A1	29-08-2013
		US 2014209962 A1	31-07-2014
		US 2014209966 A1	31-07-2014
		US 2015187996 A1	02-07-2015
		US 2016315226 A1	27-10-2016
		WO 2011083923 A2	14-07-2011