



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4210102/24-24

(22) 10.03.87

(46) 30.09.88. Бюл. № 36

(71) Вологодский политехнический институт

(72) А.Н.Андреев, М.Ю.Белов,
А.М.Водовозов, В.Н.Лабичев и А.А.Сачков

(53) 681.3(088.8)

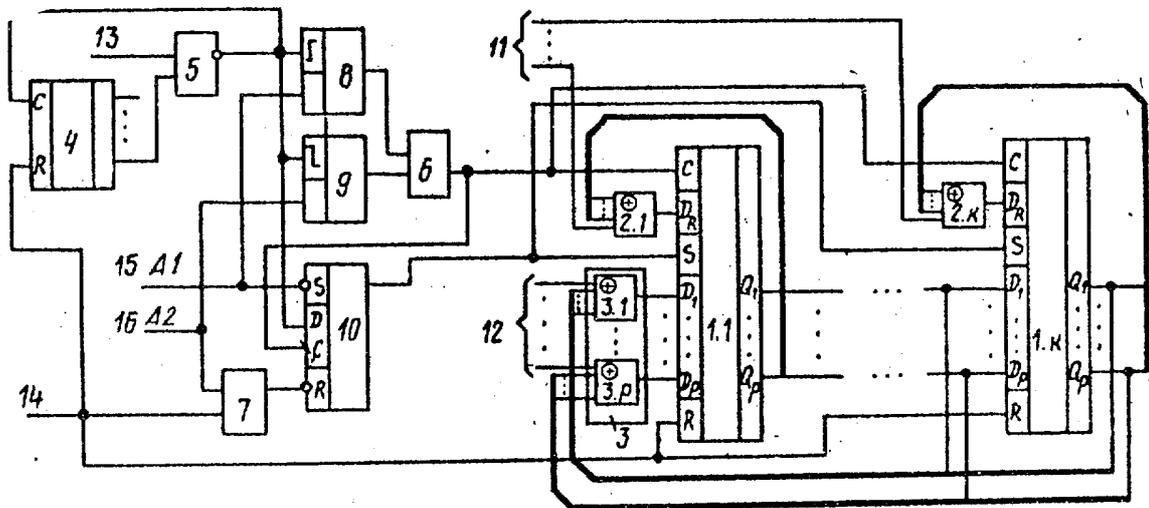
(56) Авторское свидетельство СССР
№ 1223230, кл. G 06 F 11/00, 1983.

Авторское свидетельство СССР
№ 928367, кл. G 06 F 15/46, 1980.

(54) СИГНАТУРНЫЙ АНАЛИЗАТОР

(57) Изобретение относится к вычислительной технике и может быть использовано для контроля и диагностики дискретных объектов. Целью изобретения является сокращение объема оборудования при заданном количестве информационных входов анализатора. Сигнатурный анализатор содержит K K-разрядных регистров 1.1...1.K, первую

группу сумматоров по модулю два 2.1...2.K, вторую группу 3 сумматоров по модулю два 3.1...3P, счетчик 4, элемент ИЛИ-НЕ 5, элемент ИЛИ 6, элемент И 7, первый формирователь 8 импульсов, второй формирователь 9 импульсов, триггер 10. Сущность работы устройства заключается в том, что за счет использования регистров сдвига с возможностью параллельной записи информации для двух групп информационных входов анализатора реализуются различные группы регистров сдвига с обратными связями через сумматоры по модулю два: одна группа - собственно регистры сдвига, другая группа одноименные разряды каждого из регистров, соединенные по информационным входам параллельной записи. Такая организация позволяет вдвое сократить количество регистров при неизменном количестве информационных входов анализатора. 1 ил.



Изобретение относится к вычислительной технике и может быть использовано для контроля и диагностики дискретных объектов.

Целью изобретения является сокращение объема оборудования при заданном количестве информационных входов.

На чертеже изображена функциональная схема сигнатурного анализатора.

Сигнатурный анализатор содержит К К-разрядных регистров сдвига 1.1...1.К, первую группу 2 сумматоров по модулю два 2.1...2.К, вторую группу 3 сумматоров по модулю два 3.1...3.Р, счетчик 4, элемент ИЛИ-НЕ 5, элемент ИЛИ 6, элемент И 7, первый формирователь 8 импульсов, второй формирователь 9 импульсов, триггер 10, первую группу 11 информационных входов, вторую группу 12 информационных входов, синхровход 13, вход 14 сброса, первый 15 и второй 16 входы задания режима.

Сигнатурный анализатор работает следующим образом.

При включении анализатора счетчик 4, триггер 10 и регистры 1.1...1.К устанавливаются в случайное состояние. Счетчик 4 производит подсчет импульсов, поступающих на его счетный вход через элемент ИЛИ-НЕ 5 с синхровхода 13 анализатора. Появление единичного уровня сигнала на выходе старшего разряда счетчика 4 переводит элемент ИЛИ-НЕ 5 в нулевое состояние на выходе, чем блокируется поступление синхроимпульсов с синхровхода 13 через элемент ИЛИ-НЕ 5 на счетный вход счетчика, информационный вход триггера 10 и входы формирователей 8 и 9. Анализатор подготовлен к заданию режимов работы по входам 15 и 16 сигналами задания режима А1 и А2 соответственно.

Режим 1. $A_1 = 1$, $A_2 = 1$. В этом режиме анализатором формируется обобщенная сигнатура сигналов, поступающих на обе группы 11 и 12 информационных входов. Единичные уровни сигналов А1 и А2 разрешают работу формирователей 8 и 9. На выходе элемента И 7 устанавливается единичный уровень, поступающий на вход сброса триггера 10, на установочном входе которого присутствует единичный уровень сигнала А1. Триггер 10 управляется нулевыми уровнями, следовательно, состояние его выхода не изменяется.

На входе 14 сброса анализатора кратковременно устанавливается уровень нулевого потенциала. Регистры 1.1...1.К и счетчик 4 обнуляются. Триггер 10 вследствие кратковременного появления нулевого сигнала на его входе сброса также обнуляется. Нулевым сигналом с выхода триггера 10 регистры 1.1...1.К по входу управления режимом работы переводятся в режим сдвига. Разрешается прохождение синхроимпульсов с входа 13 через элемент ИЛИ-НЕ 5 на входы формирователей 8 и 9, счетный вход счетчика 4 и информационный вход триггера 10. Первый формирователь 8 формирует импульс по переднему фронту синхроимпульса. Импульс, сформированный первым формирователем, через элемент ИЛИ 6 поступает на синхровходы регистров 1.1...1.К. В последних осуществляется сдвиг хранимой информации. По заднему фронту импульса, сформированного первым формирователем, триггер 10 изменяет свое выходное состояние на единичное, так как на его информационном входе в этот момент присутствует единичный уровень синхроимпульса. Регистры 1.1...1.К переводятся в режим записи параллельной информации. Второй формирователь 9 по заднему фронту синхроимпульса вырабатывает импульс, через элемент ИЛИ 6 поступающий на синхровходы регистров 1.1...1.К. В регистрах осуществляется параллельный сдвиг информации, т.е. содержимое предпоследнего регистра переписывается в последний, предыдущего в последующий, первого во второй, в первый регистр записывается информация с выходов второй группы 3 сумматоров 3.1...3.Р. По заднему фронту импульса, сформированного вторым формирователем 9, триггер 10 изменяет свое выходное состояние на нулевое, так как на его информационном входе в этот момент присутствует нулевой уровень синхроимпульса.

Регистры 1.1...1.К переводятся в режим сдвига и процесс повторяется до тех пор, пока на выходе старшего разряда счетчика 4 не установится уровень единичного потенциала, чем блокируется прохождение синхроимпульсов на выход элемента ИЛИ-НЕ 5. Разрядностью счетчика 4 определяется цикл формирования сигнатуры во всех режимах. После окончания цикла в ре-

жиме 1 в регистрах 1.1...1.К присутствует обобщенная сигнатура сигналов, поступающих на обе группы информационных входов 11 и 12, сформированная как результат последовательных и параллельных сдвигов в соответствии с видом характеристических полиномов отдельных каналов обработки данных. Анализироваться может любая произвольная комбинация состояния регистров.

Режим 2. $A_1 = 1$, $A_2 = 0$. В режиме 2 анализатором формируются индивидуальные сигнатуры сигналов, поступающих на первую группу 11 информационных входов. Нулевой сигнал A_2 запрещает работу второго формирователя 9 и устанавливает элемент И 7 в нулевое выходное состояние. Нулевым сигналом с выхода элемента И 7 триггер 10 фиксируется в нулевом состоянии. Регистры 1.1...1.К работают в режиме сдвига. На входе 14 сброса анализатора временно устанавливается уровень "0", обнуляющий регистры 1.1...1.К и счетчик 4. На синхровходы регистров поступают только импульсы, формируемые первым формирователем 8, которые осуществляют сдвиг информации. После окончания цикла формирования сигнатуры в регистрах 1.1...1.К присутствуют индивидуальные сигнатуры сигналов, поступающих с первой группы 11 информационных входов. Анализироваться содержание каждого регистра, так как информация, хранящаяся в регистре, является индивидуальной сигнатурой сигнала, поступающего на соответствующий вход анализатора.

Режим 3. $A_1 = 0$, $A_2 = 1$. В режиме 3 формируются индивидуальные сигнатуры сигналов, поступающих на вторую группу 12 информационных входов анализатора. Нулевой сигнал A_1 запрещает работу первого формирователя 8 и устанавливает триггер 10 в фиксированное единичное состояние. Регистры 1.1...1.К работают в режиме записи параллельной информации. На входе 14 сброса анализатора временно устанавливается уровень "0", обнуляющий регистры 1.1...1.К и счетчик 4. На синхровходы регистров поступают импульсы, формируемые только вторым формирователем 9, и осуществляют параллельный сдвиг информации в группе регистров 1.1...1.К. После окончания цикла фор-

мирования сигнатуры в регистрах 1.1...1.К присутствуют индивидуальные сигнатуры сигналов, поступающих с второй группы 12 информационных входов. 5
Анализируется состояние первых, вторых, третьих и т.д., предпоследних и последних разрядов регистров 1.1...1.К, ввиду того, что подобным образом в регистрах размещена информация, соответствующая индивидуальным сигнатурам сигналов, поступающих на информационные входы второй группы 12.

Таким образом, в анализаторе сокращен вдвое объем памяти регистров при сохранении числа информационных входов. За счет сокращения объема памяти регистров упрощается реализация устройства. Кроме того, в режиме формирования обобщенной сигнатуры в два раза повышается быстродействие за счет двукратной синхронизации регистров за один период основной тактовой частоты.

Ф о р м у л а и з о б р е т е н и я

Сигнатурный анализатор, содержащий K регистров сдвига разрядностью K , где K - степень образующего полинома, и первую группу из K сумматоров по модулю два, причем входы сумматоров по модулю два первой группы образуют первую группу информационных входов анализатора, выход i -го ($1 \leq i \leq K$) сумматора по модулю два первой группы соединен с информационным входом последовательной записи i -го регистра сдвига, разрядные выходы i -го регистра сдвига соединены с группой входов i -го сумматора по модулю два первой группы в соответствии с ненулевыми коэффициентами образующего полинома, отличающаяся тем, что, с целью сокращения объема оборудования при заданном количестве информационных входов, анализатор содержит вторую группу сумматоров по модулю два, счетчик, элемент ИЛИ-НЕ, элемент ИЛИ, элемент И, два формирователя импульсов и триггер, выход которого подключен к входам управления режимом K регистров сдвига, группа выходов j -го регистра сдвига ($1 \leq j \leq K-1$) соединена с группой информационных входов параллельной записи $(j+1)$ -го регистра сдвига, входы сумматоров по модулю два второй группы образуют вторую группу информационных входов анализа-

тора, выходы сумматоров по модулю два второй группы соединены с соответствующими информационными входами параллельной записи первого регистра сдвига, разрядные выходы К регистров сдвига соединены с группами входов соответствующих сумматоров по модулю два второй группы в соответствии с ненулевыми коэффициентами об- 10
разующего полинома, синхровход анализатора подключен к первому входу элемента ИЛИ-НЕ, второй вход которого соединен с выходом переполнения счетчика, выход элемента ИЛИ-НЕ соединен со счетным входом счетчика и информационными входами триггера и первого, второго формирователей им-

пульсов, выходы первого и второго формирователей импульсов соединены с входами элемента ИЛИ, выход которого 5
подключен к синхровходам К регистров сдвига и триггера, вход сброса анализатора подключен ко входам сброса счетчика и К регистров сдвига, а также к первому входу элемента И, выход которого соединен с входом сброса 10
триггера, первый вход задания режима анализатора соединен с единичным входом триггера и разрешающим входом первого формирователя импульсов, второй вход задания режима анализатора соединен с вторым входом элемента И и разрешающим входом второго форми- 15
вателя импульсов.

Составитель С. Старчихин

Редактор О. Спесивых Техред Л. Сердюкова Корректор В. Романенко

Заказ 4853/45

Тираж 704

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4