(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年8月12日(12.08.2021)

WIPO | PCT

(10) 国際公開番号
WO 2021/157719 A1

(51) 国際特許分類:
H01L 21/28 (2006.01)　*H01L 29/872* (2006.01)
H01L 29/06 (2006.01)　*H01L 29/786* (2006.01)
H01L 29/24 (2006.01)　*H01L 21/336* (2006.01)
H01L 29/47 (2006.01)　*H01L 21/329* (2006.01)

(21) 国際出願番号：　PCT/JP2021/004411

(22) 国際出願日：　2021年2月5日(05.02.2021)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

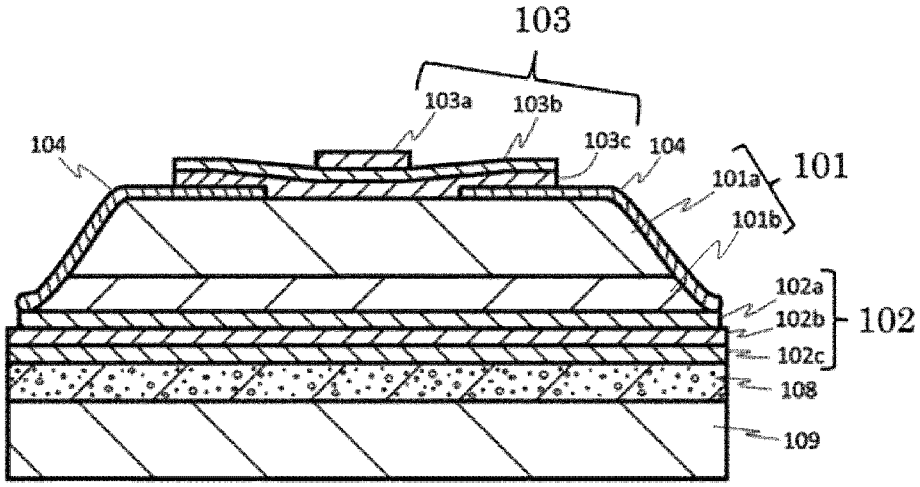
(30) 優先権データ：
特願 2020-019325　2020年2月7日(07.02.2020)　JP
特願 2020-019327　2020年2月7日(07.02.2020)　JP
特願 2020-019329　2020年2月7日(07.02.2020)　JP

(71) 出願人: 株式会社ＦＬＯＳＦＩＡ (**FLOSFIA INC.**) [JP/JP]; 〒6158245 京都府京都市西京区御陵大原１番２９号 Kyoto (JP).

(72) 発明者: 松原　佑典 (**MATSUBARA Yusuke**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP). 今藤 修(**IMAFUJI Osamu**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP). 安藤 裕之 (**ANDO Hiroyuki**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP). 竹原 秀樹(**TAKEHARA Hideki**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP). 四戸 孝(**SHINOHE Takashi**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP). 沖川 満(**OKIGAWA Mitsuru**); 〒6158245 京都府京都市西京区御陵大原１番２９号 株式会社ＦＬＯＳＦＩＡ内 Kyoto (JP).

(54) **Title:** SEMICONDUCTOR ELEMENT AND SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体素子および半導体装置



(57) **Abstract:** Provided are a semiconductor element and a semiconductor device which excel in semiconductor characteristics and heat-dissipating properties. The semiconductor element includes a layered structural body in which an oxide semiconductor film containing, as a main component, an oxide containing gallium is layered on a conductive substrate directly or via another layer. The conductive substrate has an area larger than that of the oxide semiconductor film. The semiconductor device is formed by joining, using a joining member, the semiconductor element with a lead frame, a circuit substrate, or a heat-dissipating substrate.

(57) 要約：半導体特性および放熱性に優れた半導体素子および半導体装置を提供する。導電性基板上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記導電性基板が、前記酸化物半導体膜よりも大きい面積を有している半導体素子および前記半導体素子をリードフレーム、回路基板または放熱基板と接合部材によって接合してなる半導体装置。

WO 2021/157719 A1

［続葉有］

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ： 半導体素子および半導体装置

技術分野

[0001] 本発明は、パワーデバイス等として有用な半導体素子、該半導体素子を用いた半導体装置および半導体システムに関する。

背景技術

[0002] 酸化ガリウム（Ga_2O_3）は、室温において４．８－５．３ｅＶという広いバンドギャップを持ち、可視光及び紫外光をほとんど吸収しない透明半導体である。そのため、特に、深紫外光線領域で動作する光・電子デバイスや透明エレクトロニクスにおいて使用するための有望な材料であり、近年においては、酸化ガリウム（Ga_2O_3）を基にした、光検知器、発光ダイオード（ＬＥＤ）及びトランジスタの開発が行われている（非特許文献１参照）。

[0003] また、酸化ガリウム（Ga_2O_3）には、α、β、γ、σ、εの５つの結晶構造が存在し、一般的に最も安定な構造は、β－Ga_2O_3である。しかしながら、β－Ga_2O_3はβガリア構造であるので、一般に電子材料等で利用する結晶系とは異なり、半導体素子への利用は必ずしも好適ではない。また、β－Ga_2O_3薄膜の成長は高い基板温度や高い真空度を必要とするので、製造コストも増大するといった問題もある。また、非特許文献２にも記載されているように、β－Ga_2O_3では、高濃度（例えば$1\times10^{19}/cm^3$以上）のドーパント（Ｓｉ）でさえも、イオン注入後、８００℃～１１００℃の高温にてアニール処理を施さなければドナーとして使えなかった。

[0004] 一方、α－Ga_2O_3は、既に汎用されているサファイア基板と同じ結晶構造を有するため、光・電子デバイスへの利用には好適であり、さらに、β－Ga_2O_3よりも広いバンドギャップをもつため、パワーデバイスに特に有用であり、そのため、α－Ga_2O_3を半導体として用いた半導体素子が待ち望まれている状況である。

[0005] 特許文献１および２には、β－Ga_2O_3を半導体として用い、これに適合

したオーミック特性が得られる電極として、Ｔｉ層およびＡｕ層からなる２層、Ｔｉ層、ＡｌおよびＡｕ層からなる３層、またはＴｉ層、Ａｌ層、Ｎｉ層およびＡｕ層からなる４層を用いた半導体素子が記載されている。

また、特許文献３には、β－Ga_2O_3を半導体として用い、これに適合したショットキー特性が得られる電極として、Ａｕ、Ｐｔ、あるいはＮｉおよびＡｕの積層体のいずれかを用いた半導体素子が記載されている。

しかしながら、特許文献１～３に記載の電極を、α－Ga_2O_3を半導体として用いた半導体素子に適用した場合、ショットキー電極やオーミック電極として機能しなかったり、電極が膜に接合しなかったり、半導体特性が損なわれたりするなどの問題があった。さらに、特許文献１～３に記載の電極構成は、電極端部からリーク電流が発生してしまうなど、半導体素子として実用上満足できるようなものを得ることができていなかった。

[0006] 特に、近年においては、酸化ガリウムを半導体として用いた場合に、放熱性の問題が生じ、半導体特性に悪影響をもたらす等の問題があった。このような問題に対し、本出願人らは、酸化ガリウムからなる半導体膜に導電性基板を貼り合せて半導体素子を作製することを検討したが、導電性基板を切断する際に酸化ガリウムにクラックや不純物が生じ、また、バリが発生するなどして満足のいく半導体素子を作製することが困難であった。

先行技術文献

特許文献

[0007] 特許文献1：特開２００５－２６０１０１号公報

特許文献2：特開２００９－８１４６８号公報

特許文献3：特開２０１３－１２７６０号公報

非特許文献

[0008] 非特許文献1：Jun Liang Zhao et al, “UV and Visible Electroluminescence From a Sn:Ga2O3/n+－Si Heterojunction by Metal－Organic Chemical Vapor Deposition”,IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 58, NO. 5 MAY 2011

非特許文献2：Kohei Sasaki et al, “Si-Ion Implantation Doping in β－Ga203 an d Its Application to Fabrication of Low－Resistance Ohmic Contacts”, Applied Physics Express 6 (2013) 086502

発明の概要

発明が解決しようとする課題

[0009] 本発明は、放熱性および半導体特性に優れた、酸化物半導体膜を含む半導体素子および半導体装置を提供することを目的とする。

課題を解決するための手段

[0010] 本発明者らは、上記目的を達成すべく鋭意検討した結果、酸化物半導体膜よりも一回り大きい導電性基板を貼り合せて、導電性基板側から切断して半導体素子を作製することにより、バリ等の問題を解消して半導体特性を良好なものにするとともに、さらに、放熱性に優れた、酸化物半導体膜を含む半導体素子の創製に成功し、このような半導体素子が上記した従来の問題を一挙に解決できるものであることを見出した。

また、本発明者らは、上記知見を得た後、さらに検討を重ねて本発明を完成させるに至った。

[0011] すなわち、本発明は、以下の発明に関する。

［１］ 導電性基板上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記導電性基板が、前記酸化物半導体膜よりも大きい面積を有していることを特徴とする半導体素子。

［２］ 電極上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記電極が、前記酸化物半導体膜よりも大きい面積を有していることを特徴とする半導体素子。

［３］ 前記酸化物が、コランダム構造を有する前記［１］または［２］に記載の半導体素子。

［４］ 前記酸化物が、α－Ga_2O_3またはその混晶である前記［１］また

は［２］に記載の半導体素子。

［５］　前記導電性基板の線熱膨張係数が、前記酸化物半導体膜の線熱膨張係数と同じかまたはそれより小さい前記［１］記載の半導体素子。

［６］　前記酸化物半導体膜が、第１の辺と、第２の辺と、第１の結晶軸と、第２の結晶軸とを少なくとも含み、第１の結晶軸方向の線熱膨張係数が、第２の結晶軸方向の線熱膨張係数よりも小さく、第１の辺方向が第１の結晶軸方向と平行または略平行であり、第２の辺方向が第２の結晶軸方向と平行または略平行であり、前記導電性基板が前記第１の辺に対応する辺と、前記第２の辺に対応する辺とを少なくとも含み、前記第１の辺に対応する辺が、前記第２の辺に対応する辺よりも長い前記［１］記載の半導体素子。

［７］　前記導電性基板が金属基板または半導体基板である前記［１］記載の半導体素子。

［８］　前記導電性基板が、前記酸化物半導体膜よりも一回り大きい前記［１］記載の半導体素子。

［９］　前記電極が、前記酸化物半導体膜よりも一回り大きい前記［２］記載の半導体素子。

［１０］　前記導電性基板の面積が、前記酸化物半導体膜の面積の１．１倍～４倍である前記［１］記載の半導体素子。

［１１］　前記電極の面積が、前記酸化物半導体膜の面積の１．１倍～４倍である前記［２］記載の半導体素子。

［１２］　前記導電性基板の側面が切断面であり、前記切断面に段差またはバリを有している前記［１］記載の半導体素子。

［１３］　縦型デバイスである前記［１］または［２］に記載の半導体素子。

［１４］　パワーデバイスである前記［１］または［２］に記載の半導体素子。

［１５］　ショットキーバリアダイオード（ＳＢＤ）、金属酸化膜半導体電界効果トランジスタ（ＭＯＳＦＥＴ）または絶縁ゲート型バイポーラトラ

ンジスタ（ＩＧＢＴ）である前記［１］または［２］に記載の半導体素子。

［１６］　少なくとも半導体素子がリードフレーム、回路基板または放熱基板と接合部材によって接合されて構成される半導体装置であって、前記半導体素子が、前記［１］または［２］に記載の半導体素子である半導体装置。

［１７］　パワーモジュール、インバータまたはコンバータである前記［１６］記載の半導体装置。

［１８］　パワーカードである前記［１６］記載の半導体装置。

［１９］　半導体素子または半導体装置を備える半導体システムであって、前記半導体素子が、前記［１］または［２］に記載の半導体素子であり、前記半導体装置が、前記［１６］～［１８］のいずれかに記載の半導体装置であることを特徴とする半導体システム。

発明の効果

[0012]　本発明の半導体素子は、半導体特性および放熱性に優れている。

図面の簡単な説明

[0013] [図1]本発明の半導体素子の好適な一態様を模式的に示す断面図である。

[図2]図１の半導体素子の好適な製造方法の一態様を説明する図である。

[図3]図１の半導体素子の好適な製造方法の一態様を説明する図である。

[図4]図１の半導体素子の好適な製造方法の一態様を説明する図である。

[図5]図１の半導体素子の好適な製造方法の一態様を説明する図である。

[図6]本発明の半導体素子の好適な一態様を模式的に示す断面図である。

[図7]試験例の結果として断面ＳＥＭ像を示す図であり、（ａ）は通常のアニールによって銀からなる多孔質層を形成した場合を示し、（ｂ）はさらに熱圧着を行って空隙率を１０％以下とした多孔質層を示す。

[図8]電源システムの好適な一例を模式的に示す図である。

[図9]システム装置の好適な一例を模式的に示す図である。

[図10]電源装置の電源回路図の好適な一例を模式的に示す図である。

[図11]半導体装置の好適な一例を模式的に示す図である。

[図12]パワーカードの好適な一例を模式的に示す図である。

[図13]本発明の半導体素子の好適な一態様を模式的に示す断面図である。

[図14]本発明の半導体素子の好適な一態様を模式的に示す断面図である。

[図15]実施例における熱分布のシミュレーションの評価結果を示す図である。

[図16]実施例における熱分布のシミュレーションの評価結果を示す図である。なお、図中、矢印は熱の移動方向を示す。

[図17]本発明の半導体素子の好適な一態様を模式的に示す断面図である。

発明を実施するための形態

[0014] 本発明の半導体素子は、導電性基板上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記導電性基板が、前記酸化物半導体膜よりも大きい面積を有していることを特長とする。

[0015] また、本発明の半導体素子は、電極上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記電極が、前記酸化物半導体膜よりも大きい面積を有していることを特長とする。

[0016] 本発明においては、前記導電性基板の線熱膨張係数が、前記酸化物半導体膜の線熱膨張係数と同じかまたはそれより小さいのが好ましい。また、本発明においては、前記酸化物半導体膜が、第１の辺と、第２の辺と、第１の結晶軸と、第２の結晶軸とを少なくとも含み、第１の結晶軸方向の線熱膨張係数が、第２の結晶軸方向の線熱膨張係数よりも小さく、第１の辺方向が第１の結晶軸方向と平行または略平行であり、第２の辺方向が第２の結晶軸方向と平行または略平行であり、前記導電性基板が前記第１の辺に対応する辺と、前記第２の辺に対応する辺とを少なくとも含み、前記第１の辺に対応する辺が、前記第２の辺に対応する辺よりも長いのが、半導体素子の放熱性をさらにより優れたものとすることができるので、好ましい。なお「結晶軸」とは、結晶面や回転に対する対称性などを系統的に示すために結晶構造から導き出される座標軸のことである。また、「第１の辺」は、直線であってもよ

いし、曲線であってもよいが、本発明においては、結晶軸との関係性をより優れたものにするため、直線であるのが好ましい。「第２の辺」もまた、直線であってもよいし、曲線であってもよいが、本発明においては、結晶軸との関係性をより優れたものにするため、直線であるのが好ましい。なお、「線熱膨張係数」とは、ＪＩＳ　Ｒ　３１０２（１９９５）に従い測定される。「辺方向」とは、特定の形状を構成する辺の方向を意味する。「略平行」とは、完全に平行でなくてもよく、それから僅かにずれた態様であってもよい（例えばそれらが成す角が０°よりも大きくかつ１０°以下となる態様であってもよい）ことを意味している。

[0017] また、本発明においては、前記導電性基板が、前記酸化物半導体膜よりも一回り大きいのが、前記半導体素子の放熱性を優れたものとしつつ、より容易に前記半導体素子を小型化することができるので、好ましい。ここで、「一回り大きい」とは、例えば、前記導電性基板の面積が、前記酸化物半導体膜の面積の１．１倍～４倍である場合等を意味する。また、本発明においては、前記導電性基板の側面が切断面であり、前記切断面に段差またはバリを有しているのも好ましい。

[0018] 前記酸化物半導体膜（以下、単に「半導体層」または「半導体膜」ともいう）は、ガリウムを含有する酸化物を主成分として含む半導体膜であれば特に限定されない。また、本発明においては、前記酸化物の結晶構造も、特に限定されない。前記酸化物の結晶構造としては、例えば、コランダム構造、βガリア構造または六方晶構造（例えば、ε型構造）等が挙げられる。本発明においては、前記酸化物が、コランダム構造を有するのが好ましく、コランダム構造を有しており、さらに主面がｍ面であるのが、より酸素等の拡散を抑制し、さらに電気特性をより優れたものとすることができるのでより好ましい。また、前記酸化物半導体膜はオフ角を有していてもよい。また、本発明においては、前記酸化物が$\alpha-Ga_2O_3$またはその混晶であるのが好ましい。なお、「主成分」とは、前記酸化物が、原子比で、半導体層の全成分に対し、好ましくは５０％以上、より好ましくは７０％以上、さらにより好

ましくは９０％以上含まれることを意味し、１００％であってもよいことを意味する。また、前記半導体層の厚さは、特に限定されず、１μｍ以下であってもよいし、１μｍ以上であってもよいが、本発明においては、１μｍ以上であるのが好ましく、１０μｍ以上であるのがより好ましい。前記半導体膜の表面積は特に限定されないが、１ｍｍ^{2}以上であってもよいし、１ｍｍ^{2}以下であってもよいが、１０ｍｍ^2～３００ｃｍ^{2}であるのが好ましく、１００ｍｍ^2～１００ｃｍ^{2}であるのがより好ましい。また、前記半導体膜は、単結晶膜が好ましいが、多結晶膜または多結晶を含む結晶膜であってもよい。また、前記半導体膜は、少なくとも第１の半導体層と第２の半導体層とを含む多層膜であって、第１の半導体層上にショットキー電極が設けられる場合には、第１の半導体層のキャリア密度が、第２の半導体層のキャリア密度よりも小さい多層膜であるのも好ましい。なお、この場合、第２の半導体層には、通常、ドーパントが含まれており、前記半導体層のキャリア密度は、ドーピング量を調節することにより、適宜設定することができる。

[0019] また、酸化物半導体は金属酸化物であることが好ましく、前記金属酸化物は、特に限定されないが、少なくとも周期律表第４周期～第６周期の１種または２種以上の金属を含むのが好ましく、少なくともガリウム、インジウム、ロジウムまたはイリジウムを含むのがより好ましく、ガリウムを含むのが最も好ましい。また、本発明においては、前記金属酸化物が、ガリウムと、インジウムまたは／およびアルミニウムとを含むのも好ましい。

[0020] 前記半導体層は、ドーパントが含まれているのが好ましい。前記ドーパントは、特に限定されず、公知のものであってよい。前記ドーパントとしては、例えば、スズ、ゲルマニウム、ケイ素、チタン、ジルコニウム、バナジウムまたはニオブ等のｎ型ドーパント、またはマグネシウム、カルシウム、亜鉛等のｐ型ドーパントなどが挙げられる。本発明においては、前記半導体層がｎ型ドーパントを含むのが好ましく、ｎ型酸化物半導体層であるのがより好ましい。また、本発明においては、前記ｎ型ドーパントが、Ｓｎ、ＧｅまたはＳｉであるのが好ましい。ドーパントの含有量は、前記半導体層の組成

中、０．００００１原子％以上であるのが好ましく、０．００００１原子％～２０原子％であるのがより好ましく、０．００００１原子％～１０原子％であるのが最も好ましい。より具体的には、ドーパントの濃度は、通常、約１×１０^{16}／ｃｍ^{3}～１×１０^{22}／ｃｍ^{3}であってもよいし、また、ドーパントの濃度を例えば約１×１０^{17}／ｃｍ^{3}以下の低濃度にしてもよい。また、本発明の一態様によれば、ドーパントを約１×１０^{20}／ｃｍ^{3}以上の高濃度で含有させてもよい。また、前記半導体層の固定電荷の濃度も、特に限定されないが、本発明においては、１×１０^{17}／ｃｍ^{3}以下であるのが、前記半導体層により良好に空乏層を形成することができるので、好ましい。

[0021] 前記半導体層は、公知の手段を用いて形成されてよい。前記半導体層の形成手段としては、例えば、ＣＶＤ法、ＭＯＣＶＤ法、ＭＯＶＰＥ法、ミストＣＶＤ法、ミスト・エピタキシー法、ＭＢＥ法、ＨＶＰＥ法、パルス成長法またはＡＬＤ法などが挙げられる。本発明においては、前記半導体層の形成手段が、ミストＣＶＤ法またはミスト・エピタキシー法であるのが好ましい。前記のミストＣＶＤ法またはミスト・エピタキシー法では、例えば、原料溶液を霧化し（霧化工程）、液滴を浮遊させ、霧化後、得られた霧化液滴をキャリアガスでもって基体上まで搬送し（搬送工程）、ついで、前記基体近傍で前記霧化液滴を熱反応させることによって、基体上に酸化物を主成分として含む半導体膜を積層する（成膜工程）ことにより前記半導体層を形成する。

[0022] （霧化工程）

霧化工程では、前記原料溶液を霧化する。前記原料溶液の霧化手段は、前記原料溶液を霧化できさえすれば特に限定されず、公知の手段であってよいが、本発明においては、超音波を用いる霧化手段が好ましい。超音波を用いて得られた霧化液滴は、初速度がゼロであり、空中に浮遊するので好ましく、例えば、スプレーのように吹き付けるのではなく、空間に浮遊してガスとして搬送することが可能な霧化液滴（ミストを含む）であるので衝突エネルギーによる損傷がないため、非常に好適である。液滴サイズは、特に限定さ

れず、数ｍｍ程度の液滴であってもよいが、好ましくは５０μｍ以下であり、より好ましくは１００ｎｍ～１０μｍである。

[0023]（原料溶液）

前記原料溶液は、霧化が可能であり、半導体膜を形成可能な原料を含んでいれば特に限定されず、無機材料であっても、有機材料であってもよい。本発明においては、前記原料が、金属または金属化合物であるのが好ましく、アルミニウム、ガリウム、インジウム、鉄、クロム、バナジウム、チタン、ロジウム、ニッケル、コバルトおよびイリジウムから選ばれる１種または２種以上の金属を含むのがより好ましい。

[0024] 本発明においては、前記原料溶液として、前記金属を錯体または塩の形態で有機溶媒または水に溶解または分散させたものを好適に用いることができる。錯体の形態としては、例えば、アセチルアセトナート錯体、カルボニル錯体、アンミン錯体、ヒドリド錯体などが挙げられる。塩の形態としては、例えば、有機金属塩（例えば金属酢酸塩、金属シュウ酸塩、金属クエン酸塩等）、硫化金属塩、硝化金属塩、リン酸化金属塩、ハロゲン化金属塩（例えば塩化金属塩、臭化金属塩、ヨウ化金属塩等）などが挙げられる。

[0025] また、前記原料溶液には、ハロゲン化水素酸や酸化剤等の添加剤を混合するのが好ましい。前記ハロゲン化水素酸としては、例えば、臭化水素酸、塩酸、ヨウ化水素酸などが挙げられるが、中でも、異常粒の発生をより効率的に抑制できるとの理由から、臭化水素酸またはヨウ化水素酸が好ましい。前記酸化剤としては、例えば、過酸化水素（H_2O_2）、過酸化ナトリウム（Na_2O_2）、過酸化バリウム（BaO_2）、過酸化ベンゾイル（$(C_6H_5CO)_2O_2$等の過酸化物、次亜塩素酸（ＨＣＩＯ）、過塩素酸、硝酸、オゾン水、過酢酸やニトロベンゼン等の有機過酸化物などが挙げられる。

[0026] 前記原料溶液には、ドーパントが含まれていてもよい。原料溶液にドーパントを含ませることで、ドーピングを良好に行うことができる。前記ドーパントは、本発明の目的を阻害しない限り、特に限定されない。前記ドーパントとしては、例えば、スズ、ゲルマニウム、ケイ素、チタン、ジルコニウム

、バナジウムまたはニオブ等のｎ型ドーパント、またはＭｇ、Ｈ、Ｌｉ、Ｎａ、Ｋ、Ｒｂ、Ｃｓ、Ｆｒ、Ｂｅ、Ｃａ、Ｓｒ、Ｂａ、Ｒａ、Ｍｎ、Ｆｅ、Ｃｏ、Ｎｉ、Ｐｄ、Ｃｕ、Ａｇ、Ａｕ、Ｚｎ、Ｃｄ、Ｈｇ、Ｔｉ、Ｐｂ、Ｎ、もしくはＰ等のｐ型ドーパントなどが挙げられる。前記ドーパントの含有量は、所望のキャリア密度に対するドーパントの原料中の濃度の関係を示す検量線を用いることにより適宜設定される。

[0027] 原料溶液の溶媒は、特に限定されず、水等の無機溶媒であってもよいし、アルコール等の有機溶媒であってもよいし、無機溶媒と有機溶媒との混合溶媒であってもよい。本発明においては、前記溶媒が水を含むのが好ましく、水または水とアルコールとの混合溶媒であるのがより好ましい。

[0028] （搬送工程）

搬送工程では、キャリアガスでもって前記霧化液滴を成膜室内に搬送する。前記キャリアガスとしては、本発明の目的を阻害しない限り特に限定されず、例えば、酸素、オゾン、窒素やアルゴン等の不活性ガス、または水素ガスやフォーミングガス等の還元ガスなどが好適な例として挙げられる。また、キャリアガスの種類は１種類であってよいが、２種類以上であってもよく、流量を下げた希釈ガス（例えば１０倍希釈ガス等）などを、第２のキャリアガスとしてさらに用いてもよい。また、キャリアガスの供給箇所も１箇所だけでなく、２箇所以上あってもよい。キャリアガスの流量は、特に限定されないが、０．０１～２０Ｌ／分であるのが好ましく、１～１０Ｌ／分であるのがより好ましい。希釈ガスの場合には、希釈ガスの流量が、０．００１～２Ｌ／分であるのが好ましく、０．１～１Ｌ／分であるのがより好ましい。

[0029] （成膜工程）

成膜工程では、前記基体近傍で前記霧化液滴を熱反応させることによって、基体上に、前記半導体膜を成膜する。熱反応は、熱でもって前記霧化液滴が反応すればそれでよく、反応条件等も本発明の目的を阻害しない限り特に限定されない。本工程においては、前記熱反応を、通常、溶媒の蒸発温度以

上の温度で行うが、高すぎない温度（例えば１０００℃）以下が好ましく、６５０℃以下がより好ましく、３００℃～６５０℃が最も好ましい。また、熱反応は、本発明の目的を阻害しない限り、真空下、非酸素雰囲気下（例えば、不活性ガス雰囲気下等）、還元ガス雰囲気下および酸素雰囲気下のいずれの雰囲気下で行われてもよいが、不活性ガス雰囲気下または酸素雰囲気下で行われるのが好ましい。また、大気圧下、加圧下および減圧下のいずれの条件下で行われてもよいが、本発明においては、大気圧下で行われるのが好ましい。なお、前記半導体膜の膜厚は、成膜時間を調整することにより、設定することができる。

[0030]（基体）

前記基体は、前記半導体膜を支持できるものであれば特に限定されない。前記基体の材料も、本発明の目的を阻害しない限り特に限定されず、公知の基体であってよく、有機化合物であってもよいし、無機化合物であってもよい。前記基体の形状としては、どのような形状のものであってもよく、あらゆる形状に対して有効であり、例えば、平板や円板等の板状、繊維状、棒状、円柱状、角柱状、筒状、螺旋状、球状、リング状などが挙げられるが、本発明においては、基板が好ましい。基板の厚さは、本発明においては特に限定されない。

[0031] 前記基板は、板状であって、前記半導体膜の支持体となるものであれば特に限定されない。絶縁体基板であってもよいし、半導体基板であってもよいし、金属基板や導電性基板であってもよいが、前記基板が、絶縁体基板であるのが好ましく、また、表面に金属膜を有する基板であるのも好ましい。前記基板としては、例えば、コランダム構造を有する基板材料を主成分として含む下地基板、またはβ－ガリア構造を有する基板材料を主成分として含む下地基板、六方晶構造を有する基板材料を主成分として含む下地基板などが挙げられる。ここで、「主成分」とは、前記特定の結晶構造を有する基板材料が、原子比で、基板材料の全成分に対し、好ましくは５０％以上、より好ましくは７０％以上、更に好ましくは９０％以上含まれることを意味し、１

００％であってもよい。

[0032] 基板材料は、本発明の目的を阻害しない限り、特に限定されず、公知のものであってよい。前記のコランダム構造を有する基板材料としては、例えば、α－Al_2O_3（サファイア基板）またはα－Ga_2O_3が好適に挙げられ、ａ面サファイア基板、ｍ面サファイア基板、ｒ面サファイア基板、ｃ面サファイア基板や、α型酸化ガリウム基板（ａ面、ｍ面またはｒ面）などがより好適な例として挙げられる。β－ガリア構造を有する基板材料を主成分とする下地基板としては、例えばβ－Ga_2O_3基板、又はGa_2O_3とAl_2O_3とを含みAl_2O_3が０ｗｔ％より多くかつ６０ｗｔ％以下である混晶体基板などが挙げられる。また、六方晶構造を有する基板材料を主成分とする下地基板としては、例えば、ＳｉＣ基板、ＺｎＯ基板、ＧａＮ基板などが挙げられる。

[0033] 本発明においては、前記成膜工程の後、アニール処理を行ってもよい。アニールの処理温度は、本発明の目的を阻害しない限り特に限定されず、通常、３００℃～６５０℃であり、好ましくは３５０℃～５５０℃である。また、アニールの処理時間は、通常、１分間～４８時間であり、好ましくは１０分間～２４時間であり、より好ましくは３０分間～１２時間である。なお、アニール処理は、本発明の目的を阻害しない限り、どのような雰囲気下で行われてもよい。非酸素雰囲気下であってもよいし、酸素雰囲気下であってもよい。非酸素雰囲気下としては、例えば、不活性ガス雰囲気下（例えば、窒素雰囲気下）または還元ガス雰囲気下等が挙げられるが、本発明においては、不活性ガス雰囲気下が好ましく、窒素雰囲気下であるのがより好ましい。

[0034] また、本発明においては、前記基体上に、直接、前記半導体膜を設けてもよいし、応力緩和層（例えば、バッファ層、ＥＬＯ層等）、剥離犠牲層等の他の層を介して前記半導体膜を設けてもよい。各層の形成手段は、特に限定されず、公知の手段であってよいが、本発明においては、ミストＣＶＤ法が好ましい。

[0035] 本発明においては、前記半導体膜を、前記半導体膜よりも表面積の大きい

前記導電性基板に貼りつけ、ついで前記基体等から剥離する等の公知の手段を用いた後に、前記半導体層として半導体素子に用いてもよいし、そのまま前記半導体層として、前記半導体膜と記半導体膜よりも表面積の大きい前記導電性基板とが熱的に連結されている半導体素子に用いてもよい。

[0036] また、本発明においては、前記電極と前記電極上に直接または他の層を介して積層されている前記半導体膜とからなる積層構造体を、前記半導体膜よりも表面積の大きい前記導電性基板に貼りつけ、ついで前記基体等から剥離する等の公知の手段を用いた後に、前記積層構造体として半導体素子に用いてもよいし、そのまま前記積層構造体として、前記半導体膜および前記電極と前記半導体膜よりも表面積の大きい前記導電性基板とが熱的に連結されている半導体素子に用いてもよい。

[0037] 前記電極の構成材料は、導電性を有しており、電極として用いることができるものであれば、本発明の目的を阻害しない限り、特に限定されない。前記電極の構成材料は、導電性無機材料であってもよいし、導電性有機材料であってもよい。本発明においては、前記電極の材料が、金属であるのが好ましい。前記金属としては、好適には、例えば、周期律表第４族～第１１族から選ばれる少なくとも１種の金属等が挙げられる。周期律表第４族の金属としては、例えば、チタン（Ｔｉ）、ジルコニウム（Ｚｒ）、ハフニウム（Ｈｆ）などが挙げられる。周期律表第５族の金属としては、例えば、バナジウム（Ｖ）、ニオブ（Ｎｂ）、タンタル（Ｔａ）などが挙げられる。周期律表第６族の金属としては、例えば、クロム（Ｃｒ）、モリブデン（Ｍｏ）およびタングステン（Ｗ）などが挙げられる。周期律表第７族の金属としては、例えば、マンガン（Ｍｎ）、テクネチウム（Ｔｃ）、レニウム（Ｒｅ）などが挙げられる。周期律表第８族の金属としては、例えば、鉄（Ｆｅ）、ルテニウム（Ｒｕ）、オスミウム（Ｏｓ）などが挙げられる。周期律表第９族の金属としては、例えば、コバルト（Ｃｏ）、ロジウム（Ｒｈ）、イリジウム（Ｉｒ）などが挙げられる。周期律表第１０族の金属としては、例えば、ニッケル（Ｎｉ）、パラジウム（Ｐｄ）、白金（Ｐｔ）などが挙げられる。周

期律表第１１族の金属としては、例えば、銅（Ｃｕ）、銀（Ａｇ）、金（Ａｕ）などが挙げられる。前記電極の厚さは、特に限定されないが、０．１ｎｍ～１０μｍが好ましく、５ｎｍ～５００ｎｍがより好ましく、１０ｎｍ～２００ｎｍが最も好ましい。また、前記電極は、ショットキー電極であってもよいし、オーミック電極であってもよいが、本発明においては、オーミック電極であるのが好ましい。

[0038] 本発明においては、前記酸化物半導体膜および前記電極が、多孔質層を介して前記導電性基板上に形成されているのが好ましい。また、本発明においては、前記多孔質層の空隙率が１０％以下であるのが好ましい。ここで、「空隙率」とは、空隙によって生じる空間の体積が、多孔質層の体積（空隙を含む体積）に占める割合をいう。多孔質層の空隙率は、例えば、走査型電子顕微鏡（ＳＥＭ：Scanning Electron Microscope）を用いて撮影された断面写真に基づき、求めることができる。具体的には、多孔質層の断面写真（ＳＥＭ像）を複数の位置で撮影する。次に、市販の画像解析ソフトを用いて、撮影したＳＥＭ像の２値化を行ない、ＳＥＭ像における孔（空隙）に相当する部分（例えば黒色部）の割合を求める。複数の位置で撮影したＳＥＭ像から求めた黒色部の割合を平均化し、多孔質層の空隙率とする。なお、前記「多孔質層」は、連続した膜状の構造体である多孔質膜状だけでなく、多孔質の凝集体状を含む。

[0039] 前記多孔質層は、特に限定されないが、金属を含むのが好ましく、例えば金（Ａｕ）、銀（Ａｇ）、白金（Ｐｔ）、パラジウム（Ｐｄ）、ロジウム（Ｒｈ）、イリジウム（Ｉｒ）、ルテニウム（Ｒｕ）等の貴金属を含むのがより好ましく、銀（Ａｇ）を含むのが最も好ましい。なお、前記多孔質層は、多孔質基板に前記貴金属等の金属膜が被覆されていてもよいが、本発明においては、前記金属の多孔質層であるのが好ましく、前記貴金属の多孔質層であるのがより好ましく、銀（Ａｇ）の多孔質層であるのが最も好ましい。また、前記多孔質層は、単層であってもよいし、多層であってもよい。また、前記多孔質層の厚さは、本発明の目的を阻害しない限り、特に限定されない

が、約１０ｎｍ～約１ｍｍであるのが好ましく、１０ｎｍ～２００μｍであるのが好ましく、３０ｎｍ～５０μｍであるのがより好ましい。

[0040] 前記多孔質層は、金属（好ましくは貴金属）を焼結することにより好適に得ることができる。なお、前記多孔質層の空隙率を１０％にする手段は、特に限定されず、公知の手段であってよく、焼結時間、圧力、焼結温度等の焼結条件を適宜設定することにより、容易に前記多孔質層の空隙率を１０％にすることができ、例えば、加熱下での圧着（熱圧着）等によって空隙率を１０％以下に調節する手段などが挙げられ、より具体的に例えば、焼結の際に、一定の加圧下で通常よりも長い焼結時間で焼結したりすることなどが挙げられる。図７（ａ）は試験例としてＡｇからなる多孔質層を通常のアニールによって接合した場合の空隙率を示す。図７（ａ）に示すとおり、多孔質層の空隙率は、通常１０％を超えるが、図７（ｂ）に示す通り、さらに１時間例えば３００℃～５００℃の加熱下で例えば０．２ＭＰａ～１０ＭＰａの加圧下で圧着すると、空隙率が１０％以下となり、このような空隙率１０％以下の多孔質層を半導体素子に用いることによって、半導体特性を損なうことなく、反りや熱応力の集中等を緩和することができる。

[0041] 前記導電性基板は、導電性を有しており、半導体層を支持可能なものであれば、特に限定されない。前記導電性基板の材料も、本発明の目的を阻害しない限り、特に限定されない。前記導電性基板の材料としては、例えば、金属（例えば、アルミニウム、ニッケル、クロム、ニクロム、銅、金、銀、白金、ロジウム、インジウム、モリブデン、タングステン）もしくは導電性金属酸化物（例えば、ＩＴＯ（ＩｎＳｎＯ化合物）やＦＴＯ（フッ素などがドープされた酸化スズ）、酸化亜鉛等）、導電性カーボン、半導体（ＳｉＣ、ＧａＮ、Ｓｉまたはダイヤモンド等）等が挙げられる。本発明においては、前記導電性基板が、金属基板または半導体基板であるのが好ましく、金属基板であるのがより好ましい。前記前記導電性基板が半導体基板である場合、前記導電性基板が、ＳｉＣ基板であるのが好ましい。前記導電性基板が金属基板である場合、前記導電性基板が、遷移金属を含むのが好ましく、周期律

表第６族および第１１族から選ばれる少なくとも１種の金属を含むのがより好ましく、周期律表第６族の金属を含むのが好ましい。周期律表第６族の金属としては、例えば、クロム（Ｃｒ）、モリブデン（Ｍｏ）およびタングステン（Ｗ）から選ばれる少なくとも１種以上の金属等が挙げられる。本発明においては、周期律表第６族の金属が、モリブデンを含むのが好ましい。周期律表第１１族の金属としては、例えば、銅（Ｃｕ）、銀（Ａｕ）および金（Ａｕ）から選ばれる少なくとも１種の金属等が挙げられる。また、本発明においては、前記導電性基板が、２種以上の金属を含んでいるのも好ましく、このような２種以上の金属の組み合わせとしては、例えば、銅（Ｃｕ）－銀（Ａｇ）、銅（Ｃｕ）－スズ（Ｓｎ）、銅（Ｃｕ）－鉄（Ｆｅ）、銅（Ｃｕ）－タングステン（Ｗ）、銅（Ｃｕ）－モリブデン（Ｍｏ）、銅（Ｃｕ）－チタン（Ｔｉ）、モリブデン（Ｍｏ）－ランタン（Ｌａ）、モリブデン（Ｍｏ）－イットリウム（Ｙ）、モリブデン（Ｍｏ）－レニウム（Ｒｅ）、モリブデン（Ｍｏ）－タングステン（Ｗ）、モリブデン（Ｍｏ）－ニオブ（Ｎｂ）、モリブデン（Ｍｏ）－タンタル（Ｔａ）等が挙げられる。本発明においては、前記導電性基板が、モリブデンを主成分として含むのが好ましく、モリブデンおよび銅を含むのがより好ましい。ここで、「主成分」とは、例えば、前記導電性基板がＭｏを主成分して含む場合、Ｍｏが、原子比で、前記導電性基板の全成分に対し、好ましくは５０％以上、より好ましくは７０％以上、更に好ましくは９０％以上含まれることを意味し、１００％であってもよい。このような好ましい導電性基板の材料、好ましい前記導電性接着層、および上記した好ましい半導体層を組み合わせて用いることにより、上記した好ましい半導体層が有する半導体特性を半導体素子においてより良好に発現することができる。なお、本発明においては、前記導電性基板が、基板の表面の少なくとも一部にニッケルを含むのが好ましく、また、前記導電性基板の表面の少なくとも一部に金を含むのも好ましい。

[0042] 本発明においては、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む前記酸化物半導体膜を、前記酸化物半導体膜よりも大

きい面積を有している前記導電性基板上に積層することにより、前記半導体素子を得ることが可能である。ここで、前記半導体素子を作製する場合には、通常、表面上に直接または他の層を介して一定間隔毎に前記酸化物半導体膜が貼りつけられている前記導電性基板を、該間隔に対応して、所定の面積毎（形状は特に限定されないが、好ましくは多角形、より好ましくは四角形、最も好ましくは長方形状）に切断するが、前記導電性基板の切断面にバリが発生して工業的に利用可能な半導体素子の作製が困難になる場合があるので、切断する際に、前記導電性基板の切断面を段差状にするか、または前記酸化物半導体膜側ではなく、前記導電性基板側から切断してバリが半導体特性に悪影響を与えないようにして半導体素子を作製するのが好ましい。なお、「他の層」としては、特に限定されず、結晶膜、非晶膜、金属膜等の種々の膜などが挙げられ、導電性膜であってもよいし、絶縁膜であってもよい。また、単層構造であってもよいし、前記膜の１種または２種以上からなる複数層構造であってもよい。

なお、本発明においては、前記半導体層と、前記半導体層よりも表面積の大きい前記導電性基板とを、接着層（例えば導電性接着剤や金属からなる接着層等）などの１層以上の他の層を介して貼り合わせ、その際に前記接着層を焼結させて前記多孔質層を形成するのが好ましい。

[0043] また、本発明においては、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む前記酸化物半導体膜を、前記電極上に積層し、さらに、得られた積層構造体を、直接または他の層を介して前記酸化物半導体膜よりも大きい面積を有している前記導電性基板上に積層した後、前記酸化物半導体膜の側面をエッチングすることにより、前記半導体素子を得ることも可能である。

実施例

[0044] 以下、図面を用いて本発明の好適な実施の態様をより詳細に説明するが、本発明はこれら実施の態様に限定されるものではない。

[0045] 図１は、本発明の好適な実施態様の一つである半導体素子として、ショッ

トキーバリアダイオード（ＳＢＤ）の主要部を示す。半導体素子は、半導体層１０１と、半導体層１０１の第１面側または第１面側の反対側である第２面側に配置された空隙率が１０％以下の多孔質層１０８とを少なくとも有している。図１のＳＢＤは、さらに、オーミック電極１０２、ショットキー電極１０３、誘電体膜１０４を備えている。オーミック電極１０２は、金属層１０２ａ、金属層１０２ｂ、金属層１０２ｃを含んでいる。半導体層１０１は、第１の半導体層１０１ａ、第２の半導体層１０１ｂを含んでいる。ショットキー電極１０３は、金属層１０３ａ、金属層１０３ｂ、金属層１０３ｃを含んでいる。第１の半導体層１０１ａは、例えば、ｎ－型半導体層であり、第２の半導体層１０１ｂは、例えば、ｎ＋型半導体層１０１ｂである。また、誘電体膜１０４（以下、「絶縁体膜」ということもある）は、半導体層１０１の側面（第１の半導体層１０１ａの側面と第２の半導体層１０１ｂの側面）を覆って、半導体層１０１（第１の半導体層１０１ａ）の上面に位置する開口部を有しており、開口部は、第１の半導体層１０１ａの一部と前記ショットキー電極１０３の金属層１０３ｃとの間に設けられている。誘電体膜１０４は、半導体層１０１の側面を覆って、半導体層１０１（第１の半導体層１０１ａ）の上面の一部を覆うように延設されていてもよい。図１の半導体素子は、誘電体膜１０４により、端部の結晶欠陥が改善され、空乏層がより良好に形成され、電界緩和もさらに一段と良好となり、また、リーク電流をより良好に抑制することができる。なお、本実施態様においては、多孔質層１０８は、オーミック電極１０２（金属層１０２ｃ）上に配置され、半導体素子は、さらに、前記多孔質層１０８上に配置された導電性基板（以下、単に「基板」ともいう。）１０９を有している。本実施態様においては、前記基板１０９が、前記半導体層１０１よりも大きい面積を有している。また本実施態様においては、オーミック電極１０２が、前記半導体層１０１よりも大きい面積を有している。ここで、「大きい面積を有している」とは、図１において、半導体素子を鉛直方向（積層方向）から平面視でみたときの前記基板１０９または前記オーミック電極１０２の面積が前記半導体層１０

１の面積よりも大きいことをいう。

[0046] オーミック電極１０２およびショットキー電極１０３における各金属層の構成材料は、導電性を有しており、オーミック電極およびショットキー電極としてそれぞれ用いることができるものであれば、本発明の目的を阻害しない限り、特に限定されず、公知の金属であってよい。前記金属としては、好適には、例えば、周期律表第４族～第１１族から選ばれる少なくとも１種の金属等が挙げられる。周期律表第４族の金属としては、例えば、チタン（Ｔｉ）、ジルコニウム（Ｚｒ）、ハフニウム（Ｈｆ）などが挙げられる。周期律表第５族の金属としては、例えば、バナジウム（Ｖ）、ニオブ（Ｎｂ）、タンタル（Ｔａ）などが挙げられる。周期律表第６族の金属としては、例えば、クロム（Ｃｒ）、モリブデン（Ｍｏ）およびタングステン（Ｗ）などが挙げられる。周期律表第７族の金属としては、例えば、マンガン（Ｍｎ）、テクネチウム（Ｔｃ）、レニウム（Ｒｅ）などが挙げられる。周期律表第８族の金属としては、例えば、鉄（Ｆｅ）、ルテニウム（Ｒｕ）、オスミウム（Ｏｓ）などが挙げられる。周期律表第９族の金属としては、例えば、コバルト（Ｃｏ）、ロジウム（Ｒｈ）、イリジウム（Ｉｒ）などが挙げられる。周期律表第１０族の金属としては、例えば、ニッケル（Ｎｉ）、パラジウム（Ｐｄ）、白金（Ｐｔ）などが挙げられる。周期律表第１１族の金属としては、例えば、銅（Ｃｕ）、銀（Ａｇ）、金（Ａｕ）などが挙げられる。前記の各金属層の層厚は、特に限定されないが、０．１ｎｍ～１０μｍが好ましく、５ｎｍ～５００ｎｍがより好ましく、１０ｎｍ～２００ｎｍが最も好ましい。

[0047] オーミック電極１０２およびショットキー電極１０３における各金属層の形成手段は特に限定されず、公知の手段であってよい。前記形成手段としては、具体的には例えば、ドライ法やウェット法などが挙げられる。ドライ法としては、例えば、スパッタ、真空蒸着、ＣＶＤ等が挙げられる。ウェット法としては、例えば、スクリーン印刷やダイコート等が挙げられる。

[0048] 図１に示す半導体素子および前記基板１０９が前記半導体層１０１と同じ

面積を有している半導体素子の熱分散性につき、それぞれ半導体装置に用いた場合の熱分布のシミュレーションを実施した。評価結果を図１５に示す。図１５から明らかなように、本発明の半導体素子は、熱分散性に優れており、放熱性を必要とする半導体装置に有用であることがわかる。また、図１に示す半導体素子および前記オーミック電極１０２が前記半導体層１０１と同じ面積を有している半導体素子の熱分散性につき、それぞれ半導体装置に用いた場合の熱分布のシミュレーションを実施した場合にも同様の評価結果が得られた。

[0049] また、本発明においては、前記半導体層１０１が、第１の辺と、第２の辺と、第１の結晶軸と、第２の結晶軸とを少なくとも含み、第１の結晶軸方向の線熱膨張係数が、第２の結晶軸方向の線熱膨張係数よりも小さく、第１の辺方向が第１の結晶軸方向と平行または略平行であり、第２の辺方向が第２の結晶軸方向と平行または略平行であり、前記基板１０９が前記第１の辺に対応する辺と、前記第２の辺に対応する辺とを少なくとも含み、前記第１の辺に対応する辺が、前記第２の辺に対応する辺よりも長いのが、半導体素子の放熱性をさらにより優れたものとすることができるので、好ましい。同様に、前記オーミック電極１０２が前記第１の辺に対応する辺と、前記第２の辺に対応する辺とを少なくとも含み、前記第１の辺に対応する辺が、前記第２の辺に対応する辺よりも長いのが、半導体素子の放熱性をさらにより優れたものとすることができるので、好ましい。このような好ましい半導体素子を半導体装置に用いた場合、および前記基板１０９が前記半導体層１０１と同じ面積を有している半導体素子を半導体装置に用いた場合の熱分布のシミュレーションを実施した。評価結果を図１６に示す。図１６から明らかなように、上記した本発明の好ましい半導体素子は、熱分散性により優れており、放熱性を必要とする半導体装置にさらにより有用であることがわかる。同様に、このような好ましい半導体素子を半導体装置に用いた場合、および前記オーミック電極１０２が前記半導体層１０１と同じ面積を有している半導体素子を半導体装置に用いた場合の熱分布のシミュレーションを実施した場

合にも同様の評価結果が得られた。

[0050] 図６は、本発明の好適な実施態様の一つである半導体素子として、ショットキーバリアダイオード（ＳＢＤ）の主要部を示す。図６のＳＢＤは、図１のＳＢＤに比べ、ショットキー電極１０３の側面にテーパ領域を有する点で異なる。図６の半導体素子は、第１の金属層としての金属層１０３ｂおよび／または金属層１０３ｃの外端部が、第２の金属層としての金属層１０３ａの外端部よりも外側に位置しているので、リーク電流をより良好に抑制することができる。またさらに、金属層１０３ｂおよび／または金属層１０３ｃのうち、金属層１０３ａの外端部よりも外側に張り出した部分が、半導体素子の外側に向かって膜厚が減少するテーパ領域を有しているので、より耐圧性に優れた構成となっている。また、本実施態様においては、基板１０９が、半導体層１０１よりも大きい面積を有している。また、本実施態様においては、オーミック電極１０２が、前記半導体層１０１よりも大きい面積を有している。ここで、「大きい面積を有している」とは、図１において、半導体素子を鉛直方向（積層方向）から平面視でみたときの前記基板１０９の面積が前記半導体層１０１の面積よりも大きいことをいう。

[0051] 金属層１０３ａの構成材料としては、例えば、各金属層の構成材料として例示した上記金属などが挙げられる。また、金属層１０３ｂおよび金属層１０３ｃの構成材料としては、例えば、各金属層の構成材料として例示した上記金属などが挙げられる。図１の各層の形成手段は、本発明の目的を阻害しない限り、特に限定されず、公知の手段であってよい。例えば、真空蒸着法やＣＶＤ法、スパッタ法、各種コーティング技術により成膜した後、フォトリソグラフィー法によりパターニングする手段、または印刷技術などを用いて直接パターニングを行う手段などが挙げられる。

[0052] 以下、図１のＳＢＤの好ましい製造工程について説明するが、本発明は、これら好ましい製造方法に限定されるものではない。図２（ａ）は、上記したミストＣＶＤ法により、基体１１０である結晶成長用基板（サファイア基板）上に応力緩和層を介して、第１の半導体層１０１ａ、第２の半導体層１

０１ｂが積層されている積層体を示す。第２の半導体層１０１ｂ上に、前記ドライ法または前記ウェット法を用いてオーミック電極として、金属層１０２ａ、金属層１０２ｂおよび金属層１０２ｃを形成し、図２（ｂ）の積層体を得る。また、図２（ｂ）の積層体に貴金属からなる多孔質層１０８を介して基板１０９を積層して積層体（ｃ）を得る。そして、図３に示すとおり、積層体（ｃ）の基体１１０および応力緩和層１１１を、公知の剥離手段を用いて剥離し、積層体（ｄ）を得る。そして、図４に示すとおり、積層体（ｄ）の半導体層の側面をエッチングにてテーパ状とし、積層体（ｅ）を得たのち、テーパ状の側面および半導体層の開口部以外の上面に絶縁膜１０４を積層して、積層体（ｆ）を得る。次に、図５に示すとおり、積層体（ｆ）の半導体層の上面開口部分に、前記ドライ法または前記ウェット法を用いてショットキー電極として、金属層１０３ａ、１０３ｂおよび１０３ｃを形成し、積層体（ｇ）を得る。以上のようにして得られた半導体素子は、前記オーミック電極１０２および前記基板１０９が、前記半導体層１０１ａおよび１０１ｂよりも大きい面積を有しているので、半導体特性および放熱性に優れている。また、以上のようにして得られた半導体素子は、半導体層の酸素等の拡散を良好に抑制することができ、優れたオーミック特性を奏するとともに、端部の結晶欠陥が改善され、空乏層がより良好に形成され、電界緩和もさらに一段と良好となり、また、リーク電流をより良好に抑制することができる構成となっている。なお、上記好ましい態様でＳＢＤを試作したところ、クラックや凹凸等も特になく、平坦性に優れ、かつ歪がかかっていないことを顕微鏡等で確認した。そして、試作した本実施例品をパワーサイクル試験にて性能評価したところ、５分、３０００サイクルを完了し、評価結果は良好であり、十分な放熱性および熱耐性を有していることがわかった。なお、本実施例品においては、図７（ｂ）に示す通り、空隙率１０％以下の多孔質層が用いられている。

[0053] 前記半導体素子が横型デバイスである場合の一例を、図１７に示す。図１７のＭＯＳＦＥＴは、横型のＭＯＳＦＥＴであり、ｎ＋型半導体層（ｎ＋型

ソース層）１ｂ、ｎ＋型半導体層（ｎ＋型ドレイン層）１ｃ、ｐ型半導体層としての高抵抗酸化物膜２、ゲート絶縁膜４ａ、ゲート電極５ａ、ソース電極５ｂ、ドレイン電極５ｃ、絶縁体基板９、多孔質層１０８および基板１０９を備えている。本実施態様においては、前記基板１０９が、前記ｎ＋型半導体層（ｎ＋型ソース層）１ｂおよび前記ｎ＋型半導体層（ｎ＋型ドレイン層）１ｃよりも大きい面積を有している。また、図１７の半導体素子においては、絶縁体基板９が、多孔質層１０８を介して基板１０９に接合されているが、本発明においては、絶縁体基板９が基板１０９に直接接合されていてもよく、他の公知の手段を用いて接合されていてもよい。また、図１７の各層の形成手段は、本発明の目的を阻害しない限り、特に限定されず、公知の手段であってよい。例えば、真空蒸着法やＣＶＤ法、スパッタ法、各種コーティング技術により成膜した後、フォトリソグラフィー法によりパターニングする手段、または印刷技術などを用いて直接パターニングを行う手段などが挙げられる。

[0054] 前記半導体素子は、横型デバイスであってもよいし、縦型デバイスであってもよいが、本発明においては、縦型デバイスであるのが好ましく、また、とりわけ、パワーデバイスに有用である。前記半導体素子としては、例えば、ダイオード（例えば、ＰＮダイオード、ショットキーバリアダイオード、ジャンクションバリアショットキーダイオード等）またはトランジスタ（例えば、ＭＯＳＦＥＴ、ＭＥＳＦＥＴ等）などが挙げられるが、中でもショットキーバリアダイオード（ＳＢＤ）、金属酸化膜半導体電界効果トランジスタ（ＭＯＳＦＥＴ）または絶縁ゲート型バイポーラトランジスタ（ＩＧＢＴ）が好ましく、ショットキーバリアダイオード（ＳＢＤ）がより好ましい。

[0055] 本発明の半導体素子は、上記した事項に加え、さらに常法に基づき、リードフレーム、回路基板または放熱基板等に接合部材によって接合して半導体装置として好適に用いられ、とりわけ、パワーモジュール、インバータまたはコンバータとして好適に用いられ、さらには、例えば電源装置を用いた半導体システム等に好適に用いられる。前記半導体装置の好適な一例を図１１

に示す。図１１の半導体装置は、半導体素子５００の両面が、それぞれ半田５０１によってリードフレーム、回路基板または放熱基板５０２と接合されている。このように構成することにより、放熱性に優れた半導体装置とすることができる。なお、本発明においては、半田等の接合部材の周囲が樹脂で封止されているのが好ましい。本発明においては、前記導電性基板の側面が切断面であり、前記切断面に段差またはバリを有しているのが、前記半導体素子の半導体特性に悪影響を与えることなく、前記半導体装置を作製することができるので、好ましい。なお、前記導電性基板が切断面であり、前記切断面に段差を有している場合の半導体素子の一例を、図１３に示す。また、前記導電性基板が切断面であり、前記切断面がバリ１１２を有している場合の半導体素子の一例を図１４に示す。ここで、「バリ」とは、切断処理に起因して切断処理面の端部等から延びている残渣、ケバ等を意味する。また、前記段差は、１または２以上の段差であってよく、本発明の目的を阻害しない限り、段差の形状等も特に限定されない。

[0056] また、前記電源装置は、公知の方法を用いて、配線パターン等に接続するなどすることにより、前記半導体装置からまたは前記半導体装置として作製することができる。図８は、複数の前記電源装置１７１、１７２と制御回路１７３を用いて電源システム１７０を構成している。前記電源システムは、図９に示すように、電子回路１８１と電源システム１８２とを組み合わせてシステム装置１８０に用いることができる。なお、電源装置の電源回路図の一例を図１０に示す。図１０は、パワー回路と制御回路からなる電源装置の電源回路を示しており、インバータ１９２（ＭＯＳＦＥＴＡ～Ｄで構成）によりＤＣ電圧を高周波でスイッチングしＡＣへ変換後、トランス１９３で絶縁及び変圧を実施し、整流ＭＯＳＦＥＴ１９４で整流後、ＤＣＬ１９５（平滑用コイルＬ１，Ｌ２）とコンデンサにて平滑し、直流電圧を出力する。この時に電圧比較器１９７で出力電圧を基準電圧と比較し、所望の出力電圧となるようＰＷＭ制御回路１９６でインバータ１９２及び整流ＭＯＳＦＥＴ１９４を制御する。

[0057] 本発明においては前記半導体装置が、パワーカードであるのが好ましく、冷却器および絶縁部材を含んでおり、前記半導体層の両側に前記冷却器がそれぞれ少なくとも前記絶縁部材を介して設けられているのがより好ましく、前記半導体層の両側にそれぞれ放熱層が設けられており、放熱層の外側に少なくとも前記絶縁部材を介して前記冷却器がそれぞれ設けられているのが最も好ましい。図１２は、本発明の好適な実施態様の一つであるパワーカードを示す。図１２のパワーカードは、両面冷却型パワーカード２０１となっており、冷媒チューブ２０２、スペーサ２０３、絶縁板（絶縁スペーサ）２０８、封止樹脂部２０９、半導体チップ３０１ａ、金属伝熱板（突出端子部）３０２ｂ、ヒートシンク及び電極３０３、金属伝熱板（突出端子部）３０３ｂ、はんだ層３０４、制御電極端子３０５、ボンディングワイヤ３０８を備える。冷媒チューブ２０２の厚さ方向断面は、互いに所定間隔を隔てて流路方向に延在する多数の隔壁２２１で区画された流路２２２を多数有している。このような好適なパワーカードによればより高い放熱性を実現することができ、より高い信頼性を満たすことができる。

[0058] 半導体チップ３０１ａは、金属伝熱板３０２ｂの内側の主面上にはんだ層３０４で接合され、半導体チップ３０１ａの残余の主面には、金属伝熱板（突出端子部）３０２ｂがはんだ層３０４で接合され、これによりＩＧＢＴのコレクタ電極面及びエミッタ電極面にフライホイルダイオードのアノード電極面及びカソード電極面がいわゆる逆並列に接続されている。金属伝熱板（突出端子部）３０２ｂおよび３０３ｂの材料としては、例えば、ＭｏまたはW等が挙げられる。金属伝熱板（突出端子部）３０２ｂおよび３０３ｂは、半導体チップ３０１ａの厚さの差を吸収する厚さの差をもち、これにより金属伝熱板３０２ｂおよび３０３ｂの外表面は平面となっている。

[0059] 樹脂封止部２０９は例えばエポキシ樹脂からなり、これら金属伝熱板３０２ｂおよび３０３ｂの側面を覆ってモールドされており、半導体チップ３０１ａは樹脂封止部２０９でモールドされている。但し、金属伝熱板３０２ｂおよび３０３ｂの外主面すなわち接触受熱面は完全に露出している。金属伝

熱板（突出端子部）３０２ｂおよび３０３ｂは樹脂封止部２０９から図１２中、右方に突出し、いわゆるリードフレーム端子である制御電極端子３０５は、例えばＩＧＢＴが形成された半導体チップ３０１ａのゲート（制御）電極面と制御電極端子３０５とを接続している。

[0060] 絶縁スペーサである絶縁板２０８は、例えば、窒化アルミニウムフィルムで構成されているが、他の絶縁フィルムであってもよい。絶縁板２０８は金属伝熱板３０２ｂおよび３０３ｂを完全に覆って密着しているが、絶縁板２０８と金属伝熱板３０２ｂおよび３０３ｂとは、単に接触するだけでもよいし、シリコングリスなどの良熱伝熱材を塗布してもよいし、それらを種々の方法で接合させてもよい。また、セラミック溶射などで絶縁層を形成してもよく、絶縁板２０８を金属伝熱板上に接合してもよく、冷媒チューブ上に接合または形成してもよい。

[0061] 冷媒チューブ２０２は、アルミニウム合金を引き抜き成形法あるいは押し出し成形法で成形された板材を必要な長さに切断して作製されている。冷媒チューブ２０２の厚さ方向断面は、互いに所定間隔を隔てて流路方向に延在する多数の隔壁２２１で区画された流路２２２を多数有している。スペーサ２０３は、例えば、はんだ合金などの軟質の金属板であってよいが、金属伝熱板３０２ｂおよび３０３ｂの接触面に塗布等によって形成したフィルム（膜）としてもよい。この軟質のスペーサ２０３の表面は、容易に変形して、絶縁板２０８の微小凹凸や反り、冷媒チューブ２０２の微小凹凸や反りになじんで熱抵抗を低減する。なお、スペーサ２０３の表面等に公知の良熱伝導性グリスなどを塗布してもよく、スペーサ２０３を省略してもよい。

産業上の利用可能性

[0062] 本発明の半導体素子は、半導体（例えば化合物半導体電子デバイス等）、電子部品・電気機器部品、光学・電子写真関連装置、工業部材などあらゆる分野に用いることができるが、とりわけ、パワーデバイスに有用である。

符号の説明

[0063] １ ｎ＋型半導体層

１ｂ　ｎ＋型半導体層（ｎ＋型ソース層）

１ｃ　ｎ＋型半導体層（ｎ＋型ドレイン層）

２　高抵抗酸化物膜

３　ｎ－型半導体層

４ａ　ゲート絶縁膜

５ａ　ゲート電極

５ｂ　ソース電極

５ｃ　ドレイン電極

９　基板

１０１　半導体層

１０１ａ　第１の半導体層

１０１ｂ　第２の半導体層

１０２　オーミック電極

１０２ａ　金属層

１０２ｂ　金属層

１０２ｃ　金属層

１０３　ショットキー電極

１０３ａ　金属層

１０３ｂ　金属層

１０３ｃ　金属層

１０４　絶縁体膜

１０８　多孔質層

１０９　基板

１１０　基体

１１１　応力緩和層

１１２　バリ

１７０　電源システム

１７１　電源装置

１７２　電源装置
１７３　制御回路
１８０　システム装置
１８１　電子回路
１８２　電源システム
１９２　インバータ
１９３　トランス
１９４　整流ＭＯＳＦＥＴ
１９５　ＤＣＬ
１９６　ＰＷＭ制御回路
１９７　電圧比較器
２０１　両面冷却型パワーカード
２０２　冷媒チューブ
２０３　スペーサ
２０８　絶縁板（絶縁スペーサ）
２０９　封止樹脂部
２２１　隔壁
２２２　流路
３０１ａ　半導体チップ
３０２ｂ　金属伝熱板（突出端子部）
３０３　ヒートシンク及び電極
３０３ｂ　金属伝熱板（突出端子部）
３０４　はんだ層
３０５　制御電極端子
３０８　ボンディングワイヤ
５００　半導体素子
５０１　半田
５０２　リードフレーム、回路基板または放熱基板

請求の範囲

[請求項1] 導電性基板上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記導電性基板が、前記酸化物半導体膜よりも大きい面積を有していることを特徴とする半導体素子。

[請求項2] 電極上に、直接または他の層を介して、ガリウムを含有する酸化物を主成分として含む酸化物半導体膜が積層されている積層構造体を含む半導体素子であって、前記電極が、前記酸化物半導体膜よりも大きい面積を有していることを特徴とする半導体素子。

[請求項3] 前記酸化物が、コランダム構造を有する請求項１または２に記載の半導体素子。

[請求項4] 前記酸化物が、α－Ga_2O_3またはその混晶である請求項１または２に記載の半導体素子。

[請求項5] 前記導電性基板の線熱膨張係数が、前記酸化物半導体膜の線熱膨張係数と同じかまたはそれより小さい請求項１記載の半導体素子。

[請求項6] 前記酸化物半導体膜が、第１の辺と、第２の辺と、第１の結晶軸と、第２の結晶軸とを少なくとも含み、
第１の結晶軸方向の線熱膨張係数が、第２の結晶軸方向の線熱膨張係数よりも小さく、
第１の辺方向が第１の結晶軸方向と平行または略平行であり、
第２の辺方向が第２の結晶軸方向と平行または略平行であり、
前記導電性基板が前記第１の辺に対応する辺と、前記第２の辺に対応する辺とを少なくとも含み、前記第１の辺に対応する辺が、前記第２の辺に対応する辺よりも長い請求項１記載の半導体素子。

[請求項7] 前記導電性基板が金属基板または半導体基板である請求項１記載の半導体素子。

[請求項8] 前記導電性基板が、前記酸化物半導体膜よりも一回り大きい請求項１記載の半導体素子。

[請求項9] 前記電極が、前記酸化物半導体膜よりも一回り大きい請求項２記載の半導体素子。

[請求項10] 前記導電性基板の面積が、前記酸化物半導体膜の面積の１．１倍～４倍である請求項１記載の半導体素子。

[請求項11] 前記電極の面積が、前記酸化物半導体膜の面積の１．１倍～４倍である請求項２記載の半導体素子。

[請求項12] 前記導電性基板の側面が切断面であり、前記切断面に段差またはバリを有している請求項１記載の半導体素子。

[請求項13] 縦型デバイスである、請求項１または２に記載の半導体素子。

[請求項14] パワーデバイスである請求項１または２に記載の半導体素子。

[請求項15] ショットキーバリアダイオード（ＳＢＤ）、金属酸化膜半導体電界効果トランジスタ（ＭＯＳＦＥＴ）または絶縁ゲート型バイポーラトランジスタ（ＩＧＢＴ）である請求項１または２に記載の半導体素子。

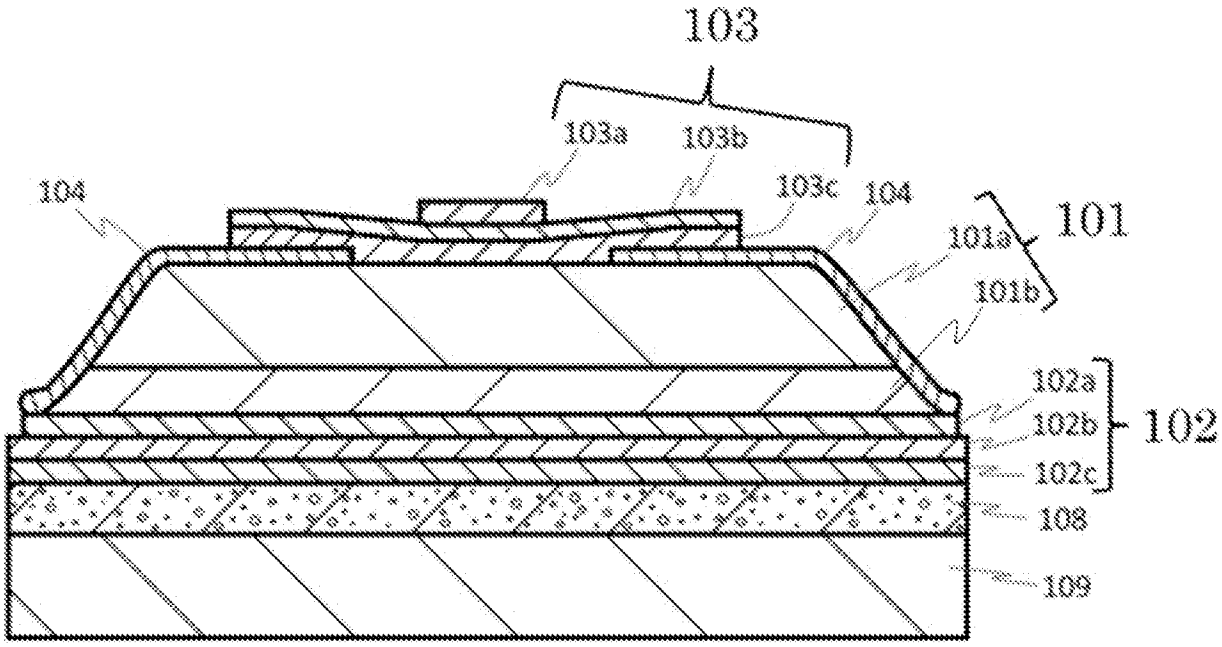
[請求項16] 少なくとも半導体素子がリードフレーム、回路基板または放熱基板と接合部材によって接合されて構成される半導体装置であって、前記半導体素子が、請求項１または２に記載の半導体素子である半導体装置。

[請求項17] パワーモジュール、インバータまたはコンバータである請求項１６記載の半導体装置。

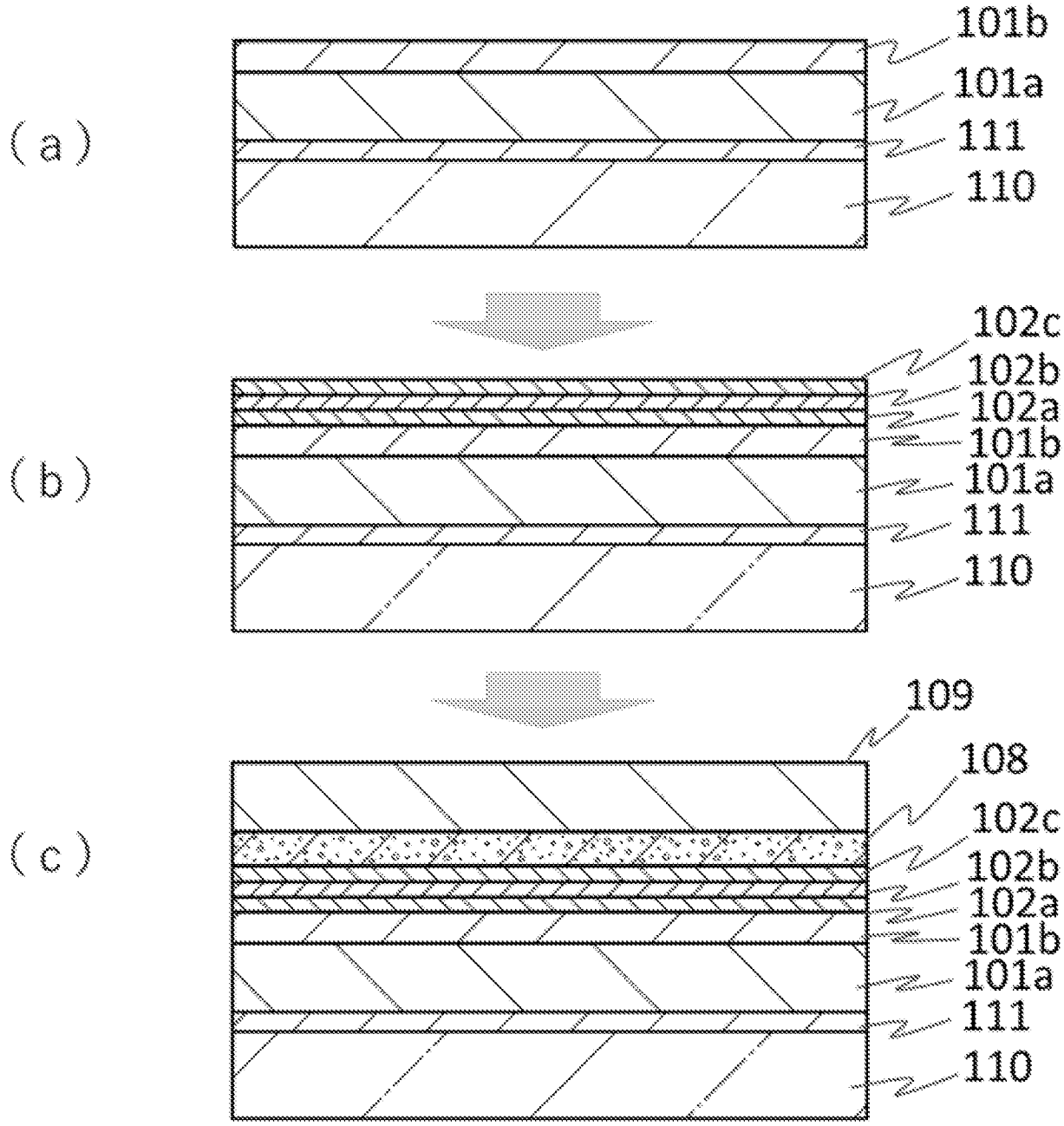
[請求項18] パワーカードである請求項１６記載の半導体装置。

[請求項19] 半導体素子または半導体装置を備える半導体システムであって、前記半導体素子が、請求項１または２に記載の半導体素子であり、前記半導体装置が、請求項１６～１８のいずれかに記載の半導体装置であることを特徴とする半導体システム。

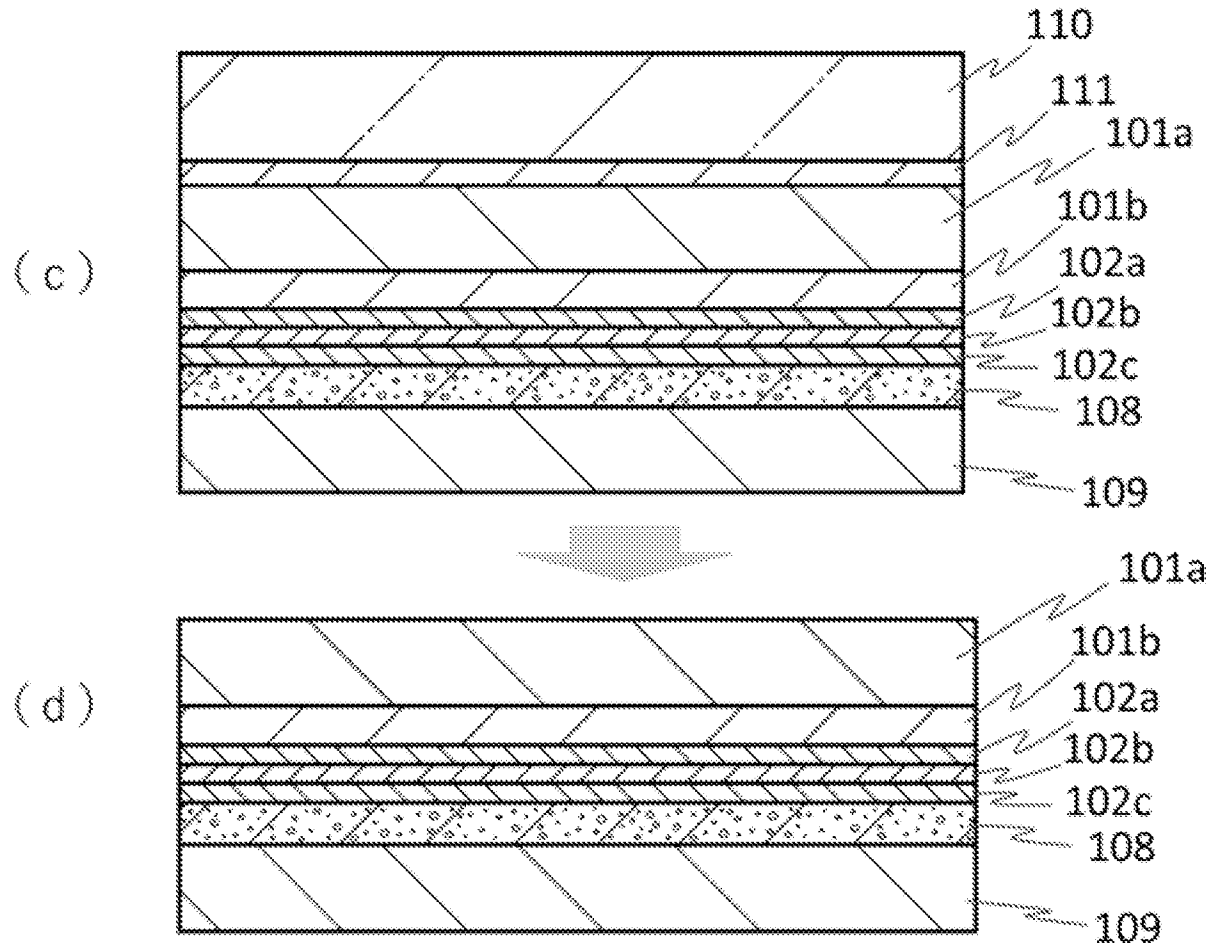
[図1]


103
103a
103b
103c
104
104
101
101a
101b
102
102a
102b
102c
108
109

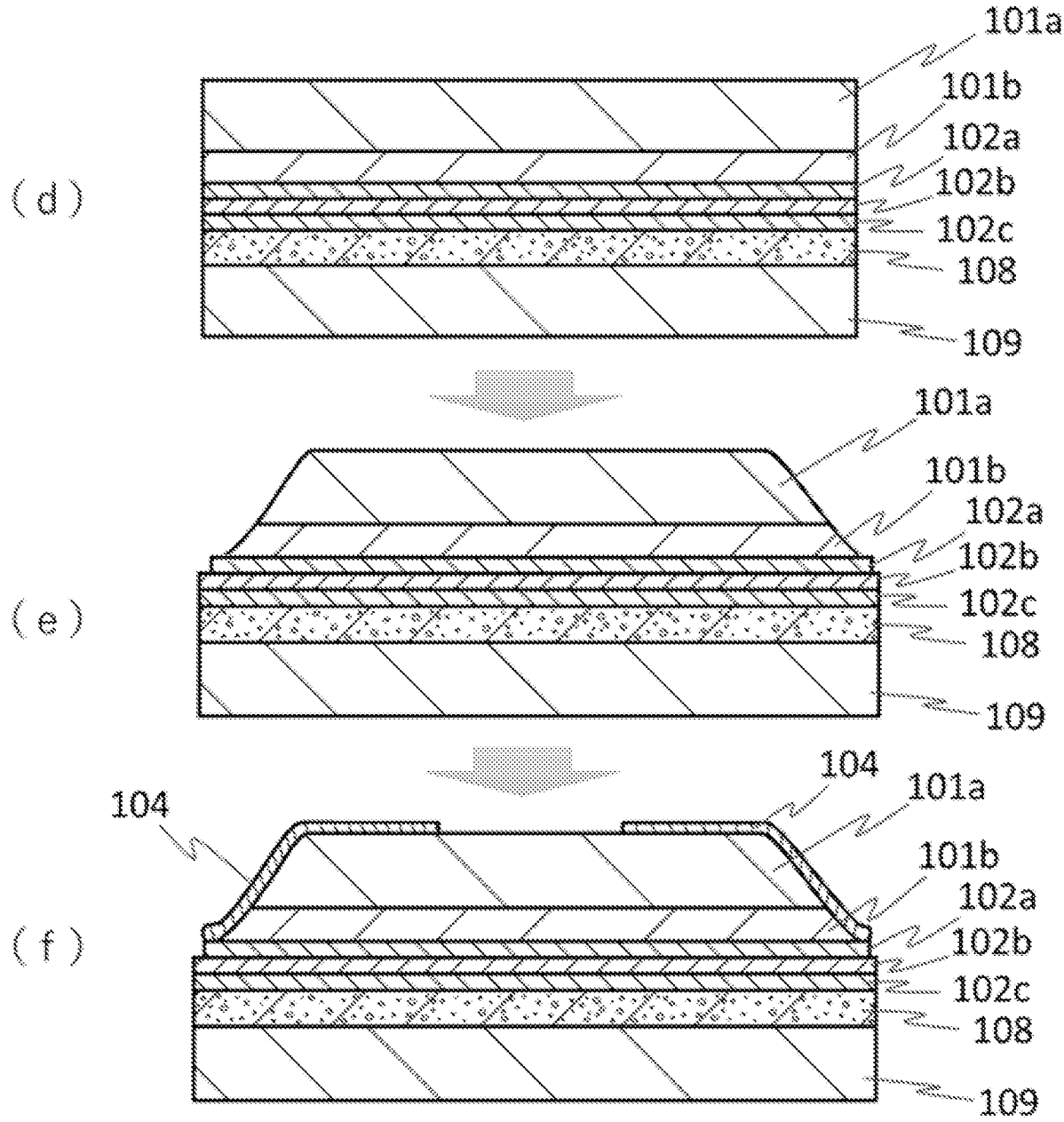
[図2]


(a)
101b
101a
111
110
(b)
102c
102b
102a
101b
101a
111
110
(c)
109
108
102c
102b
102a
101b
101a
111
110

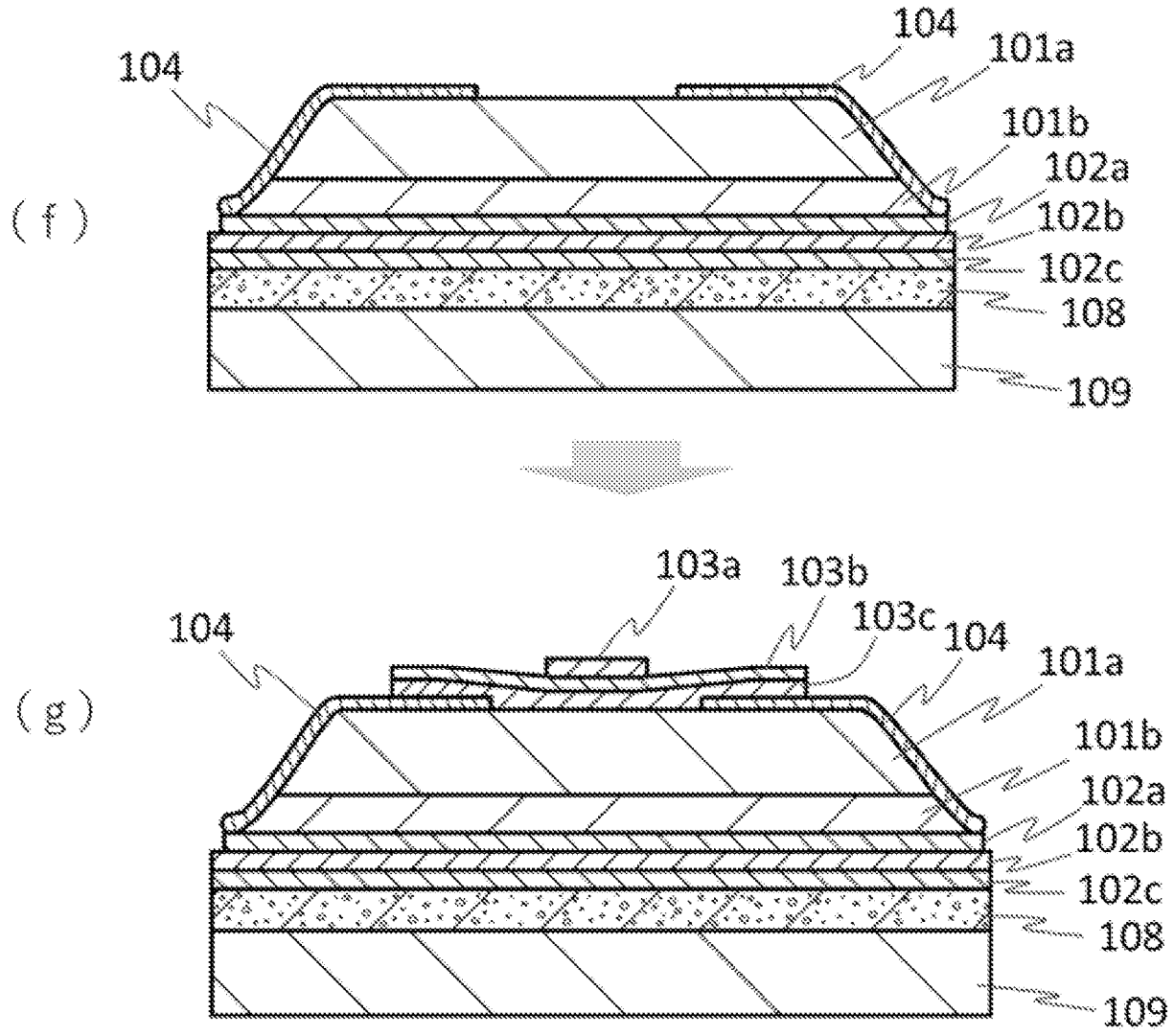
[図3]


(c)
110
111
101a
101b
102a
102b
102c
108
109
(d)
101a
101b
102a
102b
102c
108
109

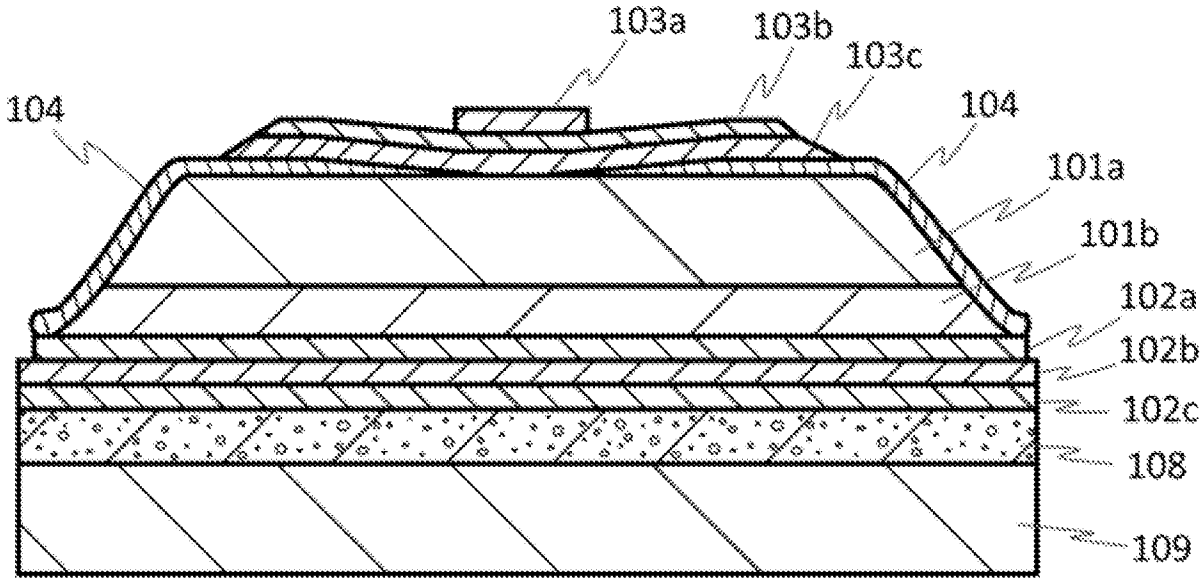
[図4]


(d)
101a
101b
102a
102b
102c
108
109
(e)
101a
101b
102a
102b
102c
108
109
(f)
104
104
101a
101b
102a
102b
102c
108
109

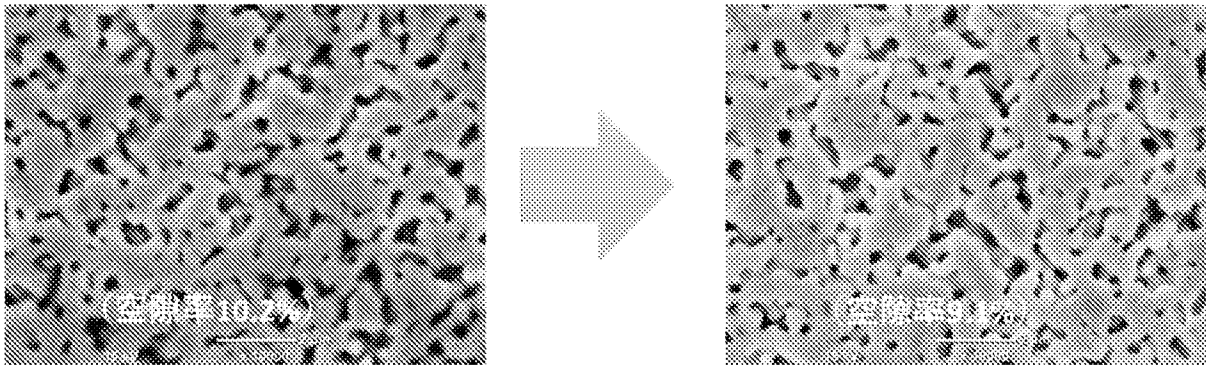
[図5]


(f)
104
104
101a
101b
102a
102b
102c
108
109
(g)
103a
103b
103c
104
104
101a
101b
102a
102b
102c
108
109

[図6]

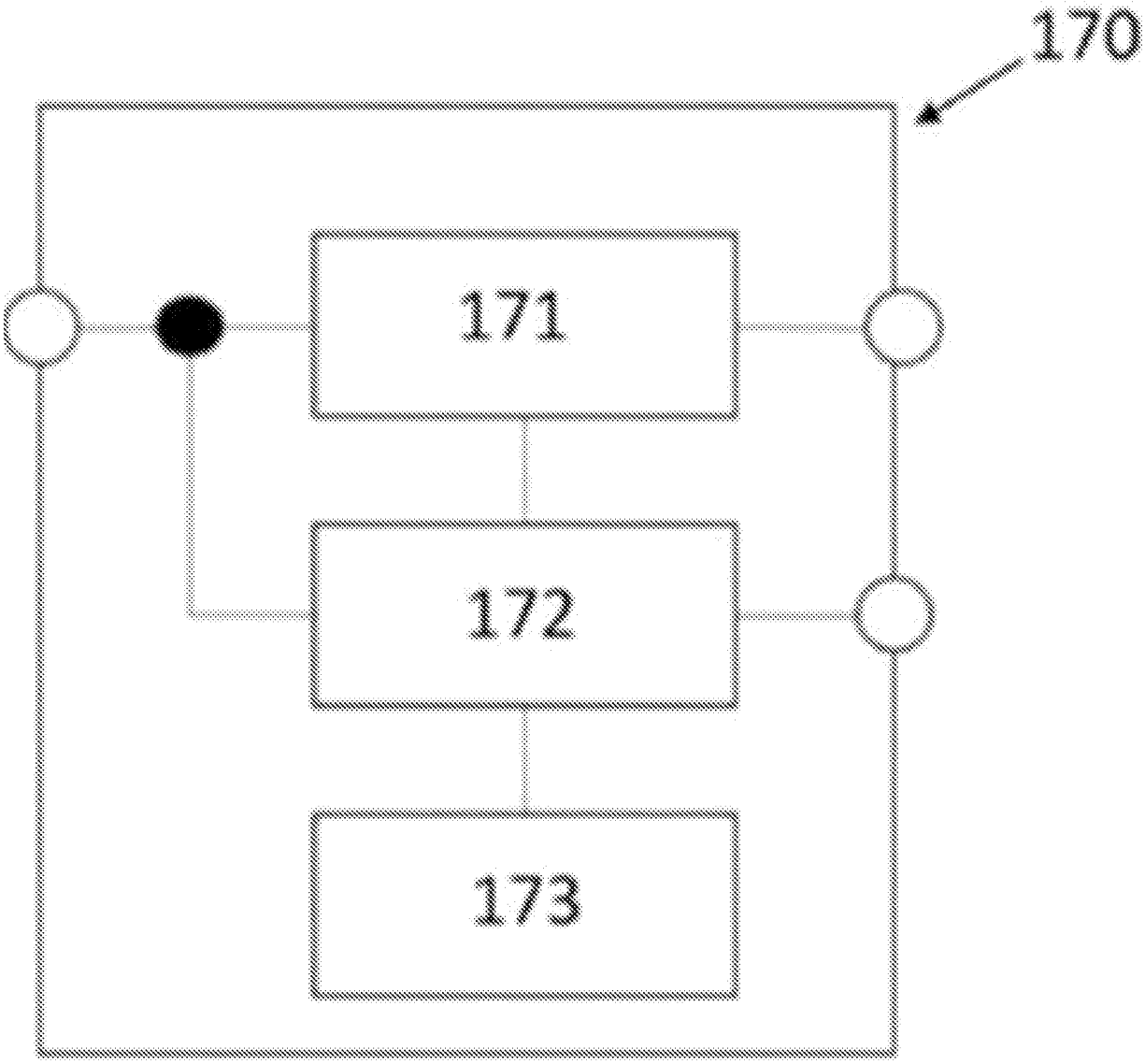

103a
103b
103c
104
104
101a
101b
102a
102b
102c
108
109

[図7]

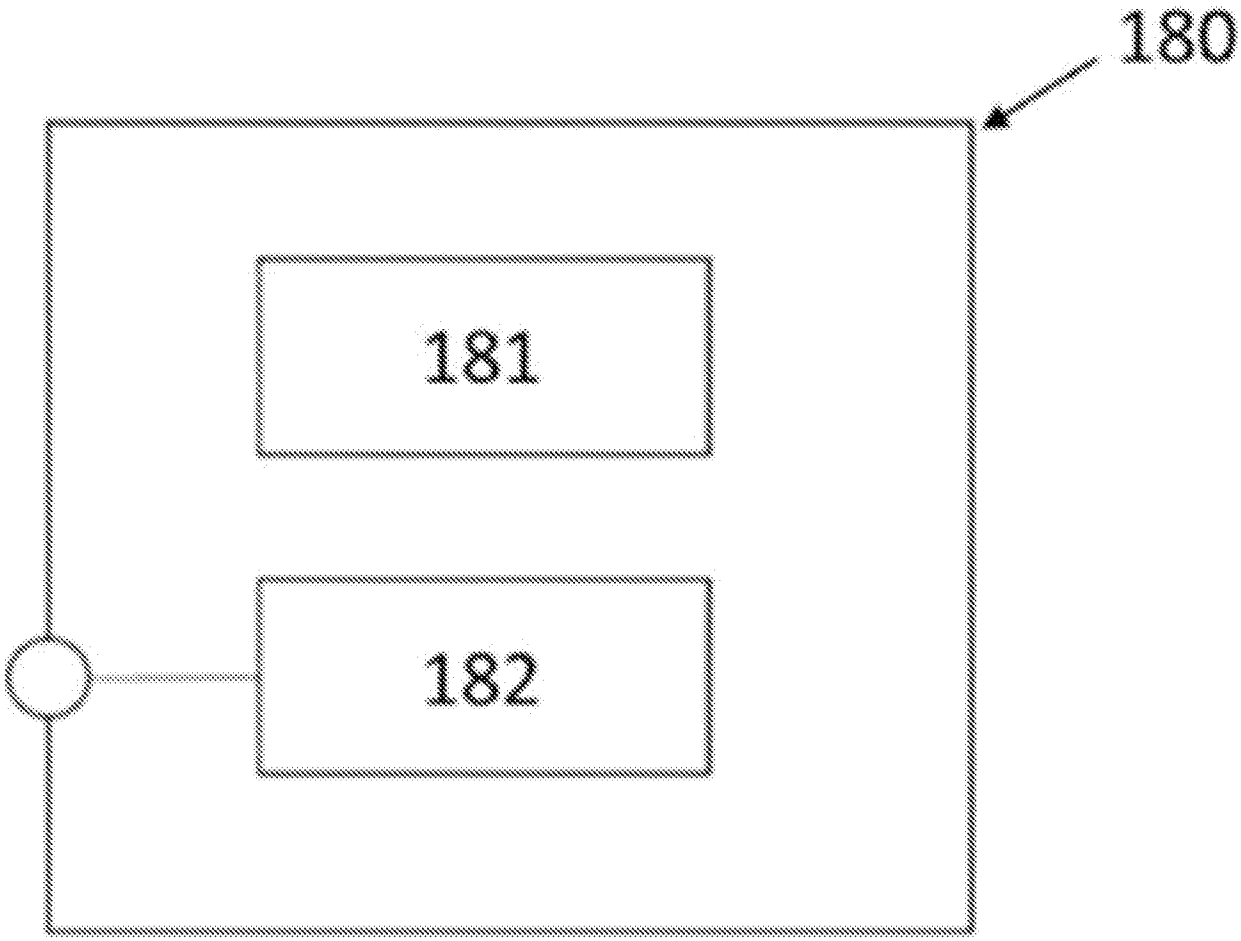


(a) (b)

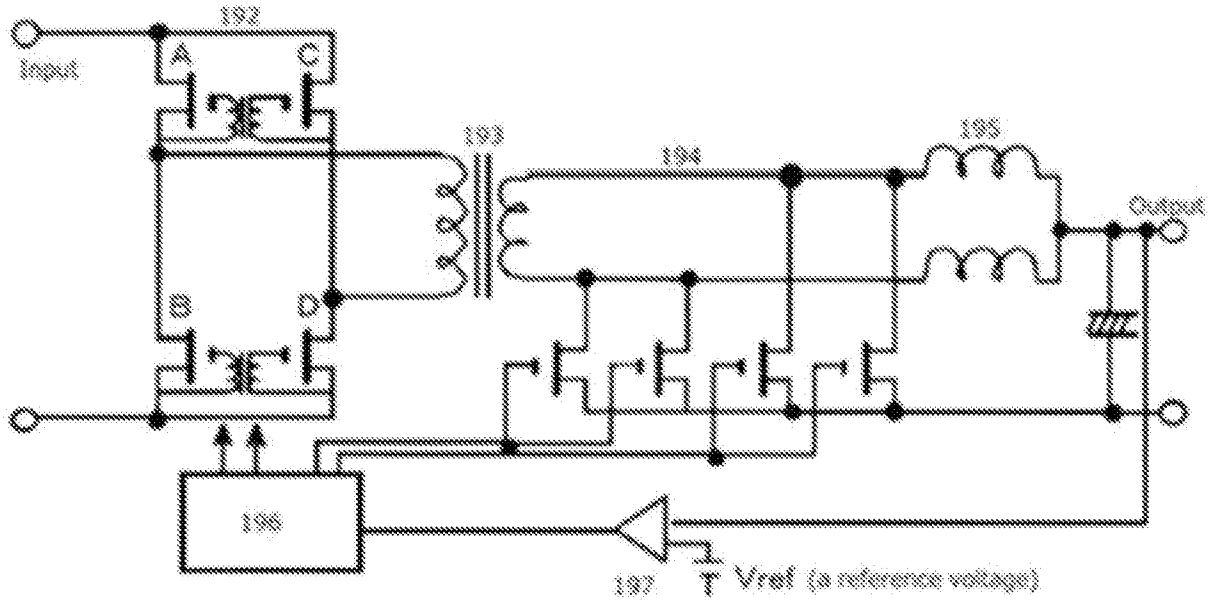
[図8]



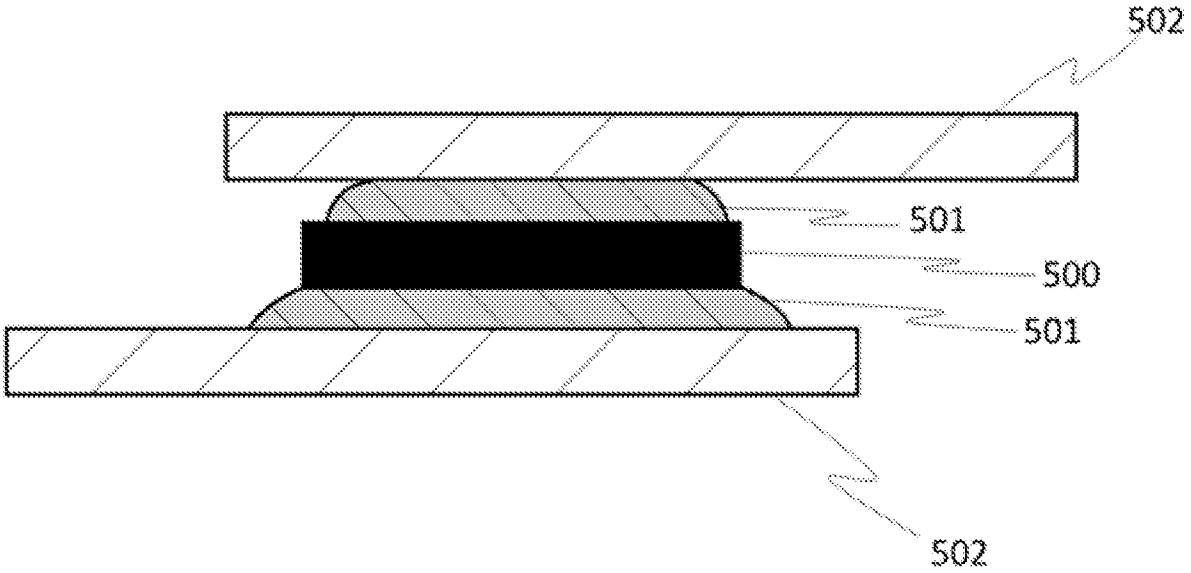
[図9]


180
181
182

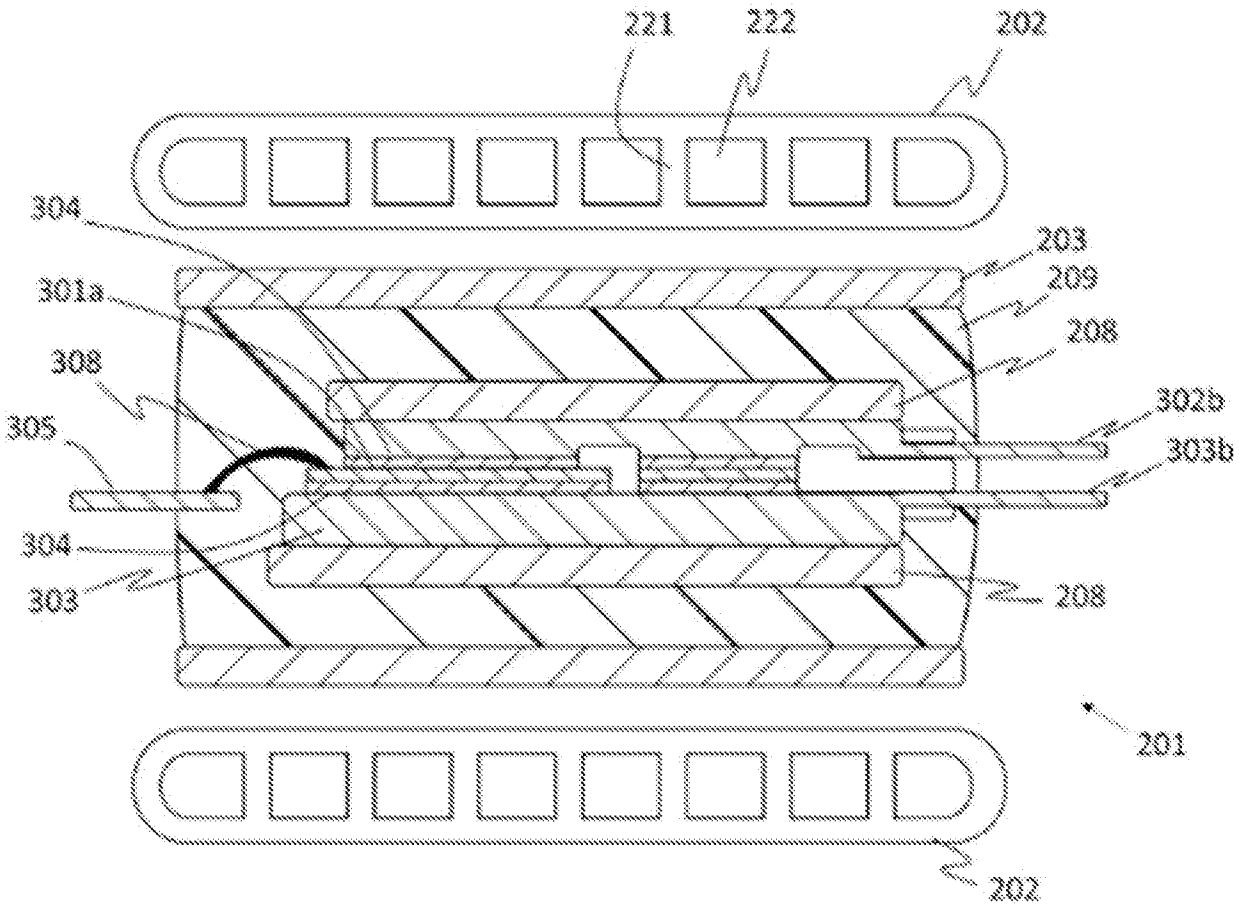
[図10]


192
Input
A
C
193
194
195
Output
B
D
196
197
Vref (a reference voltage)

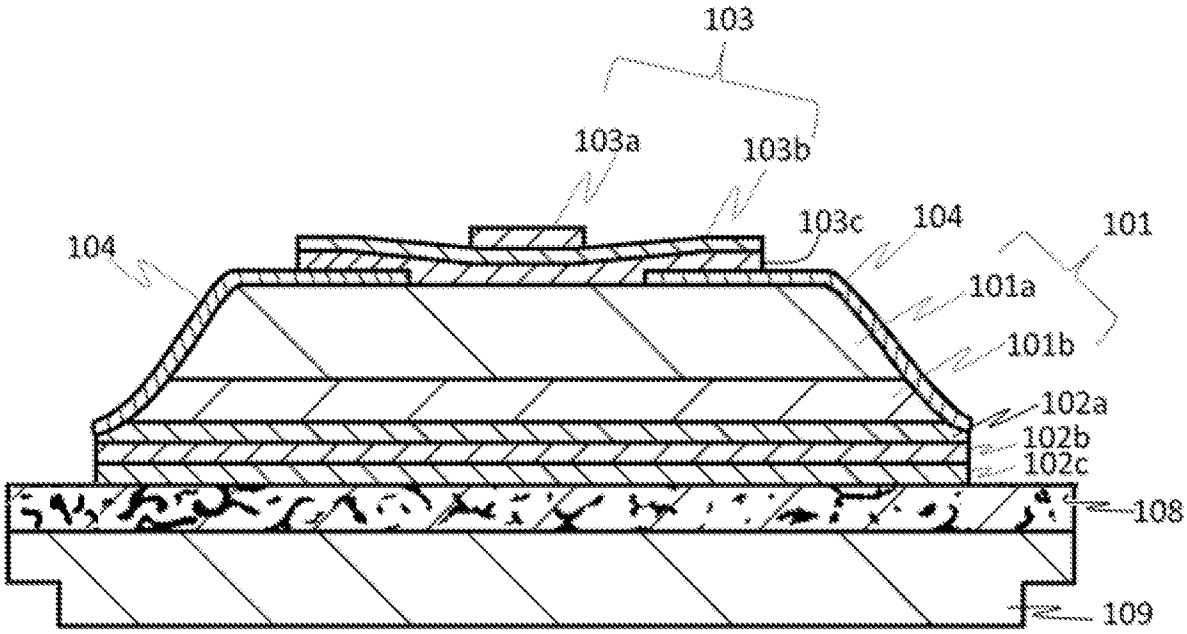
[図11]


502
501
500
501
502

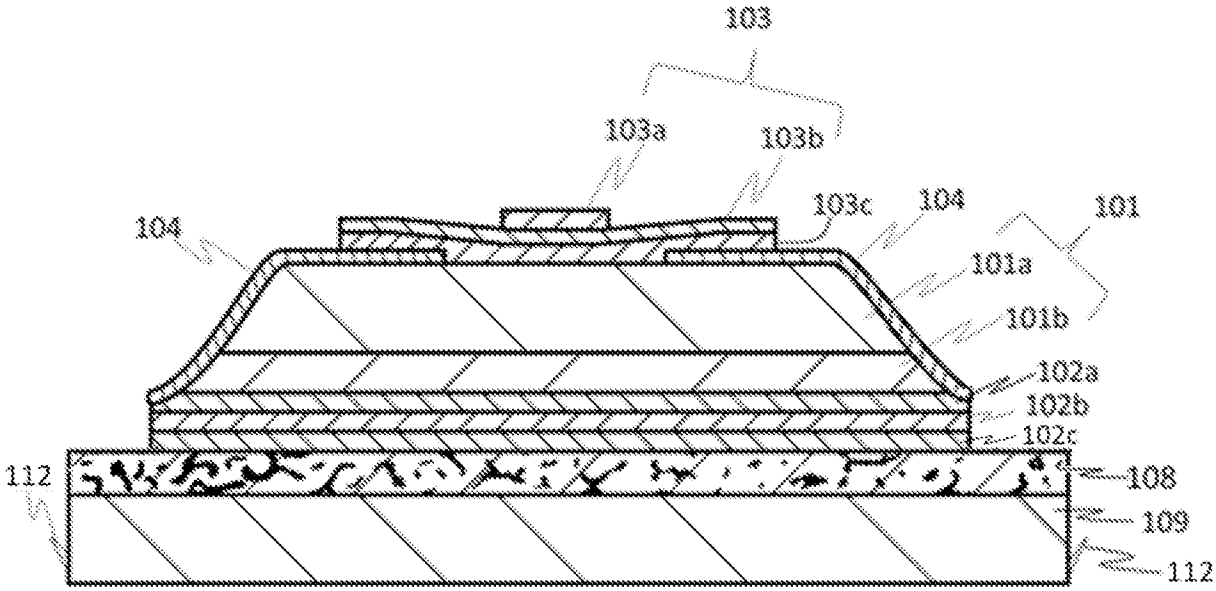
[図12]


221
222
202
304
203
301a
209
208
308
302b
305
303b
304
303
208
201
202

[図13]

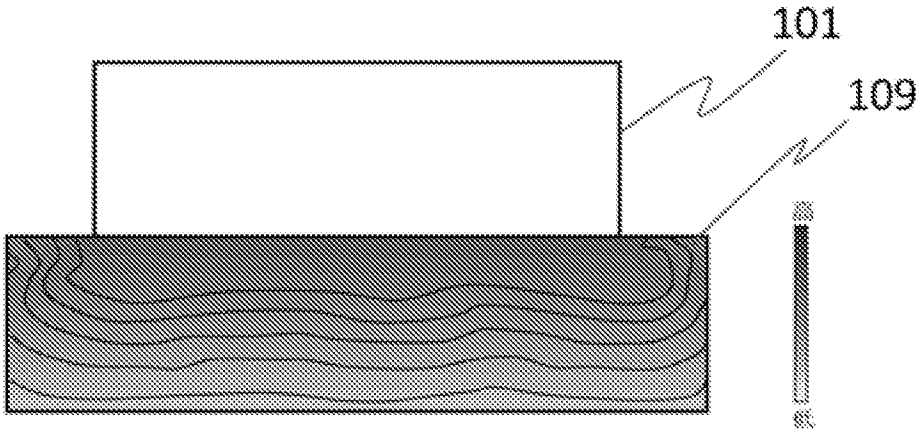

103
103a
103b
103c
104
104
101
101a
101b
102a
102b
102c
108
109

[図14]

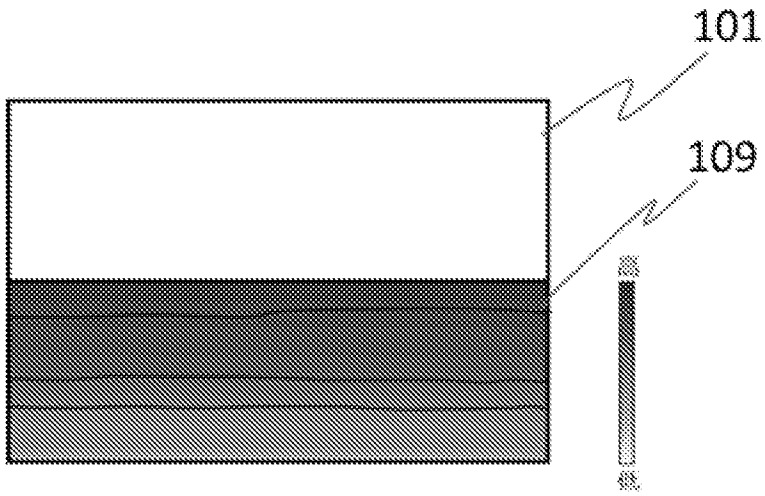

103
103a
103b
103c
104
104
101
101a
101b
102a
102b
102c
112
108
109
112

[図15]

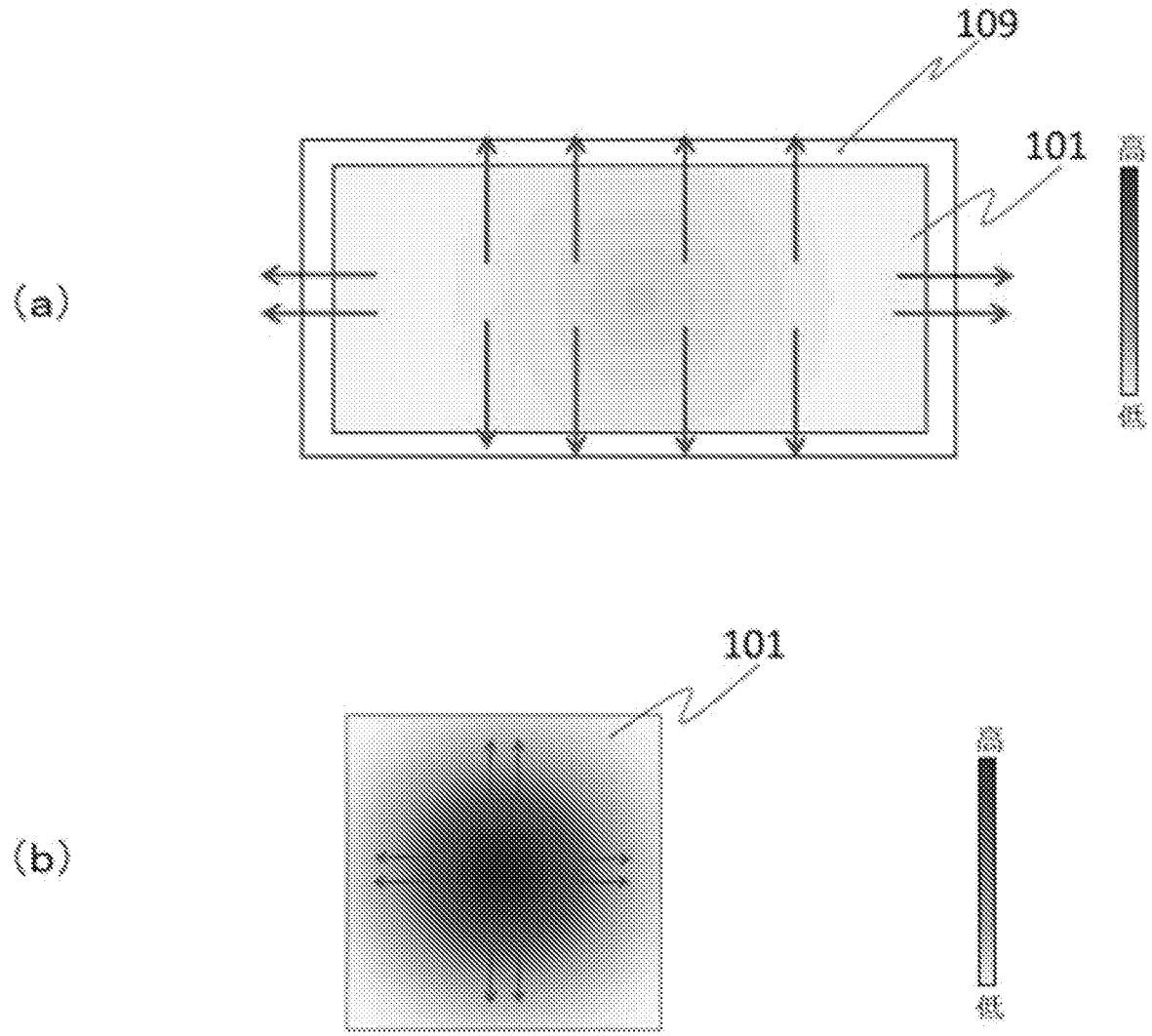
(a)



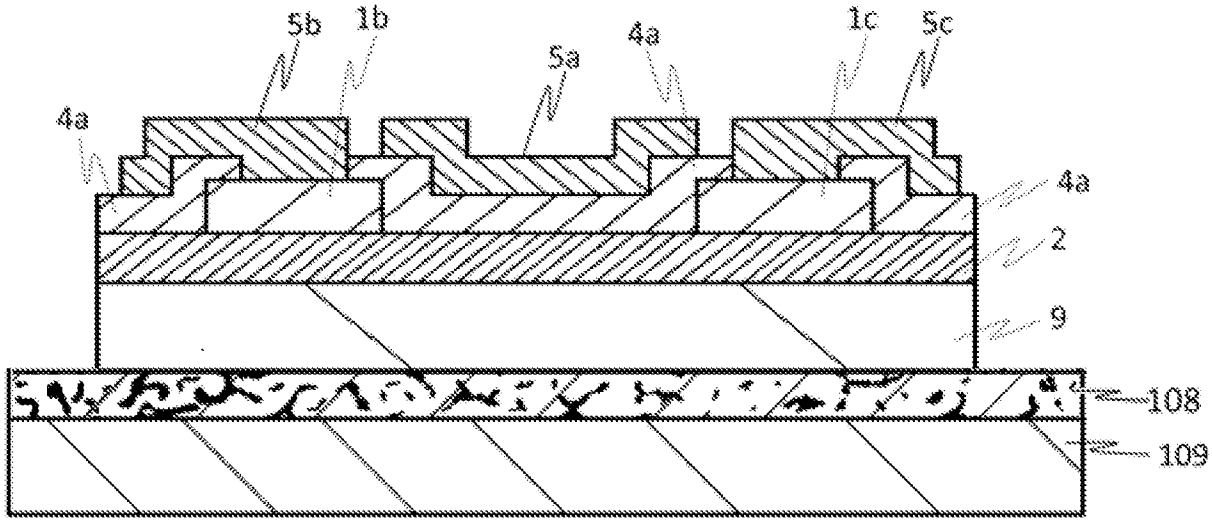
(b)



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/004411

A. CLASSIFICATION OF SUBJECT MATTER
H01L 21/28(2006.01)i; H01L 29/06(2006.01)i; H01L 29/24(2006.01)i; H01L 29/47(2006.01)i; H01L 29/872(2006.01)i; H01L 29/786(2006.01)i; H01L 21/336(2006.01)i; H01L 21/329(2006.01)i
FI: H01L29/86 301F; H01L29/78 618B; H01L29/78 626C; H01L29/86 301D; H01L29/24; H01L29/86 301E; H01L29/06 301M; H01L29/06 301F; H01L29/06 301V; H01L29/86 301P; H01L29/48 D; H01L21/28 301B
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/28; H01L29/06; H01L29/24; H01L29/47; H01L29/872; H01L29/786; H01L21/336; H01L21/329

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2017/111174 A1 (IDEMITSU KOSAN CO., LTD.) 29 June 2017 (2017-06-29) paragraphs [0015]-[0115], fig. 1-9	1-2, 7-11, 13-15 3-5, 12, 16-19 6
Y A	JP 2017-118014 A (IDEMITSU KOSAN CO., LTD.) 29 June 2017 (2017-06-29) paragraphs [0009]-[0045], fig. 1	3-4, 16-19 1-2, 5-15
Y A	JP 2016-082232 A (FLOSFIA INC.) 16 May 2016 (2016-05-16) paragraph [0031], fig. 2	5 1-4, 7-19
Y A	JP 2014-183310 A (SURETECH TECHNOLOGY CO., LTD.) 29 September 2014 (2014-09-29) paragraphs [0016]-[0025], fig. 2-10	12 1-11, 13-19

☒ Further documents are listed in the continuation of Box C.
☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 April 2021 (22.04.2021)	11 May 2021 (11.05.2021)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/004411

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-300627 A (DENSO CORP.) 11 December 2008	18-19
A	(2008-12-11) paragraphs [0010]-[0036], fig. 3-7	1-17
Y	JP 2018-060992 A (FLOSFIA INC.) 12 April 2018	19
A	(2018-04-12) paragraphs [0013], [0035]-[0056], fig. 12-14	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/004411

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2017/111174 A1	29 Jun. 2017	US 2020/0266304 A1 paragraphs [0025]-[0167], fig. 1-9 CN 108475702 A KR 10-2018-0099655 A TW 201737485 A	
JP 2017-118014 A	29 Jun. 2017	(Family: none)	
JP 2016-082232 A	16 May 2016	(Family: none)	
JP 2014-183310 A	29 Sep. 2014	US 2014/0273402 A1 paragraphs [0031]-[0040], fig. 2-10 TW 201438078 A CN 104064517 A	
JP 2008-300627 A	11 Dec. 2008	(Family: none)	
JP 2018-060992 A	12 Apr. 2018	US 2017/0179249 A1 paragraphs [0065], [0094]-[0134], fig. 12-14 EP 3182464 A1 KR 10-2017-0073516 A CN 107068773 A TW 201735360 A	

国際調査報告

国際出願番号
PCT/JP2021/004411

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 21/28(2006.01)i; H01L 29/06(2006.01)i; H01L 29/24(2006.01)i; H01L 29/47(2006.01)i; H01L 29/872(2006.01)i; H01L 29/786(2006.01)i; H01L 21/336(2006.01)i; H01L 21/329(2006.01)i
FI: H01L29/86 301F; H01L29/78 618B; H01L29/78 626C; H01L29/86 301D; H01L29/24; H01L29/86 301E; H01L29/06 301M; H01L29/06 301F; H01L29/06 301V; H01L29/86 301P; H01L29/48 D; H01L21/28 301B

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/28; H01L29/06; H01L29/24; H01L29/47; H01L29/872; H01L29/786; H01L21/336; H01L21/329

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	WO 2017/111174 A1 (出光興産株式会社) 29.06.2017 (2017-06-29) 段落[0015]-[0115],図1-9	1-2,7-11,13-15
Y		3-5,12,16-19
A		6
Y	JP 2017-118014 A (出光興産株式会社) 29.06.2017 (2017-06-29) 段落[0009]-[0045],図1	3-4,16-19
A		1-2,5-15
Y	JP 2016-082232 A (株式会社ＦＬＯＳＦＩＡ) 16.05.2016 (2016-05-16) 段落[0031],図2	5
A		1-4,7-19
Y	JP 2014-183310 A (聖太科技有限公司) 29.09.2014 (2014-09-29) 段落[0016]-[0025],図2-10	12
A		1-11,13-19

☑ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
22.04.2021	11.05.2021

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
杉山　芳弘 5F 6311
電話番号 03-3581-1101 内線 3516

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2008-300627 A (株式会社デンソー) 11.12.2008 (2008-12-11) 段落[0010]-[0036],図3-7	18-19
A		1-17
Y	JP 2018-060992 A (株式会社ＦＬＯＳＦＩＡ) 12.04.2018 (2018-04-12) 段落[0013],[0035]-[0056],図12-14	19
A		1-18

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/004411

引用文献	公表日	パテントファミリー文献	公表日
WO 2017/111174 A1	29.06.2017	US 2020/0266304 A1 段落[0025]-[0167],図1-9 CN 108475702 A KR 10-2018-0099655 A TW 201737485 A	
JP 2017-118014 A	29.06.2017	（ファミリーなし）	
JP 2016-082232 A	16.05.2016	（ファミリーなし）	
JP 2014-183310 A	29.09.2014	US 2014/0273402 A1 段落[0031]-[0040],図2-10 TW 201438078 A CN 104064517 A	
JP 2008-300627 A	11.12.2008	（ファミリーなし）	
JP 2018-060992 A	12.04.2018	US 2017/0179249 A1 段落[0065],[0094]-[0134], 図12-14 EP 3182464 A1 KR 10-2017-0073516 A CN 107068773 A TW 201735360 A	