

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 12 月 22 日 (2011.12.22)

【公表番号】特表 2010-509772 (P2010-509772A)

【公表日】平成 22 年 3 月 25 日 (2010.3.25)

【年通号数】公開・登録公報 2010-012

【出願番号】特願 2009-536283 (P2009-536283)

【国際特許分類】

H 0 1 L 31/04 (2006.01)

【F I】

H 0 1 L 31/04 E

【手続補正書】

【提出日】平成 22 年 11 月 5 日 (2010.11.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第一電極及び第二電極；

第一電極と第二電極との間に積層され堆積された複数の第一半導体材料の層；および、
複数の囲みドット障壁層 (dots-in-a-fence barrier layer)、各囲みドット障壁層は実質的に第三半導体材料の二層の間に直接接触して埋設された複数の第二半導体材料の量子ドットからなり、ここで、各囲みドット障壁層は複数の第一半導体材料の層の各二層間に直接接触して積層して堆積される、を含み、

ここで、各量子ドットは、隣接する第一半導体材料の層の伝導バンド端と価電子バンド端との間のエネルギーの少なくとも一の量子状態を供給し、複数の量子ドットの前記少なくとも一の量子状態の波動関数は、少なくとも一の中間バンドとして重なり、

第三半導体材料の層は、第一半導体材料の層中の第一電子および／または第一正孔が各量子ドット中の第二半導体材料に到達する量子力学的トンネル透過を行うために、かつ、第一半導体材料の層中の第二電子および／または第二正孔が第一半導体材料の他の層に到達する量子力学的トンネル透過を行うために、要求されるトンネル障壁として配置される、デバイス。

【請求項 2】

第三半導体材料が第一半導体材料と格子整合している請求項 1 に記載のデバイス。

【請求項 3】

第一半導体材料が GaAs であり、第二半導体材料が InAs であり、第三半導体材料が、 $x > 0$ である $Al_xGa_{1-x}As$ である請求項 1 または 2 に記載のデバイス。

【請求項 4】

各 InAs 量子ドットが、 $2\text{ nm} < R < 10\text{ nm}$ である平均の横方向断面 $2R$ および高さ l を有し；

各 $Al_xGa_{1-x}As$ 層が、 $0.1R < t < 0.3R$ である厚さ t を有し；かつ

二の囲みドット障壁層の間に堆積された各 GaAs 層が、 $2\text{ nm} < d < 10\text{ nm}$ である厚さ d を有する請求項 3 に記載のデバイス。

【請求項 5】

各囲みドット障壁層間の量子ドット単位セルの周期が、 $2R < L < 2R + 2\text{ nm}$ である L であり；

隣接する囲みドット障壁層中の量子ドット単位セルの周期が、 $L_z = l + d + t$ である
 L_z である請求項4に記載のデバイス。

【請求項6】

6 nm R 8 nmである請求項4または5に記載のデバイス。

【請求項7】

平方センチメートル当たり量子ドットが $10^{10} \sim 10^{12}$ 存在する請求項6に記載の
 デバイス。

【請求項8】

複数のGaAs層の第一電極に最も近い第一層がnドープされ、複数のGaAs層の第
 二電極に最も近い第二層がpドープされ、複数のGaAs層の他の層が真性である請求項
 3～7のいずれか一項に記載のデバイス。

【請求項9】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与えるInAsのバン
 ドギャップより上の量子状態を含む請求項3～8のいずれか一項に記載のデバイス。

【請求項10】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与えるInAsのバン
 ドギャップより下の量子状態を含む請求項3～8のいずれか一項に記載のデバイス。

【請求項11】

第一半導体材料がInPであり、第二半導体材料がInAsであり、第三半導体材がA
 $l_{0.48}In_{0.52}As$ である請求項1または2に記載のデバイス。

【請求項12】

各InAs量子ドットが、2 nm R 12 nmである平均の横方向断面2Rおよび高
 さlを有し；

各 $Al_{0.48}In_{0.52}As$ 層が、0.1R t 0.3Rである厚さtを有し；
 かつ

二の囲みドット障壁層の間に堆積された各InP層が、2 nm d 12 nmである厚
 さdを有する請求項11に記載のデバイス。

【請求項13】

各囲みドット障壁層中の量子ドット単位セルの周期が、 $2R - L$ $2R + 2nm$ である
 L であり；

隣接する囲みドット障壁層内の量子ドット単位セルの周期が、 $L_z = l + d + t$ である
 L_z である請求項12に記載のデバイス。

【請求項14】

複数のInP層の第一電極に最も近い第一層がnドープされ、複数のInP層の第二電
 極に最も近い第二層がpドープされ、複数のInP層の他の層が真性である請求項11～
 13のいずれか一項に記載のデバイス。

【請求項15】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与えるInAsのバン
 ドギャップより上の量子状態を含む請求項11～14のいずれか一項に記載のデバイス。

【請求項16】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与えるInAsのバン
 ドギャップより下の量子状態を含む請求項11～14のいずれか一項に記載のデバイス。

【請求項17】

複数の第一半導体材料の層の第一電極に最も近い第一層がnドープされ、複数の第一半
 導体材料の層の第二電極に最も近い第二層がpドープされ、複数の第一半導体材料の層の
 他の層が真性である請求項1または2に記載のデバイス。

【請求項18】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与える第二半導体材料
 のバンドギャップより上の量子状態を含む請求項1、2および17のいずれか一項に記載
 のデバイス。

【請求項 19】

各量子ドット中の上記少なくとも一の量子状態が、中間バンドを与える第二半導体材料のバンドギャップより下の量子状態を含む請求項 1、2 および 17 のいずれか一項に記載のデバイス。