



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] パワーエレクトロニクス分野では、高電圧が印加される高耐圧半導体装置（パワーデバイス）が用いられている。

たとえば、特許文献1は、 n^+ ドレイン層上に積層された n ドリフト層と、 n ドリフト層の表面層に形成された p ベース領域と、 p ベース領域内に形成された n^+ ソース領域と、 p ベース領域と重複して形成された高濃度の p^+ ウェル領域と、 n^+ ソース領域と n ドリフト層の表面露出部とに挟まれた p ベース領域の表面上に、ゲート酸化膜を介して設けられたゲート電極層と、 n^+ ソース領域と p^+ ウェル領域とに共通に接触するソース電極と、 n^+ ドレイン層の裏面に設けられたドレイン電極と、ゲート電極層とソース電極とを絶縁する層間絶縁膜とを含む、 SiC 縦型MOSFETを開示している。

先行技術文献

特許文献

[0003] 特許文献1：特開2000-22137号公報

発明の概要

課題を解決するための手段

[0004] 本発明の第1の局面に係る半導体装置は、半導体素子が形成されたアクティブ領域を有する第1導電型の半導体層と、前記半導体層の表面部に前記アクティブ領域の外周に沿って形成された第2導電型の終端構造と、絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記終端構造に接続された上部電極とを含み、前記終端構造は、相対的に絶縁破壊強度が高い高強度領域と、前記高強度領域に比べて相対的に絶縁破壊強度が低い低強度領域とを有し、前記高強度領域の形状と前記低強度領域の形状は、

互いに非対称である（請求項１）。

[0005] この構成によれば、低強度領域の形状を電界が集中し難い形状にして、低強度領域の形状と高強度領域の形状を互いに非対称にすることによって、高電界状態時（たとえば、アバランシェ耐量試験等）における低強度領域の破壊を防止することができる。とりわけ、低強度領域および高強度領域にアバランシェ降伏が同時に発生するように、それぞれの形状を設計すれば、アバランシェ電流を各領域に均等に流すこともできる。

[0006] また、本発明の第２の局面に係る半導体装置は、半導体素子が形成されたアクティブ領域を有する第１導電型の半導体層と、前記半導体層の表面部に前記アクティブ領域の外周に沿って形成され、相対的に絶縁破壊強度が高い高強度領域と、前記高強度領域に比べて相対的に絶縁破壊強度が低い低強度領域とを有する第２導電型の終端構造と、絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記高強度領域および前記低強度領域に接続された上部電極とを含み、前記高強度領域に対する前記上部電極の接触面積と、前記低強度領域に対する前記上部電極の接触面積は、互いに異なる（請求項２）。

相対的に絶縁破壊強度が低い低強度領域では、高強度領域に比べてアバランシェ電流が流れたときの電流密度が高くなり易い。そこで、本発明の構成によれば、低強度領域に対する上部電極の接触面積を大きくして、高強度領域に対する上部電極の接触面積と異ならせることによって、低強度領域に対する上部電極の接触抵抗を小さくすることができる。これにより、低強度領域における過剰発熱を防止し、熱破壊を防止することができる。その結果、アバランシェ耐量を向上させることができる。

[0007] 前記第１および第２の局面に係る半導体装置では、前記半導体層は、絶縁破壊強度に関して面方位依存性を有する半導体材料からなってもよい（請求項３）。その場合、前記半導体材料は、SiC、GaNまたはダイヤモンドを含んでもよい（請求項４）。

本発明の第３の局面に係る半導体装置は、（０００１）面に対して所定の

オフ角 θ で傾斜した表面を有する第1導電型のSiCからなり、半導体素子が形成されたアクティブ領域を有する半導体層と、前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成された第2導電型の終端構造と、絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記終端構造に接続された上部電極とを含み、前記終端構造は、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合う第一辺および第二辺を含み、断面視において、前記第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、前記第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、前記第一辺の長手方向両端部における角部の曲率半径は、前記第二辺の長手方向両端部の角部の曲率半径よりも大きい（請求項5）。

[0008] SiCの絶縁破壊強度は、SiCの面方位に依存する。たとえば、 $\langle 0001 \rangle$ 方向と、 $\langle 0001 \rangle$ 方向に直交する $\langle 11-20 \rangle$ 方向を比べると、 $\langle 11-20 \rangle$ 方向は、 $\langle 0001 \rangle$ 方向に比べて絶縁破壊強度が低い。そのため、同じ大きさの電界が加わる場合でも、その電界の方向が $\langle 0001 \rangle$ 方向であればSiCが破壊され難く、一方、その電界の方向が $\langle 11-20 \rangle$ 方向であれば、前者に比べてSiCが破壊され易い。

[0009] 本発明の終端構造の第一辺および第二辺に関して、第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びている。各辺の外周端には、それぞれの接線と交差する方向に電界がかかることになる。つまり、第一辺の外周端には、接線と交差する方向（ $\langle 11-20 \rangle$ 方向に沿う方向）に電界がかかり、第二辺の外周端には、接線と交差する方向（ $\langle 11-20 \rangle$ 方向と交差する方向）に電界がかかる。したがって、 $\langle 11-20 \rangle$ 方向に沿う方向に電界がかかる第一辺は、 $\langle 11-20 \rangle$ 方向と交差する方向に電界がかかる第二辺に比べてSiCが破壊され易い。そのため、高電界状態時（たとえば、アバランシェ耐量試験等）に電界が集中しやすい第一辺および第二辺の各角部のうち、相対的に絶縁破壊強度が低い第一辺の角部が破壊するお

それがある。

[0010] そこで、本発明では、第一辺の長手方向両端部における角部の曲率半径が、第二辺の長手方向両端部の角部の曲率半径よりも大きいので、第一辺の角部への電界集中を緩和することができる。そのため、高電界状態時における第一辺の角部の破壊を防止することができる。とりわけ、第一辺の角部および第二辺の角部にアバランシェ降伏が同時に発生するように、それぞれの曲率半径を設計すれば、アバランシェ電流を第一辺および第二辺に均等に流すこともできる。

[0011] 前記第3の局面に係る半導体装置では、前記上部電極は、前記第一辺および前記第二辺に接続されており、前記第一辺に対する前記上部電極の接触面積は、前記第二辺に対する前記上部電極の接触面積よりも大きいことが好ましい（請求項6）。

相対的に絶縁破壊強度が低い第一辺では、第二辺に比べてアバランシェ電流が流れたときの電流密度が高くなり易い。そこで、本発明の構成によれば、第一辺に対する上部電極の接触面積を大きくすることによって、第一辺に対する上部電極の接触抵抗を小さくすることができる。これにより、第一辺における過剰発熱を防止し、熱破壊を防止することができる。その結果、アバランシェ耐量を向上させることができる。

[0012] また、前記第3の局面に係る半導体装置では、前記上部電極は、前記第一辺および前記第二辺に接続されており、前記第一辺に対する前記上部電極の接触面積と、前記第二辺に対する前記上部電極の接触面積は、互いに等しくてもよい（請求項7）。

また、前記第3の局面に係る半導体装置は、前記終端構造に対して前記半導体層の外側に形成され、前記上部電極に対して電氣的にフローティングされた複数の第2導電型のガードリングをさらに含む場合、前記複数のガードリングは、平面視において<11-20>方向で互いに向かい合い、前記第一辺に近いリング第一辺および前記第二辺に近いリング第二辺を含み、断面視において、前記リング第一辺の外周端に対する接線は<11-20>方向

を横切る方向に延び、前記リング第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、前記リング第一辺のラインアンドスペースパターンのピッチは、前記リング第二辺のラインアンドスペースパターンのピッチよりも狭いことが好ましい（請求項8）。

[0013] この構成によれば、複数のリング第一辺の群において、各リング第一辺と半導体層との接合によって発生する空乏層同士を連続的に繋げて広げることができるので、リング第一辺での電界を緩和することができる。

本発明の第4の局面に係る半導体装置は、（0001）面に対して所定のオフ角 θ で傾斜した表面を有する第1導電型のSiCからなり、半導体素子が形成されたアクティブ領域を有する半導体層と、前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成され、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合う第一辺および第二辺を含む第2導電型の終端構造と、絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記第一辺および前記第二辺に接続された上部電極とを含み、断面視において、前記第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、前記第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、前記第一辺に対する前記上部電極の接触面積は、前記第二辺に対する前記上部電極の接触面積よりも大きい（請求項9）。

[0014] この構成によれば、第一辺に対する上部電極の接触面積を小さくすることによって、第一辺に対する上部電極の接触抵抗を小さくすることができる。これにより、第一辺における過剰発熱を防止し、熱破壊を防止することができる。その結果、アバランシェ耐量を向上させることができる。

本発明の第5の局面に係る半導体装置は、（0001）面に対して所定のオフ角 θ で傾斜した表面を有する第1導電型のSiCからなり、半導体素子が形成されたアクティブ領域を有する半導体層と、絶縁膜を介して前記半導体層上に形成された上部電極と、前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成され、前記上部電極に対して電氣的に

フローティングされた複数の第2導電型のガードリングとを含み、前記複数のガードリングは、平面視において<11-20>方向で互いに向かい合うリング第一辺およびリング第二辺を含み、断面視において、前記リング第一辺の外周端に対する接線は<11-20>方向を横切る方向に延び、前記リング第二辺の外周端に対する接線は<11-20>方向に沿う方向に延びるものであり、前記リング第一辺のラインアンドスペースパターンのピッチは、前記リング第二辺のラインアンドスペースパターンのピッチよりも狭い（請求項10）。

[0015] この構成によれば、複数のリング第一辺の群において、各リング第一辺と半導体層との接合によって発生する空乏層同士を連続的に繋げて広げることができるので、リング第一辺での電界を緩和することができる。

図面の簡単な説明

[0016] [図1]図1は、本発明の第1実施形態に係る半導体装置の模式的な平面図である。

[図2]図2（a）（b）は、前記半導体装置の断面図であって、図2（a）は図1の切断線IIa-IIaでの切断面、図2（b）は図1の切断線IIb-IIbでの切断面をそれぞれ示す。

[図3]図3は、本発明の第2実施形態に係る半導体装置の模式的な平面図である。

[図4]図4（a）（b）は、前記半導体装置の断面図であって、図4（a）は図3の切断線IVa-IVaでの切断面、図4（b）は図3の切断線IVb-IVbでの切断面をそれぞれ示す。

[図5]図5は、本発明の第3実施形態に係る半導体装置の模式的な平面図である。

[図6]図6（a）（b）は、前記半導体装置の断面図であって、図6（a）は図5の切断線VIa-VIaでの切断面、図6（b）は図5の切断線VIb-VIbでの切断面をそれぞれ示す。

[図7]図7は、本発明の第4実施形態に係る半導体装置の模式的な平面図であ

る。

[図8]図8 (a) (b) は、前記半導体装置の断面図であって、図8 (a) は図7の切断線VIII a - VIII a での切断面、図8 (b) は図7の切断線VIII b - VIII b での切断面をそれぞれ示す。

発明を実施するための形態

[0017] 以下では、本発明の実施の形態を、添付図面を参照して詳細に説明する。

図1は、本発明の第1実施形態に係る半導体装置の模式的な平面図である。

半導体装置1は、SiC（炭化シリコン）を用いたパワーMOSFET (Metal-Oxide-Semiconductor

Field Effect Transistor)素子（個別素子）を含み、たとえば、図1の紙面における上下方向の長さは1mm程度である。

[0018] 半導体装置1は、半導体層の一例としてのSiC基板2上の中央部に配置され、電界効果トランジスタとして機能するアクティブ領域3を備えている。このアクティブ領域3の周縁部には、その外周に沿って四角環状の終端構造4が形成されている。

図2 (a) (b) は、前記半導体装置の断面図であって、図2 (a) は図1の切断線II a - II a での切断面、図2 (b) は図1の切断線II b - II b での切断面をそれぞれ示す。

[0019] 半導体装置1は、いわゆるDMOS (Double-Diffusion Metal-Oxide-Semiconductor) 構造を有している。ただし、SiCプロセスでは、二重拡散技術を応用することはできず、二重イオン注入 (Double-Implantation) によってDMOS構造のデバイスが作製される。

SiC基板2は、この実施形態では、n型であり、電界効果トランジスタのドレイン領域として機能する。ここで、SiC基板2について具体的に説明する。

[0020] SiC基板2を構成するSiCは、同一の組成で様々な積層構造をとる結晶多形（ポリタイプ）を示す材料であり、数100種類以上のポリタイプが

存在する。この実施形態では、SiC基板2は、4H-SiCであるが、これに限らず、たとえば、3C-SiC、2H-SiC、6H-SiC、15R-SiCなどであってもよい。これらの中では、6H-SiCなどの六方晶SiCが好ましい。

[0021] 4H-SiCの結晶構造は、六方晶系で近似することができ、1つのシリコン原子に対して4つの炭素原子が結合している。4つの炭素原子は、シリコン原子を中央に配置した正四面体の4つの頂点に位置している。これらの4つの炭素原子は、1つのシリコン原子が炭素原子に対して $\langle 0001 \rangle$ 方向に位置し、他の3つの炭素原子がシリコン原子に対して $\langle 000-1 \rangle$ 方向に位置している。 $\langle 0001 \rangle$ 方向および $\langle 000-1 \rangle$ 方向は六角柱の軸方向に沿い、この $\langle 0001 \rangle$ 方向を法線とする面（六角柱の頂面）が（0001）面（Si面）である。一方、 $\langle 000-1 \rangle$ 方向を法線とする面（六角柱の下面）が（000-1）面（C面）である。

[0022] そして、この実施形態では、SiC基板2は、所定のオフ角 θ を有している。具体的には、SiC基板2の主面（表面21）が、（0001）面に対して $\langle 11-20 \rangle$ 方向に角度 θ で傾斜した面となっている。すなわち、SiC基板2の表面21は、その法線nの方向が $\langle 0001 \rangle$ 方向と一致しておらず、（0001）面に対して $\langle 11-20 \rangle$ 方向（オフ方向）にオフ角 θ で傾斜している。オフ方向とは、 $\langle 0001 \rangle$ 方向に対するSiC基板2の法線nの傾斜する方向を指し、 $\langle 0001 \rangle$ 方向から法線nを（0001）面に投影（射影）したベクトルの向きで示されるものである。すなわち、この実施形態では、法線nの投影ベクトルの向きが、 $\langle 11-20 \rangle$ 方向に一致している。

[0023] これにより、SiC基板2は、（0001）面から構成される平坦なテラス面23と、表面21が（0001）面に対して傾斜すること（オフ角 θ ）により生じるテラス面23の段差部分とから形成され、段差部分は $\langle 11-20 \rangle$ 方向に垂直な（11-20）面であるステップ面（図示せず）を有している。

このSiC基板2の表面21側には、複数のp型ウェル6が格子配列されて多数形成されていて、アクティブ領域3を形成している。また、SiC基板2の裏面22には、たとえば、ニッケル金属膜からなるドレイン電極7が形成されている。

[0024] 個々のp型ウェル6内には、n⁺型ソース領域8と、このn⁺型ソース領域8に取り囲まれたp⁺型ウェルコンタクト領域9とが形成されている。そして、隣接するp型ウェル6に跨るようにゲート電極10が形成されており、このゲート電極10とSiC基板2との間にゲート絶縁膜11が介在されている。ゲート電極10は、n⁺型ソース領域8とドレイン領域としてのSiC基板2（p型ウェル6の間の領域）との間に跨っていて、p型ウェル6の表面における反転層（チャネル）の形成を制御する。

[0025] さらに、ゲート電極10を覆うように、たとえば酸化シリコンからなる絶縁膜の一例としての層間膜12が形成されている。この層間膜12は、さらにアクティブ領域3からその周囲の領域をも覆っている。層間膜12には、p型ウェル6の中央領域にコンタクトホール13が選択的に形成されている。このコンタクトホール13は、p⁺型ウェルコンタクト領域9およびその周囲のn⁺型ソース領域8の一部を露出させることができる領域に形成されている。コンタクトホール13に入り込むように、基板上の大部分を覆う上部電極の一例としてのソース電極14（たとえばアルミニウムからなるもの）が形成されている。したがって、n⁺型ソース領域8は、ソース電極14と同電位となる。また、p型ウェル6は、p⁺型ウェルコンタクト領域9を介してソース電極14に接続されるので、このソース電極14と同電位となる。

[0026] 前述のように、アクティブ領域3の周縁部には、p型不純物を導入して形成された終端構造4が形成されている。この終端構造4は、アクティブ領域3の全周に渡って形成されている。そして、層間膜12には、終端構造4に対応するコンタクトホール15が形成されている。コンタクトホール15は、終端構造4の全周に渡って一定幅（開口幅が全周に渡って一定）の四角環状に形成されている。終端構造4には、コンタクトホール15に露出する部

分（後述する第一辺41～第四辺44全て）において、ソース電極14が接している。これにより、終端構造4は、ソース電位（たとえば0V）に固定されることになる。終端構造4をソースと同電位に固定することで、アクティブ領域3の周囲領域における電界分布を均一化および安定化することができる。さらに、p型ウェル6から広がる空乏層16（二点鎖線）を、終端構造4を超えて広げることができる。

[0027] 終端構造4は、図1に示すように、平面視において<11-20>方向で互いに向かい合う低強度領域の一例としての第一辺41および高強度領域の一例としての第二辺42、および<11-20>方向に直交する方向で互いに向かい合う第三辺43および第四辺44を含む。

この実施形態では、SiC基板2がオフ角 θ を有するオフ基板である。そのため、<11-20>方向に対する、第一辺41の外周端の接線41Lおよび第二辺42の外周端の接線42Lそれぞれの関係が互いに異なっている。具体的には、図2に示すように、断面視において、第一辺41の接線41Lが<11-20>方向を横切る方向に延びているのに対し、第二辺42の接線42Lは、<11-20>方向に沿う方向（この実施形態では、<11-20>方向に平行）に延びている。なお、接線41Lおよび接線42Lは、たとえば、SiC基板2の表面21に対してオフ角 θ で傾斜した直線を、表面21に沿って平行移動させることによって描くことができる。

[0028] また、終端構造4では、第一辺41の長手方向両端部における角部41Cの曲率半径 R_1 は、第二辺42の長手方向両端部の角部42Cの曲率半径 R_2 よりも大きくなっている。角部41Cおよび42Cは、それぞれ第一辺41および第二辺42が、第三辺43および第四辺44と交わってできる部分である。好ましくは、曲率半径 R_1 は、 $60\mu\text{m} \sim 100\mu\text{m}$ であり、曲率半径 R_2 は、 $20\mu\text{m} \sim 100\mu\text{m}$ である。曲率半径 $R_1 > \text{曲率半径 } R_2$ であることによって、第一辺41の形状と第二辺42の形状は、第三辺43および第四辺44の中心を通る対称軸aに対して互いに非対称の関係になっている。

[0029] また、この実施形態で半導体基板として用いられたSiCの絶縁破壊強度

は、S i Cの面方位に依存する。たとえば、 $\langle 0001 \rangle$ 方向と $\langle 11-20 \rangle$ 方向を比べると、 $\langle 11-20 \rangle$ 方向は、 $\langle 0001 \rangle$ 方向に比べて絶縁破壊強度が低い。そのため、同じ大きさの電界が加わる場合でも、その電界の方向が $\langle 0001 \rangle$ 方向であればS i Cが破壊され難く、一方、その電界の方向が $\langle 11-20 \rangle$ 方向であれば、前者に比べてS i Cが破壊され易い。

[0030] 前述のように、この実施形態では、断面視において、第一辺41の接線41Lが $\langle 11-20 \rangle$ 方向を横切る方向に延びているのに対し、第二辺42の接線42Lは、 $\langle 11-20 \rangle$ 方向に沿う方向（この実施形態では、 $\langle 11-20 \rangle$ 方向に平行）に延びている。一方、第一辺41および第二辺42の各外周端には、それぞれの接線41L、42Lと交差する方向に電界がかかることになる。つまり、第一辺41の外周端には、接線41Lと交差する方向（ $\langle 11-20 \rangle$ 方向に沿う方向）に電界がかかり、第二辺42の外周端には、接線42Lと交差する方向（ $\langle 11-20 \rangle$ 方向と交差する方向）に電界がかかる。したがって、 $\langle 11-20 \rangle$ 方向に沿う方向に電界がかかる第一辺41は、 $\langle 11-20 \rangle$ 方向と交差する方向に電界がかかる第二辺42に比べてS i Cが破壊され易い。そのため、高電界状態時（たとえば、アバランシェ耐量試験等）に電界が集中しやすい第一辺41および第二辺42の各角部41C、42Cのうち、相対的に絶縁破壊強度が低い第一辺41の角部41Cが破壊するおそれがある。

[0031] そこで、この実施形態では、第一辺41の長手方向両端部における角部41Cの曲率半径 R_1 が、第二辺42の長手方向両端部の角部42Cの曲率半径 R_2 よりも大きくなっている。これにより、第一辺41の角部41Cへの電界集中を緩和することができる。そのため、高電界状態時における第一辺41の角部41Cの破壊を防止することができる。とりわけ、第一辺41の角部41Cおよび第二辺42の角部42Cにアバランシェ降伏が同時に発生するように、それぞれの曲率半径 R_1 、 R_2 を設計すれば、アバランシェ電流を第一辺41および第二辺42に均等に流すこともできる。

[0032] 図3は、本発明の第2実施形態に係る半導体装置の模式的な平面図である。図4(a)(b)は、前記半導体装置の断面図であって、図4(a)は図3の切断線IVa-IVaでの切断面、図4(b)は図3の切断線IVb-IVbでの切断面をそれぞれ示す。図3および図4において、前述の図1および図2に示された各部と対応する部分には同一の参照符号を付して示す。

[0033] この半導体装置31では、終端構造4において、第一辺41の角部41Cの曲率半径 R_1 が、第二辺42の角部42Cの曲率半径 R_2 と同じである。すなわち、第一辺41の形状と第二辺42の形状が、対称軸aに対して互いに線対称の関係になっている。

一方、コンタクトホール15の開口幅が一定ではない。具体的には、第一辺41を露出させる部分の開口幅 W_1 と、第二辺42を露出させる部分の開口幅 W_2 とが、互いに異なっている。具体的には、開口幅 W_1 が開口幅 W_2 よりも広がっている。これにより、半導体装置31では、第一辺41に対するソース電極14の接触面積が、第二辺42に対するソース電極14の接触面積よりも大きくなっている。

[0034] 前述のように、面内で絶縁破壊強度が互いに異なる領域が存在するSiC基板2では、相対的に絶縁破壊強度が低い第一辺41において、第二辺42に比べてアバランシェ電流が流れたときの電流密度が高くなり易い。

そこで、この実施形態の構成によれば、第一辺41に対するソース電極14の接触面積を小さくすることによって、第一辺41に対するソース電極14の接触抵抗を小さくすることができる。これにより、第一辺41における過剰発熱を防止し、熱破壊を防止することができる。その結果、アバランシェ耐量を向上させることができる。

[0035] 図5は、本発明の第3実施形態に係る半導体装置の模式的な平面図である。図6(a)(b)は、前記半導体装置の断面図であって、図6(a)は図5の切断線VIa-VIaでの切断面、図6(b)は図5の切断線VIb-VIbでの切断面をそれぞれ示す。図5および図6において、前述の図1および図2に示された各部と対応する部分には同一の参照符号を付して示す。

[0036] この半導体装置 6 1 では、終端構造 4 において、第一辺 4 1 の角部 4 1 C の曲率半径 R_1 が、第二辺 4 2 の角部 4 2 C の曲率半径 R_2 と同じである。すなわち、第一辺 4 1 の形状と第二辺 4 2 の形状が、対称軸 a に対して互いに線対称の関係になっている。

また、終端構造 4 を取り囲むように、アクティブ領域 3 の外周に沿って複数のガードリング 5 が形成されている。複数のガードリング 5 は、終端構造 4 と相似形に形成されており、終端構造 4 との間に一定の間隔を隔てた SiC 基板 2 の外側に配置されている。終端構造 4 とガードリング 5 との間隔は、全周にわたって至るところでほぼ一定である。なお、図 5 では図解し易くするために、複数のガードリング 5 を 2 本しか表していないが、複数のガードリング 5 は、3 本、4 本もしくはそれ以上（図 6 では、5 本のガードリング 5 を表している）であってもよい。

[0037] 複数のガードリング 5 は、アクティブ領域 3 の周囲における SiC 基板 2 の表面 2 1 に、終端構造 4 から一定の間隔を開けた領域に p 型不純物を導入して形成されている。複数のガードリング 5 は、SiC 基板 2 の表面 2 1 を覆う層間膜 1 2 によって覆われており、電氣的に浮遊状態に保持されるようになっている。なお、ソース電極 1 4 は、図 6 に示すように、層間膜 1 2 を介して複数のガードリング 5 に選択的に対向していてもよいし、全てのガードリング 5 に対向していてもよい。また、ソース電極 1 4 は、その周縁部がガードリング 5 と終端構造 4 との間に配置されることによって、ガードリング 5 と対向していなくてもよい。

[0038] 個々のガードリング 5 は、図 5 に示すように、平面視において $\langle 11-20 \rangle$ 方向で互に向かい合うリング第一辺 5 1 およびリング第二辺 5 2、および $\langle 11-20 \rangle$ 方向に直交する方向で互に向かい合うリング第三辺 5 3 およびリング第四辺 5 4 を含む。

また、ガードリング 5 についても終端構造 4 と同様に、 $\langle 11-20 \rangle$ 方向に対する、リング第一辺 5 1 の外周端の接線 5 1 L およびリング第二辺 5 2 の外周端の接線 5 2 L それぞれの関係が互いに異なっている。具体的には

、図6に示すように、断面視において、リング第一辺51の接線51Lが $\langle 11-20 \rangle$ 方向を横切る方向に延びているのに対し、リング第二辺52の接線52Lは、 $\langle 11-20 \rangle$ 方向に沿う方向（この実施形態では、 $\langle 11-20 \rangle$ 方向に平行）に延びている。なお、接線51Lおよび接線52Lは、たとえば、SiC基板2の表面21に対してオフ角 θ で傾斜した直線を、表面21に沿って平行移動させることによって描くことができる。

[0039] また、複数のガードリング5では、リング第一辺51のラインアンドスペースパターンのピッチが、リング第二辺52のラインアンドスペースパターンのピッチよりも狭くなっている。具体的には、ガードリング5の幅と、当該ガードリング5に隣り合うガードリング5との間隔との合計幅を単位幅Wとしたとき、単位幅Wに対するリング第一辺51の占有率が、単位幅Wに対するリング第二辺52の占有率よりも大きくなっている。好ましくは、リング第一辺51の占有率は、60～80%であり、リング第二辺52の占有率は、20～40%である。

[0040] このような構成によれば、終端構造4をソースと同電位に固定することで、アクティブ領域3の周囲領域における電界分布を均一化および安定化することができる。さらに、p型ウェル6から広がる空乏層16（二点鎖線）は、終端構造4を超え、空乏層17（実線）に繋がってSiC基板2の端面に向かって延びることとなる。これにより、電界の集中をさらに効果的に緩和することができる。

[0041] さらに、この実施形態では、複数のガードリング5において、リング第一辺51のラインアンドスペースパターンのピッチが、リング第二辺52のラインアンドスペースパターンのピッチよりも狭くなっている。

そのため、リング第一辺51の群において、各リング第一辺51とSiC基板2との接合によって発生する空乏層17同士を連続的に繋げて広げることができるので、リング第一辺51での電界を一層緩和することができる。

[0042] 図7は、本発明の第4実施形態に係る半導体装置の模式的な平面図である。図8（a）（b）は、前記半導体装置の断面図であって、図8（a）は図

7の切断線VIII a－VIII aでの切断面、図8（b）は図7の切断線VIII b－VIII bでの切断面をそれぞれ示す。図7および図8において、前述の図1～図6に示された各部と対応する部分には同一の参照符号を付して示す。

[0043] この半導体装置71は、前述の第1、第2および第3実施形態に係る半導体装置の特徴を組み合わせた例である。すなわち、第1実施形態のコンタクトホール15において、第2実施形態と同様に、開口幅 W_1 と開口幅 W_2 との差を設け、さらに、終端構造4を取り囲むように、アクティブ領域3の外周に沿って複数のガードリング5を設けたものである。

[0044] 以上、本発明の実施形態について説明したが、本発明は、さらに他の形態で実施することも可能である。

たとえば、前述の半導体装置1、31、61、71の各半導体部分の導電型を反転した構成が採用されてもよい。たとえば、半導体装置1において、p型の部分がn型であり、n型の部分がp型であってもよい。

[0045] また、前述の実施形態の開示から把握される特徴は、異なる実施形態間でも互いに組み合わせることができる。また、各実施形態において表した構成要素は、本発明の範囲で組み合わせることができる。たとえば、第1の実施形態および第2の実施形態において、終端構造4を省略してもよい。

また、終端構造4とソース電極14とのコンタクトをとるためのコンタクトホール15は、SiC基板2の表面21に対して垂直に開口する必要はなく、たとえば、層間膜12の表面に向かって広がるテーパ状、もしくは狭まるテーパ状に開口してもよい。

[0046] また、半導体装置1、31、61、71に採用される半導体は、SiCに限らず、絶縁破壊強度に関して面方位依存性を有する半導体材料、具体的には、GaN、ダイヤモンド等であってもよい。

また、前述の実施形態では、本発明をパワーMOSFETに適用した例について説明したが、本発明は、IGBT（Insulated Gate Bipolar Transistor）、JFET（Junction Field Effect Transistor）、その他の構造の半導体デバイスにも同様に適用することができ

る。

[0047] その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

符号の説明

- [0048]
- 1 半導体装置
 - 2 SiC基板
 - 21 表面
 - 3 アクティブ領域
 - 4 終端構造
 - 41 第一辺
 - 41C 角部
 - 41L 接線
 - 42 第二辺
 - 42C 角部
 - 42L 接線
 - 5 ガードリング
 - 51 リング第一辺
 - 51L 接線
 - 52 リング第二辺
 - 52L 接線
 - 12 層間膜
 - 14 ソース電極
 - 31 半導体装置
 - 61 半導体装置
 - 71 半導体装置

請求の範囲

- [請求項1] 半導体素子が形成されたアクティブ領域を有する第1導電型の半導体層と、
- 前記半導体層の表面部に前記アクティブ領域の外周に沿って形成された第2導電型の終端構造と、
- 絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記終端構造に接続された上部電極とを含み、
- 前記終端構造は、相対的に絶縁破壊強度が高い高強度領域と、前記高強度領域に比べて相対的に絶縁破壊強度が低い低強度領域とを有し、
- 前記高強度領域の形状と前記低強度領域の形状は、互いに非対称である、半導体装置。
- [請求項2] 半導体素子が形成されたアクティブ領域を有する第1導電型の半導体層と、
- 前記半導体層の表面部に前記アクティブ領域の外周に沿って形成され、相対的に絶縁破壊強度が高い高強度領域と、前記高強度領域に比べて相対的に絶縁破壊強度が低い低強度領域とを有する第2導電型の終端構造と、
- 絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記高強度領域および前記低強度領域に接続された上部電極とを含み、
- 前記高強度領域に対する前記上部電極の接触面積と、前記低強度領域に対する前記上部電極の接触面積は、互いに異なる、半導体装置。
- [請求項3] 前記半導体層は、絶縁破壊強度に関して面方位依存性を有する半導体材料からなる、請求項1または2に記載の半導体装置。
- [請求項4] 前記半導体材料は、SiC、GaNまたはダイヤモンドを含む、請求項3に記載の半導体装置。
- [請求項5] (0001)面に対して所定のオフ角 θ で傾斜した表面を有する第

1 導電型の SiC からなり、半導体素子が形成されたアクティブ領域を有する半導体層と、

前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成された第2導電型の終端構造と、

絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記終端構造に接続された上部電極とを含み、

前記終端構造は、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合う第一辺および第二辺を含み、断面視において、前記第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、前記第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、

前記第一辺の長手方向両端部における角部の曲率半径は、前記第二辺の長手方向両端部の角部の曲率半径よりも大きい、半導体装置。

[請求項6]

前記上部電極は、前記第一辺および前記第二辺に接続されており、前記第一辺に対する前記上部電極の接触面積は、前記第二辺に対する前記上部電極の接触面積よりも大きい、請求項5に記載の半導体装置。

[請求項7]

前記上部電極は、前記第一辺および前記第二辺に接続されており、前記第一辺に対する前記上部電極の接触面積と、前記第二辺に対する前記上部電極の接触面積は、互いに等しい、請求項5に記載の半導体装置。

[請求項8]

前記半導体装置は、前記終端構造に対して前記半導体層の外側に形成され、前記上部電極に対して電氣的にフローティングされた複数の第2導電型のガードリングをさらに含み、

前記複数のガードリングは、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合い、前記第一辺に近いリング第一辺および前記第二辺に近いリング第二辺を含み、断面視において、前記リング第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、前記リ

ング第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、

前記リング第一辺のラインアンドスペースパターンのピッチは、前記リング第二辺のラインアンドスペースパターンのピッチよりも狭い、請求項5～7のいずれか一項に記載の半導体装置。

[請求項9] (0001)面に対して所定のオフ角 θ で傾斜した表面を有する第1導電型のSiCからなり、半導体素子が形成されたアクティブ領域を有する半導体層と、

前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成され、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合う第一辺および第二辺を含む第2導電型の終端構造と、

絶縁膜を介して前記半導体層上に形成され、前記絶縁膜を選択的に貫通して前記第一辺および前記第二辺に接続された上部電極とを含み、

断面視において、前記第一辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向を横切る方向に延び、前記第二辺の外周端に対する接線は $\langle 11-20 \rangle$ 方向に沿う方向に延びるものであり、

前記第一辺に対する前記上部電極の接触面積は、前記第二辺に対する前記上部電極の接触面積よりも大きい、半導体装置。

[請求項10] (0001)面に対して所定のオフ角 θ で傾斜した表面を有する第1導電型のSiCからなり、半導体素子が形成されたアクティブ領域を有する半導体層と、

絶縁膜を介して前記半導体層上に形成された上部電極と、

前記半導体層の前記表面部に前記アクティブ領域の外周に沿って四角環状に形成され、前記上部電極に対して電氣的にフローティングされた複数の第2導電型のガードリングとを含み、

前記複数のガードリングは、平面視において $\langle 11-20 \rangle$ 方向で互いに向かい合うリング第一辺およびリング第二辺を含み、断面視に

において、前記リング第一辺の外周端に対する接線は＜１１－２０＞方向を横切る方向に延び、前記リング第二辺の外周端に対する接線は＜１１－２０＞方向に沿う方向に延びるものであり、

前記リング第一辺のラインアンドスペースパターンのピッチは、前記リング第二辺のラインアンドスペースパターンのピッチよりも狭い、半導体装置。

[図1]

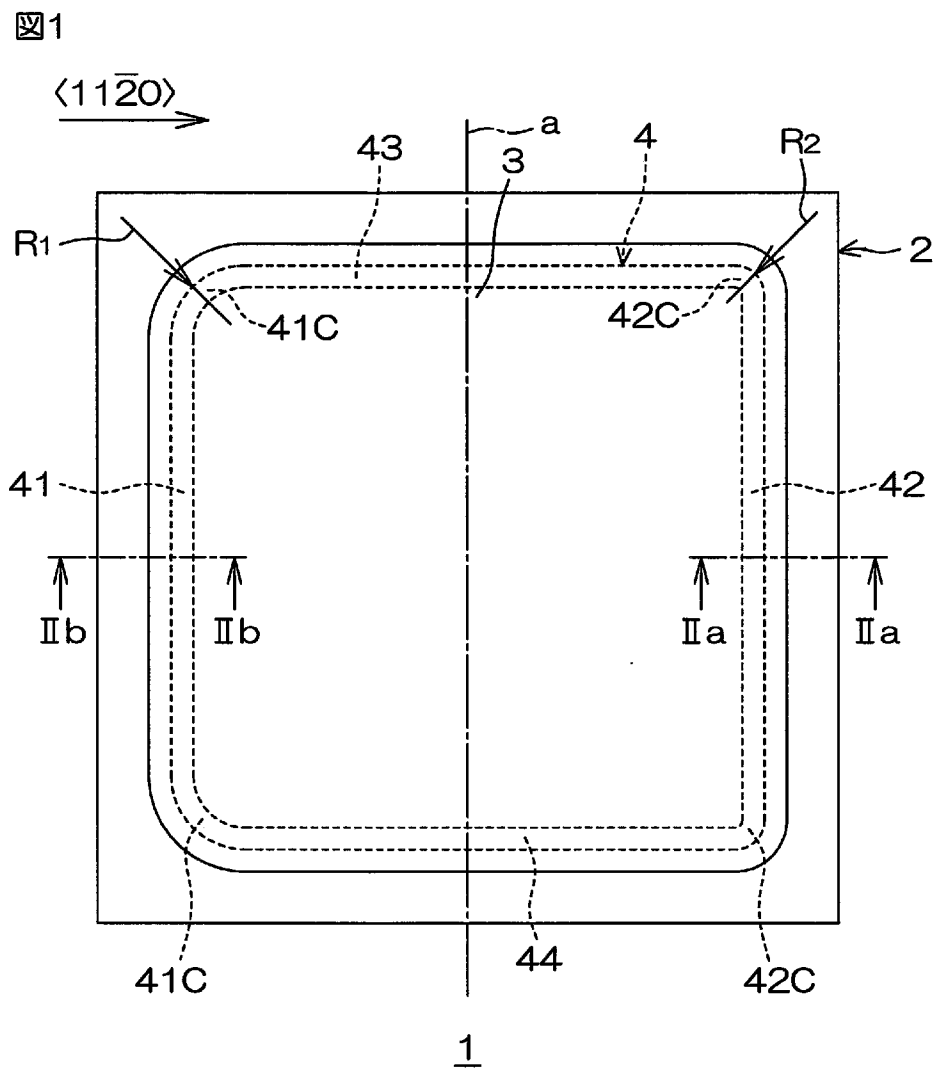
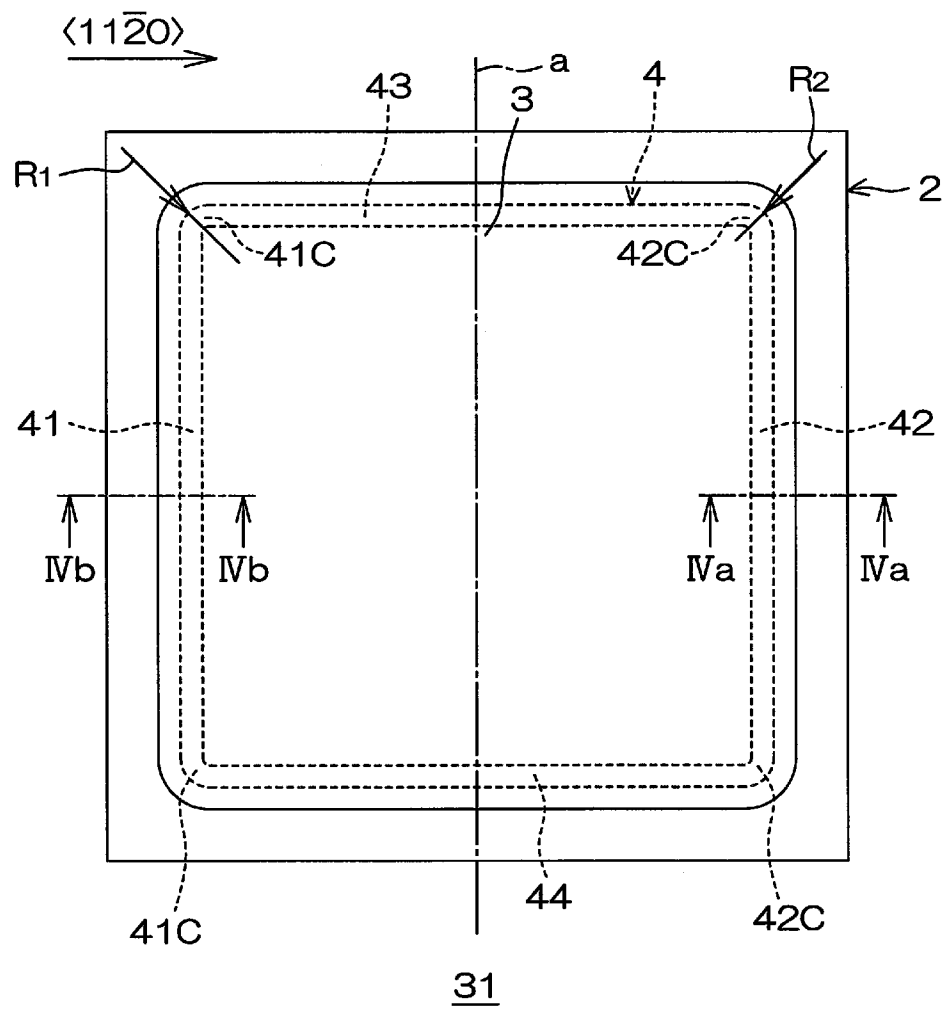


图3



[図5]

図5

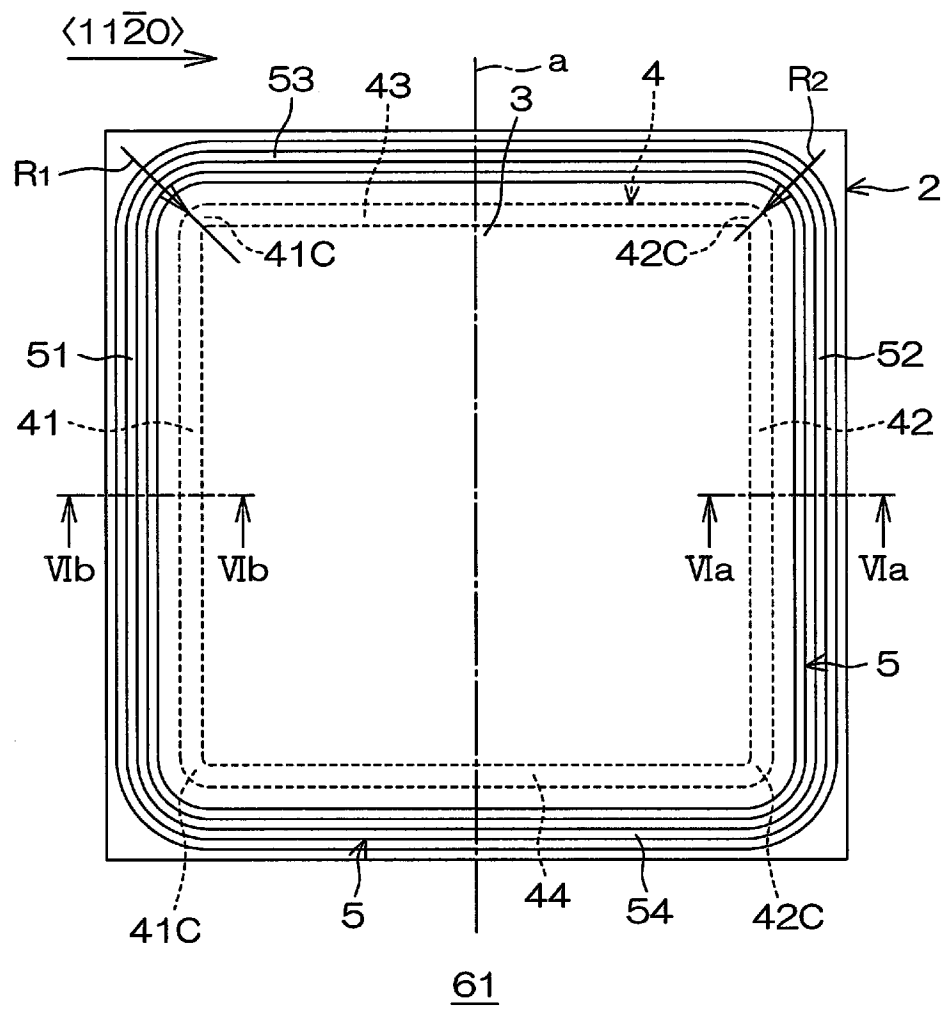


图6

[illegible]

(b) Cross-sectional view of a semiconductor device. The diagram shows a substrate 7 with various layers and regions. A top layer 12 contains regions 14 and 13. Below it are layers 10, 8, 9, 6, 11, and 2. Regions 51(5), 51L, 17, 23, 41L, 41(4), 7, 16, and 22 are labeled at the bottom. Crystalline orientations <0001> and <11-20> are indicated, along with angles θ . Dimensions W and 3 are shown.

图8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/063157

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/78(2006.01)i, H01L29/06(2006.01)i, H01L29/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/78, H01L29/06, H01L29/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013

Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2006-100593 A (Toshiba Corp.), 13 April 2006 (13.04.2006), paragraphs [0014] to [0038]; fig. 1 to 3 & US 2006/0065899 A1	1, 3, 4 5, 7, 8, 10
Y	JP 2004-158817 A (Toyota Central Research and Development Laboratories, Inc.), 03 June 2004 (03.06.2004), paragraph [0007]; fig. 3 (Family: none)	5, 7
Y	JP 63-038259 A (Fujitsu Ltd.), 18 February 1988 (18.02.1988), page 2, upper right column; fig. 2 (Family: none)	8, 10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search

06 August, 2013 (06.08.13)

Date of mailing of the international search report

13 August, 2013 (13.08.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/063157

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-219365 A (New Japan Radio Co., Ltd.), 30 September 2010 (30.09.2010), entire text; all drawings (Family: none)	1-10
A	JP 2009-206223 A (New Japan Radio Co., Ltd.), 10 September 2009 (10.09.2009), entire text; all drawings (Family: none)	1-10
A	JP 2010-212331 A (Nissan Motor Co., Ltd.), 24 September 2010 (24.09.2010), entire text; all drawings (Family: none)	1-10
A	JP 2007-081144 A (Mitsubishi Electric Corp.), 29 March 2007 (29.03.2007), entire text; all drawings & US 2009/0134404 A1 & EP 1936695 A1 & WO 2007/032118 A1 & KR 10-2008-0038220 A & CN 101268555 A & KR 10-1004230 B1	1-10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/063157

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention of claim 1 is disclosed in JP 2006-100593 A (Document 1), and therefore, the invention of claim 1 cannot be considered to be novel in the light of the afore-said document 1 and does not have a special technical feature.

As a result of judging special technical features with respect to claims dependent on claim 1, it is considered that four inventions, which are linked with one another by respective special technical features indicated below, are involved.

(Continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/063157

Continuation of Box No.III of continuation of first sheet (2)

Meanwhile, the invention of claim 1 having no special technical feature is classified into invention 1.

Invention group 1 (claims 1, 3, and 4): A semiconductor device having an asymmetric terminal structure.

Invention group 2 (claims 2 and 9): A semiconductor device wherein the contact areas of upper electrodes are different from each other.

Invention group 3 (claims 5-8): A semiconductor device wherein the curvature radiuses of the corner portions of a terminal structure are different from each other.

Invention group 4 (claim 10): A semiconductor device wherein pitches of the patterns of a terminal structure are different from each other.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/78(2006.01)i, H01L29/06(2006.01)i, H01L29/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/78, H01L29/06, H01L29/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2006-100593 A（株式会社東芝） 2006.04.13, 段落【0014】－【0038】、図1－3 & US 2006/0065899 A1	1, 3, 4 5, 7, 8, 10
Y	JP 2004-158817 A（株式会社豊田中央研究所） 2004.06.03, 段落【0007】、図3（ファミリーなし）	5, 7
Y	JP 63-038259 A（富士通株式会社） 1988.02.18, 第2頁右上欄、第2図（ファミリーなし）	8, 10

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 6 . 0 8 . 2 0 1 3

国際調査報告の発送日

1 3 . 0 8 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

奎 哲次

5 F

3 9 5 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-219365 A (新日本無線株式会社) 2010. 09. 30, 全文、全図 (ファミリーなし)	1-10
A	JP 2009-206223 A (新日本無線株式会社) 2009. 09. 10, 全文、全図 (ファミリーなし)	1-10
A	JP 2010-212331 A (日産自動車株式会社) 2010. 09. 24, 全文、全図 (ファミリーなし)	1-10
A	JP 2007-081144 A (三菱電機株式会社) 2007. 03. 29, 全文、全図 & US 2009/0134404 A1 & EP 1936695 A1 & WO 2007/032118 A1 & KR 10-2008-0038220 A & CN 101268555 A & KR 10-1004230 B1	1-10

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

JP 2006-100593 A（文献1）には請求項1に係る発明が記載されており、請求項1に係る発明は、上記文献1に対して新規性が認められず、特別な技術的特徴を有しない。そこで、請求項1の従属請求項について特別な技術的特徴を判断すると、以下に示す各特別な技術的特徴で連関する4の発明が含まれるものと認められる。なお、特別な技術的特徴を有しない請求項1に係る発明は発明1に区分する。

- ・発明1（請求項1，3，4）：終端構造が非対称な半導体装置
- ・発明2（請求項2，9）：上部電極の接触面積が異なる半導体装置
- ・発明3（請求項5～8）：終端構造の角部の曲率半径が異なる半導体装置
- ・発明4（請求項10）：終端構造のパターンのピッチが異なる半導体装置

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。