

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3748779号
(P3748779)**

(45) 発行日 平成18年2月22日(2006.2.22)

(24) 登録日 平成17年12月9日(2005.12.9)

(51) Int. Cl.	F I
H O 1 L 21/60 (2006.01)	H O 1 L 21/60 3 1 1 S
H O 5 K 3/32 (2006.01)	H O 5 K 3/32 B
	H O 5 K 3/32 Z

請求項の数 5 (全 17 頁)

(21) 出願番号	特願2001-40357 (P2001-40357)	(73) 特許権者	000005821
(22) 出願日	平成13年2月16日 (2001.2.16)		松下電器産業株式会社
(65) 公開番号	特開2002-246418 (P2002-246418A)		大阪府門真市大字門真1006番地
(43) 公開日	平成14年8月30日 (2002.8.30)	(74) 代理人	100062144
審査請求日	平成16年7月27日 (2004.7.27)		弁理士 青山 稔
前置審査		(74) 代理人	100086405
			弁理士 河宮 治
		(74) 代理人	100091524
			弁理士 和田 充夫
		(72) 発明者	塚原 法人
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	東 和司
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
			最終頁に続く

(54) 【発明の名称】 半導体素子の実装方法、及び熱可塑性若しくは熱硬化性のシート

(57) 【特許請求の範囲】

【請求項 1】

半導体素子と回路形成体との間に、上記半導体素子の複数個の電極上に形成された複数個の外部電極端子に対応する箇所に長穴形状に形成された貫通穴を有する熱可塑性若しくは熱硬化性のシートを介在させ、

上記半導体素子の上記複数個の電極上に形成された上記複数個の外部電極端子と上記回路形成体の複数個の電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合することを特徴とする半導体素子の実装方法。

【請求項 2】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上に形成された上記外部電極端子としてのめっきバンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 1 に記載の半導体素子の実装方法。

【請求項 3】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上にワイヤボンディング法により形成された上記外部電極端子としての突起バンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 1 に記載の半導体素子の実装方法。

【請求項 4】

上記熱可塑性若しくは熱硬化性のシートは、熱可塑性若しくは熱硬化性の樹脂と金属粒

10

20

子とを有する異方導電性のシートである請求項 1 ~ 3 のいずれか 1 つに記載の半導体素子の実装方法。

【請求項 5】

半導体素子と回路形成体との間に、上記半導体素子の複数個の電極上に形成された複数個の外部電極端子に対応する箇所に、上記半導体素子の上記複数個の電極上に形成された上記複数個の外部電極端子と上記回路形成体の複数個の電極とを電氣的に接続する長穴形状に形成された貫通穴を有する熱可塑性若しくは熱硬化性のシート。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

10

本発明は、半導体素子を高密度・薄型、高生産性、高信頼性で実装することを可能にする半導体素子の実装方法、並びに、半導体素子と回路形成体を接合するのに用いる熱可塑性若しくは熱硬化性のシートに関するものである。

【0002】

【従来の技術】

従来の半導体素子の回路基板への実装方法及びその実装方法を利用する光情報処理装置について、図 11 ~ 図 14 を参照しながら説明する。

【0003】

半導体素子を回路基板に接合する方法としては、従来より熱可塑性若しくは熱硬化性の樹脂と金属粒子とからなる異方導電性の接着シート、又は、金属粒子無しの熱可塑性若しくは熱硬化性の樹脂からなる接着シートを用いる方法が高密度、薄型、高信頼性、高生産性に実装できる方法として盛んに実施されている。

20

【0004】

図 11 は従来例 1 における半導体素子の実装方法を示す。

【0005】

図 11 において、参照符号 201 は半導体素子であり、半導体素子 201 上に電極 202 が形成され、各電極 202 上にワイヤボンディング法あるいはメッキバンプ法等により金、銅、若しくは、半田からなる外部電極端子 203 が形成されている。また、204 は絶縁性基体からなる回路基板であり、この回路基板 204 上に配線となる電極 205 が銅箔等により形成されている。

30

【0006】

また、参照符号 206 は、熱可塑性若しくは熱硬化性の樹脂からなるシートである。シート 206 には、樹脂中に金、銀、ニッケル、若しくは、カーボンなどの導電粉末を均一に分散させた異方性導電シートを用いる場合もある。

【0007】

また、参照符号 207 は半導体素子 201 を回路基板 204 上にシート 206 を介して熱圧着するための加熱・加圧ツールであり、ヒーター 208 を内蔵している。

【0008】

以上のように構成された半導体素子の回路基板への実装方法を説明する。

【0009】

40

図 11 に示すように、回路基板 204 上にシート 206 を配置した後、半導体素子 201 の各外部電極端子 203 が、半導体素子 201 が実装されるべき回路基板 204 上の各電極 205 に一致されるように半導体素子 201 を回路基板 204 上に積載し、加熱・加圧ツール 207 で半導体素子 201 を回路基板 204 に対して加熱、加圧する。その結果、図 12 に示すように、半導体素子 201 の各外部電極端子 203 と回路基板 204 上の各電極 205 とは電氣的に接続され、シート 206 の硬化収縮力を利用して電氣的接続の機械的信頼性を確保している。

【0010】

次に、図 13 に従来例 2 における半導体素子を回路基板に実装した断面図を示す。なお、上記図 12 の構成と同一の構成には、同一の符号を付して説明を省略する。

50

【0011】

図13においては、シート206として、熱可塑性若しくは熱硬化性の樹脂中に金、銀、ニッケル、若しくは、カーボンなどの導電粉末209を均一に分散させた異方性導電シートを用いている。半導体素子201の各外部電極端子203と回路基板204上の各電極205は、導電粉末209を介して電氣的に接続され、熱可塑性若しくは熱硬化性の樹脂の硬化収縮力を利用して電氣的接続の機械的信頼性を確保している。

【0012】

次に、従来例3としての光情報処理装置について説明する。図14はその光情報処理装置の断面図を示す。

【0013】

10

図14において、参照符号216は回折型光学素子付ガラス基板であり、217は半導体演算回路チップ、211は発光素子アレイである。

【0014】

また、参照符号212は回折型光学素子付ガラス基板216を構成するガラス基板、213はガラス基板212の下面に設けた電極、214はガラス基板212に設けた回折型コリメーターレンズ、215はガラス基板212に設けた回折型集光レンズである。

【0015】

また、参照符号223は、発光素子用貫通穴227及び受光素子光路用貫通穴226を設けた絶縁性の遮光基板である。224は発光素子用貫通穴227に挿入した発光素子、210は発光素子224のアノード電極、225は発光素子224のカソード電極、228は発光素子224を発光素子用貫通穴227に固定する接着剤である。

20

【0016】

また、参照符号218は半導体演算回路チップ217上に設けた発光素子駆動用電極、219は半導体演算回路チップ217上に設けた発光素子、220は発光素子224のカソード電極225とガラス基板212の下面に設けた電極20213とを接合するとともに発光素子224のアノード電極210と発光素子駆動用電極218とを接合する導電性接着剤である。

【0017】

また、参照符号229は半導体演算回路チップ217及び発光素子アレイ211並びに回折型光学素子付ガラス基板216を一体化して固定する絶縁性の接着剤である。221は発光素子224から出力する出力信号光であり、222は受光素子219に入力する入力信号である。

30

【0018】

半導体演算回路チップ217は、シリコン集積回路形成技術を用いて作製したもので、それぞれのピクセルごとに演算回路と発光素子駆動回路、発光素子駆動用電極218、受光素子219を備えている。

【0019】

絶縁性の遮光基板223には、例えば電気伝導度の低いノンドーパのシリコン基板を用いている。発光素子用貫通穴227は、発光素子224が挿入できるように発光素子224の外形に合わせた大きさで、半導体演算回路チップ217上の発光素子駆動用電極218の位置に合わせて形成する。受光素子光路用貫通穴226の位置と断面積は、受光素子219の位置と面積に合わせて形成する。発光素子用貫通穴227と受光素子光路用貫通穴226は、フォトリソグラフィ又は金属膜をパターニングしたものをマスクとして使用し、フッ素原子を含む反応性ガスを使用したドライエッチングにより、絶縁性の遮光基板223に貫通穴をそれぞれ形成している。遮光基板223であるシリコン基板の絶縁は、水蒸気雰囲気中でシリコン基板を加熱してシリコン熱酸化膜を作製することにより形成する。

40

【0020】

発光素子224としては、半導体発光ダイオード、又は、半導体レーザーダイオードを用いている。

【0021】

50

接着剤 228 としては、発光素子 224 に影響を与えないように絶縁性の接着剤を用いている。

【0022】

ガラス基板 212 の下面の電極 213 は、発光素子 224 からの出力光 221 及び受光素子 219 の大きさと位置に合わせてパターンニングを行い、入力信号光 222 及び出力信号光 221 がガラス基板 212 を透過できるようにする。

【0023】

回折型コリメータレンズ 214 は、発光素子 224 の出力光 221 の位置に合わせて、また、回折型集光レンズ 215 は受光素子 219 の位置に合わせて、それぞれ、ガラス基板 212 の上面に形成する。

10

【0024】

次に、上記光情報処理装置の動作について図 14 により説明する。

【0025】

入力信号光 222 は、回折型光学素子付ガラス基板 216 に備えた回折型集光レンズ 215 により集光作用を受け、発光素子アレイ 211 に備えた受光素子光路用貫通穴 226 を通って、半導体演算チップ 217 上の受光素子 219 に入射する。受光素子 219 は、入射した入力信号光 222 を電気信号に変換する。

【0026】

半導体演算回路チップ 217 は、受光素子 219 により変換された電気信号を入力信号として演算を実行する。演算の結果は、電気出力信号として発光素子駆動用電極 218 へ出力される。発光素子駆動用電極 218 に出力する電気出力信号は、導電性接合剤 220 を介して発光素子 224 のアノード電極 210 に印加し、電気出力信号に応じて電流が発光素子 224 を流れる。発光素子 224 を流れ出た電流は、発光素子 224 のカソード電極 225 を経て、導電性接合剤 220 を介して、回折型光学素子付ガラス基板 216 に備えた電極 213 へと流れる。

20

【0027】

発光素子 224 は演算の結果に応じて、電気出力信号を出力信号光 221 に変換する。出力信号光 221 は、回折型光学素子付ガラス基板 216 に備えた回折型コリメータレンズ 214 により空間的な広がりが抑制されて出力する。

【0028】

発光素子 224 が発光した際に発光素子 224 の側面から出射した光は、遮光基板 223 により遮光され、近傍の受光素子 219 に入射することを防止される。

30

【0029】

以上の構成、動作原理により、光情報処理装置が実現されている。

【0030】

【発明が解決しようとする課題】

しかし、上記従来の半導体素子の実装方法及び光情報処理装置においては、以下に示す課題があった。

【0031】

上記従来例 1 又は従来例 2 の半導体素子の実装方法では図 15 (A) に示すように加熱ツール 207 により半導体素子 201 を加熱及び押圧し、軟化したシート 206 を外部電極端子 203 により押しのけていくことで、外部電極端子 203 と回路基板 204 上の電極 205 が電氣的に接続され、その後、軟化したシート 206 が硬化収縮する応力で接合の信頼性を確保する。

40

【0032】

しかし、半導体素子 201 の微小な外部電極端子 203 の部分 (現在の外部電極端子 203 の平均径は 80 μm 程) の樹脂の流動コントロールは非常に困難であり、回路基板 204 の反り・うねり、加圧・加熱温度条件のばらつきにより、図 15 (B) の参照符号 230 に示すように、半導体素子 201 の外部電極端子 203 と電極 205 の間の樹脂を排除しきれず、電氣的接続不良が発生することがある。

50

【0033】

これは、図16に示すようにシート206に導電粉末209を分散した異方導電性シートの場合も同様であり、樹脂の排除不足により、半導体素子201の外部電極端子203と導電粉末209及び回路基板204上の電極205との電氣的接続不良部分231が発生する。

【0034】

また、上記従来の光情報処理装置においては、発光素子224のカソード電極225とガラス基板212の下面に設けた電極20213とを接合する導電性接着剤220、及び、発光素子224のアノード電極210と発光素子駆動用電極218とを接合する導電性接着剤220、及び、発光素子224を発光素子用貫通穴227に固定する接着剤228が

10

【0035】

そのため、図17の参照符号232に示すように、導電性接着剤220により、発光素子226から出力される出力信号光221の光路が塞がれたり、参照符号233に示すように、接着剤228により、受光素子光路貫通穴226が塞がれてしまうという不具合が頻繁に生じる。

【0036】

上記問題を解決することによって、半導体素子を高密度・薄型、高生産性、高信頼性で実装することを可能にする半導体素子の実装方法、並びに、半導体素子と回路形成体を接合するのに用いる熱可塑性若しくは熱硬化性のシートを提供するものである。

20

【0037】

【課題を解決するための手段】

上記目的を達成するために、本発明は以下のように構成する。

【0038】

本発明の第1態様によれば、半導体素子と回路形成体との間に、上記半導体素子の複数個の電極上に形成された複数個の外部電極端子に対応する箇所に長穴形状に形成された貫通穴を有する熱可塑性若しくは熱硬化性のシートを介在させ、

上記半導体素子の上記複数個の電極上に形成された上記複数個の外部電極端子と上記回路形成体の複数個の電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合することを特徴とする半導体素子の実装方法を提供する。よって、半導体素子の微小な外部電極端子部分のシートの樹脂の流動コントロールを気にすることなく、また回路形成体例えば回路基板の反り・うねり、加圧・加熱温度条件のばらつきに左右されることなく、半導体素子の外部電極端子と回路形成体の電極間の接合を行うことが出来、電氣的接続不良の発生が無いという作用を有する。また、半導体素子の電極ピッチが例えば50μmピッチ以下の狭ピッチである場合でも、半導体素子の外部電極端子と回路形成体の電極間の接合を安定して行える。

30

【0039】

本発明の第2態様によれば、上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上に形成された上記外部電極端子としてのめっきバンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して

40

【0040】

本発明の第3態様によれば、上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上にワイヤボンディング法により形成された上記外部電極端子としての突起バンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する第1の態様に記載の半導体素子の実装方法を提供する。よって、外部電極端子をめっき法により形成した場合、例えば最大でも25μm程度の高さの低いバンプしか形成できないのに対し、ワイ

50

ヤボンディング法によると例えば50 μm 以上の高さの高いバンプが形成できるため、回路形成体の反り・うねりに対する許容量が広くなり、半導体素子の外部電極端子と回路基板の電極間の接合をより安定して行える。

【0043】

本発明の第4態様によれば、上記熱可塑性若しくは熱硬化性のシートは、熱可塑性若しくは熱硬化性の樹脂と金属粒子とを有する異方導電性のシートである第1～3のいずれか1つの態様に記載の半導体素子の実装方法を提供する。

【0045】

本発明の第5態様によれば、半導体素子と回路形成体との間に、上記半導体素子の複数の電極上に形成された複数の外部電極端子に対応する箇所、上記半導体素子の上記複数の電極上に形成された上記複数の外部電極端子と上記回路形成体の複数の電極とを電氣的に接続する長穴形状に形成された貫通穴を有する熱可塑性若しくは熱硬化性のシートを提供する。

【0052】

【発明の実施の形態】

以下に、本発明にかかる実施の形態を図面に基づいて詳細に説明する。

【0053】

従来例の図11～図14の構成と同一の構成には同一の符号を付して説明を省略する。なお、以下の実施形態は本発明を具現化した一例であって、本発明の技術範囲を限定するものではない。

【0054】

(第1実施形態)

図1(A)は、本発明の第1実施形態における半導体素子の実装方法において半導体素子と回路基板を接合するのに用いる熱可塑性若しくは熱硬化性シート235の斜視図、図1(B)は図1(A)におけるA-A'断面図である。

【0055】

図1に示すように、熱可塑性若しくは熱硬化性シート235には、半導体素子201の各外部電極端子203に対応する位置に貫通穴234がそれぞれ設けられている。なお、熱可塑性若しくは熱硬化性シート235は、導電性粉末が分散された異方導電性シートであってもかまわない。

【0056】

各貫通穴234は、プリント基板のスルーホールを形成する際に用いるNCパンチャーや金型を用いて形成する。各貫通穴234は、上記半導体素子201の各外部電極端子203が入る大きさに形成するのが望ましく、例えば半導体素子201の各外部電極端子203の外径が80 μm であれば、実装のアライメント精度を考慮し、上記外径より少し大きくして、各貫通穴234の内径は例えば100 μm 以上に形成する。また、各貫通穴234は、図1においては、その形状は円状であるが、貫通穴であれば、四角、三角、若しくは、星状等その形状は問わない。

【0057】

次に、図2に従って、本発明の第1実施形態にかかる半導体素子の実装方法について説明する。図2に示すように、半導体素子201の電極202上に形成された外部電極端子203に対応する位置に貫通穴234を設けた熱可塑性若しくは熱硬化性シート235は、回路形成体の一例としての回路基板204上の、半導体素子201の各外部電極端子203と対向する各電極205に合致するように貼り合わせる。一般的な貼り合わせの条件は、温度100、時間5s、圧力10 kg/cm^2 である。

【0058】

ここで、回路形成体とは、樹脂基板、紙・フェノール基板、セラミック基板、ガラス・エポキシ(ガラエポ)基板、フィルム基板などの回路基板、単層基板若しくは多層基板などの回路基板、部品、筐体、又は、フレームなど、回路が形成されている対象物を意味する。

10

20

30

40

50

【0059】

次に、図2に示すように、半導体素子201の各外部電極端子203がシート235の各貫通穴234に合致するように半導体素子201を回路基板204上に位置合わせして装着する。半導体素子201の各外部電極端子203は、メッキ法により形成したメッキバンプでも、ワイヤボンディング法を用いたボールバンプであっても良い。このとき、好適には、シート235の厚みを、半導体素子201の電極202の高さと外部電極端子203の高さを合わせた厚み以下とし、外部電極端子203と回路基板204の電極205とが確実に接触する状態となることが望ましい。例えば、電極202の高さが1 μ m、外部電極端子203の高さが30 μ mの場合、20 μ m厚のシート235を用いる。

【0060】

但し、シート235の厚みは、半導体素子201の電極202の高さと外部電極端子203の高さとを合わせた厚み以上であっても、両者の接続が確実になる程度に貫通穴234の内径を大きくとれば問題は無い。

【0061】

次に、加圧・加熱ツール207により半導体素子201を加熱及び加圧し、シート235を軟化させて図3に示すように接合する。一般的な加熱、加圧条件は、温度200、圧力30kg/cm²、時間30sである。

【0062】

このようにして、半導体素子201をシート235を介して回路基板204に実装する結果、図2に示すように、半導体素子201の各外部電極端子203と回路基板204上の各電極205とがシート235の各貫通穴234内で直接電氣的に接続した状態で、加熱・加圧ツール207からの熱によりシート235が軟化して半導体素子201と回路基板204とがシート235の熱可塑性若しくは熱硬化性樹脂の接着力により接合されることになる。図3で参照符号235Aはシート235が軟化した熱可塑性若しくは熱硬化性樹脂である。

【0063】

この第1実施形態によれば、加熱・加圧ツール207により半導体素子201を回路基板204に対して加熱及び押圧する際に、半導体素子201の各外部電極端子203と回路基板204上の各電極205との間にシート235が介在していないため、軟化したシート235を外部電極端子203により押しのけていくという、困難な樹脂挙動コントロールを気にせずに、半導体素子201の各外部電極端子203と回路基板204上の各電極205とが電氣的に確実に接続可能であり、電氣的接続不良が発生しない。従って、図3の参照符号236に示すように、半導体素子201の各外部電極端子203と回路基板204の各電極205とが高い信頼性でもって確実に電氣的に接続された状態で半導体素子201と回路基板204とを接合することができる。

【0064】

(第2実施形態)

図4は、本発明の第2実施形態における半導体素子の実装方法において半導体素子と回路基板を接合するのに用いる熱可塑性若しくは熱硬化性シートの斜視図である。図4においては、半導体素子201の電極上に形成された外部電極端子203を複数個包括するような長穴の形状で、熱可塑性若しくは熱硬化性シート6に貫通穴237が形成され、シート238が構成されている。

【0065】

図5は、シート238を用いた半導体素子の実装方法を示した断面図である。

【0066】

半導体素子201の外部電極端子203のピッチが狭ピッチとなる場合、外部電極端子203に一对一に対応した微小貫通穴をシートに形成するためのNCパンチャー及び金型のピンの作製が困難となり、不可能となる。これに対して、この第2実施形態のように、複数個の外部電極端子203を包括する形状に貫通穴237を長穴形状に形成することにより、個々の外部電極端子203に対応する貫通穴を形成する必要が無く、シート238の

10

20

30

40

50

作製は可能となる。図4では、一例として、四角形の半導体素子201の各辺に平行に多数の外部電極端子203が並んで配置されていることに対応して、四角形のシート238の各辺に平行に合計4個の長穴237を形成している。

【0067】

この第2実施形態によれば、上記したようなシート238を用いて、第1実施形態と同様に、加熱・加圧ツール207により半導体素子201を回路基板204に加熱及び押圧する際に、半導体素子201の各外部電極端子203と回路基板204上の各電極205との間にシート238が介在していないため、軟化したシート238を外部電極端子203により押しつけていくという、困難な樹脂挙動コントロールを気にせずに、半導体素子201の各外部電極端子203と回路基板204上の各電極205とが電氣的に確実に接続可能であり、電氣的接続不良が発生しない。従って、図3の参照符号236に示すように、半導体素子201の各外部電極端子203と回路基板204の各電極205とが高い信頼性をもって確実に電氣的に接続されるように半導体素子201と回路基板204とを接合することができる。さらに、第2実施形態によれば、半導体素子201の外部電極端子203のピッチが狭ピッチであっても、複数の外部電極端子203に対応した長穴形状の貫通穴237が形成されているため、個々の外部電極端子203に対応する貫通穴を形成する必要が無く、シート238の作製は容易になる。また、異なるピッチの外部電極端子203を有する半導体素子201に対しても、同一のシート238を使用することも可能となり、シート238の汎用性を高めることができる。

【0068】

(第3実施形態)

図6(A)は、本発明の第3実施形態における光情報処理装置の断面図である。図6(B)は上記第3実施形態における上記光情報処理装置の半導体演算回路チップと発光素子アレイ並びに発光素子アレイと回折型光学素子付ガラス基板とを接合するのに用いる熱可塑性若しくは熱硬化性シートの斜視図である。

【0069】

図6(A)において、参照符号216は回折型光学素子付ガラス基板であり、217は半導体演算回路チップ、211は発光素子アレイである。

【0070】

また、参照符号212は回折型光学素子付ガラス基板216の本体を構成するガラス基板、213はガラス基板212の下面に設けた電極、214はガラス基板212に設けた回折型光学素子の一例としての回折型コリメーターレンズ、215はガラス基板212に設けた回折型集光レンズである。各電極213上には、ワイヤボンディング法により、Au、Al、若しくは、半田等のボールバンプを設けていても良い。

【0071】

また、参照符号223は、発光素子用貫通穴227及び受光素子光路用貫通穴226を設けた絶縁性の遮光基板である。参照符号224は発光素子用貫通穴227に挿入した発光素子、参照符号210は発光素子224のアノード電極、参照符号225は発光素子224のカソード電極である。

【0072】

また、参照符号218は半導体演算回路チップ217上に設けた発光素子駆動用電極、219は半導体演算回路チップ217上に設けた発光素子である。発光素子駆動用電極218上には、ワイヤボンディング法により、Au、Al、若しくは、半田等のボールバンプを設けていても良い。

【0073】

また、参照符号239Aは、半導体演算回路チップ217と発光素子アレイ211とを接合しかつ下側の熱可塑性若しくは熱硬化性の導電性シートであり、239Bは発光素子アレイ211と回折型光学素子付ガラス基板216を接合しかつ上側の熱可塑性若しくは熱硬化性の導電性シートである。なお、上側の熱可塑性若しくは熱硬化性の導電性シート239Bと下側の熱可塑性若しくは熱硬化性の導電性シート239Bの両者を総称する場合

10

20

30

40

50

は239とする。図6(B)に示すように、熱可塑性若しくは熱硬化性の導電性シート239には、受光素子光路用貫通穴226に対応する位置に貫通穴240が設けられている。

【0074】

参照符号221は発光素子224から出力する出力信号光であり、参照符号222は受光素子219にを入力する入力信号である。

【0075】

半導体演算回路チップ217は、シリコン集積回路形成技術を用いて作製したもので、それぞれのピクセルごとに演算回路と発光素子駆動回路、発光素子駆動用電極218、受光素子219を備えている。

10

【0076】

絶縁性の遮光基板223には、例えば電気伝導度の低いノンドーパのシリコン基板を用いる。発光素子用貫通穴227は、発光素子224が挿入できるように発光素子224の外形に合わせた大きさで、半導体演算回路チップ217上の発光素子駆動用電極218の位置に合わせて形成する。受光素子光路用貫通穴226の位置と断面積は、受光素子219の位置と面積に合わせて形成する。発光素子用貫通穴227と受光素子光路用貫通穴226のそれぞれは、フォトリソグラフィ又は金属膜をパターニングしたものをマスクとして使用し、フッ素原子を含む反応性ガスを使用したドライエッチングにより、絶縁性の遮光基板223に貫通穴を形成する。遮光基板223であるシリコン基板の絶縁は、水蒸気雰囲気中でシリコン基板を加熱してシリコン熱酸化膜を作製することにより形成する。

20

【0077】

発光素子224としては、半導体発光ダイオード、又は、半導体レーザーダイオードを用いる。

【0078】

ガラス基板212の下面の電極213は、発光素子224からの出力光221及び受光素子219の大きさと位置に合わせてパターニングを行い、入力信号光222及び出力信号光221がガラス基板212を透過できるようにする。

【0079】

回折型コリメータレンズ214は、発光素子224の出力光221の位置に合わせて、また、回折型集光レンズ215は受光素子219の位置に合わせて、それぞれ、ガラス基板212の上面に形成する。

30

【0080】

次に、上記光情報処理装置の動作について説明する。

【0081】

入力信号光222は、回折型光学素子付ガラス基板216に備えた回折型光学素子の一例としての回折型集光レンズ215により集光作用を受け、発光素子アレイ211に備えた受光素子光路用貫通穴226を通して、半導体演算チップ217上の受光素子219に入射する。受光素子219は、入射した入力信号光222を電気信号に変換する。

【0082】

半導体演算回路チップ217は、受光素子219により変換された電気信号を入力信号として演算を実行する。演算の結果は、電気出力信号として発光素子駆動用電極218へ出力される。発光素子駆動用電極218に出力する電気出力信号は、熱可塑性若しくは熱硬化性の導電性シート239Aを介して発光素子224のアノード電極210に印加し、電気出力信号に応じて電流が発光素子224を流れる。発光素子224を流れ出た電流は、発光素子224のカソード電極225を経て、熱可塑性若しくは熱硬化性の導電性シート239Bを介して、回折型光学素子付ガラス基板216に備えた電極213へと流れる。

40

【0083】

発光素子224は演算の結果に応じて、電気出力信号を出力信号光221に変換する。出力信号光221は、回折型光学素子付ガラス基板216に備えた回折型コリメータレンズ214により空間的な広がりを抑制されて出力する。

50

【 0 0 8 4 】

発光素子 2 2 4 が発光した際に発光素子 2 2 4 の側面から出射した光は、遮光基板 2 2 3 により遮光され、近傍の受光素子 2 1 9 に入射することを防止される。

【 0 0 8 5 】

以上の構成、動作原理により、光情報処理装置が実現される。

【 0 0 8 6 】

次に、図 7 ～ 図 9 を用いて本発明の上記実施形態にかかる光情報処理装置の製造方法を示す。

【 0 0 8 7 】

図 7 において (A) で示すように、発光素子用貫通穴 2 2 7 及び受光素子光路用貫通穴 2 2 6 を設けた絶縁性の遮光基板 2 2 3 の下面に、下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A を、各貫通穴 2 4 0 が各受光素子光路用貫通穴 2 2 6 に対応する位置に位置するように貼り付ける。この際、貼り付けの一般的な条件は、温度 1 0 0 、時間 5 s、圧力 1 0 k g / c m ² である。

【 0 0 8 8 】

次に、図 7 (B) に示すように、遮光基板 2 2 3 の各発光素子用貫通穴 2 2 7 に発光素子 2 2 4 を挿入する。このとき、発光素子 2 2 4 のアノード電極 2 1 0 が下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A と接触するように位置合わせして各発光素子用貫通穴 2 2 7 に挿入する。これにより、遮光基板 2 2 3 の各発光素子用貫通穴 2 2 7 に発光素子 2 2 4 が挿入された発光素子アレイ 2 1 1 が形成される。

【 0 0 8 9 】

次に、図 7 (C) に示すように、半導体演算回路チップ 2 1 7 上に設けた発光素子駆動用電極 2 1 8 と発光素子 2 2 4 のアノード電極 2 1 0 とが合致するように位置合わせを行うとともに、半導体演算回路チップ 2 1 7 上に設けた受光素子 2 1 9 と上記遮光基板 2 2 3 の受光素子光路用貫通穴 2 2 6 とが合致するように位置合わせを行ったのち、図 7 (B) に示す発光素子アレイ 2 1 1 の遮光基板 2 2 3 の下面に貼り付けられた下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A を半導体演算回路チップ 2 1 7 上に載置して、下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A と半導体演算回路チップ 2 1 7 とを接触させた後、加熱・加圧ツール 2 0 7 により、遮光基板 2 2 3 を半導体演算回路チップ 2 1 7 に対して加熱及び押圧する。この結果、遮光基板 2 2 3 と半導体演算回路チップ 2 1 7 との間の下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A が熱により硬化させられて、下側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 A により半導体演算回路チップ 2 1 7 と発光素子アレイ 2 1 1 とが接合される。その際、一般的な加熱及び加圧条件は、温度 2 0 0 、圧力 3 0 k g / c m ²、時間 3 0 s である。

【 0 0 9 0 】

次に、図 7 (D) に示すように、発光素子アレイ 2 1 1 における発光素子 2 2 4 の上部のカソード電極 2 2 5 側に、上側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 B を、その各貫通穴 2 4 0 が発光素子アレイ 2 1 1 の遮光基板 2 2 3 の各受光素子光路用貫通穴 2 2 6 に対応する位置に貼り付ける。この際、貼り付けの一般的な条件は、温度 1 0 0 、時間 5 s、圧力 1 0 k g / c m ² である。

【 0 0 9 1 】

次に、図 8 に示すように、ガラス基板 2 1 2 の回折型コリメータレンズ 2 1 4 が発光素子アレイ 2 1 1 の発光素子 2 2 4 と合致するとともに、ガラス基板 2 1 2 の回折型集光レンズ 2 1 5 が発光素子アレイ 2 1 1 の受光素子 2 1 9 と合致するように、ガラス基板 2 1 2 を発光素子アレイ 2 1 1 の上側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 B の上面側に位置合わせして載置した後、加熱・加圧ツール 2 0 7 により、ガラス基板 2 1 2 を上側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 B を介して発光素子アレイ 2 1 1 に対して加熱及び押圧し、ガラス基板 2 1 2 と発光素子アレイ 2 1 1 との間の上側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 B を熱により硬化させ、上側の熱可塑性若しくは熱硬化性の導電性シート 2 3 9 B により回折型光学素子付ガラス基板 2 1 2 と発光素

10

20

30

40

50

子アレイ 2 1 1 とを接合させる。その際、一般的な加熱及び加圧条件は、温度 2 0 0 、
圧力 3 0 k g / c m²、時間 3 0 s である。

【 0 0 9 2 】

以上の製造方法により、図 9 に示す光情報処理装置が実現される。なお、図 9 の 2 3 9 C
及び 2 3 9 D は、それぞれ、下側と上側の導電性シート 2 3 9 A , 2 3 9 B が熱硬化した
導電性樹脂層である。

【 0 0 9 3 】

第 3 実施形態によれば、予め、上側と下側の熱可塑性若しくは熱硬化性の導電性シート 2
3 9 A , 2 3 9 B に、遮光基板 2 2 3 の各受光素子光路用貫通穴 2 2 6 に対応する位置に
、それぞれ、貫通穴 2 4 0 が設けられているため、受光素子 2 1 9 及び発光素子 2 2 4 の
光路が貫通穴 2 4 0 により確実に確保され、従来例のように接着剤により、受光素子光路
用貫通穴が塞がれてしまうという不具合が生じることなく、ピクセル数が多くかつ小型で
一体化された光情報処理装置が電氣的接続について高信頼性で提供できるという作用を有
する。

【 0 0 9 4 】

尚、以上の説明では、発光素子アレイ 2 1 1 を半導体演算回路チップ 2 1 7 に接合した後
、発光素子アレイ 2 1 1 に回折型光学素子付ガラス基板 2 1 2 を接合する工程であったが
、逆に、回折型光学素子付ガラス基板 2 1 2 に発光素子アレイ 2 1 1 を接合した後、半導
体演算回路チップ 2 1 7 を発光素子アレイ 2 1 1 に接合する工程であっても良い。

【 0 0 9 5 】

上記第 3 実施形態によれば、受光素子 2 1 9 が形成された半導体演算回路チップ 2 1 7 と
受光素子光路用の貫通穴 2 2 6 を持つ遮光基板 2 2 3 に発光素子 2 2 4 が埋め込まれた発
光素子アレイ 2 1 1 と回折型光学素子付ガラス基板 2 1 2 とを一体化した光情報処理装置
において、半導体演算回路チップ 2 1 7 と発光素子アレイ 2 1 1 との接合及び発光素子ア
レイ 2 1 1 と回折型光学素子付ガラス基板 2 1 2 との接合に、受光素子 2 1 9 の光路を確
保するための貫通穴 2 4 0 を設けた、熱可塑性若しくは熱硬化性の導電性シート、又は
、熱可塑性若しくは熱硬化性の樹脂と金属粒子とを有する異方導電性の導電性シート 2
3 9 A , 2 3 9 B を用いるため、従来のように導電性接着剤により、発光素子 2 2 4 から
出力される出力信号光 2 2 1 の光路が塞がれたり、上記導電性接着剤により、受光素子光
路用貫通穴 2 2 6 が塞がれてしまうという不具合を生じることなく、半導体演算回路チッ
プ 2 1 7 上に発光素子アレイ 2 1 1、及び受光素子用光路 2 2 6 を精度良く容易に形成し
、ピクセル数が多くかつ小型で一体化した光情報処理装置が提供できる。

【 0 0 9 6 】

なお、本発明は上記実施形態に限定されるものではなく、その他種々の態様で実施できる
。

【 0 0 9 7 】

例えば、第 3 実施形態において、図 1 0 (A) , (B) に示すように、発光素子 2 2 4 か
らの出力信号光 2 2 1 の輝度が必要な場合、受光素子の光路を確保する貫通穴 2 4 0 と発
光素子 2 2 4 の光路を確保するための貫通穴 2 4 1 とが形成された熱可塑性若しくは熱硬
化性の導電性シート 2 4 2 を用いて、回折型光学素子付ガラス基板 2 1 2 に発光素子アレ
イ 2 1 1 を接合しても良い。

【 0 0 9 8 】

また、図 1 8 に示すように、上記外部電極端子と上記回路基板 2 0 4 の電極 2 0 5 とを電
氣的に接続するとき、上記半導体素子 2 0 1 の上記電極 2 0 2 上に形成された上記外部電
極端子としてのめっきパンプ 2 0 3 M と上記回路基板 2 0 4 の上記電極 2 0 5 とを上記熱
可塑性若しくは熱硬化性のシート 2 3 5 , 2 3 8 の上記貫通穴 2 3 4 , 2 3 7 を介して電
氣的に接続して上記半導体素子 2 0 1 と上記回路基板 2 0 4 とを接合するようにすること
もできる。この場合には、電極ピッチ間が例えば 5 0 μ m 以下の狭ピッチにおいても、半
導体素子 2 0 1 の外部電極端子としてのめっきパンプ 2 0 3 M と回路基板 2 0 4 の電極間
の接合を行うことができる。

10

20

30

40

50

【0099】

また、図19に示すように、上記外部電極端子と上記回路基板204の電極205とを電氣的に接続するとき、上記半導体素子201の電極202上にワイヤボンディング法により形成された上記外部電極端子としての突起パンプ203Bと上記回路基板204の電極205とを上記熱可塑性若しくは熱硬化性のシート235、238の貫通穴234、237を介して電氣的に接続して上記半導体素子201と上記回路基板204とを接合する。外部電極端子をめっき法により形成した場合、例えば最大でも25 μ m程度の高さの低いパンプしか形成できないのに対し、この場合には、ワイヤボンディング法により突起パンプ203Bを形成すると、例えば50 μ m以上の高さの高いパンプ203Bが形成できるため、回路基板204の反り・うねりに対する許容量が広くなり、半導体素子201の外部電極端子203Bと回路基板204の電極205間の接合をより安定して行える。

10

【0100】

また、図20及び図21に示すように、上記熱可塑性若しくは熱硬化性のシートは、熱可塑性若しくは熱硬化性の樹脂と金属粒子250bとを有する異方導電性のシート250であるように構成することもできる。この場合、図20に示すように異方導電性のシート250の貫通孔250a内に外部電極端子203が半導体素子実装前に入り込んでおり、実装後は、図21に示すように半導体素子201の外部電極端子203Bと回路基板204の電極205との間に金属粒子250bが挟み込まれて接合されるようになっている。

【0101】

なお、上記様々な実施形態のうちの任意の実施形態を適宜組み合わせることにより、それぞれの有する効果を奏することができる。

20

【0102】

【発明の効果】

以上の説明のとおり、本発明によれば、半導体素子の電極上に形成された各外部電極端子と回路形成体の各電極とを、熱可塑性若しくは熱硬化性の導電性シート、又は、熱可塑性若しくは熱硬化性の樹脂と金属粒子とを有する異方導電性のシートを介在して電氣的に接続するように半導体素子を回路形成体へ接合する半導体素子の実装方法において、半導体素子の電極上に形成された上記各外部電極端子部に対応する箇所に貫通穴を設けたシートを用いるため、半導体素子の微小な外部電極端子部分の樹脂の流動コントロールを気にすることなく、また回路形成体の反り・うねり、加圧・加熱温度条件のばらつきに左右されることなく、半導体素子の各外部電極端子と回路形成体の各電極間の電氣的接続を確実に行うことができ、電氣的接続不良が発生せず、電氣的接続の信頼性の高い実装が行える。

30

【図面の簡単な説明】

【図1】 (A)、(B)はそれぞれ本発明の第1実施形態にかかる半導体素子と回路基板を接合するのに用いる熱可塑性若しくは熱硬化性シートの斜視図及び断面図である。

【図2】 本発明の第1実施形態にかかる半導体素子の実装方法の工程を示す一部断面説明図である。

【図3】 本発明の第1実施形態にかかる半導体素子の実装方法での半導体素子実装後の回路形成部品の断面図である。

40

【図4】 本発明の第2実施形態にかかる半導体素子と回路基板を接合するのに用いる熱可塑性若しくは熱硬化性シートの斜視図である。

【図5】 本発明の第2実施形態にかかる半導体素子の実装方法の工程を示す一部断面説明図である。

【図6】 (A)、(B)はそれぞれ本発明の第3実施形態にかかる光情報処理装置の製造方法の一工程を示す一部断面説明図及び上記方法で使用する熱可塑性若しくは熱硬化性シートの平面図である。

【図7】 (A)、(B)、(C)、(D)はそれぞれ上記第3実施形態にかかる光情報処理装置の製造方法の工程を示す一部断面説明図である。

【図8】 図7(D)に続く、上記第3実施形態にかかる光情報処理装置の製造方法での

50

工程を示す一部断面説明図である。

【図 9】 図 8 に続く、上記第 3 実施形態にかかる光情報処理装置の製造方法で製造された光情報処理装置の一部断面説明図である。

【図 10】 (A), (B) はそれぞれ本発明の第 3 実施形態にかかる光情報処理装置の製造方法において使用する熱可塑性若しくは熱硬化性シートの平面図及び上記シートを使用した光情報処理装置の断面図である。

【図 11】 従来の半導体素子の実装方法の工程を示す説明図である。

【図 12】 従来の半導体素子実装後の状態の一部断面説明図である。

【図 13】 従来の別の方法での半導体素子実装後の状態の一部断面説明図である。

【図 14】 従来の光情報処理装置の断面図である。

10

【図 15】 (A), (B) はそれぞれ従来の半導体素子の実装における問題点を示す図である。

【図 16】 従来の半導体素子の実装における問題点を示す図である。

【図 17】 従来の光情報処理装置の問題点を示す図である。

【図 18】 本発明の上記実施形態の変形例にかかる半導体素子の実装方法での半導体素子実装後の回路形成部品の断面図である。

【図 19】 本発明の上記実施形態の別の変形例にかかる半導体素子の実装方法での半導体素子実装後の回路形成部品の断面図である。

【図 20】 本発明の上記実施形態のさらに別の変形例にかかる半導体素子の実装方法での半導体素子実装前の回路形成部品の断面図である。

20

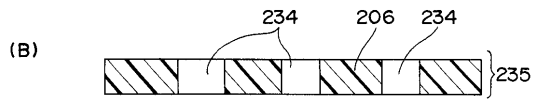
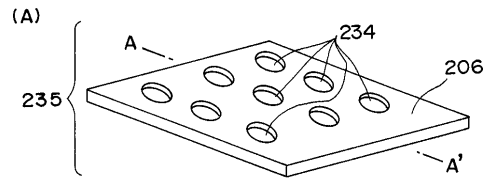
【図 21】 本発明の上記実施形態のさらに別の変形例にかかる半導体素子の実装方法での半導体素子実装後の回路形成部品の断面図である。

【符号の説明】

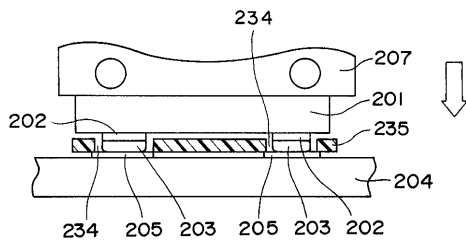
201 ... 半導体素子、202 ... 半導体素子の電極、203 ... 半導体素子の外部電極、204 ... 回路基板、205 ... 回路基板の電極、206 ... 熱可塑性若しくは熱硬化性の樹脂シート、207 ... 加熱・加圧ツール、208 ... ヒーター、209 ... 導電粉末、210 ... 発光素子のアノード電極、211 ... 発光素子アレイ、212 ... ガラス基板、213 ... ガラス基板の電極、214 ... 回折型コリメーターレンズ、215 ... 回折型集光レンズ、216 ... 回折型光学素子付ガラス基板、217 ... 半導体演算回路チップ、218 ... 発光素子駆動用電極、219 ... 受光素子、220 ... 導電性接着剤、221 ... 出力信号光、222 ... 入力信号、223 ... 遮光基板、224 ... 発光素子、225 ... 発光素子のカソード電極、226 ... 受光素子光路用貫通穴、227 ... 発光素子用貫通穴、228 ... 接着剤、229 ... 絶縁性の接着剤、230 ... 電氣的接続不良部、231 ... 電氣的接続不良部、232 ... 従来例の問題箇所、233 ... 従来例の問題箇所、234 ... 貫通穴、235 ... 貫通穴が設けられたシート、236 ... 電氣的に接続された部分、239, 239A, 239B ... 熱可塑性若しくは熱硬化性の樹脂の導電性シート、239C, 239D ... 導電性樹脂層、240 ... 貫通穴。

30

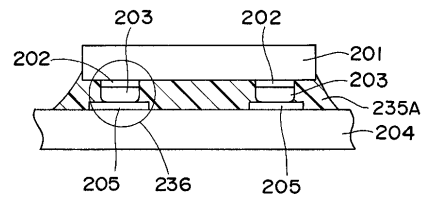
【図 1】



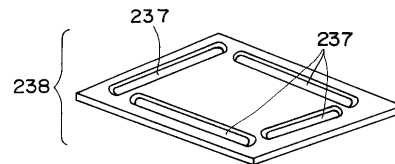
【図 2】



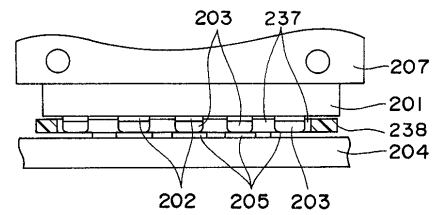
【図 3】



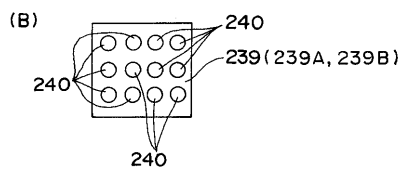
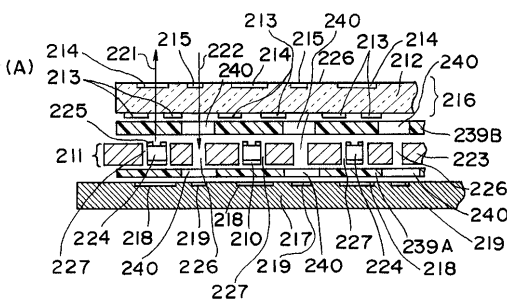
【図 4】



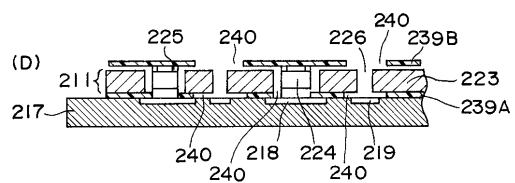
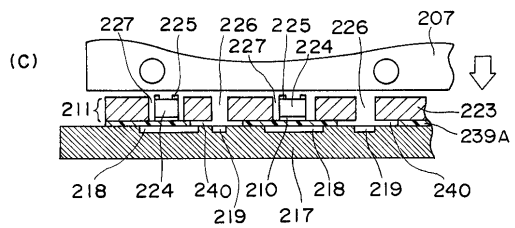
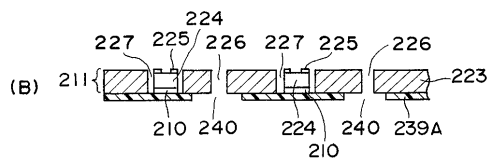
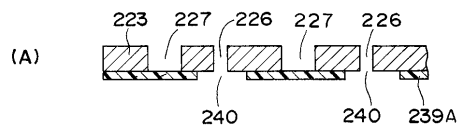
【図 5】



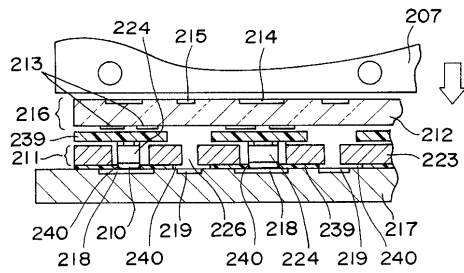
【図 6】



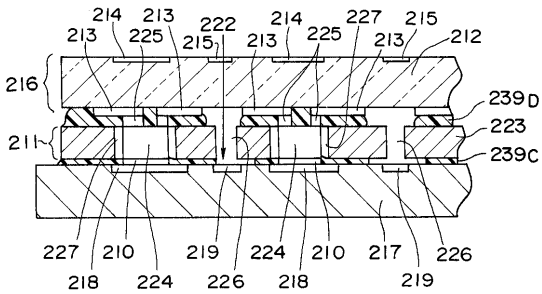
【図 7】



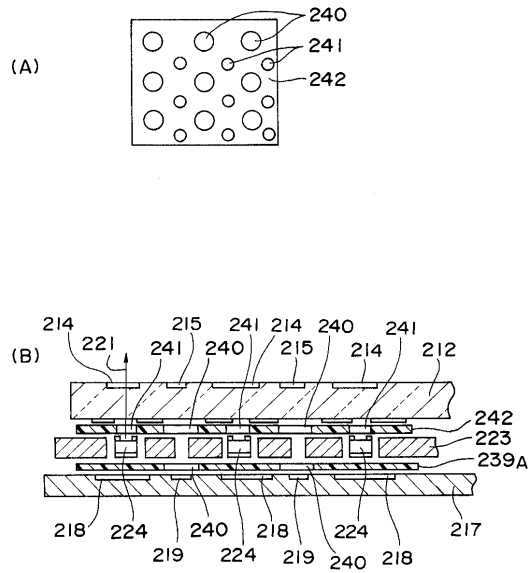
【 図 8 】



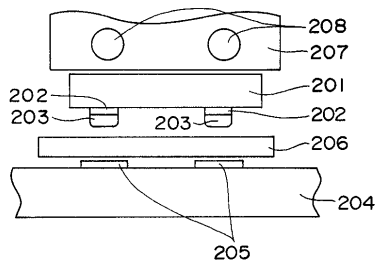
【 図 9 】



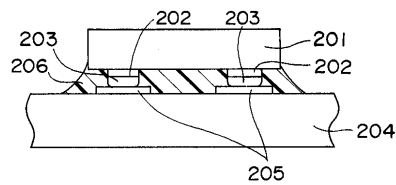
【 図 1 0 】



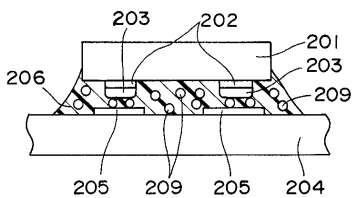
【 図 1 1 】



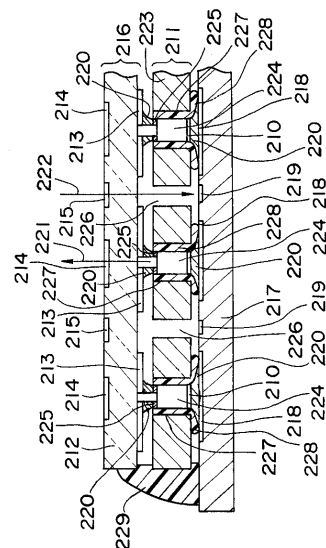
【 図 1 2 】



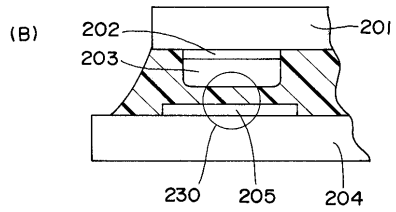
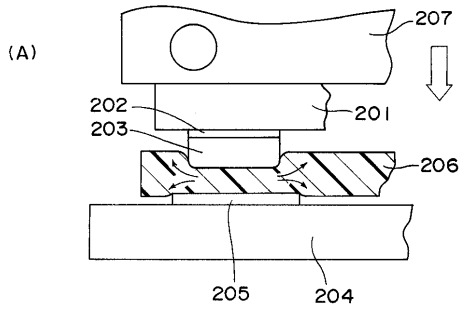
【 図 1 3 】



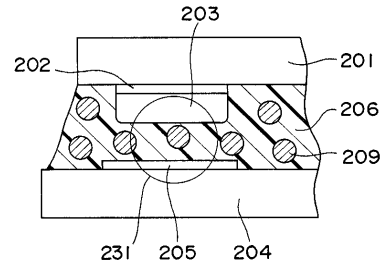
【 図 1 4 】



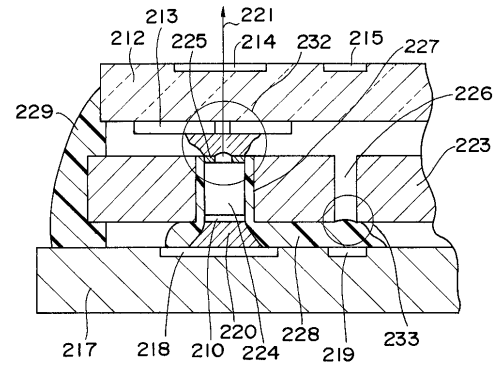
【図 15】



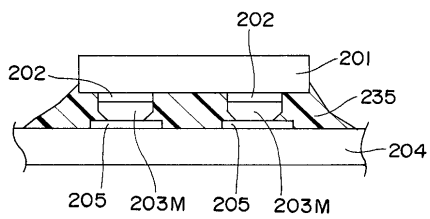
【図 16】



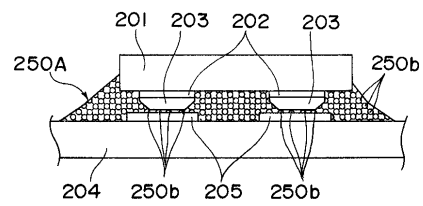
【図 17】



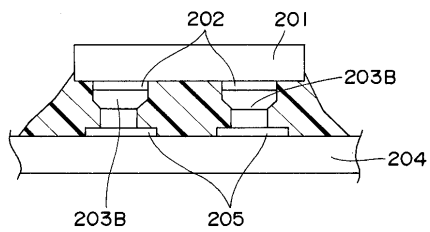
【図 18】



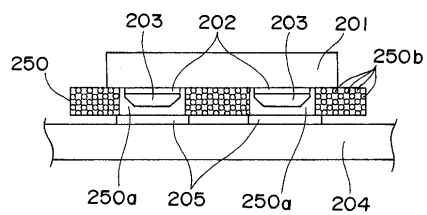
【図 21】



【図 19】



【図 20】



フロントページの続き

(72)発明者 大谷 博之

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

審査官 田中 永一

(56)参考文献 特開平 0 4 - 3 4 5 0 4 1 (J P , A)

特開平 0 4 - 3 5 4 0 4 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/60 311

H05K 3/32