

(12) 发明专利

(10) 授权公告号 CN 101036329 B

(45) 授权公告日 2011. 06. 08

(21) 申请号 200580034287. 9

H04H 60/07(2008. 01)

(22) 申请日 2005. 10. 07

(56) 对比文件

(30) 优先权数据

60/616, 808 2004. 10. 07 US

WO 9918728 A1, 1999. 04. 15, 全文 .

US 5583952 A, 1996. 12. 10, 全文 .

US 4903129 A, 1990. 02. 20, 全文 .

CN 1292979 A, 2001. 04. 25, 全文 .

(85) PCT申请进入国家阶段日

2007. 04. 06

(86) PCT申请的申请数据

PCT/US2005/036385 2005. 10. 07

审查员 毕雅超

(87) PCT申请的公布数据

W02006/042207 EN 2006. 04. 20

(73) 专利权人 汤姆逊许可公司

地址 法国布洛涅

(72) 发明人 米歇尔·托马斯·豪克尔

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 章社杲

(51) Int. Cl.

H04N 5/268(2006. 01)

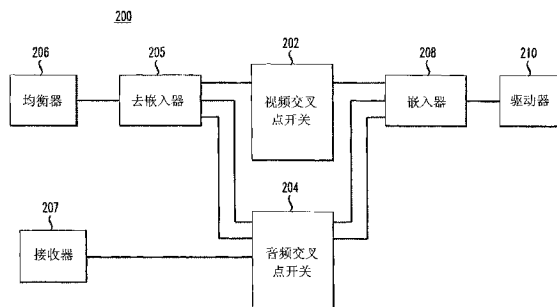
权利要求书 2 页 说明书 6 页 附图 4 页

(54) 发明名称

音频 / 视频路由器

(57) 摘要

数字音频和数字视频信号的路由始于, 典型地经由视频交叉点开关把没有嵌入数字音频的数字视频信号路由到至少一个输出。在将数字音频信号重定时为规定的定时格式之前, 至少一个数字音频信号经历了缓冲, 以获得规定量的数据。在缓冲和定时后, 数字音频信号典型地经由音频交叉点开关而被路由到至少一个输出。当被路由到相互关联的输出时, 数字音频信号经历了被嵌入数字视频中。



1. 一种用于路由数字音频和数字视频信号的方法,包括以下步骤:
 - (a) 将数字视频信号路由到至少一个视频输出;
 - (b) 从进入的数字视频信号中去嵌入音频信号;
 - (c) 缓冲至少一个具有规定的定时格式的数字音频信号;
 - (d) 一旦缓冲规定数量的所述数字音频信号,就将所述数字音频信号重定时为所述规定的定时格式;
 - (e) 将所述数字音频信号路由到至少一个音频目的地;以及
 - (f) 当所述数字视频信号和数字音频信号被路由到彼此对应的目的地时,将所述数字音频嵌入所述数字视频信号中。
2. 根据权利要求1的方法,其中来自多个源的音频信号被路由到单个目的地,并被嵌入单输出信号中的不同通道组中。
3. 根据权利要求2的方法,其中所述组的排序经历动态变化。
4. 根据权利要求2的方法,其进一步包括颠倒组内的通道的步骤。
5. 根据权利要求2的方法,其进一步包括以下步骤:对所述组内的通道求和,以提供单声道信号,该单声道信号被插入所述组的至少一个通道内。
6. 根据权利要求1的方法,其中对于所述视频信号中嵌入的多个音频信号的每一个,重复步骤(c)-(f)的每一步。
7. 根据权利要求1的方法,其中所述数字音频信号是遵照音频工程协会格式而重定时的。
8. 根据权利要求1的方法,其中通过以下步骤来去嵌入所述数字音频:

从所述进入视频信号恢复位时钟和串行数据流;

对所述位时钟和串行数据流进行去串行化,以产生字时钟以及包含视频和嵌入音频的并行数据流;以及

从所述并行数据流中提取音频数据。
9. 一种音频/视频路由器,包括:

至少一个去嵌入器电路,用于去嵌入进入数字视频信号中所嵌入的并且具有预定的定时格式的至少一个数字音频,以产生所述数字视频信号和至少一个数字音频信号,该至少一个数字音频信号在所述去嵌入器内被缓冲,以保证足够量的音频数据;

视频交叉点开关,用于把在该开关的分开输入处收到的、来自每个去嵌入器的所述视频信号,路由到至少一个开关输出;

音频交叉点开关,用于把在音频交叉点开关输入收到的所述至少一个被缓冲数字音频信号,路由到至少一个音频交叉点开关输出;以及

至少一个嵌入器电路,用于在所述数字视频信号和至少一个数字音频信号被路由到相互关联的输出时,缓冲被所述音频交叉点开关路由的所述至少一个数字音频、并重定时所述至少一个数字音频信号以及将所述至少一个数字音频信号嵌入所述数字视频信号中。
10. 根据权利要求9的音频/视频路由器,其中所述至少一个去嵌入器电路进一步包括:

用于从所述进入视频信号恢复位时钟和串行数据流的装置;

用于对所述位时钟和串行数据流进行去串行化,以产生字时钟和包含视频和嵌入音频

的并行数据流的装置；

用于从所述并行数据流中提取音频数据的装置；

用于缓冲所述提取的数字音频信号的装置；以及

用于在缓冲之后对所述提取的数字音频信号进行格式化的装置。

11. 根据权利要求 9 的音频 / 视频路由器,其中所述至少一个嵌入器电路包括：

用于从通过所述视频交叉点开关路由的视频信号恢复位时钟和串行数据流的装置；

用于对所述位时钟和串行数据流进行去串行化,以产生字时钟和包含所述数字视频信号的并行数据流的装置；

用于对通过所述音频交叉点开关路由的所述数字音频信号进行去串行化的装置；

用于缓冲所述去串行化的数字音频信号的装置；

用于将所述缓冲的去串行化音频插入所述并行流中的装置；以及

用于对包含数字视频和数字音频的所述并行数据流进行串行化的装置。

12. 根据权利要求 10 的音频 / 视频路由器,其中所述用于缓冲的装置包括先进先出器件。

13. 根据权利要求 9 的音频 / 视频路由器,其中所述用于缓冲的装置包括先进先出器件。

音频 / 视频路由器

[0001] 相关申请的交叉引用

[0002] 本申请根据 35U. S. C 119(e) 要求 2004 年 10 月 7 日提交的美国临时专利申请号 60/616, 808 的优先权, 其教导在此被引入。

发明领域

[0003] 本发明涉及一种音频和视频信号的路由技术。

背景技术

[0004] 数字编码技术的到来现在允许将一个或多个音频信号编码到流中, 由此生成“数字音频”或“数字音频信号”。例如, 音频工程协会 (AES) 为数字音频信号建立了特定标准 (AES3-1992, 1997 年修订)。该标准定义了一组两个通道, 经常代表立体声对的两个通道。通过在专用链路, 即只传送数字音频信号的链路上, 传输这种信号, 可实现这种数字音频信号的传输和分发。作为选择, 可以将这样的数字音频信号复用, 即嵌入到数字视频信号中, 由此产生通过单路径路由的组合音频与视频信号。典型地, 可以将几个 AES 组复用到单视频信号中; 这样的组可以一起代表多通道环绕声的各分量, 和 / 或几种语言的音频, 和 / 或主节目 (main program) 和特殊的音频信号, 如用于视力受损者的描述性音频。具有嵌入音频的这种视频信号可以借助于视频路由器进行路由, 但是当需要独立路由视频和音频、或重新分配组、或选择特定语言、或颠倒立体声对时, 该方法不允许这样做。

[0005] 目前, 分别通过分开的音频和视频路由器, 来实现数字音频和数字视频信号的灵活路由, 以便允许如上所述的那些功能。每一个都具有一个或多个 嵌入数字音频信号的进入视频信号典型地经历去嵌入过程, 包括: 恢复时钟信号, 以及从数字视频信号解复用数字音频信号。数字视频信号和数字音频信号经历被路由到一个或多个目的地。被路由到和特定数字视频信号相同的目的地数字音频信号, 典型地和该数字视频信号进行复用。例如, 被路由到音频路由器第一目的地的数字音频信号可以在视频路由器的第一目的地嵌入数字视频信号, 由此产生具有所需嵌入音频的单视频输出。优选地, 数字音频路由器配备有如美国专利 6, 104, 997 所述的允许多通道交换的接收器。该方法允许输出包括来自一个源的视频, 这个源具有可以从一个或多个不同的源得到的嵌入音频。另外, 可以不同于源中的排序, 对输出视频中的音频组进行排序, 并且如有必要, 可以任选地颠倒立体声对。

[0006] 可以在路由音频以及在目的地对多路传输 (multiplex) 进行组合的过程中, 执行其它各种操作。例如, 一个多路传输可以馈给这样的传输电路, 其中英语必须放在音频组 #1 中, 且法语必须放在音频组 #2 中, 而另一个传输电路可能需要相同的视频, 但是语言组颠倒了, 使得法语出现在主位置。另一个目的地可以馈给需要单声道音频的传输电路; 在这种情况下, 需要对组的两个通道求和, 并将所得的和放在输出多路传输中的组的“A”和 / 或“B”通道中。可以通过一种采用本发明、且配备有如美国专利 6, 104, 997 所述的允许多通道交换的接收器的路由器来执行这些及许多类似的操作。

[0007] 本发明数字音频和视频信号的路由方法需要: 位于视频路由器每个输入之前的去

嵌入器电路,用于去嵌入数字音频;以及在每个视频路由器输出后面的嵌入器电路。每个去嵌入器电路都包括用于时钟定时恢复、去串行化和音频提取的分开模块。每个嵌入器电路都执行时钟定时恢复、去串行化、数字音频信号插入和串行化。现代音频和视频路由器它们自己执行和去嵌入器及嵌入器电路相同的一些任务,从而复制了这些器件的功能性,这样增加了成本,且增大了复杂性。

[0008] 从而,需要简化音频和视频信号的路由,以及提高把来自一组或多组源的音频引导至输出多路传输中的指定组的灵活性,其中每一组源包括一个或多个源。

发明内容

[0009] 简要地说,根据本发明原理的说明性实施例,提供一种数字音频和数字视频信号的路由技术。该方法始于,典型地经由视频交叉点开关将数字视频信号路由到至少一个输出。至少一个数字音频信号进行缓冲。缓冲,即延迟音频的目的是缓冲足够的数字,从而对于其中没有或有较少音频数据的视频行,不会发生下溢。缓冲的音频数据被重定时为规定的定时格式。在缓冲和重定时后,数字音频信号典型地经由音频交叉点开关被路由到至少一个目的地。当被路由到相互关联的目的地时,在复用信号输出之前,数字音频信号被嵌入数字视频中。

[0010] 附图简要说明

[0011] 图 1 描述了根据现有技术的音频/视频路由器的示意框图;

[0012] 图 2 描述了根据本发明原理的优选实施例的音频/视频路由器的示意框图;

[0013] 图 3 描述了供图 2 的音频/视频路由器使用的去嵌入器电路的示意框图;以及

[0014] 图 4 描述了供图 2 的音频/视频路由器使用的嵌入器电路的示意框图。

具体实施例

[0015] 如下所述,本发明原理的数字音频/视频路由器在数字音频信号被嵌入数字视频信号的情况下,有利地以减小的复杂性将音频和视频信号路由到给定目的地。为更好地理解本发明原理的数字音频/视频路由器如何不同于现有技术,对两种现有技术音频视频路由器进行简要描述将证明是有用的。

[0016] 图 1 描述了根据现有技术的音频/视频路由器系统 100 的示意框图。现有技术音频/视频路由器系统 100 包括由多个解复用器 140_1-140_n 组成的解复用器组 120,其中 n 为整数。解复用器 140_1-140_n 的每一个都对具有嵌入数字音频的进入数字视频信号进行解复用,以产生分开的数字视频和数字音频信号,这些数字视频和数字音频信号分别被提供给视频路由器 160 和音频路由器 180 分开的输入。数字视频路由器 160 将给定输入处的每个数字视频信号路由到其一个或多个输出,而数字音频路由器 160 将其一个给定输入处的数字信号路由到其一个或多个输出。多个复用器 200_1-200_m (其中 m 为整数)的每一个,都对来自数字视频路由器 160 的一个关联输出的数字视频信号和来自数字音频路由器 180 的对应输出的一个或多个数字音频信号进行复用。因而,例如复用器 200_1 对来自数字视频路由器 160 的第一输出的数字视频信号,和数字音频路由器 180 的第一输出的数字音频信号进行复用。以类似方式,复用器 200_2 对来自数字视频路由器 160 的第二输出的数字视频信号,和数字音频路由器 180 的第二输出的数字音频信号进行复用。

[0017] 图 1 的音频 / 视频路由器 100 引起了复制性功能的缺点。视频路由器 160 和音频路由器 180 的每一个分别对它们各自的输入执行均衡, 而不管这种均衡发生在解复用器 140_1-140_n 的每一个内。同样, 视频路由器 160 和音频路由器 180 的每一个也分别对它们各自的输入信号执行重新计时 (数字信号定时的再同步), 如解复用器 140_1-140_n 的每一个所作的。视频路由器 160 和音频路由器 180 也分别对它们各自的输出信号重新计时, 这种重新计时也是通过视频 / 音频复用器 200_1-200_m 来执行的。这种功能性的复制增加了附加的成本, 并且可能造成其它困难。

[0018] 图 2 描述了根据本发明原理的说明性实施例的音频 / 视频路由器 200 的示意框图。路由器 200 包括视频交叉点开关 202 和音频交叉点开关, 它们每一个都能将其输入处的信号路由到其一个或多个输出。分别与视频路由器 160 和音频路由器 180 相反, 视频交叉点开关 202 和音频交叉点开关 204 分别没有包含均衡和重新计时能力, 以下将更好理解这样减小了系统复杂性。

[0019] 指定被视频交叉点开关 202 路由的进入数字视频信号首先典型地被均衡器电路 206 均衡。参考图 3 详细描述的去嵌入器电路 205 用于, 如果在被均衡器电路 206 均衡的数字视频信号中有嵌入的数字音频号, 就对该嵌入数字音频信号进行解复用。虽然图 2 中没有明确示出, 但是视频交叉点开关 202 的每个输入和输出都将分别具有关联的去嵌入器和嵌入器电路。实际上, 当嵌入了音频时, 进入视频信号将包含至少一个、且多至四个的分开音频组, 每一组都包括根据 AES3 标准的两个通道。因而, 每一组都包括两个信号“流”或“对”, 每个流包括直到两个音频通道, 典型地为左和右立体声通道, 虽然每个组中的每个信号都可以相互独立地存在。典型地, 数字视频信号将具有一个或两个嵌入的立体声数字音频组。组内的通道可以经历求和、以提供单声道信号, 该单声道信号被插入该组的至少一个通道中。

[0020] 视频信号, 有可能是被剥离了嵌入的音频, 传递到视频交叉点开关 202 的输入之一, 而从数字视频信号剥离的去嵌入音频信号传递到音频交叉点开关 204 的输入。来自每个数字视频信号的数字音频信号都可能作为单个的实体而被路由, 或者来自多个输入的音频可以被路由到一个目的多路传输的不同组。作为选择, 例如, 音频交叉点开关 204 的每个输入处的一个或两个立体声数字音频通道可以被路由到相同的目的地。注意, 虽然“提取”或剥离音频、以提供数字音频流, 但是该过程可以包括复制操作, 且不必从视频流删除音频。如果不需要分开的音频路由, 则复用的音频可以保持原状, 或者当插入新音频时, 可以删除输出处的现有音频数据。

[0021] 注意, 虽然典型地从视频剥离或提取音频、以提供数字音频流, 但是获得音频的过程可以包括复制操作, 使得不必从视频流删除音频。如果不需要分开的音频路由, 则复用可以保持原状, 或者当插入新音频时, 可以删除输出处的现有音频数据。

[0022] 除了对从每个进入数字视频信号中提取的数字音频信号进行路由以外, 音频交叉点开关 204 也对与视频信号无关地接收的数字音频信号进行路由。因而, 例如, 音频交叉点开关 204 将对在开关输入处从接收器电路 208 接收的音频信号进行路由。

[0023] 通过视频交叉点开关 202 和音频交叉点开关 204 的数字视频和数字音频信号的路由典型地分别独立发生。因而, 例如, 视频交叉点开关 202 的第一输入处的数字视频信号可以被路由到开关的输出 M。相反, 原来被嵌入那个视频信号中的数字音频可以被路由到音频

交叉点开关 204 的输出 N, 典型地其中 $M \neq N$, 虽然不必是这种情况。

[0024] 实际上, 音频交叉点开关 204 每个输出处的数字音频信号都被嵌入在视频交叉点开关 202 的关联输出处出现的数字视频信号中。这种嵌入是经由参考图 3 详细描述地嵌入器电路 208 而发生的。因而, 例如, 音频交叉点开关 204 的输出 #1 处的数字音频信号被嵌入路由到视频交叉点开关 202 的输出 #1 的视频信号中, 如有必要就代替任何现有的嵌入音频。驱动器电路 210 用于, 将嵌入器电路 208 输出的数字视频和嵌入音频信号连接到同轴电缆或其它这种传输介质。虽然图 2 中没有明确描述, 但是音频交叉点开关 204 的输出 #2 处的数字音频信号被嵌入视频交叉点开关 202 的输出 #2 处的数字视频信号中。类似, 音频交叉点开关 204 的输出 #3 处的数字音频信号被嵌入视频交叉点开关 202 的输出 #3 处的数字视频信号中, 等等。

[0025] 图 3 描述了供图 2 的路由器 200 使用的去嵌入器电路 205 的示意框图。图 3 的去嵌入器电路 205 包括时钟 / 定时恢复电路 300, 该时钟 / 定时恢复电路 300 接收嵌有一组或多组数字音频信号的进入数字视频信号。时钟 / 定时恢复电路 300 恢复时钟信号, 由此在其输出处产生位时钟和串行数据信号。去串行化器电路 302 把来自时钟 / 定时恢复电路 300 的位时钟和串行数据信号, 转换为具体实现数字视频和嵌入数字音频信号的时钟信号和并行数据流。

[0026] 时钟信号和并行数据流传递到音频数据删除电路 304、第一音频数据提取器电路 306、第二音频数据提取器电路 308 和 AES 时钟 / 定时发生电路 310 的每一个。音频删除电路 304 剥离从去串行化器电路 302 接收的并行数据流中的嵌入数字音频, 以产生与时钟同步的数字视频信号, 以便在视频交叉点开关 202 的输入处被接收。音频数据提取器电路 306 和 308 每一个都用于, 提取由去串行化器电路 302 产生的并行数据流中的一组嵌入音频信号中的一个单独嵌入音频信号。实际上, 嵌入音频包括两组 AES 数字音频信号, 因此有两个提取器电路 306 和 308。更多组或更少组嵌入数字音频信号将要求更多或更少数量的提取器电路。

[0027] AES 时钟 / 定时发生电路 310 利用来自去串行化器电路 302 的时钟信号和并行数据流来产生时钟信号, 以便维持遵照音频工程协会 (AES) 的数字音频信号的正确定时。用于广播行业和电影工业中的数字音频信号典型地遵照 AES 标准。因而, 使从进入视频信号去嵌入的、遵照 AES 的数字音频信号再同步的能力变得重要。到以下程度, 时钟 / 定时电路 310 将使数字音频信号与这种标准再同步: 从进入数字视频剥离的数字音频信号不遵照 AES 标准, 而是遵照具有不同定时要求的另一标准。实际上, AES 时钟 / 定时电路 310 可以包括锁相环或直接合成电路。

[0028] 由音频数据提取器电路 306 和 308 提取的数字音频信号组分别在缓冲器 312 和 314 中被缓冲, 缓冲器 312 和 314 的每一个都采取先进先出 (FIFO) 器件的形式, 以便缓冲一组数字音频信号。关于提取器电路 306 和 308, 更多组嵌入数字音频信号将要求更多数量的缓冲器。缓冲器 312 和 314 每一个都接收从每个新进入的数字视频信号提取的数字音频信号。开始时, 或者当切换或中断音频数据时, 缓冲器 312 和 314 被清除, 然后缓冲器 312 和 314 的每一个都累积数据, 直到收到使缓冲器达到预定水平的足够量数据为止, 由此在其输出产生一指示已达到适当水平的信号。每个缓冲器典型地具有足够的大小, 使得缓冲器不会由于进入视频信号中的嵌入数字音频分布的变化而下溢或上溢。

[0029] 一旦收到缓冲器电路 312 和 314 各自电路达到适当水平的信号, AES 格式化器电路 316 和 318 的每一个就分别从缓冲器电路 312 和 314 中与其关联的一个缓冲器电路中, 读出数据。AES 格式化器 / 串行化器电路 316 和 318 的每一个都将从关联缓冲器收到的每一组内的数字音频信号格式化为 AES 格式, 并使信号与来自电路 310 的 AES 时钟信号同步。到缓冲的数字音频信号具有不同于 AES 格式的格式的程度, 格式化器 / 串行化器电路就将据此对信号进行格式化。由 AES 格式串行化器电路 316 和 318 输出的每一组内的 AES 格式化数字音频信号传递到图 2 的音频交叉点开关 204 的输入。

[0030] 图 4 描述了嵌入器电路 208 的示意图。嵌入器电路 208 包括类似于图 3 的电路 300 的时钟 / 定时恢复电路 400。时钟 / 定时恢复电路 400 接收在图 2 的视频交叉点开关 202 的特定输出 (例如输出 #1) 处输出的数字视频信号。时钟 / 定时恢复电路 400 从该数字视频恢复时钟信号, 以便在电路输出处提供位时钟和串行数据信号。去串行化器电路 402 将来自时钟 / 定时恢复电路 400 的位时钟和串行数据信号转换成字时钟信号和并行数据流, 以便输入到音频数据插入器电路 404。

[0031] 音频数据插入器电路 404 用于将数字音频组插入 (即嵌入) 从视频交叉点开关 202 的特定输出收到的、且随后被时钟 / 定时恢复电路 400 和去串行化器电路 402 处理的视频信号中。被音频插入电路 404 插入的数字音频信号组来自一对 FIFO 器件 406 和 408。FIFO 器件 406 和 408 的每一个都缓冲从 AES 接收器 / 去串行化器电路 410 和 412 中分开的一个接收音频数据。AES 接收器 / 去串行化器电路 410 和 412 的每一个都在其输入处, 接收在音频交叉点开关 204 的某一输出处出现的相应 AES 数字音频信号组, 音频交叉点开关 204 的该输出对应于提供数字视频信号给时钟 / 定时恢复电路 400 的视频交叉点开关 202 的输出。象缓冲器 312 和 314 一样, FIFO 器件 406 和 408 变得充满到某一水平, 以防止由于变化的音频分布而下溢。

[0032] 假定具有两组 AES 数字信号 (例如两组数字音频信号 (例如两个立体声 AES 数字信号)) 的音频插入器电路 404 需要分别使用两个 AES 接收器 / 去串行化器电路 410 和 412 以及两个 FIFO 器件 406 和 408。更多组数字音频信号将需要更多数量的器件。

[0033] 音频数据插入器电路 404 将 FIFO 器件 406 和 408 缓冲的数字音频信号组插入由插入器电路从去串行化器电路 402 接收的并行数据流中包含的视频中。正常地, 音频数据插入器实际上将在插入所需音频之前, 删除任何现有的嵌入音频。串行化器电路 414 从音频数据插入器电路 404 输出的字时钟和并行数据流, 产生串行化的数字视频信号。

[0034] 去嵌入器 205 内的缓冲器 312 和 314 以及嵌入器 208 中的缓冲器 406 和 408 缓冲或延迟信号, 以防止 AES 流或嵌入音频的样本下溢 (缺口) 或上溢 (丢失)。这些缓冲器经历了初始化过程, 在初始化期间在读出数据之前, 它们变得近似充满一半。该填充过程只在初始化期间发生。在初始化后, 嵌入器 208 内的缓冲器 406 和 408 接收音频信号, 以便以恒定速率写入缓冲器, 但是以可变速率输出数据, 以便匹配分布于视频信号内的音频。在视频行的活动部分期间不存在音频, 而音频可以出现在大多数行的水平辅助空间, 但是不出现在某些行上, 如切换行上。在去嵌入器的情况下, 缓冲器 316 和 318 以变化速率接收数据, 但是以恒定速率读出数据。

[0035] 在一帧期间内, 缓冲水平将上升到初始化完成的点之上, 以及下降到初始化完成的点以下。因为不同设备 / 设备供应商在他们的视频信号中使用不同的音频分布, 所以去

嵌入器 205 内的缓冲器 316 和 318 将典型地具有额外的空间来处理分布差的音频。对于嵌入器 208, 分布事先保持为已知。如果希望的话, “备用” 水平能够基于视频行进行调节, 而不是等到可能冒丢失样本风险的缓冲器上溢。

[0036] 以上描述了一种通过消除现有技术设备的冗余功能性来减小复杂性的音频 / 视频路由, 并在音频组或通道的独立路由上提供了增强的灵活性。

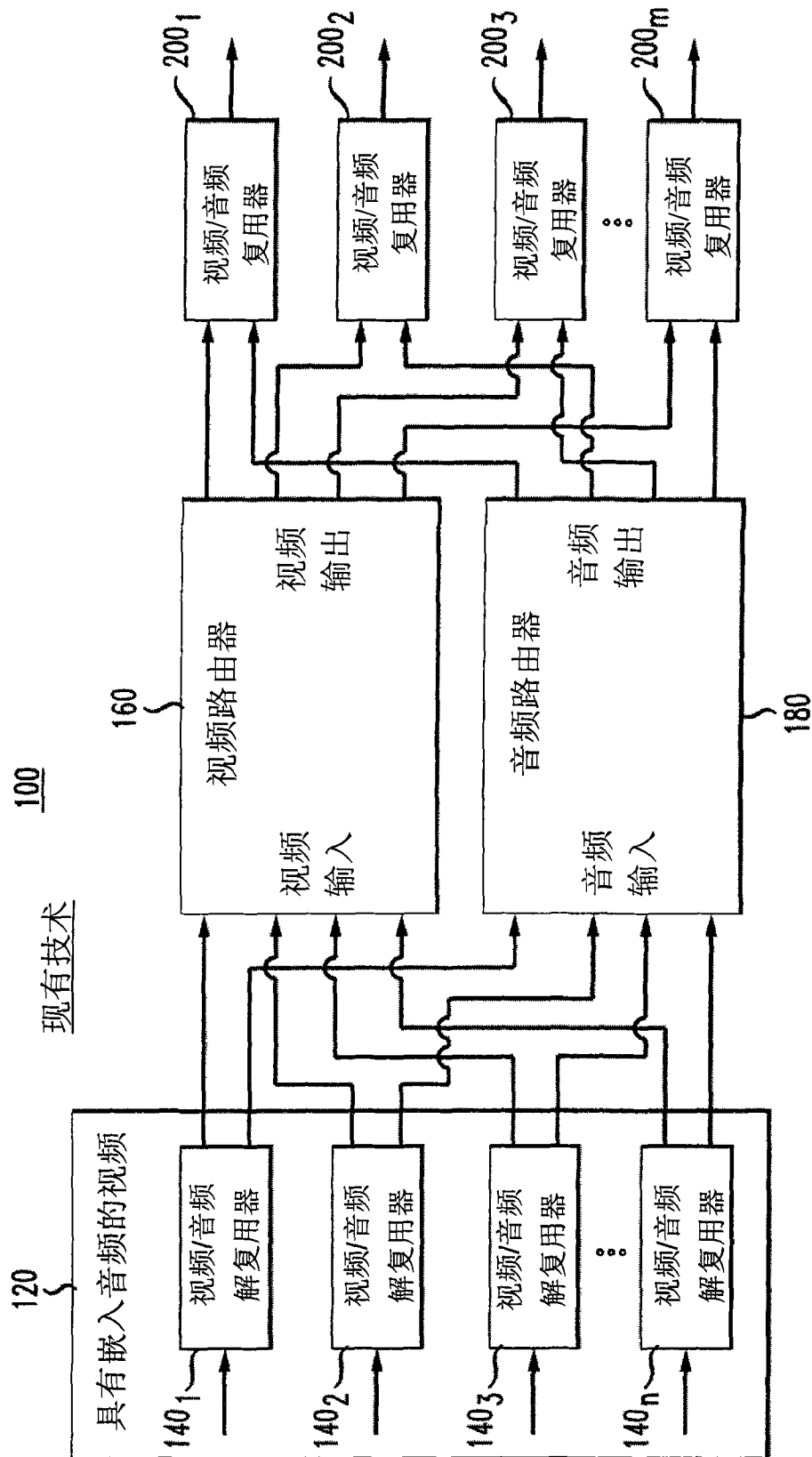


图 1

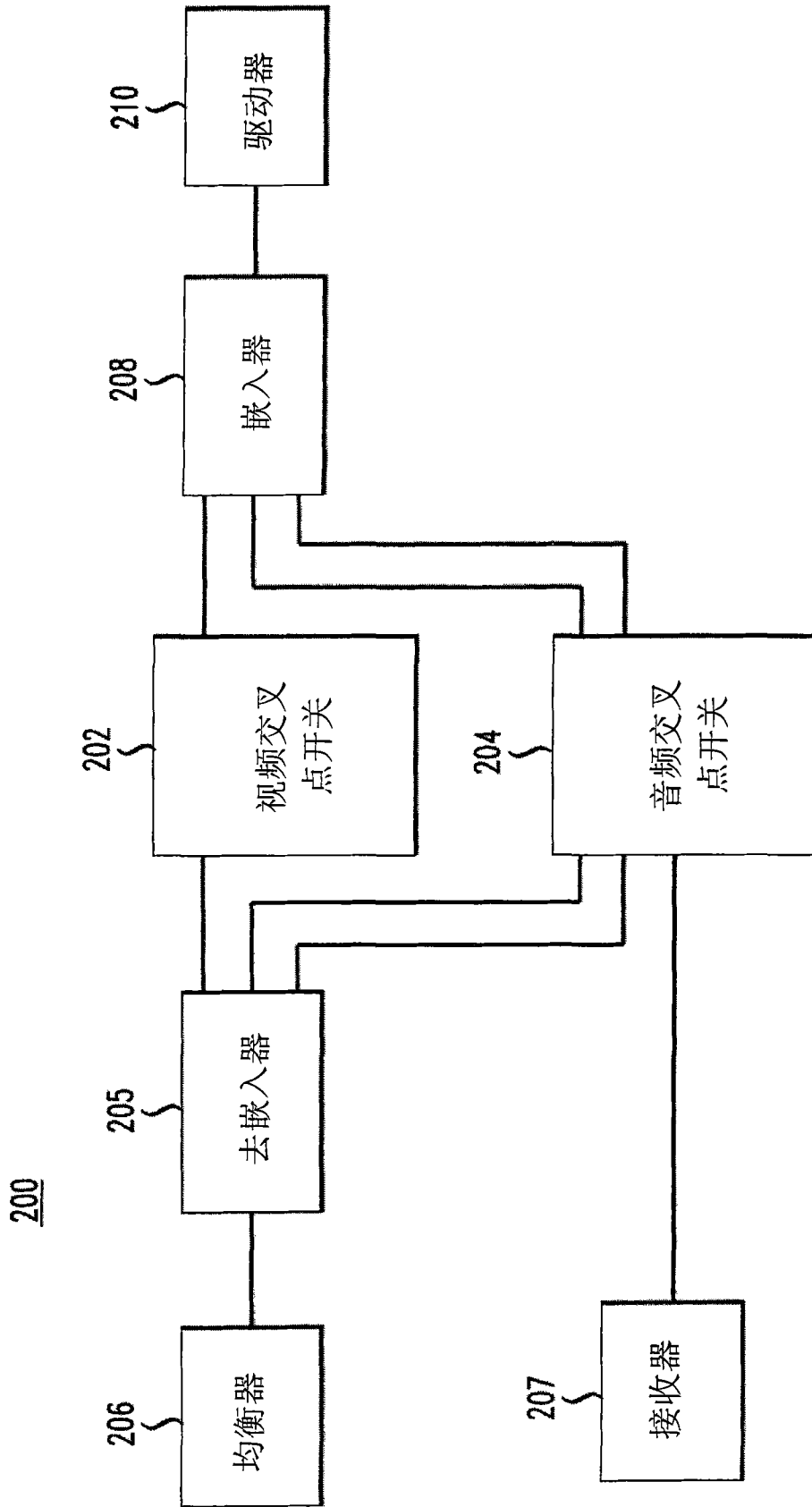


图 2

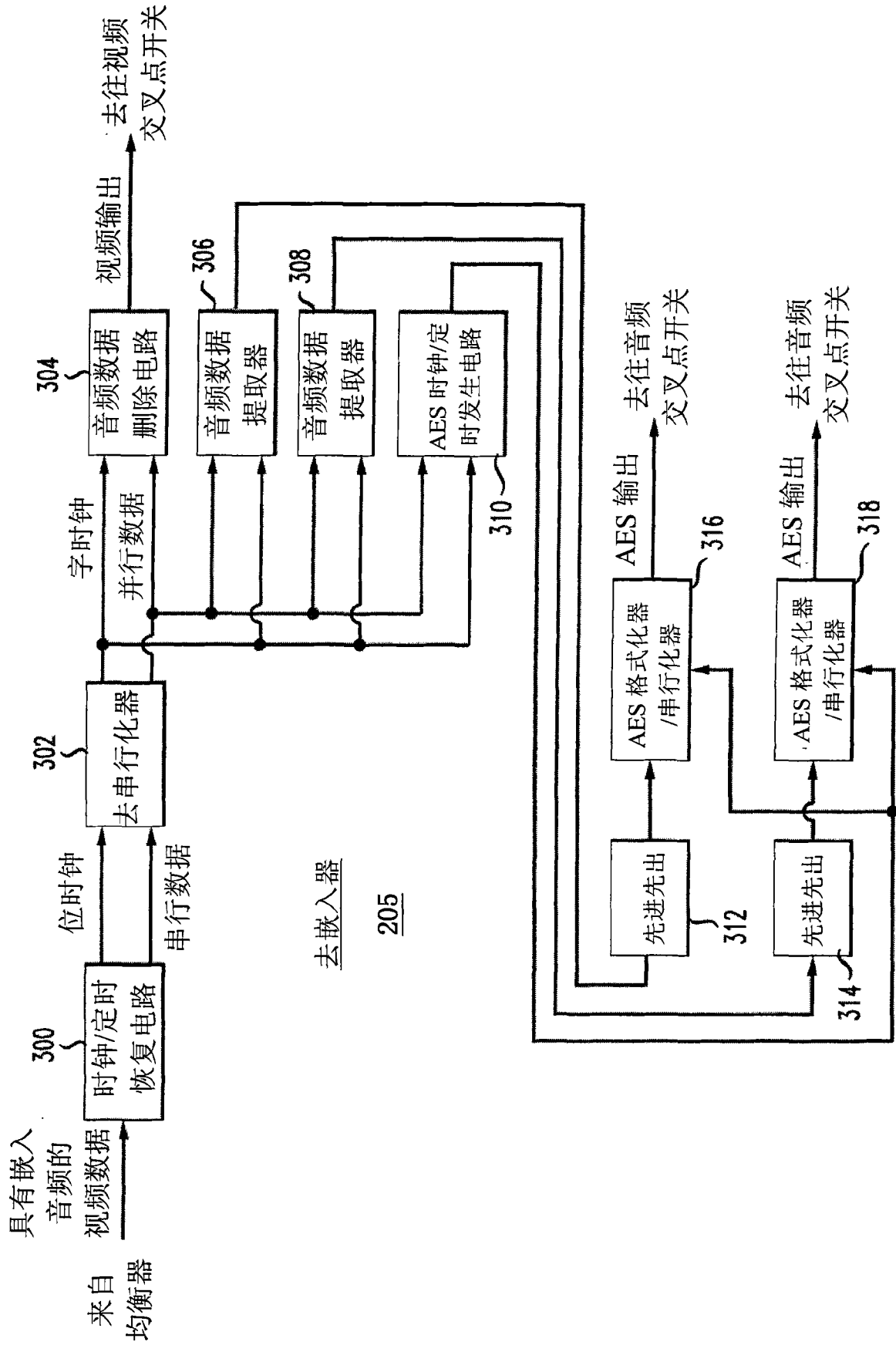


图 3

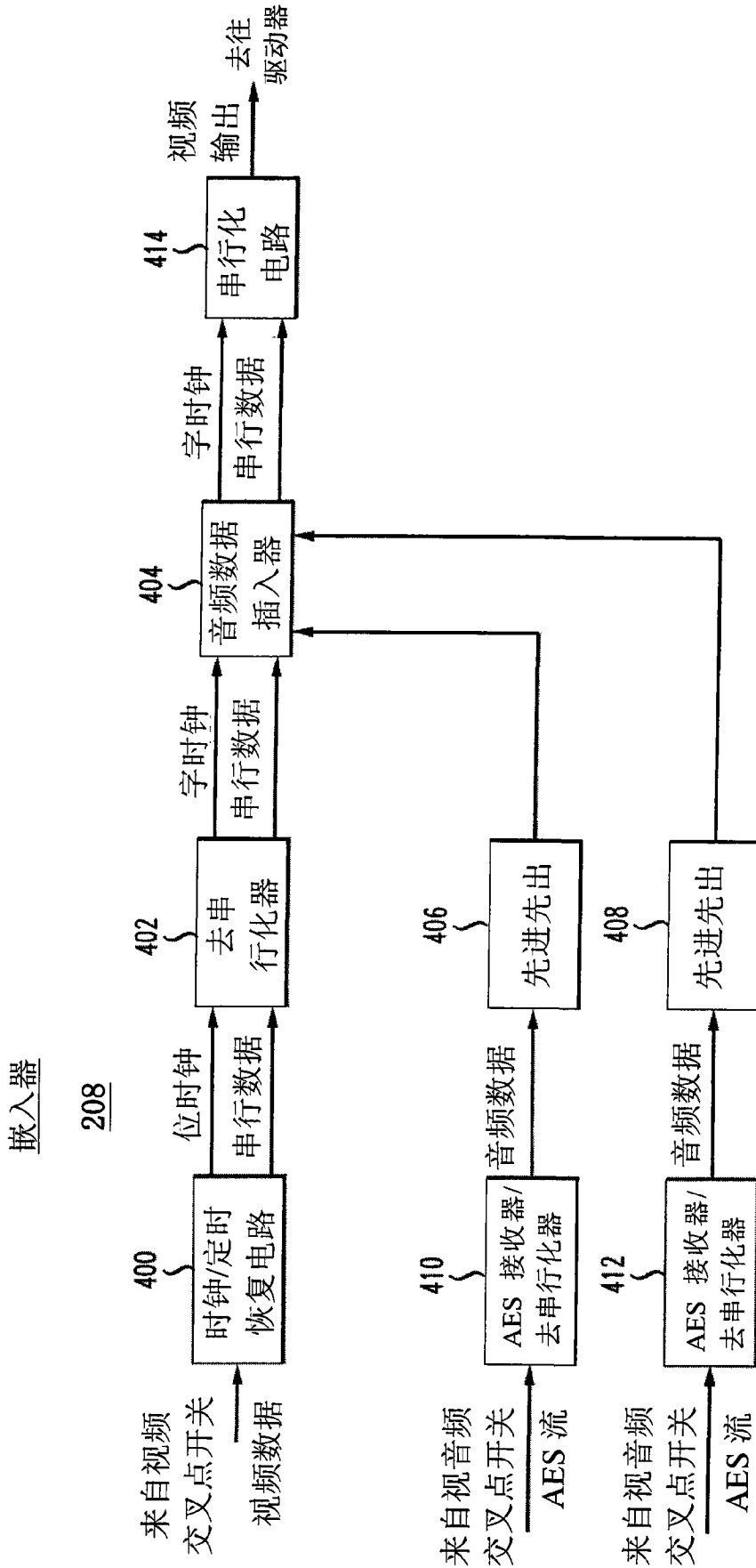


图 4