

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-531402

(P2007-531402A)

(43) 公表日 平成19年11月1日(2007.11.1)

(51) Int. Cl. F I テーマコード (参考)
H03K 17/693 (2006.01) H03K 17/693 A 5J055

審査請求 未請求 予備審査請求 未請求 (全 24 頁)

(21) 出願番号 特願2007-505062 (P2007-505062)
 (86) (22) 出願日 平成17年3月21日 (2005. 3. 21)
 (85) 翻訳文提出日 平成18年11月16日 (2006. 11. 16)
 (86) 国際出願番号 PCT/US2005/009339
 (87) 国際公開番号 W02005/092026
 (87) 国際公開日 平成17年10月6日 (2005. 10. 6)
 (31) 優先権主張番号 60/555, 738
 (32) 優先日 平成16年3月22日 (2004. 3. 22)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 11/081, 503
 (32) 優先日 平成17年3月17日 (2005. 3. 17)
 (33) 優先権主張国 米国 (US)

(71) 出願人 599034594
 トライクイント・セミコンダクター・イン
 コーポレイテッド
 TriQuint Semiconductor, Inc.
 アメリカ合衆国オレゴン州97124・ヒ
 ルスボロ・ノースイーストブルックウッド
 パークウェイ 2300
 2300 NE Brookwood P
 arkway, Hillsboro, Or
 egon 94124, U. S. A.
 (74) 代理人 100089266
 弁理士 大島 陽一

最終頁に続く

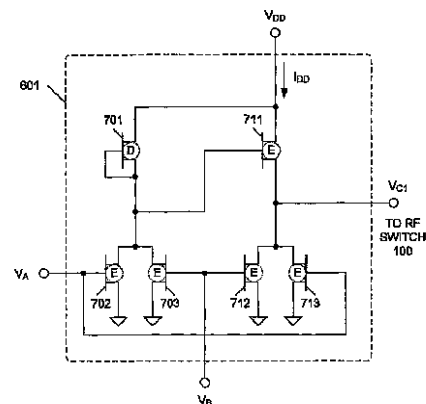
(54) 【発明の名称】 低静止電流ラジオ周波数スイッチデコーダ

(57) 【要約】

【課題】 低静電流及び高スイッチング速度を有するオンチップのロジックデコーダを備えたRFスイッチを提供する。

【解決手段】 RFスイッチのデコーダロジックは第1及び第2エンハンスメント型トランジスタとデプレッション型トランジスタとを含む。デプレッション型トランジスタ及び第1エンハンスメント型トランジスタのソースはVDD供給端に接続する。デプレッション型トランジスタのゲートのドレイン及びゲートは第1エンハンスメント型トランジスタのゲートに接続する。第2エンハンスメント型トランジスタは接地端及びデプレッション型トランジスタのドレインに接続する。活性状態では、デプレッション型トランジスタは高電圧を第1エンハンスメント型トランジスタのゲートに供給してオンにして、RFスイッチをVDD供給端に接続する。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

ラジオ周波数 (R F) スイッチを駆動するための回路であって、

第 1 供給電圧を受けるためのソースと、前記 R F スイッチに接続するドレインとを備える第 1 エンハンスメント型トランジスタと、

前記第 1 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタのゲートに接続するドレイン及びゲートとを備えるデプレッション型トランジスタと、

第 2 供給電圧を受けるためのソースと、前記デプレッション型トランジスタの前記ドレインに接続するドレインと、第 1 制御信号を受けるためのゲートとを備える第 2 エンハンスメント型トランジスタとを含むことを特徴とする回路。

10

【請求項 2】

前記第 2 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタの前記ドレインに接続するドレインと、前記第 1 制御信号を受けるためのゲートとを備える第 3 エンハンスメント型トランジスタを更に含むことを特徴とする請求項 1 に記載の回路。

【請求項 3】

前記第 2 供給電圧を受けるためのソースと、前記デプレッション型トランジスタの前記ドレインに接続するドレインと、第 2 制御信号を受けるためのゲートとを備える第 4 エンハンスメント型トランジスタと、

前記第 2 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタの前記ドレインに接続するドレインと、前記第 2 制御信号を受けるためのゲートとを備える第 5 エンハンスメント型トランジスタとを更に含むことを特徴とする請求項 2 に記載の回路。

20

【請求項 4】

前記回路は前記第 1 及び第 2 制御信号に応答して論理 N O R 演算を実行するように構成されることを特徴とする請求項 3 に記載の回路。

【請求項 5】

前記第 2 供給電圧を受けるためのソースと、前記デプレッション型トランジスタの前記ドレインに接続するドレインと、第 3 制御信号を受けるためのゲートとを備える第 6 エンハンスメント型トランジスタと、

前記第 2 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタの前記ドレインに接続するドレインと、前記第 3 制御信号を受けるためのゲートとを備える第 7 エンハンスメント型トランジスタとを更に含むことを特徴とする請求項 3 に記載の回路。

30

【請求項 6】

前記第 1 エンハンスメント型トランジスタは第 1 チャンネル幅を有し、前記デプレッション型トランジスタは第 2 チャンネル幅を有し、前記第 1 チャンネル幅は前記第 2 チャンネル幅よりも大きいことを特徴とする請求項 1 に記載の回路。

【請求項 7】

前記第 1 チャンネル幅が前記第 2 チャンネル幅の約 5 倍以上であることを特徴とする請求項 6 に記載の回路。

40

【請求項 8】

前記第 2 チャンネル幅が約 2 ミクロンであることを特徴とする請求項 6 に記載の回路。

【請求項 9】

前記第 1 チャンネル幅が約 10 ミクロンであることを特徴とする請求項 6 に記載の回路。

【請求項 10】

前記第 1 及び第 2 エンハンスメント型トランジスタと、前記デプレッション型トランジスタとはガリウムヒ素 (G a A s) 金属半導体形電界効果トランジスタ (M E S F E T s) であることを特徴とする請求項 1 に記載の回路。

50

【請求項 1 1】

前記第 1 及び第 2 エンハンスメント型トランジスタと、前記デプレッション型トランジスタとはガリウムヒ素 (GaAs) 擬似格子整合型高電子移動度トランジスタ (PHEMTs) であることを特徴とする請求項 1 に記載の回路。

【請求項 1 2】

前記デプレッション型トランジスタは多ゲートトランジスタであることを特徴とする請求項 1 に記載の回路。

【請求項 1 3】

前記デプレッション型トランジスタと、前記第 2 エンハンスメント型トランジスタとは、前記デプレッション型トランジスタ及び前記第 2 エンハンスメント型トランジスタを通過する導電性経路が使用可能であるときに、約 5 から 10 マイクロアンペアの電流が前記デプレッション型トランジスタを通過して流れることができるような大きさであることを特徴とする請求項 1 に記載の回路。

10

【請求項 1 4】

前記第 1 エンハンスメント型トランジスタと、前記第 2 エンハンスメント型トランジスタと、前記デプレッション型トランジスタと、前記 RF スイッチとは同一チップ上に設置されることを特徴とする請求項 1 に記載の回路。

【請求項 1 5】

ラジオ周波数 (RF) スイッチを制御する方法であって、

第 1 エンハンスメント型トランジスタのゲートにデプレッション型トランジスタを通過して第 1 電圧を供給する過程と、

20

前記第 1 電圧が前記第 1 エンハンスメント型トランジスタの前記ゲートに供給されるときに、前記 RF スイッチを前記第 1 エンハンスメント型トランジスタを通して第 1 電圧供給端に接続する過程とを含むことを特徴とする方法。

【請求項 1 6】

第 2 電圧を第 2 エンハンスメント型トランジスタを通して前記第 1 エンハンスメント型トランジスタの前記ゲートに供給する過程と、

前記第 2 電圧が前記第 1 エンハンスメント型トランジスタの前記ゲートに供給されるときに、前記 RF スイッチは前記第 1 エンハンスメント型トランジスタが接続した前記第 1 電圧供給端から分離される過程とを更に含むことを特徴とする請求項 1 5 に記載の方法。

30

【請求項 1 7】

前記第 2 電圧を前記第 1 エンハンスメント型トランジスタの前記ゲートに供給する過程が、制御信号を前記第 2 エンハンスメント型トランジスタのゲートに供給する過程を含み、その結果前記第 2 エンハンスメント型トランジスタが前記第 1 エンハンスメント型トランジスタの前記ゲートを第 2 電圧供給端に接続することが可能になることを特徴とする請求項 1 6 に記載の方法。

【請求項 1 8】

前記 RF スイッチを前記第 1 電圧供給端から分離する過程が、前記第 2 電圧にตอบสนองして前記第 1 エンハンスメント型トランジスタをオフにする過程を含むことを特徴とする請求項 1 7 に記載の方法。

40

【請求項 1 9】

前記デプレッション型トランジスタが常にオンであることを特徴とする請求項 1 6 に記載の方法。

【請求項 2 0】

前記第 2 電圧を前記第 1 エンハンスメント型トランジスタの前記ゲートに供給する過程が、前記第 1 エンハンスメント型トランジスタの前記ゲートと第 2 電圧供給端の間に前記第 2 エンハンスメント型トランジスタを通過する導電性経路を形成する過程を含むことを特徴とする請求項 1 6 に記載の方法。

【請求項 2 1】

前記第 2 電圧を前記第 1 エンハンスメント型トランジスタの前記ゲートに供給する過程

50

が、前記第 1 及び第 2 電圧供給端の間に前記デプレッション型トランジスタと前記第 2 エンハンスメント型トランジスタとを通過する導電性経路を形成する過程を含むことを特徴とする請求項 20 に記載の方法。

【請求項 22】

前記導電性経路が約 5 から 10 マイクロアンペアの電流を流すことを特徴とする請求項 21 に記載の方法。

【請求項 23】

前記第 2 電圧が前記第 1 エンハンスメント型トランジスタの前記ゲートに供給されるときに、前記 RF スイッチを第 2 電圧供給端に第 3 エンハンスメント型トランジスタを通して接続する過程を更に含むことを特徴とする請求項 16 に記載の方法。

10

【請求項 24】

前記第 1 エンハンスメント型トランジスタ及び前記第 1 電圧供給端を經由して前記 RF スイッチに供給される電圧の上昇時間が約 49 ナノ秒であることを特徴とする請求項 15 に記載の方法。

【請求項 25】

前記第 1 エンハンスメント型トランジスタが前記デプレッション型トランジスタよりも大きな幅を有するように前記第 1 エンハンスメント型トランジスタ及び前記デプレッション型トランジスタの大きさを選定する過程を更に含む請求項 15 に記載の方法。

【請求項 26】

前記第 1 エンハンスメント型トランジスタと、前記デプレッション型トランジスタと、前記 RF スイッチとはガリウムヒ素処理技術を用いて構築される過程を更に含む請求項 15 に記載の方法。

20

【請求項 27】

前記第 1 エンハンスメント型トランジスタと、前記デプレッション型トランジスタと、前記 RF スイッチとを同一のチップ上に構築する過程を更に含む請求項 15 に記載の方法。

【請求項 28】

ラジオ周波数 (RF) スイッチを駆動するための回路であって、

第 1 供給電圧を受けるためのソースと、前記 RF スイッチに接続するドレインとを備える第 1 エンハンスメント型トランジスタと、

前記第 1 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタのゲートに接続するドレイン及びゲートとを備えるデプレッション型トランジスタと、

第 2 供給電圧を受けるためのソースと、前記デプレッション型トランジスタの前記ドレインに接続するドレインと、複数の制御信号の内の対応するひとつを受けるためのゲートとをそれぞれ備える第 1 複数エンハンスメント型トランジスタと、

前記第 2 供給電圧を受けるためのソースと、前記第 1 エンハンスメント型トランジスタの前記ドレインに接続するドレインと、前記複数の制御信号の内の対応するひとつを受けるためのゲートとをそれぞれ備える第 2 複数エンハンスメント型トランジスタとを含むことを特徴とする回路。

30

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明はラジオ周波数 (RF) スイッチに関し、特に低静止電流を表示する論理デコーダに関する。

【背景技術】

【0002】

一般的に携帯電話のようなワイヤレス装置に使用される従来の単極 4 投型 (SP4T) の高出力電界効果トランジスタ (FET) RF スイッチ 100 の回路を図 1 に示す。RF スイッチ 100 は図示するように、抵抗 110 - 113, 120 - 123, 130 - 133, 140 - 143 と、コンデンサ 160 - 164 と、n - チャネル電界効果トランジスタ 114 - 116, 124 - 126, 134 - 136, 144 - 146 とを含む。RF ソ

50

ース171 - 174はRFスイッチ100の対応する入力ポートPORT₁ - PORT₄に接続する。抵抗110 - 113及びトランジスタ114 - 116は第1スイッチエレメントを形成し、抵抗120 - 123及びトランジスタ124 - 126は第2スイッチエレメントを形成し、抵抗130 - 133及びトランジスタ134 - 136は第3スイッチエレメントを形成し、抵抗140 - 143及びトランジスタ144 - 146は第4スイッチエレメントを形成する。

【0003】

図1に示すように、RFスイッチ100の各極に対して一般的に1本の制御ラインが必要である。従って、SP4T RFスイッチ100は、4本の対応する制御ラインにより制御電圧 $V_{c1} - V_{c4}$ を受ける。通常の動作時には、スイッチエレメント191 - 194の1つ(又は0)が使用可能である。スイッチエレメント191 - 194の1つを使用可能にするために、対応するDC制御電圧 $V_{c1} - V_{c4}$ を印加して、スイッチトランジスタ114 - 116, 124 - 126, 134 - 136, 144 - 146の関連した組のスイッチを入れる。例えば、スイッチエレメント191はDC制御電圧 V_{c1} の印加によって使用可能となる。活性化制御電圧 V_{c1} は抵抗110 - 113を通過してトランジスタ114 - 116のスイッチを入れることにより、RFソース171からのRF信号を入力抵抗151、入力コンデンサ161、トランジスタ114 - 116を通過させてアンテナ、出力コンデンサ160、負荷抵抗150に送ることを許可する。この例では、DC制御電圧 $V_{c2} - V_{c4}$ を印加しない場合には、スイッチエレメント191 - 194は使用不可となる。

10

20

【0004】

活性化制御電圧(例えば V_{c1})は通常システムの電圧源から供給される。例えば、活性化制御電圧 V_{c1} は通常約2.5ボルトである。制御電圧 V_{c1} が印加されたときに、小さな直流制御電流 I_{c1} は抵抗110(抵抗111 - 113)を流れる。

【0005】

要求されるスイッチ制御電圧 $V_{c1} - V_{c4}$ は関連するワイヤレス装置のベースバンドや電源制御チップから利用可能な論理電圧又は状態において一般的に互換性がない。そのため、CMOSロジックデコーダがベースバンドチップからの利用可能な論理状態及び電圧をRFスイッチ100が要求する論理状態や電圧に翻訳するために使用される。CMOSロジックデコーダは、RFスイッチ100のいずれの状態においても、直流の静電流を流さないため使用されてきた。そのため、CMOS論理デコーダはワイヤレス装置のバッテリー寿命に悪影響を与えない。性能的な理由から、CMOS論理デコーダに使用される半導体はシリコンをベースとしており、特にRFスイッチ100に使用される半導体はガリウムヒ素(GaAs)をベースとする。特に、RFスイッチはGaAs金属半導体形電界効果トランジスタ(MESFETs)又は擬似格子整合高電子移動度トランジスタ(PHEMTs)を用いて組み立てられる。これらの互換性のないものを組み合わせるため、RFスイッチ及びCMOS論理デコーダは分離されたチップ上に組み立てなければならない、その結果2チップデバイスとなる。

30

【0006】

従って、サイズ及びコストの点からRFスイッチ及び関連するデコーダロジックを単一チップ上に組み合わせることが望まれる。

40

【0007】

RFスイッチ及び関連するデコーダロジックはエンハンスメント - デプレッション型MESFET半導体(エンハンスメント - デプレッション型PHEMT半導体)を用いて単一チップ上に形成される。エンハンスメント型(通常時はオフ)トランジスタはロジックデコーダ機能を実行するために使用され、デプレッション型(通常時はオン)トランジスタはRFスイッチ機能を実行するために使用される。しかしながら、従来同一チップ上にロジックデコーダを有する3ワット高出力SP4TのRFスイッチは、従来技術のエンハンスメント - デプレッション型のロジックを使用した場合に300 - 1000マイクロアンペアの直流の静電流(I_{DD})が流れる。この従来RFスイッチは約1.27マイクロ秒と

50

スイッチング速度が比較的遅い。このようなRFスイッチ及び関連するオンチップのデコーダロジックについてより詳細に以下に記載する。

【0008】

図2はエンハンスメント-デプレション型技術を用いて形成したRFスイッチ100及び従来のオンチップのデコーダロジックの回路図である。デコーダロジック200は、図に示すように接続されたインバータ201-202と、NORゲート211-214とを含む。NORゲート211-214は入力信号 V_A 及び V_B にตอบสนองしてスイッチ制御電圧 V_{C1} - V_{C4} それぞれを供給する。

【0009】

図3はデプレション型(通常オン)トランジスタ301及びエンハンスメント型(通常オフ)トランジスタ302-303が図に示すように接続された従来のNORゲート211の回路図である。この装置の中でエンハンスメント型トランジスタは点線の円で囲まれた文字Eで表し、デプレション型トランジスタは点線の円で囲まれた文字Dで表す。NORゲート212-214はNORゲート211と全く同じである。図4はNORゲート211の伝達特性を示すグラフ400である。図5は入力電圧 V_A 及び V_B とその結果起こるスイッチ制御電圧 V_{C1} を示す波形図500である。

10

【0010】

入力電圧 V_A 及び V_B の両方の論理状態がローであるとき(すなわち電圧 V_A 及び V_B が関連するエンハンスメント型トランジスタ302,303の閾値電圧(V_T)より低い)、エンハンスメント型トランジスタ302,303は両方ともスイッチが切れる。これらの状態では、デプレション型トランジスタ301は供給電圧 V_{DD} を電圧制御信号 V_{C1} として供給する。デプレション型トランジスタ301はスイッチエレメント191によって与えられる負荷に応じて電流(I_S)を供給する。デプレション型トランジスタ301は十分なスイッチ速度を有するスイッチエレメント191に要求される最大予想負荷電流を供給できるようサイズが十分に大きくなければならない。結果として、デプレション型トランジスタ301は比較的大きなトランジスタとなり、最低でも60-80マイクロアンペアの電流を供給できなければならない。(図4示す実施例では、スイッチエレメント191は、 I_{DD} 供給電圧が0アンペアに等しくなるよう、無限大のインピーダンス負荷をモデルとしている。しかし実際には、スイッチエレメント191は有限のインピーダンス負荷を有するため、供給電圧 I_{DD} は0アンペアより大きくなる。)

20

30

【0011】

入力電圧 V_A 及び V_B の一方又は両方の論理状態がハイであるとき(すなわち V_T より大きい)、関連するエンハンスメント型トランジスタ302及び303はスイッチが入る。これらの状態では、スイッチが入ったエンハンスメント型トランジスタは、スイッチ制御電圧 V_{C1} を接地電位へと引き下ろし、その結果として関連するスイッチエレメント191は利用不可となる。加えて、スイッチが入ったエンハンスメント型トランジスタは導電性の経路を V_{DD} 供給電圧端と接地端の間に形成する。デプレション型トランジスタ301は比較的サイズが大きい(約60-80マイクロアンペアの電流を供給する)、全 I_{DD} 供給電流は、これらの状態では、約300マイクロアンペアから1ミリアンペアといった比較的大きな値(I_{S1})となる。この電流(I_{S1})は常に制御電圧 V_{C1} の論理状態がローのときにの V_{DD} の供給により引き起こされる。

40

【0012】

図5に示すように(ここでは、 V_{DD} 供給電圧は2.5ボルトである)、大きなデプレション型トランジスタ301は、約1.27マイクロ秒と長い立ち上がり時間を要する。大きなデプレション型トランジスタ301はまた、約100ナノ秒の V_{C1} 制御電圧の立ち下がり時間を有する。

【0013】

直流の静電流が低減され、またスイッチング速度が改善されたオンチップのロジックデコーダを備えたRFスイッチが望まれる。

【発明の開示】

50

【課題を解決するための手段】

【0014】

従って、本発明は約5から10マイクロアンペアの直流の静電流と約50ナノ秒スイッチング速度とを有するオンチップのデコーダロジックを備えたRFスイッチを提供する。デコーダロジックは1個のデプレション型トランジスタ及び複数個のエンハンスメント型トランジスタを備えた出力ドライバ構造（例えばNORゲート）を含む。

【0015】

実施形態では、デコーダロジックはデプレション型トランジスタと、第1エンハンスメント型トランジスタと、第2エンハンスメント型トランジスタとを含む。デプレション型トランジスタ及び第1エンハンスメント型トランジスタのソースは V_{DD} 電圧供給端に接続する。デプレション型トランジスタのドレイン及びゲートは第1エンハンスメント型トランジスタのゲートに接続する。第2エンハンスメント型トランジスタはデプレション型トランジスタの接地及びドレインの両方に接続する。

10

【0016】

活性状態では、第2エンハンスメント型トランジスタはオフとなり、そしてデプレション型トランジスタは論理ハイ電圧を第1エンハンスメント型トランジスタに供給する。その結果、第1エンハンスメント型トランジスタはオンとなり、RFスイッチと V_{DD} 電圧供給端とが接続する。デプレション型トランジスタは第1エンハンスメント型トランジスタをオンに切り替えさえすればよいため、デプレション型トランジスタは比較的小さくすることができ有利である。

20

【0017】

不活性状態では、第2エンハンスメント型トランジスタはオンとなり、そして第1エンハンスメント型トランジスタのゲートが接地端と接続する。その結果、第1エンハンスメント型トランジスタはオフとなり、RFスイッチは V_{DD} 電圧供給端から分断される。更に、オンとなった第2エンハンスメント型トランジスタは、（デプレション型トランジスタに沿って） V_{DD} 電圧供給端と接地の間に電流経路を形成する。しかし、デプレション型トランジスタのサイズが小さいため、この経路に沿って流れる電流は従来のデコーダロジックに対して非常に小さくなる。

【発明を実施するための最良の形態】

【0018】

図6は本発明の実施形態に係るRFスイッチ100及びオンチップのデコーダロジック600である。デコーダロジック600はNORゲート601-604と、インバータ605-606とを含み、図に示すように連結される2-4デコーダである。デコーダロジック600はRFスイッチ100と同一のチップ上に形成され、エンハンスメント-デプレション型MESFET半導体技術（エンハンスメント-デプレション型PHEMT半導体技術）を用いる。記載した実施形態では、デコーダロジック及びRFスイッチ100はGaAs処理技術を用いて形成される。NORゲート601は入力信号 V_A 及び V_B にตอบสนองしてスイッチ制御電圧 V_{C1} を供給する。NORゲート602は入力信号 V_A 及び入力信号 V_B の逆信号（インバータ606によって供給される）にตอบสนองしてスイッチ制御電圧 V_{C2} を供給する。NORゲート603は入力信号 V_A の逆信号（インバータ605によって供給される）及び入力信号 V_B にตอบสนองしてスイッチ制御電圧 V_{C3} を供給する。NORゲート604は入力信号 V_A の逆信号及び入力信号 V_B の逆信号にตอบสนองしてスイッチ制御電圧 V_{C4} を供給する。デコーダロジック600（図6）とデコーダロジック200（図2）の違いは、より詳細については下記に記載するが、NORゲート601-604の構造にある。

30

40

【0019】

図7は本発明の実施形態に係る2入力NORゲート601の回路図である。本実施形態では、NORゲート602, 603, 604はNORゲート601と同一のものである。

【0020】

NORゲート601はデプレション型トランジスタ（通常オン）701とエンハンスメ

50

ント型トランジスタ702 - 703, 711 - 713とを含む。デプレション型トランジスタ701及びエンハンスメント型トランジスタ711のソース部は V_{DD} 供給電圧端に接続する。デプレション型トランジスタ701のドレインはデプレション型トランジスタ701のゲートと、エンハンスメント型トランジスタ702, 703のドレインと、エンハンスメント型トランジスタ711のゲートとに接続する。エンハンスメント型トランジスタ711のドレインはスイッチエレメント191(すなわち V_{C1} 制御電圧端)と、エンハンスメント型トランジスタ712, 713のドレインとに接続する。エンハンスメント型トランジスタ702 - 703, 712 - 713のソースは接地端に接続する。エンハンスメント型トランジスタ702, 713のゲートは入力電圧 V_A を受けるために連結され、エンハンスメント型トランジスタ703, 712のゲートは入力電圧 V_B を受けるために連結される。

10

【0021】

入力電圧 V_A 及び V_B の両方が論理ロー状態のとき(すなわち電圧 V_A 及び V_B が関連するエンハンスメント型トランジスタ702 - 703, 712 - 713の閾値電圧(V_T)よりも低い場合)、エンハンスメント型トランジスタ702 - 703, 712 - 713は全てオフである。これらの状態の下で、デプレション型トランジスタ701はオンであり、 V_{DD} 供給電圧をエンハンスメント型トランジスタ711のゲートに供給する。その結果、エンハンスメント型トランジスタ711はオンになり、トランジスタ711の閾値電圧 V_{TH} を引いた後の V_{DD} 供給電圧を制御電圧 V_{C1} としてRFスイッチ100の関連するスイッチエレメント191に供給する。

20

【0022】

デプレション型トランジスタ701は単一ゲート又は複数ゲートデプレション型トランジスタが設置される。デプレション型トランジスタ701によって供給される電流は、インピーダンス負荷が高いために、比較的小さい。記載した実施形態では、デプレション型トランジスタ701は、エンハンスメント型トランジスタ711をオンにするために約5から10マイクロアンペアの電流を供給することだけが要求される。従って、デプレション型トランジスタ701は比較的小さなトランジスタにすることができる。実施形態では、デプレション型トランジスタ701は2ミクロン幅 \times 80のゲートトランジスタである。

30

【0023】

エンハンスメント型トランジスタ711がオンの時には、スイッチエレメント191に与えられる負荷に応じて電流が供給される。従って、エンハンスメント型トランジスタ711はスイッチエレメント191に要求されると予想される最大の負荷電流を供給するのに十分な程に大きくなる。結果として、エンハンスメント型トランジスタ711は比較的大きなトランジスタになる。実施形態では、エンハンスメント型トランジスタ711は10ミクロン幅を有する。

40

【0024】

入力電圧 V_A 、 V_B の一方又は両方が論理ハイ(すなわち V_T より大きい)の時、エンハンスメント型トランジスタ702 - 703の1つ又は両方はオンであり、そしてエンハンスメント型トランジスタ712 - 713の1つ又は両方はオンである。この状態の下では、オンになったエンハンスメント型トランジスタ712 - 713は、スイッチ制御電圧 V_{C1} を接地電位に引き下げ、RFスイッチ100のスイッチエレメント191の機能を無効にする。

【0025】

更に、オンになったエンハンスメント型トランジスタ702 - 703は接地電圧とエンハンスメント型トランジスタ711のゲートの間に導電性経路を形成する。その結果、エンハンスメント型トランジスタ711はオフになる。続いて、スイッチ191の機能が無効になったとき、 V_{DD} 供給端からスイッチエレメント191へとエンハンスメント型トランジスタ711を通過して流れる静直流電流がなくなる。

【0026】

50

オン状態のデプレッション型トランジスタ701に沿ったオン状態のエンハンスメント型トランジスタ702-703は V_{DD} 供給端と接地端の間に導電性経路を形成する。しかし、デプレッション型トランジスタ701のサイズが比較的小さいため、この状態の下では I_{DD} 供給電流は約5-10マイクロアンペアと比較的小さい値(I_{S2})である。この電流(I_{S2})は制御電圧 V_{C1} が論理ローの時に V_{DD} 供給端から流れ続けるが、この電流(I_{S2})は従来技術の電流 I_{S1} よりも明らかに小さい。特に、本発明での電流 I_{S2} は従来技術の電流 I_{S1} より20から50%削減されている。

【0027】

図8はNORゲート601の伝達特性を示すグラフ800である。グラフ800は従来技術のNORゲート211に関する電流 I_{S1} と、本発明のNORゲート601に関する電流 I_{S2} の両方を示す。(図8に示す例では、スイッチエレメント191は無限大のインピーダンス負荷をモデルとしており、この条件下では I_{DD} 供給電流はほぼ0アンペアとなる。しかし、スイッチエレメント191は有限のインピーダンス負荷であり、 I_{DD} 供給電流は0アンペアより大きくなる。)

10

【0028】

図9は入力電圧 V_A , V_B と、その結果のNORゲート601のスイッチ制御電圧 V_{C1} とを示す波形図900である。波形図900では、 V_{DD} 供給電圧は2.5ボルトであり、入力電圧 V_A , V_B は1.75ボルトの高電圧と0.75ボルトの低電圧の間で変化する。これらの電圧は本システムのノイズマージンを図示するために使用しており、ここでは1.75ボルトから V_{DD} の範囲の電位は論理ハイ電圧であり、0ボルトから0.75ボルトの範囲の電位は論理ロー電圧である。入力電圧 V_A , V_B の両方が論理ロー状態になるとき、制御電圧 V_{C1} は49ナノ秒の上昇時間を伴い約2.3ボルトの高電位へと変化する。制御電圧 V_{C1} は V_{DD} 供給電圧からエンハンスメント型トランジスタ711の閾値電圧 V_{TH} を差し引いた値に等しい高電圧である。入力電圧 V_A , V_B の1つ又は両方が論理ロー状態になるとき、制御電圧 V_{C1} は56ナノ秒の下降時間を伴い接地電位へと変化する。

20

【0029】

従って、NORゲート601は従来技術のNORゲート211の上昇時間(すなわち1.27マイクロ秒)よりも明らかに速い上昇時間を有する制御電圧 V_{C1} を供給する。特にNORゲート601は従来技術のNORゲート211の上昇時間よりも95%少ない上昇時間を有する制御電圧 V_{C1} を供給する。

30

【0030】

同様に、NORゲート601は従来技術のNORゲート211の下降時間(すなわち100ナノ秒)よりも明らかに速い下降時間を有する制御電圧 V_{C1} を供給する。特にNORゲート601は従来技術のNORゲート211の下降時間よりも40から50%少ない下降時間を有する制御電圧 V_{C1} を供給する。

【0031】

図10は、RFスイッチ100とデコーダロジック600とを含む半導体チップ900のレイアウト図である。入力電圧 V_A , V_B はチップ900上のモードセレクトパッドMSと、バンドセレクトパッドBSとにそれぞれに供給される。NORゲート601-604及びインバータ605, 606は上記した方法により入力電圧 V_A , V_B に反応して V_{C1} - V_{C4} 制御電圧を供給する。入力ポートPORT₁-PORT₄をそれぞれ、GSM RX(受信GSM)、GSM TX(送信GSM)、DCS RX(受信DCS)、DCS TX(送信DCS)とする。RFスイッチ100のアンテナをANTとする。

40

【0032】

以下の表1は、入力電圧 V_A , V_B に応答したRFスイッチ100の4つのとり得る状態を示す。この例では、論理「1」の値は V_{DD} 供給電圧が0.75ボルトより大きく、論理「0」の値は V_{DD} 供給電圧が0.75ボルトより小さいことを表す。

【表 1】

表 1

| V _A (MS) | V _B (BS) | GSM RX | DCS RX | GSM TX | DCS TX |
|---------------------|---------------------|--------|--------|--------|--------|
| 0 | 0 | ON | OFF | OFF | OFF |
| 0 | 1 | OFF | ON | OFF | OFF |
| 1 | 0 | OFF | OFF | ON | OFF |
| 1 | 1 | OFF | OFF | OFF | ON |

10

【0033】

図11, 12, 13, 14はGSM RX, DCS RX, GSM TX, DCS TXのそれぞれに供給される制御信号V_{C1}, V_{C2}, V_{C3}, V_{C4}の波形図である。

【0034】

図15は、本発明のGSM TX及びDCS TXモードでの様々な周波数における挿入損失及び反射減衰量を示すグラフ1500である。図15に示す挿入損失及び反射減衰量は、従来技術と比べて性能における低下は見られない。

20

【0035】

図16は、本発明のGSM RX及びDCS RXモードでの様々な周波数における挿入損失及び反射減衰量を示すグラフ1600である。図16に示す挿入損失及び反射減衰量は、従来技術と比べて性能における低下は見られない。

【0036】

図17は、本発明のGSM TX及びDCS TXモードでの様々な周波数における受信に対する送信の分離性を示すグラフ1700である。グラフ1700中の4本の曲線は、送信経路(GSM TX及びDCS TX)が使用可能な状態の時の受信経路(GSM RX及びDCS RX)へのリークを示す(すなわち、DCS TXが使用可能な状態の時のDCS RXへのリークと、GSM TXが使用可能な状態の時のDCS RXへのリークと、DCS TXが使用可能な状態の時のGSM RXへのリークと、GSM TXが使用可能な状態の時のGSM RXへのリークとである)。本発明での受信に対する送信の分離性は従来技術と比べて性能における低下は見られない。

30

【0037】

図18は、本発明のGSM TX及びDCS TXモードでの様々な周波数における送信に対する送信の独立性を示すグラフ1800である。グラフ1800中の2本の曲線は、他の送信経路が使用可能な状態の時の送信経路へのリークを示す(すなわち、GSM TXが使用可能な状態の時のDCS TXへのリークと、DCS TXが使用可能な状態の時のGSM TXへのリークとである)。本発明での送信に対する送信の独立性は従来技術と比べて性能における低下は見られない。

40

【0038】

図19は、本発明のGSM RX及びDCS RXモードでの様々な周波数における受信に対する受信の独立性を示すグラフ1900である。グラフ1900中の2本の曲線は、他の送信経路が使用可能な状態の時の送信経路へのリークを示す(すなわち、GSM RXが使用可能な状態の時のDCS RXへのリークと、DCS RXが使用可能な状態の時のGSM RXへのリークとである)。本発明での受信に対する受信の独立性は従来技術と比べて性能における低下は見られない。

【0039】

図20, 21, 22, 23は本発明に係り、836.5MHz(+25)、897.5MHz(+25)、1747.5MHz(+25)、1880MHz(+25)

50

の稼働条件においての第2調波(H2)と、第3調波(H3)と、挿入損失とを示すグラフ2000, 2100, 2200, 2300である。本発明での第2調波及び第3調波は従来技術と比べて性能における低下は見られない。

【0040】

図24, 25, 26, 27は本発明に係り、836.5MHz(+25)、897.5MHz(+25)、1747.5MHz(+25)、1880MHz(+25)の稼働条件においてのデコーダ供給電流を示すグラフ2400, 2500, 2600, 2700である。本発明でのデコーダ供給電圧は従来技術と比べて性能における低下は見られない。

【0041】

本発明はSP4TRFスイッチに関して記載しているが、本発明のデコーダロジックは他の型のRFスイッチを制御するために修正することができる。例えば、デコーダロジック600は単極3投(SP3T)RFスイッチ又は単極6投(SP6T)RFスイッチの制御をするために修正することができる。

【0042】

図28はSP3TRFスイッチ2850を制御するために使用される修正されたデコーダロジック2800の回路図である。修正されたデコーダロジック2800(図28)はデコーダロジック600(図6)と同様である。更に、SP3TRFスイッチ2850(図28)はSP4TRFスイッチ100(図6)と同様である。そのため、図6及び図28における同様の要素は同様の関連する番号が付けられている。

【0043】

図29はSP6TRFスイッチ2950を制御するために使用される修正されたデコーダロジック2900の回路図である。修正されたデコーダロジック2900はNORゲート2901-2906と、インバータ2911-2913とを含み、図のように接続される。NORゲート2901-2902それぞれはNORゲート601(図7)と同様の構造である。以下詳細について記述するように、3入力NORゲート2903-2906は、NORゲート2901-2902と同様の論理構造を有する。修正されたデコーダロジック2900は3つの入力信号 V_A , V_B , V_C にตอบสนองして制御電圧 V_{C1} - V_{C7} を供給する。特に、修正されたデコーダロジック2900は以下の表2に示すように制御電圧 V_{C1} - V_{C7} を供給する。7個の独立したスイッチエレメント191-197は制御電圧 V_{C1} - V_{C7} を受け取るためにそれぞれ図に示すように連結される。各スイッチエレメント191-196は、対応するRFソース2921-2926のひとつと対応するポート $PORT_1$ - $PORT_6$ で接続する。スイッチエレメント197はスイッチエレメント192及び193の両方に連結される。スイッチエレメント197はスイッチエレメント193-196の1つが使用可能なときにオンとなり、使用可能なスイッチエレメントをアンテナに接続する。実施形態では、受信モードの間スイッチエレメント193-196は使用可能であり、送信モードの間スイッチエレメント191及び192は使用可能である。

10

20

30

【表 2】

表 2

| V_A | V_B | V_C | V_{C1} | V_{C2} | V_{C3} | V_{C4} | V_{C5} | V_{C6} | V_{C7} |
|-------|-------|-------|----------|----------|----------|----------|----------|----------|----------|
| 0 | 1 | X | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | X | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 |

10

【0044】

図30は本発明の実施形態に係る3入力NORゲート2905の回路図である。NORゲート2903, 2904, 2906は、NORゲート2905と同様の構造である。3入力NORゲート2905(図30)は2入力NORゲート601(図7)と同様であるため、図30及び7の同様の要素は同様の関連する番号を付す。従って、3入力NORゲート2905は図7に関して上記したデプレッション型トランジスタ701及びエンハンスメント型トランジスタ702-703, 711-713を含む。更に、3入力NORゲート2905はエンハンスメント型トランジスタ3001, 3002を含む。

20

【0045】

エンハンスメント型トランジスタ3001は接地されるソースと、デプレッション型トランジスタ701のドレインに接続するドレインと、入力信号 V_C を受けるために接続するゲートとを有する。従って、エンハンスメント型トランジスタ3001はエンハンスメント型トランジスタ702, 703と平行に接続される。

【0046】

エンハンスメント型トランジスタ3002は接地されるソースと、エンハンスメント型トランジスタ711のドレインに接続するドレインと、入力信号 V_C を受けるために接続するゲートとを有する。従って、エンハンスメント型トランジスタ3002はエンハンスメント型トランジスタ712, 713と平行に接続される。

30

【0047】

3入力NORゲート2905は、3入力の論理NOR機能を実行する場合を除いて、2入力NORゲート601と同様の方法で動作する。

【0048】

図30は本発明の2入力NORゲート構造をN入力NORゲート構造に拡張する方法を示しているが、本発明の2入力NORゲートを本発明の他の実施形態に係る外部バッファ構造を実装して単純化することもできる。

40

【0049】

図31は本発明の他の実施形態に係る外部バッファ3100の回路図である。外部バッファ3100は入力電圧 V_{IN} にตอบสนองして制御電圧信号 V_{C1} を供給する。外部バッファ3100(図31)は2入力NORゲート601(図7)と同様であり、図31及び図7と同様の要素は同様の関連する番号を付す。従って、外部バッファ3100は図7に関連して上記したデプレッション型トランジスタ701と、エンハンスメント型トランジスタ702, 711, 713とを含む。

【0050】

従って、入力信号 V_{IN} が論理ロー状態のとき、エンハンスメント型トランジスタ70

50

2及び713はオフであり、デプレッション型トランジスタ701は論理ハイ電圧をエンハンスメント型トランジスタ711のゲートに供給する。結果として、エンハンスメント型トランジスタ711はオンになり、 V_{C1} 制御電圧は V_{DD} 供給電圧まで引き上げられる。

【0051】

入力信号 V_{IN} が論理ハイ状態であるとき、エンハンスメント型トランジスタ702及び713はオンになり、 V_{C1} 制御電圧及びエンハンスメント型トランジスタ711のゲートは接地電位まで引き下げられる。この状態の下では、エンハンスメント型トランジスタ711はオフであり、最小の電流がデプレッション型トランジスタ701及び702を通過して流れ、電流消費量は低くなる。外部バッファ3100は上記した方法により反転機能を実行する。

10

【0052】

いくつかの実施形態に関連して発明を記載したが、本発明は開示した実施形態に限定されるものではなく、当業者によって明らかなようにさまざまな改良が可能である。従って、発明は請求の範囲によってのみ限定される。

【図面の簡単な説明】

【0053】

【図1】従来の単極4投型(SP4T)の高出力電界効果トランジスタ(FET)RFスイッチを示す回路図である。

【図2】従来のRFスイッチとエンハンスメント及びデプレッション型トランジスタを組み合わせたオンチップのデコーダロジックを示す回路図である。

20

【図3】図2のオンチップのデコーダロジックに使用される従来のNORゲートの回路図である。

【図4】図3のNORゲートの伝達特性を示すグラフである。

【図5】図3のNORゲートに供給された入力電圧 V_A 及び V_B と、その結果図3のNORゲートによって供給されるスイッチ制御電圧 V_{C1} を示す波形図である。

【図6】本発明の実施形態に係るRFスイッチ及びオンチップのデコーダロジックである。

【図7】本発明の実施形態に係る2入力NORゲートの回路図である。

【図8】本発明の実施形態に係る図7のNORゲートの伝達特性を示すグラフである。

30

【図9】本発明の実施形態に係る図7のNORゲートの入力電圧 V_A 、 V_B と、その結果のNORゲート601のスイッチ制御電圧 V_{C1} とを示す波形図900である。

【図10】本発明の実施形態に係る図6のRFスイッチとデコーダロジックとを含む半導体チップ900のレイアウト図である。

【図11】図6のデコーダロジックによって供給される制御信号 V_{C1} 、 V_{C2} 、 V_{C3} 、 V_{C4} の波形図である。

【図12】図6のデコーダロジックによって供給される制御信号 V_{C1} 、 V_{C2} 、 V_{C3} 、 V_{C4} の波形図である。

【図13】図6のデコーダロジックによって供給される制御信号 V_{C1} 、 V_{C2} 、 V_{C3} 、 V_{C4} の波形図である。

40

【図14】図6のデコーダロジックによって供給される制御信号 V_{C1} 、 V_{C2} 、 V_{C3} 、 V_{C4} の波形図である。

【図15】図6のデコーダロジックの送信モードに対する様々な周波数での挿入損失及び反射減衰量を示すグラフ1500である。

【図16】図6のデコーダロジックの受信モードに対する様々な周波数での挿入損失及び反射減衰量を示すグラフ1500である。

【図17】図6のデコーダロジックの送信モードに対する様々な周波数での受信に対する送信の独立性を示すグラフである。

【図18】図6のデコーダロジックの送信モードに対する様々な周波数での送信に対する送信の独立性を示すグラフである。

50

【図19】図6のデコーダロジックの受信モードに対する様々な周波数での受信に対する受信の独立性を示すグラフである。

【図20】本発明の実施形態に係る836.5MHz(+25)の稼働条件における第2調波(H2)と、第3調波(H3)と、挿入損失とを示すグラフである。

【図21】本発明の実施形態に係る897.5MHz(+25)の稼働条件における第2調波(H2)と、第3調波(H3)と、挿入損失とを示すグラフである。

【図22】本発明の実施形態に係る1747.5MHz(+25)の稼働条件における第2調波(H2)と、第3調波(H3)と、挿入損失とを示すグラフである。

【図23】本発明の実施形態に係る1880MHz(+25)の稼働条件における第2調波(H2)と、第3調波(H3)と、挿入損失とを示すグラフである。

【図24】本発明の実施形態に係る836.5MHz(+25)の稼働条件におけるデコーダ供給電流を示すグラフである。

【図25】本発明の実施形態に係る897.5MHz(+25)の稼働条件におけるデコーダ供給電流を示すグラフである。

【図26】本発明の実施形態に係る1747.5MHz(+25)の稼働条件におけるデコーダ供給電流を示すグラフである。

【図27】本発明の実施形態に係る1880MHz(+25)の稼働条件におけるデコーダ供給電流を示すグラフである。

【図28】本発明の他の実施形態に係るSP3TRFスイッチを制御するために使用される修正されたデコーダロジックの回路図である。

【図29】本発明の他の実施形態に係るSP6TRFスイッチを制御するために使用される修正されたデコーダロジックの回路図である。

【図30】本発明の実施形態に係る3入力NORゲートの回路図である。

【図31】本発明の他の実施形態に係る外部バッファの回路図である。

【符号の説明】

【0054】

100 RFスイッチ

110, 120, 130, 140 抵抗

111 抵抗

114, 124, 134, 144 トランジスタ

150 負荷抵抗

151 入力抵抗

160 出力コンデンサ

161, 162, 163, 164 入力コンデンサ

171, 172, 173, 174 RFソース

191, 192, 193, 194 スイッチエレメント

200, 600 デコーダロジック

201, 202, 605, 606 インバータ

211, 212, 213, 214, 601, 602, 603, 604 NORゲート

301, 701 デプレッション型トランジスタ

302, 303, 701, 702, 703, 711, 712, 713 エンハンスメント型トランジスタ

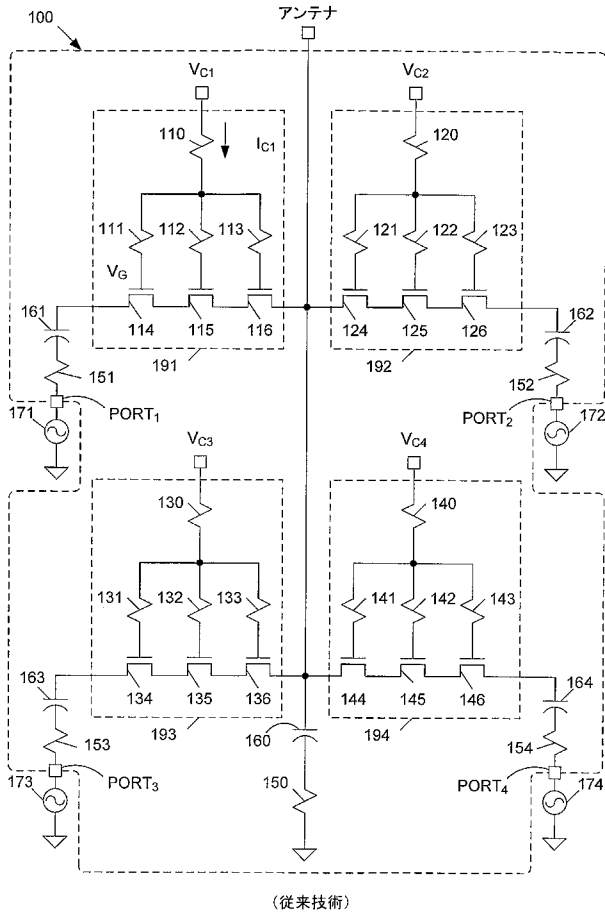
10

20

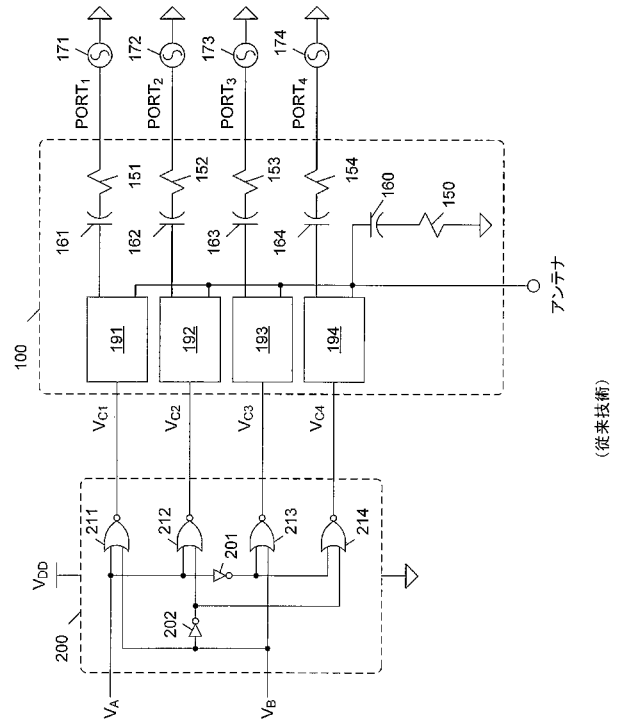
30

40

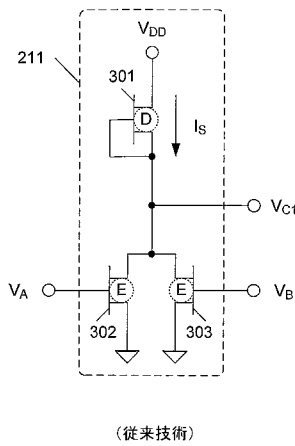
【図 1】



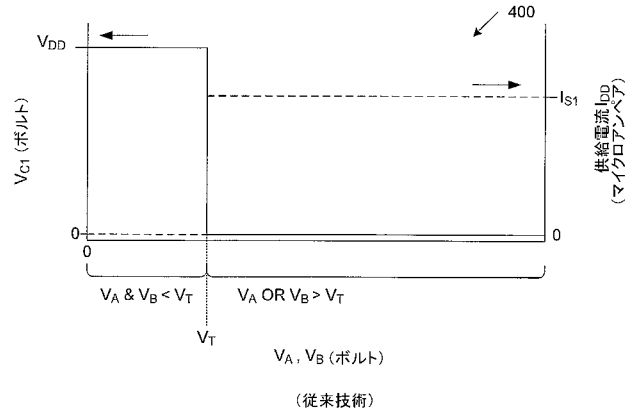
【図 2】



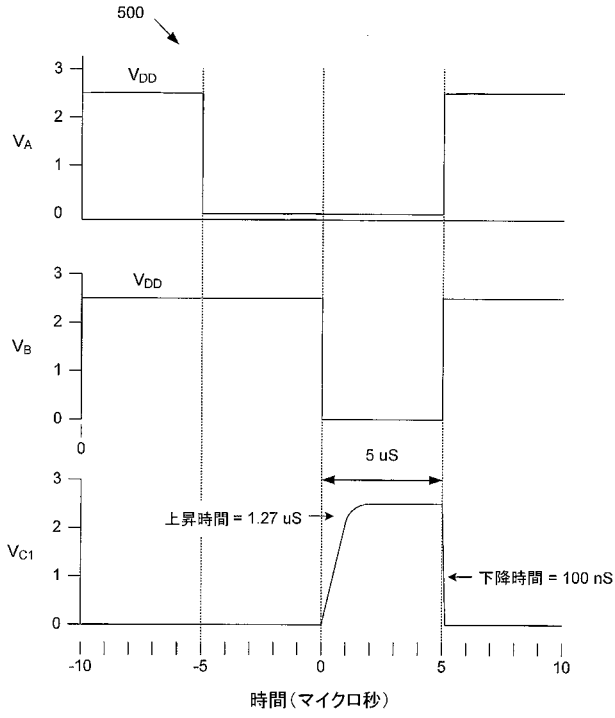
【図 3】



【図 4】

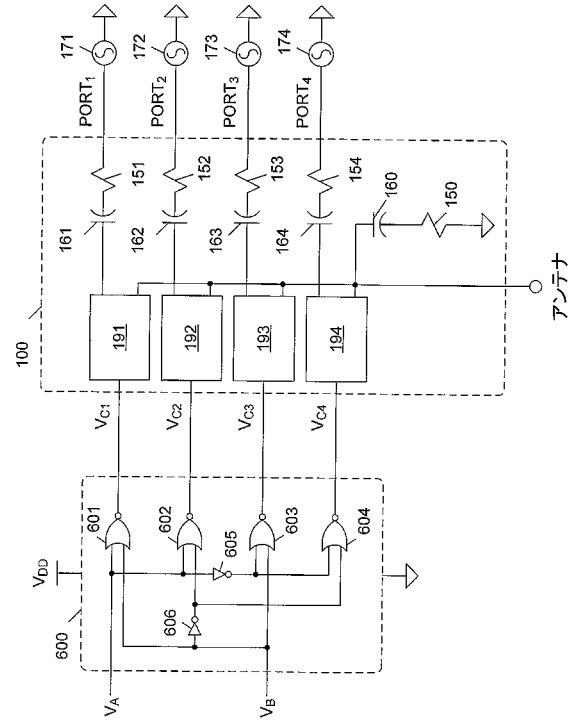


【図5】

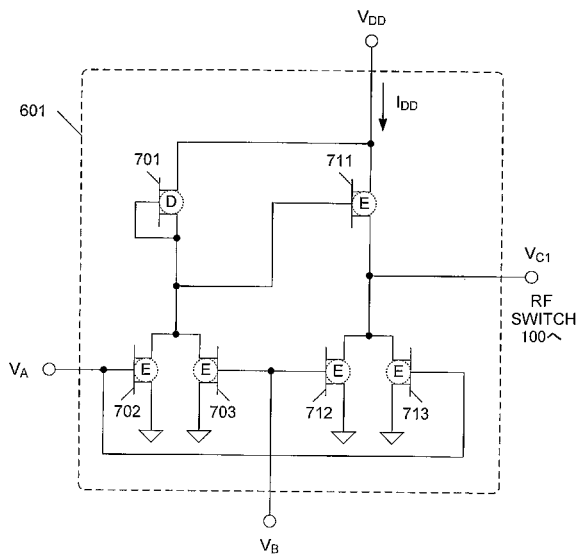


(従来技術)

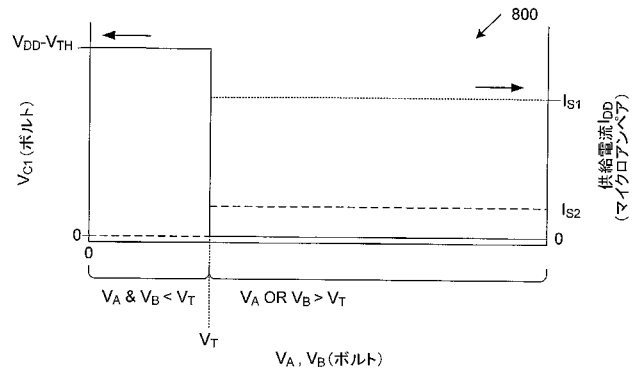
【図6】



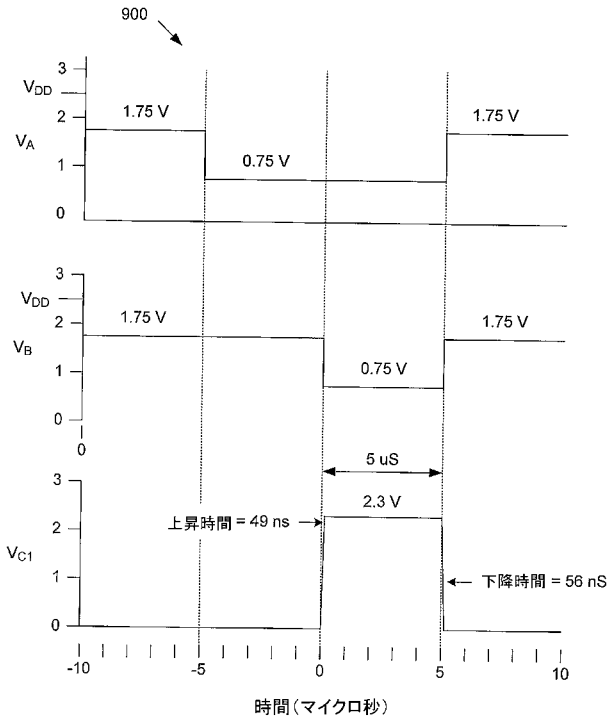
【図7】



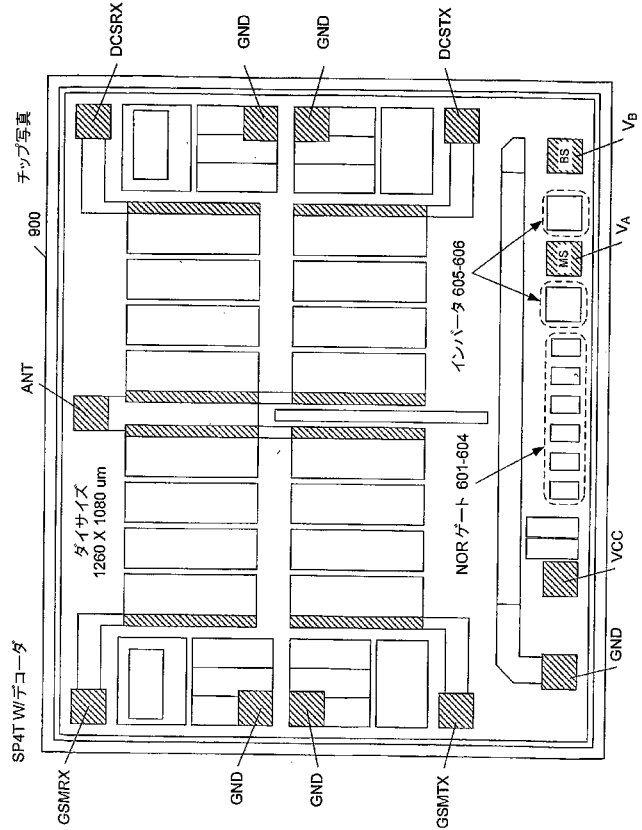
【図8】



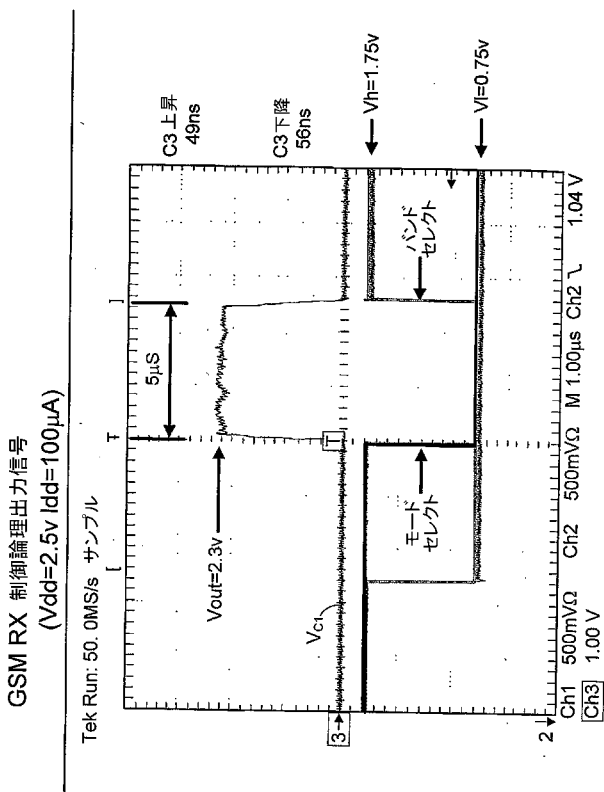
【 図 9 】



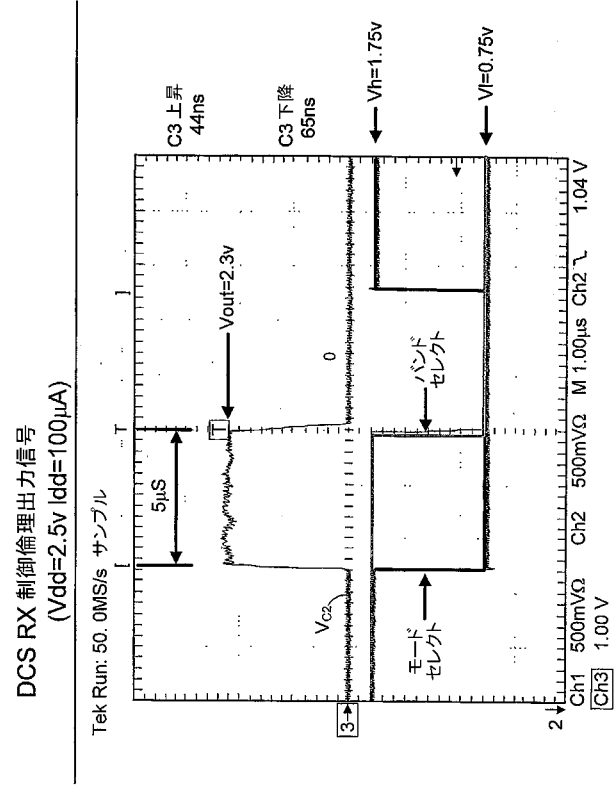
【 図 10 】



【 図 11 】

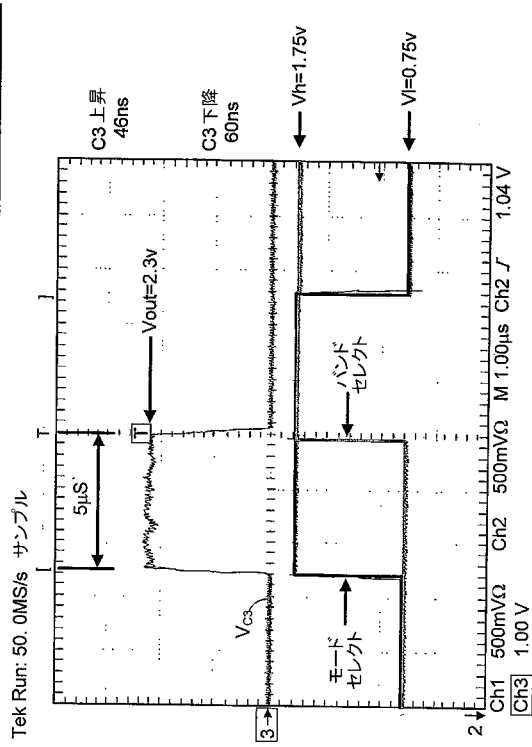


【 図 12 】



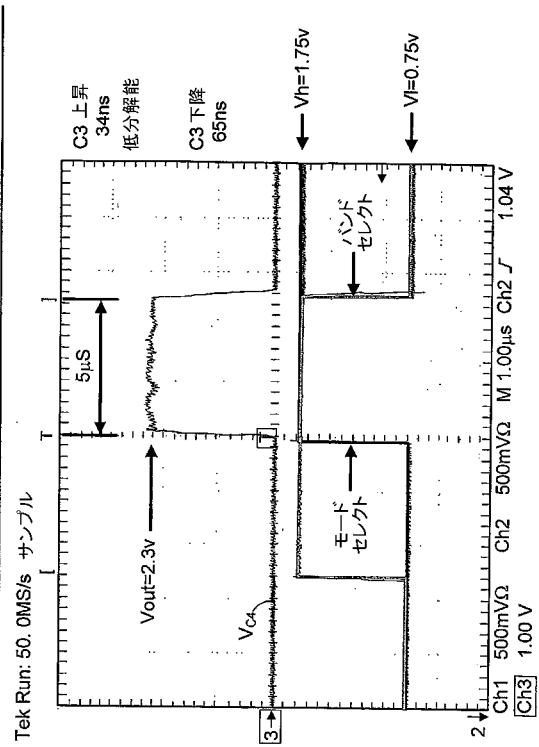
【 図 1 3 】

GSM TX 制御論理出力信号
(V_{dd}=2.5v I_{dd}=100μA)



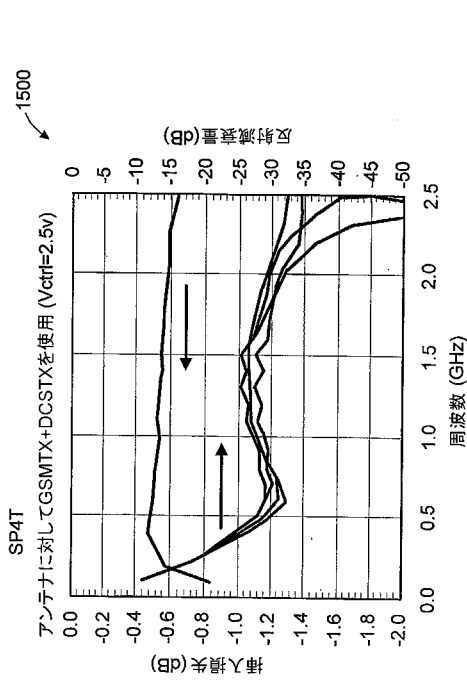
【 図 1 4 】

DCS TX 制御論理出力信号
(V_{dd}=2.5v I_{dd}=100μA)



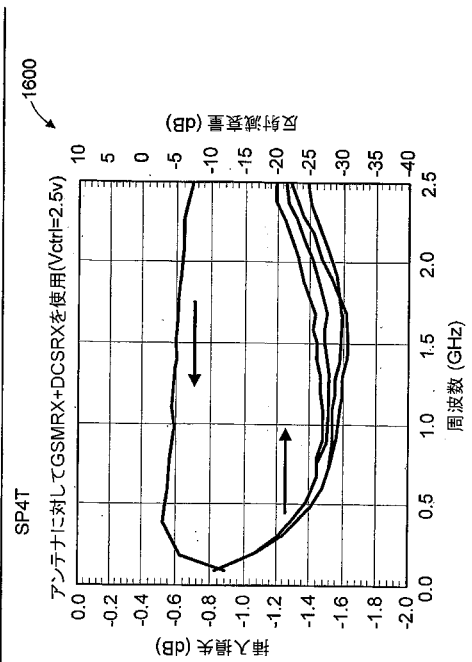
【 図 1 5 】

TX-ANT (+25°C) アンテナ

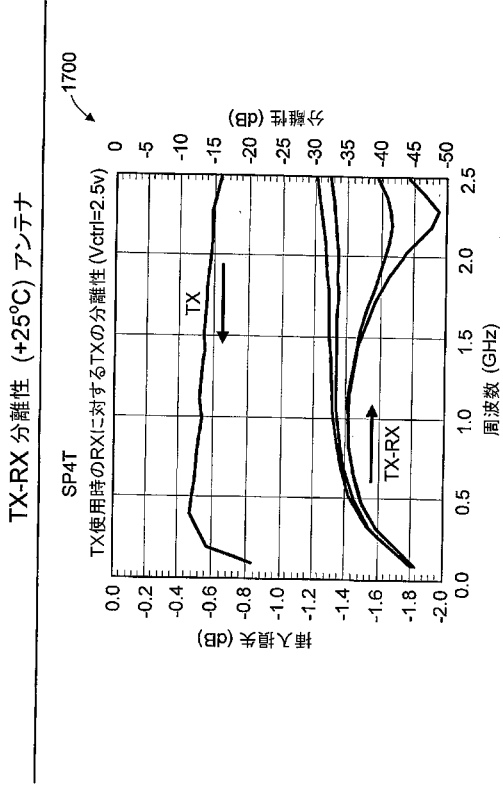


【 図 1 6 】

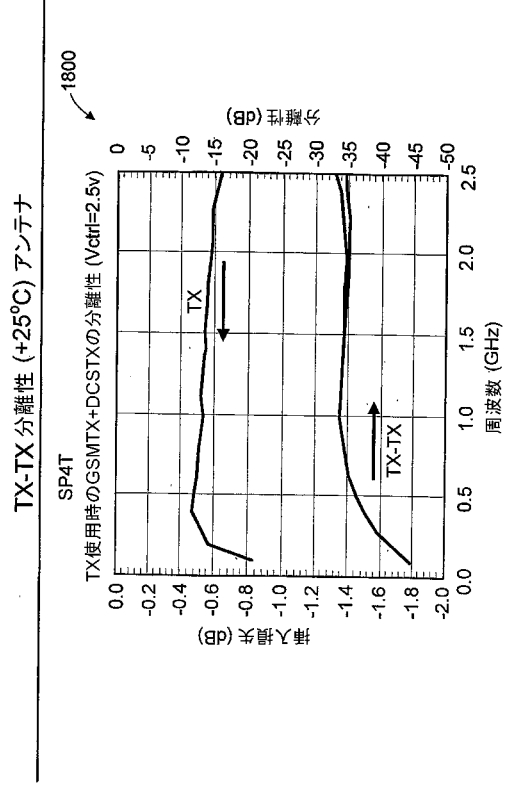
RX-ANT (+25°C) アンテナ



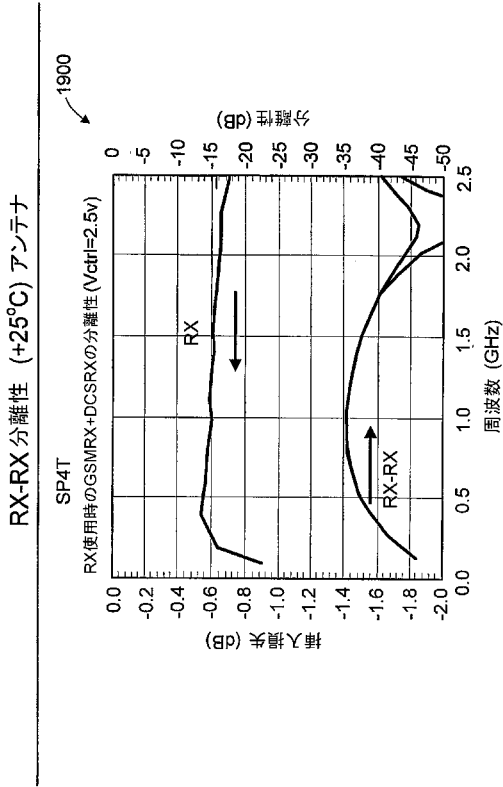
【 図 1 7 】



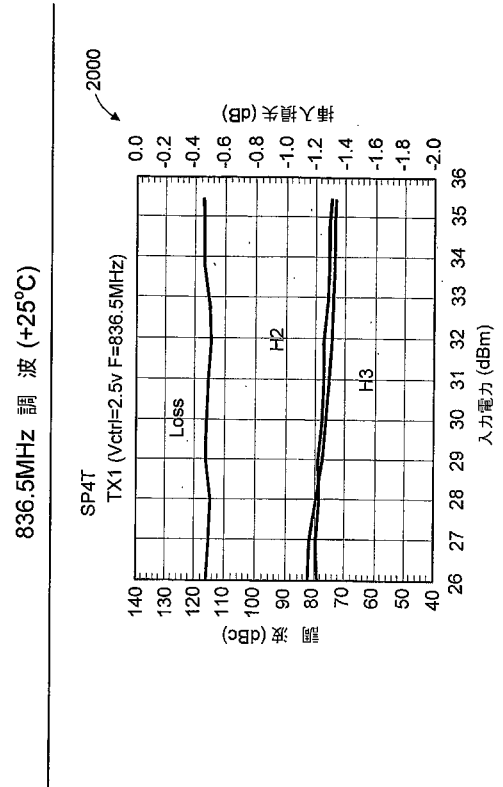
【 図 1 8 】



【 図 1 9 】

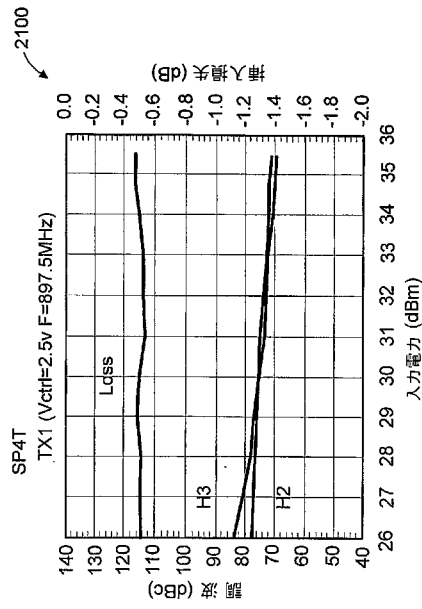


【 図 2 0 】



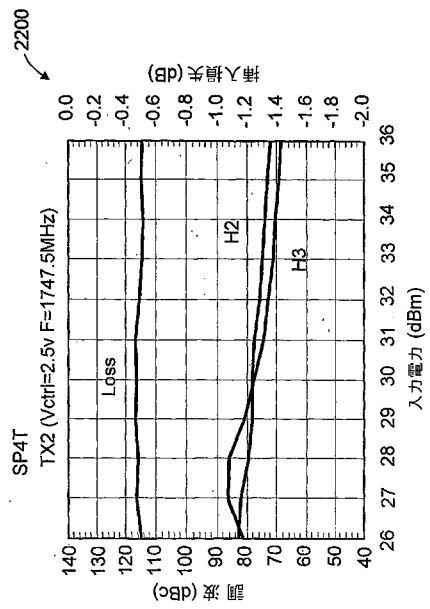
【 図 2 1 】

897.5MHz 調波 (+25°C)



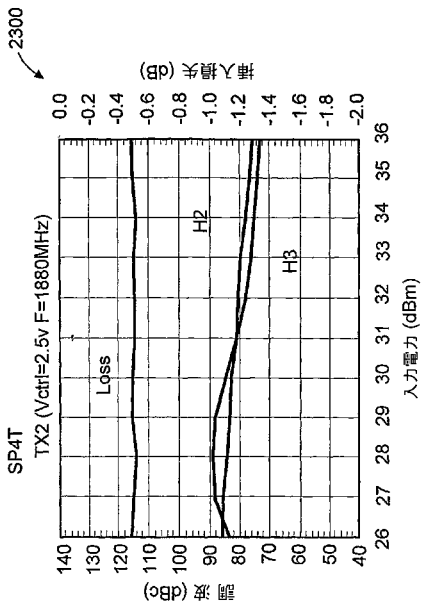
【 図 2 2 】

1747.5MHz 調波 (+25°C)



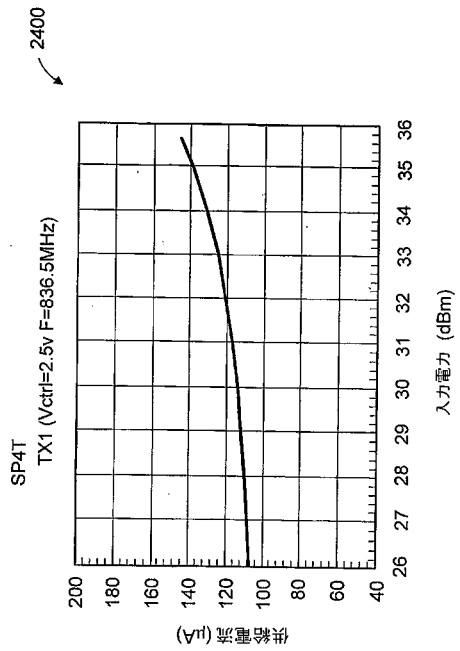
【 図 2 3 】

1880MHz 調波 (+25°C)

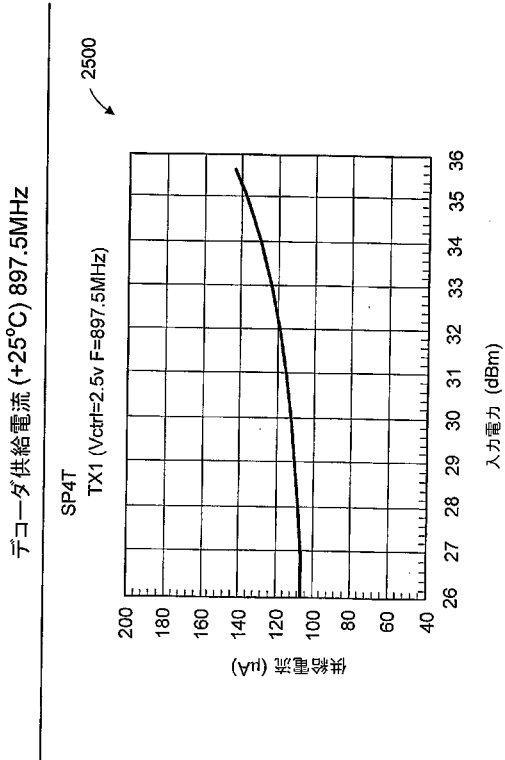


【 図 2 4 】

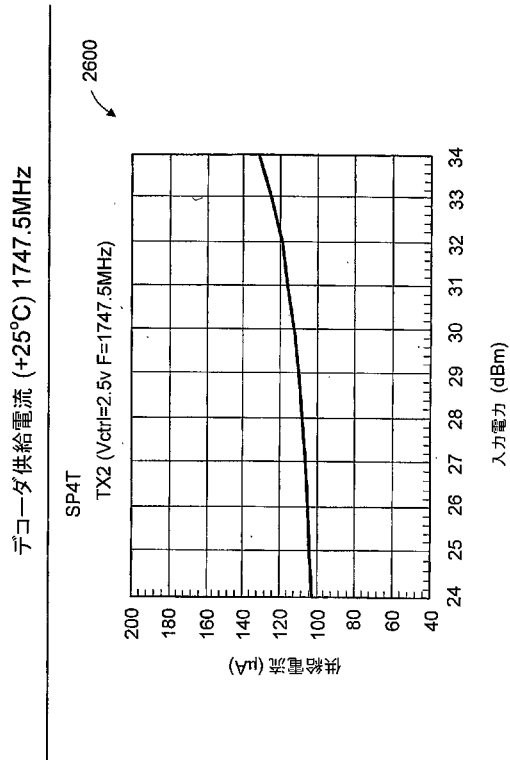
デコーダ供給電流 (+25°C) 836.5MHz



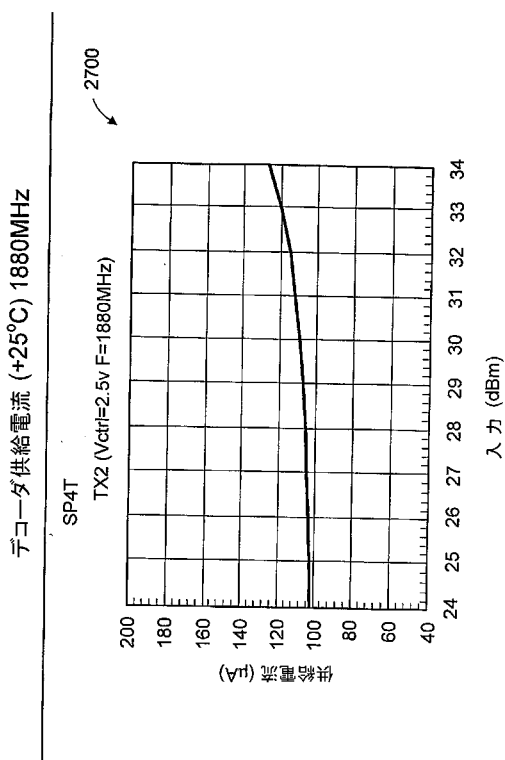
【 図 2 5 】



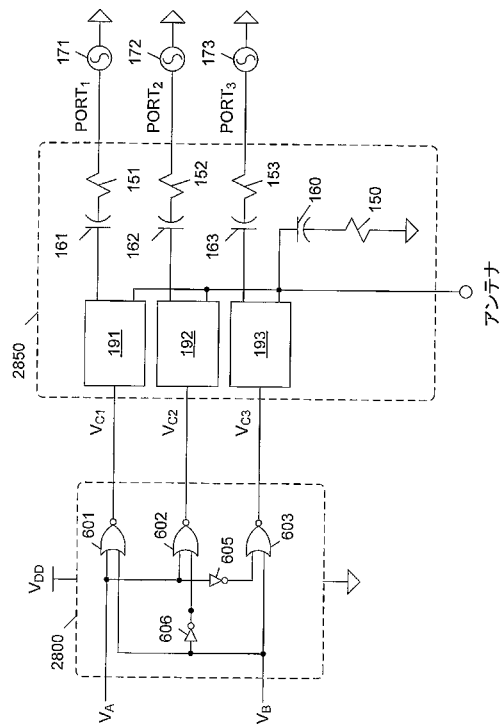
【 図 2 6 】



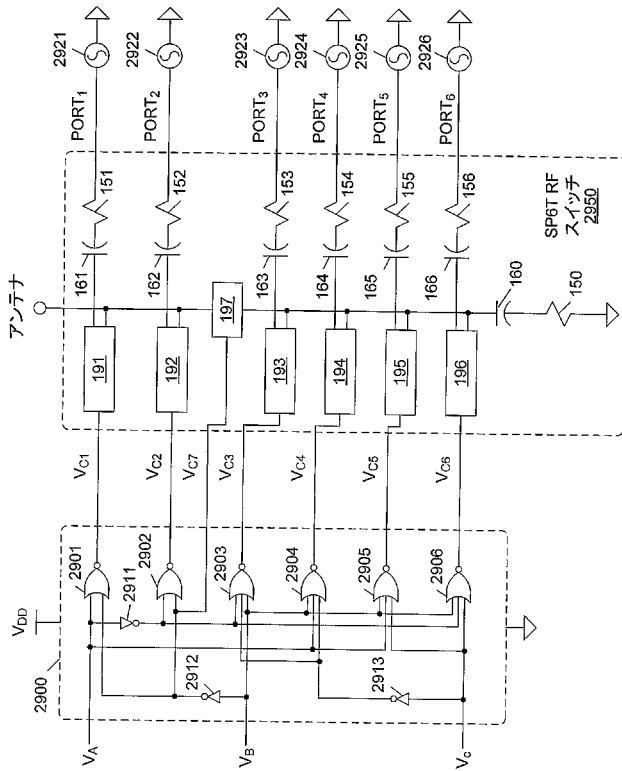
【 図 2 7 】



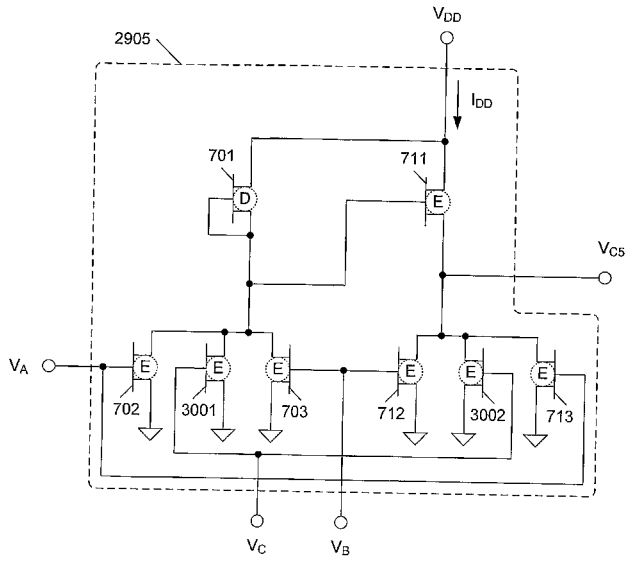
【 図 2 8 】



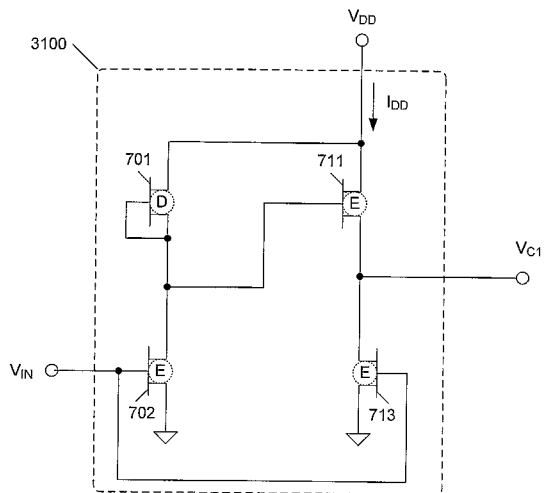
【図 29】



【図 30】



【図 31】



【 国際調査報告 】

| INTERNATIONAL SEARCH REPORT | | International application No. PCT/US05/09339 |
|---|---|--|
| A. CLASSIFICATION OF SUBJECT MATTER IPC: H03B 1/00(2006.01);H03K 3/00(2006.01),17/687(2006.01),19/20(2006.01),19/082(2006.01),19/084(2006.01);G11C 8/00(2006.01) USPC: 327/108,112,427,434, 435, 436;326/104, 105, 106, 107,112,119,120 According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 327/108, 112, 427, 434, 435, 436; 326/104, 105, 106, 107, 112, 116, 117, 119, 120 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category * | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | US 4,724,342 A (SATO et al.) 09 Feb. 1988 (09.02.1988), Figures 1b, 3. | 1-4, 6, 10, 28 |
| Y | | 5, 7-9, 11-27 |
| Y | US 4,885,480 (FARIS et al.) 05 Dec. 1989 (05.12.1989), Figure 1, Col. 3, lines 38-40. | 12 |
| Y | US 6,307,221 B1 (Danzilio) 23 Oct. 2001 (23.10.2001), Col. 1, lines 21-35. | 11 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: | | |
| "A" | document defining the general state of the art which is not considered to be of particular relevance | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention |
| "E" | earlier application or patent published on or after the international filing date | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone |
| "L" | document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "O" | document referring to an oral disclosure, use, exhibition or other means | "&" document member of the same patent family |
| "P" | document published prior to the international filing date but later than the priority date claimed | |
| Date of the actual completion of the international search 20 July 2006 (20.07.2006) | | Date of mailing of the international search report 21 AUG 2006 |
| Name and mailing address of the ISA/US Mail Sup PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201 | | Authorized officer Long Nguyen <i>Nguyen Long</i> Telephone No. (703) 308-0956 |

フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 ストループル、 ウェイン・エム

アメリカ合衆国エム 0 2 0 3 8 ・ フランクリン・ホーソーンピレッジ 5 シー

F ターム(参考) 5J055 AX02 AX12 BX03 CX03 CX24 DX12 EX07 EY01 EY10 EY24

EZ25 GX02