

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7344892号

(P7344892)

(45)発行日 令和5年9月14日(2023.9.14)

(24)登録日 令和5年9月6日(2023.9.6)

(51)国際特許分類

F I

G 0 9 G 3/3233(2016.01)

G 0 9 G 3/3233

G 0 9 F 9/30 (2006.01)

G 0 9 F 9/30 3 3 8

G 0 9 G 3/20 (2006.01)

G 0 9 F 9/30 3 6 5

H 0 1 L 29/786(2006.01)

G 0 9 G 3/20 6 1 1 A

H 1 0 K 59/10 (2023.01)

G 0 9 G 3/20 6 2 1 H

請求項の数 5 (全49頁) 最終頁に続く

(21)出願番号 特願2020-546533(P2020-546533)

(86)(22)出願日 令和1年8月30日(2019.8.30)

(86)国際出願番号 PCT/IB2019/057307

(87)国際公開番号 WO2020/053693

(87)国際公開日 令和2年3月19日(2020.3.19)

審査請求日 令和4年8月4日(2022.8.4)

(31)優先権主張番号 特願2018-170405(P2018-170405)

(32)優先日 平成30年9月12日(2018.9.12)

(33)優先権主張国・地域又は機関

日本国(JP)

(73)特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷3 9 8 番地

(72)発明者 高橋 圭

神奈川県厚木市長谷3 9 8 番地 株式会

社半導体エネルギー研究所内

(72)発明者 楠 紘慈

神奈川県厚木市長谷3 9 8 番地 株式会

社半導体エネルギー研究所内

(72)発明者 豊高 耕平

神奈川県厚木市長谷3 9 8 番地 株式会

社半導体エネルギー研究所内

(72)発明者 川島 進

神奈川県厚木市長谷3 9 8 番地 株式会

社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】 表示装置

(57)【特許請求の範囲】

【請求項1】

第1のトランジスタ乃至第5のトランジスタ、容量素子、及び表示素子が設けられた画素を有し、

前記第1のトランジスタでは、ソースまたはドレインの一方が前記容量素子の一方の電極と常に導通しており、ソースまたはドレインの他方が第1の配線と常に導通しており、

前記第2のトランジスタでは、ソースまたはドレインの一方が前記第3のトランジスタのゲートと常に導通しており、ソースまたはドレインの他方が第2の配線と常に導通しており、

前記第3のトランジスタでは、ソースまたはドレインの一方が前記表示素子と常に導通しており、ソースまたはドレインの他方が第3の配線と常に導通しており、

前記第4のトランジスタでは、ソースまたはドレインの一方が前記表示素子と常に導通しており、ソースまたはドレインの他方が第4の配線と常に導通しており、

前記第5のトランジスタでは、ソースまたはドレインの一方が前記第3のトランジスタのバックゲートと常に導通しており、ソースまたはドレインの他方が第5の配線と常に導通しており、

前記容量素子の他方の電極は、前記第3のトランジスタのゲートと常に導通しており、

前記第1のトランジスタのゲートと前記第4のトランジスタのゲートとは、常に導通している表示装置。

【請求項2】

10

20

第 1 のトランジスタ乃至第 5 のトランジスタ、容量素子、及び表示素子が設けられた画素と、補正データ生成回路と、を有し、

前記第 1 のトランジスタでは、ソースまたはドレインの一方が前記容量素子の一方の電極と常に導通しており、ソースまたはドレインの他方が第 1 の配線と常に導通しており、

前記第 2 のトランジスタでは、ソースまたはドレインの一方が前記第 3 のトランジスタのゲートと常に導通しており、ソースまたはドレインの他方が第 2 の配線と常に導通しており、

前記第 3 のトランジスタでは、ソースまたはドレインの一方が前記表示素子と常に導通しており、ソースまたはドレインの他方が第 3 の配線と常に導通しており、

前記第 4 のトランジスタでは、ソースまたはドレインの一方が前記表示素子と常に導通しており、ソースまたはドレインの他方が第 4 の配線と常に導通しており、

前記第 5 のトランジスタでは、ソースまたはドレインの一方が前記第 3 のトランジスタのバックゲートと常に導通しており、ソースまたはドレインの他方が第 5 の配線と常に導通しており、

前記容量素子の他方の電極は、前記第 3 のトランジスタのゲートと常に導通しており、

前記第 1 のトランジスタのゲートと前記第 4 のトランジスタのゲートとは、常に導通しており、

第 1 の期間において、前記補正データ生成回路が、前記第 3 のトランジスタのしきい値電圧を補正するためのデータである補正データを生成し、

第 2 の期間において、第 1 の電位が、前記容量素子の他方の電極に供給され、

第 3 の期間において、第 2 の電位が前記容量素子の一方の電極に供給されることにより、前記容量素子の他方の電極の電位が第 3 の電位となり、

第 4 の期間において、前記第 3 の電位に対応する電流が、前記表示素子に流れる表示装置。

【請求項 3】

請求項 2 において、

前記第 1 の期間において、前記補正データ生成回路が前記補正データを生成した後、前記補正データに対応する電位が、前記第 3 のトランジスタのバックゲートに供給される表示装置。

【請求項 4】

請求項 2 において、

前記第 1 の期間において、前記第 4 のトランジスタをオン状態とすることにより、前記第 3 のトランジスタ及び前記第 4 のトランジスタに電流を流し、当該電流に対応した前記補正データを前記補正データ生成回路が生成する表示装置。

【請求項 5】

請求項 4 において、

前記第 1 の期間において、前記第 3 のトランジスタに流れる電流が一定値以下となるように、前記補正データ生成回路が前記補正データを生成する表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、表示装置、及びその動作方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、又は、製造方法に関するものである。又は、本発明の一態様は、プロセス、マシン、マニュファクチャ、又は、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、照明装置、蓄電装置、記憶装置、撮像装置、それらの駆動方法、又は、それらの製造方法、を一例として挙げることができる。

10

20

30

40

50

【 0 0 0 3 】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタ、半導体回路は半導体装置の一態様である。また、記憶装置、表示装置、撮像装置、電子機器は、半導体装置を有する場合がある。

【背景技術】

【 0 0 0 4 】

表示素子として発光素子を用いた表示装置では、画像データにしたがって表示素子に供給する電流を制御するトランジスタである、駆動トランジスタのしきい値電圧のばらつきが、表示素子から射出される光の輝度に反映されやすい。特許文献1では、駆動トランジスタのソース電位から、当該駆動トランジスタのしきい値電圧、及び移動度を検出し、検出されたしきい値電圧及び移動度に基づいて画像データを補正する表示装置について記載されている。これにより、駆動トランジスタのしきい値電圧を補正することができる。したがって、駆動トランジスタのしきい値電圧の画素毎のばらつきが、表示素子から射出される光の輝度に与える影響を小さくすることができる。

10

【先行技術文献】

【特許文献】

【 0 0 0 5 】

【文献】特開2009 - 265459号公報

【発明の概要】

【発明が解決しようとする課題】

20

【 0 0 0 6 】

画像データを補正することにより、駆動トランジスタのしきい値電圧を補正しようとする、画像データのダイナミックレンジ（画像データに対応する信号がとり得る電位の、最大値と最小値の差）を大きくする必要が生じる。これにより、例えば表示素子から射出される光の輝度を1階調増加させる際の、画像データに対応する信号の電位の増加幅が大きくなるので、表示される画像の品位が低下する場合がある。また、表示装置に設けられるデータドライバ回路を高耐圧なものとする必要が生じ、表示装置の作製コストが大きくなる場合がある。さらに、データドライバ回路の出力電位が大きくなることにより、表示装置の消費電力が増大する可能性がある。

【 0 0 0 7 】

30

本発明の一態様では、画像データを補正することなく、駆動トランジスタのしきい値電圧を補正することができる表示装置を提供することを課題の一つとする。又は、高品位な画像を表示することができる表示装置を提供することを課題の一つとする。又は、低価格な表示装置を提供することを課題の一つとする。又は、低消費電力の表示装置を提供することを課題の一つとする。又は、高輝度の画像を表示することができる表示装置を提供することを課題の一つとする。又は、小型の表示装置を提供することを課題の一つとする。又は、表示部の面積が大きい表示装置を提供することを課題の一つとする。又は、信頼性の高い表示装置を提供することを課題の一つとする。又は、新規な表示装置を提供することを課題の一つとする。又は、新規な半導体装置等を提供することを課題の一つとする。

【 0 0 0 8 】

40

又は、画像データを補正することなく、駆動トランジスタのしきい値電圧を補正することができる表示装置の動作方法を提供することを課題の一つとする。又は、高品位な画像を表示することができる表示装置の動作方法を提供することを課題の一つとする。又は、低価格な表示装置の動作方法を提供することを課題の一つとする。又は、低消費電力の表示装置の動作方法を提供することを課題の一つとする。又は、高輝度の画像を表示することができる表示装置の動作方法を提供することを課題の一つとする。又は、小型の表示装置の動作方法を提供することを課題の一つとする。又は、表示部の面積が大きい表示装置の動作方法を提供することを課題の一つとする。又は、信頼性の高い表示装置の動作方法を提供することを課題の一つとする。又は、新規な表示装置の動作方法を提供することを課題の一つとする。又は、新規な半導体装置等の動作方法を提供することを課題の一つとする。

50

る。

【 0 0 0 9 】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。本発明の一態様は、これらの課題の全てを解決する必要はないものとする。これら以外の課題は、明細書、図面、請求項等の記載から、自ずと明らかとなるものであり、明細書、図面、請求項等の記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【 0 0 1 0 】

本発明の一態様は、トランジスタ、表示素子、及びメモリ回路が設けられた画素と、補正データ生成回路と、を有し、トランジスタのソース又はドレインの一方は、表示素子の一方の電極と電氣的に接続され、トランジスタのゲートは、メモリ回路と電氣的に接続されている表示装置の動作方法であって、第1の期間において、補正データ生成回路が、トランジスタのしきい値電圧を補正するためのデータである補正データを生成し、第2の期間において、第1のデータが、メモリ回路に書き込まれ、第3の期間において、第2のデータが画素に供給されることにより、第1のデータに第2のデータを付加させたデータである第3のデータが生成され、第4の期間において、第3のデータに対応する画像が、表示素子により表示される表示装置の動作方法である。

10

【 0 0 1 1 】

又は、上記態様において、第1の期間において、補正データ生成回路が補正データを生成した後、補正データに対応する電位が、トランジスタのバックゲートに供給されてもよい。

20

【 0 0 1 2 】

又は、上記態様において、第1の期間において、トランジスタに電流を流し、当該電流に対応した補正データを補正データ生成回路が生成してもよい。

【 0 0 1 3 】

又は、上記態様において、第1の期間において、トランジスタに流れる電流が一定値以下となるように、補正データ生成回路が補正データを生成してもよい。

【 0 0 1 4 】

又は、上記態様において、第1の期間では、表示素子に電流を流さず、第4の期間では、表示素子に電流を流してもよい。

【 0 0 1 5 】

30

又は、本発明の一態様は、第1のトランジスタ、第2のトランジスタ、第3のトランジスタ、容量素子、及び表示素子が設けられた画素と、補正データ生成回路と、を有し、第1のトランジスタのソース又はドレインの一方は、容量素子の一方の電極と電氣的に接続され、第2のトランジスタのソース又はドレインの一方は、容量素子の他方の電極と電氣的に接続され、容量素子の他方の電極は、第3のトランジスタのゲートと電氣的に接続され、第3のトランジスタのソース又はドレインの一方は、表示素子の一方の電極と電氣的に接続されている表示装置の動作方法であって、第1の期間において、補正データ生成回路が、第3のトランジスタのしきい値電圧を補正するためのデータである補正データを生成し、第2の期間において、第1の電位が、容量素子の他方の電極に供給され、第3の期間において、第2の電位が容量素子の一方の電極に供給されることにより、容量素子の他方の電極の電位が第3の電位となり、第4の期間において、第3の電位に対応する電流が、表示素子に流れる表示装置の動作方法である。

40

【 0 0 1 6 】

又は、上記態様において、第1の期間において、補正データ生成回路が補正データを生成した後、補正データに対応する電位が、第3のトランジスタのバックゲートに供給されてもよい。

【 0 0 1 7 】

又は、上記態様において、画素は、第4のトランジスタを有し、第4のトランジスタのソース又はドレインの一方は、第3のトランジスタのソース又はドレインの一方と電氣的に接続されている表示装置の動作方法であって、第1の期間において、第4のトランジスタ

50

をオン状態とすることにより、第 3 及び第 4 のトランジスタに電流を流し、当該電流に対応した補正データを補正データ生成回路が生成してもよい。

【 0 0 1 8 】

又は、上記態様において、第 1 の期間において、第 3 のトランジスタに流れる電流が一定値以下となるように、補正データ生成回路が補正データを生成してもよい。

【 0 0 1 9 】

又は、上記態様において、第 4 の期間では、第 4 のトランジスタがオフ状態となってもよい。

【 0 0 2 0 】

又は、上記態様において、第 2 のトランジスタは、チャネル形成領域に金属酸化物を有し、金属酸化物は、 In と、 Zn と、 M (M は Al 、 Ti 、 Ga 、 Ge 、 Sn 、 Y 、 Zr 、 La 、 Ce 、 Nd 又は Hf) と、を有してもよい。

【 0 0 2 1 】

又は、上記態様において、表示素子は、有機 EL 素子であってもよい。

【発明の効果】

【 0 0 2 2 】

本発明の一態様により、画像データを補正することなく、駆動トランジスタのしきい値電圧を補正することができる表示装置を提供することができる。又は、高品位な画像を表示することができる表示装置を提供することができる。又は、低価格な表示装置を提供することができる。又は、低消費電力の表示装置を提供することができる。又は、高輝度の画像を表示することができる表示装置を提供することができる。又は、小型の表示装置を提供することができる。又は、表示部の面積が大きい表示装置を提供することができる。又は、信頼性の高い表示装置を提供することができる。又は、新規な表示装置を提供することができる。又は、新規な半導体装置等を提供することができる。

【 0 0 2 3 】

又は、画像データを補正することなく、駆動トランジスタのしきい値電圧を補正することができる表示装置の動作方法を提供することができる。又は、高品位な画像を表示することができる表示装置の動作方法を提供することができる。又は、低価格な表示装置の動作方法を提供することができる。又は、低消費電力の表示装置の動作方法を提供することができる。又は、高輝度の画像を表示することができる表示装置の動作方法を提供することができる。又は、小型の表示装置の動作方法を提供することができる。又は、表示部の面積が大きい表示装置の動作方法を提供することができる。又は、信頼性の高い表示装置の動作方法を提供することができる。又は、新規な表示装置の動作方法を提供することができる。又は、新規な半導体装置等の動作方法を提供することができる。

【 0 0 2 4 】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。明細書、図面、請求項の記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【 0 0 2 5 】

図 1 は、画素の構成例を示す回路図である。

図 2 は、画素の動作方法の一例を示すタイミングチャートである。

図 3 A 及び図 3 B は、画素の動作方法の一例を示す回路図である。

図 4 A 及び図 4 B は、画素の動作方法の一例を示す回路図である。

図 5 A 及び図 5 B は、画素の動作方法の一例を示す回路図である。

図 6 は、画素の動作方法の一例を示す回路図である。

図 7 は、表示装置の動作の一例を示す図である。

図 8 A 及び図 8 B は、表示装置の構成例を示すブロック図である。

図 9 は、画素の構成例を示す回路図である。

図 10 A 及び図 10 B は、画素の構成例を示す回路図である。

10

20

30

40

50

図 1 1 A 及び図 1 1 B は、画素の構成例を示す回路図である。

図 1 2 は、画素の動作方法の一例を示すタイミングチャートである。

図 1 3 は、画素の動作方法の一例を示すタイミングチャートである。

図 1 4 A 及び図 1 4 B は、表示装置の構成例を示す図である。

図 1 5 A 及び図 1 5 B は、タッチパネルの構成例を示す図である。

図 1 6 A 及び図 1 6 B は、表示装置の構成例を示す図である。

図 1 7 は、表示装置の構成例を示す図である。

図 1 8 は、表示装置の構成例を示す図である。

図 1 9 A 1、図 1 9 A 2、図 1 9 B 1、図 1 9 B 2、図 1 9 C 1、及び図 1 9 C 2 は、トランジスタの構成例を示す図である。

10

図 2 0 A 1、図 2 0 A 2、図 2 0 A 3、図 2 0 B 1、図 2 0 B 2、図 2 0 C 1、及び図 2 0 C 2 は、トランジスタの構成例を示す図である。

図 2 1 A、図 2 1 B、図 2 1 C、図 2 1 D、図 2 1 E、及び図 2 1 F は、電子機器の一例を示す図である。

【発明を実施するための形態】

【0026】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

20

【0027】

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

【0028】

また、図面において示す各構成の、位置、大きさ、範囲等は、理解の簡単のため、実際の位置、大きさ、範囲等を表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、範囲等に限定されない。

【0029】

なお、「膜」という用語と、「層」という用語とは、場合によっては、又は、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能である。又は、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

30

【0030】

本明細書等において、金属酸化物 (metal oxide) とは、広い意味での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体 (透明酸化物導電体を含む)、酸化物半導体 (Oxide Semiconductor 又は単に OS ともいう) 等に分類される。例えば、トランジスタの半導体層に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、OSFET と記載する場合においては、金属酸化物又は酸化物半導体を有するトランジスタと換言することができる。

40

【0031】

また、本明細書等において、窒素を有する金属酸化物も金属酸化物 (metal oxide) と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物 (metal oxynitride) と呼称してもよい。

【0032】

(実施の形態 1)

本実施の形態では、本発明の一態様である表示装置、及びその動作方法について、図面を参照して説明する。

【0033】

本発明の一態様は、画素に供給する画像データを補正することなく、駆動トランジスタの

50

しきい値電圧を補正することができる、表示装置の動作方法である。本発明の一態様により、画像データのダイナミックレンジ（画像データに対応する信号がとり得る電位の、最大値と最小値の差）を大きくしなくても、駆動トランジスタのしきい値電圧を補正することができる。よって、駆動トランジスタのしきい値電圧の補正に伴う、例えば表示素子から射出される光の輝度を１階調増加させる際の、画像データに対応する信号の電位の増加幅の拡大を抑制することができる。これにより、表示素子から射出される光の輝度を精密に制御できるので、表示装置は高品位の画像を表示することができる。また、表示装置に設けられるデータドライバ回路を高耐圧なものとする必要がなく、表示装置を低価格なものとすることができる。さらに、データドライバ回路の出力電位が大きくなることを抑制することができるので、表示装置の消費電力を低減することができる。

10

【００３４】

また、本発明の一態様の表示装置が有する画素にはメモリ回路が設けられる。当該メモリ回路には、例えば画像データを補正するための画像補正データを書き込むことができる。これにより、例えばノイズ除去等の画像処理を画素内部で行うことができる。よって、画素の外部に設けられた演算回路等を用いて画像データを直接補正することで画像処理等を行う場合より、演算処理を簡易なものとすることができる。したがって、表示装置の消費電力を低減することができる。

【００３５】

また、上記メモリ回路には、画像データを書き込むことができる。メモリ回路に第１の画像データを書き込んだ後、当該メモリ回路が設けられた画素に第２の画像データを供給することにより、表示装置は第１の画像データに対応する画像と、第２の画像データに対応する画像と、を重ね合わせた画像を表示することができる。当該重ね合わせた画像の輝度は、第１の画像データが表す輝度と、第２の画像データが表す輝度と、の合計とすることができる。よって、データドライバ回路が生成可能な電位より高い電位の信号により表される画像データに対応する画像を、表示装置が表示することができる。以上により、画像データを重ね合わせず、１つの画像データのみに対応する画像を表示する場合より、高輝度の画像を表示装置が表示することができる。また、データドライバ回路を高耐圧なものとしなくてよいと、表示装置を低価格なものとすることができる。さらに、データドライバ回路の出力電位が大きくなることを抑制することができるので、表示装置の消費電力を低減することができる。

20

30

【００３６】

<画素の構成例１>

図１は、本発明の一態様の表示装置に用いることができる画素である画素１０の構成例を示す図である。画素１０は、トランジスタ１１と、トランジスタ１２と、トランジスタ１３と、トランジスタ１４と、トランジスタ１５と、表示素子２０と、容量素子２１と、容量素子２２と、容量素子２３と、を有する。ここで、トランジスタ１３は、ゲートその他、バックゲートを有する。

【００３７】

トランジスタ１１のソース又はドレインの一方は、容量素子２１の一方の電極と電気的に接続されている。トランジスタ１２のソース又はドレインの一方は、トランジスタ１３のゲートと電気的に接続されている。トランジスタ１３のゲートは、容量素子２１の他方の電極と電気的に接続されている。容量素子２１の他方の電極は、容量素子２２の一方の電極と電気的に接続されている。

40

【００３８】

トランジスタ１３のソース又はドレインの一方は、トランジスタ１４のソース又はドレインの一方と電気的に接続されている。トランジスタ１４のソース又はドレインの一方は、表示素子２０の一方の電極と電気的に接続されている。表示素子２０の一方の電極は、容量素子２２の他方の電極と電気的に接続されている。容量素子２２の他方の電極は、容量素子２３の一方の電極と電気的に接続されている。

【００３９】

50

トランジスタ１３のバックゲートは、トランジスタ１５のソース又はドレインの一方と電氣的に接続されている。トランジスタ１５のソース又はドレインの一方は、容量素子２３の他方の電極と電氣的に接続されている。

【００４０】

ここで、トランジスタ１１のソース又はドレインの一方、及び容量素子２１の一方の電極が電氣的に接続されているノードをノードND１とする。また、トランジスタ１２のソース又はドレインの一方、トランジスタ１３のゲート、容量素子２１の他方の電極、及び容量素子２２の一方の電極が電氣的に接続されているノードをノードND２とする。また、トランジスタ１３のソース又はドレインの一方、トランジスタ１４のソース又はドレインの一方、表示素子２０の一方の電極、容量素子２２の他方の電極、及び容量素子２３の一方の電極が電氣的に接続されているノードをノードND３とする。さらに、トランジスタ１３のバックゲート、トランジスタ１５のソース又はドレインの一方、及び容量素子２３の他方の電極が電氣的に接続されているノードをノードND４とする。

10

【００４１】

トランジスタ１１のゲート、及びトランジスタ１４のゲートは、配線３１と電氣的に接続されている。トランジスタ１２のゲートは、配線３２と電氣的に接続されている。トランジスタ１５のゲートは、配線３５と電氣的に接続されている。トランジスタ１１のソース又はドレインの他方は、配線４１と電氣的に接続されている。トランジスタ１２のソース又はドレインの他方は、配線４２と電氣的に接続されている。トランジスタ１５のソース又はドレインの他方は、配線４５と電氣的に接続されている。トランジスタ１３のソース又はドレインの他方は、配線５３と電氣的に接続されている。トランジスタ１４のソース又はドレインの他方は、配線５４と電氣的に接続されている。表示素子２０の他方の電極は、配線５０と電氣的に接続されている。

20

【００４２】

配線３１、配線３２、及び配線３５は、走査線としての機能を有する。トランジスタ１１及びトランジスタ１４のオンオフは、配線３１を介してトランジスタ１１のゲート、及びトランジスタ１４のゲートに供給される信号によって制御することができる。トランジスタ１２のオンオフは、配線３２を介してトランジスタ１２のゲートに供給される信号によって制御することができる。トランジスタ１５のオンオフは、配線３５を介してトランジスタ１５のゲートに供給される信号によって制御することができる。

30

【００４３】

配線４１、配線４２、及び配線４５は、データ線としての機能を有する。画素１０には、配線４１、配線４２、及び配線４５を介して所望のデータが供給される。

【００４４】

配線５０、配線５３、及び配線５４は、電源線としての機能を有する。配線５０、及び配線５４には、電源電位として例えば低電位を供給することができる。配線５３には、電源電位として例えば高電位を供給することができる。

【００４５】

トランジスタ１２及び容量素子２１は、メモリ回路MEMを構成する。配線４２を介して画素１０に供給されるデータは、トランジスタ１２をオン状態とすることで、メモリ回路MEMに設けられるノードND２に書き込まれる。ノードND２に書き込まれたデータは、トランジスタ１２をオフ状態とすることによって保持される。なお、メモリ回路MEMは、トランジスタ１２及び容量素子２１以外の素子を含むとしてもよい。

40

【００４６】

また、配線４５を介して画素１０に供給されるデータは、トランジスタ１５をオン状態とすることでノードND４に書き込まれる。ノードND４に書き込まれたデータは、トランジスタ１５をオフ状態とすることによって保持される。ノードND４に書き込まれるデータは、トランジスタ１３のしきい値電圧を補正するためのデータとすることができる。

【００４７】

本明細書等において、トランジスタのしきい値電圧を補正するためのデータをしきい値電

50

圧補正データ、又は単に補正データという。

【0048】

配線41を介して画素10に供給されるデータは、トランジスタ11をオン状態とすることでノードND1に書き込まれる。ノードND1に書き込まれるデータは、画像データとすることができ、表示素子20により当該画像データに対応する画像が表示される。

【0049】

ここで、ノードND1にデータを書き込むことによりノードND1の電位が変化した場合、容量結合によりノードND2の電位が変化する。これにより、ノードND2の電位がノードND1の電位に依存した電位となる。よって、例えばノードND2に、画像データを補正するためのデータを書き込んだ後に、ノードND1に画像データを書き込むことにより、ノードND2の電位は、補正した画像データに対応する電位となる。これにより、ノイズ除去等の画像処理を画素10の内部で行うことができる。よって、画素10の外部に設けられた演算回路等により画像データを直接補正することで画像処理等を行う場合より、演算処理を簡易なものとすることができる。したがって、本発明の一態様の表示装置の消費電力を低減することができる。

【0050】

本明細書等において、画像データを補正するためのデータを画像補正データという。

【0051】

また、ノードND2には、画像データを書き込んでもよい。例えば、ノードND2に第1の画像データを書き込んだ後、ノードND1に第2の画像データを書き込むことにより、第1の画像データに対応する画像と、第2の画像データに対応する画像と、を重ね合わせた画像が表示素子20により表示される。当該重ね合わせた画像の輝度は、第1の画像データが表す輝度と、第2の画像データが表す輝度と、の合計とすることができ、よって、画像データを重ね合わせず、1つの画像データのみに対応する画像を表示する場合より、高輝度の画像を表示することができる。

【0052】

なお、ノードND2等に記載されるデータは、伝送経路上の要素によって減衰することがあるため、当該減衰を考慮して生成することが好ましい。

【0053】

トランジスタ13は、トランジスタ13のゲートの電位、つまりノードND2の電位に応じて表示素子20に流れる電流を制御する、駆動トランジスタとしての機能を有する。つまり、トランジスタ13は、表示素子20が画像を表示する際に表示素子20に流れる電流の値を、画素10に供給された画像データ等に対応する値とする機能を有する。

【0054】

トランジスタ12に極めてオフ電流の低いトランジスタを用いることにより、ノードND2の電位を長期間保持することができるので、画素10はノードND2に書き込まれたデータを長時間保持することができる。また、トランジスタ15に極めてオフ電流の低いトランジスタを用いることにより、ノードND4の電位を長期間保持することができるので、画素10はノードND4に書き込まれたデータを長時間保持することができる。極めてオフ電流の低いトランジスタとして、例えば金属酸化物をチャネル形成領域に用いたトランジスタ（以下、OSトランジスタ）を用いることができる。

【0055】

なお、トランジスタ12及びトランジスタ15だけでなく、画素10を構成するその他のトランジスタにOSトランジスタを適用してもよい。また、トランジスタ12及びトランジスタ15に、シリコンをチャネル形成領域に有するトランジスタ（以下、Siトランジスタ）を用いてもよい。また、トランジスタ11乃至トランジスタ15のうち、一部をOSトランジスタ、残りをSiトランジスタとしてもよい。なお、Siトランジスタとしては、アモルファスシリコンを有するトランジスタ、結晶性のシリコン（代表的には、低温ポリシリコン）を有するトランジスタ、単結晶シリコンを有するトランジスタ等が挙げられる。

10

20

30

40

50

【0056】

OSトランジスタに用いる半導体材料としては、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である金属酸化物を用いることができる。代表的には、インジウムを含む酸化物半導体等であり、例えば、後述するCAAC-OS (C-Axis Aligned Crystalline Oxide Semiconductor) 又はCAC-OS (Cloud-Aligned Composite Oxide Semiconductor) 等を用いることができる。CAAC-OSは結晶を構成する原子が安定であり、信頼性を重視するトランジスタ等に適する。また、CAC-OSは、高移動度特性を示すため、高速駆動を行うトランジスタ等に適する。

【0057】

OSトランジスタはエネルギーギャップが大きいため、極めて低いオフ電流特性を示す。また、OSトランジスタは、インパクトイオン化、アバランシェ降伏、及び短チャネル効果等が生じない等Siトランジスタとは異なる特徴を有し、信頼性の高い回路を形成することができる。

【0058】

OSトランジスタが有する半導体層は、例えばインジウム、亜鉛及びM (アルミニウム、チタン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、セリウム、スズ、ネオジム又はハフニウム等の金属) を含むIn-M-Zn系酸化物で表記される膜とすることができる。

【0059】

半導体層を構成する酸化物半導体がIn-M-Zn系酸化物の場合、In-M-Zn系酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=3:1:2、In:M:Zn=4:2:3、In:M:Zn=4:2:4.1、In:M:Zn=5:1:6、In:M:Zn=5:1:7、In:M:Zn=5:1:8等が好ましい。なお、成膜される半導体層の原子数比はそれぞれ、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

【0060】

半導体層としては、キャリア密度の低い酸化物半導体を用いる。例えば、半導体層は、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{11} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{10} / \text{cm}^3$ 未満であり、 $1 \times 10^{-9} / \text{cm}^3$ 以上のキャリア密度の酸化物半導体を用いることができる。そのような酸化物半導体を、高純度真性又は実質的に高純度真性な酸化物半導体と呼ぶ。当該酸化物半導体は欠陥準位密度が低く、安定な特性を有する酸化物半導体であるといえる。

【0061】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧等)に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、半導体層のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0062】

半導体層を構成する酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸素欠損が増加し、n型化してしまう。このため、半導体層におけるシリコンや炭素の濃度(二次イオン質量分析法により得られる濃度)を、 $2 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以下とする。

【0063】

また、アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、半導体層におけるアルカリ金属又はアルカリ土類金属の濃度(二次イオン質量分析法により得

10

20

30

40

50

られる濃度)を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

【0064】

また、半導体層を構成する酸化物半導体に窒素が含まれていると、キャリアである電子が生じてキャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため半導体層における窒素濃度(二次イオン質量分析法により得られる濃度)は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

【0065】

また、半導体層は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、c軸に配向した結晶を有するCAAC-OS、多結晶構造、微結晶構造、又は非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

10

【0066】

非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。又は、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【0067】

なお、半導体層が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のうち、二種以上を有する混合膜であってもよい。混合膜は、例えば上述した領域のうち、いずれか二種以上の領域を含む単層構造、又は積層構造を有する場合がある。

20

【0068】

表示素子20として、例えば発光素子を用いることができる。例えば、発光素子として、有機EL(Electro Luminescence)素子、無機EL素子、QDLED(Quantum Dot Light Emitting Diode)を用いることができる。又は、発光素子として、マイクロLED等のLEDを用いることができる。

【0069】

表示素子20としてマイクロLEDを用いることで、本発明の一態様の表示装置の消費電力を低減することができる。また、本発明の一態様の表示装置を薄型・軽量化することができる。また、表示素子20としてマイクロLEDを用いた表示装置は、コントラストが高く視野角が広いと、高品位の画像を表示することができる。なお、表示素子20としてマイクロLEDを用いた場合、光を射出する領域の面積は、 $10000 \mu\text{m}^2$ 以下が好ましく、 $1000 \mu\text{m}^2$ 以下がより好ましく、 $700 \mu\text{m}^2$ 以下がさらに好ましい。

30

【0070】

<画素の動作方法の一例1>

図2は、図1に示す構成の画素10の動作方法の一例を示すタイミングチャートである。図2では、画素10の動作を、期間T01、期間T11、期間T12、期間T13、期間T14、期間T21、及び期間T22に分けて説明している。図3乃至図6は、図2に示す各期間における、トランジスタのオンオフ、配線及びノードの電位、電流の向きを示す図である。ここで、図2乃至図6等において、“H”は高電位を示し、“L”は低電位を示す。

40

【0071】

本明細書等において、高電位は、低電位よりも高い電位を示す。例えば、高電位はnチャネル型のトランジスタをオン状態とする電位を示し、低電位はnチャネル型のトランジスタをオフ状態とする電位を示すものとする。又は、高電位はpチャネル型のトランジスタをオフ状態とする電位を示し、低電位はpチャネル型のトランジスタをオン状態とする電位を示すものとする。例えば、高電位は正電位とすることができ、低電位は接地電位又は負電位とすることができる。

【0072】

図2乃至図6では、配線50に低電位が、配線53に高電位が、配線54に電位V0が供給されているとして、画素10の動作方法を説明する。なお、電位V0は、配線53の電

50

位より低い電位とする。

【 0 0 7 3 】

また、図 2 乃至図 6 では、トランジスタ 1 1 乃至トランジスタ 1 5 が全て n チャネル型トランジスタであるとして、画素 1 0 の動作方法を説明する。図 2 乃至図 6 に示す動作方法は、電位の大小関係を適宜入れ替えること等により、トランジスタ 1 1 乃至トランジスタ 1 5 の一部又は全部が p チャネル型のトランジスタであっても参照することができる。

【 0 0 7 4 】

図 3 乃至図 6 では、オンオフを明確にするために、トランジスタ 1 3 以外のトランジスタをスイッチ記号として示し、配線 3 1、配線 3 2、及び配線 3 5 を省略している。また、直前の期間から電位が変動した配線、ノードを示す符号を、実線で囲んで示している。

10

【 0 0 7 5 】

期間 T 0 1 (図 2 及び図 3 A 参照) において、配線 3 1 の電位、配線 3 2 の電位、及び配線 3 5 の電位を高電位とし、その後配線 4 2 の電位を電位 V 0、配線 4 5 の電位を電位 V 1 とする。これにより、トランジスタ 1 1、トランジスタ 1 2、トランジスタ 1 4、及びトランジスタ 1 5 がオン状態となり、ノード N D 2 の電位、及びノード N D 3 の電位が電位 V 0 と、ノード N D 4 の電位が電位 V 1 となる。以上により、配線 5 3 から、トランジスタ 1 3 を介して配線 5 4 に電流が流れる。当該電流は、画素 1 0 の外部に設けられる回路によって検出される。なお、配線 4 2 の電位は、配線 5 4 の電位である電位 V 0 と等しくなくてもよい。また、配線 4 1 の電位は、任意の電位とすることができるが、以下では 0 V であるとして説明する。

20

【 0 0 7 6 】

ここで、電位 V 0 は、表示素子 2 0 に電流が流れないような電位とすることが好ましい。例えば、表示素子 2 0 に印加される電圧が、表示素子 2 0 のしきい値電圧以下となるように、電位 V 0 の値を設定することが好ましい。例えば、電位 V 0 は、配線 5 0 の電位と等しく低電位とすることが好ましい。これにより、トランジスタ 1 3 に流れる電流を正確に検出することができる。また、異常表示を抑制することができる。

【 0 0 7 7 】

期間 T 1 1 (図 2 及び図 3 B 参照) において、配線 4 5 の電位を、期間 T 0 1 で検出された電流に基づき算出された電位である、電位 V c とする。これにより、ノード N D 4 の電位が電位 V c となり、トランジスタ 1 3 のバックゲートの電位が電位 V c となる。電位 V c は、例えばトランジスタ 1 4 をオン状態とした場合においてトランジスタ 1 3 に流れる電流が一定値以下となるような電位とする。例えば、トランジスタ 1 3 のしきい値電圧が、期間 T 1 1 におけるノード N D 2 の電位と、ノード N D 3 の電位と、の差となるように、電位 V c を算出する。図 3 B に示す場合では、ノード N D 2 の電位と、ノード N D 3 の電位と、の差が 0 V となっているので、例えばトランジスタ 1 3 のしきい値電圧が 0 V となるように、電位 V c を算出することができる。

30

【 0 0 7 8 】

以上により、駆動トランジスタであるトランジスタ 1 3 のしきい値電圧が補正される。よって、期間 T 0 1 及び期間 T 1 1 は、しきい値電圧補正期間とすることができる。ここで、電位 V 1 をできる限り高い電位とすると、期間 T 0 1 においてトランジスタ 1 3 に流れる電流が大きくなるので、しきい値電圧の補正を精度よく行うことができ好ましい。

40

【 0 0 7 9 】

期間 T 1 2 (図 2 及び図 4 A 参照) において、配線 3 5 の電位を低電位とする。これにより、トランジスタ 1 5 がオフ状態となり、ノード N D 4 の電位が電位 V c に保持される。その後、配線 4 2 の電位を、第 1 のデータに対応する電位である電位 V D 1 とする。これにより、ノード N D 2 の電位が電位 V D 1 となり、メモリ回路 M E M に第 1 のデータが書き込まれる。ここで、第 1 のデータは、画像補正データ、又は画像データとすることができる。なお、配線 4 5 の電位は、任意の電位とすることができる。

【 0 0 8 0 】

以上より、期間 T 1 2 は、第 1 のデータの書き込み期間とすることができる。

50

【 0 0 8 1 】

期間 T 1 3 (図 2 及び図 4 B 参照) において、配線 3 2 の電位を低電位とする。これにより、トランジスタ 1 2 がオフ状態となり、ノード N D 2 の電位が保持される。その後、配線 4 1 の電位を、第 2 のデータに対応する電位である電位 V D 2 とすると、ノード N D 1 の電位が 0 V から電位 V D 2 となる。つまり、ノード N D 1 の電位が電位 V D 2 だけ上昇する。ここで、ノード N D 2 はフローティング状態であるので、ノード N D 2 の容量結合係数を 1 とすると、ノード N D 2 の電位は電位 “ V D 1 + V D 2 ” となる。以上により、画素 1 0 に第 2 のデータが供給され、メモリ回路 M E M に保持されたデータが、第 1 のデータに第 2 のデータを付加したデータである第 3 のデータとなる。ここで、第 2 のデータは、画像データとすることができる。なお、配線 4 2 の電位は、任意の電位とすることができる。

10

【 0 0 8 2 】

本明細書等において、第 1 のデータと、第 2 のデータと、が共に画像データである場合、第 1 のデータを第 1 の画像データといい、第 2 のデータを第 2 の画像データという場合がある。

【 0 0 8 3 】

以上より、期間 T 1 3 は、第 2 のデータの書き込み期間ということができる。

【 0 0 8 4 】

期間 T 1 4 (図 2 及び図 5 A 参照) において、配線 3 1 の電位を低電位とする。これにより、トランジスタ 1 1 及びトランジスタ 1 4 がオフ状態となる。トランジスタ 1 1 がオフ状態となることにより、ノード N D 1 の電位が保持される。また、トランジスタ 1 4 がオフ状態となることにより、ノード N D 2 の電位に応じてノード N D 3 の電位が上昇する。これにより、ノード N D 3 と配線 5 0 との電位差に応じた電流が表示素子 2 0 に流れる。したがって、ノード N D 2 の電位に対応する画像、つまり第 3 のデータに対応する画像が、表示素子 2 0 により表示される。例えば、電位 V D 1 に対応するデータが画像補正データであり、電位 V D 2 に対応するデータが画像データである場合、補正された画像データに対応する画像が、表示素子 2 0 により表示される。また、電位 V D 1 に対応するデータが第 1 の画像データであり、電位 V D 2 に対応するデータが第 2 の画像データである場合、第 1 の画像データに対応する画像と、第 2 の画像データに対応する画像と、を重ね合わせた画像が表示素子 2 0 により表示される。

20

30

【 0 0 8 5 】

以上より、期間 T 1 4 は、第 3 のデータの読み出し期間ということができる。

【 0 0 8 6 】

期間 T 2 1 (図 2 及び図 5 B 参照) において、配線 3 1 の電位を高電位とする。これにより、トランジスタ 1 1 及びトランジスタ 1 4 がオン状態となる。その後、配線 4 1 の電位を、第 2 のデータに対応する電位である電位 V D 2 ' とする。トランジスタ 1 1 がオン状態となり、配線 4 1 の電位が電位 V D 2 ' となることにより、ノード N D 2 の容量結合係数を 1 とすると、ノード N D 2 の電位は電位 “ V D 1 + V D 2 ' ” となる。以上により、画素 1 0 に第 2 のデータが供給され、メモリ回路 M E M に保持されたデータが、第 1 のデータに第 2 のデータを付加したデータである第 3 のデータとなる。ここで、電位 V D 2 ' は、電位 V D 2 と異なる電位とすることができる。例えば、期間 T 1 3 で画素 1 0 に供給した画像データの、次のフレームの画像データに対応する電位とすることができる。

40

【 0 0 8 7 】

また、トランジスタ 1 4 がオン状態となることにより、ノード N D 3 の電位が、配線 5 4 の電位である電位 V 0 となる。これにより、表示素子 2 0 に電流が流れなくなる。

【 0 0 8 8 】

期間 T 2 2 (図 2 及び図 6 参照) において、配線 3 1 の電位を低電位とする。これにより、トランジスタ 1 1 及びトランジスタ 1 4 がオフ状態となる。トランジスタ 1 1 がオフ状態となることにより、ノード N D 1 の電位が保持される。また、トランジスタ 1 4 がオフ状態となることにより、ノード N D 2 の電位に応じてノード N D 3 の電位が上昇する。こ

50

れにより、ノードND3と配線50との電位差に応じた電流が表示素子20に流れる。したがって、ノードND2の電位に対応する画像、つまり第3のデータに対応する画像が、表示素子20により表示される。

【0089】

以上より、期間T21は、第2のデータの書き込み期間ということができ、期間T22は、第3のデータの読み出し期間ということができる。つまり、期間T21は、期間T13と同様の種類の動作を行う期間であり、期間T22は、期間T14と同様の種類の動作を行う期間であるということができる。また、期間T13及び期間T14により1フレーム期間が構成され、期間T21及び期間T22により次の1フレーム期間が構成されるということができる。

10

【0090】

ここで、期間T14と期間T21との間に、しきい値電圧補正データに対応する電位である電位VcのノードND4への供給、及び第1のデータに対応する電位である電位VD1のノードND2への供給を行っていない。前述のように、トランジスタ15にOSトランジスタ等を用いることにより、ノードND4の電位を長期間保持することができ、トランジスタ12にOSトランジスタ等を用いることにより、ノードND2の電位を長期間保持することができる。よって、電位VcのノードND4への供給、及び電位VD1のノードND2への供給を1フレーム期間毎に行わなくてもよいため、本発明の一態様の表示装置を高速に動作させることができる。

【0091】

20

以上、本発明の一態様の表示装置では、画素10に供給する画像データを補正することなく、駆動トランジスタであるトランジスタ13のしきい値電圧を補正することができる。これにより、画像データのダイナミックレンジ（画像データに対応する信号がとり得る電位の、最大値と最小値の差）を大きくしなくても、トランジスタ13のしきい値電圧を補正することができる。よって、トランジスタ13のしきい値電圧の補正に伴う、例えば表示素子から射出される光の輝度を1階調増加させる際の、画像データに対応する信号の電位の増加幅の拡大を抑制することができる。これにより、表示素子から射出される光の輝度を精密に制御できるので、表示素子20により表示される画像を高品位なものとするところができる。また、画像データを生成する機能を有する回路である、データドライバ回路等を高耐圧なものとする必要がなく、表示装置を低価格なものとするところができる。さらに、データドライバ回路の出力電位が大きくなることを抑制することができるので、表示装置の消費電力を低減することができる。

30

【0092】

また、画素10にはメモリ回路MEMが設けられ、メモリ回路MEMには第1のデータを書き込むことができる。メモリ回路MEMに第1のデータとして画像補正データを書き込んだ後、第2のデータとして画像データを画素10に供給することにより、例えばノイズ処理等の画像処理を画素10の内部で行うことができる。よって、画素10の外部に設けられた演算回路等を用いて画像データを直接補正することにより画像処理等を行う場合より、演算処理を簡易なものとするところができるため、本発明の一態様の表示装置の消費電力を低減することができる。

40

【0093】

また、メモリ回路MEMに、第1のデータとして第1の画像データを書き込んだ後、第2のデータとして第2の画像データを画素10に供給することにより、表示素子20は第1の画像データに対応する画像と、第2の画像データに対応する画像と、を重ね合わせた画像を表示することができる。当該重ね合わせた画像の輝度は、第1の画像データが表す輝度と、第2の画像データが表す輝度と、の合計とすることができる。よって、画像データを生成する機能を有する回路である、データドライバ回路等が生成可能な電位より高い電位の信号により表される画像データに対応する画像を、表示素子20により表示することができる。以上により、画像データを重ね合わせず、1つの画像データのみに対応する画像を表示する場合より、高輝度の画像を表示素子20が表示することができる。また、デ

50

ータドライバ回路等を高耐圧なものとしなくてよいと、表示装置を低価格なものとしてすることができる。さらに、データドライバ回路の出力電位が大きくなることを抑制することができるので、表示装置の消費電力を低減することができる。

【0094】

ここで、第1の画像データに対応する画像と、第2の画像データに対応する画像と、は同一でもよいし、異なってもよい。図7は、第1の画像データに対応する画像P1を、絵と文字が含まれる画像とし、第2の画像データに対応する画像P2を、文字のみを含む画像とする場合を示している。この場合、画像P1と画像P2を重ね合わせることで、文字の輝度を高めることができ、例えば文字を強調することができる。なお、画像P2は、文字のみを含む画像に限定されず、画像P1は、絵と文字が含まれる画像に限定されない。

10

【0095】

また、図2等に応示するように、ノードND2に電位VD1が供給された後に、ノードND2の電位がノードND1の電位に応じて変化することから、ノードND2の電位に対応する画像データである第1の画像データを書き換える場合は、ノードND1の電位に対応する画像データである第2の画像データも再度画素10に書き込まなければならない。一方、第2の画像データを書き換える場合は、ノードND2に供給された電荷が、トランジスタ12等からリークせずに保持されている限り、第1の画像データを書き換える必要が無い。よって、図7に示す場合において、ノードND1に供給される電位を調整することにより、文字の輝度を調整することができる。

【0096】

20

ここで、前述のように、第1の画像データを書き換える場合は、第2の画像データを再度画素10に書き込まなければならない。一方、第2の画像データを書き換える場合は、第1の画像データを書き換える必要がない。よって、画像P1は、画像P2より書き換え頻度が低い画像とすることが好ましい。

【0097】

<表示装置の構成例>

図8Aは、本発明の一態様の表示装置である、表示装置60の構成例を示すブロック図である。表示装置60は、表示部61と、ゲートドライバ回路62と、データドライバ回路63と、電流検出回路64と、補正データ生成回路65と、を有する。ここで、表示部61には、画素10がマトリクス状に配列されている。

30

【0098】

ゲートドライバ回路62は、行方向（水平方向）に延伸し、走査線としての機能を有する複数の配線31、配線32、及び配線35と電気的に接続されている。前述のように、配線31、配線32、及び配線35は、画素10と電気的に接続されている。データドライバ回路63は、列方向（垂直方向）に延伸し、データ線としての機能を有する複数の配線41、配線42、及び配線45と電気的に接続されている。電流検出回路64は、列方向に延伸する複数の配線54と電気的に接続されている。前述のように、配線41、配線42、配線45、及び配線54は、画素10と電気的に接続されている。

【0099】

ゲートドライバ回路62は、画素10に設けられたトランジスタのオンオフを制御するための信号を生成する機能を有する。例えば、トランジスタ11、トランジスタ12、トランジスタ14、及びトランジスタ15のオンオフを制御するための信号を生成する機能を有する。データドライバ回路63は、しきい値電圧補正データ、並びに第1及び第2のデータを生成する機能を有する。

40

【0100】

ここで、前述のように、データドライバ回路63は高耐圧なものとしなくてよい。よって、表示装置60を低価格なものとしてすることができる。また、データドライバ回路の出力電位が大きくなることを抑制することができるので、表示装置60の消費電力を低減することができる。

【0101】

50

電流検出回路 64 は、配線 54 を流れる電流を検出して当該電流の電流値を表すデータを生成し、生成したデータを補正データ生成回路 65 に供給する機能を有する。補正データ生成回路 65 は、電流検出回路 64 から供給されたデータ等を基に、しきい値電圧補正データ D_c を生成し、データドライバ回路 63 に供給する機能を有する。データドライバ回路 63 は、配線 45 の電位を、供給されたしきい値電圧補正データ D_c に対応する電位である電位 V_c とすることができる。なお、補正データ生成回路 65 は、配線 54 を流れる電流の電流値を表すデータの他に、例えば当該電流が流れている時のトランジスタ 13 の、ゲート・ソース間の電位差 (V_{gs})、及びゲート・ドレイン間の電位差 (V_{ds}) を表すデータを基に、しきい値電圧補正データ D_c を生成することができる。

【0102】

図 8B は、表示装置 60 の構成例を示すブロック図であり、図 8A に示す構成の表示装置 60 の変形例である。図 8B に示す構成の表示装置 60 は、記憶装置 66、及び記憶装置 67 が設けられている点で、図 8A に示す構成の表示装置 60 と異なる。

【0103】

図 8B に示す構成の表示装置 60 では、補正データ生成回路 65 が生成した、画素 10 毎のしきい値電圧補正データ D_c が、記憶装置 66 に書き込まれる。記憶装置 66 に書き込まれたしきい値電圧補正データ D_c は、所定のタイミングで読み出され、データドライバ回路 63 に供給される。記憶装置 66 は、DRAM (Dynamic Random Access Memory)、SRAM (Static Random Access Memory) 等の揮発性メモリとすることが好ましい。これにより、記憶装置 66 を高速に動作させることができるので、表示装置 60 を高速に動作させることができる。

【0104】

記憶装置 66 に書き込まれたしきい値電圧補正データ D_c は、記憶装置 67 にも書き込まれる。記憶装置 67 は、記憶装置 66 よりもデータの保持時間が長い記憶装置であり、記憶装置 67 に保持されたしきい値補正データ D_c は、必要に応じて記憶装置 66 に供給される。記憶装置 67 は、例えばハードディスクドライブ (HDD: Hard Disk Drive)、ソリッドステートドライブ (SSD: Solid State Drive)、フラッシュメモリ等の不揮発性メモリとすることが好ましい。記憶装置 67 を不揮発性メモリとすることにより、例えば表示装置 60 への電源供給が遮断され、揮発性メモリである記憶装置 66 に保持されたデータが消失した場合であっても、記憶装置 67 から記憶装置 66 にデータを供給することにより、早急にデータを復旧させることができる。なお、記憶装置 67 には、しきい値電圧補正データ D_c が補正データ生成回路 65 から直接書き込まれるわけではなく、記憶装置 67 は保持されたデータを直接データドライバ回路 63 に供給するわけではない。よって、記憶装置 67 の動作速度が遅くても、表示装置 60 の動作速度は大幅には低下しない。

【0105】

前述のように、OS トランジスタはオフ電流が極めて低いという特徴を有する。よって、記憶装置 67 を OS トランジスタによって構成することにより、記憶装置 67 を不揮発性メモリとすることができる。また、記憶装置 67 を OS トランジスタによって構成される不揮発性メモリとすることにより、記憶装置 67 の構成を、HDD、SSD、フラッシュメモリ等より簡易なものとすることができる。よって、記憶装置 67 の作製工程を簡易なものとすることができ、表示装置 60 を低価格なものとすることができる。

【0106】

以上、表示装置 60 を図 8B に示す構成とすることにより、しきい値電圧補正データ D_c を、画素 10 の内部に保持される期間よりも長期間保持することができる。これにより、図 2 に示す期間 T_{01} において行われる、補正データ生成回路 65 によるしきい値電圧補正データ D_c の生成頻度を低くすることができるため、表示装置 60 の動作を高速なものとすることができる。

【0107】

< 画素の構成例 2 >

10

20

30

40

50

図 9 は、画素 10 の構成例を示す図であり、図 1 に示す画素 10 の構成の変形例である。図 9 に示す構成の画素 10 は、トランジスタ 16 が設けられている点で、図 1 に示す画素 10 の構成と異なる。

【0108】

図 9 に示す構成の画素 10 では、ノード ND3 には、トランジスタ 13 のソース又はドレインの一方、トランジスタ 14 のソース又はドレインの一方、トランジスタ 16 のソース又はドレインの一方、容量素子 22 の他方の電極、及び容量素子 23 の一方の電極が電氣的に接続されている。トランジスタ 16 のソース又はドレインの他方は、表示素子 20 の一方の電極と電氣的に接続されている。トランジスタ 16 のゲートは、配線 36 と電氣的に接続されている。配線 36 は、走査線としての機能を有し、図 8A 及び図 8B に示すゲートドライバ回路 62 と電氣的に接続されている。

10

【0109】

トランジスタ 16 は、トランジスタ 14 がオン状態となる期間はオフ状態とし、トランジスタ 14 がオフ状態となる期間はオン状態とすることができる。つまり、トランジスタ 16 のゲートには、トランジスタ 14 のゲートに供給される信号の相補信号を供給することができる。例えば、トランジスタ 14 のゲートと電氣的に接続されている配線 31 の電位が高電位である場合は、トランジスタ 16 のゲートと電氣的に接続されている配線 36 の電位は低電位とすることができ、配線 31 の電位が低電位である場合は、配線 36 の電位は高電位とすることができる。

【0110】

図 9 に示す構成の画素 10 では、データ読み出し期間以外の期間、例えば図 2 等 に示す期間 T01、期間 T11 乃至期間 T13、及び期間 T21 に、表示素子 20 に電流が流れることを抑制することができる。これにより、トランジスタ 13 を介して配線 54 に流れる電流を、図 8A 及び図 8B に示す電流検出回路 64 が正確に検出することができる。また、異常表示を抑制することができる。

20

【0111】

<画素の構成例 3>

図 10A 及び図 10B は、画素 10 の構成例を示す図である。図 10A に示す構成の画素 10 は、図 1 に示す構成の画素 10 が有するトランジスタ 11、トランジスタ 12、トランジスタ 14、及びトランジスタ 15 にバックゲートを設けたものである。また、図 10B に示す構成の画素 10 は、図 9 に示す構成の画素 10 が有するトランジスタ 11、トランジスタ 12、及びトランジスタ 14 乃至トランジスタ 16 にバックゲートを設けたものである。バックゲートはフロントゲートと電氣的に接続されており、トランジスタのオン電流を高める効果を有する。また、バックゲートにフロントゲートと異なる電位を供給できる構成としてもよい。当該構成とすることで、トランジスタのしきい値電圧を制御することができる。なお、図 10A 及び図 10B においては、全てのトランジスタにバックゲートを設けた構成を図示しているが、バックゲートが設けられないトランジスタを画素 10 が有していてもよい。

30

【0112】

<画素の構成例 4>

図 11A は、画素 10 の構成例を示す図であり、図 1 に示す画素 10 の構成の変形例である。図 11A に示す構成の画素 10 は、トランジスタ 15 のソース又はドレインの他方が、配線 45 ではなく配線 41 と電氣的に接続されている点で、図 1 に示す構成の画素 10 と異なる。

40

【0113】

図 11A に示す構成の画素 10 の動作方法は、図 2 乃至図 6 を参照することができる。ここで、期間 T01 において配線 41 の電位を電位 V1 とし、期間 T11 において配線 41 の電位を電位 Vc とする。なお、期間 T12 以降の配線 41 の電位は、図 2 等 に示す電位と同様の電位とすることができる。

【0114】

50

図 1 1 B に示す構成の画素 1 0 は、図 1 1 A に示す構成の画素 1 0 が有するトランジスタ 1 1、トランジスタ 1 2、トランジスタ 1 4、及びトランジスタ 1 5 にバックゲートを設けたものである。なお、図 1 1 B においては、全てのトランジスタにバックゲートを設けた構成を図示しているが、バックゲートが設けられないトランジスタを画素 1 0 が有していてもよい。

【 0 1 1 5 】

< 画素の動作方法の一例 2 >

図 1 2 は、図 1 に示す構成の画素 1 0 の動作方法の一例を示すタイミングチャートであり、図 2 に示す動作方法の変形例である。図 1 2 に示す動作方法は、期間 T 1 1 において、トランジスタ 1 3 のしきい値電圧の補正を 2 回行う点で、図 2 に示す動作方法と異なる。具体的には、期間 T 1 1 - 1 に、配線 4 5 の電位を、期間 T 0 1 で検出された電流に基づき算出された電位である電位 V_{c1} とする。これにより、ノード ND 4 の電位が電位 V_{c1} となる。その後、トランジスタ 1 3 を介して配線 5 4 に流れる電流を再び検出し、期間 T 1 1 - 2 において、配線 4 5 の電位を、当該検出された電流に基づき算出された電位である電位 V_{c2} とする。これにより、ノード ND 4 の電位が電位 V_{c1} となる。なお、しきい値電圧の補正は 3 回以上行ってもよい。

【 0 1 1 6 】

しきい値電圧の補正を複数回行うことにより、しきい値電圧の補正を精度良く行うことができる。よって、表示素子 2 0 により表示される画像を高品位なものとすることができる。

【 0 1 1 7 】

< 画素の動作方法の一例 3 >

図 1 3 は、図 1 に示す構成の画素 1 0 の動作方法の一例を示すタイミングチャートであり、図 2 に示す動作方法の変形例である。図 1 3 に示す動作方法では、期間 T 0 1 及び期間 T 1 1 に示す動作の代わりに、期間 T 0 2 に示す動作を行う点で、図 2 に示す動作方法と異なる。

【 0 1 1 8 】

期間 T 0 2 において、配線 3 1 の電位、配線 3 2 の電位、及び配線 3 5 の電位を高電位とし、その後配線 4 2 の電位を電位 V_0 、配線 4 5 の電位を電位 V_1 とする。これにより、トランジスタ 1 1、トランジスタ 1 2、トランジスタ 1 4、及びトランジスタ 1 5 がオン状態となり、ノード ND 2 の電位、及びノード ND 3 の電位が電位 V_0 と、ノード ND 4 の電位が電位 V_1 となる。以上により、配線 5 3 から、トランジスタ 1 3 を介して配線 5 4 に電流が流れる。当該電流は、画素 1 0 の外部に設けられる回路によって検出される。なお、図 2 に示す場合と同様に、配線 4 2 の電位は、配線 5 4 の電位である電位 V_0 と等しくなくてもよい。また、配線 4 1 の電位は、任意の電位とすることができるが、以下では 0 V であるとして説明する。

【 0 1 1 9 】

配線 4 5 の電位を電位 V_1 とした後、配線 4 5 の電位をスweepさせて低下させる。これにより、ノード ND 4 の電位も低下するので、トランジスタ 1 3 のしきい値電圧が大きくなり、トランジスタ 1 3 を介して配線 5 4 に流れる電流が小さくなる。そして、トランジスタ 1 3 を介して配線 5 4 に流れる電流が一定値以下となった時点で、上記スweep動作を停止させる。以上が期間 T 0 2 における動作である。

【 0 1 2 0 】

ここで、スweep動作終了時における、配線 4 5 の電位を電位 V_c とすると、ノード ND 4 の電位は電位 V_c となる。以上により、トランジスタ 1 3 のバックゲートの電位は電位 V_c となり、トランジスタ 1 3 のしきい値電圧が補正される。

【 0 1 2 1 】

期間 T 0 2 の終了後、図 2 に示す期間 T 1 2 以降の動作と同様の動作を行う。以上が図 1 3 に示す動作方法である。

【 0 1 2 2 】

図 1 3 に示すように、配線 4 5 の電位をスweepさせてトランジスタ 1 3 のしきい値電圧

10

20

30

40

50

の補正を行うことにより、表示装置 60 に補正データ生成回路 65、記憶装置 66、及び記憶装置 67 を設ける必要がなくなる。これにより、表示装置 60 を小型化し、また表示部 61 の面積を大きくすることができる。

【0123】

本実施の形態は、他の実施の形態等に記載した構成と適宜組み合わせることで実施することが可能である。

【0124】

(実施の形態 2)

本実施の形態では、本発明の一態様の表示装置の構成例について、図面を用いて説明する。

【0125】

図 14A において、基板 4001 上に設けられた表示部 215 を囲むようにして、シール材 4005 が設けられ、表示部 215 がシール材 4005 及び基板 4006 によって封止されている。

【0126】

表示部 215 には、実施の形態 1 に示した画素を有する表示部が設けられる。

【0127】

図 14A では、ゲートドライバ回路 221、データドライバ回路 231、データドライバ回路 232、及び電源回路 241 は、それぞれがプリント基板 4041 上に設けられた集積回路 4042 を複数有する。集積回路 4042 は、単結晶半導体又は多結晶半導体で形成されている。データドライバ回路 231 及びデータドライバ回路 232 は、実施の形態 1 に示したデータドライバ回路の機能を有する。ゲートドライバ回路 221 は、実施の形態 1 に示したゲートドライバ回路の機能を有する。電源回路 241 は、実施の形態 1 に示した電源線に供給する規定の電位を生成する機能を有する。

【0128】

ゲートドライバ回路 221、電源回路 241、データドライバ回路 231、及びデータドライバ回路 232 に供給される各種信号及び電位は、FPC (Flexible printed circuit) 4018 を介して供給される。

【0129】

ゲートドライバ回路 221 及び電源回路 241 が有する集積回路 4042 は、表示部 215 に供給する選択信号を生成する機能を有する。データドライバ回路 231 及びデータドライバ回路 232 が有する集積回路 4042 は、表示部 215 に供給する画像データを生成する機能を有する。集積回路 4042 は、基板 4001 上のシール材 4005 によって囲まれている領域とは異なる領域に実装されている。

【0130】

なお、集積回路 4042 の接続方法は、特に限定されるものではなく、ワイヤボンディング法、COG (Chip On Glass) 法、TCP (Tape Carrier Package) 法、COF (Chip On Film) 法等を用いることができる。

【0131】

図 14B は、データドライバ回路 231 及びデータドライバ回路 232 に含まれる集積回路 4042 を COG 法により実装する例を示している。また、駆動回路の一部又は全体を表示部 215 と同じ基板上に一体形成して、システムオンパネルを形成することができる。

【0132】

図 14B では、ゲートドライバ回路 221 及び電源回路 241 を、表示部 215 と同じ基板上に形成する例を示している。駆動回路を表示部 215 内の画素回路と同時に形成することで、部品点数を削減することができる。よって、生産性を高めることができる。

【0133】

また、図 14B では、基板 4001 上に設けられた表示部 215 と、ゲートドライバ回路 221 及び電源回路 241 と、を囲むようにして、シール材 4005 が設けられている。また表示部 215、ゲートドライバ回路 221、及び電源回路 241 の上に基板 4006 が設けられている。よって、表示部 215、ゲートドライバ回路 221、及び電源回路 2

10

20

30

40

50

４１は、基板４００１とシール材４００５と基板４００６とによって、表示素子と共に封止されている。

【０１３４】

また、図１４Ｂでは、データドライバ回路２３１及びデータドライバ回路２３２を別途形成し、基板４００１に実装している例を示しているが、この構成に限定されない。ゲートドライバ回路を別途形成して実装してもよいし、データドライバ回路の一部又はゲートドライバ回路の一部を、別途形成して実装してもよい。

【０１３５】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むＩＣ等を実装した状態にあるモジュールとを含む場合がある。

10

【０１３６】

また、基板上に設けられた表示部及びゲートドライバ回路は、トランジスタを複数有している。当該トランジスタとして、例えば以降に示すトランジスタを適用することができる。

【０１３７】

周辺駆動回路が有するトランジスタと、表示部の画素回路が有するトランジスタの構造は同じであってもよく、異なってもよい。周辺駆動回路が有するトランジスタは、全て同じ構造であってもよく、２種類以上の構造が組み合わされていてもよい。同様に、画素回路が有するトランジスタは、全て同じ構造であってもよく、２種類以上の構造が組み合わされていてもよい。

【０１３８】

20

また、基板４００６上には入力装置を設けることができる。図１４Ａ及び図１４Ｂに示す表示装置に入力装置を設けた構成はタッチパネルとして機能させることができる。なお、図１４Ａ及び図１４Ｂには入力装置は示していない。入力装置の構成については後述する。

【０１３９】

本発明の一態様のタッチパネルが有する検知素子（センサ素子ともいう）に限定は無い。指やスタイラス等の被検知体の、近接又は接触を検知することのできる様々なセンサを、検知素子として適用することができる。

【０１４０】

センサの方式としては、例えば、静電容量方式、抵抗膜方式、表面弾性波方式、赤外線方式、光学方式、感圧方式等様々な方式を用いることができる。

30

【０１４１】

本実施の形態では、静電容量方式の検知素子を有するタッチパネルを例に挙げて説明する。

【０１４２】

静電容量方式としては、表面型静電容量方式、投影型静電容量方式等がある。また、投影型静電容量方式としては、自己容量方式、相互容量方式等がある。相互容量方式を用いると、同時多点検知が可能となるため好ましい。

【０１４３】

本発明の一態様のタッチパネルは、別々に作製された表示装置と検知素子とを貼り合わせる構成、表示素子を支持する基板及び対向基板の、一方又は双方に検知素子を構成する電極等を設ける構成等、様々な構成を適用することができる。

40

【０１４４】

図１５Ａ及び図１５Ｂに、タッチパネルの一例を示す。図１５Ａは、タッチパネル４２１０の斜視図である。図１５Ｂは、入力装置４２００の斜視概略図である。なお、明瞭化のため、代表的な構成要素のみを示している。

【０１４５】

タッチパネル４２１０は、別々に作製された表示装置と検知素子とを貼り合わせた構成である。

【０１４６】

タッチパネル４２１０は、入力装置４２００と、表示装置とを有し、これらが重ねて設けられている。

50

【 0 1 4 7 】

入力装置 4 2 0 0 は、基板 4 2 6 3、電極 4 2 2 7、電極 4 2 2 8、複数の配線 4 2 3 7、複数の配線 4 2 3 8、及び複数の配線 4 2 3 9 を有する。例えば、電極 4 2 2 7 は配線 4 2 3 7 又は配線 4 2 3 9 と電氣的に接続することができる。また、電極 4 2 2 8 は配線 4 2 3 8 と電氣的に接続することができる。F P C 4 2 7 2 は、複数の配線 4 2 3 7、複数の配線 4 2 3 8、及び複数の配線 4 2 3 9 の各々と電氣的に接続する。F P C 4 2 7 2 には I C 4 2 7 3 を設けることができる。

【 0 1 4 8 】

又は、表示装置の基板 4 0 0 1 と基板 4 0 0 6 との間にタッチセンサを設けてもよい。基板 4 0 0 1 と基板 4 0 0 6 との間にタッチセンサを設ける場合は、静電容量方式のタッチセンサのほか、光電変換素子を用いた光学式のタッチセンサを適用してもよい。

10

【 0 1 4 9 】

< 表示装置の断面構成例 1 >

図 1 6 A は、図 1 4 B 中で N 1 - N 2 の鎖線で示した部位の断面図であり、カラーフィルタ方式が適用されたトップエミッション構造の発光表示装置の構成例を示す。図 1 6 A に示す表示装置は電極 4 0 1 5 を有しており、電極 4 0 1 5 は F P C 4 0 1 8 が有する端子と異方性導電層 4 0 1 9 を介して、電氣的に接続されている。図 1 6 A では、電極 4 0 1 5 は、絶縁層 4 1 1 2、絶縁層 4 1 1 1、及び絶縁層 4 1 1 0 に形成された開口において配線 4 0 1 4 と電氣的に接続されている。

【 0 1 5 0 】

20

電極 4 0 1 5 は、電極層 4 0 3 0 と同じ導電層から形成され、配線 4 0 1 4 は、トランジスタ 4 0 1 0、及びトランジスタ 4 0 1 1 のソース電極及びドレイン電極と同じ導電層で形成されている。

【 0 1 5 1 】

また、基板 4 0 0 1 上に設けられた表示部 2 1 5 とゲートドライバ回路 2 2 1 は、トランジスタを複数有しており、図 1 6 A では、表示部 2 1 5 に含まれるトランジスタ 4 0 1 0、及びゲートドライバ回路 2 2 1 に含まれるトランジスタ 4 0 1 1 を例示している。なお、図 1 6 A では、トランジスタ 4 0 1 0 及びトランジスタ 4 0 1 1 としてボトムゲート型のトランジスタを例示しているが、トップゲート型のトランジスタであってもよい。

【 0 1 5 2 】

30

図 1 6 A では、トランジスタ 4 0 1 0 及びトランジスタ 4 0 1 1 上に絶縁層 4 1 1 2 が設けられている。また、絶縁層 4 1 1 2 上に隔壁 4 5 1 0 が形成されている。

【 0 1 5 3 】

また、トランジスタ 4 0 1 0 及びトランジスタ 4 0 1 1 は、絶縁層 4 1 0 2 上に設けられている。また、トランジスタ 4 0 1 0 及びトランジスタ 4 0 1 1 は、絶縁層 4 1 1 1 上に形成された電極 4 0 1 7 を有する。電極 4 0 1 7 はバックゲート電極として機能することができる。

【 0 1 5 4 】

また、図 1 6 A に示す表示装置は、容量素子 4 0 2 0 を有する。容量素子 4 0 2 0 は、トランジスタ 4 0 1 0 のゲート電極と同じ工程で形成された電極 4 0 2 1 と、ソース電極及びドレイン電極と同じ工程で形成された電極と、を有する。それぞれの電極は、絶縁層 4 1 0 3 を介して重なっている。

40

【 0 1 5 5 】

一般に、表示装置の画素部に設けられる容量素子の容量は、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。容量素子の容量は、トランジスタのオフ電流等を考慮して設定すればよい。

【 0 1 5 6 】

表示部 2 1 5 に設けられたトランジスタ 4 0 1 0 は、表示素子と電氣的に接続する。

【 0 1 5 7 】

また、図 1 6 A に示す表示装置は、絶縁層 4 1 1 1 と絶縁層 4 1 0 3 として、不純物元素

50

を透過しにくい絶縁層を用いる。絶縁層 4 1 1 1 と絶縁層 4 1 0 3 でトランジスタの半導体層を挟むことで、外部からの不純物の浸入を防ぐことができる。

【 0 1 5 8 】

表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子（E L 素子）を適用することができる。E L 素子は、一对の電極の間に発光性の化合物を含む層（「E L 層」ともいう。）を有する。一对の電極間に、E L 素子のしきい値電圧よりも大きい電位差を生じさせると、E L 層に陽極側から正孔が注入され、陰極側から電子が注入される。注入された電子と正孔はE L 層において再結合し、E L 層に含まれる発光物質が発光する。

【 0 1 5 9 】

また、E L 素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機E L 素子、後者は無機E L 素子と呼ばれている。

【 0 1 6 0 】

有機E L 素子は、電圧を印加することにより、一方の電極から電子、他方の電極から正孔がそれぞれE L 層に注入される。そして、それらキャリア（電子及び正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【 0 1 6 1 】

なお、E L 層は、発光性の化合物以外に、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子注入性の高い物質、又はバイポーラ性の物質（電子輸送性及び正孔輸送性が高い物質）等を有していてもよい。

【 0 1 6 2 】

E L 層は、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

【 0 1 6 3 】

無機E L 素子は、その素子構成により、分散型無機E L 素子と薄膜型無機E L 素子とに分類される。分散型無機E L 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー - アクセプター再結合型発光である。薄膜型無機E L 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機E L 素子を用いて説明する。

【 0 1 6 4 】

発光素子は発光を取り出すために少なくとも一对の電極の一方が透明であればよい。そして、基板上にトランジスタ及び発光素子を形成し、当該基板とは逆側の面から発光を取り出す上面射出（トップエミッション）構造や、基板側の面から発光を取り出す下面射出（ボトムエミッション）構造や、両面から発光を取り出す両面射出（デュアルエミッション）構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【 0 1 6 5 】

図 1 6 A は、表示素子として発光素子を用いた発光表示装置（「E L 表示装置」ともいう。）の一例である。表示素子である発光素子 4 5 1 3 は、表示部 2 1 5 に設けられたトランジスタ 4 0 1 0 と電気的に接続している。発光素子 4 5 1 3 は、白色光を発する素子とすることができる。なお発光素子 4 5 1 3 の構成は、電極層 4 0 3 0、発光層 4 5 1 1、電極層 4 0 3 1 の積層構造であるが、この構成に限定されない。発光素子 4 5 1 3 から取り出す光の方向等に合わせて、発光素子 4 5 1 3 の構成は適宜変えることができる。

【 0 1 6 6 】

隔壁 4 5 1 0 は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、電極層 4 0 3 0 上に開口部を形成し、その開口部の側面が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

10

20

30

40

50

【 0 1 6 7 】

発光層 4 5 1 1 は、単数の層で構成されていても、複数の層が積層されるように構成されていてもよい。

【 0 1 6 8 】

なお、発光層 4 5 1 1 は、量子ドット (Q D : Q u a n t u m D o t) 等の無機化合物を有していてもよい。例えば、量子ドットを発光層に用いることで、発光材料として機能させることもできる。

【 0 1 6 9 】

量子ドットは、数 n m から数十 n m サイズの半導体ナノ結晶であり、 1×10^3 個から 1×10^6 個程度の原子から構成されている。量子ドットはサイズに依存してエネルギーシフトするため、同じ物質から構成される量子ドットであっても、サイズによって発光波長が異なる。そのため、用いる量子ドットのサイズを変更することによって、容易に発光波長を変更することができる。

10

【 0 1 7 0 】

また、量子ドットは、発光スペクトルのピーク幅が狭いため、色純度の良い発光を得ることができる。さらに、量子ドットの理論的な内部量子効率ほぼ 1 0 0 % であると言われており、蛍光発光を呈する有機化合物の 2 5 % を大きく上回り、燐光発光を呈する有機化合物と同等となっている。このことから、量子ドットを発光材料として用いることによって発光効率の高い発光素子を得ることができる。その上、無機材料である量子ドットは、その本質的な安定性にも優れているため、寿命の観点からも好ましい発光素子を得ることができる。

20

【 0 1 7 1 】

量子ドットを構成する材料としては、第 1 4 族元素、第 1 5 族元素、第 1 6 族元素、複数の第 1 4 族元素からなる化合物、第 4 族から第 1 4 族に属する元素と第 1 6 族元素との化合物、第 2 族元素と第 1 6 族元素との化合物、第 1 3 族元素と第 1 5 族元素との化合物、第 1 3 族元素と第 1 7 族元素との化合物、第 1 4 族元素と第 1 5 族元素との化合物、第 1 1 族元素と第 1 7 族元素との化合物、酸化鉄類、酸化チタン類、カルコゲナイドスピネル類、各種半導体クラスターなどを挙げることができる。

【 0 1 7 2 】

具体的には、セレン化カドミウム、硫化カドミウム、テルル化カドミウム、セレン化亜鉛、酸化亜鉛、硫化亜鉛、テルル化亜鉛、硫化水銀、セレン化水銀、テルル化水銀、砒化インジウム、リン化インジウム、砒化ガリウム、リン化ガリウム、窒化インジウム、窒化ガリウム、アンチモン化インジウム、アンチモン化ガリウム、リン化アルミニウム、砒化アルミニウム、アンチモン化アルミニウム、セレン化鉛、テルル化鉛、硫化鉛、セレン化インジウム、テルル化インジウム、硫化インジウム、セレン化ガリウム、硫化砒素、セレン化砒素、テルル化砒素、硫化アンチモン、セレン化アンチモン、テルル化アンチモン、硫化ビスマス、セレン化ビスマス、テルル化ビスマス、ケイ素、炭化ケイ素、ゲルマニウム、錫、セレン、テルル、ホウ素、炭素、リン、窒化ホウ素、リン化ホウ素、砒化ホウ素、窒化アルミニウム、硫化アルミニウム、硫化バリウム、セレン化バリウム、テルル化バリウム、硫化カルシウム、セレン化カルシウム、テルル化カルシウム、硫化ベリリウム、セレン化ベリリウム、テルル化ベリリウム、硫化マグネシウム、セレン化マグネシウム、硫化ゲルマニウム、セレン化ゲルマニウム、テルル化ゲルマニウム、硫化錫、セレン化錫、テルル化錫、酸化鉛、フッ化銅、塩化銅、臭化銅、ヨウ化銅、酸化銅、セレン化銅、酸化ニッケル、酸化コバルト、硫化コバルト、酸化鉄、硫化鉄、酸化マンガン、硫化モリブデン、酸化バナジウム、酸化タンゲステン、酸化 tantalum、酸化チタン、酸化ジルコニウム、窒化ケイ素、窒化ゲルマニウム、酸化アルミニウム、チタン酸バリウム、セレンと亜鉛とカドミウムの化合物、インジウムと砒素とリンの化合物、カドミウムとセレンと硫黄の化合物、カドミウムとセレンとテルルの化合物、インジウムとガリウムと砒素の化合物、インジウムとガリウムとセレンの化合物、インジウムとセレンと硫黄の化合物、銅とインジウムと硫黄の化合物、及びこれらの組合せなどを挙げることができるが、これらに限定

30

40

50

されるものではない。また、組成が任意の比率で表される、いわゆる合金型量子ドットを用いてもよい。例えば、カドミウムとセレンと硫黄の合金型量子ドットは、元素の含有比率を変化させることで発光波長を変えることができるため、青色発光を得るには有効な手段の一つである。

【0173】

量子ドットの構造としては、コア型、コア - シェル型、コア - マルチシェル型などがあり、そのいずれを用いてもよいが、コアを覆ってより広いバンドギャップを持つ別の無機材料でシェルを形成することによって、ナノ結晶表面に存在する欠陥やダングリングボンドの影響を低減することができる。これにより、発光の量子効率が大きく改善するためコア - シェル型やコア - マルチシェル型の量子ドットを用いることが好ましい。シェルの材料の例としては、硫化亜鉛や酸化亜鉛が挙げられる。

10

【0174】

また、量子ドットは、表面原子の割合が高いことから、反応性が高く、凝集が起こりやすい。そのため、量子ドットの表面には保護剤が付着している又は保護基が設けられていることが好ましい。保護剤が付着している又は保護基が設けられていることによって、凝集を防ぎ、溶媒への溶解性を高めることができる。また、反応性を低減させ、電気的安定性を向上させることも可能である。保護剤（又は保護基）としては、例えば、ポリオキシエチレンラウリルエーテル、ポリオキシエチレンステアリルエーテル、ポリオキシエチレンオレイルエーテル等のポリオキシエチレンアルキルエーテル類、トリプロピルホスフィン、トリブチルホスフィン、トリヘキシルホスフィン、トリオクチルホスフィン等のトリアルキルホスフィン類、ポリオキシエチレン *n* - オクチルフェニルエーテル、ポリオキシエチレン *n* - ノニルフェニルエーテル等のポリオキシエチレンアルキルフェニルエーテル類、トリ（*n* - ヘキシル）アミン、トリ（*n* - オクチル）アミン、トリ（*n* - デシル）アミン等の第3級アミン類、トリプロピルホスフィンオキシド、トリブチルホスフィンオキシド、トリヘキシルホスフィンオキシド、トリオクチルホスフィンオキシド、トリデシルホスフィンオキシド等の有機リン化合物、ポリエチレングリコールジラウレート、ポリエチレングリコールジステアレート等のポリエチレングリコールジエステル類、また、ピリジン、ルチジン、コリジン、キノリン類等の含窒素芳香族化合物等の有機窒素化合物、ヘキシルアミン、オクチルアミン、デシルアミン、ドデシルアミン、テトラデシルアミン、ヘキサデシルアミン、オクタデシルアミン等のアミノアルカン類、ジブチルスルフィド等のジアルキルスルフィド類、ジメチルスルホキシドやジブチルスルホキシド等のジアルキルスルホキシド類、チオフェン等の含硫黄芳香族化合物等の有機硫黄化合物、パルミチン酸、ステアリン酸、オレイン酸等の高級脂肪酸、アルコール類、ソルビタン脂肪酸エステル類、脂肪酸変性ポリエステル類、3級アミン変性ポリウレタン類、ポリエチレンイミン類等が挙げられる。

20

30

【0175】

量子ドットは、サイズが小さくなるに従いバンドギャップが大きくなるため、所望の波長の光が得られるように、そのサイズを適宜調整する。結晶のサイズが小さくなるにつれて、量子ドットの発光は青色側へ、つまり、高エネルギー側へシフトするため、量子ドットのサイズを変更させることにより、紫外領域、可視領域、赤外領域のスペクトルの波長領域にわたって、その発光波長を調整することができる。量子ドットのサイズ（直径）は、0.5 nm以上20 nm以下、好ましくは1 nm以上10 nm以下の範囲のものが通常よく用いられる。なお、量子ドットはそのサイズ分布が狭いほど、より発光スペクトルが狭線化し、色純度の良好な発光を得ることができる。また、量子ドットの形状は特に限定されず、球状、棒状、円盤状、その他の形状であってもよい。なお、棒状の量子ドットである量子ロッドは、指向性を有する光を呈する機能を有するため、量子ロッドを発光材料として用いることにより、より外部量子効率が良好な発光素子を得ることができる。

40

【0176】

ところで、有機EL素子では多くの場合、発光材料をホスト材料に分散し、発光材料の濃度消光を抑制することによって発光効率を高めている。ホスト材料は発光材料以上の一重

50

項励起エネルギー準位又は三重項励起エネルギー準位を有する材料であることが必要である。特に、青色燐光材料を発光材料に用いる場合においては、それ以上の三重項励起エネルギー準位を有し、且つ、寿命の観点で優れたホスト材料が必要であり、その開発は困難を極めている。ここで、量子ドットは、ホスト材料を用いずに量子ドットのみで発光層を構成しても発光効率を保つことができるため、この点でも寿命という観点から好ましい発光素子を得ることができる。量子ドットのみで発光層を形成する場合には、量子ドットはコア-シェル構造(コア-マルチシェル構造を含む)であることが好ましい。

【0177】

発光層の発光材料に量子ドットを用いる場合、当該発光層の膜厚は3 nm以上100 nm以下、好ましくは10 nm以上100 nm以下とし、発光層中の量子ドットの含有率は1以上100以下体積%とする。ただし、量子ドットのみで発光層を形成することが好ましい。なお、当該量子ドットを発光材料としてホストに分散した発光層を形成する場合は、ホスト材料に量子ドットを分散させる、又はホスト材料と量子ドットとを適当な液媒体に溶解又は分散させてウェットプロセス(スピンコート法、キャスト法、ダイコート法、ブレードコート法、ロールコート法、インクジェット法、印刷法、スプレーコート法、カーテンコート法、ラングミュア・プロジェクト法など)により形成すればよい。燐光性の発光材料を用いた発光層については、上記ウェットプロセスの他、真空蒸着法も好適に利用することができる。

【0178】

ウェットプロセスに用いる液媒体としては、たとえば、メチルエチルケトン、シクロヘキサノン等のケトン類、酢酸エチル等の脂肪酸エステル類、ジクロロベンゼン等のハロゲン化炭化水素類、トルエン、キシレン、メシチレン、シクロヘキシルベンゼン等の芳香族炭化水素類、シクロヘキサン、デカリン、ドデカン等の脂肪族炭化水素類、ジメチルホルムアミド(DMF)、ジメチルスルホキシド(DMSO)等の有機溶媒を用いることができる。

【0179】

発光素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、電極層4031上に保護層を形成してもよい。保護層としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC(Diamond Like Carbon)等を形成することができる。また、基板4001、基板4006、及びシール材4005によって封止された空間には充填材4514が設けられ密封されている。このように、外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(貼り合わせフィルム、紫外線硬化樹脂フィルム等)やカバー材でパッケージング(封入)することが好ましい。

【0180】

充填材4514としては窒素やアルゴン等の不活性な気体の他に、紫外線硬化樹脂又は熱硬化樹脂を用いることができ、PVC(ポリビニルクロライド)、アクリル系樹脂、ポリイミド、エポキシ系樹脂、シリコーン系樹脂、PVB(ポリビニルブチラル)、又はEVA(エチレンビニルアセテート)等を用いることができる。また、充填材4514に乾燥剤が含まれていてもよい。

【0181】

シール材4005には、ガラスフリット等のガラス材料や、二液混合型の樹脂等の常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂等の樹脂材料を用いることができる。また、シール材4005に乾燥剤が含まれていてもよい。

【0182】

また、図16Aに示す表示装置は着色層4301及び遮光層4302を有する。着色層4301は、充填材4514を介して発光素子4513と重なる領域を有し、遮光層4302は、充填材4514を介して隔壁4510と重なる領域を有する。

【0183】

着色層4301は、特定の波長域の光を透過する有色層である。例えば、赤色、緑色、青

10

20

30

40

50

色、シアン、マゼンタ、又は黄色の光を透過するカラーフィルタ等を用いることができる。着色層 4301 に用いることのできる材料としては、金属材料、樹脂材料、顔料、又は染料が含まれた樹脂材料等が挙げられる。

【0184】

着色層 4301 は、隣接する遮光層 4302 の間に設けられている。遮光層 4302 は発光素子 4513 から発せられる光を遮光し、隣接する発光素子 4513 間における混色を抑制する機能を有する。ここで、着色層 4301 の端部を、遮光層 4302 と重なるように設けることにより、光漏れを抑制することができる。遮光層 4302 としては、発光素子 4513 からの発光を遮る材料を用いることができ、例えば、金属材料、又は、顔料若しくは染料を含む樹脂材料等を用いてブラックマトリクスを形成することができる。

10

【0185】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）を適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0186】

また、発光素子をマイクロキャビティ構造とすることで、色純度の高い光を取り出すことができる。

【0187】

電極層 4030 及び電極層 4031 は、取り出す光の方向、電極層が設けられる場所、及び電極層のパターン構造によって透光性、反射性を選択すればよい。

20

【0188】

電極層 4030、及び電極層 4031 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、インジウム錫酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物等の透光性を有する導電性材料を用いることができる。

【0189】

また、電極層 4030、及び電極層 4031 はタングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、若しくはその合金、又はその金属窒化物から一種以上を用いて形成することができる。

30

【0190】

また、電極層 4030、及び電極層 4031 として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリン若しくはその誘導体、ポリピロール若しくはその誘導体、ポリチオフェン若しくはその誘導体、又は、アニリン、ピロール及びチオフェンの 2 種以上からなる共重合体若しくはその誘導体等が挙げられる。

【0191】

また、トランジスタは静電気等により破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

40

【0192】

図 16A に示すように、発光色が白色の発光素子 4513 と着色層を組み合わせるカラーフィルタ方式を適用することにより、本発明の一態様の表示装置の生産性を高めることができる。

【0193】

図 16B は、図 14B 中で N1 - N2 の鎖線で示した部位の断面図であり、カラーフィルタを有さず、塗り分け方式が適用されている点が図 16A に示す構成の表示装置と異なる。塗り分け方式の表示装置では、発光素子 4513 の発光色は発光層 4511 を構成する

50

材料によって、白、赤、緑、青、シアン、マゼンタ、又は黄等とすることができる。

【 0 1 9 4 】

図 1 6 B に示すように塗り分け方式を適用することにより、色純度の高い光を取り出すことができる。なお、塗り分け方式の表示装置であってもカラーフィルタを設けることで、さらに色純度の高い光を取り出すことができる。

【 0 1 9 5 】

なお、本発明の一態様の表示装置は、色変換方式又は量子ドット方式等を適用してもよい。

【 0 1 9 6 】

< 表示装置の断面構成例 2 >

図 1 7 は、図 1 4 B 中で N 1 - N 2 の鎖線で示した部位の断面図であり、表示素子として発光素子である L E D、特にマイクロ L E D を用いた表示装置の構成例を示す。なお、図 1 7 等において、図 1 6 A 等 に示す表示装置と同様の構成については、説明を省略する。

【 0 1 9 7 】

図 1 7 に示す構成の表示装置では、電極層 4 0 3 0 と同一の層に電極層 4 0 3 1 が設けられる。また、絶縁層 4 1 1 2 上に表示素子 7 8 2 が設けられる。表示素子 7 8 2 は、バンプ 7 9 1 を介して電極層 4 0 3 0 と電氣的に接続され、バンプ 7 9 3 を介して電極層 4 0 3 1 と電氣的に接続されている。

【 0 1 9 8 】

基板 4 0 0 1、基板 4 0 0 6、及びシール材 4 0 0 5 によって封止された空間には遮光層 7 9 5 が設けられる。遮光層 7 9 5 は、隣接する表示素子 7 8 2 の間に設けることが好ましい。隣接する表示素子 7 8 2 の間に遮光層 7 9 5 を設ける事で、隣接する画素への光漏れ、画素間の混色を抑制できる。遮光層 7 9 5 には、顔料、染料、又はカーボンブラックなどを含む樹脂を用いることができる。さらに、表示素子 7 8 2 の側面が遮光層 7 9 5 と接することが好ましい。表示素子 7 8 2 の側面を遮光層 7 9 5 で覆うことにより、隣接する画素への光漏れ、画素間の混色を抑制できる。なお、図 1 7 では、遮光層 7 9 5 の上面の高さと、表示素子 7 8 2 の上面の高さが概略一致する構成を示しているが、本発明の一態様はこれに限られない。遮光層 7 9 5 の上面の高さが、表示素子 7 8 2 の上面の高さより低くてもよく、表示素子 7 8 2 の上面の高さより高くてもよい。遮光層 7 9 5 の上面の高さが、表示素子 7 8 2 の上面の高さと概略一致又は高くすることにより、隣接する画素への光漏れ、画素間の混色を効率良く抑制できる。

【 0 1 9 9 】

表示素子 7 8 2 は、基板 7 7 1 上の半導体層 7 8 1 を有する。半導体層 7 8 1 は、n 型半導体層 7 7 5 と、n 型半導体層 7 7 5 上の発光層 7 7 7 と、発光層 7 7 7 上の p 型半導体層 7 7 9 とを有する。p 型半導体層 7 7 9 の材料としては、バンドギャップエネルギーが発光層 7 7 7 より大きく、発光層 7 7 7 へのキャリアの閉じ込めができる材料を用いることができる。

【 0 2 0 0 】

また、表示素子 7 8 2 には、n 型半導体層 7 7 5 上にカソードとしての機能を有する電極層 7 8 5 と、p 型半導体層 7 7 9 上にコンタクト電極としての機能を有する電極層 7 8 3 と、電極層 7 8 3 上にアノードとしての機能を有する電極層 7 8 7 とが設けられる。また、電極層 7 8 3 の上面及び側面が絶縁層 7 8 9 で覆われていると好ましい。絶縁層 7 8 9 は、表示素子 7 8 2 の保護膜としての機能を有する。

【 0 2 0 1 】

なお、n 型半導体層 7 7 5 を p 型半導体層とし、p 型半導体層 7 7 9 を n 型半導体層としてもよい。この場合、電極層 7 8 5 はアノードとしての機能を有し、電極層 7 8 7 はカソードとしての機能を有することができる。

【 0 2 0 2 】

電極層 7 8 5 と電極層 4 0 3 0 との間にバンプ 7 9 1 が設けられることにより、電極層 7 8 5 が電極層 4 0 3 0 と電氣的に接続されている。また、電極層 7 8 7 と電極層 4 0 3 1 との間にはバンプ 7 9 3 が設けられることにより、電極層 7 8 7 が電極層 4 0 3 1 と電氣

10

20

30

40

50

的に接続されている。なお、図 17 では、電極層 785 が設けられる位置の高さと、電極層 787 が設けられる位置の高さとが異なり、それと共にバンプ 791 の高さとバンプ 793 の高さとが異なる構成を示している。電極層 785 が設けられる位置の高さと、電極層 787 が設けられる位置の高さとが同じ場合、バンプ 791 の高さとバンプ 793 の高さとが概略同じとなる構成とすることができる。

【0203】

表示素子 782 は、LED とすることができる。この場合、光を射出する領域の面積が 1 mm^2 以下、好ましくは $10000\text{ }\mu\text{ m}^2$ 以下、より好ましくは $3000\text{ }\mu\text{ m}^2$ 以下、さらに好ましくは $700\text{ }\mu\text{ m}^2$ 以下とすることができる。光を射出する領域の面積を小さくすることにより、本発明の一態様の表示装置の消費電力を低減することができる。また、本発明の一態様の表示装置を薄型・軽量化することができる。さらに、本発明の一態様の表示装置のコントラストを高め、視野角を広げることができるので、高品位の画像を表示することができる。

10

【0204】

図 18 は、図 17 に示す構成の表示装置の変形例であり、基板 4006 と、表示素子 782 及び遮光層 795 と、の間に着色層 4301、遮光層 4302、及び蛍光体層 797 と、が設けられる点が、図 17 に示す構成の表示装置と異なる。

【0205】

着色層 4301 は、表示素子 782 と重なる領域を有する。また、遮光層 4302 の端部が着色層 4301 の端部と重なるように、遮光層 4302 が設けられる。さらに、着色層 4301 上に、蛍光体層 797 が設けられる。

20

【0206】

以上により、蛍光体層 797、表示素子 782、及び着色層 4301 は互いに重なる領域を有する。図 18 に示すように、蛍光体層 797 の端部は表示素子 782 の端部より外側に位置し、着色層 4301 の端部は蛍光体層 797 の端部より外側に位置すると好ましい。このような構成とすることで、隣接する画素への光漏れ、画素間の混色を抑制することができる。

【0207】

着色層 4301、遮光層 4302、及び蛍光体層 797 と、表示素子 782 及び遮光層 795 と、の間には、充填材 4514 が設けられる。

30

【0208】

例えば、蛍光体層 797 が黄色光を射出する蛍光体を有し、表示素子 782 が青色光を射出する構成とすることにより、蛍光体層 797 から白色光が射出される。ここで、着色層 4301 を赤色の光を透過する着色層とすると、表示素子 782 が発した光は、蛍光体層 797 及び着色層 736 を透過し、赤色光として表示面側に射出される。同様に、着色層 4301 を緑色の光を透過する着色層とすると、表示素子 782 が発した光は、蛍光体層 797 及び着色層 736 を透過し、緑色光として表示面側に射出される。また、着色層 4301 を青色の光を透過する着色層とすると、表示素子 782 が発した光は、蛍光体層 797 及び着色層 736 を透過し、青色光として表示面側に射出される。これにより、1 種類の表示素子 782 を用いてカラー表示を行うことができる。また、表示装置に用いられる表示素子 782 は 1 種類であるため、本発明の一態様の表示装置を簡易な方法で作製することができる。本発明の一態様の表示装置を低価格なものとすることができる。

40

【0209】

なお、例えば、蛍光体層 797 が赤色光を射出する蛍光体を有し、表示素子 782 が青緑色光を射出する構成とすることにより、蛍光体層 797 から白色光が射出される構成としてもよい。また、蛍光体層 797 が赤色光を射出する蛍光体、緑色光を射出する蛍光体、及び青色光を射出する蛍光体を有し、表示素子 782 が近紫外光又は紫色光を射出する構成とすることにより、蛍光体層 797 から白色光が射出される構成としてもよい。

【0210】

本実施の形態は、他の実施の形態等に記載した構成と適宜組み合わせる実施することが可

50

能である。

【0211】

(実施の形態3)

本実施の形態では、上記実施の形態に示した各トランジスタに置き換えて用いることのできるトランジスタの一例について、図面を用いて説明する。

【0212】

本発明の一態様の表示装置は、ボトムゲート型のトランジスタ、及びトップゲート型トランジスタ等の様々な形態のトランジスタを用いて作製することができる。よって、既存の製造ラインに合わせて、使用する半導体層の材料やトランジスタ構造を容易に置き換えることができる。

10

【0213】

〔ボトムゲート型トランジスタ〕

図19A1は、ボトムゲート型のトランジスタの一種であるチャネル保護型のトランジスタ810の断面図である。図19A1において、トランジスタ810は基板771上に形成されている。また、トランジスタ810は、基板771上に絶縁層772を介して電極746を有する。また、電極746上に絶縁層726を介して半導体層742を有する。電極746はゲート電極としての機能を有する。絶縁層726はゲート絶縁層としての機能を有する。

【0214】

また、半導体層742のチャネル形成領域上に絶縁層741を有する。また、半導体層742の一部と接して、絶縁層726上に電極744a及び電極744bを有する。電極744aは、ソース電極又はドレイン電極の一方としての機能を有する。電極744bは、ソース電極又はドレイン電極の他方としての機能を有する。電極744aの一部、及び電極744bの一部は、絶縁層741上に形成される。

20

【0215】

絶縁層741は、チャネル保護層としての機能を有する。チャネル形成領域上に絶縁層741を設けることで、電極744a及び電極744bの形成時に生じる半導体層742の露出を防ぐことができる。よって、電極744a及び電極744bの形成時に、半導体層742のチャネル形成領域がエッチングされることを防ぐことができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

30

【0216】

また、トランジスタ810は、電極744a、電極744b、及び絶縁層741上に絶縁層728を有し、絶縁層728の上に絶縁層729を有する。

【0217】

半導体層742に酸化物半導体を用いる場合、電極744a及び電極744bの、少なくとも半導体層742と接する部分に、半導体層742の一部から酸素を奪い、酸素欠損を生じさせることが可能な材料を用いることが好ましい。半導体層742中の酸素欠損が生じた領域はキャリア濃度が増加し、当該領域はn型化し、n型領域(n⁺層)となる。したがって、当該領域はソース領域又はドレイン領域として機能することができる。半導体層742に酸化物半導体を用いる場合、半導体層742から酸素を奪い、酸素欠損を生じさせることが可能な材料の一例として、タンゲステン、チタン等を挙げることができる。

40

【0218】

半導体層742にソース領域及びドレイン領域が形成されることにより、電極744a及び電極744bと、半導体層742との接触抵抗を低減することができる。よって、電界効果移動度や、しきい値電圧等の、トランジスタの電気特性を良好なものとすることができる。

【0219】

半導体層742にシリコン等の半導体を用いる場合は、半導体層742と電極744aの間、及び半導体層742と電極744bの間に、n型半導体又はp型半導体として機能する層を設けることが好ましい。n型半導体又はp型半導体として機能する層は、トランジ

50

スタのソース領域又はドレイン領域として機能することができる。

【0220】

絶縁層729は、外部からのトランジスタへの不純物の拡散を防ぐ、又は低減する機能を有する材料を用いて形成することが好ましい。なお、必要に応じて絶縁層729を省略することもできる。

【0221】

図19A2に示すトランジスタ811は、絶縁層729上にバックゲート電極としての機能を有する電極723を有する点が、トランジスタ810と異なる。電極723は、電極746と同様の材料及び方法で形成することができる。

【0222】

一般に、バックゲート電極は導電層で形成され、ゲート電極とバックゲート電極で半導体層のチャネル形成領域を挟むように配置される。よって、バックゲート電極は、ゲート電極と同様に機能させることができる。バックゲート電極の電位は、ゲート電極と同電位としてもよいし、接地電位（GND電位）や、任意の電位としてもよい。また、バックゲート電極の電位をゲート電極と連動させず独立して変化させることで、トランジスタのしきい値電圧を変化させることができる。

【0223】

電極746及び電極723は、どちらもゲート電極として機能することができる。よって、絶縁層726、絶縁層741、絶縁層728、及び絶縁層729は、それぞれがゲート絶縁層として機能することができる。なお、電極723は、絶縁層728と絶縁層729の間に設けてもよい。

【0224】

なお、電極746又は電極723の一方を、「ゲート電極」と呼ぶ場合、他方を「バックゲート電極」と呼ぶ。例えば、トランジスタ811において、電極723を「ゲート電極」と呼ぶ場合、電極746を「バックゲート電極」と呼ぶ。また、電極723を「ゲート電極」として用いる場合は、トランジスタ811をトップゲート型のトランジスタの一種と考えることができる。また、電極746及び電極723のどちらか一方を、「第1のゲート電極」と呼び、他方を「第2のゲート電極」と呼ぶ場合がある。

【0225】

半導体層742を挟んで電極746及び電極723を設けることで、更には、電極746及び電極723を同電位とすることで、半導体層742においてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ811のオン電流が高くなると共に、電界効果移動度が高くなる。

【0226】

したがって、トランジスタ811は、占有面積に対して高いオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ811の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。

【0227】

また、ゲート電極とバックゲート電極は導電層で形成されるため、トランジスタの外部で生じる電界が、チャネルが形成される半導体層に作用しないようにする機能（特に静電気等に対する電界遮蔽機能）を有する。なお、バックゲート電極を半導体層よりも大きく形成し、バックゲート電極で半導体層を覆うことで、電界遮蔽機能を高めることができる。

【0228】

また、バックゲート電極を、遮光性を有する導電膜で形成することで、バックゲート電極側から半導体層に光が入射することを防ぐことができる。よって、半導体層の光劣化を防ぎ、トランジスタのしきい値電圧がシフトする等の電気特性の劣化を防ぐことができる。

【0229】

本発明の一態様によれば、信頼性の高いトランジスタを実現することができる。また、信頼性の高い表示装置等を実現することができる。

10

20

30

40

50

【 0 2 3 0 】

図 1 9 B 1 に、ボトムゲート型のトランジスタの 1 つであるチャネル保護型のトランジスタ 8 2 0 の断面図を示す。トランジスタ 8 2 0 は、トランジスタ 8 1 0 とほぼ同様の構造を有しているが、絶縁層 7 4 1 が半導体層 7 4 2 の端部を覆っている点異なる。また、半導体層 7 4 2 と重なる絶縁層 7 4 1 の一部を選択的に除去して形成した開口部において、半導体層 7 4 2 と電極 7 4 4 a が電氣的に接続している。また、半導体層 7 4 2 と重なる絶縁層 7 4 1 の一部を選択的に除去して形成した他の開口部において、半導体層 7 4 2 と電極 7 4 4 b が電氣的に接続している。絶縁層 7 4 1 の、チャネル形成領域と重なる領域は、チャネル保護層としての機能を有する。

【 0 2 3 1 】

図 1 9 B 2 に示すトランジスタ 8 2 1 は、絶縁層 7 2 9 上にバックゲート電極としての機能を有する電極 7 2 3 を有する点が、トランジスタ 8 2 0 と異なる。

【 0 2 3 2 】

絶縁層 7 2 9 を設けることで、電極 7 4 4 a 及び電極 7 4 4 b の形成時に生じる半導体層 7 4 2 の露出を防ぐことができる。よって、電極 7 4 4 a 及び電極 7 4 4 b の形成時に半導体層 7 4 2 の薄膜化を防ぐことができる。

【 0 2 3 3 】

また、トランジスタ 8 2 0 及びトランジスタ 8 2 1 は、トランジスタ 8 1 0 及びトランジスタ 8 1 1 よりも、電極 7 4 4 a と電極 7 4 6 の間の距離、及び電極 7 4 4 b と電極 7 4 6 の間の距離が長くなる。よって、電極 7 4 4 a と電極 7 4 6 の間に生じる寄生容量を小さくすることができる。また、電極 7 4 4 b と電極 7 4 6 の間に生じる寄生容量を小さくすることができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現できる。

【 0 2 3 4 】

図 1 9 C 1 に示すトランジスタ 8 2 5 は、ボトムゲート型のトランジスタの 1 つであるチャネルエッチング型のトランジスタである。トランジスタ 8 2 5 は、絶縁層 7 4 1 を用いずに電極 7 4 4 a 及び電極 7 4 4 b を形成する。このため、電極 7 4 4 a 及び電極 7 4 4 b の形成時に露出する半導体層 7 4 2 の一部がエッチングされる場合がある。一方、絶縁層 7 4 1 を設けないため、トランジスタの生産性を高めることができる。

【 0 2 3 5 】

図 1 9 C 2 に示すトランジスタ 8 2 6 は、絶縁層 7 2 9 上にバックゲート電極としての機能を有する電極 7 2 3 を有する点が、トランジスタ 8 2 5 と異なる。

【 0 2 3 6 】

〔トップゲート型トランジスタ〕

図 2 0 A 1 に例示するトランジスタ 8 4 2 は、トップゲート型のトランジスタの 1 つである。トランジスタ 8 4 2 は、絶縁層 7 2 9 を形成した後に電極 7 4 4 a 及び電極 7 4 4 b を形成する。電極 7 4 4 a 及び電極 7 4 4 b は、絶縁層 7 2 8 及び絶縁層 7 2 9 に形成した開口部において半導体層 7 4 2 と電氣的に接続する。

【 0 2 3 7 】

また、電極 7 4 6 と重ならない絶縁層 7 2 6 の一部を除去し、図 2 0 A 3 に示すように電極 7 4 6 と、除去した残りの絶縁層 7 2 6 とをマスクとして用いて不純物 7 5 5 を半導体層 7 4 2 に導入することで、半導体層 7 4 2 中に自己整合（セルフアライメント）的に不純物領域を形成することができる。トランジスタ 8 4 2 は、絶縁層 7 2 6 が電極 7 4 6 の端部を越えて延伸する領域を有する。半導体層 7 4 2 の絶縁層 7 2 6 を介して不純物 7 5 5 が導入された領域の不純物濃度は、絶縁層 7 2 6 を介さずに不純物 7 5 5 が導入された領域よりも小さくなる。よって、半導体層 7 4 2 は、電極 7 4 6 と重ならない領域に L D D (L i g h t l y D o p e d D r a i n) 領域が形成される。

【 0 2 3 8 】

図 2 0 A 2 に示すトランジスタ 8 4 3 は、電極 7 2 3 を有する点がトランジスタ 8 4 2 と異なる。トランジスタ 8 4 3 は、基板 7 7 1 の上に形成された電極 7 2 3 を有する。電極

10

20

30

40

50

723は、絶縁層772を介して半導体層742と重なる領域を有する。電極723は、バックゲート電極として機能することができる。

【0239】

また、図20B1に示すトランジスタ844、及び図20B2に示すトランジスタ845のように、電極746と重ならない領域の絶縁層726を全て除去してもよい。また、図20C1に示すトランジスタ846、及び図20C2に示すトランジスタ847のように、絶縁層726を残してもよい。

【0240】

トランジスタ843乃至トランジスタ847も、電極746を形成した後に、電極746をマスクとして用いて不純物755を半導体層742に導入することで、半導体層742中に自己整合的に不純物領域を形成することができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

【0241】

本実施の形態は、他の実施の形態等に記載した構成と適宜組み合わせることで実施することが可能である。

【0242】

(実施の形態4)

本実施の形態では、本発明の一態様で開示されるトランジスタに用いることができるCAC-OSの構成について説明する。

【0243】

CAC-OSとは、例えば、酸化物半導体を構成する元素が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、又はその近傍のサイズで偏在した材料の一構成である。なお、以下では、酸化物半導体において、一つあるいはそれ以上の金属元素が偏在し、該金属元素を有する領域が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、又はその近傍のサイズで混合した状態をモザイク状、又はパッチ状ともいう。

【0244】

なお、酸化物半導体は、少なくともインジウムを含むことが好ましい。特にインジウム及び亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、又はマグネシウムなどから選ばれた一種、又は複数種が含まれていてもよい。

【0245】

例えば、In-Ga-Zn酸化物におけるCAC-OS(CAC-OSの中でもIn-Ga-Zn酸化物を、特にCAC-IGZOと呼称してもよい。)とは、インジウム酸化物(以下、 InO_{x1} ($x1$ は0よりも大きい実数)とする。)、又はインジウム亜鉛酸化物(以下、 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ ($x2$ 、 $y2$ 、及び $z2$ は0よりも大きい実数)とする。.)などと、ガリウム酸化物(以下、 GaO_{x3} ($x3$ は0よりも大きい実数)とする。)、又はガリウム亜鉛酸化物(以下、 $\text{Ga}_{x4}\text{Zn}_{y4}\text{O}_{z4}$ ($x4$ 、 $y4$ 、及び $z4$ は0よりも大きい実数)とする。.)などと、に材料が分離することでモザイク状となり、モザイク状の InO_{x1} 、又は $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ が、膜中に均一に分布した構成(以下、クラウド状ともいう。)である。

【0246】

つまり、CAC-OSは、 GaO_{x3} が主成分である領域と、 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 、又は InO_{x1} が主成分である領域とが、混合している構成を有する複合酸化物半導体である。なお、本明細書において、例えば、第1の領域の元素Mに対するInの原子数比が、第2の領域の元素Mに対するInの原子数比よりも大きいことを、第1の領域は、第2の領域と比較して、Inの濃度が高いとする。

【0247】

10

20

30

40

50

なお、IGZOは通称であり、In、Ga、Zn、及びOによる1つの化合物をいう場合がある。代表例として、 $\text{InGaO}_3(\text{ZnO})_{m1}$ ($m1$ は自然数)、又は $\text{In}_{(1+x0)}\text{Ga}_{(1-x0)}\text{O}_3(\text{ZnO})_{m0}$ ($-1 \leq x0 \leq 1$ 、 $m0$ は任意数)で表される結晶性の化合物が挙げられる。

【0248】

上記結晶性の化合物は、単結晶構造、多結晶構造、又はCAC構造を有する。なお、CAC構造とは、複数のIGZOのナノ結晶がc軸配向を有し、かつa-b面においては配向せずに連結した結晶構造である。

【0249】

一方、CAC-OSは、酸化物半導体の材料構成に関する。CAC-OSとは、In、Ga、Zn、及びOを含む材料構成において、一部にGaを主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。従って、CAC-OSにおいて、結晶構造は副次的な要素である。

10

【0250】

なお、CAC-OSは、組成の異なる二種類以上の膜の積層構造は含まないものとする。例えば、Inを主成分とする膜と、Gaを主成分とする膜との2層からなる構造は、含まない。

【0251】

なお、 GaO_{x3} が主成分である領域と、 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 、又は InO_{x1} が主成分である領域とは、明確な境界が観察できない場合がある。

20

【0252】

なお、ガリウムの代わりに、アルミニウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、又はマグネシウムなどから選ばれた一種、又は複数種が含まれている場合、CAC-OSは、一部に該金属元素を主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。

【0253】

CAC-OSは、例えば基板を意図的に加熱しない条件で、スパッタリング法により形成することができる。また、CAC-OSをスパッタリング法で形成する場合、成膜ガスとして、不活性ガス(代表的にはアルゴン)、酸素ガス、及び窒素ガスの中から選ばれたいずれか一つ又は複数を用いればよい。また、成膜時の成膜ガスの総流量に対する酸素ガスの流量比は低いほど好ましく、例えば酸素ガスの流量比を0%以上30%未満、好ましくは0%以上10%以下とすることが好ましい。

30

【0254】

CAC-OSは、X線回折(XRD: X-ray diffraction)測定法のひとつであるOut-of-plane法による $\theta/2$ スキャンを用いて測定したときに、明確なピークが観察されないという特徴を有する。すなわち、X線回折測定から、測定領域のa-b面方向、及びc軸方向の配向は見られないことが分かる。

40

【0255】

またCAC-OSは、プローブ径が1nmの電子線(ナノビーム電子線ともいう。)を照射することで得られる電子線回折パターンにおいて、リング状に輝度の高い領域(リング領域)と、該リング領域に複数の輝点が観測される。従って、電子線回折パターンから、CAC-OSの結晶構造が、平面方向、及び断面方向において、配向性を有さないnc(nano-crystal)構造を有することがわかる。

【0256】

また例えば、In-Ga-Zn酸化物におけるCAC-OSでは、エネルギー分散型X線分光法(EDX: Energy Dispersive X-ray spectroscopy)を用いて取得したEDXマッピングにより、 GaO_{x3} が主成分である領域と、

50

$\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域とが、偏在し、混合している構造を有することが確認できる。

【0257】

CAC-OSは、金属元素が均一に分布したIGZO化合物とは異なる構造であり、IGZO化合物と異なる性質を有する。つまり、CAC-OSは、 GaO_x などが主成分である領域と、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域と、に互いに相分離し、各元素を主成分とする領域がモザイク状である構造を有する。

【0258】

ここで、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域は、 GaO_x などが主成分である領域と比較して、導電性が高い領域である。つまり、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域を、キャリアが流れることにより、酸化物半導体としての導電性が発現する。従って、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域が、酸化物半導体中にクラウド状に分布することで、高い電界効果移動度 (μ) が実現できる。

10

【0259】

一方、 GaO_x などが主成分である領域は、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x が主成分である領域と比較して、絶縁性が高い領域である。つまり、 GaO_x などが主成分である領域が、酸化物半導体中に分布することで、リーク電流を抑制し、良好なスイッチング動作を実現できる。

【0260】

20

従って、CAC-OSを半導体素子に用いた場合、 GaO_x などに起因する絶縁性と、 $\text{In}_x\text{Zn}_y\text{O}_z$ 、又は InO_x に起因する導電性とが、相補的に作用することにより、高いオン電流 (I_{on})、及び高い電界効果移動度 (μ) を実現することができる。

【0261】

また、CAC-OSを用いた半導体素子は、信頼性が高い。従って、CAC-OSは、ディスプレイをはじめとするさまざまな半導体装置に最適である。

【0262】

本実施の形態は、他の実施の形態等に記載した構成と適宜組み合わせることで実施することが可能である。

【0263】

30

(実施の形態5)

本実施の形態では、本発明の一態様の表示装置を用いることができる電子機器について、図面を用いて説明する。

【0264】

本発明の一態様の表示装置を用いることができる電子機器として、表示機器、パーソナルコンピュータ、記録媒体を備えた画像記憶装置又は画像再生装置、携帯電話、携帯型を含むゲーム機、携帯データ端末、電子書籍端末、ビデオカメラ、デジタルスチルカメラ等のカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、デジタルオーディオプレイヤー等)、複写機、ファクシミリ、プリンタ、プリンタ複合機、現金自動預け入れ払い機(ATM)、自動販売機などが挙げられる。これら電子機器の具体例を図21に示す。

40

【0265】

図21Aはテレビジョン装置910の一例であり、筐体911、表示部912、スピーカ913等を有する。図21Aでは、スタンド914により筐体911を支持した構成を示している。

【0266】

テレビジョン装置910の操作は、筐体911に設けられるスイッチ、及び別体のリモコン操作機915により行うことができる。又は、表示部912にタッチセンサが設けられていてもよく、指等で表示部912に触れることで操作してもよい。リモコン操作機915は、当該リモコン操作機915から出力する情報を表示する表示部を有していてもよい

50

。リモコン操作機 9 1 5 が備える操作キー、又はタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部 9 1 2 に表示される画像を操作することができる。

【 0 2 6 7 】

なお、テレビジョン装置 9 1 0 は、受信機及びモデム等を有する構成とすることができる。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線又は無線による通信ネットワークに接続することにより、一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者同士等）の情報通信を行うことも可能である。

【 0 2 6 8 】

テレビジョン装置 9 1 0 では、表示部 9 1 2 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 1 2 に高品位な画像を表示することができる。

10

【 0 2 6 9 】

図 2 1 B は腕時計型の情報端末 9 2 0 の一例であり、筐体兼リストバンド 9 2 1、表示部 9 2 2、操作ボタン 9 2 3、外部接続ポート 9 2 4、カメラ 9 2 5 等を有する。表示部 9 2 2 は、情報端末 9 2 0 の操作を行うためのタッチパネルが設けられる。筐体兼リストバンド 9 2 1、及び表示部 9 2 2 は可撓性を有し、身体への装着性が優れている。

【 0 2 7 0 】

情報端末 9 2 0 では、表示部 9 2 2 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 2 2 に高品位な画像を表示することができる。

【 0 2 7 1 】

図 2 1 C はデジタルカメラ 9 3 0 の一例であり、ファインダー 9 3 1 が取り付けられている。デジタルカメラ 9 3 0 は、筐体 9 3 2、表示部 9 3 3、操作ボタン 9 3 4、シャッターボタン 9 3 5 等を有する。また、デジタルカメラ 9 3 0 には、着脱可能なレンズ 9 3 6 が取り付けられている。なお、レンズ 9 3 6 は着脱可能でなくてもよい。

20

【 0 2 7 2 】

デジタルカメラ 9 3 0 は、シャッターボタン 9 3 5 を押すことにより、撮像を行うことができる。また、表示部 9 3 3 はタッチパネルとしての機能を有することができる。この場合、表示部 9 3 3 をタッチすることにより撮像することも可能である。

【 0 2 7 3 】

筐体 9 3 2 は、電極を有するマウントを有し、ファインダー 9 3 1 の他、ストロボ装置等を接続することができる。

30

【 0 2 7 4 】

ファインダー 9 3 1 は、筐体 9 3 7、表示部 9 3 8 等を有する。

【 0 2 7 5 】

筐体 9 3 7 は、デジタルカメラ 9 3 0 のマウントと係合するマウントを有しており、ファインダー 9 3 1 をデジタルカメラ 9 3 0 に取り付けることができる。また、当該マウントは電極を有し、当該電極を介してデジタルカメラ 9 3 0 から供給された画像データに対応する画像等を、表示部 9 3 8 に表示させることができる。

【 0 2 7 6 】

デジタルカメラ 9 3 0 の表示部 9 3 3、及びファインダー 9 3 1 の表示部 9 3 8 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 3 3 及び表示部 9 3 8 に高品位な画像を表示することができる。

40

【 0 2 7 7 】

図 2 1 D はデジタルサイネージ 9 4 0 の一例である。床 9 4 1 と、天井 9 4 2 と、の間に柱 9 4 3 が設けられ、柱 9 4 3 の曲面に沿うように表示部 9 4 4 が取り付けられている。

【 0 2 7 8 】

表示部 9 4 4 が広いほど、一度に提供できる情報量を増やすことができる。また、表示部 9 4 4 が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

【 0 2 7 9 】

表示部 9 4 4 にタッチパネルを適用すると、表示部 9 4 4 に画像を表示だけでなく、使用者が直感的に操作することができるので好ましい。

50

【 0 2 8 0 】

デジタルサイネージ 9 4 0 では、表示部 9 4 4 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 4 4 に高品位な画像を表示することができる。

【 0 2 8 1 】

図 2 1 E は携帯電話機 9 5 0 の一例であり、筐体 9 5 1、表示部 9 5 2、操作ボタン 9 5 3、外部接続ポート 9 5 4、スピーカ 9 5 5、差込口 9 5 6、カメラ 9 5 7、イヤホン差込口 9 5 8 等を有する。携帯電話機 9 5 0 は、表示部 9 5 2 にタッチセンサを設けることができる。電話を掛ける、或いは文字を入力する等のあらゆる操作は、指やスタイラス等で表示部 9 5 2 に触れることで行うことができる。また、差込口 9 5 6 には、SD カード等のメモリーカードをはじめとして、USB メモリ、SSD (ソリッド・ステート・ドライブ) 等の各種のリムーバブル記憶装置を差し込むことができる。

10

【 0 2 8 2 】

携帯電話機 9 5 0 では、表示部 9 5 2 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 5 2 に高品位な画像を表示することができる。

【 0 2 8 3 】

図 2 1 F は携帯データ端末 9 6 0 の一例であり、筐体 9 6 1、表示部 9 6 2、スピーカ 9 6 3、カメラ 9 6 4 等を有する。表示部 9 6 2 が有するタッチパネル機能により情報の入出力を行うことができる。また、カメラ 9 6 4 で取得した画像から文字等を認識し、スピーカ 9 6 3 で当該文字を音声出力することができる。

【 0 2 8 4 】

携帯データ端末 9 6 0 では、表示部 9 6 2 に本発明の一態様の表示装置を用いることができる。これにより、表示部 9 6 2 に高品位な画像を表示することができる。

20

【 0 2 8 5 】

本実施の形態は、他の実施の形態等に記載した構成と適宜組み合わせることで実施することが可能である。

【 符号の説明 】

【 0 2 8 6 】

1 0 : 画素、1 1 : トランジスタ、1 2 : トランジスタ、1 3 : トランジスタ、1 4 : トランジスタ、1 5 : トランジスタ、1 6 : トランジスタ、2 0 : 表示素子、2 1 : 容量素子、2 2 : 容量素子、2 3 : 容量素子、3 1 : 配線、3 2 : 配線、3 5 : 配線、3 6 : 配線、4 1 : 配線、4 2 : 配線、4 5 : 配線、5 0 : 配線、5 3 : 配線、5 4 : 配線、6 0 : 表示装置、6 1 : 表示部、6 2 : ゲートドライバ回路、6 3 : データドライバ回路、6 4 : 電流検出回路、6 5 : 補正データ生成回路、6 6 : 記憶装置、6 7 : 記憶装置、2 1 5 : 表示部、2 2 1 : ゲートドライバ回路、2 3 1 : データドライバ回路、2 3 2 : データドライバ回路、2 4 1 : 電源回路、7 2 3 : 電極、7 2 6 : 絶縁層、7 2 8 : 絶縁層、7 2 9 : 絶縁層、7 3 6 : 着色層、7 4 1 : 絶縁層、7 4 2 : 半導体層、7 4 4 a : 電極、7 4 4 b : 電極、7 4 6 : 電極、7 5 5 : 不純物、7 7 1 : 基板、7 7 2 : 絶縁層、7 7 5 : n 型半導体層、7 7 7 : 発光層、7 7 9 : p 型半導体層、7 8 1 : 半導体層、7 8 2 : 表示素子、7 8 3 : 電極層、7 8 5 : 電極層、7 8 7 : 電極層、7 8 9 : 絶縁層、7 9 1 : パンプ、7 9 3 : パンプ、7 9 5 : 遮光層、7 9 7 : 蛍光体層、8 1 0 : トランジスタ、8 1 1 : トランジスタ、8 2 0 : トランジスタ、8 2 1 : トランジスタ、8 2 5 : トランジスタ、8 2 6 : トランジスタ、8 4 2 : トランジスタ、8 4 3 : トランジスタ、8 4 4 : トランジスタ、8 4 5 : トランジスタ、8 4 6 : トランジスタ、8 4 7 : トランジスタ、9 1 0 : テレビジョン装置、9 1 1 : 筐体、9 1 2 : 表示部、9 1 3 : スピーカ、9 1 4 : スタンド、9 1 5 : リモコン操作機、9 2 0 : 情報端末、9 2 1 : 筐体兼リストバンド、9 2 2 : 表示部、9 2 3 : 操作ボタン、9 2 4 : 外部接続ポート、9 2 5 : カメラ、9 3 0 : デジタルカメラ、9 3 1 : ファインダー、9 3 2 : 筐体、9 3 3 : 表示部、9 3 4 : 操作ボタン、9 3 5 : シャッターボタン、9 3 6 : レンズ、9 3 7 : 筐体、9 3 8 : 表示部、9 4 0 : デジタルサイネージ、9 4 1 : 床、9 4 2 : 天井、9 4 3 : 柱、9 4 4 : 表示部、9 5 0 : 携帯電話機、9 5 1 : 筐体、9 5 2 : 表示部、9 5 3 : 操作ボ

30

40

50

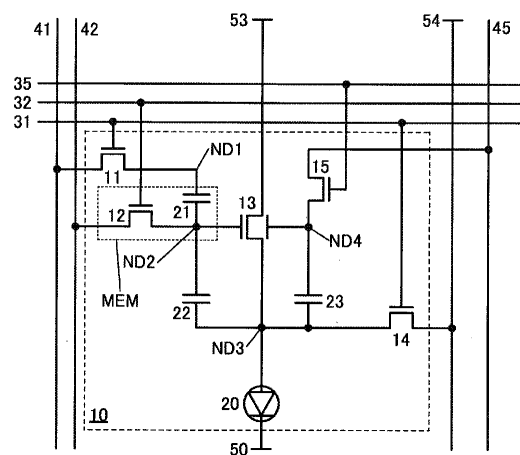
タン、954：外部接続ポート、955：スピーカ、956：差込口、957：カメラ、
958：イヤホン差込口、960：携帯データ端末、961：筐体、962：表示部、9
63：スピーカ、964：カメラ、4001：基板、4005：シール材、4006：基
板、4010：トランジスタ、4011：トランジスタ、4014：配線、4015：電
極、4017：電極、4018：FPC、4019：異方性導電層、4020：容量素子
、4021：電極、4030：電極層、4031：電極層、4041：プリント基板、4
042：集積回路、4102：絶縁層、4103：絶縁層、4110：絶縁層、4111
：絶縁層、4112：絶縁層、4200：入力装置、4210：タッチパネル、4227
：電極、4228：電極、4237：配線、4238：配線、4239：配線、4263
：基板、4272：FPC、4273：IC、4301：着色層、4302：遮光層、4
510：隔壁、4511：発光層、4513：発光素子、4514：充填材

10

【図面】

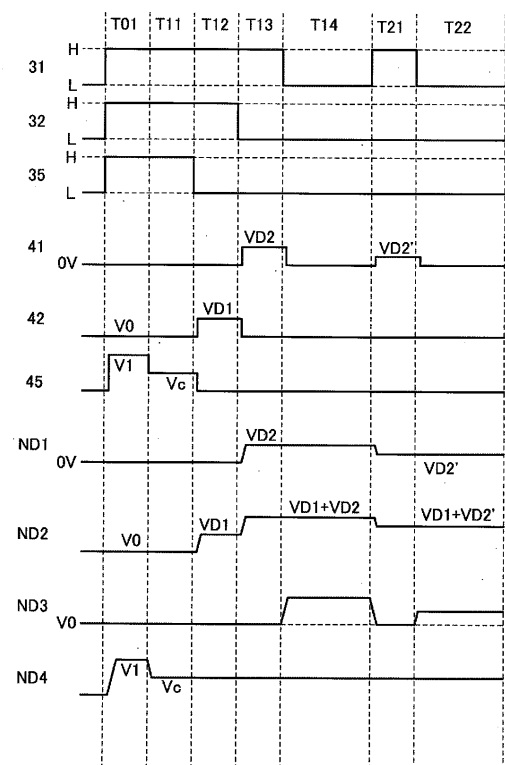
【図1】

図1



【図2】

図2



20

30

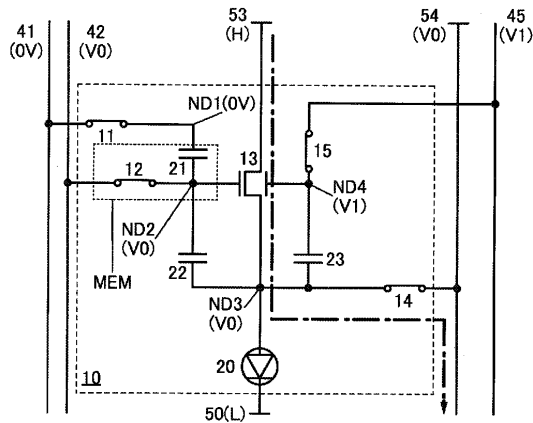
40

50

【 図 3 A 】

図3A

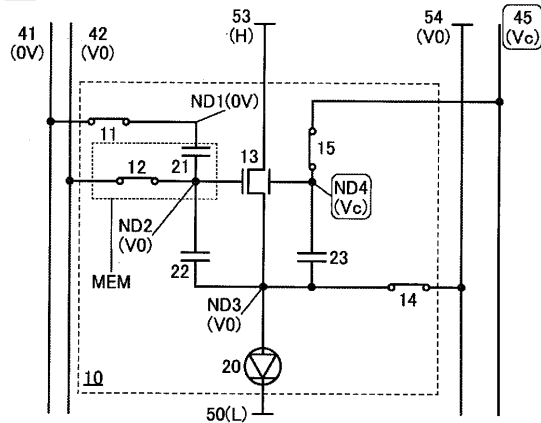
I01



【 図 3 B 】

図3B

I11

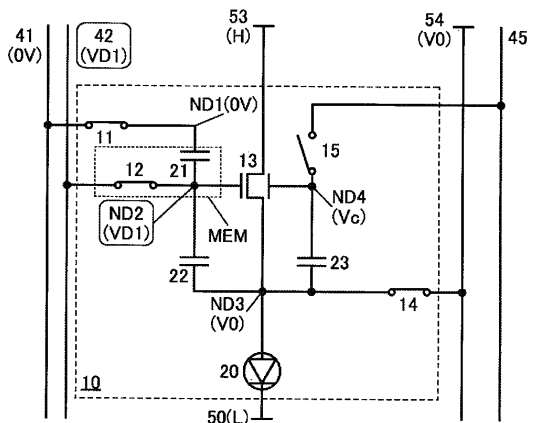


10

【 図 4 A 】

図4A

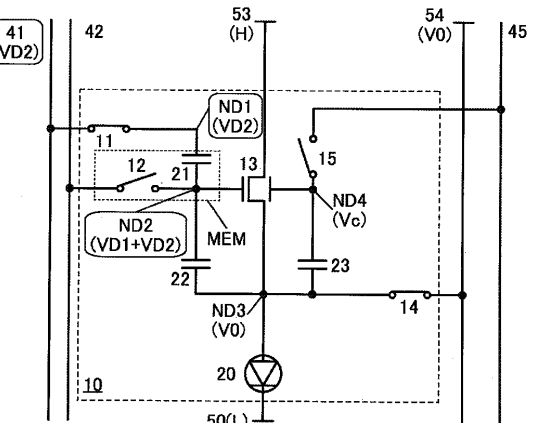
I12



【 図 4 B 】

図4B

I13



20

30

40

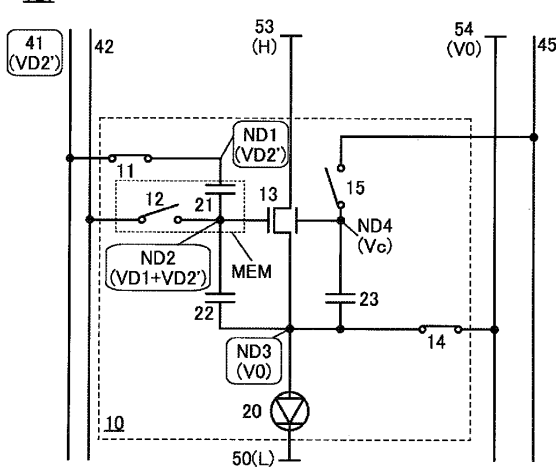
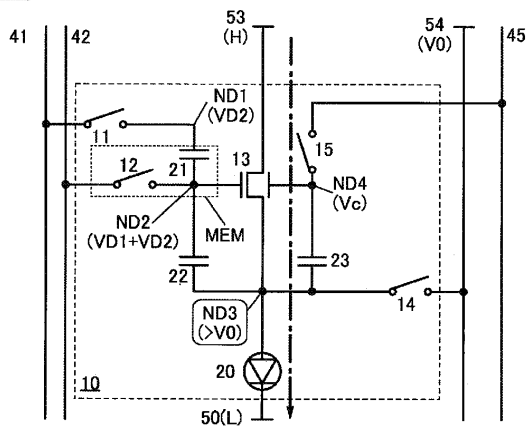
50

【図 5 A】

【図 5 B】

図5A
I14

図5B
I21



10

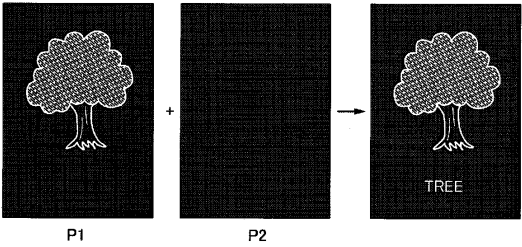
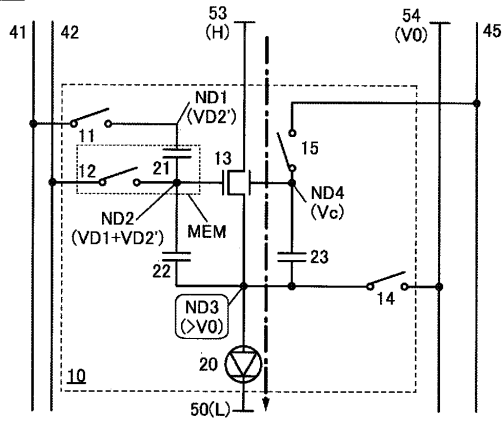
【図 6】

【図 7】

図6

図7

I22



20

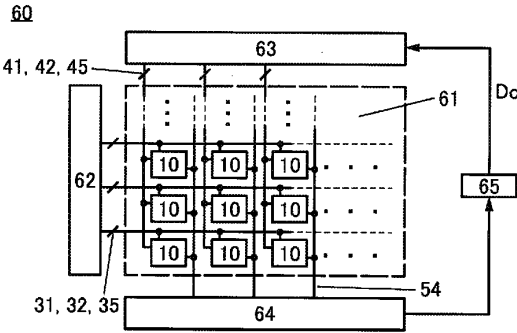
30

40

50

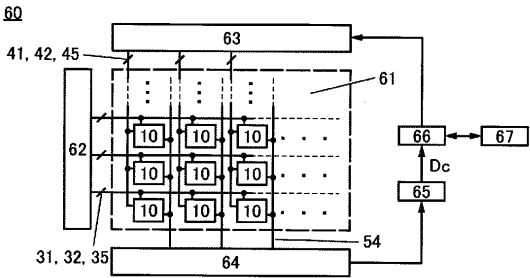
【図 8 A】

図8A



【図 8 B】

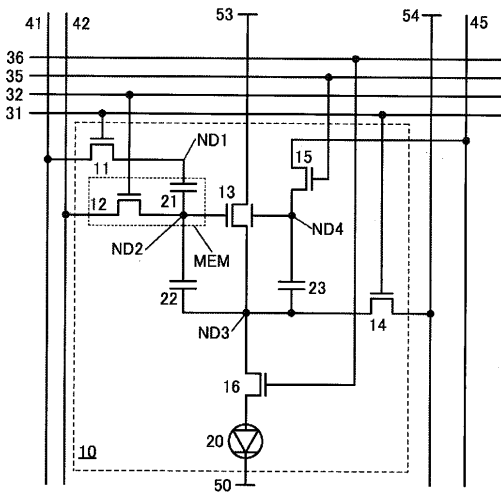
図8B



10

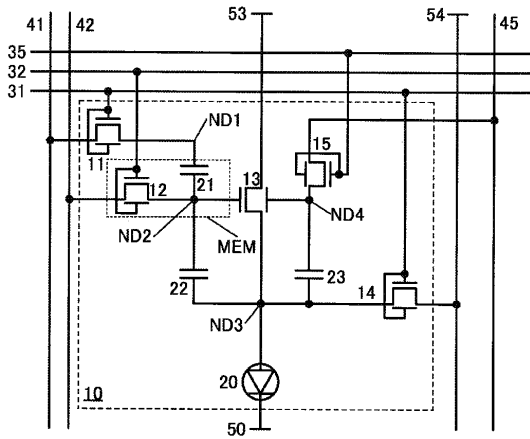
【図 9】

図9



【図 1 0 A】

図10A



20

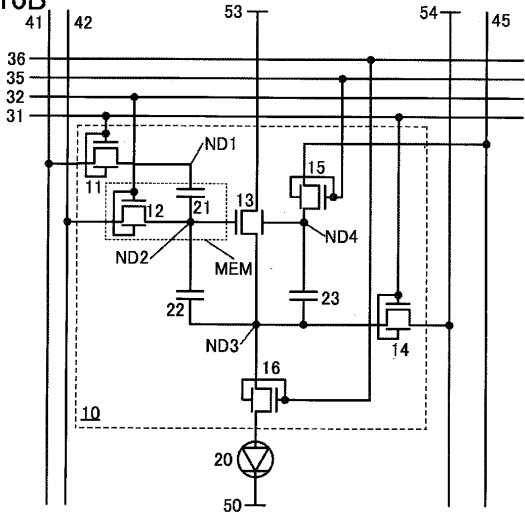
30

40

50

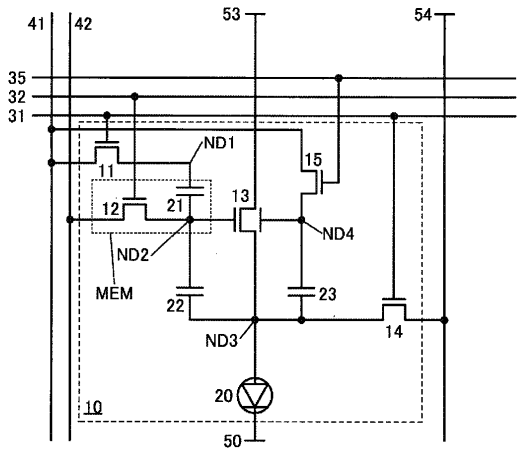
【図 10 B】

図10B



【図 11 A】

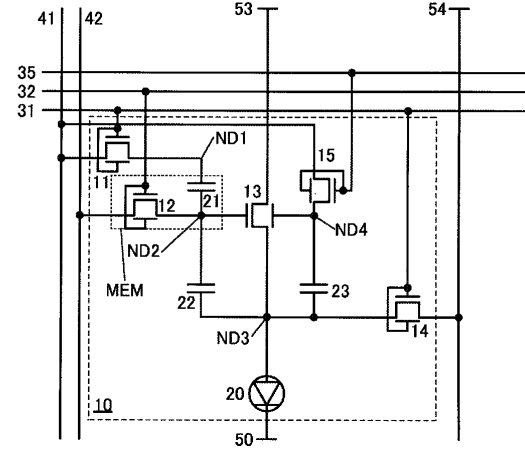
図11A



10

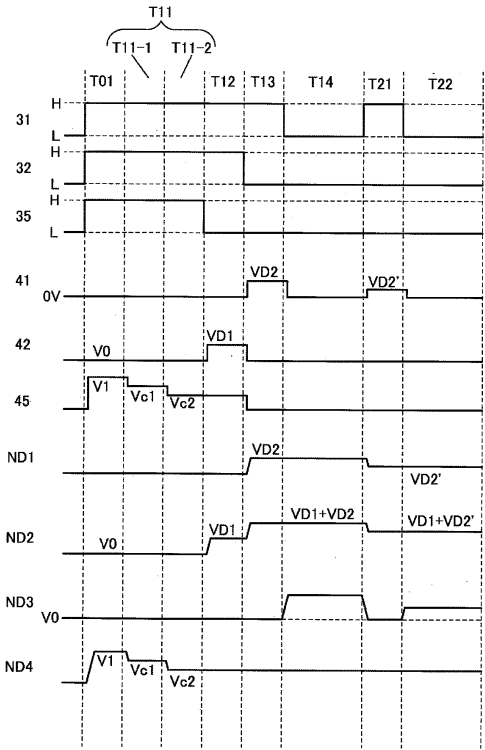
【図 11 B】

図11B



【図 12】

図12



20

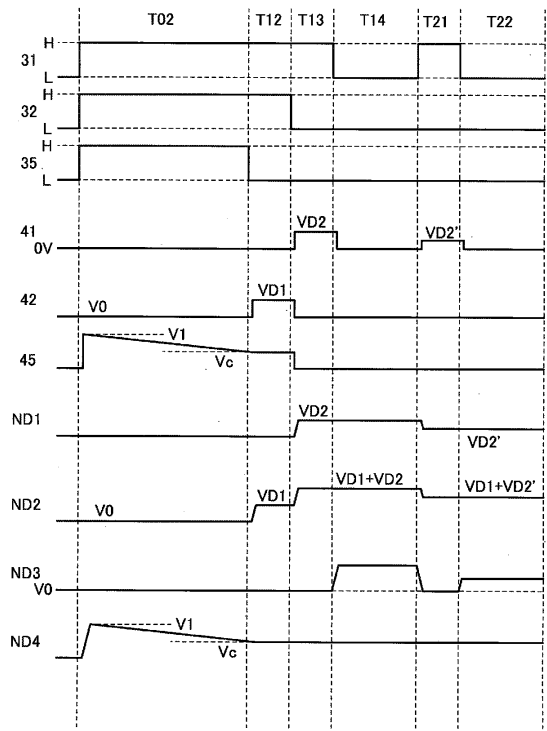
30

40

50

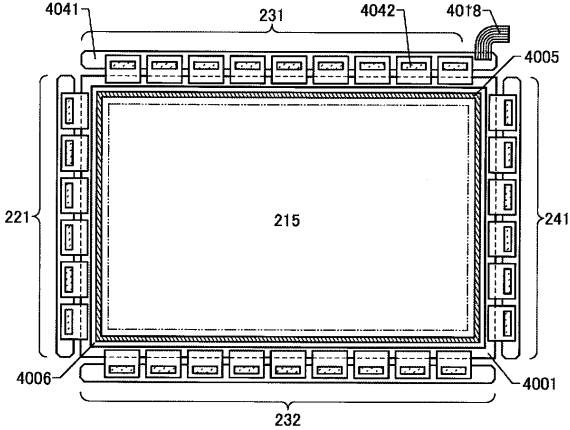
【図 1 3】

図13



【図 1 4 A】

図14A

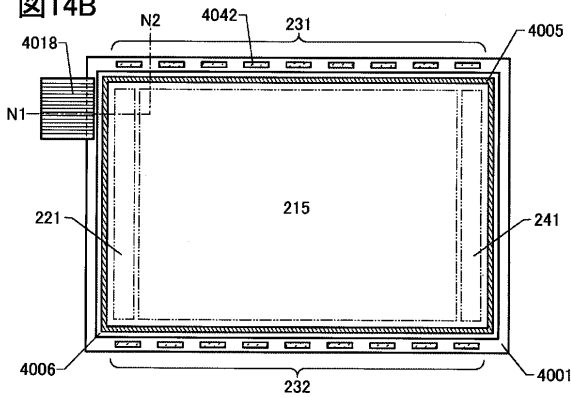


10

20

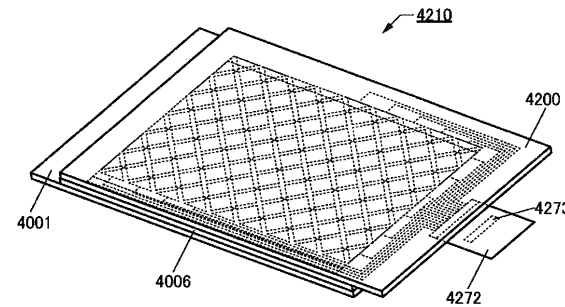
【図 1 4 B】

図14B



【図 1 5 A】

図15A



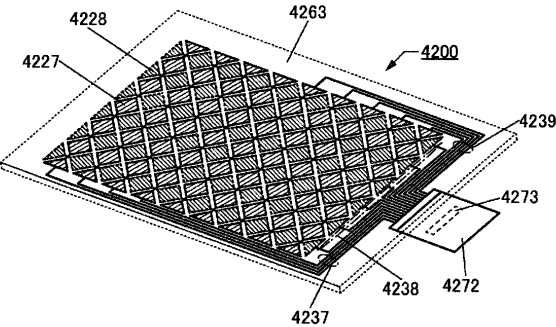
30

40

50

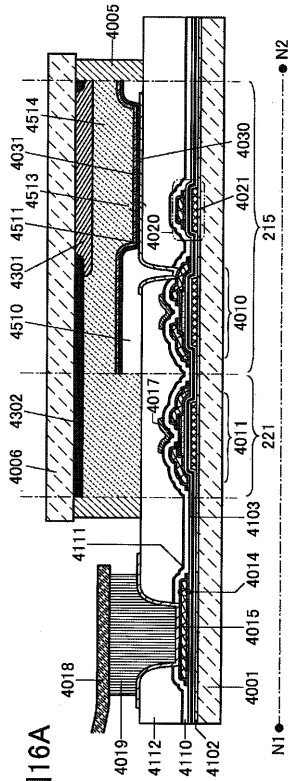
【図 15 B】

図15B



【図 16 A】

図16A

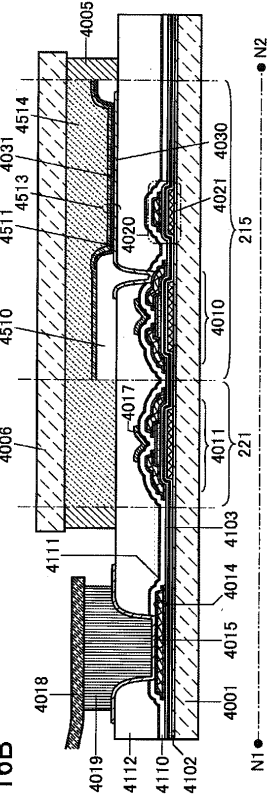


10

20

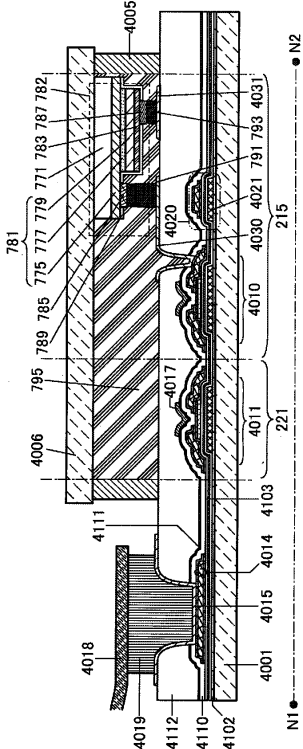
【図 16 B】

図16B



【図 17】

図17

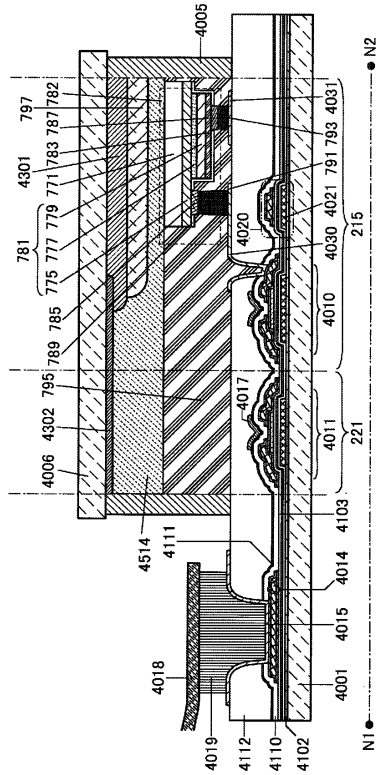


30

40

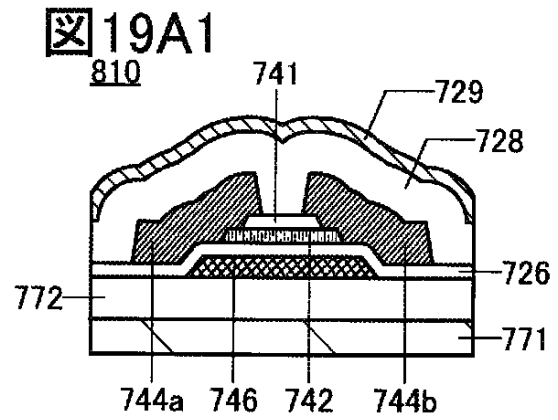
50

【 図 1 8 】



8
1
X

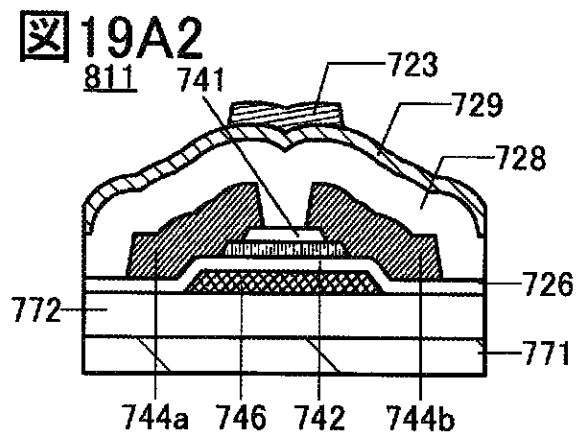
【 図 1 9 A 1 】



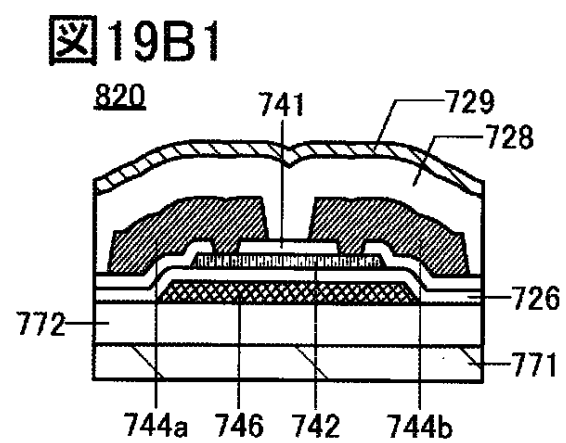
10

20

【 図 1 9 A 2 】



【 ㊦ 1 9 B 1 】

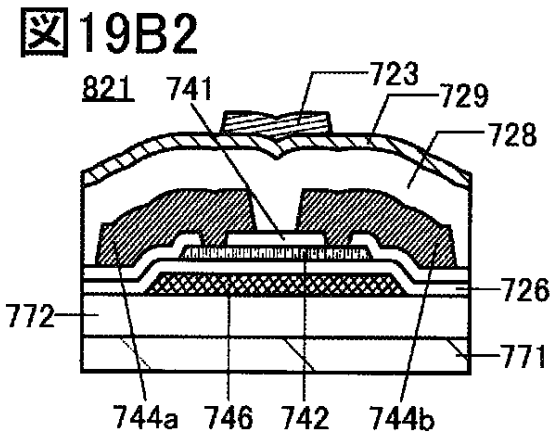


30

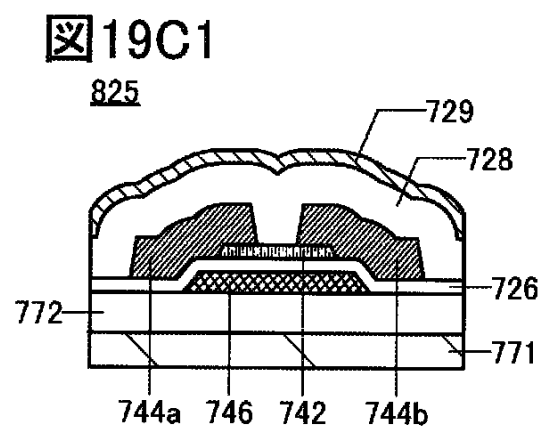
40

50

【図 19 B 2】

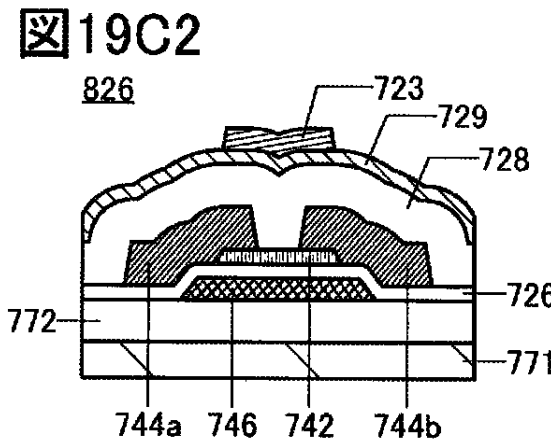


【図 19 C 1】

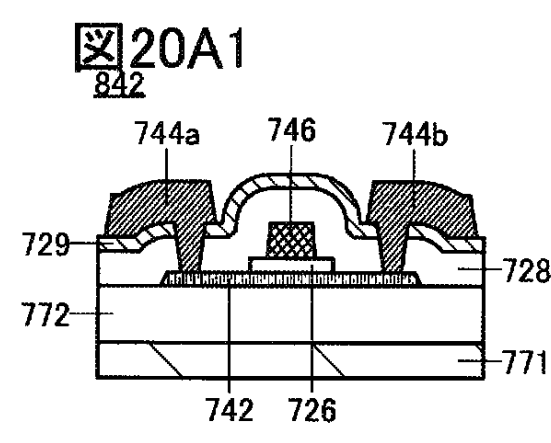


10

【図 19 C 2】



【図 20 A 1】



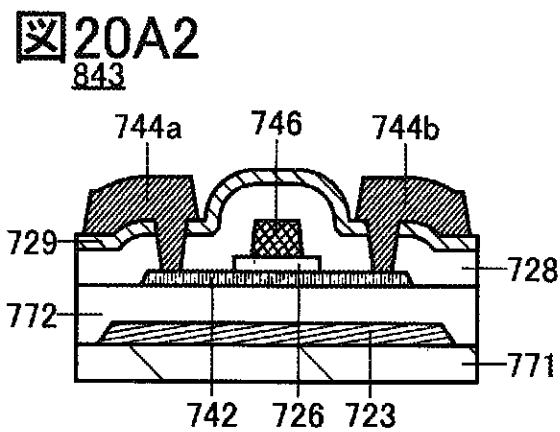
20

30

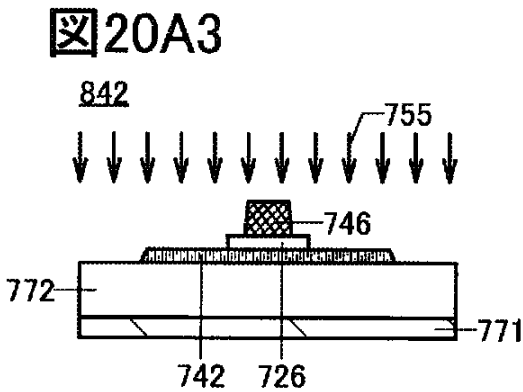
40

50

【図20A2】

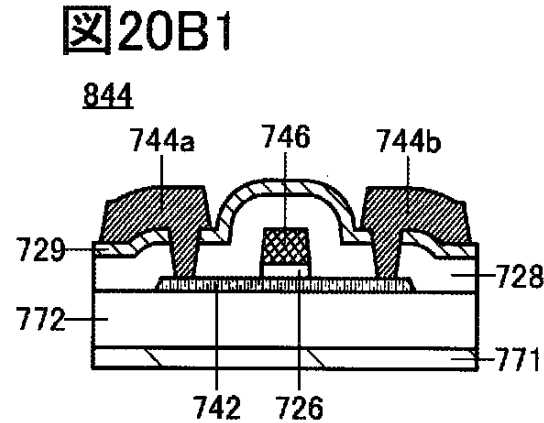


【図20A3】

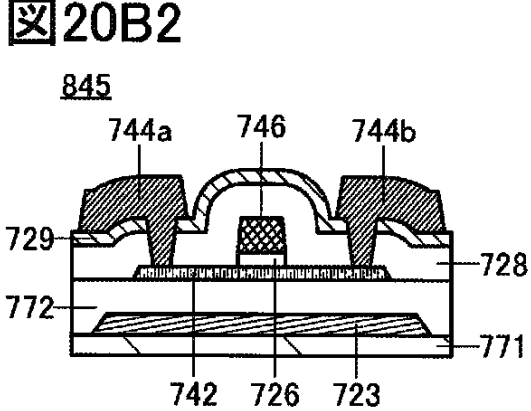


10

【図20B1】



【図20B2】



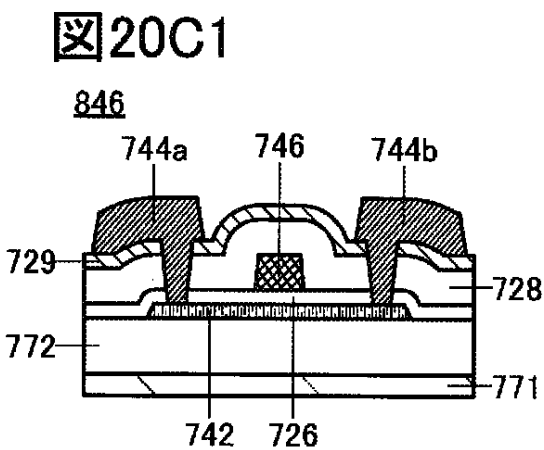
20

30

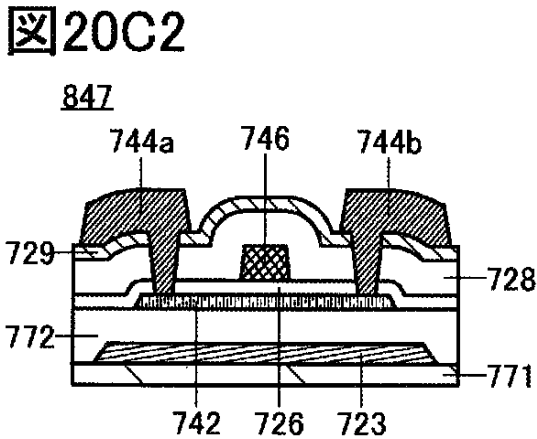
40

50

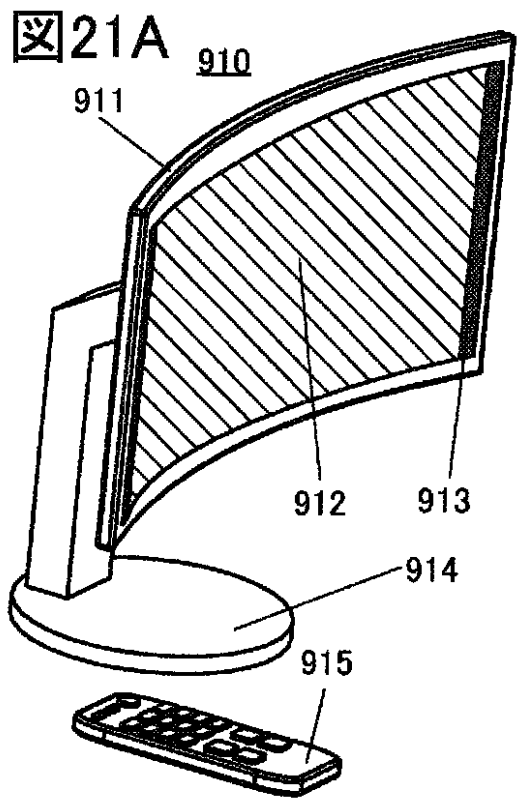
【図20C1】



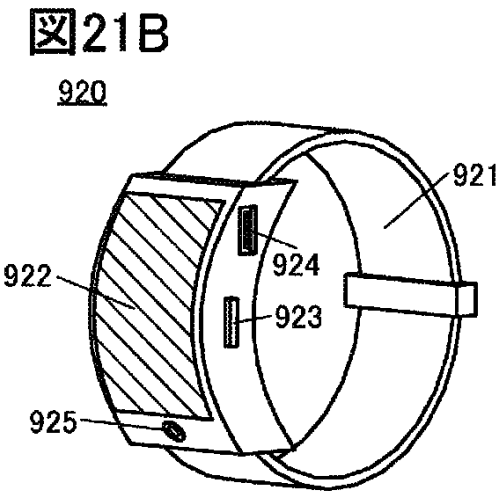
【図20C2】



【図21A】



【図21B】



10

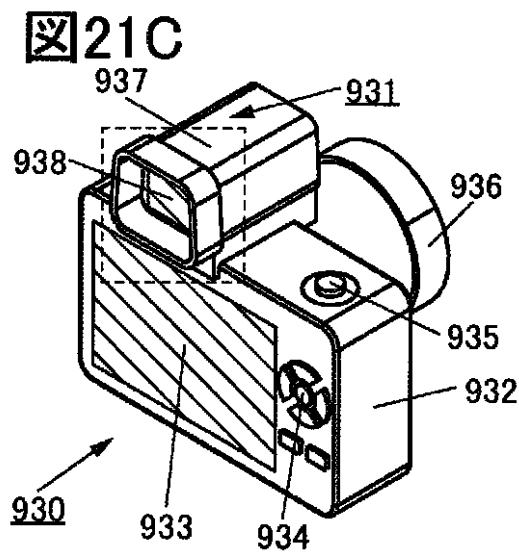
20

30

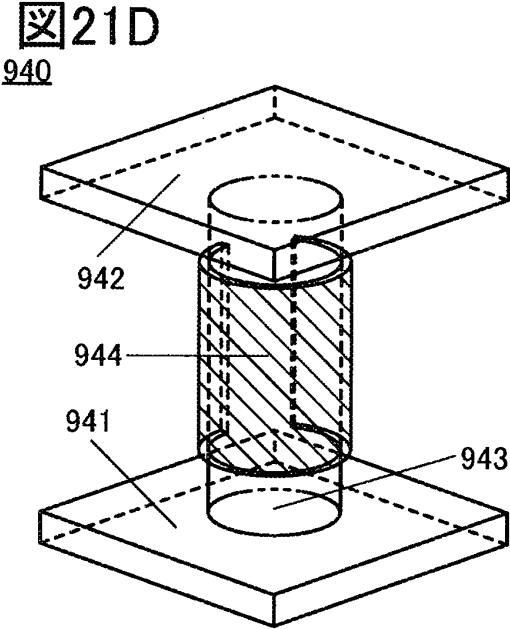
40

50

【図 2 1 C】



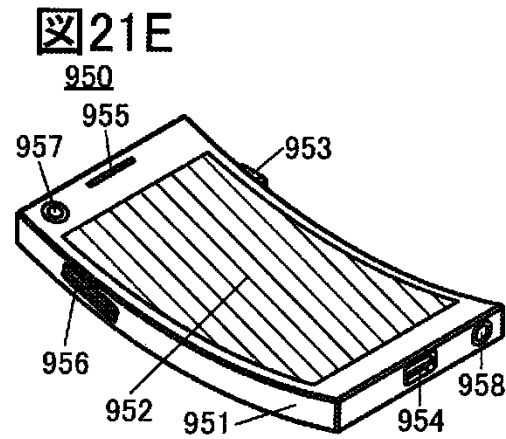
【図 2 1 D】



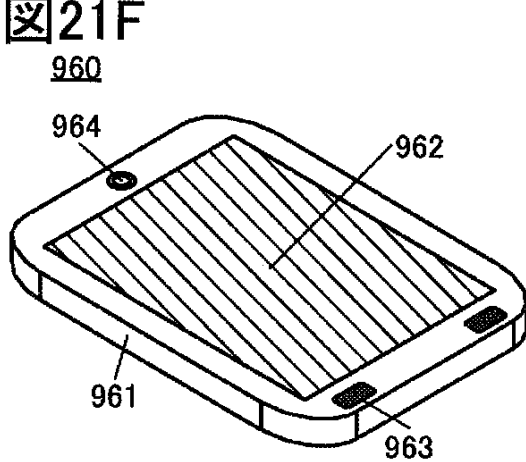
10

20

【図 2 1 E】



【図 2 1 F】



30

40

50

フロントページの続き

(51)国際特許分類

F I

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 2 A
H 0 1 L	29/78	6 1 4
H 0 1 L	29/78	6 1 7 N
H 0 1 L	29/78	6 1 8 B
H 1 0 K	59/10	

(72)発明者 渡邊 一徳

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 石本 努

(56)参考文献

特開 2 0 1 5 - 1 2 9 9 3 4 (J P , A)
米国特許出願公開第 2 0 1 6 / 0 0 4 2 6 9 4 (U S , A 1)
特開 2 0 1 8 - 1 0 5 9 1 7 (J P , A)
特開 2 0 1 0 - 2 6 6 4 9 4 (J P , A)
特開 2 0 0 7 - 1 0 8 3 8 0 (J P , A)
米国特許出願公開第 2 0 1 8 / 0 1 1 4 4 8 7 (U S , A 1)
特開 2 0 1 7 - 1 0 7 2 4 7 (J P , A)
特開 2 0 0 9 - 0 6 3 6 0 7 (J P , A)
米国特許出願公開第 2 0 1 7 / 0 3 3 7 8 7 5 (U S , A 1)

(58)調査した分野 (Int.Cl. , D B 名)

G 0 9 F 9 / 3 0 - 9 / 4 6
G 0 9 G 3 / 0 0 - 3 / 0 8
3 / 1 2 - 3 / 2 6
3 / 3 0 - 5 / 4 2
H 0 1 L 2 1 / 3 3 6
2 9 / 7 6
2 9 / 7 7 2
2 9 / 7 8 - 2 9 / 7 8 6
H 0 5 B 3 3 / 0 0 - 3 3 / 2 8
4 4 / 0 0
4 5 / 6 0
H 1 0 K 5 0 / 0 0 - 9 9 / 0 0