



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I610344 B

(45) 公告日：中華民國 107 (2018) 年 01 月 01 日

- (21) 申請案號：104137729 (22) 申請日：中華民國 104 (2015) 年 11 月 16 日
- (51) Int. Cl. : *H01L21/20 (2006.01)* *H01L21/338 (2006.01)*
H01L29/778 (2006.01) *H01L29/812 (2006.01)*
H01L21/205 (2006.01) *C30B29/38 (2006.01)*
- (30) 優先權：2014/11/25 日本 2014-237683
- (71) 申請人：三墾電氣股份有限公司 (日本) SANKEN ELECTRIC CO., LTD. (JP)
 日本
 信越半導體股份有限公司 (日本) SHIN-ETSU HANDOTAI CO., LTD. (JP)
 日本
- (72) 發明人：佐藤憲 SATO, KEN (JP)；鹿內洋志 SHIKAUCHI, HIROSHI (JP)；後藤博一 GOTO, HIROKAZU (JP)；篠宮勝 SHINOMIYA, MASARU (JP)；土屋慶太郎 TSUCHIYA, KEITARO (JP)；萩本和德 HAGIMOTO, KAZUNORI (JP)
- (74) 代理人：李世章；彭國洋
- (56) 參考文獻：
 US 2012/0261716A1
- 審查人員：趙芝婷
- 申請專利範圍項數：10 項 圖式數：8 共 38 頁

(54) 名稱

磊晶晶圓、半導體元件、磊晶晶圓的製造方法、以及半導體元件的製造方法

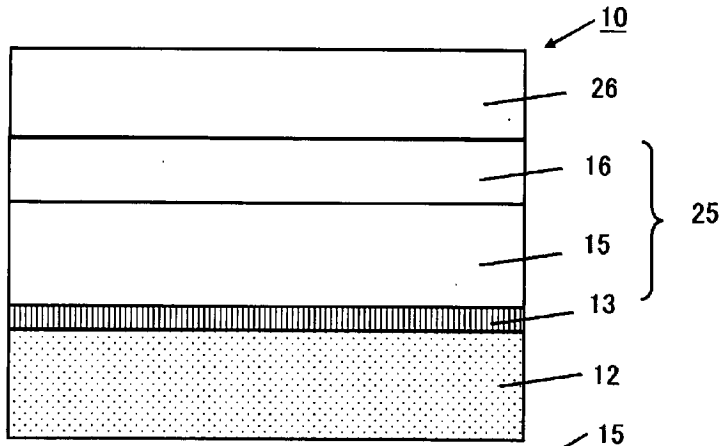
(57) 摘要

本發明提供一種磊晶晶圓，其特徵在於具有：矽系基板；第一緩衝層，其配置於矽系基板上，並具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_xGa_{1-x}N$ 層與 $Al_yGa_{1-y}N$ 層交互配置而成，該第一插入層是由比 $Al_yGa_{1-y}N$ 層更厚的 $Al_zGa_{1-z}N$ 層所構成，其中， $x > y$ 、 $x > z$ ，並且，該第一緩衝層是由第一多層結構緩衝區域與第一插入層交互配置而成；第二緩衝層，其配置於第一緩衝層上，並具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區域是由 $Al_\alpha Ga_{1-\alpha}N$ 層與 $Al_\beta Ga_{1-\beta}N$ 層交互配置而成，該第二插入層是由比 $Al_\beta Ga_{1-\beta}N$ 層更厚的 $Al_\gamma Ga_{1-\gamma}N$ 層所構成，其中， $\alpha > \beta$ 、 $\alpha > \gamma$ ，並且，該第二緩衝層是由第二多層結構緩衝區域與第二插入層交互配置而成；及，通道層，其配置於第二緩衝層上，且比第二插入層更厚；並且，第二緩衝層的平均 Al 組成比第一緩衝層的平均 Al 組成更高。藉此，提供一種磊晶晶圓，其能夠降低晶圓的翹曲並抑制發生內部龜裂。

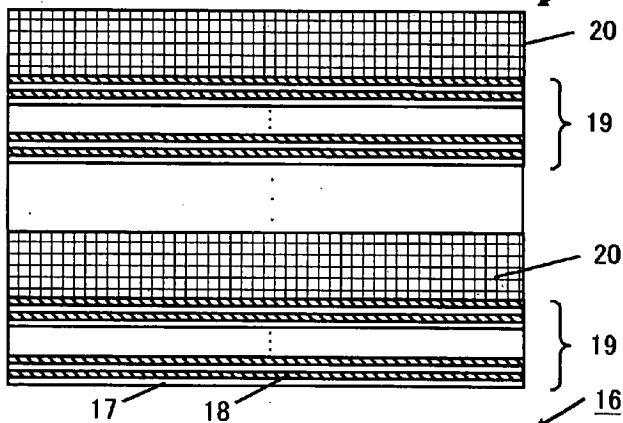
指定代表圖：

第 1 圖

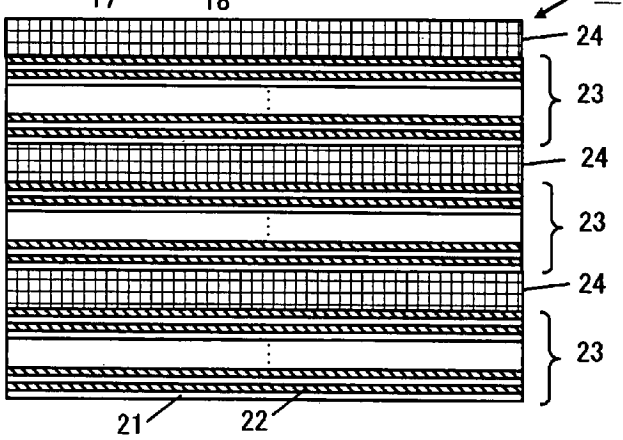
(a)



(b)



(c)



符號簡單說明：

- 10 . . . 磊晶晶圓
- 12 . . . 矽系基板
- 13 . . . AlN 初始層
- 15 . . . 第一緩衝層
- 16 . . . 第二緩衝層
- 17 . . . $Al_x Ga_{1-x} N$ 層
- 18 . . . $Al_y Ga_{1-y} N$ 層
- 19 . . . 第一多層結構緩衝區域
- 20 . . . 第一插入層
- 21 . . . $Al_\alpha Ga_{1-\alpha} N$ 層
- 22 . . . $Al_\beta Ga_{1-\beta} N$ 層
- 23 . . . 第二多層結構緩衝區域
- 24 . . . 第二插入層
- 25 . . . 緩衝層
- 26 . . . 通道層

【發明說明書】

【中文發明名稱】 磊晶晶圓、半導體元件、磊晶晶圓的製造方法、以及半導體元件的製造方法

【英文發明名稱】 無

【技術領域】

【0001】 本發明關於磊晶晶圓、半導體元件、磊晶晶圓的製造方法、以及半導體元件的製造方法。

【先前技術】

【0002】 氮化物半導體層，一般形成於便宜的矽基板上或藍寶石基板上。然而，這些基板的晶格常數與氮化物半導體層的晶格常數差異大，又，熱膨脹係數也相異。因此，在基板上，藉由磊晶成長所形成的氮化物半導體層中會發生大的應變能。其結果，在氮化物半導體層中容易發生龜裂和造成結晶品質降低。

【0003】 為了解決上述問題，提出了一種方法，其在矽基板與由氮化物半導體所構成的主動層之間，配置由積層氮化物半導體層而成的緩衝層(例如，參照專利文獻1)。

【0004】 第6圖顯示了專利文獻1的半導體晶圓，其具有緩衝層。

在第6圖的半導體晶圓1中，緩衝層3設置於矽基板2與主動層4(由電子傳輸層4a與電子供給層4b所構成)之

間，緩衝層3具有：第一多層結構緩衝區域5；第二單層結構緩衝區域8，其設置於第一多層結構緩衝區域5上且由Ga₂N(氮化鎵)所構成；及，第二多層結構緩衝區域5'，其設置於第二單層結構緩衝區域8上。

進一步，第一多層結構緩衝區域5和第二多層結構緩衝區域5'具有多層結構，該等多層結構是由次多層結構緩衝區域6與第一單層結構緩衝區域7重複積層而成，該第一單層結構緩衝區域7是由Ga₂N所構成且比第二單層結構緩衝區域8更薄。

又，次多層結構緩衝區域6具有多層結構，該多層結構是由AlN(氮化鋁)所構成的第一層與由Ga₂N所構成的第二層重複積層而成。

【0005】 在專利文獻1中，揭示了下述技術內容：藉由利用以第一比例包含鋁之氮化物半導體來形成第一層，並將第二層、第一單層結構緩衝區域7、及第二單層結構緩衝區域8的鋁的比例設為比第一比例更小，亦即，藉由將緩衝層3的上部(第二多層結構緩衝區域5'及第二單層結構緩衝區域8)的鋁組成設為較小，來降低半導體晶圓的翹曲。

[先前技術文獻]

(專利文獻)

【0006】 專利文獻1：日本特開2008-205117號公報

【發明內容】

〔發明所欲解決的問題〕

【0007】 如上所述，爲了改善已形成於矽基板上或藍寶石基板上的氮化物半導體層的特性，一直對設置緩衝層和緩衝層的構成進行最佳化的改善。

【0008】 然而，本發明人發現在先前的緩衝層構成中，在晶圓翹曲和內部龜裂發生這些點尚有改善的餘地。

【0009】 本發明是有鑑於上述問題點而完成，其目的在於提供一種磊晶晶圓，其能夠降低晶圓的翹曲並抑制發生內部龜裂。

〔用以解決問題的技術手段〕

【0010】 爲了達成上述目的，本發明提供一種磊晶晶圓，其特徵在於具有：矽系基板；第一緩衝層，其配置於該矽系基板上，並具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_xGa_{1-x}N$ 層與 $Al_yGa_{1-y}N$ 層 ($x > y$) 交互配置而成，該第一插入層是由比前述 $Al_yGa_{1-y}N$ 層更厚的 $Al_zGa_{1-z}N$ 層 ($x > z$) 所構成，並且，該第一緩衝層是由前述第一多層結構緩衝區域與前述第一插入層交互配置而成；第二緩衝層，其配置於前述第一緩衝層上，並具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區域是由 $Al_\alpha Ga_{1-\alpha}N$ 層與 $Al_\beta Ga_{1-\beta}N$ 層 ($\alpha > \beta$) 交互配置而成，該第二插入層是由比前述 $Al_\beta Ga_{1-\beta}N$ 層更厚的 $Al_\gamma Ga_{1-\gamma}N$ 層 ($\alpha > \gamma$)

所構成，並且，該第二緩衝層是由前述第二多層結構緩衝區域與前述第二插入層交互配置而成；及，通道層，其配置於前述第二緩衝層上，且比前述第二插入層更厚；並且，前述第二緩衝層的平均Al組成比前述第一緩衝層的平均Al組成更高。

【0011】 若是如此構成的磊晶晶圓，則藉由將緩衝層上部的平均Al(鋁)組成設為比緩衝層下部(比緩衝層上部位於更下側的區域)的平均Al組成更高，而能夠使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂，藉此，在製作成半導體元件時，能夠使其耐電壓性等電特性和可靠性成為良好。

【0012】 此時，較佳是前述第二插入層比前述第一插入層更薄。

藉由此種構成，能夠有效地提高緩衝層上部的平均Al組成，而能夠有效地使晶圓的翹曲降低，並能夠有效地抑制發生內部龜裂。

【0013】 此時，較佳是前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層與前述 $Al_{\beta}Ga_{1-\beta}N$ 層的重複數量，比前述第一多層結構緩衝區域的前述 $Al_xGa_{1-x}N$ 層與前述 $Al_yGa_{1-y}N$ 層的重複數量更多。

藉由此種構成，能夠更提高緩衝層上部的平均Al組成，而能夠更有效地使晶圓的翹曲降低，並能夠更有效地抑制發生內部龜裂。

【0014】此時，較佳是前述第二多層結構緩衝區域的前述 $Al_{\beta}Ga_{1-\beta}N$ 層，比前述第一多層結構緩衝區域的前述 $Al_{\gamma}Ga_{1-\gamma}N$ 層更薄。

藉由此種構成，能夠更提高緩衝層上部的平均 Al 組成，而能夠更有效地使晶圓的翹曲降低，並能夠更有效地抑制發生內部龜裂。

【0015】此時，較佳是前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層，比前述第一多層結構緩衝區域的前述 $Al_{x}Ga_{1-x}N$ 層更厚。

藉由此種構成，也能夠更提高緩衝層上部的平均 Al 組成，而能夠更有效地使晶圓的翹曲降低，並能夠更有效地抑制發生內部龜裂。

【0016】此時，較佳是在前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層與前述第一多層結構緩衝區域的前述 $Al_{x}Ga_{1-x}N$ 層中， $x < \alpha$ 。

藉由此種構成，也能夠更提高緩衝層上部的平均 Al 組成，而能夠更有效地使晶圓的翹曲降低，並能夠更有效地抑制發生內部龜裂。

【0017】此時，較佳是在前述第二多層結構緩衝區域的前述 $Al_{\beta}Ga_{1-\beta}N$ 層與前述第一多層結構緩衝區域的前述 $Al_{\gamma}Ga_{1-\gamma}N$ 層中， $y < \beta$ 。

藉由此種構成，也能夠更提高緩衝層上部的平均 Al 組成，而能夠更有效地使晶圓的翹曲降低，並能夠更有效地抑制發生內部龜裂。

【0018】 又，本發明提供一種半導體元件，其特徵在於具有：上述的磊晶晶圓；障壁層，其配置於前述磊晶晶圓上且由氮化鎵系半導體所構成；及，第一電極、第二電極和控制電極，該第一電極、該第二電極和該控制電極配置於前述障壁層上。

【0019】 若是如此構成的半導體元件，則能夠提高緩衝層上部的平均 Al 組成，並能夠藉由使晶圓的翹曲降低來抑制發生內部龜裂，藉此，能夠作成一種耐電壓性等電特性和可靠性良好的半導體元件。

【0020】 進一步，本發明提供一種磊晶晶圓的製造方法，其特徵在於包含：準備矽系基板的步驟；在該矽系基板上，藉由磊晶成長來形成第一緩衝層的步驟，該第一緩衝層具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_xGa_{1-x}N$ 層與 $Al_yGa_{1-y}N$ 層 ($x > y$) 交互配置而成，該第一插入層是由比前述 $Al_yGa_{1-y}N$ 層更厚的 $Al_zGa_{1-z}N$ 層 ($x > z$) 所構成，並且，該第一緩衝層是由前述第一多層結構緩衝區域與前述第一插入層交互配置而成；在前述第一緩衝層上，藉由磊晶成長來形成第二緩衝層的步驟，該第二緩衝層具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區

域是由 $Al_{\alpha}Ga_{1-\alpha}N$ 層與 $Al_{\beta}Ga_{1-\beta}N$ 層 ($\alpha > \beta$) 交互配置而成，該第二插入層是由比前述 $Al_{\beta}Ga_{1-\beta}N$ 層更厚的 $Al_{\gamma}Ga_{1-\gamma}N$ 層 ($\alpha > \gamma$) 所構成，並且，該第二緩衝層是由前述第二多層結構緩衝區域與前述第二插入層交互配置而成；及，在前述第二緩衝層上，藉由磊晶成長來形成通道層的步驟，該通道層比前述第二插入層更厚；並且，將前述第二緩衝層的平均 Al 組成設為比前述第一緩衝層的平均 Al 組成更高。

【0021】 若使用此種磊晶晶圓的製造方法，則能夠提高緩衝層上部的平均 Al 組成，而使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂，藉此，能夠製造一種磊晶晶圓，其在製作成半導體元件時，耐電壓性等電特性和可靠性會成為良好。

【0022】 此時，較佳是將前述第二插入層設為比前述第一插入層更薄，來將前述第二緩衝層的平均 Al 組成設為比前述第一緩衝層的平均 Al 組成更高。

若使用此種磊晶晶圓的製造方法，則能夠有效地提高緩衝層上部的平均 Al 組成。

【0023】 又，本發明提供一種半導體元件的製造方法，其特徵在於包含：在藉由上述方法所製造的磊晶晶圓上，藉由磊晶成長來形成障壁層的步驟，該障壁層是由氮化鎵系半導體所構成；及，在前述障壁層上形成第一電極、第二電極和控制電極的步驟。

【0024】 若使用此種半導體元件的製造方法，則能夠提高緩衝層上部的平均A1組成，並能夠藉由使晶圓的翹曲降低來抑制發生內部龜裂，藉此，能夠製造一種半導體元件，其耐電壓性等電特性和可靠性良好。

〔發明的功效〕

【0025】 如上所述，若依據本發明的磊晶晶圓，則能夠提高緩衝層上部的平均A1組成，並能夠藉由使晶圓的翹曲降低來抑制發生內部龜裂，藉此，在製作成半導體元件時，能夠使其耐電壓性等電特性和可靠性成爲良好。

【圖式簡單說明】

【0026】 第1圖是顯示本發明的磊晶晶圓的實施態樣的一例的概略剖面圖。

第2圖是顯示本發明的半導體元件的實施態樣的一例的概略剖面圖。

第3圖是顯示本發明的磊晶晶圓的製造方法的實施態樣的一例的步驟剖面圖。

第4圖是顯示本發明的半導體元件的製造方法的實施態樣的一例的步驟剖面圖。

第5圖是顯示晶圓翹曲量的定義的圖。

第6圖是具有先前的緩衝層之半導體晶圓的概略剖面圖。

第7圖是顯示在第6圖的結構中的內部龜裂的一例的概略剖面圖。

第8圖是顯示在第6圖的結構中的內部龜裂的諾馬斯基影像(微分干涉顯微鏡影像)的一例的圖。

【實施方式】

【0027】 以下，針對本發明，作為實施態樣的一例，一邊參照圖一邊來詳細說明，但本發明並非限定於這些實施態樣。

如前所述，為了改善已形成於矽基板上或藍寶石基板上之氮化物半導體層的特性，一直對設置緩衝層和緩衝層的構成進行最佳化的改善，但在先前的緩衝層中，在晶圓翹曲和內部龜裂發生這些點尚有改善的餘地。

【0028】 因此，本發明人針對能夠降低晶圓的翹曲並抑制發生內部龜裂之磊晶晶圓反復進行深入的研究。

其結果，發現了藉由設為一種構成，其位於緩衝層上部之第二緩衝層的平均A1組成比位於緩衝層下部之第一緩衝層的平均A1組成更高，能夠提高緩衝層上部的平均A1組成，藉此，能夠降低晶圓的翹曲並抑制發生內部龜裂而完成本發明。

【0029】 此處，內部龜裂意謂由於膜應力的影響而在磊晶成長中有龜裂侵入的現象，第7圖顯示了在第6圖的結構中的內部龜裂的一例。第7圖顯示了在第6圖的第一多層結構緩衝區域5的次多層結構緩衝區域6(第一層61與第二層62交互積層而成者)中發生了內部龜裂9者。又，

第8圖顯示了在第6圖的結構中的內部龜裂的諾馬斯基影像(Nomarski, 微分干涉顯微鏡影像)。因為如此地發生內部龜裂所產生的內部龜裂的內側部分,其會在進行隨後的磊晶成長時被埋入,故磊晶成長後的磊晶層的表面會成為平坦。然而,在第7圖的情況下,由於在內部龜裂9內,第一單層結構緩衝區域7的物質會被埋入,故會對耐電壓性等電特性和可靠性等造成不良的影響。

【0030】 針對此種抑制發生內部龜裂的機制,說明如下。

在GaN層(或Al組成少之AlGaN層)I與AlN層(或Al組成多之AlGaN層)II交互積層而成的結構中,因為內部龜裂是AlN層(或Al組成多之AlGaN層)II因受到GaN層(或Al組成少之AlGaN層)I拉伸而破裂所產生,故要抑制發生內部龜裂,則會變成必須降低被施加於AlN層(或Al組成多之AlGaN層)II上的拉伸應力。因為在GaN層(或Al組成少之AlGaN層)I與AlN層(或Al組成多之AlGaN層)II交互積層而成的緩衝結構中,隨著遠離矽基板,GaN層(或Al組成少之AlGaN層)I會漸漸地晶格弛豫(lattice relaxation),故推定藉由特別是在緩衝結構上部提高平均Al組成,則由於與先前相比增強了對於緩衝結構上部的GaN層(或Al組成少之AlGaN層)I的應變,並減弱了對於AlN層(或Al組成多之AlGaN層)II的應變,故會得到抑制內部龜裂的效果。

【0031】 又，針對降低晶圓的翹曲的機制，說明如下。

藉由緩衝層上部的平均Al組成變高，對形成於其上的Ga₂N層(亦即，通道層)也會施予強的壓縮應力。推定據此而使得在磊晶成長中向負向側的變形(亦即，負向側的晶圓翹曲)會變強，而在磊晶成長結束後回到室溫時的晶圓翹曲(正向側的晶圓翹曲)會變小。並且，由於晶圓的翹曲變小，也會抑制在晶圓外周所發生的龜裂(以下，稱為外周龜裂)。

【0032】 首先，一邊參照第1圖，一邊說明本發明的磊晶晶圓的實施態樣的一例。

第1(a)圖所示的本發明的磊晶晶圓10具有矽系基板12、設置於矽系基板12上之緩衝層25、與設置於緩衝層25上之通道層26。

此處，矽系基板12是由例如Si(矽)或SiC(碳化矽)所構成的基板。

緩衝層25具有第一緩衝層15與設置於第一緩衝層15上之第二緩衝層16。

【0033】 如第1(b)圖所示，第一緩衝層15是由第一多層結構緩衝區域19與第一插入層20交互積層而成者。第一多層結構緩衝區域19是由Al_xGa_{1-x}N層17與Al_yGa_{1-y}N層(x>y)18交互積層而成者，第一插入層20是由Al_zGa_{1-z}N層(x>z)所構成，且比Al_yGa_{1-y}N層(x>y)18更厚。

此處， $Al_xGa_{1-x}N$ 層 17 能夠設為 AlN 層（亦即， $x=1$ ）或 $AlGa$ 層， $Al_yGa_{1-y}N$ 層 18 能夠設為 GaN 層（亦即， $y=0$ ），第一插入層 20 能夠設為 GaN 層（亦即， $z=0$ ）。

【0034】如第 1(c) 圖所示，第二緩衝層 16 是由第二多層結構緩衝區域 23 與第二插入層 24 交互積層而成者。第二多層結構緩衝區域 23 是由 $Al_\alpha Ga_{1-\alpha}N$ 層 21 與 $Al_\beta Ga_{1-\beta}N$ 層（ $\alpha > \beta$ ）22 交互積層而成者，第二插入層 24 是由 $Al_\gamma Ga_{1-\gamma}N$ 層（ $\alpha > \gamma$ ）所構成，且比 $Al_\beta Ga_{1-\beta}N$ 層 22 更厚。進一步，第二插入層 24 成為比第一插入層 20 更薄的構成。

此處， $Al_\alpha Ga_{1-\alpha}N$ 層 21 能夠設為 AlN 層（亦即， $\alpha=1$ ）或 $AlGa$ 層， $Al_\beta Ga_{1-\beta}N$ 層 22 能夠設為 GaN 層（亦即， $\beta=0$ ），第二插入層 24 能夠設為 GaN 層（亦即， $\gamma=0$ ）。

【0035】第一多層結構緩衝區域 19 的 $Al_xGa_{1-x}N$ 層 17 和 $Al_yGa_{1-y}N$ 層 18、與第二多層結構緩衝區域 23 的 $Al_\alpha Ga_{1-\alpha}N$ 層 21 和 $Al_\beta Ga_{1-\beta}N$ 層 22，能夠設為例如表 1 所示的組合。

【0036】〔表 1〕

	第二多層構造緩衝區域23		第一多層構造緩衝區域19	
	$\text{Al}_\alpha\text{Ga}_{1-\alpha}\text{N}$ 層 21	$\text{Al}_\beta\text{Ga}_{1-\beta}\text{N}$ 層 22	$\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 17	$\text{Al}_y\text{Ga}_{1-y}\text{N}$ 層 18
組合例1 ($x=\alpha, y<\beta$)	AlN	$\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}$	AlN	$\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$
組合例2 ($x<\alpha, y<\beta$)	$\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$	$\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}$	$\text{Al}_{0.6}\text{Ga}_{0.4}\text{N}$	$\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$
組合例3 ($x<\alpha, y>\beta$)	$\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$	$\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}$	$\text{Al}_{0.6}\text{Ga}_{0.4}\text{N}$	$\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$

【0037】 通道層26比第二插入層24更厚，且是由下述層所構成：Ga_{0.9}N層、AlGa_{0.1}N層、InGa_{0.1}N層、或是在厚的Ga_{0.9}N層上具備InGa_{0.1}N層之複合層等。並且，在矽系基板12與緩衝層25之間，亦可設置AlN初始層13(參照第1(a)圖)。

【0038】 如此，藉由將第二緩衝層16的平均Al組成設為比第一緩衝層15的平均Al組成更高的構成，能夠提高緩衝層25上部的平均Al組成，而使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂。藉此，在製作成半導體元件時，能夠使其耐電壓性等電特性和可靠性成為良好。

【0039】 在第1圖的磊晶晶圓10中，第二插入層24較佳是比第一插入層20更薄。

藉由此種構成，能夠有效地將緩衝層25上部的平均Al組成，相較於緩衝層25下部的平均Al組成作成更高，

其中該緩衝層 25 下部比緩衝層 25 上部位於更下側，而能夠有效地降低晶圓的翹曲，並能夠有效地抑制發生內部龜裂。

【0040】 在第1圖的磊晶晶圓10中，第二多層結構緩衝區域23的 $Al_{\alpha}Ga_{1-\alpha}N$ 層21與 $Al_{\beta}Ga_{1-\beta}N$ 層22的重複數量，較佳是比第一多層結構緩衝區域19的 $Al_xGa_{1-x}N$ 層17與 $Al_yGa_{1-y}N$ 層18的重複數量更多。

藉由此種構成，能夠更有效地將緩衝層25上部的平均Al組成，相較於緩衝層25下部的平均Al組成作成更高，其中該緩衝層25下部比緩衝層25上部位於更下側，而能夠更有效地降低晶圓的翹曲，並能夠更有效地抑制發生內部龜裂。

【0041】 在第1圖的磊晶晶圓10中，第二多層結構緩衝區域23的 $Al_{\beta}Ga_{1-\beta}N$ 層22，較佳是比第一多層結構緩衝區域19的 $Al_yGa_{1-y}N$ 層18更薄。

藉由此種構成，能夠更有效地將緩衝層25上部的平均Al組成，相較於緩衝層25下部的平均Al組成作成更高，其中該緩衝層25下部比緩衝層25上部位於更下側，而能夠更有效地降低晶圓的翹曲，並能夠更有效地抑制發生內部龜裂。

【0042】 進一步，在第1圖的磊晶晶圓10中，第二多層結構緩衝區域23的 $Al_{\alpha}Ga_{1-\alpha}N$ 層21，較佳是比第一多層結構緩衝區域19的 $Al_xGa_{1-x}N$ 層17更厚。

置第一電極(源極電極)30、第二電極(汲極電極)31和控制電極32而成者。半導體元件11例如是高電子遷移率電晶體(HEMT)。

通道層26與障壁層27構成主動層29。

第一電極30和第二電極31，配置成使電流由第一電極30經由已形成在通道層26內的二維電子氣(two dimensional electron gas)28而流動至第二電極31。能夠藉由施加於控制電極32的電位來控制在第一電極30與第二電極31之間流動的電流。

【0044】若是如此構成的半導體元件，則藉由將緩衝層25上部的平均A1組成，相較於緩衝層25下部的平均A1組成作成更高，其中該緩衝層25下部比緩衝層25上部位於更下側，而使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂，使用此晶圓所製作的元件，能夠使其成爲一種耐電壓性等電特性和可靠性良好的半導體元件。

【0045】隨後，一邊參照第3圖，一邊說明本發明的磊晶晶圓的製造方法的實施態樣的一例。

首先，準備矽系基板12(參照第3(a)圖)。

【0046】具體來說，作爲矽系基板12，準備矽基板或SiC基板。矽基板或SiC基板，一般被用作爲氮化物半導體層的成長基板。

【0047】 隨後，在矽系基板12上，藉由磊晶成長來形成第一緩衝層15(參照第3(b)圖)。

【0048】 具體來說，在矽系基板12上，藉由MOVPE法(有機金屬氣相磊晶法)來形成第一緩衝層15，其構成緩衝層25。如第1(b)圖所示，第一緩衝層15是第一多層結構緩衝區域19與第一插入層20交互積層而成者。第一多層結構緩衝區域19是由 $Al_xGa_{1-x}N$ 層17與 $Al_yGa_{1-y}N$ 層($x > y$)18交互積層而成者，第一插入層20是由 $Al_zGa_{1-z}N$ 層($x > z$)所構成，且比 $Al_yGa_{1-y}N$ 層($x > y$)18更厚。

此處， $Al_xGa_{1-x}N$ 層17能夠設為AlN層(亦即， $x = 1$)， $Al_yGa_{1-y}N$ ($x > y$)層18能夠設為GaN層(亦即， $y = 0$)，第一插入層20能夠設為GaN層(亦即， $z = 0$)。

【0049】 並且，在形成第一緩衝層15之前，也可形成AlN初始層13。

【0050】 隨後，在第一緩衝層15上，藉由磊晶成長來形成第二緩衝層16(參照第3(c)圖)。

【0051】 具體來說，在第一緩衝層15上，藉由MOVPE法來形成第二緩衝層16，其構成緩衝層25。如第1(c)圖所示，第二緩衝層16是第二多層結構緩衝區域23與第二插入層24交互積層而成者。第二多層結構緩衝區域23是由 $Al_\alpha Ga_{1-\alpha}N$ 層21與 $Al_\beta Ga_{1-\beta}N$ 層($\alpha > \beta$)22交互積層而成者，第二插入層24是由 $Al_\gamma Ga_{1-\gamma}N$ 層($\alpha > \gamma$)所

構成，且比 $\text{Al}_\beta\text{Ga}_{1-\beta}\text{N}$ 層 22 更厚。在第二緩衝層 16 的形成中，以使第二緩衝層 16 的平均 Al 組成變成比第一緩衝層 15 的平均 Al 組成更高的方式來形成。

此處， $\text{Al}_\alpha\text{Ga}_{1-\alpha}\text{N}$ 層 21 能夠設為 AlN 層（亦即， $\alpha = 1$ ）， $\text{Al}_\beta\text{Ga}_{1-\beta}\text{N}$ 層 22 能夠設為 GaN 層（亦即， $\beta = 0$ ），第二插入層 24 能夠設為 GaN 層（亦即， $\gamma = 0$ ）。

【0052】 隨後，在第二緩衝層 16 上，藉由磊晶成長來形成通道層 26（參照第 3(d) 圖）。

【0053】 具體來說，在第二緩衝層 16 上，藉由 MOVPE 法來形成通道層 26，其比第二插入層 24 更厚。通道層 26 的膜厚例如是 1000 ~ 4000 nm。

如此，能夠製造第 1 圖的磊晶晶圓 10。

【0054】 藉由如此地將第二緩衝層 16 的平均 Al 組成設為比第一緩衝層 15 的平均 Al 組成更高，能夠提高緩衝層 25 上部的平均 Al 組成，而使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂。藉此，能夠製造一種磊晶晶圓，該磊晶晶圓在製作成半導體元件時，能夠使其耐電壓性等電特性和可靠性成為良好。

【0055】 在上述磊晶晶圓的製造方法中，較佳是將第二插入層 24 設為比第一插入層 20 更薄，並且將第二緩衝層 16 的平均 Al 組成設為比第一緩衝層 15 的平均 Al 組成更高。

【0060】 若使用此種半導體元件的製造方法，則能夠將緩衝層25上部的平均Al組成設為比位於緩衝層25上部更下側的平均Al組成更高，而使晶圓的翹曲降低，因而能夠降低外周龜裂並抑制發生內部龜裂。藉此，能夠製造一種半導體元件，其耐電壓性等電特性和可靠性良好。

〔實施例〕

【0061】 以下，顯示實施例及比較例來更具體地說明本發明，但本發明並非限定於這些例子。

【0062】 (實施例)

利用已使用第3圖說明的製造方法來製作第1圖的磊晶晶圓10。但是，將 $Al_xGa_{1-x}N$ 層17設為AlN層，將 $Al_yGa_{1-y}N$ ($x > y$)層18設為GaN層，將第一插入層20設為GaN層。又，將 $Al_\alpha Ga_{1-\alpha}N$ 層21設為AlN層，將 $Al_\beta Ga_{1-\beta}N$ 層22設為GaN層，將第二插入層24設為GaN層。又，第一多層結構緩衝區域19、第二多層結構緩衝區域23，其重複數量設為8對，第二多層結構緩衝區域23與第二插入層24的重複數量設為3對。

進一步，將第一插入層(GaN層)20設為200nm，並將第二插入層(GaN層)24設為160nm。

【0063】 針對所製作的磊晶晶圓10，調查晶圓的翹曲量、外周龜裂的長度、內部龜裂的有無。並且，針對晶圓的翹曲量，基於第5圖所示的定義來測定。將結果顯示於表2。

【0064】〔表2〕

	晶圓的翹曲量 [μm]	外周龜裂的長度 [mm]	內部龜裂
實施例	60	14	無
比較例	100	20	有

【0065】（比較例）

與實施例同樣地製作磊晶晶圓10。但是，將第二插入層(GaN層)24的膜厚設為200nm。

【0066】針對所製作的磊晶晶圓10，與實施例同樣地調查晶圓的翹曲量、外周龜裂的長度、內部龜裂的有無。將結果顯示於表2。

【0067】由表2可知，相較於比較例，在實施例中，晶圓的翹曲量降低，外周龜裂的長度降低，內部龜裂的發生受到抑制。

【0068】並且，本發明並非限定於上述實施型態。上述實施型態是例示，任何與本發明的申請專利範圍所記載的技術思想具有實質相同的構成並達到同樣的作用效果者，皆包含於本發明的技術範圍內。

例如，在上述實施型態中，在緩衝層25與通道層26之間，也可設置耐電壓層等厚的GaN層。

【符號說明】

【 0 0 6 9 】

- | | | | |
|----|------------|----|------------------------------|
| 1 | 半導體晶圓 | 17 | $Al_xGa_{1-x}N$ 層 |
| 2 | 矽基板 | 18 | $Al_yGa_{1-y}N$ 層 |
| 3 | 緩衝層 | 19 | 第一多層結構緩衝區域 |
| 4 | 主動層 | 20 | 第一插入層 |
| 4a | 電子傳輸層 | 21 | $Al_\alpha Ga_{1-\alpha}N$ 層 |
| 4b | 電子供給層 | 22 | $Al_\beta Ga_{1-\beta}N$ 層 |
| 5 | 第一多層結構緩衝區域 | 23 | 第二多層結構緩衝區域 |
| 5' | 第二多層結構緩衝區域 | 24 | 第二插入層 |
| 6 | 次多層結構緩衝區域 | 25 | 緩衝層 |
| 7 | 第一單層結構緩衝區域 | 26 | 通道層 |
| 8 | 第二單層結構緩衝區域 | 27 | 障壁層 |
| 9 | 內部龜裂 | 28 | 二維電子氣 |
| 10 | 磊晶晶圓 | 29 | 主動層 |
| 11 | 半導體元件 | 30 | 第一電極 |
| 12 | 矽系基板 | 31 | 第二電極 |
| 13 | AlN初始層 | 32 | 控制電極 |
| 15 | 第一緩衝層 | 61 | 第一層 |
| 16 | 第二緩衝層 | 62 | 第二層 |

【生物材料寄存】

【 0 0 7 0 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

【 0 0 7 1 】 國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【序列表】(請換頁單獨記載)

無

【發明摘要】

【中文發明名稱】磊晶晶圓、半導體元件、磊晶晶圓的製造方法、以及半導體元件的製造方法

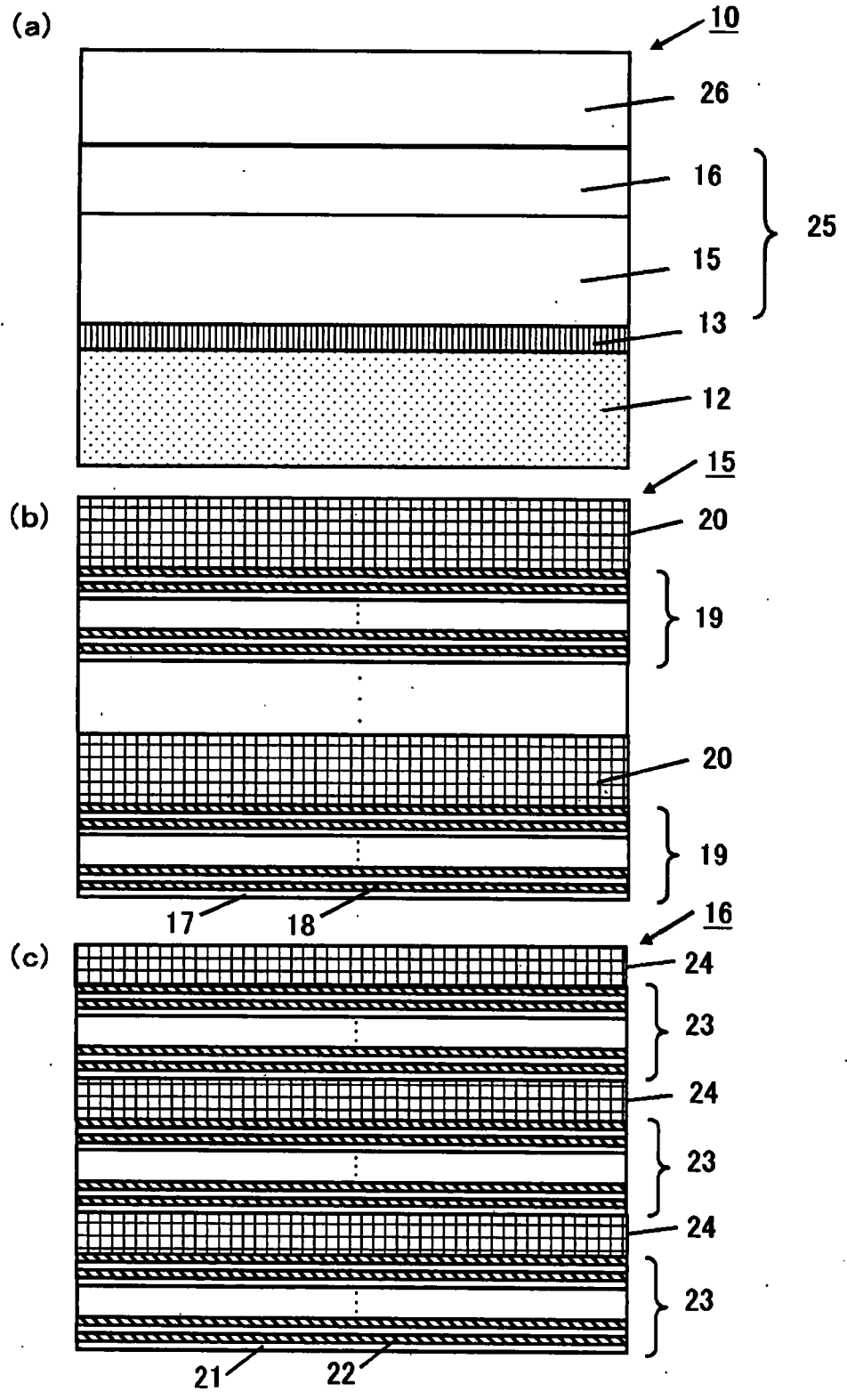
【英文發明名稱】無

【中文】本發明提供一種磊晶晶圓，其特徵在於具有：矽系基板；第一緩衝層，其配置於矽系基板上，並具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_x Ga_{1-x} N$ 層與 $Al_y Ga_{1-y} N$ 層交互配置而成，該第一插入層是由比 $Al_y Ga_{1-y} N$ 層更厚的 $Al_z Ga_{1-z} N$ 層所構成，其中， $x > y$ 、 $x > z$ ，並且，該第一緩衝層是由第一多層結構緩衝區域與第一插入層交互配置而成；第二緩衝層，其配置於第一緩衝層上，並具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區域是由 $Al_\alpha Ga_{1-\alpha} N$ 層與 $Al_\beta Ga_{1-\beta} N$ 層交互配置而成，該第二插入層是由比 $Al_\beta Ga_{1-\beta} N$ 層更厚的 $Al_\gamma Ga_{1-\gamma} N$ 層所構成，其中， $\alpha > \beta$ 、 $\alpha > \gamma$ ，並且，該第二緩衝層是由第二多層結構緩衝區域與第二插入層交互配置而成；及，通道層，其配置於第二緩衝層上，且比第二插入層更厚；並且，第二緩衝層的平均 Al 組成比第一緩衝層的平均 Al 組成更高。藉此，提供一種磊晶晶圓，其能夠降低晶圓的翹曲並抑制發生內部龜裂。

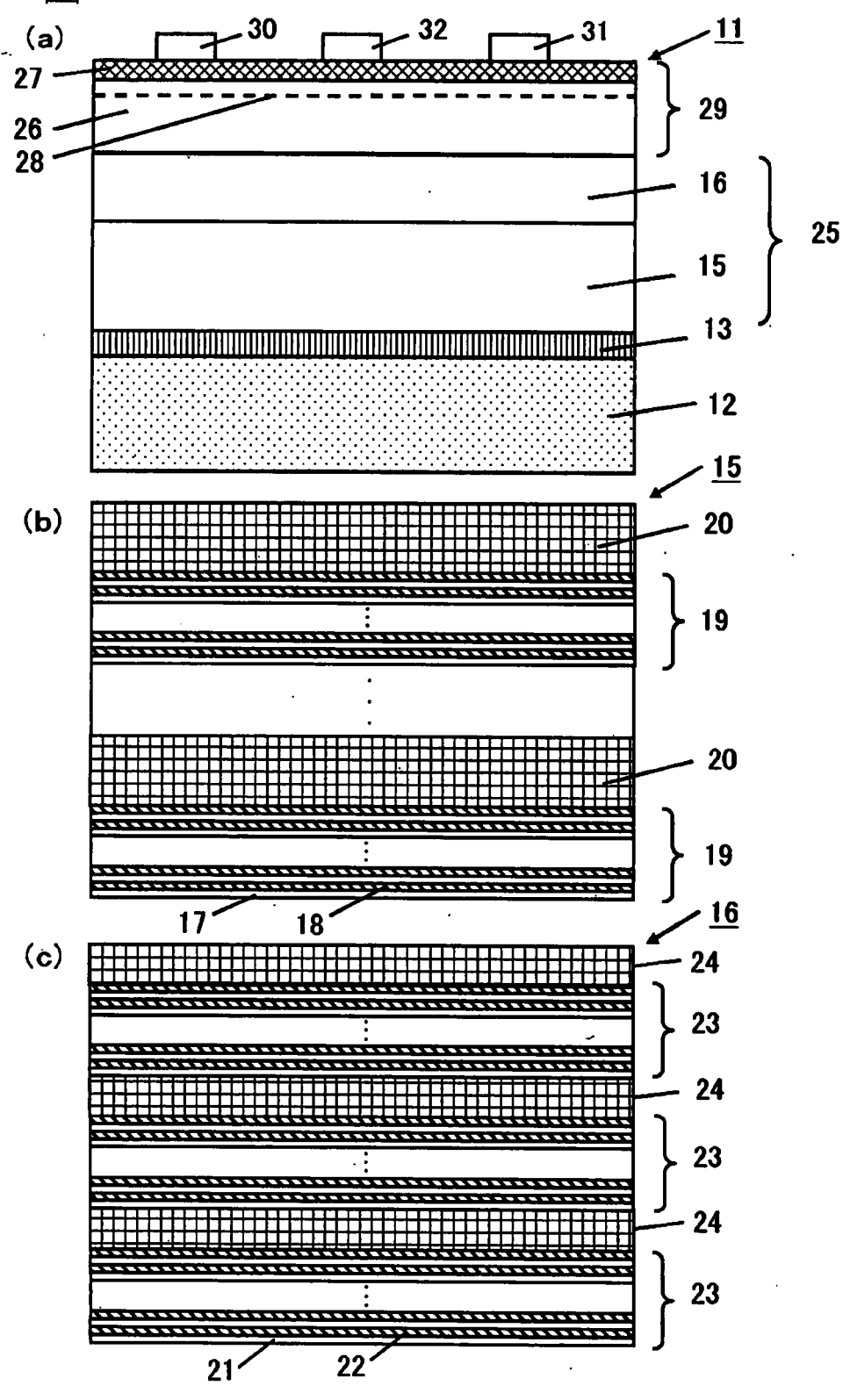
【英文】無

圖式

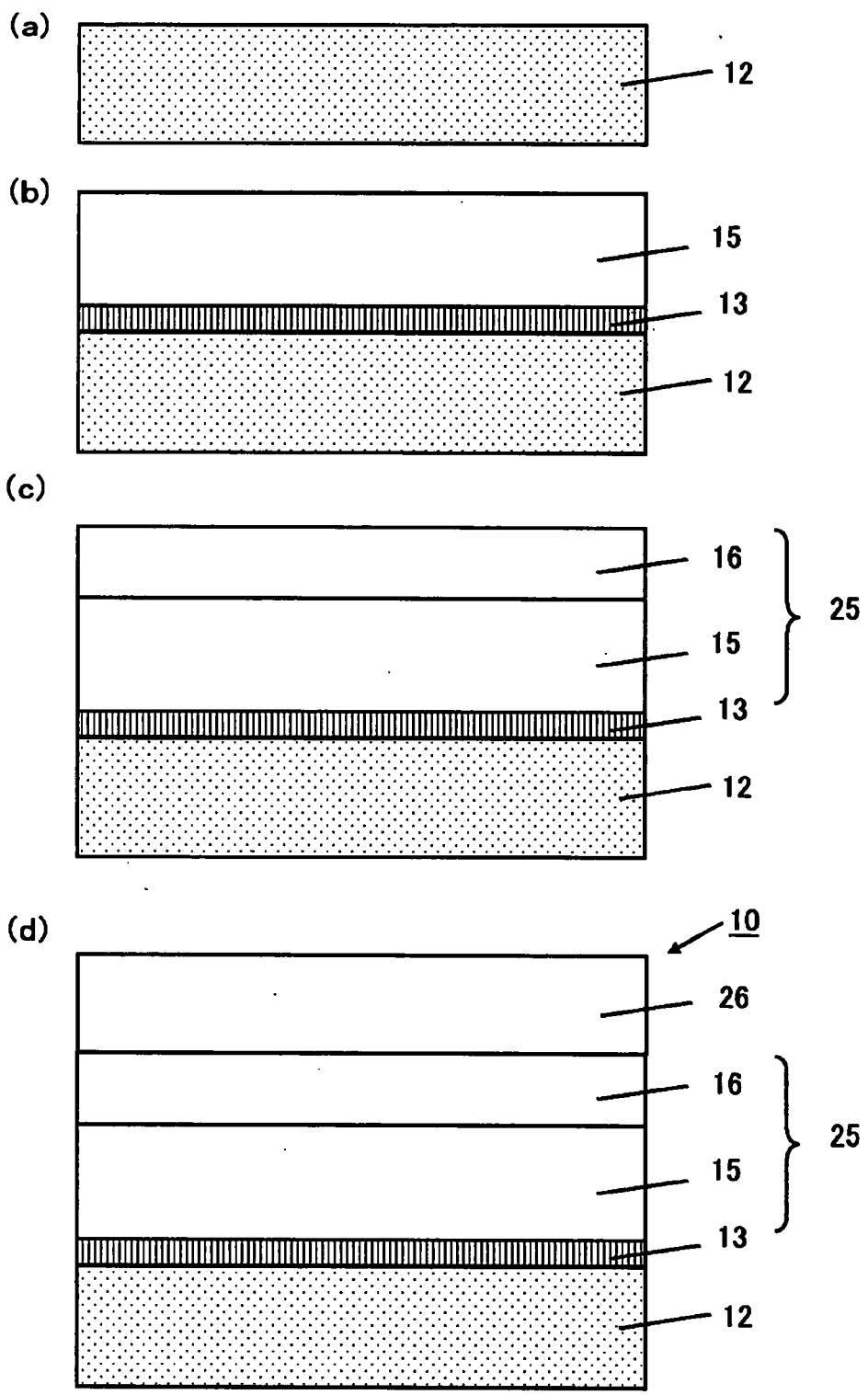
第 1 圖



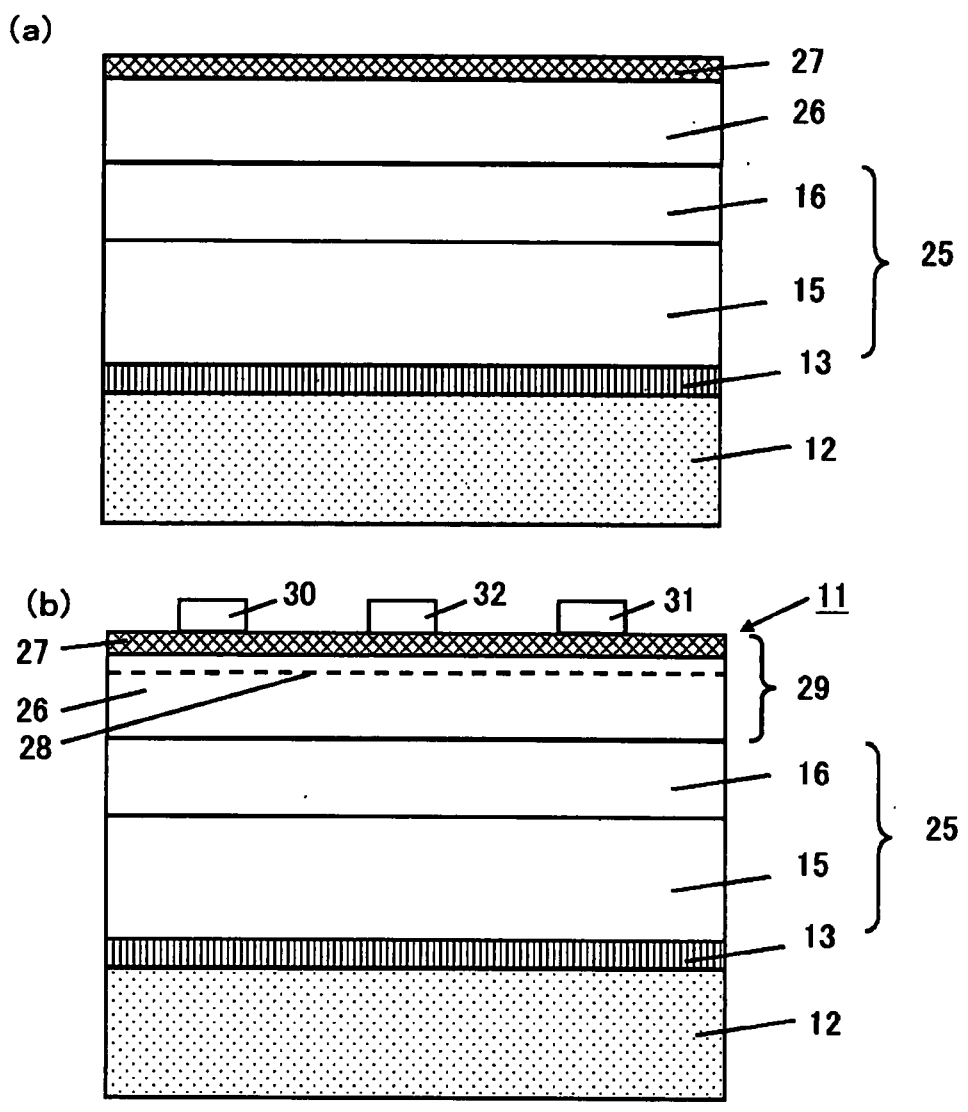
第 2 圖



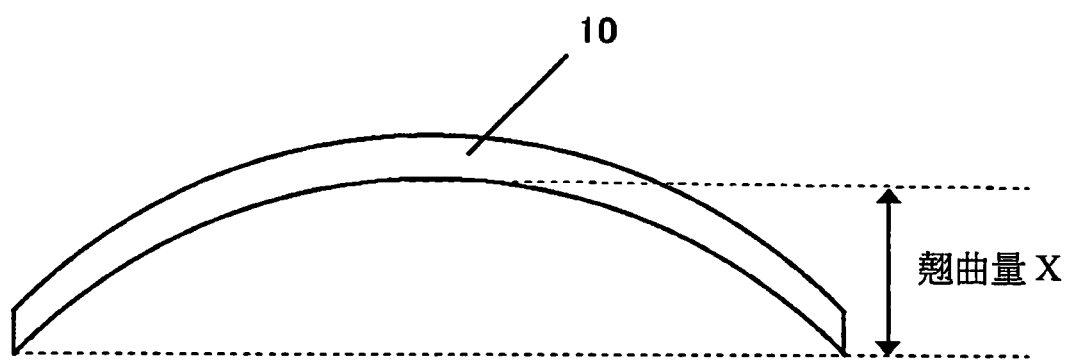
第3圖



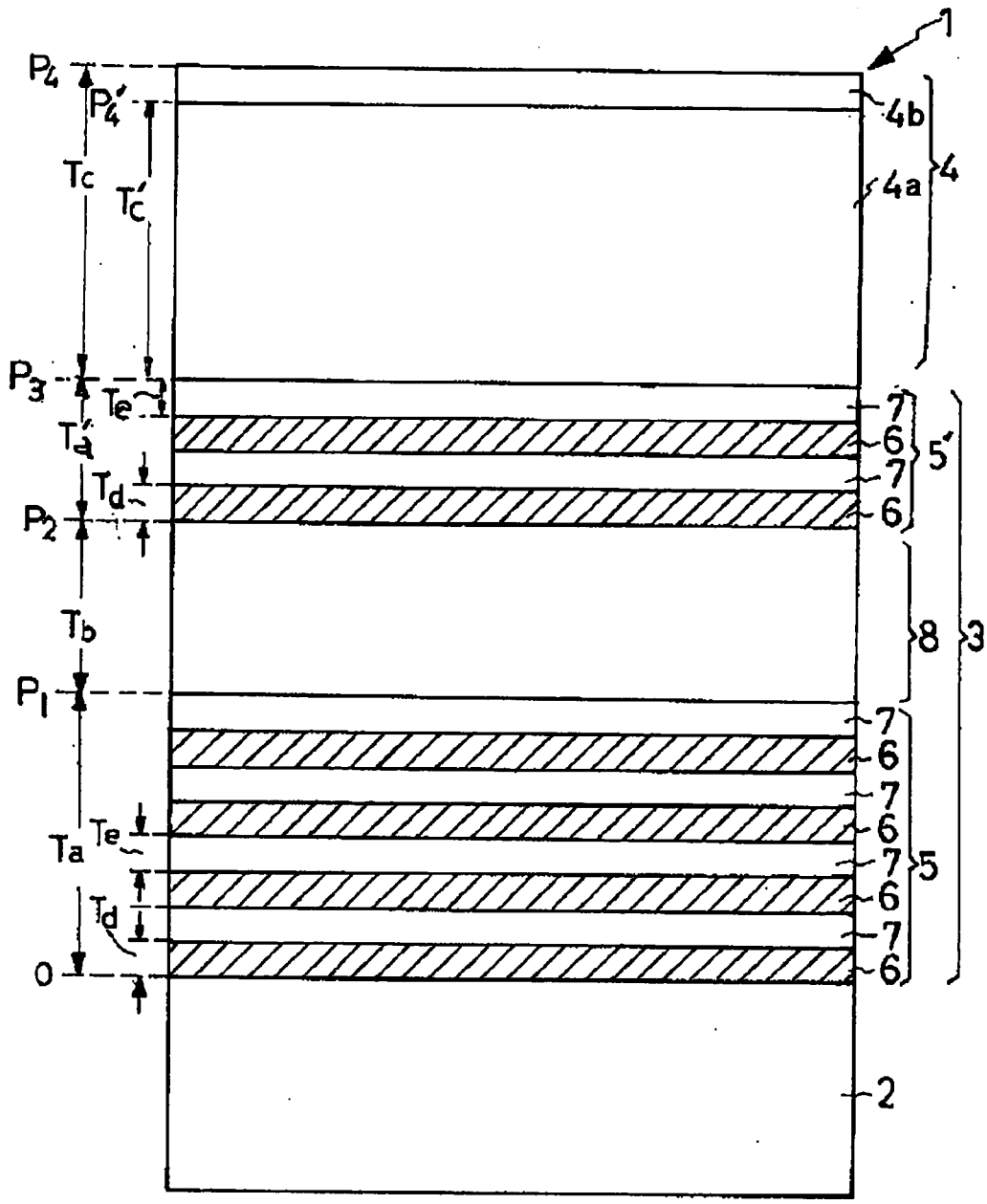
第 4 圖



第 5 圖



第 6 圖



【指定代表圖】第1圖。

【代表圖之符號簡單說明】

- | | | | |
|----|-------------------|----|-------------------------------|
| 10 | 磊晶晶圓 | 20 | 第一插入層 |
| 12 | 矽系基板 | 21 | $Al_{\alpha}Ga_{1-\alpha}N$ 層 |
| 13 | AlN初始層 | 22 | $Al_{\beta}Ga_{1-\beta}N$ 層 |
| 15 | 第一緩衝層 | 23 | 第二多層結構緩衝區域 |
| 16 | 第二緩衝層 | 24 | 第二插入層 |
| 17 | $Al_xGa_{1-x}N$ 層 | 25 | 緩衝層 |
| 18 | $Al_yGa_{1-y}N$ 層 | 26 | 通道層 |
| 19 | 第一多層結構緩衝區域 | | |

【特徵化學式】無

又，在比較第二多層結構緩衝區域23的 $A1_{\alpha}Ga_{1-\alpha}N$ 層21與第一多層結構緩衝區域19的 $A1_xGa_{1-x}N$ 層17時，較佳是 $x < \alpha$ 。例如，可將 $A1_{\alpha}Ga_{1-\alpha}N$ 層21設為 $A1_{0.8}Ga_{0.2}N$ 層，並將 $A1_xGa_{1-x}N$ 層17設為 $A1_{0.6}Ga_{0.4}N$ 層。

進一步，在比較第二多層結構緩衝區域23的 $A1_{\beta}Ga_{1-\beta}N$ 層22與第一多層結構緩衝區域19的 $A1_yGa_{1-y}N$ 層18時，較佳是 $y < \beta$ 。例如，可將 $A1_{\beta}Ga_{1-\beta}N$ 層22設為 $A1_{0.3}Ga_{0.7}N$ 層，並將 $A1_yGa_{1-y}N$ 層18設為 $A1_{0.1}Ga_{0.9}N$ 層。

藉由此種構成，也能夠更有效地將緩衝層25上部的平均A1組成，相較於緩衝層25下部的平均A1組成作成更高，其中該緩衝層25下部比緩衝層25上部位於更下側，而能夠更有效地降低晶圓的翹曲，並能夠更有效地抑制發生內部龜裂。

上述提高緩衝層25上部的平均A1組成的方法，其可將複數種方法同時進行，藉此，能夠更加提高上部的平均A1組成。

【0043】隨後，一邊參照第2圖，一邊說明本發明的半導體元件的實施態樣的一例。

第2(a)圖所示的本發明的半導體元件11，是在上述已利用第1圖說明的磊晶晶圓10上，設置由氮化鎵系半導體(例如 $A1GaN$)所構成的障壁層27，並在障壁層27上設

若使用此種磊晶晶圓的製造方法，則能夠更有效地將緩衝層25上部的平均Al組成，相較於緩衝層25下部的平均Al組成，作成更高，其中該緩衝層25下部比緩衝層25上部位於更下側。

【0056】 隨後，一邊參照第4圖，一邊說明本發明的半導體元件的製造方法的實施態樣的一例。

首先，在利用已使用第3圖的製造方法所製作的磊晶晶圓10(參照第3(d)圖)上，藉由磊晶成長來形成由氮化鎵系半導體所構成的障壁層27(參照第4(a)圖)。

【0057】 具體來說，在通道層26上，藉由MOVPE法來形成由AlGaN所構成的障壁層27。障壁層27的膜厚例如是10~50nm。

【0058】 隨後，在障壁層27上形成第一電極(源極電極)30、第二電極(汲極電極)31和控制電極32(參照第4(b)圖)。

【0059】 第一電極(源極電極)30和第二電極(汲極電極)31，能夠利用例如Ti/Al(鈦/鋁)積層膜來形成，控制電極32能夠利用例如由SiO(氧化矽)、SiN(氮化矽)等金屬氧化物所構成的下層膜與由Ni(鎳)、Au(金)、Mo(鉬)、Pt(鉑)等金屬所構成的上層膜之積層膜來形成。

如此，能夠製造第2圖的半導體元件11。

【發明申請專利範圍】

【第1項】 一種磊晶晶圓，其特徵在於具有：

矽系基板；

第一緩衝層，其配置於該矽系基板上，並具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_xGa_{1-x}N$ 層與 $Al_yGa_{1-y}N$ 層交互配置而成，該第一插入層是由比前述 $Al_yGa_{1-y}N$ 層更厚的 $Al_zGa_{1-z}N$ 層所構成，其中， $x > y$ 、 $x > z$ ，並且，該第一緩衝層是由前述第一多層結構緩衝區域與前述第一插入層交互配置而成；

第二緩衝層，其配置於前述第一緩衝層上，並具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區域是由 $Al_\alpha Ga_{1-\alpha}N$ 層與 $Al_\beta Ga_{1-\beta}N$ 層交互配置而成，該第二插入層比前述第一插入層更薄且是由比前述 $Al_\beta Ga_{1-\beta}N$ 層更厚的 $Al_\gamma Ga_{1-\gamma}N$ 層所構成，其中， $\alpha > \beta$ 、 $\alpha > \gamma$ ，並且，該第二緩衝層是由前述第二多層結構緩衝區域與前述第二插入層交互配置而成；及

通道層，其配置於前述第二緩衝層上，且比前述第二插入層更厚；

並且，前述第二多層結構緩衝區域的前述 $Al_\beta Ga_{1-\beta}N$ 層比前述第一多層結構緩衝區域的前述 $Al_y Ga_{1-y}N$ 層更薄，

前述第二多層結構緩衝區域的平均 Al 組成比前述第一多層結構緩衝區域的平均 Al 組成更高，

前述第二緩衝層的平均 Al 組成比前述第一緩衝層的平均 Al 組成更高。

【第2項】如請求項 1 所述的磊晶晶圓，其中，前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層與前述 $Al_{\beta}Ga_{1-\beta}N$ 層的重複數量，比前述第一多層結構緩衝區域的前述 $Al_xGa_{1-x}N$ 層與前述 $Al_yGa_{1-y}N$ 層的重複數量更多。

【第3項】如請求項 1 所述的磊晶晶圓，其中，前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層，比前述第一多層結構緩衝區域的前述 $Al_xGa_{1-x}N$ 層更厚。

【第4項】如請求項 1～請求項 3 中任一項所述的磊晶晶圓，其中，在前述第二多層結構緩衝區域的前述 $Al_{\alpha}Ga_{1-\alpha}N$ 層與前述第一多層結構緩衝區域的前述 $Al_xGa_{1-x}N$ 層中， $x < \alpha$ 。

【第5項】如請求項 1 所述的磊晶晶圓，其中，在前述第二多層結構緩衝區域的前述 $Al_{\beta}Ga_{1-\beta}N$ 層與前述第一多層結構緩衝區域的前述 $Al_yGa_{1-y}N$ 層中， $y < \beta$ 。

【第6項】一種半導體元件，其特徵在於具有：

如請求項 1～請求項 3 中任一項所述的磊晶晶圓；

障壁層，其配置於前述磊晶晶圓上且由氮化鎵系半導

體所構成；及

第一電極、第二電極和控制電極，該第一電極、該第二電極和該控制電極配置於前述障壁層上。

【第7項】一種半導體元件，其特徵在於具有：

如請求項4所述的磊晶晶圓；

障壁層，其配置於前述磊晶晶圓上且由氮化鎵系半導體所構成；及

第一電極、第二電極和控制電極，該第一電極、該第二電極和該控制電極配置於前述障壁層上。

【第8項】一種半導體元件，其特徵在於具有：

如請求項5所述的磊晶晶圓；

障壁層，其配置於前述磊晶晶圓上且由氮化鎵系半導體所構成；及

第一電極、第二電極和控制電極，該第一電極、該第二電極和該控制電極配置於前述障壁層上。

【第9項】一種磊晶晶圓的製造方法，其特徵在於包含：

準備矽系基板的步驟；

在該矽系基板上，藉由磊晶成長來形成第一緩衝層的步驟，該第一緩衝層具有第一多層結構緩衝區域與第一插入層，該第一多層結構緩衝區域是由 $Al_xGa_{1-x}N$ 層與 $Al_yGa_{1-y}N$ 層交互配置而成，該第一插入層是由比前述 $Al_yGa_{1-y}N$ 層更厚的 $Al_zGa_{1-z}N$ 層所構成，其中，

$x > y$ 、 $x > z$ ，並且該第一緩衝層是由前述第一多層結構緩衝區域與前述第一插入層交互配置而成；

在前述第一緩衝層上，藉由磊晶成長來形成第二緩衝層的步驟，該第二緩衝層具有第二多層結構緩衝區域與第二插入層，該第二多層結構緩衝區域是由 $A1_\alpha Ga_{1-\alpha}N$ 層與 $A1_\beta Ga_{1-\beta}N$ 層交互配置而成，該第二插入層是由比前述 $A1_\beta Ga_{1-\beta}N$ 層更厚的 $A1_\gamma Ga_{1-\gamma}N$ 層所構成，其中， $\alpha > \beta$ 、 $\alpha > \gamma$ ，並且，該第二緩衝層是由前述第二多層結構緩衝區域與前述第二插入層交互配置而成；及

在前述第二緩衝層上，藉由磊晶成長來形成通道層的步驟，該通道層比前述第二插入層更厚；

並且，將前述第二插入層設為比前述第一插入層更薄，而將前述第二緩衝層的平均 $A1$ 組成設為比前述第一緩衝層的平均 $A1$ 組成更高，

將前述第二多層結構緩衝區域的 $A1_\beta Ga_{1-\beta}N$ 層設為比前述第一多層結構緩衝區域的 $A1_y Ga_{1-y}N$ 層更薄，

將前述第二多層結構緩衝區域的平均 $A1$ 組成設為比第一多層結構緩衝區域的平均 $A1$ 組成更高。

【第10項】 一種半導體元件的製造方法，其特徵在於包含：

在藉由如請求項 9 所述的方法所製造的磊晶晶圓上，藉由磊晶成長來形成障壁層的步驟，該障壁層是由氮

化鎵系半導體所構成；及

在前述障壁層上形成第一電極、第二電極和控制電極的步驟。