

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 5 月 14 日(14.05.2015)



(10) 国際公開番号

WO 2015/068507 A1

- (51) 国際特許分類:
H04N 5/3745 (2011.01) H04N 5/374 (2011.01)
H04N 5/347 (2011.01)
- (21) 国際出願番号: PCT/JP2014/076572
- (22) 国際出願日: 2014 年 10 月 3 日(03.10.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-232228 2013 年 11 月 8 日(08.11.2013) JP
- (71) 出願人: オリンパス株式会社(OLYMPUS CORPORATION) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 Tokyo (JP).
- (72) 発明者: 青木 潤(AOKI Jun); 〒1510072 東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 オリンパス株式会社内 Tokyo (JP).
- (74) 代理人: 棚井 澄雄, 外(TANAI Sumio et al.); 〒1006620 東京都千代田区丸の内一丁目 9 番 2 号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

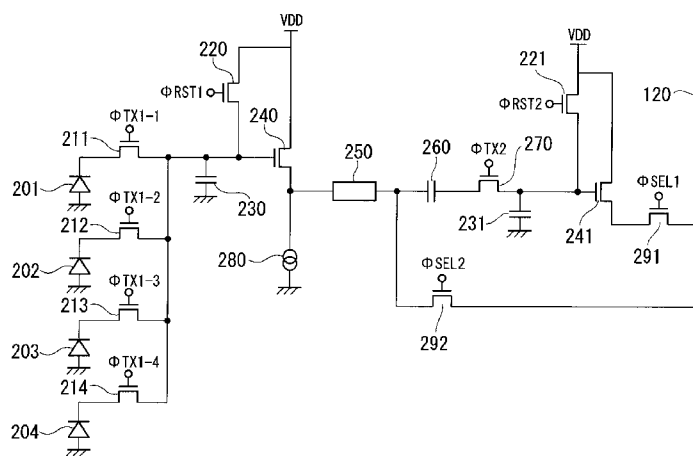
添付公開書類:

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲及び説明書 (条約第 19 条(1))

(54) Title: SOLID-STATE IMAGING DEVICE AND IMAGING DEVICE

(54) 発明の名称: 固体撮像装置および撮像装置

[図4]



(57) Abstract: This solid-state imaging device comprises: a plurality of first photoelectric conversion elements; a plurality of second photoelectric conversion elements which are different from the plurality of first photoelectric conversion elements; a plurality of storage units; and a control unit. The plurality of storage units store signal charges outputted only from the plurality of first photoelectric conversion elements. The control unit controls a first mode for outputting first signals based on the signal charges outputted only from the plurality of first photoelectric conversion elements and stored in the plurality of storage units and a second mode for outputting second signals based on signal charges outputted from the plurality of first photoelectric conversion elements and the plurality of second photoelectric conversion elements without having the second signals pass through the plurality of storage units.

(57) 要約:

[続葉有]

WO 2015/068507 A1



この固体撮像装置は、複数の第1の光電変換素子と、複数の第1の光電変換素子と異なる複数の第2の光電変換素子と、複数の蓄積部と、制御部と、を有する。複数の蓄積部は、複数の第1の光電変換素子のみから出力された信号電荷を蓄積する。制御部は、複数の第1の光電変換素子のみから出力されて複数の蓄積部に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を、複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する。

明 細 書

発明の名称： 固体撮像装置および撮像装置

技術分野

[0001] 本発明は、第1の基板と第2の基板とが接続部によって電氣的に接続されている固体撮像装置および撮像装置に関する。

本願は、2013年11月8日に日本国に出願された特願2013-232228号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 近年、ビデオカメラや電子スチルカメラなどが広く一般に普及している。これらのカメラには、CCD (Charge Coupled Device) 型や増幅型の固体撮像装置が使用されている。増幅型の固体撮像装置は、光が入射する画素の光電変換素子が生成・蓄積した信号電荷を、画素に設けられた増幅部に導き、増幅部が増幅した信号を画素から出力する。増幅型の固体撮像装置では、このような画素が二次元マトリクス状に複数配置されている。増幅型の固体撮像装置には、例えばCMOS (Complementary Metal Oxide Semiconductor) トランジスタを用いたCMOS型固体撮像装置等がある。

[0003] 従来、一般的なCMOS型固体撮像装置は、二次元マトリクス状に配列された各画素の光電変換素子が生成した信号電荷を行毎に順次読み出す方式を採用している。この方式では、各画素の光電変換素子における露光のタイミングは、信号電荷の読み出しの開始と終了によって決まるため、行毎に露光のタイミングが異なる。このため、このようなCMOS型固体撮像装置を用いて動きの速い被写体を撮像すると、撮像した画像内で被写体が歪む。

[0004] この被写体の歪みを無くすために、信号電荷の蓄積の同時性を実現する同時撮像機能（グローバルシャッター機能）が提案されている。また、グローバルシャッター機能を有するCMOS型固体撮像装置の用途が多くなりつつある。グローバルシャッター機能を有するCMOS型固体撮像装置では、通常、光電変換素子が生成した信号電荷を、読み出しが行われるまで蓄えておくために、遮光

性を持った蓄積部を有することが必要となる。このような従来のCMOS型固体撮像装置は、全画素を同時に露光した後、各光電変換素子が生成した信号電荷を全画素で同時に各蓄積部に転送して一旦蓄積しておき、この信号電荷を所定の読み出しタイミングで順次画素信号に変換して読み出している。

[0005] ただし、従来のグローバルシャッタ機能を有するCMOS型固体撮像装置では、光電変換素子と蓄積部とを同一基板の同一平面上に作りこまねばならず、チップ面積の増大が避けられない。さらに、蓄積部に蓄積された信号電荷を読み出すまでの待機期間中に、光に起因するノイズや、蓄積部で発生するリーク電流（暗電流）に起因するノイズにより信号の品質が劣化するという問題がある。

[0006] この問題を解決するために、光電変換素子が形成された第1の基板と、光電変換素子で生成された信号電荷を蓄積するアナログメモリ（蓄積部に対応）とが形成された第2の基板とを貼り合わせた固体撮像装置により、チップ面積の増大を防ぐと共にノイズを低減する方法が特許文献1に開示されている。特許文献1に記載の固体撮像装置では、2枚の基板が接続部により接続され、2つの画素で接続部が共有されている。つまり、2つの光電変換素子で生成された信号電荷は、共通の接続部を介して第1の基板から第2の基板に転送され、それぞれの光電変換素子に対応した2つのアナログメモリに蓄積される。したがって、例えば4つの画素で接続部が共有される場合には、4つの光電変換素子で生成された信号電荷は、共通の接続部を介して第1の基板から第2の基板に転送され、それぞれの光電変換素子に対応した4つのアナログメモリに蓄積される。

先行技術文献

特許文献

[0007] 特許文献1：日本国特開2013-9301号公報

発明の概要

発明が解決しようとする課題

[0008] 第1の基板に光電変換素子が配置され、第2の基板に、信号を蓄積する蓄積部が配置されている固体撮像装置では、蓄積部の容量が大きい方が、ノイズ耐性が良い。しかし、蓄積部を配置するスペースが限られているため、蓄積部の容量を増加することは困難である。

[0009] 本発明は、上述した課題に鑑みてなされたものであって、蓄積部を配置するスペースの制限を緩和することができる固体撮像装置および撮像装置を提供することを目的とする。

課題を解決するための手段

[0010] 本発明の第一の態様による固体撮像装置は、第1の基板と第2の基板とが接続部によって電氣的に接続されている固体撮像装置であって、前記第1の基板に配置され、入射した光に応じた信号電荷を生成する複数の第1の光電変換素子と、前記第1の基板に配置され、入射した光に応じた信号電荷を生成する、前記複数の第1の光電変換素子と異なる複数の第2の光電変換素子と、前記第2の基板に配置され、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子のうち前記複数の第1の光電変換素子のみから出力された信号電荷を蓄積する複数の蓄積部と、前記第1の基板または前記第2の基板に配置され、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子のうち前記複数の第1の光電変換素子のみから出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を、前記複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する制御部と、を有する。

[0011] 本発明の第二の態様によれば、前記第一の態様に係る固体撮像装置において、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が行列状に配置されてもよい。前記制御部は、前記第1のモードにおいて、異なる行に配置された前記複数の第1の光電変換素子から同時に出力された信号電荷を前記複数の蓄積部に蓄積し、前記複数の蓄積部に蓄積された信号電荷に基づく前記第1の信号を順次出力する制御を行ってもよい。

- [0012] 本発明の第三の態様によれば、前記第一の態様に係る固体撮像装置において、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が行列状に配置されてもよい。前記制御部は、前記第2のモードにおいて、異なる行に配置された前記複数の第1の光電変換素子および前記複数の第2の光電変換素子から順次出力された信号電荷に基づく前記第2の信号を、前記複数の蓄積部を経由せずに順次出力する制御を行ってもよい。
- [0013] 本発明の第四の態様によれば、前記第一の態様に係る固体撮像装置において、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して行列状に配置されてもよい。前記第1の光電変換素子および前記第2の光電変換素子を含む複数のグループ内の相対的に同一位置の行に前記第1の光電変換素子が配置されてもよい。
- [0014] 本発明の第五の態様によれば、前記第一の態様に係る固体撮像装置において、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して配置されてもよい。前記複数の蓄積部は、同一の色に対応する前記複数の第1の光電変換素子から出力されて加算された信号電荷を蓄積してもよい。
- [0015] 本発明の第六の態様によれば、前記第五の態様に係る固体撮像装置は、前記第1の基板または前記第2の基板に配置され、同一の色に対応する複数の前記第1の光電変換素子から出力された信号電荷を加算する複数の加算部をさらに有してもよい。前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積してもよい。
- [0016] 本発明の第七の態様によれば、前記第五の態様に係る固体撮像装置において、前記複数の蓄積部は、同一の色に対応する前記複数の第1の光電変換素子から出力された信号電荷を加算して蓄積してもよい。
- [0017] 本発明の第八の態様によれば、前記第一の態様に係る固体撮像装置は、前記第2の基板に配置され、出力信号線に接続され、前記第1のモードにおいて、前記第1の信号を前記出力信号線に出力する複数の第1の出力部と、前

記第2の基板に配置され、前記出力信号線に接続され、前記第2のモードにおいて、前記第2の信号を前記出力信号線に出力する複数の第2の出力部と、をさらに有してもよい。

[0018] 本発明の第九の態様によれば、前記第一の態様に係る固体撮像装置は、前記第1の基板または前記第2の基板に配置され、前記複数の第1の光電変換素子から出力された信号電荷を蓄積する複数のクランプ容量と、前記第1の基板または前記第2の基板に配置され、前記複数のクランプ容量に蓄積された信号電荷に基づく信号を取得し、取得した信号に基づく信号電荷を前記複数の蓄積部に蓄積する複数のサンプルホールド部と、をさらに有してもよい。

[0019] 本発明の第十の態様による固体撮像装置は、第1の基板と第2の基板とが接続部によって電氣的に接続されている固体撮像装置であって、前記第1の基板に、複数の色のカラーフィルタからなる配列に対応して配置され、入射した光に応じた信号電荷を生成する複数の光電変換素子と、前記第2の基板に配置され、前記複数の光電変換素子から出力されて加算された信号電荷を蓄積する複数の蓄積部と、前記第1の基板または前記第2の基板に配置され、前記複数の光電変換素子から出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、前記複数の光電変換素子から出力された信号電荷に基づく第2の信号を、前記複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する制御部と、を有する。

[0020] 本発明の第十一の態様によれば、前記第十の態様に係る固体撮像装置は、前記第1の基板または前記第2の基板に配置され、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算する複数の加算部をさらに有してもよい。前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積してもよい。

[0021] 本発明の第十二の態様によれば、前記第十一の態様に係る固体撮像装置において、前記複数の蓄積部は、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算して蓄積してもよい。

[0022] 本発明の第十三の態様による撮像装置は、前記第一または前記第十の態様に係る固体撮像装置を有する。

発明の効果

[0023] 上記各態様に係る固体撮像装置によれば、第1のモードでは複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力されて複数の蓄積部に蓄積された信号電荷に基づく第1の信号が出力され、第2のモードでは複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号が、複数の蓄積部を経由せずに出力される。複数の第2の光電変換素子から出力された信号電荷を蓄積するための容量を設けなくてよいので、蓄積部を配置するスペースの制限を緩和することができる。

図面の簡単な説明

[0024] [図1]本発明の第1の実施形態による固体撮像装置を適用した撮像装置の構成を示すブロック図である。

[図2]本発明の第1の実施形態による固体撮像装置の構成を示すブロック図である。

[図3]本発明の第1の実施形態による固体撮像装置の断面図である。

[図4]本発明の第1の実施形態による固体撮像装置が備える画素セルの回路構成を示す回路図である。

[図5]本発明の第1の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図6]本発明の第1の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図7]本発明の第1の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図8]本発明の第1の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図9]本発明の第2の実施形態による固体撮像装置における画素セルを示す参

考図である。

[図10]本発明の第3の実施形態による固体撮像装置における画素セルを示す参考図である。

[図11]本発明の第3の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図12]本発明の第3の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図13]本発明の第4の実施形態による固体撮像装置における画素セルを示す参考図である。

[図14]本発明の第4の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

[図15]本発明の第4の実施形態による固体撮像装置が備える画素の動作を示すタイミングチャートである。

発明を実施するための形態

[0025] 以下、図面を参照し、本発明の実施形態を説明する。

[0026] (第1の実施形態)

まず、本発明の第1の実施形態を説明する。図1は、本実施形態による固体撮像装置を適用した撮像装置の一例としてデジタルカメラの構成を示している。本発明の一態様に係る撮像装置は、撮像機能を有する電子機器であればよく、デジタルカメラのほか、デジタルビデオカメラ、内視鏡等であってもよい。図1に示すデジタルカメラ10は、レンズ部1、レンズ制御装置2、固体撮像装置3、駆動回路4、メモリ5、信号処理回路6、記録装置7、制御装置8、および表示装置9を備える。

[0027] レンズ部1はズームレンズやフォーカスレンズを備えており、被写体からの光を固体撮像装置3の受光面に被写体像として結像する。レンズ制御装置2は、レンズ部1のズーム、フォーカス、絞りなどを制御する。レンズ部1を介して取り込まれた光は固体撮像装置3の受光面で結像される。固体撮像装置3は、受光面に結像された被写体像を画像信号に変換して出力する。固体撮像装

置3の受光面には、複数の画素が行方向および列方向に2次元的に配列されている。

[0028] 駆動回路4は、固体撮像装置3を駆動し、その動作を制御する。メモリ5は、画像データを一時的に記憶する。信号処理回路6は、固体撮像装置3から出力された画像信号に対して、予め定められた処理を行う。信号処理回路6によって行われる処理には、画像信号の増幅、画像データの各種の補正、画像データの圧縮などがある。

[0029] 記録装置7は、画像データの記録または読み出しを行うための半導体メモリなどによって構成されており、着脱可能な状態でデジタルカメラ10に内蔵される。表示装置9は、動画像（ライブビュー画像）の表示、静止画像の表示、記録装置7に記録された動画像や静止画像の表示、デジタルカメラ10の状態の表示などを行う。

[0030] 制御装置8は、デジタルカメラ10全体の制御を行う。制御装置8の動作は、デジタルカメラ10が内蔵するROMに格納されているプログラムに規定されている。制御装置8は、このプログラムを読み出して、プログラムが規定する内容に従って、各種の制御を行う。

[0031] 図2は、固体撮像装置3の構成を示している。図2に示す固体撮像装置は、画素部200（画素アレイ）、垂直走査回路300、列処理回路350、水平走査回路400、出力アンプ410、および制御部500を備えている。図2に示す各回路要素の配置位置は実際の配置位置と必ずしも一致するわけではない。

[0032] 画素部200は、2次元の行列状に配列された画素100と、列毎に設けられた電流源130とを有する。本実施形態では、固体撮像装置3が有する全画素からなる領域を画素信号の読み出し対象領域とするが、固体撮像装置3が有する全画素からなる領域の一部を読み出し対象領域としてもよい。読み出し対象領域は、少なくとも有効画素領域の全画素を含むことが望ましい。また、読み出し対象領域は、有効画素領域の外側に配置されているオプティカルブラック画素（常時遮光されている画素）を含んでもよい。オプティカルブラック画素から読み出した画素信号は、例えば暗電流成分の補正に使用される。

- [0033] 垂直走査回路300は行単位で画素部200の駆動制御を行う。この駆動制御を行うために、垂直走査回路300は、行数と同じ数の単位回路301-1, 301-2, . . . , 301-n (nは行数) で構成されている。
- [0034] 各単位回路301-i (i=1, 2, . . . , n) は、1行分の画素100を制御するための制御信号を、行毎に設けられている信号線110へ出力する。信号線110は画素100に接続されており、単位回路301-iから出力された制御信号を画素100に供給する。図2では、各行に対応する各信号線110が1本の線で表現されているが、各信号線110は複数の信号線を含む。制御信号により選択された行の画素100の信号は、列毎に設けられている垂直信号線120へ出力される。
- [0035] 電流源130は垂直信号線120に接続されており、画素100内の増幅トランジスタ（後述する第2の増幅トランジスタ241）とソースフォロワ回路を構成する。列処理回路350は、垂直信号線120に出力された画素信号に対してノイズ抑圧などの信号処理を行う。水平走査回路400は、垂直信号線120に出力されて列処理回路350によって処理された1行分の画素100の画素信号を時系列に出力アンプ410へ出力する。出力アンプ410は、水平走査回路400から出力された画素信号を増幅し、画像信号として固体撮像装置3の外部へ出力する。制御部500は、垂直走査回路300、列処理回路350、および水平走査回路400を制御することによって、画素信号の読み出しを制御する。
- [0036] 図3は固体撮像装置3の断面構造を示している。固体撮像装置3は、画素100を構成する回路要素（光電変換素子や、トランジスタ、容量等）が配置された2枚の基板（第1の基板20、第2の基板21）が重なった構造を有する。画素100を構成する回路要素は第1の基板20と第2の基板21に分配して配置されている。第1の基板20と第2の基板21は、画素100の駆動時に2枚の基板間で電気信号を授受可能なように電氣的に接続されている。
- [0037] 第1の基板20の2つの主面（側面よりも相対的に表面積が大きい表面）のうち、光Lが照射される側の主面側に光電変換素子が形成されており、第1の基板20に照射された光は光電変換素子に入射する。第1の基板20の2つの主面のうち、光Lが照射される側の主面とは反対側の主面には、第2の基板21と接続

するための接続部250が形成されている。第1の基板20に配置されている光電変換素子で発生した信号電荷に基づく信号は、接続部250を介して第2の基板21へ出力される。図3に示す例では第1の基板20と第2の基板21の主面の面積が異なるが、第1の基板20と第2の基板21の主面の面積が同じであってもよい。

[0038] 画素100以外の垂直走査回路300、列処理回路350、水平走査回路400、出力アンプ410、制御部500に関しては、それぞれ第1の基板20と第2の基板21のどちらに配置されていてもよい。また、垂直走査回路300、列処理回路350、水平走査回路400、出力アンプ410、制御部500のそれぞれを構成する回路要素が第1の基板20と第2の基板21に分散して配置されていてもよい。

[0039] 図4は、4画素分の画素100で構成された画素セルの回路構成を示している。本実施形態では、垂直方向に並んだ4画素で一部の回路要素を共有する例を説明する。4画素分の画素100で構成される画素セルは、光電変換素子201, 202, 203, 204と、転送トランジスタ211, 212, 213, 214と、電荷保持部230（フローティングディフュージョン）と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とを有する。図4に示す各回路要素の配置位置は実際の配置位置と必ずしも一致するわけではない。

[0040] 画素セルには4つの画素100の回路要素が含まれる。第1の画素は、光電変換素子201と、転送トランジスタ211と、電荷保持部230と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とを有する。第2の画素は、光電変換素子202と、転送トランジスタ212と、電荷保持部230と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280

と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とを有する。

[0041] 第3の画素は、光電変換素子203と、転送トランジスタ213と、電荷保持部230と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とを有する。第4の画素は、光電変換素子204と、転送トランジスタ214と、電荷保持部230と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とを有する。電荷保持部230と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292とは、4つの画素100で共有されている。

[0042] 光電変換素子201, 202, 203, 204の一端は接地されている。転送トランジスタ211, 212, 213, 214のドレイン端子は光電変換素子201, 202, 203, 204の他端に接続されている。転送トランジスタ211, 212, 213, 214のゲート端子は垂直走査回路300に接続されており、転送パルス Φ_{TX1-1} , Φ_{TX1-2} , Φ_{TX1-3} , Φ_{TX1-4} が供給される。

[0043] 電荷保持部230の一端は転送トランジスタ211, 212, 213, 214のソース端子に接続されており、電荷保持部230の他端は接地されている。第1のリセットトランジスタ220のドレイン端子は電源電圧VDDに接続されており、第1のリ

セットトランジスタ220のソース端子は転送トランジスタ211, 212, 213, 214のソース端子に接続されている。第1のリセットトランジスタ220のゲート端子は垂直走査回路300に接続されており、リセットパルス Φ RST1が供給される。

[0044] 第1の増幅トランジスタ240のドレイン端子は電源電圧VDDに接続されている。第1の増幅トランジスタ240の入力部であるゲート端子は転送トランジスタ211, 212, 213, 214のソース端子に接続されている。電流源280の一端は第1の増幅トランジスタ240のソース端子に接続されており、電流源280の他端は接地されている。一例として、ドレイン端子が第1の増幅トランジスタ240のソース端子に接続され、ソース端子が接地され、ゲート端子が垂直走査回路300に接続されたトランジスタで電流源280を構成してもよい。クランプ容量260の一端は、接続部250を介して第1の増幅トランジスタ240のソース端子および電流源280の一端に接続されている。

[0045] サンプルホールドトランジスタ270のドレイン端子はクランプ容量260の他端に接続されている。サンプルホールドトランジスタ270のゲート端子は垂直走査回路300に接続されており、サンプルホールドパルス Φ TX2が供給される。第2のリセットトランジスタ221のドレイン端子は電源電圧VDDに接続されており、第2のリセットトランジスタ221のソース端子はサンプルホールドトランジスタ270のソース端子に接続されている。第2のリセットトランジスタ221のゲート端子は垂直走査回路300に接続されており、リセットパルス Φ RST2が供給される。

[0046] サンプルホールド容量231の一端はサンプルホールドトランジスタ270のソース端子に接続されており、サンプルホールド容量231の他端は接地されている。第2の増幅トランジスタ241のドレイン端子は電源電圧VDDに接続されている。第2の増幅トランジスタ241の入力部を構成するゲート端子はサンプルホールドトランジスタ270のソース端子に接続されている。第1の選択トランジスタ291のドレイン端子は第2の増幅トランジスタ241のソース端子に接続されており、第1の選択トランジスタ291のソース端子は垂直信号線120に接

続されている。第1の選択トランジスタ291のゲート端子は垂直走査回路300に接続されており、選択パルスΦSEL1が供給される。

[0047] 第2の選択トランジスタ292のドレイン端子は、接続部250を介して第1の増幅トランジスタ240のソース端子および電流源280の一端に接続されている。第2の選択トランジスタ292のソース端子は垂直信号線120に接続されている。第2の選択トランジスタ292のゲート端子は垂直走査回路300に接続されており、選択パルスΦSEL2が供給される。上述した各トランジスタに関しては極性を逆にし、ソース端子とドレイン端子を上記と逆にしてもよい。

[0048] 光電変換素子201, 202, 203, 204は、例えばフォトダイオードであり、入射した光の量に基づく信号電荷を生成（発生）し、生成（発生）した信号電荷を保持・蓄積する。転送トランジスタ211, 212, 213, 214は、光電変換素子201, 202, 203, 204に蓄積された信号電荷を電荷保持部230に転送するトランジスタである。転送トランジスタ211, 212, 213, 214のオン／オフは、垂直走査回路300からの転送パルスΦTX1-1, ΦTX1-2, ΦTX1-3, ΦTX1-4によって制御される。電荷保持部230は、光電変換素子201, 202, 203, 204から転送された信号電荷を一時的に保持・蓄積する浮遊拡散容量である。

[0049] 第1のリセットトランジスタ220は、電荷保持部230をリセットするトランジスタである。第1のリセットトランジスタ220のオン／オフは、垂直走査回路300からのリセットパルスΦRST1によって制御される。第1のリセットトランジスタ220と転送トランジスタ211, 212, 213, 214を同時にオンにすることによって、光電変換素子201, 202, 203, 204をリセットすることも可能である。電荷保持部230／光電変換素子201, 202, 203, 204のリセットは、電荷保持部230／光電変換素子201, 202, 203, 204に蓄積されている電荷量を制御して電荷保持部230／光電変換素子201, 202, 203, 204の状態（電位）を基準状態（基準電位、リセットレベル）に設定することである。

[0050] 第1の増幅トランジスタ240は、ゲート端子に入力される、電荷保持部230に蓄積されている信号電荷に基づく信号を増幅した増幅信号をソース端子から出力するトランジスタである。電流源280は、第1の増幅トランジスタ240

の負荷として機能し、第1の増幅トランジスタ240を駆動する電流を第1の増幅トランジスタ240に供給する。第1の増幅トランジスタ240と電流源280はソースフォロワ回路を構成する。

[0051] クランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号の電圧レベルをクランプ（固定）する容量である。サンプルホールドトランジスタ270は、クランプ容量260の他端の電圧レベルをサンプルホールドし、サンプルホールド容量231に信号電荷を蓄積するトランジスタである。サンプルホールドトランジスタ270のオン／オフは、垂直走査回路300からのサンプルホールドパルスΦTX2によって制御される。

[0052] 第2のリセットトランジスタ221は、サンプルホールド容量231をリセットするトランジスタである。第2のリセットトランジスタ221のオン／オフは、垂直走査回路300からのリセットパルスΦRST2によって制御される。サンプルホールド容量231のリセットは、サンプルホールド容量231に蓄積されている電荷量を制御してサンプルホールド容量231の状態（電位）を基準状態（基準電位、リセットレベル）に設定することである。サンプルホールド容量231は、サンプルホールドトランジスタ270によってサンプルホールドされたアナログ信号に基づく信号電荷を保持・蓄積する。

[0053] サンプルホールド容量231の容量は、電荷保持部230の容量よりも大きな容量に設定される。サンプルホールド容量231には、単位面積当たりのリーク電流（暗電流）の少ない容量であるMIM（Metal Insulator Metal）容量を使用することがより望ましい。これによって、ノイズ耐性が向上し、高品質な信号が得られる。

[0054] 第2の増幅トランジスタ241は、ゲート端子に入力される、サンプルホールド容量231に蓄積されている信号電荷に基づく信号を増幅した増幅信号をソース端子から出力するトランジスタである。第2の増幅トランジスタ241と、垂直信号線120に接続された電流源130とはソースフォロワ回路を構成する。第1の選択トランジスタ291は、画素100を選択し、第2の増幅トランジスタ241の出力を垂直信号線120に伝えるトランジスタである。第1の選択トランジス

タ291のオン／オフは、垂直走査回路300からの選択パルスΦSEL1によって制御される。第2の選択トランジスタ292は、画素100を選択し、第1の増幅トランジスタ240の出力を垂直信号線120に伝えるトランジスタである。第2の選択トランジスタ292のオン／オフは、垂直走査回路300からの選択パルスΦSEL2によって制御される。

[0055] 図4に示す回路要素のうち、光電変換素子201、202、203、204、転送トランジスタ211、212、213、214、電荷保持部230、第1のリセットトランジスタ220、第1の増幅トランジスタ240、電流源280は第1の基板20に配置されている。また、クランプ容量260、サンプルホールドトランジスタ270、第2のリセットトランジスタ221、サンプルホールド容量231、第2の増幅トランジスタ241、第1の選択トランジスタ291、第2の選択トランジスタ292は第2の基板21に配置されている。

[0056] 第1の基板20と第2の基板21との間には、接続部250が配置されている。第1の基板20の第1の増幅トランジスタ240から出力された増幅信号は、接続部250を介して第2の基板21へ出力される。

[0057] 図4では、接続部250が第1の増幅トランジスタ240のソース端子および電流源280の一端と、クランプ容量260の一端および第2の選択トランジスタ292のドレイン端子との間の経路に配置されているが、これに限らない。接続部250は、転送トランジスタ211、212、213、214からサンプルホールド容量231までの電氣的に接続された経路上のどこに配置されていてもよい。

[0058] 例えば、転送トランジスタ211、212、213、214のソース端子と、電荷保持部230の一端、第1のリセットトランジスタ220のソース端子、および第1の増幅トランジスタ240のゲート端子との間の経路に接続部250が配置されていてもよい。あるいは、クランプ容量260の他端と、サンプルホールドトランジスタ270のドレイン端子との間の経路に接続部250が配置されていてもよい。この場合、第1の増幅トランジスタ240のソース端子、電流源280の一端、およびクランプ容量260の一端と、第2の選択トランジスタ292のドレイン端子との間の経路に他の接続部が配置される。

[0059] あるいは、サンプルホールドトランジスタ270のソース端子と、サンプルホールド容量231の一端、第2のリセットトランジスタ221のソース端子、および第2の増幅トランジスタ241のゲート端子との間の経路に接続部250が配置されていてもよい。この場合、第1の増幅トランジスタ240のソース端子、電流源280の一端、およびクランプ容量260の一端と、第2の選択トランジスタ292のドレイン端子との間の経路に他の接続部が配置される。したがって、図4に示す回路要素のうち、第1のリセットトランジスタ220、電荷保持部230、第1の増幅トランジスタ240、電流源280、クランプ容量260、およびサンプルホールドトランジスタ270は第1の基板20または第2の基板21に配置される。

[0060] 図4における4つの画素100の行位置はそれぞれ異なる。つまり、図4には、行列状に配置された複数の画素100のうち、4行1列分の4つの画素100の構成が示されている。図4に示す構成が単位構成である場合に、本実施形態による固体撮像装置は複数の単位構成を有する。したがって、本実施形態による固体撮像装置は、光電変換素子201, 202, 203, 204と、転送トランジスタ211, 212, 213, 214と、電荷保持部230（フローティングディフュージョン）と、第1のリセットトランジスタ220と、第1の増幅トランジスタ240と、電流源280と、クランプ容量260と、サンプルホールドトランジスタ270と、第2のリセットトランジスタ221と、サンプルホールド容量231と、第2の増幅トランジスタ241と、第1の選択トランジスタ291と、第2の選択トランジスタ292と、をそれぞれ複数有する。

[0061] 本実施形態による固体撮像装置の特徴的な構成は、光電変換素子201, 202, 203, 204、サンプルホールド容量231、制御部500である。これら以外の構成は、蓄積部を配置するスペースの制限を緩和することができるという効果を得るために必須の構成ではない。サンプルホールド容量231は蓄積部の一例である。光電変換素子201, 202, 203, 204は、動画撮影時と静止画撮影時との両方で信号電荷が読み出される第1の光電変換素子（例えば、光電変換素子201）と、静止画撮影時のみ信号電荷が読み出される第2の光電変換素子（例えば、光電変換素子202, 203, 204）とに分かれている。複数の第1の光電

変換素子および複数の第2の光電変換素子は行列状に配置されている。上記のように、本実施形態による固体撮像装置は、複数の光電変換素子201, 202, 203, 204および複数のサンプルホールド容量231を有する。

[0062] 複数の第1の光電変換素子は、第1の基板20に配置され、入射した光に応じた信号電荷を生成する。複数の第1の光電変換素子と異なる複数の第2の光電変換素子は、第1の基板20に配置され、入射した光に応じた信号電荷を生成する。複数のサンプルホールド容量231は、第2の基板21に配置され、複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力された信号電荷を蓄積する。本実施形態では、動画撮影に対応する第1のモードで固体撮像装置3が動作しているとき、複数の第1の光電変換素子のみから出力された信号電荷が複数のサンプルホールド容量231に蓄積される。また、本実施形態では、静止画撮影に対応する第2のモードで固体撮像装置3が動作しているとき、複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく信号が、複数のサンプルホールド容量231を経由せずに垂直信号線120へ出力される。

[0063] 制御部500は、第1の基板20または第2の基板21に配置され、複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力されて複数のサンプルホールド容量231に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を、複数のサンプルホールド容量231を経由せずに出力する第2のモードと、の動作を制御する。

[0064] また、制御部500は、第1のモードにおいて、異なる行に配置された複数の第1の光電変換素子から同時に出力された信号電荷を複数のサンプルホールド容量231に蓄積し、複数のサンプルホールド容量231に蓄積された信号電荷に基づく第1の信号を順次出力する制御を行う。つまり、動画撮影時には、いわゆるグローバルシャッター動作によって、複数の第1の光電変換素子で同時に露光が行われる。第1のモードにおいて、同一の画素セルに含まれる複

数の第1の光電変換素子の間で露光の開始と露光の終了とが必ずしも同時でなくてもよく、露光の開始から露光の終了までの少なくとも一部の期間において複数の第1の光電変換素子の間で同時に露光が行われていればよい。また、第1のモードにおいて、行位置の異なる複数の画素セルに含まれる複数の第1の光電変換素子の少なくとも一部の光電変換素子から信号電荷が同時に出力される。

[0065] また、制御部500は、第2のモードにおいて、異なる行に配置された複数の第1の光電変換素子および複数の第2の光電変換素子から順次出力された信号電荷に基づく第2の信号を、複数のサンプルホールド容量231を経由せずに順次出力する制御を行う。つまり、静止画撮影時には、いわゆるローリングシャッタ動作によって、複数の第1の光電変換素子および複数の第2の光電変換素子で順次露光が行われる。第2のモードにおいて、複数の第1の光電変換素子および複数の第2の光電変換素子の少なくとも一部の光電変換素子の間では露光期間が全く重ならない。

[0066] 第1のモードにおいて複数の第1の光電変換素子から出力された信号電荷に基づく信号を出力する第1の経路には、第2の基板21に配置され、垂直信号線120（出力信号線）に接続され、第1のモードにおいて、第1の光電変換素子のみから出力されてサンプルホールド容量231に蓄積された信号電荷に基づく第1の信号を垂直信号線120に出力する複数の第1の選択トランジスタ291（第1の出力部）が配置されている。

[0067] また、第1の経路には、第1の基板20または第2の基板21に配置され、複数の第1の光電変換素子から出力された信号電荷を蓄積する複数のクランプ容量260と、第1の基板20または第2の基板21に配置され、複数のクランプ容量260に蓄積された信号電荷に基づく信号を取得（サンプルホールド）し、取得した信号に基づく信号電荷を複数のサンプルホールド容量231に蓄積する複数のサンプルホールドトランジスタ270（サンプルホールド部）と、が配置されている。

[0068] 第2のモードにおいて複数の第1の光電変換素子および複数の第2の光電

変換素子から出力された信号電荷に基づく信号を出力する第2の経路には、第2の基板21に配置され、垂直信号線120（出力信号線）に接続され、第2のモードにおいて、複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を垂直信号線120に出力する複数の第2の選択トランジスタ292（第2の出力部）が配置されている。

[0069] 従来技術では、静止画撮影時に、例えば4つの光電変換素子から出力された信号電荷が、それぞれの光電変換素子に対応した4つの蓄積部に蓄積される。このため、光電変換素子と同じ数の蓄積部を設ける必要がある。したがって、蓄積部を配置するスペースの制限を受け易い。

[0070] 本実施形態では、動画撮影に対応する第1のモードでは、第1の光電変換素子および第2の光電変換素子のうち第1の光電変換素子のみから出力された信号電荷が蓄積部に蓄積される。また、静止画撮影に対応する第2のモードでは、第1の光電変換素子および第2の光電変換素子から出力された信号電荷は、蓄積部に蓄積されずに第2の信号として出力される。したがって、第2の光電変換素子から出力された信号電荷を蓄積するための容量を設けなくてよいので、蓄積部を配置するスペースの制限を緩和することができる。

[0071] 次に、画素100の動作を説明する。図5は、動画撮影に対応する第1のモードにおける画素100の動作を示している。図5では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図5の垂直方向の位置（以下、垂直位置と記載）が制御信号の電圧を示し、図5の水平方向の位置（以下、水平位置と記載）が時間位置を示している。以下では、図4に示した4画素で構成される画素セルの単位で動作を説明する。

[0072] [期間T1の動作]

リセットパルス $\Phi RST1$ が“L”（Low）レベルから“H”（High）レベルに変化することで、第1のリセットトランジスタ220がオンとなる。同時に、転送パルス $\Phi TX1-1$ 、 $\Phi TX1-2$ 、 $\Phi TX1-3$ 、 $\Phi TX1-4$ が“L”レベルから“H”レベルに変化することで、転送トランジスタ211、212、213、214がオンとなる。これによって、4つの画素100の光電変換素子201、202、203、204がリセットさ

れる。

[0073] 続いて、リセットパルス Φ RST1および転送パルス Φ TX1-1、 Φ TX1-2、 Φ TX1-3、 Φ TX1-4が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220および転送トランジスタ211、212、213、214がオフとなる。これによって、4つの画素100の光電変換素子201、202、203、204のリセットが終了し、4つの画素100の露光（信号電荷の蓄積）が開始される。

[0074] [期間T2の動作]

リセットパルス Φ RST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされる。同時に、サンプルホールドパルス Φ TX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧 V_{DD} にリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0075] 同時に、リセットパルス Φ RST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルス Φ RST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。電荷保持部230のリセットを行うタイミングは露光期間中であればよいが、露光期間の終了直前のタイミングで電荷保持部230のリセットを行うことによって、電荷保持部230のリーク電流によるノイズをより低減することができる。

[0076] 続いて、リセットパルス Φ RST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。これによって、サンプルホールド容量231のリセットが終了する。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230のリセット後の増幅信号）をクランプしている。

[0077] 続いて、転送パルス Φ TX1-1が“L”レベルから“H”レベルに変化すること

で、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T1における第1の画素の露光開始から期間T2における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）である。続いて、転送パルス Φ_{TX1-1} が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に信号電荷が蓄積された後の増幅信号）をクランプしている。

[0078] 続いて、サンプルホールドパルス Φ_{TX2} が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0079] 以下では、サンプルホールド容量231の一端の電位の変化について説明する。電荷保持部230のリセットが終了した後に光電変換素子201から電荷保持部230に信号電荷が転送されることによる電荷保持部230の一端の電位の変化を ΔV_{fd} 、第1の増幅トランジスタ240のゲインを α_1 とすると、光電変換素子201から電荷保持部230に信号電荷が転送されることによる第1の増幅トランジスタ240のソース端子の電位の変化 ΔV_{amp1} は $\alpha_1 \times \Delta V_{fd}$ となる。

[0080] サンプルホールド容量231とサンプルホールドトランジスタ270の合計のゲインを α_2 とすると、光電変換素子201から電荷保持部230に信号電荷が転送された後のサンプルホールドトランジスタ270のサンプルホールドによるサンプルホールド容量231の一端の電位の変化 ΔV_{mem} は $\alpha_2 \times \Delta V_{amp1}$ 、すなわち $\alpha_1 \times \alpha_2 \times \Delta V_{fd}$ となる。 ΔV_{fd} は、信号電荷の転送による電荷保持部230の一端の電位の変化量であり、電荷保持部230をリセットすることにより発生するリセットノイズを含んでいない。したがって、サンプルホールドトランジスタ270がサンプルホールドを行うことによって、光電変換素子201で発生するノイズの影響を低減することができる。

[0081] サンプルホールド容量231のリセットが終了した時点のサンプルホールド容量231の一端の電位は電源電圧VDDであるため、光電変換素子201から電荷保持部230に信号電荷が転送された後、サンプルホールドトランジスタ270によってサンプルホールドされたサンプルホールド容量231の一端の電位Vmemは以下の(1)式となる。(1)式において、 $\Delta V_{mem} < 0$ 、 $\Delta V_{fd} < 0$ である。

$$\begin{aligned} V_{mem} &= VDD + \Delta V_{mem} \\ &= VDD + \alpha_1 \times \alpha_2 \times \Delta V_{fd} \quad \dots (1) \end{aligned}$$

[0082] また、 α_2 は以下の(2)式となる。(2)式において、CLはクランプ容量260の容量値であり、CSHはサンプルホールド容量231の容量値である。ゲインの低下をより小さくするため、クランプ容量260の容量CLはサンプルホールド容量231の容量CSHよりも大きいことがより望ましい。

[0083] [数1]

$$\alpha_2 = \frac{CL}{CL + CSH} \quad \dots (2)$$

[0084] [期間T3の動作]

期間T3では、サンプルホールド容量231に蓄積されている信号電荷に基づく信号が行毎に順次読み出される。選択パルス Φ_{SEL1} が“L”レベルから“H”レベルに変化することで、第1の選択トランジスタ291がオンとなる。これによって、(1)式に示した電位Vmemに基づく信号が、第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0085] 続いて、リセットパルス Φ_{RST2} が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされ、リセット時のサンプルホールド容量231の一端の電位に基づく信号が第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0086] 続いて、リセットパルス Φ_{RST2} が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。続いて、選択パルス

ΦSEL1が“H”レベルから“L”レベルに変化することで、第1の選択トランジスタ291がオフとなる。

[0087] 列処理回路350は、(1)式に示した電位Vmemに基づく信号と、サンプルホールド容量231をリセットしたときのサンプルホールド容量231の一端の電位に基づく信号との差分をとった差分信号を生成する。この差分信号は、(1)式に示した電位Vmemと電源電圧VDDとの差分に基づく信号であり、光電変換素子201に蓄積された信号電荷が電荷保持部230に転送された直後の電荷保持部230の一端の電位と、電荷保持部230の一端がリセットされた直後の電荷保持部230の電位との差分 ΔV_{fd} に基づく信号である。したがって、サンプルホールド容量231をリセットすることによるノイズ成分と、電荷保持部230をリセットすることによるノイズ成分とを抑圧した、光電変換素子201に蓄積された信号電荷に基づく信号成分を得ることができる。

[0088] 列処理回路350から出力された信号は、水平走査回路400によって出力アンプ410へ出力される。出力アンプ410は、水平走査回路400から出力された信号を処理し、画像信号として出力する。以上で、信号の読み出しが終了する。

[0089] 上記の動作では、光電変換素子201から電荷保持部230に転送された信号電荷を電荷保持部230が各画素100の読み出しタイミング（期間T3で選択パルスΦSEL1が“H”レベルに変化するタイミング）まで保持していなければならない。電荷保持部230が信号電荷を保持している期間中にノイズが発生すると、電荷保持部230が保持している信号電荷にノイズが重畳され、信号品質（S/N）が劣化する。

[0090] 電荷保持部230が信号電荷を保持している期間（以下、保持期間と記載）中に発生するノイズの主な要因は、電荷保持部230のリーク電流による電荷（以下、リーク電荷と記載）と、光電変換素子201, 202, 203, 204以外の部分に入射する光に起因する電荷（以下、光電荷と記載）である。単位時間に発生するリーク電荷と光電荷をそれぞれ q_{id} 、 q_{pn} とし、保持期間の長さを t_c とすると、保持期間中に発生するノイズ電荷 Q_n は $(q_{id} + q_{pn}) t_c$ となる。

[0091] 電荷保持部230の容量を C_{fd} 、サンプルホールド容量231の容量を C_{mem} とし、

CfdとCmemの比 (Cmem/Cfd) をAとする。また、前述したように、第1の増幅トランジスタ240のゲインを $\alpha 1$ 、サンプルホールド容量231とサンプルホールドトランジスタ270の合計のゲインを $\alpha 2$ とする。露光期間中に光電変換素子201で発生した信号電荷をQphとすると、露光期間の終了後にサンプルホールド容量231に保持される信号電荷は $A \times \alpha 1 \times \alpha 2 \times Qph$ となる。

[0092] 光電変換素子201から電荷保持部230に転送された信号電荷に基づく信号はサンプルホールドトランジスタ270によってサンプルホールドされ、サンプルホールド容量231に格納される。したがって、電荷保持部230に信号電荷が転送されてからサンプルホールド容量231に信号電荷が格納されるまでの時間は短く、電荷保持部230で発生したノイズは無視することができる。サンプルホールド容量231が信号電荷を保持している期間に発生するノイズを上記と同じQnと仮定すると、S/Nは $A \times \alpha 1 \times \alpha 2 \times Qph / Qn$ となる。

[0093] 一方、電荷保持部に保持された信号電荷を、増幅トランジスタを介して画素から読み出す場合（例えば、1枚の基板で構成された固体撮像装置の場合）のS/NはQph/Qnとなる。したがって、本実施形態のS/Nは、このS/Nの $A \times \alpha 1 \times \alpha 2$ 倍となる。 $A \times \alpha 1 \times \alpha 2$ が1よりも大きくなるようにサンプルホールド容量231の容量値を設定する（例えば、サンプルホールド容量231の容量値を電荷保持部230の容量値よりも十分大きくする）ことによって、信号品質の劣化を低減することができる。

[0094] 本実施形態では、垂直位置が同一である画素セルの動作のタイミングは同一であるが、垂直位置が異なる画素セルの動作のタイミングは異なる。図6は、垂直位置 (V1, V2, ..., Vn) が異なる画素セルの動作のタイミングを模式的に示している。図6の垂直位置が画素セルの配列における垂直位置を示し、図6の水平位置が時間位置を示している。

[0095] リセット期間は図5の期間T1に相当し、信号転送期間は図5の期間T2に相当し、読み出し期間は図5の期間T3に相当する。図6に示すように、垂直位置が異なる画素セルではリセット期間および信号転送期間は同一である。一方、垂直位置が異なる画素セルでは読み出し期間が異なる。上述した動作では、

全ての画素セルで露光の同時性を実現することができる。上述した動作では、同一の行に配置された複数の光電変換素子201と、異なる行に配置された複数の光電変換素子201とから同時に信号電荷が出力される。

[0096] 一般に、動画撮影では、行毎に露光のタイミングが異なるローリングシャッタ動作により露光が行われる。ローリングシャッタ動作では、動きの速い被写体の歪みが顕著となる。本実施形態では、動画撮影において、グローバルシャッタ動作を行うことにより、信号を読み出す全ての画素で露光のタイミングが同一となる。このため、動画における被写体の歪みを低減することができる。

[0097] 図7は、静止画撮影に対応する第2のモードにおける画素100の動作を示している。図7では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図7の垂直位置が制御信号の電圧を示し、図7の水平位置が時間位置を示している。以下では、図4に示した4画素で構成される画素セルの単位で動作を説明する。

[0098] [期間T11の動作]

リセットパルス $\Phi RST1$ が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。同時に、転送パルス $\Phi TX1-1$ が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、第1の画素の光電変換素子201がリセットされる。

[0099] 続いて、転送パルス $\Phi TX1-1$ が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。これによって、第1の画素の光電変換素子201のリセットが終了し、第1の画素の露光（信号電荷の蓄積）が開始される。第2の画素、第3の画素、第4の画素においても同様に、光電変換素子202, 203, 204が順次リセットされ、露光が順次開始される。続いて、リセットパルス $\Phi RST1$ が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。

[0100] [期間T12の動作]

期間T12では、光電変換素子201, 202, 203, 204に蓄積されている信号電荷

に基づく信号が行毎に順次読み出される。まず、選択パルスΦSEL2が“L”レベルから“H”レベルに変化することで、第2の選択トランジスタ292がオンとなる。続いて、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。このとき、電荷保持部230がリセットされた後の電荷保持部230の一端の電位に基づく信号が、第2の選択トランジスタ292を介して垂直信号線120へ出力される。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。

[0101] 続いて、転送パルスΦTX1-1が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T11における第1の画素の露光開始から期間T12における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）である。このとき、光電変換素子201から信号電荷が転送された後の電荷保持部230の一端の電位に基づく信号が、第2の選択トランジスタ292を介して垂直信号線120へ出力される。続いて、転送パルスΦTX1-1が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。

[0102] 第2の画素、第3の画素、第4の画素においても同様に、電荷保持部230がリセットされた後の電荷保持部230の一端の電位に基づく信号と、光電変換素子202, 203, 204から信号電荷が転送された後の電荷保持部230の一端の電位に基づく信号とが、第2の選択トランジスタ292を介して垂直信号線120へ順次出力される。続いて、選択パルスΦSEL2が“H”レベルから“L”レベルに変化することで、第2の選択トランジスタ292がオフとなる。

[0103] 列処理回路350は、光電変換素子201, 202, 203, 204から信号電荷が転送された後の電荷保持部230の一端の電位に基づく信号と、電荷保持部230がリセットされた後の電荷保持部230の一端の電位に基づく信号との差分をとった差

分信号を生成する。列処理回路350から出力された信号は、水平走査回路400によって出力アンプ410へ出力される。出力アンプ410は、水平走査回路400から出力された信号を処理し、画像信号として出力する。以上で、信号の読み出しが終了する。

[0104] 本実施形態では、垂直位置が同一である画素セルの動作のタイミングは同一であるが、垂直位置が異なる画素セルの動作のタイミングは異なる。図8は、垂直位置 ($V_1, V_2, \dots, V_n$) が異なる画素セルの動作のタイミングを模式的に示している。図8の垂直位置が画素セルの配列における垂直位置を示し、図8の水平位置が時間位置を示している。

[0105] リセット期間は図7の期間T11に相当し、信号転送・読み出し期間は図7の期間T12に相当する。図8に示すように、垂直位置が異なる画素セルでは、信号転送・読み出し期間が異なる。上述した動作では、同一の行に配置された複数の光電変換素子201, 202, 203, 204から信号電荷が同時に出力され、異なる行に配置された複数の光電変換素子201, 202, 203, 204から信号電荷が順次出力される。上述したローリングシャッタ動作では、垂直位置が異なる画素セル毎に露光のタイミングが異なるが、図示していないメカニカルシャッタを使用すれば露光の同時性を実現することが可能である。

[0106] 本実施形態によれば、第1の基板20と第2の基板21とが接続部250によって電氣的に接続されている固体撮像装置であって、第1の基板20に配置され、入射した光に応じた信号電荷を生成する複数の第1の光電変換素子（光電変換素子201）と、第1の基板20に配置され、入射した光に応じた信号電荷を生成する、複数の第1の光電変換素子と異なる複数の第2の光電変換素子（光電変換素子202, 203, 204）と、第2の基板21に配置され、複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力された信号電荷を蓄積する複数の蓄積部（サンプルホールド容量231）と、第1の基板20または第2の基板21に配置され、複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力されて複数の蓄積部に蓄積された信号電荷に基づく第1の信号

を出力する第1のモードと、複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を、複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する制御部500と、を有する固体撮像装置3が構成される。

[0107] また、本実施形態によれば、上記の固体撮像装置3を有する撮像装置10が構成される。

[0108] 本実施形態では、動画撮影に対応する第1のモードでは複数の光電変換素子201から出力されて複数のサンプルホールド容量231に蓄積された信号電荷に基づく第1の信号が出力され、静止画撮影に対応する第2のモードでは複数の光電変換素子201, 202, 203, 204から出力された信号電荷に基づく第2の信号が、複数のサンプルホールド容量231を経由せずに出力される。複数の光電変換素子202, 203, 204から出力された信号電荷を蓄積するための容量を設けなくてよいので、複数のサンプルホールド容量231を配置するスペースの制限を緩和することができる。したがって、サンプルホールド容量231を大きくすることが可能となり、好適なノイズ耐性を得ることができる。

[0109] また、動画撮影に対応する第1のモードにおいて、グローバルシャッター動作により露光が行われるので、動画における被写体の歪みを低減することができる。また、静止画撮影に対応する第2のモードにおいて、ローリングシャッター動作により露光を行い、光電変換素子201, 202, 203, 204から出力された信号電荷に基づく第2の信号を出力することができる。

[0110] (第2の実施形態)

次に、本発明の第2の実施形態を説明する。本実施形態による固体撮像装置の構成は、画素部200上に配置されるカラーフィルタの配列を除いて、第1の実施形態による固体撮像装置の構成と同一である。第2の実施形態では、カラーフィルタの配列は、赤(R)、2つの緑(G)、青(B)のカラーフィルタからなる単位配列が規則的に並べられたベイヤ配列である。

[0111] 図9は、回路要素を共有する画素セルを示している。R, G, Bで示される正方形は、各色のカラーフィルタに対応する画素100である。図9では、5行1列

分の5個の画素100で1つの画素セルC1, C2, C3, C4, C5, C6が構成される。それぞれの画素セルの構成は、図4に示す構成に対して、1つの光電変換素子と1つの転送トランジスタとを追加した構成となる。

[0112] 画素100の動作は、図5～図8に示す動作と同様である。動画撮影に対応する第1のモードでは、それぞれの画素セル内の相対的に同一位置の画素100の光電変換素子から信号電荷が出力される。例えば、図9の破線で示される画素100の光電変換素子から信号電荷が出力され、それ以外の画素100の光電変換素子からは信号電荷が出力されない。

[0113] それぞれの画素セルから出力された信号によって、ベイヤ配列の各色に対応する信号を構成することができる。例えば、緑（G）に対応する信号が画素セルC1から出力され、赤（R）に対応する信号が画素セルC2から出力され、青（B）に対応する信号が画素セルC4から出力され、緑（G）に対応する信号が画素セルC5から出力される。画素セルC1, C2, C4, C5から出力された信号によって、ベイヤ配列の単位配列に対応する信号を構成することができる。

[0114] 動画撮影に対応する第1のモードにおいて信号が出力される画素100は、図9の破線で示す画素100に限らない。ベイヤ配列の各色に対応する信号を得るためには、奇数行分の画素100で画素セルを構成し、それぞれの画素セル内の相対的に同一位置の画素100から信号を出力することが望ましい。それぞれの画素セル内の画素100の配列は同一であることが望ましい。

[0115] 本実施形態では、ベイヤ配列を用いて説明したが、カラーフィルタの配列はベイヤ配列に限らない。カラーフィルタの配列は、複数の色のカラーフィルタからなる配列が規則的に並べられた配列であればよい。

[0116] 上記のように、本実施形態では、動画撮影時および静止画撮影時に信号電荷を出力する複数の第1の光電変換素子と、動画撮影時に信号電荷を出力する複数の第2の光電変換素子とが、複数の色のカラーフィルタからなる配列に対応して行列状に配置されている。また、第1の光電変換素子および第2の光電変換素子を含む複数のグループ（画素セル）内の相対的に同一位置の行に第1の光電変換素子が配置されている。

[0117] したがって、制御が複雑とならずに、ベイヤ配列の各色に対応する信号を得ることができる。

[0118] (第3の実施形態)

次に、本発明の第3の実施形態を説明する。本実施形態による固体撮像装置の構成は、画素部200上に配置されるカラーフィルタの配列を除いて、第1の実施形態による固体撮像装置の構成と同一である。第3の実施形態では、カラーフィルタの配列はベイヤ配列である。

[0119] 第2の実施形態のように、光電変換素子から信号電荷を読み出す画素を単純に間引いた場合、平面的なサンプリングの間隔が第1の実施形態における間隔よりも広がってしまうため、モアレが発生する可能性がある。第3の実施形態では、同一の色に対応する複数の光電変換素子から読み出された信号電荷を加算することで、モアレの発生を低減することができる。

[0120] 図10は、回路要素を共有する画素セルを示している。R, G, Bで示される正方形は、各色のカラーフィルタに対応する画素100である。図10では、4行1列分の4個の画素100で1つの画素セルC11, C12, C13, C14が構成される。それぞれの画素セルの構成は、図4に示す構成と同一である。

[0121] 本実施形態では、動画撮影時と静止画撮影時との両方で信号電荷が読み出される複数の第1の光電変換素子および静止画撮影時のみ信号電荷が読み出される複数の第2の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して配置され、複数のサンプルホールド容量231（蓄積部）は、同一の色に対応する複数の第1の光電変換素子から出力されて加算された信号電荷を蓄積する。

[0122] 第1の例では、固体撮像装置3は、第1の基板20または第2の基板21に配置され、同一の色に対応する複数の第1の光電変換素子から出力された信号電荷を加算する複数の電荷保持部230（加算部）をさらに有し、複数のサンプルホールド容量231（蓄積部）は、複数の電荷保持部230で加算された信号電荷を蓄積する。

[0123] 第2の例では、複数のサンプルホールド容量231（蓄積部）は、同一の色に

対応する複数の第1の光電変換素子から出力された信号電荷を加算して蓄積する。

[0124] 動画撮影に対応する第1のモードにおいて、例えば次のように信号電荷が出力される。画素セルC11では、緑（G）に対応する画素100の光電変換素子201, 203から信号電荷が出力される。画素セルC12では、赤（R）に対応する画素100の光電変換素子201, 203から信号電荷が出力される。画素セルC13では、青（B）に対応する画素100の光電変換素子202, 204から信号電荷が出力される。画素セルC14では、緑（G）に対応する画素100の光電変換素子202, 204から信号電荷が出力される。

[0125] 次に、画素100の動作を説明する。図11は、動画撮影に対応する第1のモードにおける画素100の動作（第1の例の動作）を示している。図11では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図11の垂直位置が制御信号の電圧を示し、図11の水平位置が時間位置を示している。以下では、図4に示した4画素で構成される画素セルの単位で動作を説明する。

[0126] [期間T21の動作]

リセットパルス $\Phi RST1$ が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。同時に、転送パルス $\Phi TX1-1$, $\Phi TX1-2$, $\Phi TX1-3$, $\Phi TX1-4$ が“L”レベルから“H”レベルに変化することで、転送トランジスタ211, 212, 213, 214がオンとなる。これによって、4つの画素100の光電変換素子201, 202, 203, 204がリセットされる。

[0127] 続いて、リセットパルス $\Phi RST1$ および転送パルス $\Phi TX1-1$, $\Phi TX1-2$, $\Phi TX1-3$, $\Phi TX1-4$ が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220および転送トランジスタ211, 212, 213, 214がオフとなる。これによって、4つの画素100の光電変換素子201, 202, 203, 204のリセットが終了し、4つの画素100の露光（信号電荷の蓄積）が開始される。

[0128] [期間T22の動作]

リセットパルス $\Phi RST2$ が“L”レベルから“H”レベルに変化することで、

第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされる。同時に、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧V_{DD}にリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0129] 同時に、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0130] 続いて、リセットパルスΦRST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。これによって、サンプルホールド容量231のリセットが終了する。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230のリセット後の増幅信号）をクランプしている。

[0131] 続いて、転送パルスΦTX1-1が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。この結果、光電変換素子201から出力された信号電荷が電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T21における第1の画素の露光開始から期間T22における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）である。続いて、転送パルスΦTX1-1が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201からの信号電荷が蓄積された後の増幅信号）をクランプしている。

[0132] 続いて、転送パルスΦTX1-3が“L”レベルから“H”レベルに変化することで、転送トランジスタ213がオンとなる。これによって、光電変換素子203に蓄積されている信号電荷が、転送トランジスタ213を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第3の画素の露光（信号電荷の蓄積）が終了する。期間T21における第3の画素の露光開始から期間T22における第3の画素の露光終了までの期間が露光期間（信号蓄積期間）である。第1の画素の露光期間と第3の画素の露光期間との長さは異なるが、その長さの差は、露光期間全体の長さと比較して非常に小さい。続いて、転送パルスΦTX1-3が“H”レベルから“L”レベルに変化することで、転送トランジスタ213がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201, 203からの信号電荷が蓄積された後の増幅信号）をクランプしている。したがって、サンプルホールド容量231には、光電変換素子201から出力された信号電荷と、光電変換素子203から出力された信号電荷とを加算した信号電荷に対応する信号電荷が蓄積されている。

[0133] 続いて、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0134] [期間T23の動作]

期間T23では、サンプルホールド容量231に蓄積されている信号電荷に基づく信号が行毎に順次読み出される。選択パルスΦSEL1が“L”レベルから“H”レベルに変化することで、第1の選択トランジスタ291がオンとなる。これによって、光電変換素子201, 203から出力された信号電荷を加算した信号電荷に基づく信号が、第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0135] 続いて、リセットパルスΦRST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サン

プルホールド容量231がリセットされ、リセット時のサンプルホールド容量231の一端の電位に基づく信号が第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0136] 続いて、リセットパルス Φ RST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。続いて、選択パルス Φ SEL1が“H”レベルから“L”レベルに変化することで、第1の選択トランジスタ291がオフとなる。

[0137] 列処理回路350は、光電変換素子201, 203から出力された信号電荷を加算した信号電荷に基づく信号と、サンプルホールド容量231をリセットしたときのサンプルホールド容量231の一端の電位に基づく信号との差分をとった差分信号を生成する。列処理回路350は、光電変換素子201, 203から出力された信号電荷を加算した信号電荷に基づく信号を平均化してから差分信号を生成してもよい。列処理回路350から出力された信号は、水平走査回路400によって出力アンプ410へ出力される。出力アンプ410は、水平走査回路400から出力された信号を処理し、画像信号として出力する。以上で、信号の読み出しが終了する。

[0138] 図11に示す動作では、同一の画素セルに含まれる複数の光電変換素子から信号電荷が順次出力される。また、行位置の異なる複数の画素セルに含まれ、画素セル内の相対的に同一位置の行に配置された複数の光電変換素子から信号電荷が同時に出力される。

[0139] 図11に示す動作は、図10の画素セルC11, C12の動作に対応する。図10の画素セルC13, C14の動作は、光電変換素子201, 203から信号電荷が出力される動作が、光電変換素子202, 204から信号電荷が出力される動作に変更される点を除いて、図11に示す動作と同一である。

[0140] 図12は、動画撮影に対応する第1のモードにおける画素100の他の動作（第2の例の動作）を示している。図12では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図12の垂直位置が制御信号の電圧を示し、図12の水平位置が時間位置を示している。以下では、図4に示した4画

素で構成される画素セルの単位で動作を説明する。

[0141] [期間T31の動作]

期間T31の動作は、図11の期間T21の動作と同一であるので、説明を省略する。

[0142] [期間T32の動作]

リセットパルスΦRST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされる。同時に、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧V_{DD}にリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0143] 同時に、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0144] 続いて、リセットパルスΦRST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。これによって、サンプルホールド容量231のリセットが終了する。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230のリセット後の増幅信号）をクランプしている。

[0145] 続いて、転送パルスΦTX1-1が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T31における第1の画素の露光開始から期間T32における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）

である。続いて、転送パルスΦTX1-1が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201からの信号電荷が蓄積された後の増幅信号）をクランプしている。

[0146] 続いて、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0147] 続いて、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0148] 続いて、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧VDDにリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0149] 続いて、転送パルスΦTX1-3が“L”レベルから“H”レベルに変化することで、転送トランジスタ213がオンとなる。これによって、光電変換素子203に蓄積されている信号電荷が、転送トランジスタ213を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第3の画素の露光（信号電荷の蓄積）が終了する。期間T31における第3の画素の露光開始から期間T32における第3の画素の露光終了までの期間が露光期間（信号蓄積期間）である。第1の画素の露光期間と第3の画素の露光期間との長さは異なるが、その長さの差は、露光期間全体の長さと比較して非常に小さい。続いて、転送パルスΦTX1-3が“H”レベルから“L”レベルに変化することで、転送ト

ランジスタ213がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子203からの信号電荷が蓄積された後の増幅信号）をクランプしている。したがって、この時点で、サンプルホールド容量231には、光電変換素子201から出力された信号電荷と、光電変換素子203から出力された信号電荷とを加算した信号電荷に対応する信号電荷が蓄積されている。

[0150] 続いて、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0151] [期間T33の動作]

期間T33の動作は、図11の期間T23の動作と同一であるので、説明を省略する。

[0152] 図12に示す動作では、同一の画素セルに含まれる複数の光電変換素子から信号電荷が順次出力される。また、行位置の異なる複数の画素セルに含まれ、画素セル内の相対的に同一位置の行に配置された複数の光電変換素子から信号電荷が同時に出力される。

[0153] 図12に示す動作は、図10の画素セルC11、C12の動作に対応する。図10の画素セルC13、C14の動作は、光電変換素子201、203から信号電荷が出力される動作が、光電変換素子202、204から信号電荷が出力される動作に変更される点を除いて、図12に示す動作と同一である。

[0154] 静止画撮影に対応する第2のモードにおける画素100の動作は、図7に示す動作と同一であるので、説明を省略する。

[0155] 本実施形態では、ベイヤ配列を用いて説明したが、カラーフィルタの配列はベイヤ配列に限らない。カラーフィルタの配列は、複数の色のカラーフィルタからなる配列が規則的に並べられた配列であればよい。

[0156] 本実施形態では、同一の色に対応する複数の光電変換素子から出力されて加算された信号電荷がサンプルホールド容量231に蓄積されるので、モアレの

発生を低減することができる。電荷保持部230の容量が、信号電荷を加算するのに十分な容量である場合には、図11に示す動作が可能である。電荷保持部230の容量が、信号電荷を加算するのに十分な容量でない場合には、図12に示す動作が望ましい。

[0157] (第4の実施形態)

次に、本発明の第4の実施形態を説明する。本実施形態による固体撮像装置の構成は、画素部200上に配置されるカラーフィルタの配列を除いて、第1の実施形態による固体撮像装置の構成と同一である。第4の実施形態では、カラーフィルタの配列はベイア配列である。

[0158] 図13は、回路要素を共有する画素セルを示している。R, G, Bで示される正方形は、各色のカラーフィルタに対応する画素100である。図13では、4行1列分の4個の画素100で1つの画素セルC21, C22, C23, C24が構成される。本実施形態では、1つの画素セルは、同一の色に対応する複数の画素100で構成される。1つの画素セル内の画素100は互いに隣接していない。それぞれの画素セルの構成は、図4に示す構成と同一である。

[0159] 本実施形態では、モアレの発生を低減するため、同一の色に対応する複数の光電変換素子から読み出された信号電荷が加算される。また、本実施形態では、画素セルを構成する全ての画素の光電変換素子から信号電荷が読み出される。

[0160] このため、本実施形態による固体撮像装置3は、第1の基板20と第2の基板21とが接続部250によって電氣的に接続されている固体撮像装置であって、第1の基板20に、複数の色のカラーフィルタからなる配列に対応して配置され、入射した光に応じた信号電荷を生成する複数の光電変換素子（光電変換素子201, 202, 203, 204）と、第2の基板21に配置され、複数の光電変換素子から出力されて加算された信号電荷を蓄積する複数のサンプルホールド容量231（蓄積部）と、第1の基板20または第2の基板21に配置され、複数の光電変換素子から出力されて複数のサンプルホールド容量231に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、複数の光電変換素子から

出力された信号電荷に基づく第2の信号を、複数のサンプルホールド容量231を経由せずに出力する第2のモードと、の動作を制御する制御部500と、を有する。

[0161] 第1の例では、固体撮像装置3は、第1の基板20または第2の基板21に配置され、同一の色に対応する複数の光電変換素子から出力された信号電荷を加算する複数の電荷保持部230（加算部）をさらに有し、複数のサンプルホールド容量231（蓄積部）は、複数の電荷保持部230で加算された信号電荷を蓄積する。

[0162] 第2の例では、複数のサンプルホールド容量231（蓄積部）は、同一の色に対応する複数の光電変換素子から出力された信号電荷を加算して蓄積する。

[0163] 次に、画素100の動作を説明する。図14は、動画撮影に対応する第1のモードにおける画素100の動作（第1の例の動作）を示している。図14では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図14の垂直位置が制御信号の電圧を示し、図14の水平位置が時間位置を示している。以下では、図4に示した4画素で構成される画素セルの単位で動作を説明する。

[0164] [期間T41の動作]

リセットパルス $\Phi RST1$ が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。同時に、転送パルス $\Phi TX1-1$ 、 $\Phi TX1-2$ 、 $\Phi TX1-3$ 、 $\Phi TX1-4$ が“L”レベルから“H”レベルに変化することで、転送トランジスタ211、212、213、214がオンとなる。これによって、4つの画素100の光電変換素子201、202、203、204がリセットされる。

[0165] 続いて、リセットパルス $\Phi RST1$ および転送パルス $\Phi TX1-1$ 、 $\Phi TX1-2$ 、 $\Phi TX1-3$ 、 $\Phi TX1-4$ が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220および転送トランジスタ211、212、213、214がオフとなる。これによって、4つの画素100の光電変換素子201、202、203、204のリセットが終了し、4つの画素100の露光（信号電荷の蓄積）が開始される。

[0166] [期間T42の動作]

リセットパルスΦRST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされる。同時に、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧V_{DD}にリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0167] 同時に、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0168] 続いて、リセットパルスΦRST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。これによって、サンプルホールド容量231のリセットが終了する。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230のリセット後の増幅信号）をクランプしている。

[0169] 続いて、転送パルスΦTX1-1が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T41における第1の画素の露光開始から期間T42における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）である。続いて、転送パルスΦTX1-1が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201からの信号電荷が蓄積された後の増幅信号）をクランプしている。

[0170] 続いて、第2の画素、第3の画素、第4の画素においても同様に、光電変換素子202, 203, 204に蓄積されている信号電荷が、転送トランジスタ212, 213, 214を介して電荷保持部230に順次転送され、電荷保持部230に蓄積される。この結果、光電変換素子201, 202, 203, 204から出力された信号電荷を加算した信号電荷が電荷保持部230に蓄積される。それぞれの画素の露光期間の長さは異なるが、その長さの差は、露光期間全体の長さと比較して非常に小さい。光電変換素子204から出力された信号電荷が電荷保持部230に蓄積された時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201, 202, 203, 204からの信号電荷が蓄積された後の増幅信号）をクランプしている。したがって、サンプルホールド容量231には、光電変換素子201, 202, 203, 204から出力された信号電荷を加算した信号電荷に対応する信号電荷が蓄積されている。

[0171] 続いて、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0172] [期間T43の動作]

期間T43では、サンプルホールド容量231に蓄積されている信号電荷に基づく信号が行毎に順次読み出される。選択パルスΦSEL1が“L”レベルから“H”レベルに変化することで、第1の選択トランジスタ291がオンとなる。これによって、光電変換素子201, 202, 203, 204から出力された信号電荷を加算した信号電荷に基づく信号が、第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0173] 続いて、リセットパルスΦRST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホールド容量231がリセットされ、リセット時のサンプルホールド容量231の一端の電位に基づく信号が第1の選択トランジスタ291を介して垂直信号線120へ出力される。

[0174] 続いて、リセットパルスΦRST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。続いて、選択パルスΦSEL1が“H”レベルから“L”レベルに変化することで、第1の選択トランジスタ291がオフとなる。

[0175] 列処理回路350は、光電変換素子201, 202, 203, 204から出力された信号電荷を加算した信号電荷に基づく信号と、サンプルホールド容量231をリセットしたときのサンプルホールド容量231の一端の電位に基づく信号との差分をとった差分信号を生成する。列処理回路350は、光電変換素子201, 202, 203, 204から出力された信号電荷を加算した信号電荷に基づく信号を平均化してから差分信号を生成してもよい。列処理回路350から出力された信号は、水平走査回路400によって出力アンプ410へ出力される。出力アンプ410は、水平走査回路400から出力された信号を処理し、画像信号として出力する。以上で、信号の読み出しが終了する。

[0176] 図14に示す動作では、同一の画素セルに含まれる複数の光電変換素子から信号電荷が順次出力される。また、行位置の異なる複数の画素セルに含まれ、画素セル内の相対的に同一位置の行に配置された複数の光電変換素子から信号電荷が同時に出力される。

[0177] 図15は、動画撮影に対応する第1のモードにおける画素100の他の動作（第2の例の動作）を示している。図15では、垂直走査回路300から行毎に画素100に供給される制御信号が示されている。図15の垂直位置が制御信号の電圧を示し、図15の水平位置が時間位置を示している。以下では、図4に示した4画素で構成される画素セルの単位で動作を説明する。

[0178] [期間T51の動作]

期間T51の動作は、図14の期間T41の動作と同一であるので、説明を省略する。

[0179] [期間T52の動作]

リセットパルスΦRST2が“L”レベルから“H”レベルに変化することで、第2のリセットトランジスタ221がオンとなる。これによって、サンプルホー

ルド容量231がリセットされる。同時に、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧V_{DD}にリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0180] 同時に、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0181] 続いて、リセットパルスΦRST2が“H”レベルから“L”レベルに変化することで、第2のリセットトランジスタ221がオフとなる。これによって、サンプルホールド容量231のリセットが終了する。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230のリセット後の増幅信号）をクランプしている。

[0182] 続いて、転送パルスΦTX1-1が“L”レベルから“H”レベルに変化することで、転送トランジスタ211がオンとなる。これによって、光電変換素子201に蓄積されている信号電荷が、転送トランジスタ211を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第1の画素の露光（信号電荷の蓄積）が終了する。期間T51における第1の画素の露光開始から期間T52における第1の画素の露光終了までの期間が露光期間（信号蓄積期間）である。続いて、転送パルスΦTX1-1が“H”レベルから“L”レベルに変化することで、転送トランジスタ211がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子201からの信号電荷が蓄積された後の増幅信号）をクランプしている。

[0183] 同時に、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによ

てサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを終了する。

[0184] 続いて、リセットパルスΦRST1が“L”レベルから“H”レベルに変化することで、第1のリセットトランジスタ220がオンとなる。これによって、電荷保持部230がリセットされる。続いて、リセットパルスΦRST1が“H”レベルから“L”レベルに変化することで、第1のリセットトランジスタ220がオフとなる。これによって、電荷保持部230のリセットが終了する。

[0185] 続いて、サンプルホールドパルスΦTX2が“L”レベルから“H”レベルに変化することで、サンプルホールドトランジスタ270がオンとなる。これによって、クランプ容量260の他端の電位が電源電圧VDDにリセットされると共に、サンプルホールドトランジスタ270がクランプ容量260の他端の電位のサンプルホールドを開始する。

[0186] 同時に、転送パルスΦTX1-2が“L”レベルから“H”レベルに変化することで、転送トランジスタ212がオンとなる。これによって、光電変換素子202に蓄積されている信号電荷が、転送トランジスタ212を介して電荷保持部230に転送され、電荷保持部230に蓄積される。これによって、第2の画素の露光（信号電荷の蓄積）が終了する。期間T51における第2の画素の露光開始から期間T52における第2の画素の露光終了までの期間が露光期間（信号蓄積期間）である。続いて、転送パルスΦTX1-2が“H”レベルから“L”レベルに変化することで、転送トランジスタ212がオフとなる。この時点でクランプ容量260は、第1の増幅トランジスタ240から出力される増幅信号（電荷保持部230に光電変換素子202からの信号電荷が蓄積された後の増幅信号）をクランプしている。したがって、この時点で、サンプルホールド容量231には、光電変換素子201から出力された信号電荷と、光電変換素子202から出力された信号電荷とを加算した信号電荷に対応する信号電荷が蓄積されている。

[0187] 続いて、サンプルホールドパルスΦTX2が“H”レベルから“L”レベルに変化することで、サンプルホールドトランジスタ270がオフとなる。これによってサンプルホールドトランジスタ270がクランプ容量260の他端の電位のサン

プルホールドを終了する。

[0188] 続いて、第3の画素、第4の画素においても同様に、光電変換素子203、204に蓄積されている信号電荷が、転送トランジスタ213、214を介して電荷保持部230に順次転送され、電荷保持部230に蓄積される。それぞれの画素の露光期間の長さは異なるが、その長さの差は、露光期間全体の長さと比較して非常に小さい。光電変換素子204から出力された信号電荷が電荷保持部230に蓄積された時点でサンプルホールド容量231には、光電変換素子201、202、203、204から出力された信号電荷を加算した信号電荷に対応する信号電荷が蓄積されている。

[0189] [期間T53の動作]

期間T53の動作は、図14の期間T43の動作と同一であるので、説明を省略する。

[0190] 図15に示す動作では、同一の画素セルに含まれる複数の光電変換素子から信号電荷が順次出力される。また、行位置の異なる複数の画素セルに含まれ、画素セル内の相対的に同一位置の行に配置された複数の光電変換素子から信号電荷が同時に出力される。

[0191] 静止画撮影に対応する第2のモードにおける画素100の動作は、図7に示す動作と同一であるので、説明を省略する。

[0192] 本実施形態では、ベイヤ配列を用いて説明したが、カラーフィルタの配列はベイヤ配列に限らない。カラーフィルタの配列は、複数の色のカラーフィルタからなる配列が規則的に並べられた配列であればよい。

[0193] 本実施形態では、同一の色に対応する複数の光電変換素子から出力されて加算された信号電荷がサンプルホールド容量231に蓄積されるので、モアレの発生を低減することができる。電荷保持部230の容量が、信号電荷を加算するのに十分な容量である場合には、図14に示す動作が可能である。電荷保持部230の容量が、信号電荷を加算するのに十分な容量でない場合には、図15に示す動作が望ましい。

[0194] 以上、図面を参照して本発明の実施形態について詳述してきたが、具体的

な構成は上記の実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等も含まれる。本発明は前述した説明によって限定されることはなく、添付の請求の範囲によってのみ限定される。

産業上の利用可能性

[0195] 上記各実施形態に係る固体撮像装置によれば、第1のモードでは複数の第1の光電変換素子および複数の第2の光電変換素子のうち複数の第1の光電変換素子のみから出力されて複数の蓄積部に蓄積された信号電荷に基づく第1の信号が出力され、第2のモードでは複数の第1の光電変換素子および複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号が、複数の蓄積部を経由せずに出力される。複数の第2の光電変換素子から出力された信号電荷を蓄積するための容量を設けなくてよいので、蓄積部を配置するスペースの制限を緩和することができる。

符号の説明

- [0196]
- 1 レンズ部
 - 2 レンズ制御装置
 - 3 固体撮像装置
 - 4 駆動回路
 - 5 メモリ
 - 6 信号処理回路
 - 7 記録装置
 - 8 制御装置
 - 9 表示装置
 - 20 第1の基板
 - 21 第2の基板
 - 100 画素
 - 130, 280 電流源
 - 200 画素部
 - 201, 202, 203, 204 光電変換素子

211, 212, 213, 214 転送トランジスタ

220 第1のリセットトランジスタ

221 第2のリセットトランジスタ

230 電荷保持部

231 サンプルホールド容量

240 第1の増幅トランジスタ

241 第2の増幅トランジスタ

250 接続部

260 クランプ容量

270 サンプルホールドトランジスタ

291 第1の選択トランジスタ

292 第2の選択トランジスタ

300 垂直走査回路

350 列処理回路

400 水平走査回路

410 出力アンプ

500 制御部

請求の範囲

- [請求項1] 第1の基板と第2の基板とが接続部によって電氣的に接続されている固体撮像装置であって、
- 前記第1の基板に配置され、入射した光に応じた信号電荷を生成する複数の第1の光電変換素子と、
- 前記第1の基板に配置され、入射した光に応じた信号電荷を生成する、前記複数の第1の光電変換素子と異なる複数の第2の光電変換素子と、
- 前記第2の基板に配置され、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子のうち前記複数の第1の光電変換素子のみから出力された信号電荷を蓄積する複数の蓄積部と、
- 前記第1の基板または前記第2の基板に配置され、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子のうち前記複数の第1の光電変換素子のみから出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、前記複数の第1の光電変換素子および前記複数の第2の光電変換素子から出力された信号電荷に基づく第2の信号を、前記複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する制御部と、
- を有する固体撮像装置。
- [請求項2] 前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が行列状に配置され、
- 前記制御部は、前記第1のモードにおいて、異なる行に配置された前記複数の第1の光電変換素子から同時に出力された信号電荷を前記複数の蓄積部に蓄積し、前記複数の蓄積部に蓄積された信号電荷に基づく前記第1の信号を順次出力する制御を行う
- 請求項1に記載の固体撮像装置。
- [請求項3] 前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が行列状に配置され、

前記制御部は、前記第2のモードにおいて、異なる行に配置された前記複数の第1の光電変換素子および前記複数の第2の光電変換素子から順次出力された信号電荷に基づく前記第2の信号を、前記複数の蓄積部を経由せずに順次出力する制御を行う

請求項1に記載の固体撮像装置。

[請求項4]

前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して行列状に配置され、

前記第1の光電変換素子および前記第2の光電変換素子を含む複数のグループ内の相対的に同一位置の行に前記第1の光電変換素子が配置されている

請求項1に記載の固体撮像装置。

[請求項5]

前記複数の第1の光電変換素子および前記複数の第2の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して配置され、

前記複数の蓄積部は、同一の色に対応する前記複数の第1の光電変換素子から出力されて加算された信号電荷を蓄積する

請求項1に記載の固体撮像装置。

[請求項6]

前記第1の基板または前記第2の基板に配置され、同一の色に対応する複数の前記第1の光電変換素子から出力された信号電荷を加算する複数の加算部をさらに有し、

前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積する

請求項5に記載の固体撮像装置。

[請求項7]

前記複数の蓄積部は、同一の色に対応する前記複数の第1の光電変換素子から出力された信号電荷を加算して蓄積する請求項5に記載の固体撮像装置。

[請求項8]

前記第2の基板に配置され、出力信号線に接続され、前記第1のモードにおいて、前記第1の信号を前記出力信号線に出力する複数の第

1 の出力部と、

前記第 2 の基板に配置され、前記出力信号線に接続され、前記第 2 のモードにおいて、前記第 2 の信号を前記出力信号線に出力する複数の第 2 の出力部と、

をさらに有する請求項 1 に記載の固体撮像装置。

[請求項 9]

前記第 1 の基板または前記第 2 の基板に配置され、前記複数の第 1 の光電変換素子から出力された信号電荷を蓄積する複数のクランプ容量と、

前記第 1 の基板または前記第 2 の基板に配置され、前記複数のクランプ容量に蓄積された信号電荷に基づく信号を取得し、取得した信号に基づく信号電荷を前記複数の蓄積部に蓄積する複数のサンプルホールド部と、

をさらに有する請求項 1 に記載の固体撮像装置。

[請求項 10]

第 1 の基板と第 2 の基板とが接続部によって電氣的に接続されている固体撮像装置であって、

前記第 1 の基板に、複数の色のカラーフィルタからなる配列に対応して配置され、入射した光に応じた信号電荷を生成する複数の光電変換素子と、

前記第 2 の基板に配置され、前記複数の光電変換素子から出力されて加算された信号電荷を蓄積する複数の蓄積部と、

前記第 1 の基板または前記第 2 の基板に配置され、前記複数の光電変換素子から出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第 1 の信号を出力する第 1 のモードと、前記複数の光電変換素子から出力された信号電荷に基づく第 2 の信号を、前記複数の蓄積部を経由せずに出力する第 2 のモードと、の動作を制御する制御部と、

を有する固体撮像装置。

[請求項 11]

前記第 1 の基板または前記第 2 の基板に配置され、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算する複数の

の加算部をさらに有し、

前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積する

請求項 10 に記載の固体撮像装置。

[請求項12] 前記複数の蓄積部は、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算して蓄積する請求項 11 に記載の固体撮像装置。

[請求項13] 請求項 1 または請求項 10 に記載の固体撮像装置を有する撮像装置。
。

補正された請求の範囲
[2015年2月24日(24.02.2015)国際事務局受理]

[請求項 1] (補正後) 第 1 の基板と、

前記第 1 の基板と対向する位置に配置された第 2 の基板と、

前記第 1 の基板に配置され、入射した光に応じた信号電荷を生成する複数の第 1 の光電変換素子と、

前記第 1 の基板に配置され、入射した光に応じた信号電荷を生成する、前記複数の第 1 の光電変換素子と異なる複数の第 2 の光電変換素子と、

前記第 1 の基板と前記第 2 の基板との間に配置され、前記複数の第 1 の光電変換素子のうちの対応する 1 つの前記第 1 の光電変換素子と前記複数の第 2 の光電変換素子のうちの対応する 1 つの前記第 2 の光電変換素子とに各々接続された複数の接続部と、

前記第 2 の基板に配置され、前記複数の接続部のうちの対応する 1 つの前記接続部と各々接続され、前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子のうち前記複数の第 1 の光電変換素子のみから出力された信号電荷を蓄積する複数の蓄積部と、

前記第 1 の基板または前記第 2 の基板に配置され、前記複数の接続部のうちの対応する 1 つの前記接続部と各々接続される複数の選択スイッチを有し、前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子のうち前記複数の第 1 の光電変換素子のみから出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第 1 の信号を出力する第 1 のモードと、前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子から出力された信号電荷に基づく第 2 の信号の各々を、前記複数の蓄積部を経由せずに出る第 2 のモードと、の動作を制御する制御部と、

を有する固体撮像装置。

- [請求項 2] 前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子が行列状に配置され、
- 前記制御部は、前記第 1 のモードにおいて、異なる行に配置された前記複数の第 1 の光電変換素子から同時に出力された信号電荷を前記複数の蓄積部に蓄積し、前記複数の蓄積部に蓄積された信号電荷に基づく前記第 1 の信号を順次出力する制御を行う
- 請求項 1 に記載の固体撮像装置。
- [請求項 3] 前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子が行列状に配置され、
- 前記制御部は、前記第 2 のモードにおいて、異なる行に配置された前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子から順次出力された信号電荷に基づく前記第 2 の信号を、前記複数の蓄積部を経由せずに順次出力する制御を行う
- 請求項 1 に記載の固体撮像装置。
- [請求項 4] 前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して行列状に配置され、
- 前記第 1 の光電変換素子および前記第 2 の光電変換素子を含む複数のグループ内の相対的に同一位置の行に前記第 1 の光電変換素子が配置されている
- 請求項 1 に記載の固体撮像装置。
- [請求項 5] 前記複数の第 1 の光電変換素子および前記複数の第 2 の光電変換素子が、複数の色のカラーフィルタからなる配列に対応して配置され、
- 前記複数の蓄積部は、同一の色に対応する前記複数の第 1 の光電変換素子から出力されて加算された信号電荷を蓄積する

請求項 1 に記載の固体撮像装置。

[請求項 6] 前記第 1 の基板または前記第 2 の基板に配置され、同一の色に対応する複数の前記第 1 の光電変換素子から出力された信号電荷を加算する複数の加算部をさらに有し、

前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積する

請求項 5 に記載の固体撮像装置。

[請求項 7] 前記複数の蓄積部は、同一の色に対応する前記複数の第 1 の光電変換素子から出力された信号電荷を加算して蓄積する請求項 5 に記載の固体撮像装置。

[請求項 8] 前記第 2 の基板に配置され、出力信号線に接続され、前記第 1 のモードにおいて、前記第 1 の信号を前記出力信号線に出力する複数の第 1 の出力部と、

前記第 2 の基板に配置され、前記出力信号線に接続され、前記第 2 のモードにおいて、前記第 2 の信号を前記出力信号線に出力する複数の第 2 の出力部と、

をさらに有する請求項 1 に記載の固体撮像装置。

[請求項 9] 前記第 1 の基板または前記第 2 の基板に配置され、前記複数の第 1 の光電変換素子から出力された信号電荷を蓄積する複数のクランプ容量と、

前記第 1 の基板または前記第 2 の基板に配置され、前記複数のクランプ容量に蓄積された信号電荷に基づく信号を取得し、取得した信号に基づく信号電荷を前記複数の蓄積部に蓄積する複数のサンプルホールド部と、

をさらに有する請求項 1 に記載の固体撮像装置。

[請求項 10] (補正後) 第 1 の基板と、

前記第1の基板と対向する位置に配置された第2の基板と、

前記第1の基板に、複数の色のカラーフィルタからなる配列に対応して配置され、入射した光に応じた信号電荷を生成する複数の光電変換素子と、

前記第1の基板と前記第2の基板との間に配置され、前記複数のカラーフィルタに対応する前記複数の光電変換素子に各々接続された複数の接続部と、

前記第2の基板に配置され、前記複数の光電変換素子から出力されて加算された信号電荷を蓄積する複数の蓄積部と、

前記第1の基板または前記第2の基板に配置され、前記複数の接続部のうちの対応する1つの前記接続部と各々接続される複数の選択スイッチを有し、前記複数の光電変換素子から出力されて前記複数の蓄積部に蓄積された信号電荷に基づく第1の信号を出力する第1のモードと、前記複数の光電変換素子から出力された信号電荷に基づく第2の信号の各々を、前記複数の蓄積部を経由せずに出力する第2のモードと、の動作を制御する制御部と、

を有する固体撮像装置。

[請求項 11]

前記第1の基板または前記第2の基板に配置され、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算する複数の加算部をさらに有し、

前記複数の蓄積部は、前記複数の加算部で加算された信号電荷を蓄積する

請求項 10に記載の固体撮像装置。

[請求項 12]

前記複数の蓄積部は、同一の色に対応する前記複数の光電変換素子から出力された信号電荷を加算して蓄積する請求項 11に記載の固体撮像装置。

[請求項 13] 請求項 1 または請求項 10 に記載の固体撮像装置を有する撮像装置。

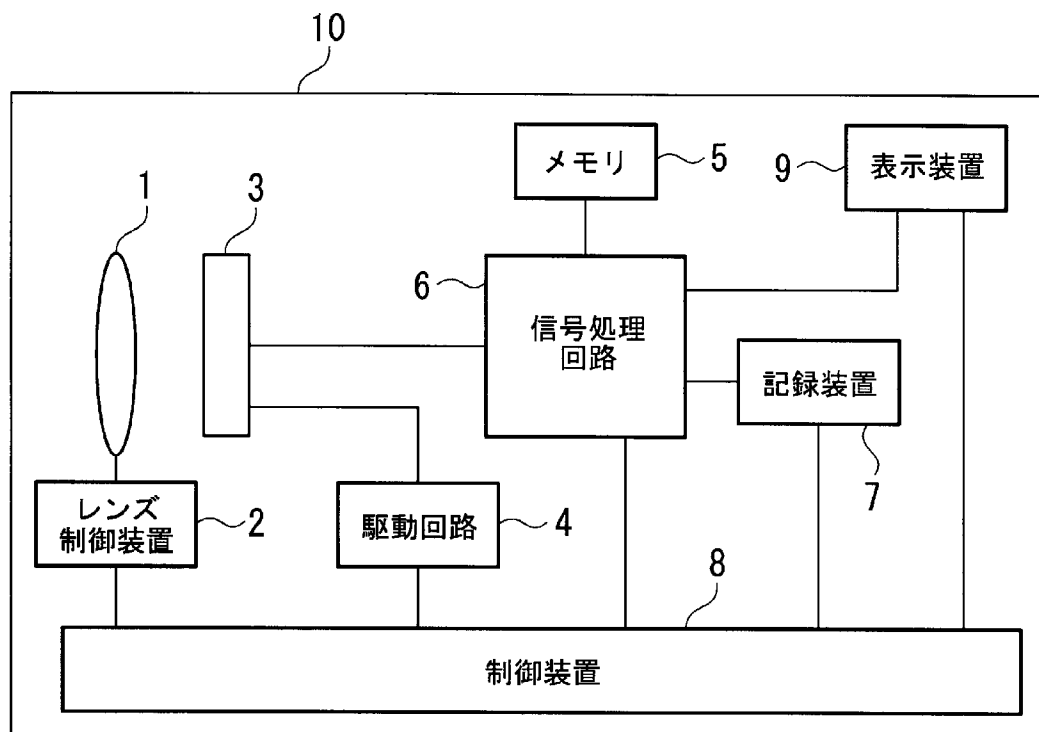
条約第19条（1）に基づく説明書

請求項1の補正により、「第2の基板」が「前記第1の基板と対向する位置に配置された」構成であることを明確にした。また、「前記第1の基板と前記第2の基板との間に配置され、前記複数の第1の光電変換素子のうちの対応する1つの前記第1の光電変換素子と前記複数の第2の光電変換素子のうちの対応する1つの前記第2の光電変換素子とに各々接続された複数の接続部」という構成を請求項1に組み入れ、当該「複数の接続部」と「複数の蓄積部」との間の接続関係を明確にした。さらに、「制御部」が「前記複数の接続部のうちの対応する1つの前記接続部と各々接続される複数の選択スイッチを有する」構成であることを明確にした。

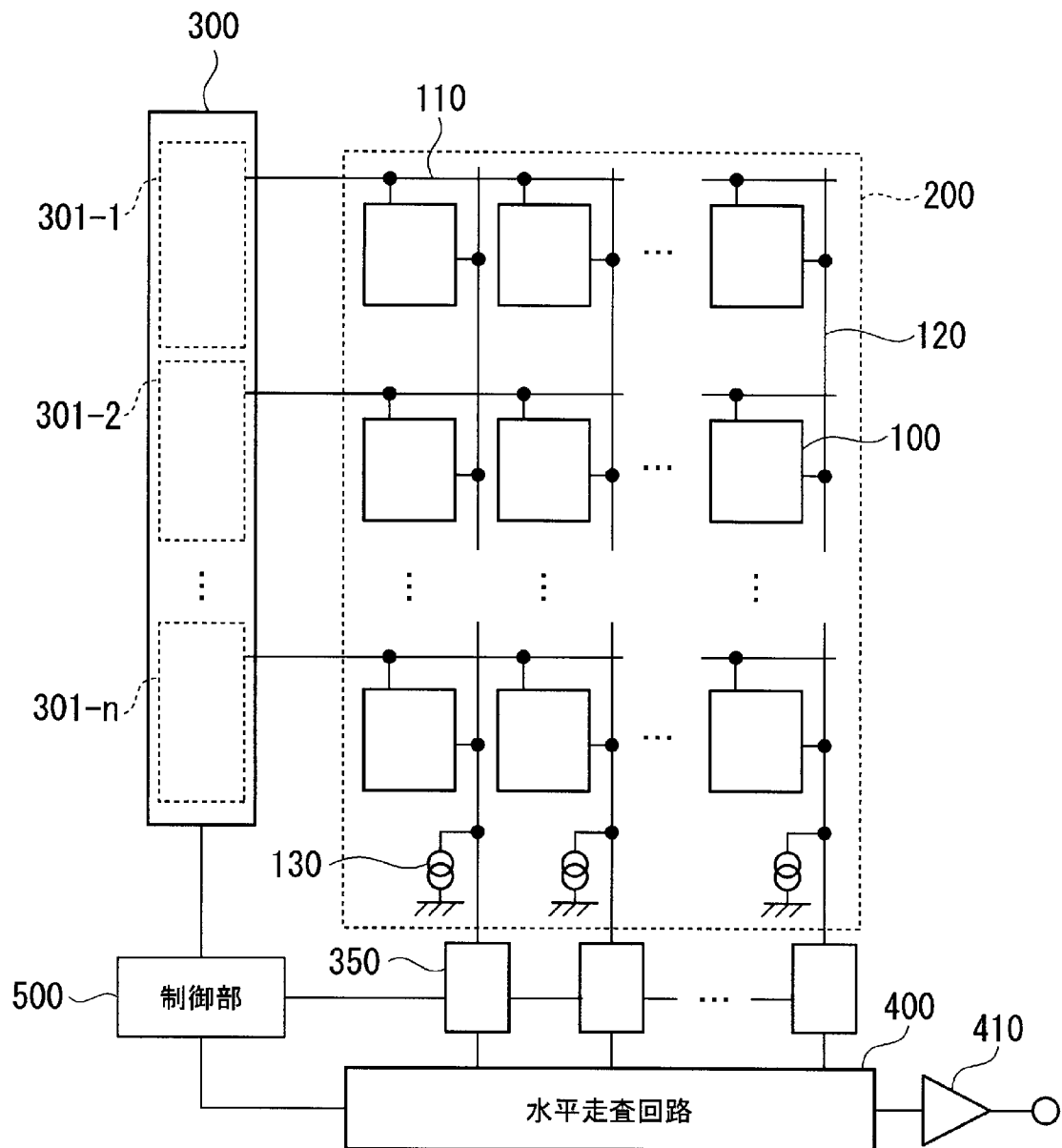
請求項10の補正により、「第2の基板」が「前記第1の基板と対向する位置に配置された」構成であることを明確にした。また、「前記第1の基板と前記第2の基板との間に配置され、前記複数のカラーフィルタに対応する前記複数の光電変換素子に各々接続された複数の接続部」という構成を請求項10に組み入れた。さらに、「制御部」が「前記複数の接続部のうちの対応する1つの前記接続部と各々接続される複数の選択スイッチを有する」構成であることを明確にした。

上述した請求項1及び請求項10の補正は、出願時の明細書の段落番号[0036]、[0037]、[0056]、[0057]、及び[0063]～[0068]に記載された事項、並びに図3及び図4を根拠としている。このため、新規事項の追加には該当しない。

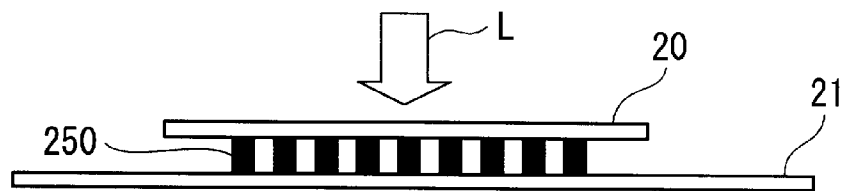
[図1]

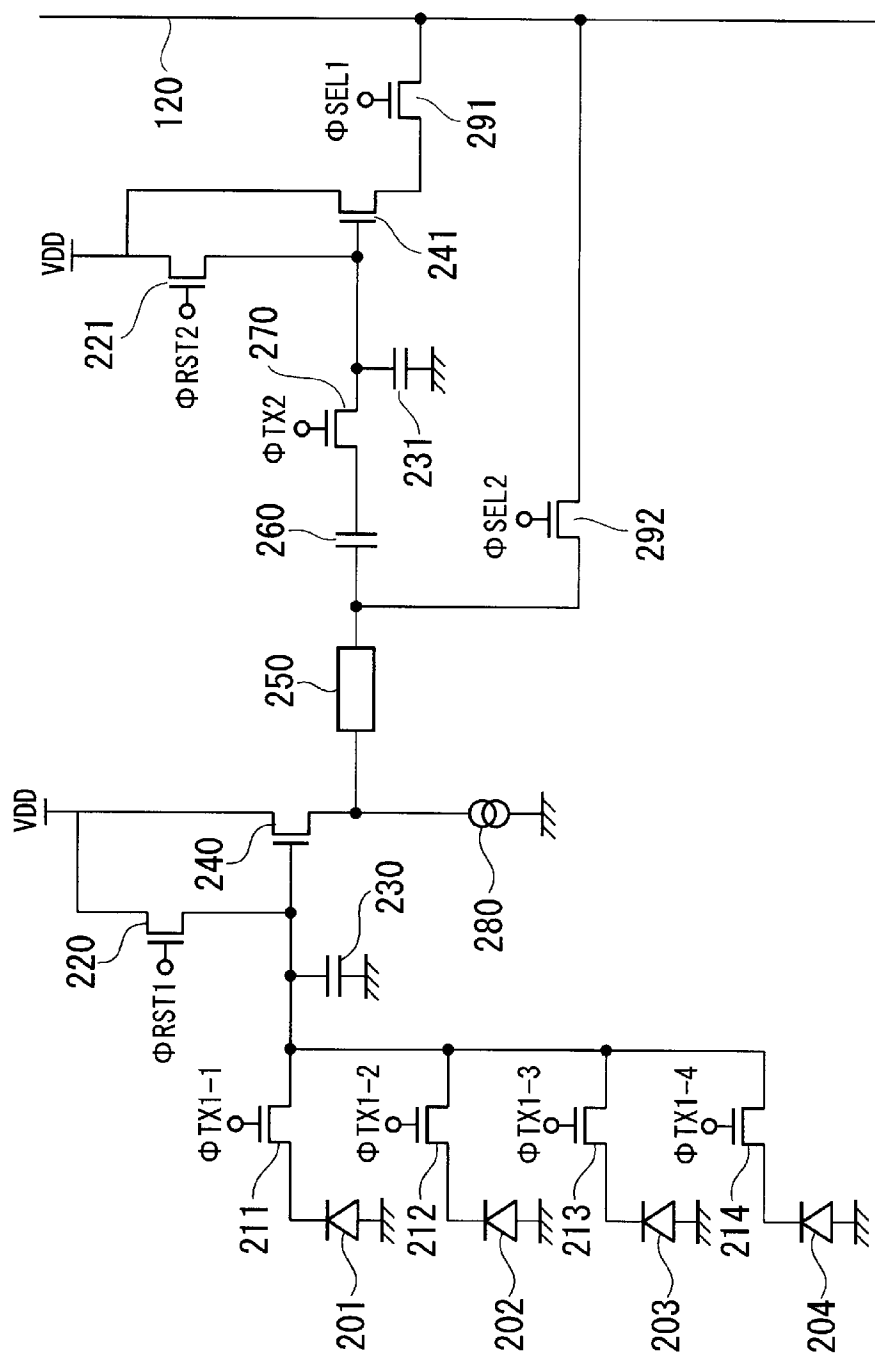


[図2]

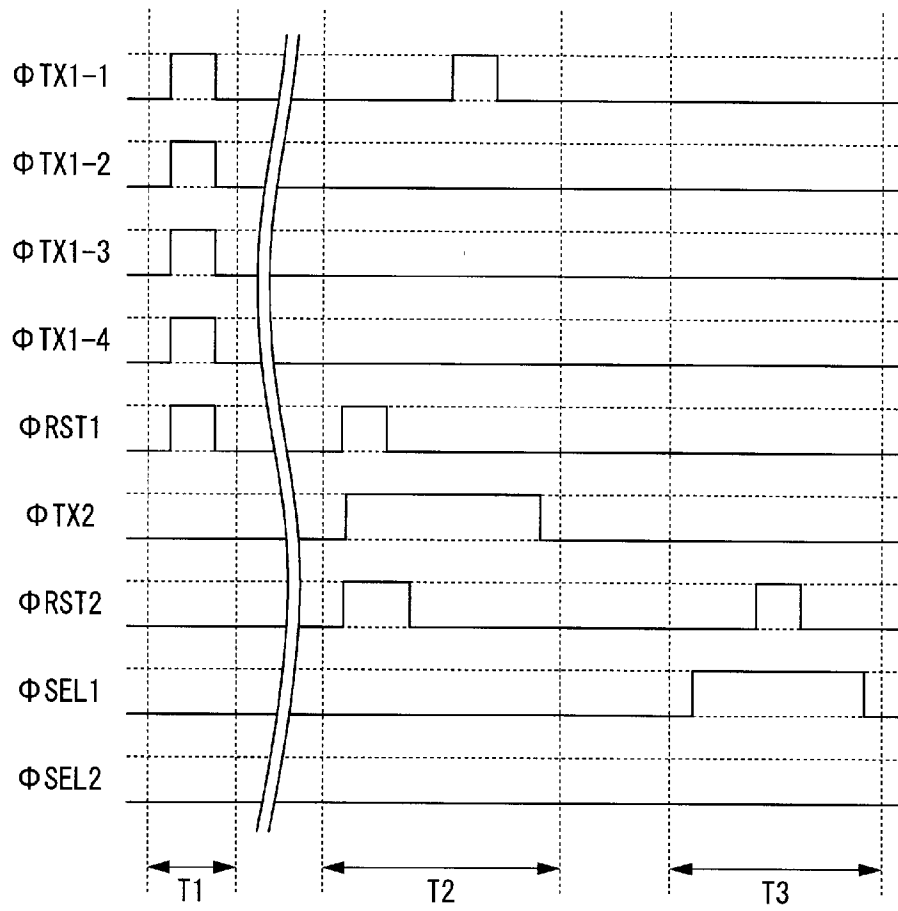


[図3]

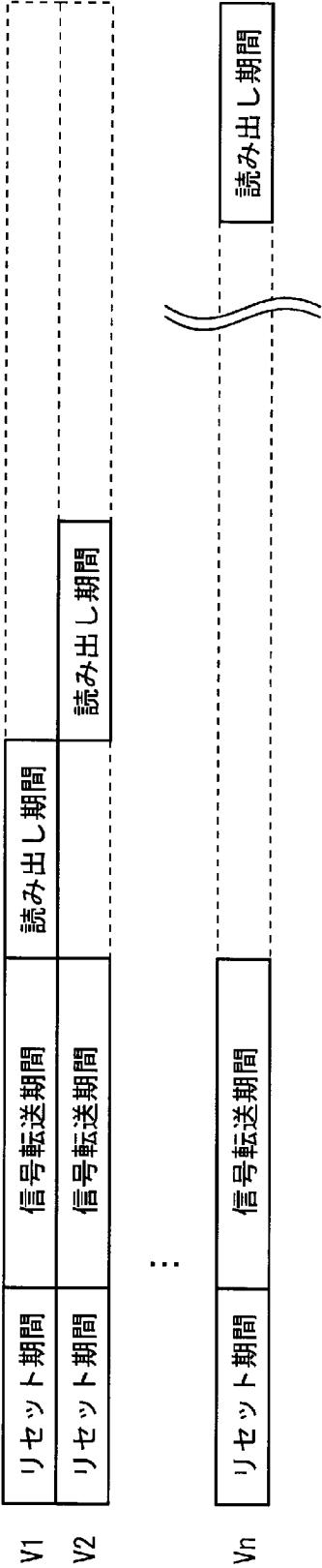




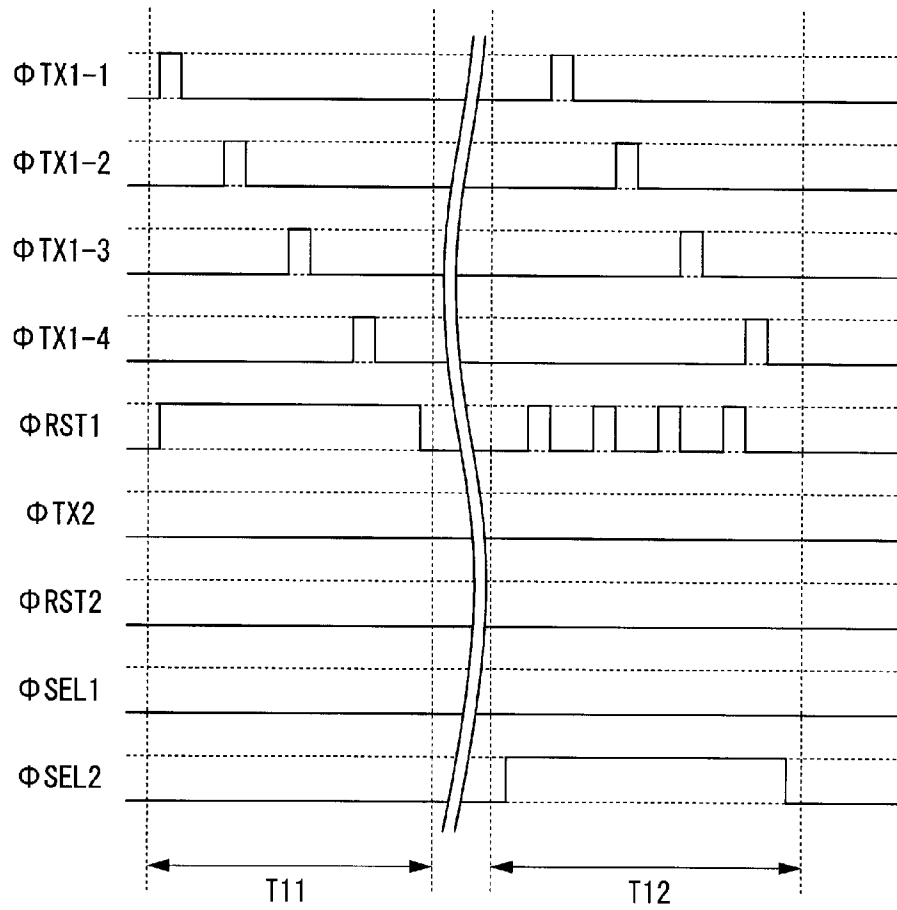
[図5]



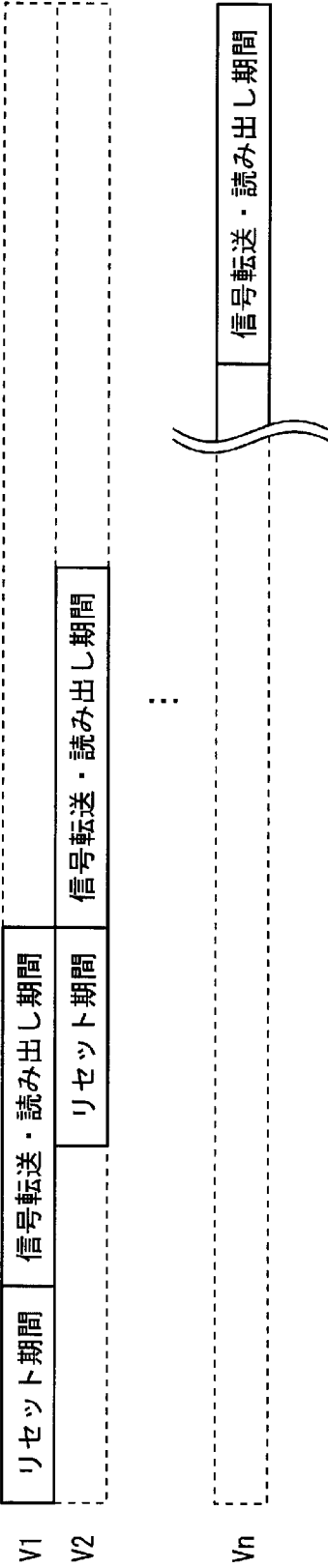
[図6]



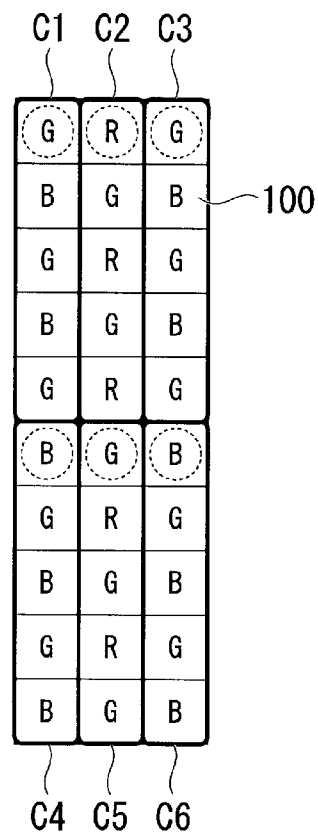
[図7]



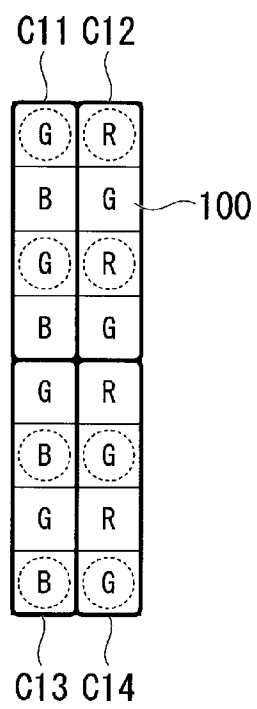
[図8]



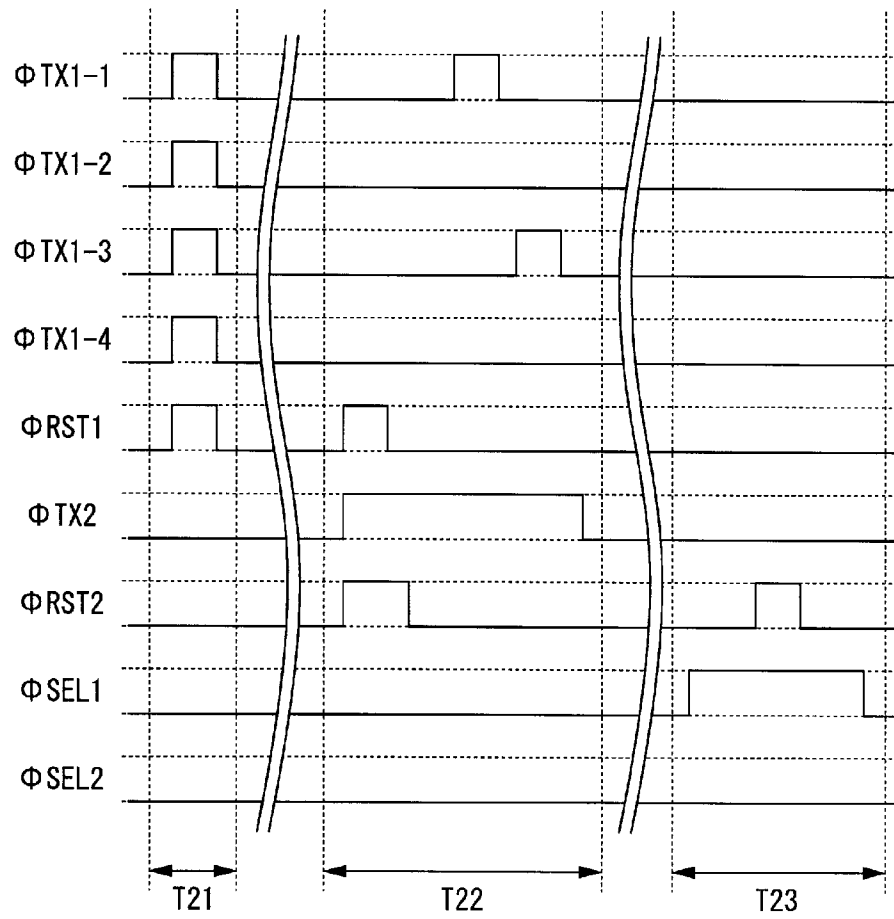
[図9]



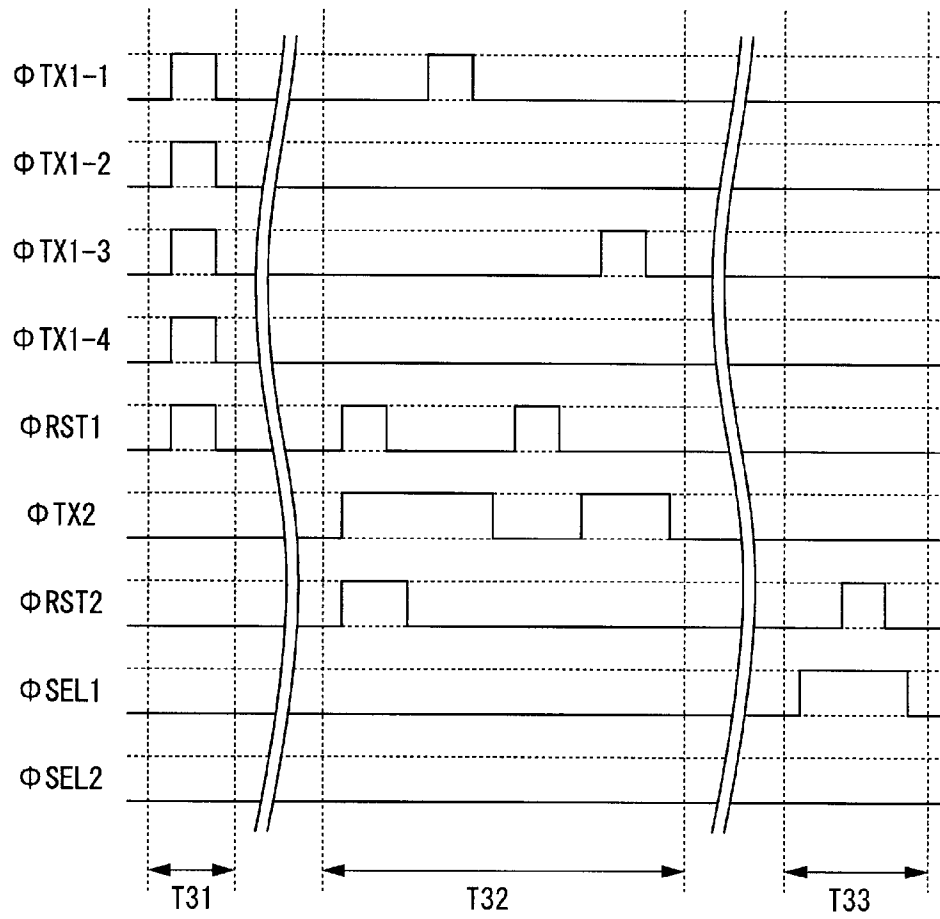
[図10]



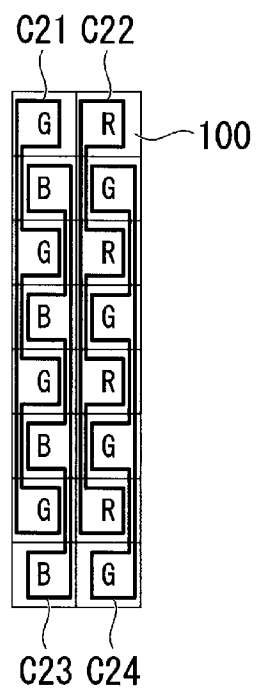
[図11]



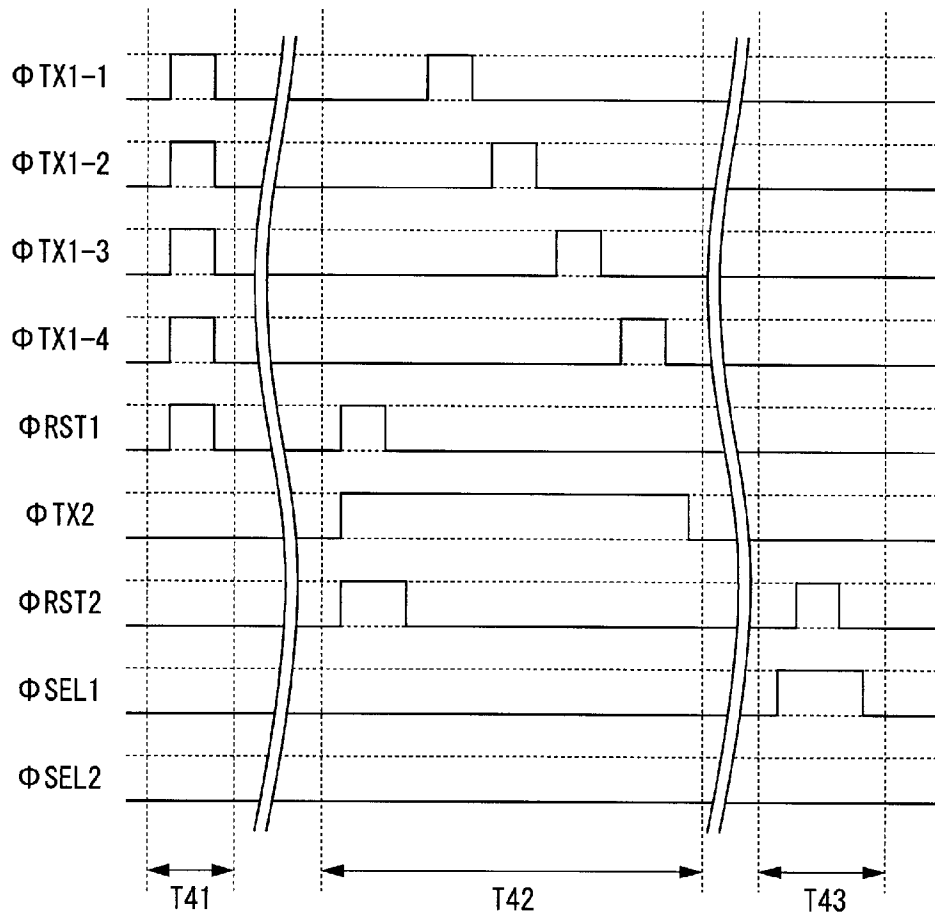
[図12]



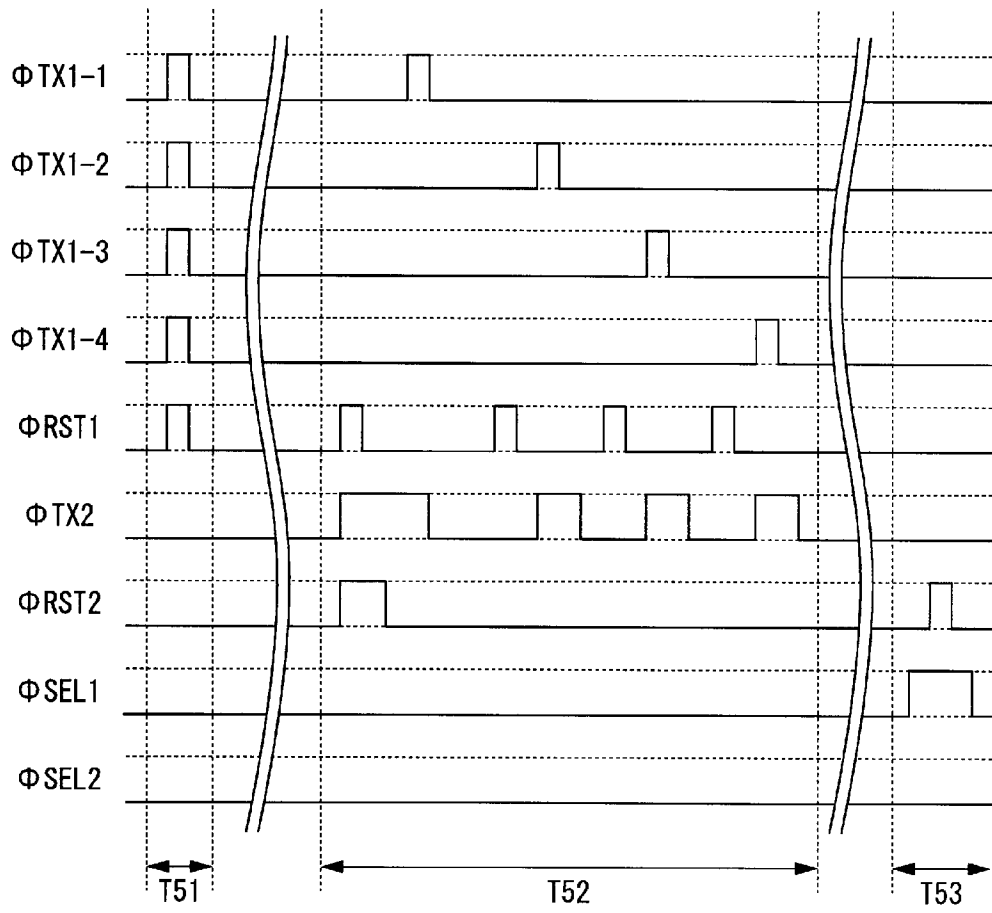
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/076572

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/3745(2011.01)i, H04N5/347(2011.01)i, H04N5/374(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/3745, H04N5/347, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2012-248953 A (Olympus Corp.), 13 December 2012 (13.12.2012), paragraphs [0055] to [0058], [0113] to [0121]; fig. 4 to 5, 10 & US 2013/0070133 A1	1-4, 8-10, 13 5-7, 11-12
A	JP 2012-244331 A (Olympus Corp.), 10 December 2012 (10.12.2012), paragraphs [0036] to [0052]; fig. 6 (Family: none)	1-13
A	JP 2010-34890 A (Panasonic Corp.), 12 February 2010 (12.02.2010), paragraphs [0014] to [0028]; fig. 12 & US 2011/0121162 A1 & WO 2010/013417 A1	1-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 December, 2014 (04.12.14)

Date of mailing of the international search report
16 December, 2014 (16.12.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/076572

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-158660 A (Sanyo Electric Co., Ltd.), 30 May 2003 (30.05.2003), paragraphs [0045] to [0048]; fig. 8 & US 2003/0048363 A1 & TW 229550 B & KR 10-2003-0022071 A & CN 1407792 A	1-13

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N5/3745(2011.01)i, H04N5/347(2011.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N5/3745, H04N5/347, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	J P 2 0 1 2 - 2 4 8 9 5 3 A（オリンパス株式会社） 2012.12.13, 段落[0055]-[0058], [0113]-[0121], 図 4-5, 10	1-4, 8-10, 13
A	& US 2013/0070133 A1	5-7, 11-12
A	J P 2 0 1 2 - 2 4 4 3 3 1 A（オリンパス株式会社） 2012.12.10, 段落[0036]-[0052], 図 6 （ファミリーなし）	1-13

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 1 2 . 2 0 1 4

国際調査報告の発送日

1 6 . 1 2 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

木方 庸輔

5 V

9 6 4 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	J P 2 0 1 0 - 3 4 8 9 0 A (パナソニック株式会社) 2010.02.12, 段落[0014]-[0028], 図 12 & US 2011/0121162 A1 & WO 2010/013417 A1	1-13
A	J P 2 0 0 3 - 1 5 8 6 6 0 A (三洋電機株式会社) 2003.05.30, 段落[0045]-[0048], 図 8 & US 2003/0048363 A1 & TW 229550 B & KR 10-2003-0022071 A & CN 1407792 A	1-13