



(12) 发明专利

(10) 授权公告号 CN 101529212 B

(45) 授权公告日 2013. 08. 28

(21) 申请号 200780040167. 9

(22) 申请日 2007. 10. 29

(30) 优先权数据

0621487. 8 2006. 10. 28 GB

(85) PCT申请进入国家阶段日

2009. 04. 28

(86) PCT申请的申请数据

PCT/GB2007/004116 2007. 10. 29

(87) PCT申请的公布数据

W02008/053184 EN 2008. 05. 08

(73) 专利权人 瑞尼斯豪公司

地址 英国格洛斯特郡

(72) 发明人 尼古拉斯·约翰·韦斯顿

亚历山大·大卫·麦肯德里克

约翰·彼得·卡尔

马克·菲利普·伊夫·德斯姆利兹

若弗雷·麦克法兰

(74) 专利代理机构 北京明和龙知识产权代理有

限公司 11281

代理人 郁玉成

(51) Int. Cl.

G01D 5/347(2006. 01)

(56) 对比文件

EP 0543513 A1, 1993. 05. 26,

GB 2315594 A, 1998. 02. 04,

US 5926493 A, 1999. 07. 20,

US 6621104 B1, 2003. 09. 16,

US 6573581 B1, 2003. 06. 03,

审查员 李保安

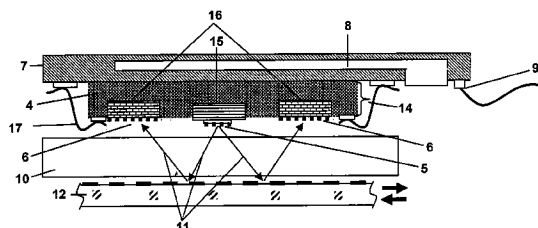
权利要求书2页 说明书13页 附图19页

(54) 发明名称

光电子读头

(57) 摘要

一种用于刻度读取装置的读头, 所述读头包括光源和光检测元件阵列, 其中, 所述光源和光检测元件阵列形成在晶格匹配的半导体化合物中。



1. 一种刻度读取装置,包括:
刻度尺;和
读头,所述读头包括光源和光检测元件阵列,其中,所述光源和光检测元件阵列形成在提供在基板上的晶格匹配的半导体化合物中,并且其中所述读头包括位于所述晶格匹配的半导体化合物上的至少一个光栅。
2. 根据权利要求1所述的刻度读取装置,其中,所述基板晶格匹配到所述半导体化合物,所述光检测元件和光源由所述半导体化合物制成。
3. 根据权利要求1或2所述的刻度读取装置,其中,所述光源包括至少一个发光结构,所述发光结构通过将外延结构添加到基板表面形成在半导体化合物中。
4. 根据权利要求3所述的刻度读取装置,其中,所述光源和光检测元件阵列位于所述外延结构的不同层中。
5. 根据权利要求1或2所述的刻度读取装置,其中,所述光源包括至少一个发光结构,所述发光结构通过将至少一个量子阱结构、隔离层和接触层添加到所述基板上从而形成在半导体化合物中。
6. 根据权利要求5所述的刻度读取装置,其中,所述至少一个量子阱结构配置为以光检测器位于其峰值敏感度的60%时的波长上发光。
7. 根据权利要求1或2所述的刻度读取装置,其中,所述至少一个光栅集成到所述光检测器和光源元件中的一个或两个上。
8. 根据权利要求7所述的刻度读取装置,其中,当所述读头用于刻度读取装置中时,所述至少一个光栅位于所述晶格匹配的半导体化合物靠近刻度尺的一侧上。
9. 根据权利要求1或2所述的刻度读取装置,其中,所述晶格匹配的半导体化合物在III-V族中。
10. 根据权利要求9所述的刻度读取装置,其中,所述晶格匹配的半导体化合物包括磷化铟化合物。
11. 根据权利要求9所述的刻度读取装置,其中,所述晶格匹配的半导体化合物包括砷化镓化合物。
12. 根据权利要求10所述的刻度读取装置,其中,所述晶格匹配的半导体化合物是三元化合物或四元化合物。
13. 根据权利要求10所述的刻度读取装置,其中,形成光源和光检测器阵列的所述晶格匹配的半导体形成在基板上,并且其中,所述基板包括磷化铟。
14. 根据权利要求1或2所述的刻度读取装置,其中,所述晶格匹配的半导体化合物包括单晶半导体。
15. 根据权利要求1或2所述的刻度读取装置,其中,当所述读头用于刻度读取装置中时,电接触提供在所述基板不靠近刻度尺的一侧上。
16. 根据权利要求1或2所述的刻度读取装置,其中,提供发光元件以生成来自所述读头的光输出信号。
17. 根据权利要求16所述的刻度读取装置,其中,所述发光元件与所述晶格匹配的半导体化合物集成到一起。
18. 根据权利要求1或2所述的刻度读取装置,其中,提供光纤以用于对来自读头的信

号进行光传输。

19. 根据权利要求 1 或 2 所述的刻度读取装置,其中,光检测元件阵列分布在二维阵列中。

20. 根据权利要求 1 或 2 所述的刻度读取装置,其中,光检测元件阵列分布在对角条带图案中。

21. 根据权利要求 1 或 2 所述的刻度读取装置,其中,光检测元件阵列分布在臂章图案中。

22. 根据权利要求 1 或 2 所述的刻度读取装置,其中,输出类似相位信号的光检测元件电连接在一起。

23. 根据权利要求 1 或 2 所述的刻度读取装置,其中,所述读头提供有至少一个附加光检测元件,用于检测来自所述光检测元件阵列的不同特征。

24. 根据权利要求 23 所述的刻度读取装置,其中,所述至少一个附加光检测元件与所述晶格匹配的半导体化合物集成在一起。

25. 根据权利要求 1 或 2 所述的刻度读取装置,其中,所述读头提供有至少一个附加发光元件,用于照亮来自所述光源的不同特征。

26. 根据权利要求 25 所述的刻度读取装置,其中,所述发光元件与所述晶格匹配的半导体化合物集成在一起。

27. 根据权利要求 25 所述的刻度读取装置,其中,连接所述附加发光元件和所述附加光检测元件的中心的轴基本上垂直于所述读头和刻度尺相对移动的方向。

28. 根据权利要求 1 或 2 所述的刻度读取装置,其中,所述光源靠近光检测元件阵列中的至少一个光检测元件。

光电子读头

技术领域

[0001] 本发明涉及一种用于检测相对于刻度尺位移的光电编码读头。具体地,涉及光电元件的集成和布局。

背景技术

[0002] 典型地,光电刻度读取装置包括可相对移动的刻度尺和读头。刻度尺在其表面上具有刻度,读头具有用于照亮刻度尺的光源以及检测器,所述检测器用于检测光、刻度尺以及读头中的任何其它光学器件之间的交互作用所产生的光图案,从而确定刻度尺和读头之间的相对移动。

[0003] 一种用于测量两个部件之间相对移动的已知类型的光学刻度读取装置为一种三光栅系统,所述三光栅系统包括反射刻度光栅,所述反射刻度光栅由读头扫描,所述读头包括指针光栅(index grating)、分析光栅(analyser grating)以及照亮刻度尺和产生电信号的光感元件的装置。刻度尺由读头通过指针光栅照亮,在分析器平面上产生条纹。当读头和刻度尺之间的相地移动使得条纹移过分析光栅时在分析光栅上的给定点上产生光强度调制。英国专利 No. 1,504,691 公开了所述光栅系统的这种实施例,其中,在位于分析光栅后面的光检测器上生成 Moiré 条纹。光检测器配置为已知模式来生成四相位漂移(对求积法而言为通常为 90°) 的循环变化的电信号,从所述电信号确定所述相对移动的幅度和位移。所述方法的示例可以从美国专利 No. 5,155,355、No. 5,302,820 和 No. 6,481,115 中找到。类似的方法在美国专利 No. 6,476,405 和 No. 5,661,296 中进行了描述,其中分别公开了 X 和 Y 轴中的位移检测以及旋转盘上的刻度尺的位移检测。

[0004] 美国专利 No. 2004/0189984 公开了一种光学编码器,所述光学编码器使用 COG(chip-on-glass) 技术来将光源(LED)、光检测器以及一些电子元件集成到通用的硼硅酸盐玻璃基板上,从而获得紧凑的结构。

[0005] 玻璃载体基板在面向刻度尺的底部侧面上具有被蚀刻到磨光不锈钢带中的光栅,从而利用三光栅系统。光扫描单元包括在光电子芯片支持基板上装配到适当蚀刻到空腔中的 LED 和光检测器以及专用集成电路 ASIC,所述专用集成电路 ASIC 用于处理从光检测器输出的信号。随后使用倒装(flip-chip) 技术将光基板和 ASIC 被装配到玻璃基板上。

[0006] 美国专利 No. 5,155,355 公开了一种具有读头的光电编码器,其中由发光元件构成的基板具有形成在其表面上的光接收部分。从发光元件发出的光在主刻度尺的参考光栅上发生反射,并到达光接收部分。以规则间隔形成在发光元件上的光接收部分在发光侧用作光栅,由于光接收部分自身形成在光栅中,所以光接收部分还用作检测侧上的光栅。

发明内容

[0007] 本发明提供一种用于刻度尺读取装置的读头,所述读头包括光源和光检测元件阵列,其中,所述光源和所述光检测元件阵列形成在晶格匹配的半导体混合物中。

[0008] 形成光源和光检测器阵列的晶格匹配的半导体混合物可以提供在基板上。基板可

以晶格匹配至形成光检测元件和光源的半导体混合物。

[0009] 光源可以包括至少一个发光结构,所述发光结构通过向基板表面添加外延结构形成在半导体混合物中。光源和光检测元件阵列可以位于外延结构的不同层中。光源可以包括通过向所述基板添加至少一个量子阱结构、隔离层和接触层从而形成在半导体混合物中的至少一个发光结构。所述至少一个量子阱结构可以配置为在光检测器位于其峰值敏感度的 60% 时的波长上发光。

[0010] 1. 优选地,读头包括至少一个光栅,所述至少一个光栅集成到所述光检测器和光源元件的一个或两个上。当读头用于刻度读取装置中时,至少一个光栅位于所述晶格匹配的半导体化合物靠近刻度尺的一侧上。

[0011] 所述晶格匹配的半导体化合物可以在 III-V 族中,例如,可以包括磷化铟化合物或砷化镓化合物。所述晶格匹配的半导体化合物可以是三元化合物或四元化合物。形成光源和光检测器阵列的所述晶格匹配的半导体可以形成在基板上,并且其中,所述基板包括磷化铟。

[0012] 所述晶格匹配的半导体化合物可以包括单晶半导体。

[0013] 在一个实施例中,当所述读头用于刻度读取装置中时,电接触提供在所述基板不靠近刻度尺的一侧上。

[0014] 可以提供发光元件以生成来自所述读头的光输出信号。发光元件可以与所述晶格匹配的半导体化合物集成到一起。可以提供光纤以用于对来自读头的信号进行光传输。

[0015] 光检测元件阵列可以分布在二维阵列中。光检测元件阵列分布在例如对角条带图案或臂章图案中。优选地,输出类似相位信号的光检测元件电连接在一起。

[0016] 2. 在一个实施例中,所述读头提供有至少一个附加光检测元件,用于检测来自所述光检测元件阵列的不同特征。所述至少一个附加光检测元件可以与所述晶格匹配的半导体化合物集成在一起。所述读头可以提供有至少一个附加发光元件,用于照亮来自所述光源的不同特征。所述发光元件可以与所述晶格匹配的半导体化合物集成在一起。在一个实施例中,连接所述附加发光元件和所述附加光检测元件的中心的轴基本上垂直于所述读头和刻度尺相对移动的方向。

[0017] 读头的一个实施例包括一种光电子芯片,所述光电子芯片包括用于产生光线的光源;指针光栅,所述指针光栅由所述光源照亮,所述光源用作生成入射在刻度尺上的光线的在第二光源阵列,所述第二光源阵列由一系列相互隔开的反射和非反射不透明线定义(一种替代的方法是使用相栅,其中,光栅特征在高度上相差四分之一使用波长的奇数倍,从而导致建设性和相消性的信号干扰),用于将可读取的光线衍射为至少一阶衍射级中的条纹;分析光栅,用于将条纹转换为光调制,其比率为读头和刻度尺之间位移的函数;以及光敏元件阵列,所述光敏元件阵列被分割为子单元中的集合,并且以重复的图案交错,给定集合的输出连接到一起。然后,集成的光子设备可以使用已知的焊接技术焊接到基板(例如,ASIC,玻璃载体或陶瓷电路板)上,而不会遮掩光学元件,所述焊接技术例如是倒装焊接或线焊,所述基板容纳一些处理电子器件。光学窗口覆盖芯片和 ASIC 以便封装包装并提供不受外部元件影响的保护。封装的读头相对于刻度尺移动从而生成输出信号,所述相对移动的幅度和方向可以从所述输出信号确定。

[0018] 根据本发明,基本上减小覆盖区从而增加读头紧凑度的先决条件基于光学元件、

光源、光检测器在公共半导体基板上的单片集成。另一个好处是，使用非常成熟的平板技术在光学元件上一起形成指针光栅和分析光栅。这导致了整个晶片上的所有芯片的一步骤对齐过程，能够同时将大量的器件进行对齐。从而不再需要如美国专利 No. 2004/0189984 所述单独地将光源和光检测器对齐到光栅图案，从而能够减小处理时间，增加产量并降低劳动成本。

[0019] 根据本发明，至少一个光检测器子单元设置在第一个扫描结构中的至少一个发光元件的旁边。每个子单元包括至少两个光敏元件。通过在空间上定义分析光栅在各个检测元件上的对齐，生成相移信号。然后从类似相位输出信号的检测元件电连接到一起，并且可以通过电放大进行调整。除了本发明的紧凑性，从增加光检测元件数量产生的另一个好处是，测量刻度尺上出现的例如灰尘的污染物质的负面作用对于所产生输出信号的影响非常小，因为已经在多个位置上从检测元件收到信号。

[0020] 在单片集成的光电子读头的优选实施例中，附加的检测元件和可选择的附加的光源置于光检测器子单元之外，从而进行参考脉冲检测和可选择的参考标记照明。一个可替换的实施例用参考检测元件替代至少一个子单元。在限定位置上的测量刻度光栅上的参考标记用于在参考光检测元件上生成参考脉冲信号。各种经过编码的标记可用于在刻度尺上提供绝对位置。

[0021] 组合的相位信号 (ASIC 上的电处理之后) 要求传递给下游的评估单元。这可以使用扁平软线、带状电缆或传统电缆以及线焊来实现。这种方法的缺点包括：体积大的元件和电缆，需要许多电线以及相关的焊点，从而导致体积变大并且增加了覆盖区。一般地，需要单独地进行线焊，这会消耗时间，耗费人力从而成本较大并且需要在每个焊点上进行准确地对齐，或者使用自动的机床进行，而这会导致昂贵的费用。因此，在本发明的进一步有利的实施例中，信号通过光纤传送给评估单元。在公共半导体基板上构造用于照亮刻度尺、光敏元件和光栅的装置之外，在光检测器子单元阵列之外在芯片边缘上构造另一个发光元件，并且根据本发明通过单片集成保持紧凑的装置。对应于现在组合的经过电子处理的由光检测元件生成的信号的多路复用信号被馈送到所述发光元件。所述发光元件的输出连接到光纤以便传送到评估单元。

[0022] 与前面所述的传统方法比较，在光纤上传送信号提供了进一步的优点，即，传送的信号对于电磁干扰不敏感。这也意味着，只需要在铜缆上提供电源给读头。因此，作为例子，可以使用便宜的塑料光纤与未受防护的电力电缆的结合以帮助实现本发明的目的，因为与经防护的电缆相比较，小的直径具有较轻的重量。

[0023] 光电子读头的紧凑性仍然可以进一步提高。在另一个优选的实施例中，一些处理电子器件可以从 ASIC 中去掉，并且和所描述的光电元件一起单片集成到单个半导体芯片上。因此，ASIC 的尺寸相应在地得以减小。由于路径长度变得更短以及移除了接口，所以集成处理电子器件的添加提供了降低电子噪音的额外好处。

[0024] 对本领域普通技术人员而言，应当理解，本发明既可用于线性、二维 (2D) 线性测量装置，如 EP 1106972 A1 所述，也可用于旋转测量装置，如 US 5, 886, 352 所述，这两个专利文献引入本说明书作为参考。还应当理解，光栅期间并不限于本说明书中所列出的，而是在遵循前面所述规则的情况下可使用不同的刻度周期。另外，对于光栅的合适设计将允许使用非重复图案的光检测器或没有交错的光检测器。

附图说明

- [0025] 现在将借助示例,参照附图来描述本发明,其中:
- [0026] 图 1 示出了本发明的第一个实施例的主要部分的截面图;
- [0027] 图 2 示出了第二个优选实施例的截面图;
- [0028] 图 3 示出了第三个优选实施例的截面图;
- [0029] 图 4 示出了第四个优选实施例的截面图;
- [0030] 图 5a 和图 5b 是第五个优选实施例的截面图;
- [0031] 图 6a 和图 6b 是图 1 的放大细节图,其示出了基板发射型光电子芯片的构造,突出了利用共面接触点进行的发光元件和光敏元件的集成;
- [0032] 图 7a 和图 7b 是图 2 和图 3 的放大细节图,其示出了面射型电光子芯片的构造;
- [0033] 图 8 是图 1 和图 3 的放大视图,突出了光电子芯片和芯片载体(例如,ASIC,玻璃或陶瓷)之间的相互连接;
- [0034] 图 9 示出了光检测元件布局的第一个实施例;
- [0035] 图 10 示出了光检测元件布局的第二个实施例;
- [0036] 图 11 示出了光检测元件布局的第三个实施例;
- [0037] 图 12 示出了光检测元件布局的第四个实施例;
- [0038] 图 13 示出了光检测元件布局的第五个实施例;
- [0039] 图 14 示出了光检测元件布局的第六个实施例;
- [0040] 图 15 示出了本发明中实现参考标记的第一个实施例的总布局;
- [0041] 图 16a 和 16b 示出了图 15 中的递增读取元件的光栅结构的细节;
- [0042] 图 17 示出了本发明中实现参考标记的第二个实施例的总布局;
- [0043] 图 18a 和图 18b 示出了图 17 中的递增读取元件的光栅结构的细节;
- [0044] 图 19 示出了适于图 15 和图 17 中布局的参考光检测光栅的两种选择;
- [0045] 图 20 示出了适于图 19 中的检测器光栅 35 的递增刻度尺中的参考标记特征;
- [0046] 图 21 示出了适于图 19 中的检测器光栅的递增刻度尺中的参考标记特征的第二个实施例;
- [0047] 图 22 示出了本发明中实现参考标记的第三个实施例的总布局;
- [0048] 图 23 示出了适于图 20 中的布局的参考光检测器的详细布局;
- [0049] 图 24 示出了适于图 22 中的检测器的递增刻度尺中的参考标记特征。

具体实施方式

- [0050] 本发明的附图没有根据实际尺寸绘制。附图中的元件都是示意性的。
- [0051] 下面根据线性、2D 线性或旋转测量系统中的示意性实施例对根据本发明的光电读头进行描述。然而,还可以在基于测量系统的其它刻度尺中使用根据本发明的读头,而不用做大的修改。
- [0052] 图 1 为显示本发明的编码读头的第一个实施例的部分截面的示意图。光电子芯片 1 包括发光二极管 2 以及光敏元件 3,光敏元件 3 通过标准的半导体制造技术形成在公用的半导体 4 上(例如从 III-V 族),所述半导体 4 在这个优选实施例中为磷化铟(InP)。指针

光栅 5 和分析光栅 6 使用标准平板技术在光电子芯片 1 的相对一侧上由发光二极管和光敏元件制成。光电子芯片 1 倒装在合适的基板（例如专用集成电路）、玻璃载体或低温共烧陶瓷技术（陶瓷电路板）7 上，其上还形成导电路路。ASIC 7 包括一些处理电子装置 8，例如用于对光电二极管输出的信号执行电放大的电子装置，还包括一束电线 9，用于将信号传送到外部世界。

[0053] 玻璃保护帽 10 安装在光电子芯片 1 上。从发光二极管 2 发送出来的光线 11 在朝向光电子芯片 1 的底部的方向上传播，光电子芯片 1 在此已知为基板发射光电子芯片，其波长为 1300nm，从而使得 InP 基板 4 为透明。光线 11 穿过基板 4，在穿过玻璃保护帽 10 到达反射刻度光栅 12 上之前与指针光栅 5 相互作用。光线经过分析光栅 6 反射回光电子芯片 1 中，从而在光敏元件 3 上生成 Moiré 条纹图案以用于进行检测。光敏元件 3 将光转换为电信号，所述电信号经过倒装焊点 13 被传送给 ASIC 7 上的处理电子装置 8。所述信号然后通过电线 9 传送到下游的评估单元。

[0054] 虽然在这个实施例中 InP 用作基板 4，但是并不意味着本发明仅限于 InP，也可以使用其它的半导体材料，例如 GaAs 或 GaN，或者其它的与外延工艺以及所选择的发光器或检测器的半导体材料系统相兼容的基板。然后必须对发光二极管 2 发射出的光的波长进行选择，以便使得基板 4 看起来为透明的。在本实施例中，指针和分析光栅结构使用标准的平板技术或其它技术由沉积在晶片底侧上的金线但不仅限于金线制成。可替换地，光栅可以直接蚀刻到基底 4 的底部中。

[0055] 光学元件、发光元件 2、光检测器 3 以及光栅 5 和 6 的集成使得整个尺寸、所占面积、重量和成本得以降低。对于成本降低做出主要贡献的是，本发明能够系统地在整个处理步骤中在整个晶片上将每个光电子芯片 1 的所有光栅 5 和 6 与每个发光元件 2 以及所有光检测器 3 相对齐，而不需要单独地位置和对齐元件，这样节省了时间和劳动力。

[0056] 图 2 为表示本发明读头的第二个优选实施例的部分截面的示意图。对于与第一实施例中相对应的元件采用相同的数字标号，并且省去了对其的描述。

[0057] 光电子芯片 14 包括发光二极管 15 以及光敏元件 16，所述发光二极管 15 以及光敏元件 16 通过标准的半导体制造技术形成在晶格匹配的半导体中（例如从 III-V 族）。指针光栅 5 和分析光栅 6 使用标准的平板技术直接形成在光学元件 15 和 16 的顶部。光电子芯片 14 通过电线焊接到合适的基板 7（例如，ASIC，玻璃载体或陶瓷电路板）上，具有使用金属焊线 17 的导电路路。ASIC 7 包括一些处理电子装置 8 以及一束电线 9，所述处理电子装置 8 例如是用于对从光电二极管输出的信号执行电放大的电子装置，所述一束电线 9 用于将信号传送到外部。

[0058] 玻璃保护帽 10 固定在光电子芯片 14 上。从发光二极管 15 发出的光线 11 在朝向玻璃保护帽 10 的方向上从芯片的顶部传播，其波长为 1300nm。在这种情况下，上述传播与图 1 中所示的光电子芯片 1 的传播方向相反，因此所述光电子芯片 1 已知为面射型光电子芯片。光线 11 在穿过玻璃保护帽 10 到达反射刻度光栅 12 上之前与指针光栅 5 相互作用。光线从刻度尺经过玻璃帽 10 和分析光栅 6 反射到光电子芯片 14 中，从而在光敏元件 15 上生成 Moiré 条纹图案以用于检测。光敏元件 15 将光转换为电信号，所述电信号经过金属焊线 17 被传递到 ASIC 7 上的处理电子装置 8。所述信号然后通过电线 9 被传送到下游的评估单元。

[0059] 虽然在这个实施例中 InP 用作基板 4,但是并不意味着本发明仅限于 InP,也可以使用其它的半导体材料,例如 GaAs 或 GaN,或者其它的与外延工艺以及所选择的发光器或检测器的半导体材料系统相兼容的基板。从发光二极管 15 发出的光的波长不再穿过基板 4,从而波长光谱的限制不再受到基板 4 的透光属性的限制。在这个实施例中,指针光栅 5 和分析光栅 6 的结构使用标准的平板技术或其它技术由沉积在发光二极管 15 和光敏元件 16 上的金线制成,但不仅限于金线。

[0060] 图 3 为表示本发明读头的第三个实施例的部分截面的示意图。对应于第一个实施例和第二个实施例中相应元件的元件用相同的标号表示,并且省略了对它们的描述。

[0061] 光电子芯片 14 也适用于倒装焊接,在这个优选实施例中,光电子芯片 14 在 COG 设置中使用电铸金凸点直接倒装焊接到玻璃保护帽 10 上。在玻璃保护帽 10 上使用标准的平板技术制成的预定的焊盘和导电路径 19 经过光电子芯片 14 和 ASIC 7 之间的第二组凸出焊点 18b 提供电连接。ASIC 7 使用更大的凸点 18 和 18b 焊接到光电子芯片 14 上,从而确保光电子芯片 14 和 ASIC 7 之间具有足够的间隔,而同时在本发明的范围中保持了紧凑的读头。用于将信号转送到下游评估单元的电线连接 9 显示在 ASIC 中,但是稍微有些修改,从而使得这个连接可以容易地位于玻璃基板 10 上。

[0062] 对于本领域技术人员而言,应当理解,各种安装选择可用于电线焊接,倒装焊接、其它焊接技术及其组合都可以在稍微变化后用于本发明。另外,应当理解,所描述的光学读头的配置仅为说明的目的,其并不仅限于本说明书中的细节描述,例如,如图 3 中所示的倒装焊接到玻璃 10 上的光电子芯片 14 也可以具有使用环氧粘合剂与光电子芯片 14 背对背安装的 ASIC 7。电线焊接然后可用于将 ASIC 连接到玻璃 10 上的焊盘,从而提供与光电子芯片 14 之间的相互连接。

[0063] 在本发明的另一个有利的实施例中,信号传送电线连接 9 可以用光纤 20 代替,如图 4 中所示。对应于第一个实施例中的元件使用相同的标号表示,只是将图 1 到图 3 改变为图 4,并且省略相应的描述。这个有利的实施例需要构造另一个发光结构,在这个优选的实施例中,构造了边射型激光二极管 21。这样修改之后,可以对光发射的方向进行控制,并且应当理解,图 4 中所示的方向仅用于示意的目的。光检测器 3 生成的电信号被传递到 ASIC 7 上的处理电子装置 8,从而与公用信号相结合。处理后的信号随后以多路复用的方式馈送到边射型二极管 21,从而保持相位差。边射型发光二极管 21 的输出耦合到光纤 20 中,以便传送到外部。所述边射型发光二极管 21 根据本发明的目的制成,从而利用将光电子元件单片集成到公共半导体基板 4 上来保持紧凑的结构。

[0064] 在 ASIC 7 上再次对信号进行处理,也适当地以多路复用的方式结合信号并将其馈送到激光二极管 21,从而保持信号的正交属性,多个电线连接 9 由单个光纤 20 替代。因此,稍微延伸到光电子芯片 1 和 14 的覆盖区可以由 ASIC 7 覆盖区的缩小得以补偿,因为所需要的近 15 个焊接站由单个光纤对齐沟道 22 替代,例如 V 型凹槽。这样还可以使得在封装的读头中的整个空间得以节约,从而降低成本。另外,在光纤中传输的信号对于电磁干扰不会过于敏感,并且与传统的铜缆相比较,光纤的重量较轻,柔韧性较好并且成本较低。可使用许多不同的多路复用技术来使用激光二极传送信号,在此不再对此进行详细描述。

[0065] 应当理解,图 4 仅用于示意的目的,附加的光源的制作以及光纤的使用并不限于基板发射光电子芯片 1,其同样适用于面射型光电子芯片 14 以及任何在本发明范围内的修

改方案。

[0066] 图 5 为表示本发明的另一个有利实施例的部分截面示意图。对应于之前实施例中相应元件的元件使用相同的标号,并且省略了对它们的描述。该附图用于示意的目的,因此已经省去了用于信号传输的光纤或有线连接,但是这两种方式都是同样可以适用的。

[0067] 在这个实施例中,一些处理电子装置 23 从 ASIC 7 移去,并且单片集成到所述光电子芯片 1 和 14 上。经过焊点 8 以及导电路径 19 在芯片、基板或两者之结合上形成电连接。应当注意到,虽然图 5 示出了面射型方案,但是将所述处理电子装置单片集成到基板发射芯片 1 上也同样可行。

[0068] 作为稍微增加光电子芯片 1 和 14 的覆盖区的补偿,ASIC 7 的覆盖区得以减小。另外,图 4 所示的用于在光纤 20 中根据当前的布局设计对输出信号进行光传输的附加的光源也可以与所述集成处理电子装置 23 一同形成。

[0069] 本领域技术人员将会理解,所述集成电子装置 23 并不限于这个实施例中所描述的位置,其在所采用的制造技术所确定的光电子芯片 1 和 14 结构中可位于各种位置和层面上。还应当理解,根据本发明,所述配置保持与基板发射光电子芯片 1 或面射型光电子芯片 14 的兼容。

[0070] 将光学元件、发光元件 2 和 15、光检测器 3 和 16、光栅 5 和 6 以及电子装置 23 集成到单个芯片上导致整个大小、覆盖面积、重量以及成本的降低。对于成本降低做出主要贡献的是,本发明能够系统地在一个处理步骤中在整个晶片上将每个光电子芯片 1 和 14 的所有光栅 5 和 6 与每个发光元件 2 和 15 以及所有光检测器 3 和 16 相对齐,而不需要单独地放置和对齐元件,这样节省了时间和劳动力。通过这种方式可以同时多个器件上实现发光元件、光检测器及相关的栅的对齐。然后将晶片切割为单个光电子芯片,所述光电子芯片不再需要与组件光栅等相对齐的其它步骤以用作读头。

[0071] 图 6a 为图 1 的放大细节视图,其示出了包括发光二极管 2 和光敏元件 3 的光电子芯片 1 的结构。外延结构 32 使用金属有机物气相外延 MOPVE 沉积技术沉积在 InP 基板 4 的顶部,其包括两个 N 型层 24 和 31 以及 P 型区域 26 以及光敏区域 29,所述两个 N 型层 24 和 31 以及 P 型区域 26 之间夹有光学活动区域以便形成发光区域 25 的连接处。N 型层和 P 型层通过金沉积 28 形成的金属膜电极实现电连接,隔离层 27 被沉积从而确保仅适当地接触到 N 型层和 P 型层上所需的位置。

[0072] 光电子芯片 1 的发光部分 25 和光敏部分 29 位于外延结构 32 中的不同高度上。为了有效地倒装焊接到 ASIC 7(图 1),需要平坦的焊盘。这通过在发光区域 2 的顶部通过对金接触点 30 电铸到 P 型接触电极 28b 的处理进行精确控制得以实现。形成在每个发光元件 2 和 15 顶部的接触点 30 还用作这些发光元件的散热器,并为倒装焊接提供大的接触表面区域。

[0073] 接触电极 28 和接触点 30 的表面适当地用于倒装焊接。N 型接触凸点 13a 和 P 型接触凸点 13b 形成在 ASIC 板(或基台)上,所述 ASIC(或基台)没有显示在该附图中,但是在图 4 中用标号 7 表示。凸点是使用热压缩焊接技术倒装焊接的电镀金接触点。本领域技术人员将认识到,倒装焊接组装不限于这些技术,其它的材料、凸点形成和连接方法,例如焊料凸点制造和回流工艺也是可用的。由于发光和检测都通过光电子芯片 1 的底侧发生,所以将所有凸点 13a 和 13b 置于顶侧意味着可以在不遮掩光学路径的情况下进行焊接。

[0074] 图 6b 提供了示例的处延结构的进一步的细节,所述外延结构基于晶格匹配到 InP 基板的半导体材料。本领域技术人员将认识到,通过在具有较高电子带隙的材料的层之间生成多个具有低电子带隙的非常薄的层,在外延结构 32 中形成发光活动区域 2,从而形成多个量子阱结构 33。根据本发明,量子阱结构相对传统的 PN 交接提供了益处,例如,降低了电流条件,增加了量子效率,降低了光损益,提高了光功率。薄的量子阱层在空间上限制电子和孔洞,从而导致非常紧凑的量子化的能量层级。通过对量子阱结构中层厚的仔细控制,可以选择能量层级从而从活动区域发出的光的波长。在这个应用中,对发射波长进行选择,使得其与通过量子阱的调节所可能的范围内的光敏元件的峰值光敏感度相匹配。与体发射 (bulk emission) 结构相比,这种类型的发射结构的使用提供了另一处非常大的好处,即可以极大地改善器件的整个效率。因此,它需要稍小的功率来操作,从而降低了温度效应并且延长了器件的使用寿命。应当理解,所述外延结构并不限于图示,对于半导体材料、基板材料、量子阱的数量、层厚以及发射波长的修改并不脱离本发明的范围。

[0075] 图 7 为根据光电子芯片的构造的图 2 的放大细节视图。其中,图 6 的光电子芯片所使用的结构中,光发射首先通过基板发射光电子芯片中的基板进行传播,图 2 中所示的光电子芯片 14 包括发光元件 15,在面射容量中,所述发光元件位于光敏元件 16 上面。

[0076] 外延结构 36 使用 MOPVE 沉积技术沉积在 InP 基板的顶部,其包括两个极化 P 型层 37a、37b 和 N 型层 38, P 型层 37a 和 37b 以及 N 型层 38 的中间夹有光学活动区域,从而形成发光区域 34 和光敏区域 35a、35b 的连接处。

[0077] 图 7b 提供了基于 InP 基板的示例外延结构的进一步细节。本领域技术人员将认识到,外延结构 36 中的发光活动区域 34 通过在具有较高电子带隙材料的层之间生成具有低电子带隙的多个非常薄的层而形成,从而形成量子阱结构 33。

[0078] 如图 7a 中所示,发光元件 15 位于光敏区域 35b 的上面。在本发明中,位于发光活动区域正下方的光敏区域 35b 并不构成光检测器。发光区域 34 和光敏部分 35b 通过 P 型层 37b 中的隔离沟道 39 与构成光检测器位置的光敏区域 35a 相绝缘。但是,位于发光区域 34 正下方的光敏区域 35b 在适当地连接到 P 型层 37b 时可用于监视发光区域。位于发光区域 34 正下方的光敏区域 35b 还用于一个重要的目的,即吸收发光区域中生成的没有通过其正上方的光栅 5 的光。如果这个光没有被吸收或者被阻挡,则它将进入基板 4,所述基板 4 可以有效地起到光导向的作用并且将这列光导向到光检测器位置 35a 中,而不用由刻度尺 12 进行调制。这将在所有光检测通道上面成为恒定的背景照明,并且会对 AC 信号形成不想要的 DC 补偿,这可能会导致放大器设计的复杂化,甚至会填满整个光检测器区域。因此,在面射型实施例中,在发射区域和基板之间插入检测器区域是非常有利的。

[0079] 应当注意,虽然优选实施例使用外延结构的 InP 晶格匹配方式及其相关的三元化合物 (InGaAs) 以及四元化合物 (InGaAsP),但是对于本领域技术人员而言,同样可以在其它可适当实现晶格匹配的半导体中实施这些实施例。例如,具有相关的例如 AlGaAs 和 AlGaInP 晶格匹配化合物的 GaAs,以及具有相关的例如 GaInN 的晶格匹配化合物的 GaN。还已经知道,具体地对于 GaN 系统而言,将外延结构沉积在基板上,所述基板本身不是晶质的晶格匹配,例如蓝宝石、金刚砂和硅。在优选实施例上的这些变化并没有脱离本发明的范围。

[0080] 参照图 7a,面射型光电子芯片 14 的发光部分 34 和光敏部分 35a 在外延结构 36 中

位于不同的高度。为了有效地进行倒装焊接,优选地提供平坦的焊盘。这可以通过对电镀凸点来补偿差异的过程进行精确控制而实现。如图所示,凸点可以形成在光电子芯片 40a 到 40d 上,或者形成在承载玻璃或 ASIC 基板上,或者形成在它们的结合上。这里没有示出将 ASIC 连接到玻璃的图 5 所示的凸点 18b。由于引线焊接不需要平坦的焊盘,所以当采用这种技术时不需要进行高度调节。

[0081] 另外,在面射型光电子芯片 14 的这个优选实施例中,指针光栅 5 和分析光栅 6 直接形成在相应光学元件的顶部。因此,光栅金属化还提供了到覆盖较大表面区域的极化区域的接触,从而改善了给定元件的传导路径。

[0082] 在这个优选实施例中,凸点是形成在 ASIC 和玻璃承载基板上的经过电镀的金柱。使用热压缩焊接技术进行焊接。然而,本领域技术人员将会认识到,倒装焊接组装并不仅限于这些技术,其它的材料、凸点形成和连接方法,例如焊料凸点制造和回流工艺,也是可用的。

[0083] 图 7b 提供了基于用于面射型光学芯片 14 的晶格匹配到 InP 的半导体材料上的示例外延结构的进一步的细节。一个本领域的普通技术人员将会认识到,外延结构 36 中的 LED 15 通过在具有较高电子带隙的材料层之间形成多个具有低电子带隙的非常薄的层形成,从而形成多个量子阱结构 33。根据本发明,量子阱结构相对于传统的 PN 接合处提供了好处,例如,降低了电流条件,提高了量子效率,减少了光损益,提高了光学功率。薄的量子阱活动层在空间上对电子和孔洞进行限制,从而导致非常紧凑的量子化的能量层级。通过在量子阱结构中仔细地控制层的厚度,可以选择能量层级从而选择从活动区域发射的光的波长。在这个应用中,选择发射波长以便使其与利用量子阱调节所可能的范围中的光敏元件的峰值光学敏感度相匹配。使用这种类型的发射结构提供了另一处非常大的好处,即可以极大地改善器件的整个效率。因此,它需要稍小的功率来操作,从而降低了温度效应并且延长了器件的使用寿命。应当理解,所述外延结构并不限于图示,对于半导体材料、基板材料、量子阱的数量、层厚以及发射波长的修改并不脱离本发明的范围。

[0084] 如图 1 到图 7 中所示,形成凸点用于将光电子芯片 1 和 14、ASIC 7 和玻璃帽 10 的各个部分相连接。图 8 是一个放大视图,其中突出显示了所述凸点 13 和 18。这些凸点 13 和 18 不仅提供了焊接部件的手段,并且在与形成在每个装配部件上的导电轨道 19 一起使用时还提供了电气相互连接。在每个部件(光电子芯片 1 和 14、ASIC 7 和 / 或玻璃帽 10)的实际物件上以这种方式对于轨道 19 的共享的相互连接和分布能够实现非常紧凑的结构安排。

[0085] 另外,在倒装焊接的情况下,光电子芯片 1、14 和基板之间由凸点 13 和 18 产生的距离可以使用合适的底层填料进行填充。底层填料可以改善焊接结构的机械整体性,从而改善凸点的可靠性。可选择地,导电的底层填充粘合剂可以与倒装焊接工艺一同使用。

[0086] 图 9 显示了用于优选实施例中的光检测器布局的第一个实施例,其中,对应于第一个实施例中的元件用相同的标号表示,只是将图 1 到图 8 修改为图 9,并且省去了对其的解释。具有连接轨道 19 的本发明的扫描单元部分地将芯片上的合适的公共信号连接到一起。与分析光栅 5 的空间定义位置相关的公共电信号最终都在 ASIC 7 上被组合在一起,所以在之前的实施例中并没有示出连接部件,应当理解,在每个实施例中适当地焊接到 ASIC 7 上或连通到 ASIC 7 将实现公共信号的组合。

[0087] 图 9a 示出了光电二极管布局的第一个优选实施例。光电二极管设置在 ABCD 阵列 41 中,阵列 41 进一步设置在图 9b 所示的 4×4 的子单元 44 中,后者包括十六个等间隔的光敏元件。六个重复、位于中心的发光二极管 2、15 和接触柱 43 的任何一侧具有三个重复,从而完成这个设置。图 9b 示出了子单元 44 的放大视图。在图示的实施例中,方形光电二极管具有锥形角,从而与具有完整方形光电二极管的相同布局相比较,允许对角轨道和相邻光电二极管之间的加工准确度中更加灵活的允许公差,而同时提供了增加的敏感度。将会明白的是,这个实施例以及前面所述实施例中的这种几何设置并不限于本说明书中所描述的形状和维数。

[0088] 字母 ABCD 表示光阵列 11 和特别的光电二极管检测到的光栅 5、6 和 12 之间相互作用所生成的移相信号。每个光检测器子单元 44 上的分析光栅 6 的适当定位生成亮边缘和暗边缘,从而当我们在每个子单元 44 中从第一个 ABCD 阵列 41a 向下移动到下一个阵列 41d 时,相关联的电信号向右移动。利用可用于结合每个信号的覆盖区,这种方式的移动允许对角的相互连接轨道 9b 被置于类似检测到的信号之间。如果轨道 19 不能够在没有牺牲布局设计或进一步扩展覆盖区的情况下设置,则电信号经过图 8 中所示的倒焊凸点 13 和 18 以及图 2 所示的线焊 17 传送到 ASIC 7 上的轨道。焊接直接在光检测二极管 41 上或预先确定的焊点 42 上进行。进一步在光电子芯片 1、14 的覆盖区中的 ASIC 7 上进行跟踪,从而保持紧凑,确保每个类似信号在导入处理电子器件中之前被结合到一起。

[0089] 根据本发明,图 9a 的实施例具有总共 96 个光敏元件,4 个相位中的每个相位具有 24 个光敏元件。从多个位置收集信号意味着导致光路径中阻塞的例如灰尘的污染物质的负面效应在最终输出信号上的影响很小。

[0090] 光电子芯片 1、14 的整个大小是 2mm^2 (在添加了光纤 20 和集成电子器件 23 的情况下可以扩大到 2.5mm^2)。这些尺寸在某种程度上受到制造时的处理能力的限制,并且在这些能力改进之后可以减小。

[0091] 图 10 表示根据本发明的光电二极管布局的第二个有利实施例。对应于第一个实施例中的相应元件用相同的标号表示,并且省略对其的描述。

[0092] 在这个实施例中,多了一个发光元件 45,所述发光元件 45 为根据本发明优选实施例的基板发射或面射型的发光元件,所述发光元件 45 靠近第一个发光元件 2、15 并串联连接,从而一个输入电压可以在两个发光元件上下降。发光器件距离光电子芯片 1、14 的中心等距离,从而确保沿发光元件 2、15、45 侧面设置的光检测器子单元 44 上的均匀光分布。

[0093] 附加的发光元件 45 与原来的发光元件 2、15 以同样的方式工作,向反射刻度光栅 12 发射光。附加的发光元件 45 提升了所有 ABCD 阵列 41 中每个光检测元件处接收到的光功率,从而生成更强的电信号。应当理解,在本发明的光电子芯片的尺寸限制中,可以引入额外的发光元件,其目的是增加光电二极管处接收到的光功率。还应当理解,根据本发明,发光元件 2、15、45 的几何形状并不限于本说明书中的这些细节描述。

[0094] 图 11 表示根据本发明的第三个有利的实施例。对应于第一个实施例和第二个实施例的相应元件由图 9 和图 10 中的相同标号表示,这里省略对其的描述。

[0095] 在这个实施例中,两个附加的光检测器子单元 46 分别位于中央的发光元件 2、15 的左侧和右侧,即 46a 和 46b,从而发光元件 2、15 被 8 个重复的光电二极管子单元 44 包围。如果可能,则生成公共信号子单元 44 中的光检测器通过对角的轨道 19b 和附加的周围轨

道 19a 被结合在一起。在 ASIC 7 上完成公共信号的结合。

[0096] 每个附加的子单元 46 增加了整个有用的检测面积,增加了由检测器生成的光电流。这还提供了额外的 8 个检测器位置,从而改善了对由于例如灰尘或泥土在光路径上的阻塞而造成的信号丢失的传感器不灵敏性。

[0097] 图 12 示出了本发明的另一个有利的实施例。对应于之前实施例的元件采用图 9 至图 11 中的相同标号表示,这里省去了对它们的描述。

[0098] 在这个实施例中,光电二极管之间的相互连接问题通过将互连轨道和相应的光电二极管集成为一个整体得以克服。包括每个 ABCD 阵列的光电二极管在歪斜的检测器设置 47 中占据整个对角的区域(在之前的实施例中使用了轨道 19b)。阵列重复了 8 次,发光元件 2、15、45 的每一侧分别重复 4 次。二极管的几何设置使得在相同的给定覆盖区域上的整个面积得以增加,在每平方毫米可用的光检测器面积上产生了更多的光电流,从而增加了光检测器 3、16 生成的电信号的强度。对于所有相关的 ABCD 定相信号做出贡献的二极管 16 的面积是相等的。在焊点 13、17、18 直接置于光检测器或预定位置 42 之后,信号的最终组合发生在 ASIC 7 上。

[0099] 因此,这个实施例对于发光元件 2、15、45、刻度尺 12 和光检测器 3、16 之间的光路径中的单线刻度缺陷具有类似的稳健性,因为与前面的实施例一样,信号在相同的多个位置上仍然能够被有效地检测。

[0100] 使用后侧对齐方法对指针光栅 5 和分析光栅 6 进行对齐现在成为一个不重要的问题了,因为光栅线性对齐 (X-Y) 的公差与前面图 9 到图 11 中的实施例相比较要大得多,角度公差相同但是容易实现。

[0101] 图 13 示出了根据本发明的光电二极管布局的有利实施例。对应于第一个实施例的相应元件用相同的标号表示,只是将图 12 修改为图 13,在此将省去对其的描述。

[0102] 在这个实施例中,发光源 2、15、45 一侧上具有一组对角光检测器带 48,从而生成臂章形的布局。这改善了针对与对角检测器带具有相同方向的缺陷的不灵敏性,从而仅仅完全移去了一侧上而不是两侧上的光电二极管。

[0103] 图 14 表示根据本发明的光电二极管布局的可用于每个前面所述实施例的进一步的有利实施例。对应于第一实施例中的相应元件采用相同的标号表示,只是将图 9 到图 13 修改为图 14,在此省去对其所进行的描述。

[0104] 在这个实施例中,附加的检测元件、参考检测器 49 在发光二极管 2、15、45 两侧的空闲空间中位于光检测器子单元 44 的外部,以便执行参考脉冲检测。所定义位置上的测量刻度光栅 12 的参考记号在参考检测元件 49 上生成参考脉冲信号。可以使用各种经过编码的记号在刻度尺 12 上提供绝对位置信号。应当理解,参考检测器的位置将与每个给定的光电二极管的设置不同,并且这个位置并不限于本说明中所描述的区域以及随后的实施例。

[0105] 图 15 表示根据本发明的光电二极管布局的可适用于每个上述实施例的进一步有利的实施例。对应于第一个实施例中的相应元件的元件使用相同的标号表示,只是将图 9 到图 14 修改为图 15,并且省略对其的描述。

[0106] 在这个实施例中,添加的参考标记器发光二极管 50 位于递增发光二极管 2 和 15 的一侧,而参考标记检测器 51 则位于相反一侧。参考标记器检测器 51 在其活动区域上具有基本上相同的透明标记和不透明蒙片,所述蒙片基本上是刻度尺上的参考标记图案的放

大形式,从而每个参考标记光检测器执行与投射图案的自相关。两个参考标记光检测器 51 在箭头 52 所示的读头和刻度尺的相对移动方向上相互稍微有些偏移,从而每个光检测器在读头相对刻度尺的稍微不同的位置上产生脉冲输出。对这两个脉冲进行电子处理,从而产生唯一的参考脉冲。美国专利 No. 2006/0283035 中描述了参考标记发光二极管 50、参考标记检测器 51 以及刻度尺上相应的参考标记图案的详细情况。

[0107] 图 16a 以示意的尺寸表示了指针光栅图案 53。为清楚起见,图中仅示出了一部分角度光栅图案。图 16b 以示意的尺寸显示了用于递增光检测器的分析光栅图案 54。为清楚起见,仅显示了正常光栅图案的一部分。这里描述的分析光栅图案具有上面部分 54a 以及下面部分 54b 以对应于图 15 所示的光电二极管阵列布局,图 16 仅为示意目的。光栅线的角度选择为使得光栅之间形成的 Moiré 条纹图案和指针及刻度尺形成的衍射图案理想地平行于光检测器 41、47 和 48。分析光栅的金属线在穿过相邻光检测元件之间的空隙处断开,从而保持所述光检测器之间的电绝缘。

[0108] 应当理解,将分析光栅的金属线断开的要求仅适用于面射型光电子芯片 14,以及保持相邻光检测元件之间的电绝缘。当相邻光检测元件之间的电绝缘可以由一些其它装置(例如,使用基板发射光电子芯片)实现时,分析光栅的金属线则不需要断开。另外,应当理解,本实施例及前面所述实施例中描述的参照光栅图案、参照光源和参照光检测器用于示意目的,其非限于本说明书的描述。事实上,根据本发明,可以使用许多其它的参照标记方案。

[0109] 图 17 示出了根据本发明的光电二极管布局的可用于每个前面所述实施例的进一步的有利实施例。对应于第一个实施例中相应元件的元件使用相同的标号表示,只是将图 9 到图 15 修改为图 17,并且略去对它们的描述。

[0110] 在这个实施例中,参照标记发光二极管 55 以及参照标记光检测器 56 位于垂直于读头和刻度尺之间相对移动的方向的轴上,由箭头 57 表示。这降低了参考标记对于读头和刻度尺之间的螺旋角的误差的灵敏性,而同时基本上保持了对于图 15 所示实施例中读头和刻度尺之间的滚动角误差和偏航角误差的相同的灵敏性。

[0111] 图 18a 以示意尺寸表示了指针光栅图案 58。为清楚起见,图中仅示出了正常光栅图案的一部分。图 18b 以示意性的尺寸示出了用于递增的光检测器的分析光栅图案 59。为清楚起见,图中仅示出了正常光栅图案的一部分。这里描述的分析光栅图案具有两个部分,一个在垂直于相对移动方向的轴的右手侧,即 59a,一个在其左手侧,即 59b,以便对应于图 17 所示的光电子二极管阵列布局,仅为示意目的。对应于前面所述实施例中相应元件的元件用相同的标号表示,只是将图 16 修改为图 18,这里略去了对它们的描述。

[0112] 图 19 示出了在参考标记光检测器 51 和 56 上的活动区域上的参考标记不透明和透明蒙片图案 60 的两个优选实施例,图中示出了示意性的尺寸。图 19a 示出了 4-bit 的自动光联选择,而图 19b 则示出了 7bit 的自动关联选择。图 20 示出了刻度尺 61 上参考标记图案的相应优选实施例。参考标记光检测器 60 上的蒙片图案的透明区域 60a 对应于刻度尺的反射区域 61a,参考标记光检测器上的蒙片图案的不透明区域 60b 对应于刻度尺的非反射区域 61b。在读头和刻度尺的相对移动的方向上,刻度尺 61 的参考标记图案的尺寸小于光检测器 60 的活动区域上的蒙片图案的相应尺寸,从而导致来自参考标记光发射二极管 50 和 55 的射线的分散。参考标记光检测器 60 上的蒙片图案的相应尺寸使得每个特征

是来自递增发光二极管 2 和 15、指针光栅 5 和刻度尺 12 的射线的相互作用形成的条纹图案的整数倍,从而使得参考标记光检测器 51 和 56 对于所述条纹图案不敏感。

[0113] 图 21 示出了刻度尺 62 上参考标记图案的进一步的有利实施例。对应于前面所述实施例的相应的元件用相同的标号表示,只是将图 20 改为图 21,省去对它们的描述。在这个实施例中,前面所述的非反射区域用包含连续的刻度图案 62a 的区域替代。当刻度尺为相栅形式时,其中的特征在高度上具有参考标记发光二极管 51 和 55 发射的光的波长的四分之一的奇数倍的差异,来自参考标记发光二极管的光线发生衍射,从而零阶反射中的能量被最小化,从而当读头位于刻度尺上的参考标记特征的附近时,参考标记图案的放大图像形成在参考标记光检测器的附近。通过这种方式,对于参考标记器区域中的递增的信号的中断得以减少。

[0114] 图 22 示出了根据本发明的光电子二极管布局的可用于每个上述实施例的进一步有利的实施例。对应于前面所述实施例中相应的元件用相同的标号表示,只是图 9、17 修改为图 22,略去对它们的描述。

[0115] 在这个实施例中,刻度尺上的参考标记特征形成波带片 (zone plate),所述波带片设计来形成平行于参考标记光检测器 63 的长轴的光斑纹,并形成基本上类似于所述参考标记光检测器 63 之间空隙的宽度。图 23 以示意性尺寸示出了参考标记光检测器 63 的优选实施例。图 24 以示意性尺寸示出了刻度尺 64 上的波带片的优选实施例。

[0116] 虽然从参考标记光检测器 63 输出的脉冲与前面所述的参考标记 51 和 56 的脉冲不同,但是它们可以基本上相同的方式进行电子处理来提供唯一的参考脉冲。

[0117] 应当理解,参考标记器和参考标记器检测器的使用并不限于所描述的实施例,其可用于本发明的所有实施例及其变异实施方式。还应当理解,根据本发明,所述参考标记器检测器的形状和尺寸可以很容易地修改以符合光电子芯片 1 和 14 的特定的布局设置。

[0118] 详细描述检测器布局的每个优选实施例都适用于图 1 到图 8 所描述的优选实施例中。在详细描述图 9 到图 14 描述的光电二极管布局设置的实施例中,发光元件的形状为圆形,其直径为 $300\ \mu\text{m}$,光电子二极管为 $100\ \mu\text{m}\times 100\ \mu\text{m}$ 的正方形,所述正方形被 $30\ \mu\text{m}$ 的空隙或 $100\ \mu\text{m}$ 和变化长度的对角条带隔开。然而,应当理解,本发明的布局设置不限于这些尺寸以及图 15、17 和 22 中所描述的 LED 几何形状。

[0119] 虽然前面所描述的实施例涉及线性刻度尺以及读头,但是应当理解,本发明也可以用于其它刻度尺和读头系统,例如,旋转的二维系统。

[0120] 另外,虽然已经描述了本发明的优选实施例,但是应当理解,可以对本发明进行各种修改,本发明意在使得所附权利要求书覆盖所有落入本发明范围中的修改方案。

[0121] 前面所述实施例提供了一种光学编码读头,所述读头包括单片集的微型集成光学、电学和光电子元件,提供了一种小尺寸的、轻便型的装置,不再需要复杂昂贵的对齐和放置过程,并且确保了对于性能的改进。

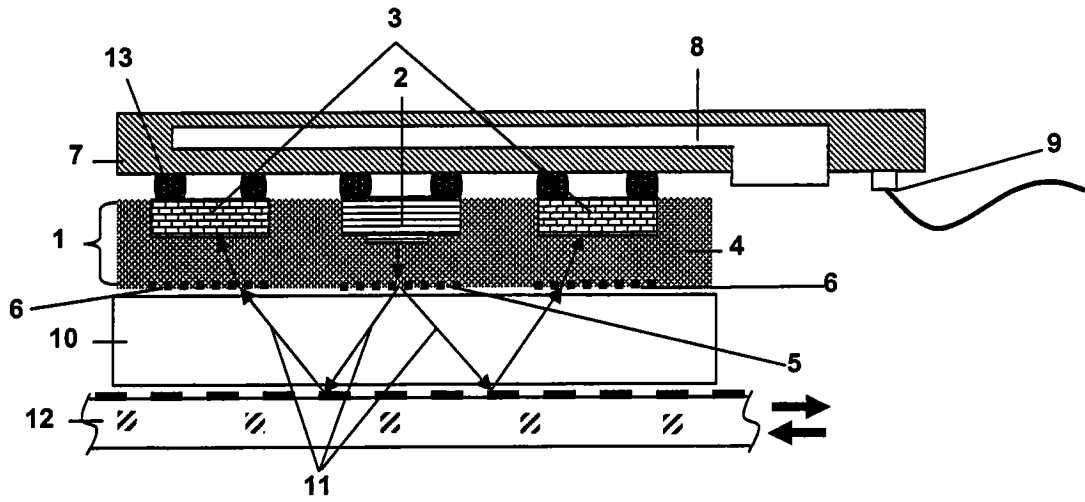


图 1

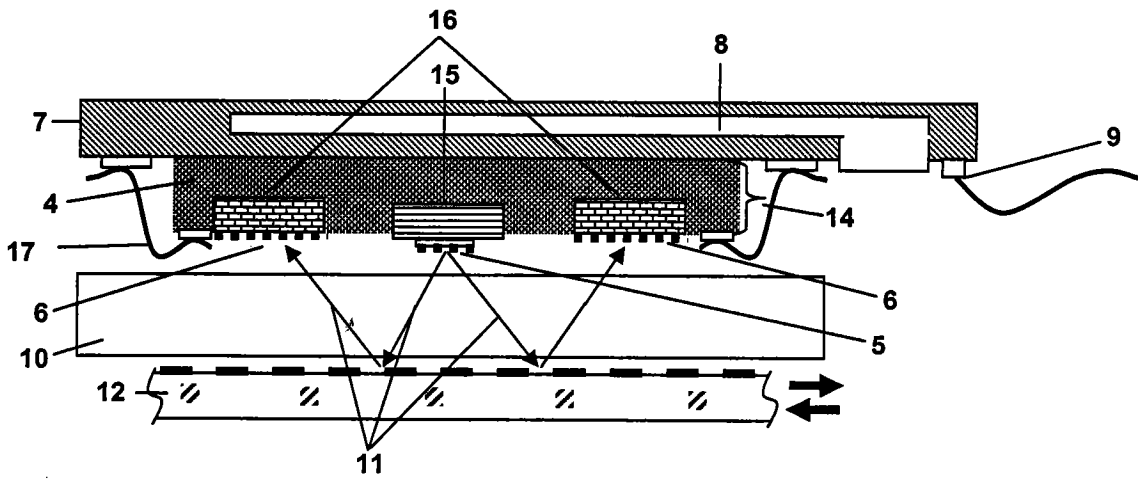


图 2

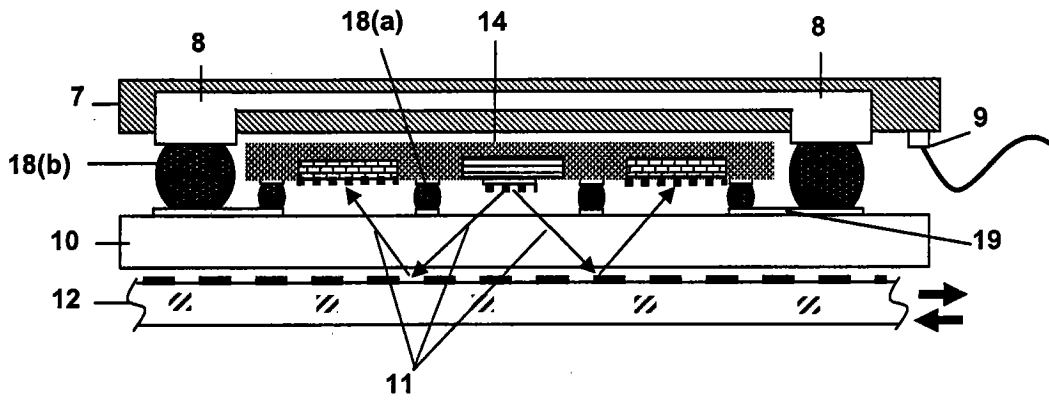


图 3

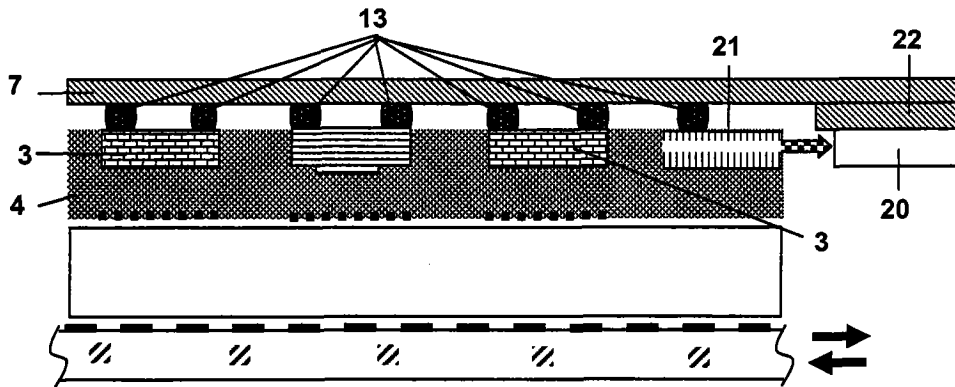


图 4

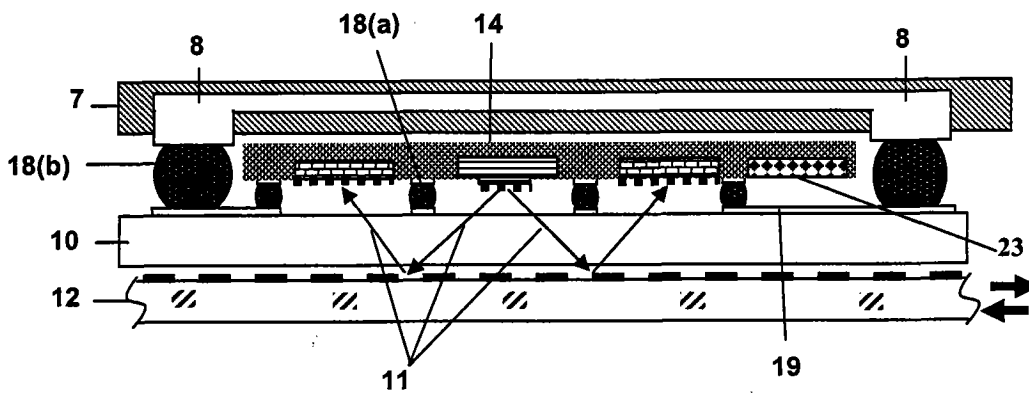


图 5

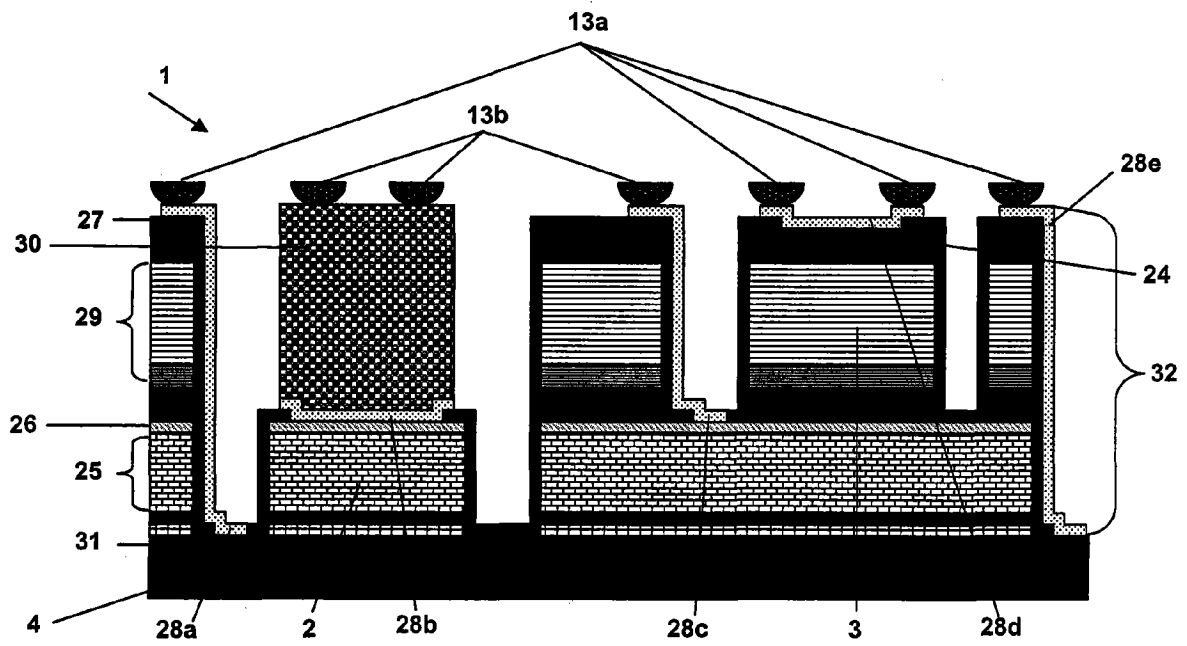


图 6a

层		
28	检测器N接触层	InP
27		InP
26	检测器吸收层	InGaAs
25		InGaAs
24		InP
23	LED/检测器P接触层	InGaAs
22		Q1.3
21	P覆层上部	InP
20	P覆层下部	InP
19	ES	Q1.2
18	InP隔离层	InP
17	LED p-SCH	Q1.08
16	LED p-SCH	Q1.08
15	隔离层	InGaAsP
14	QW6	InGaAsP
13	隔离层	InGaAsP
12	QW5	InGaAsP
11	隔离层	InGaAsP
10	QW4	InGaAsP
9	隔离层	InGaAsP
8	QW3	InGaAsP
7	隔离层	InGaAsP
6	QW2	InGaAsP
5	隔离层	InGaAsP
4	QW1	InGaAsP
3	隔离层	InGaAsP
2	LED n-SCH	InGaAsP
1	LED N接触层	InP
0	基板	InP

图 6b

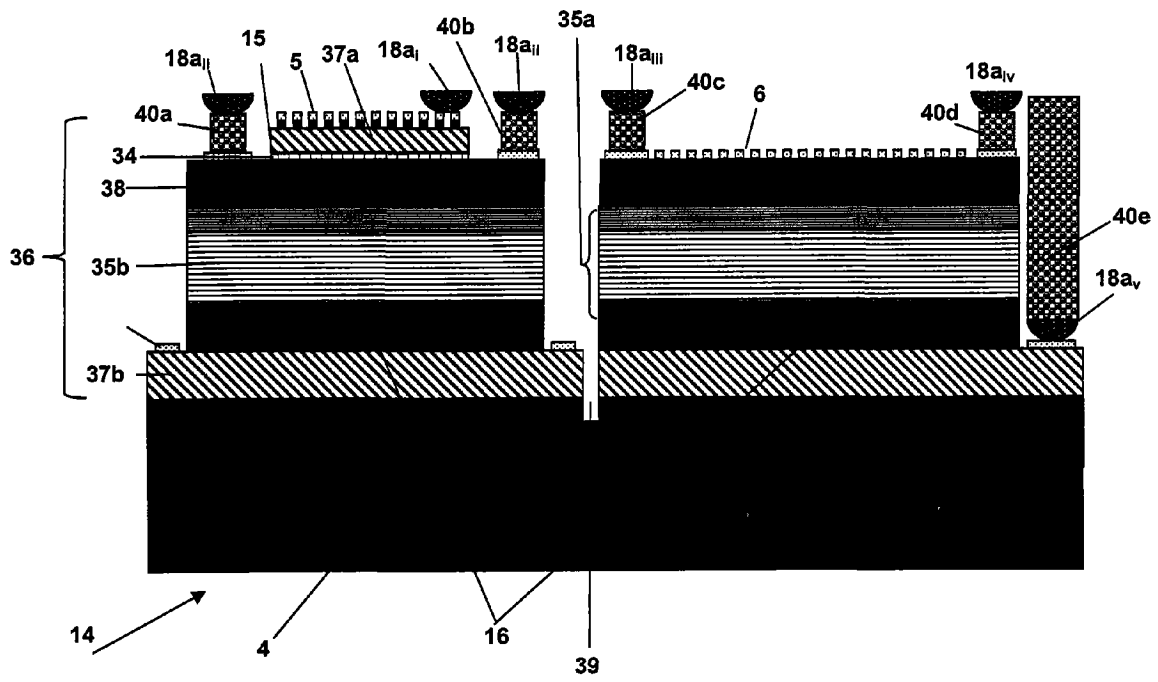


图 7a

层		
26	LED P接触层	InGaAs
25		Q1.3
24	P覆层上部	InP
23	P覆层下部	InP
22	LED p-SCH	Q1.06
21	隔离层	InGaAsP
20	QW6	InGaAsP
19	隔离层	InGaAsP
18	QW5	InGaAsP
17	隔离层	InGaAsP
16	QW4	InGaAsP
15	隔离层	InGaAsP
14	QW3	InGaAsP
13	隔离层	InGaAsP
12	QW2	InGaAsP
11	隔离层	InGaAsP
10	QW1	InGaAsP
9	隔离层	InGaAsP
8	LED n-SCH	InGaAsP
7	LED/检测器N接触层	InP
6		InP
5	检测器吸收层	InGaAs
4		InGaAs
3		InP
2	检测器P接触层	InGaAs
1	缓冲层	InP
	基板	InP

图 7b

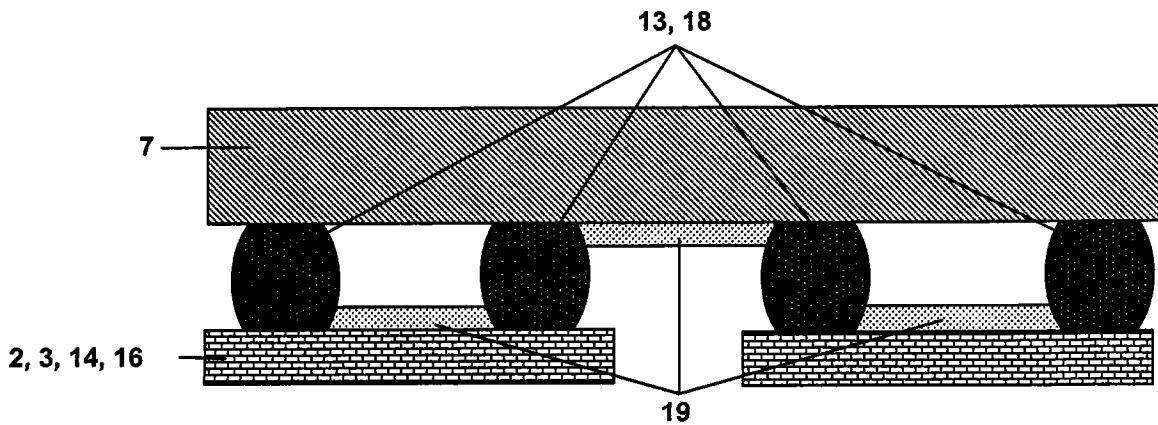


图 8

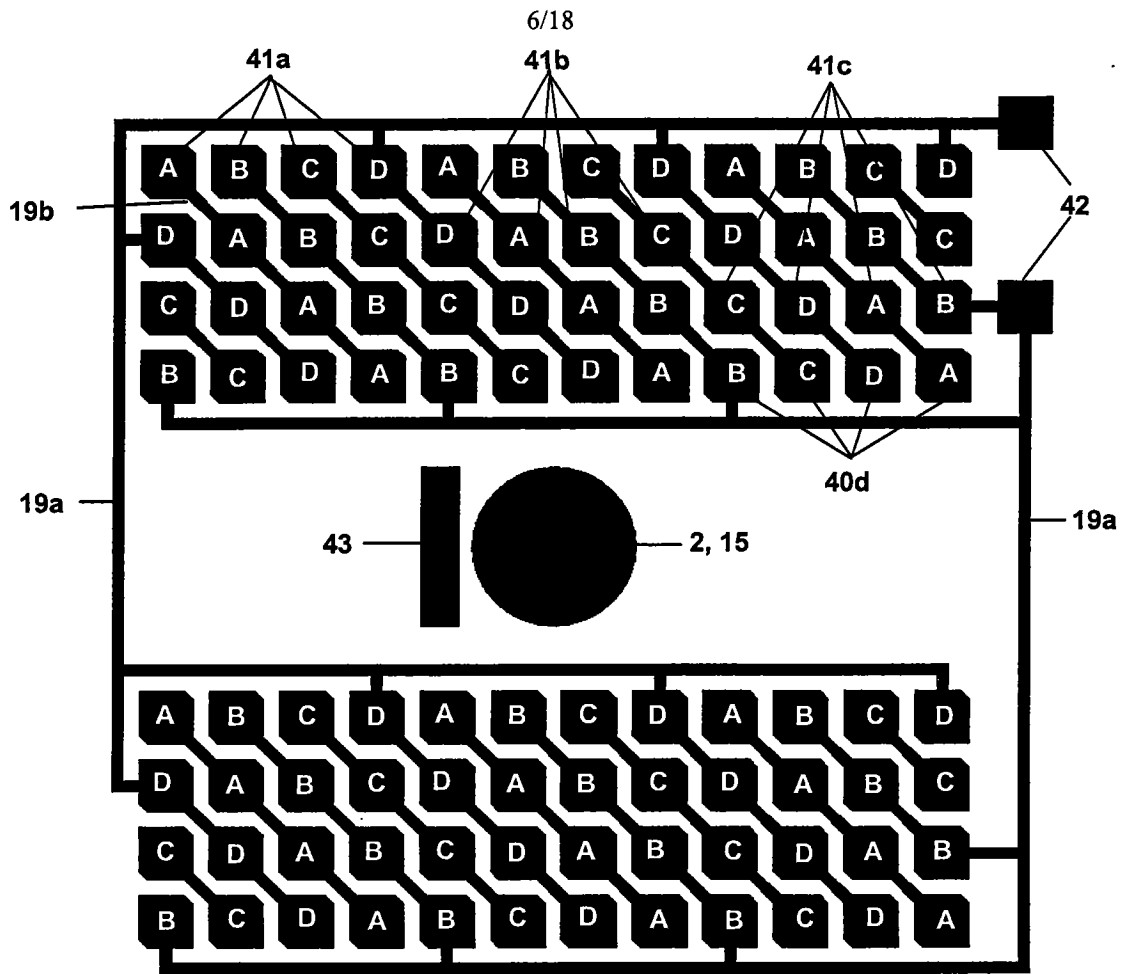


图 9a

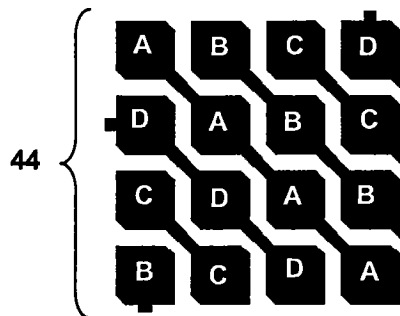


图 9b

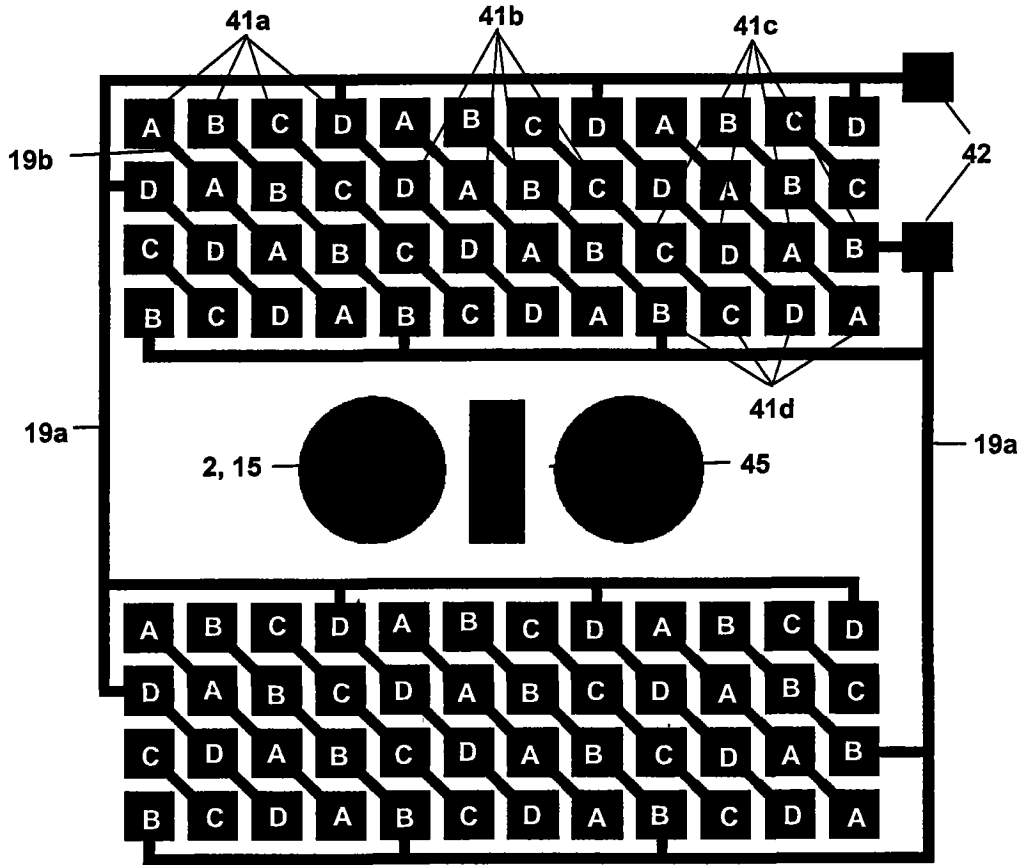


图 10

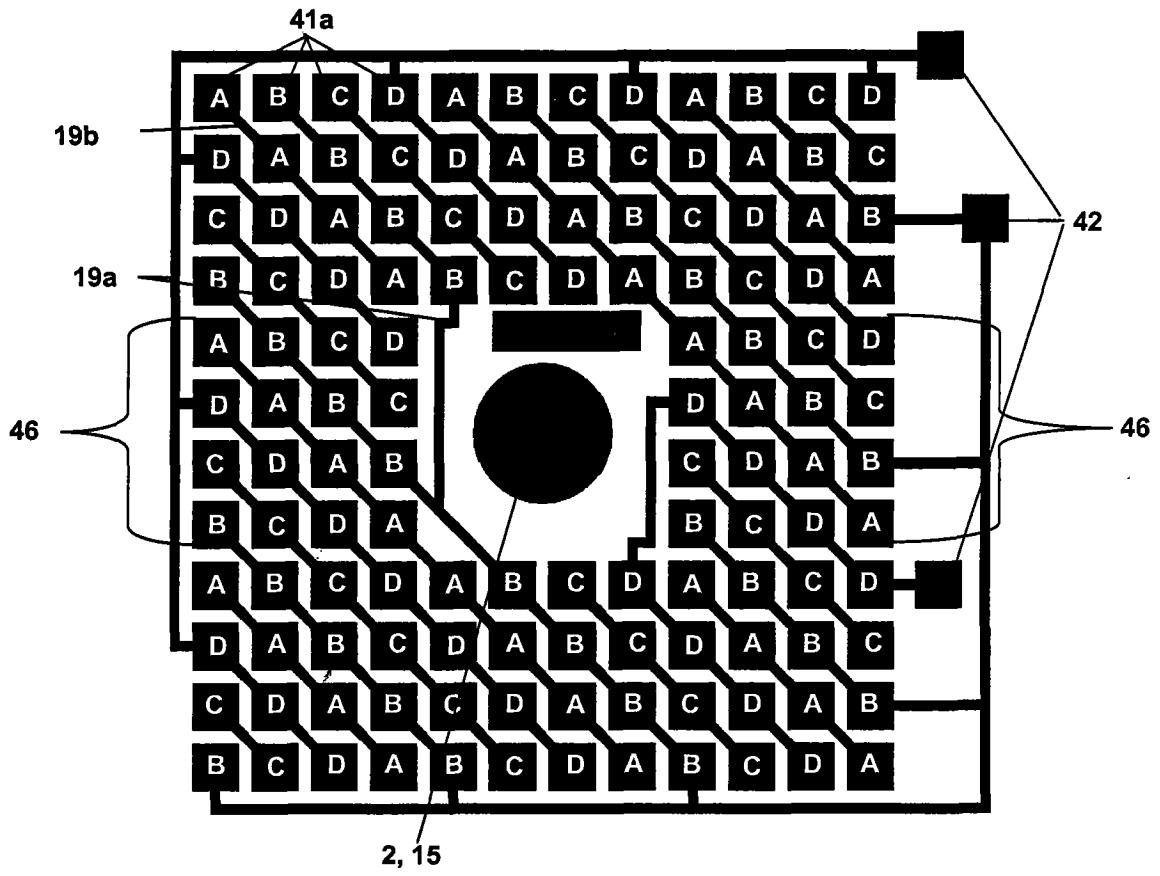


图 11

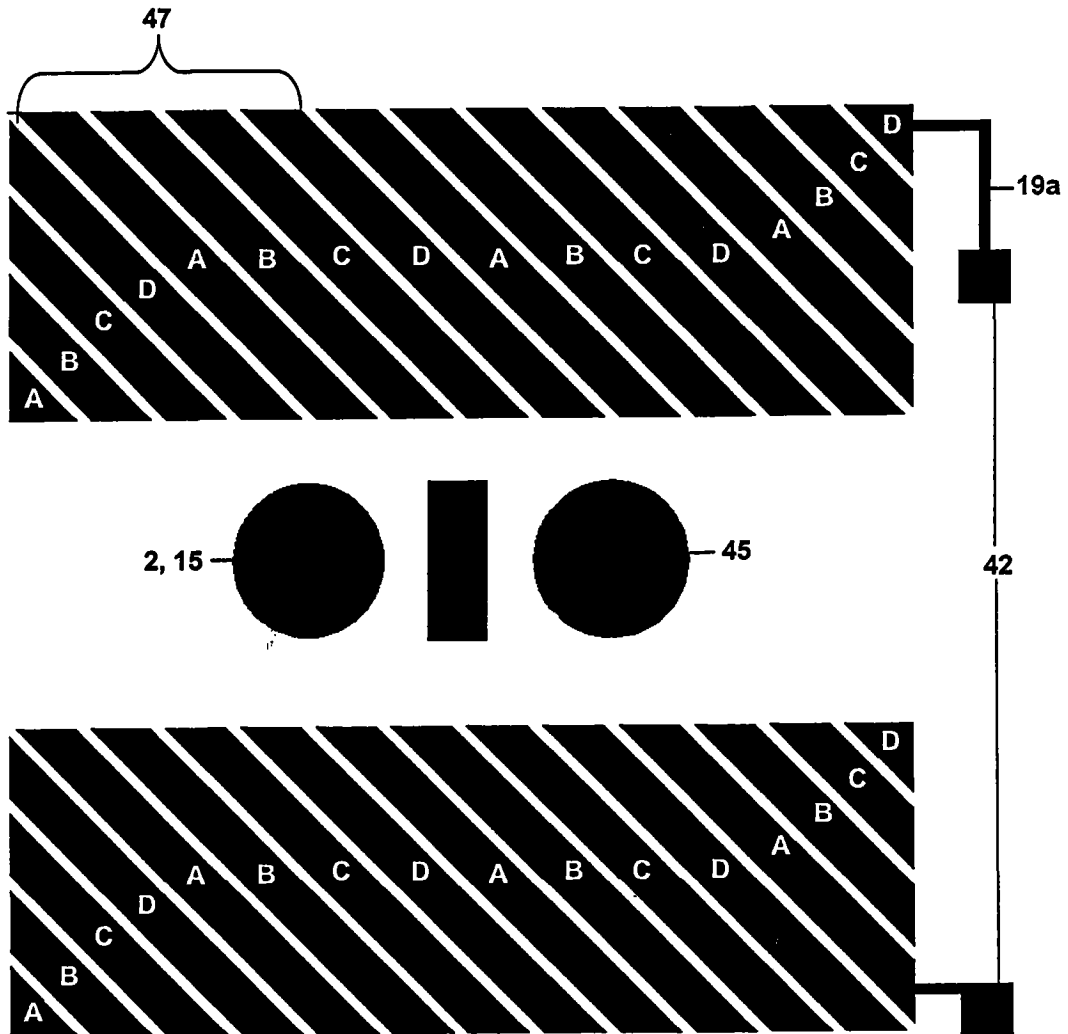


图 12

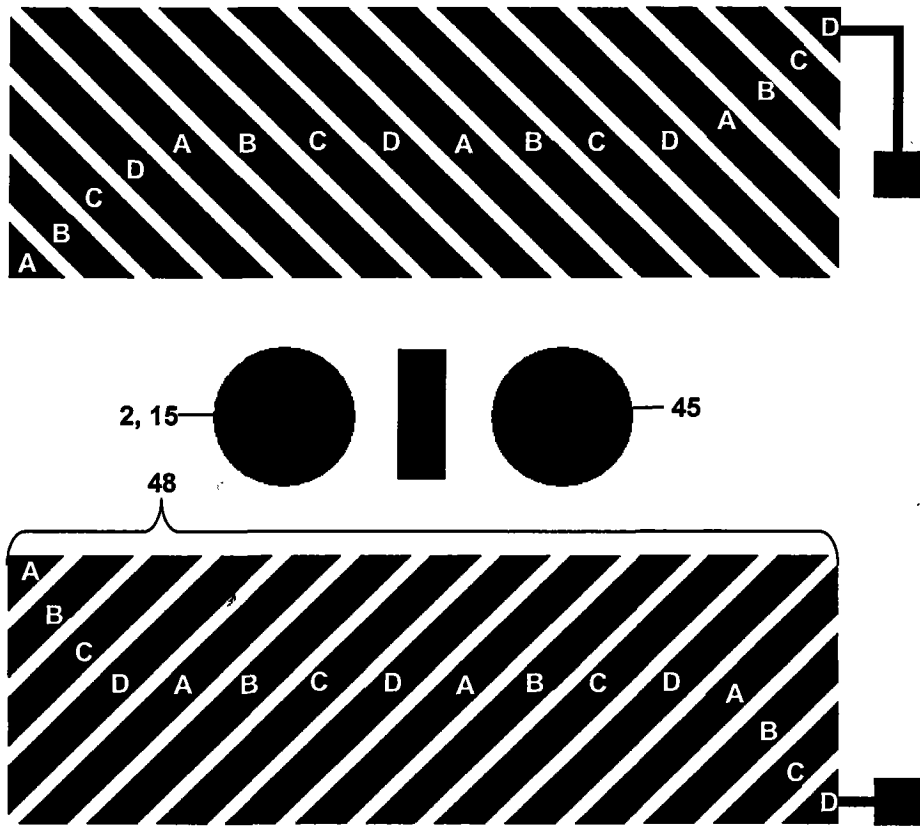


图 13

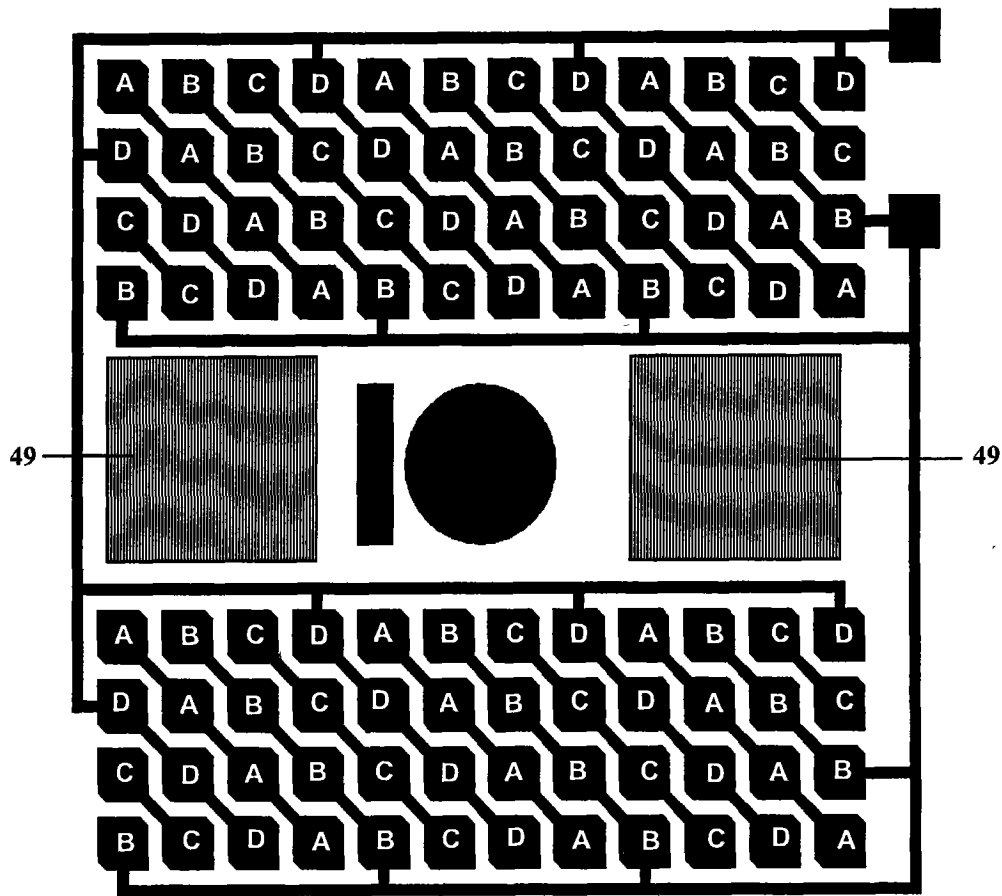


图 14

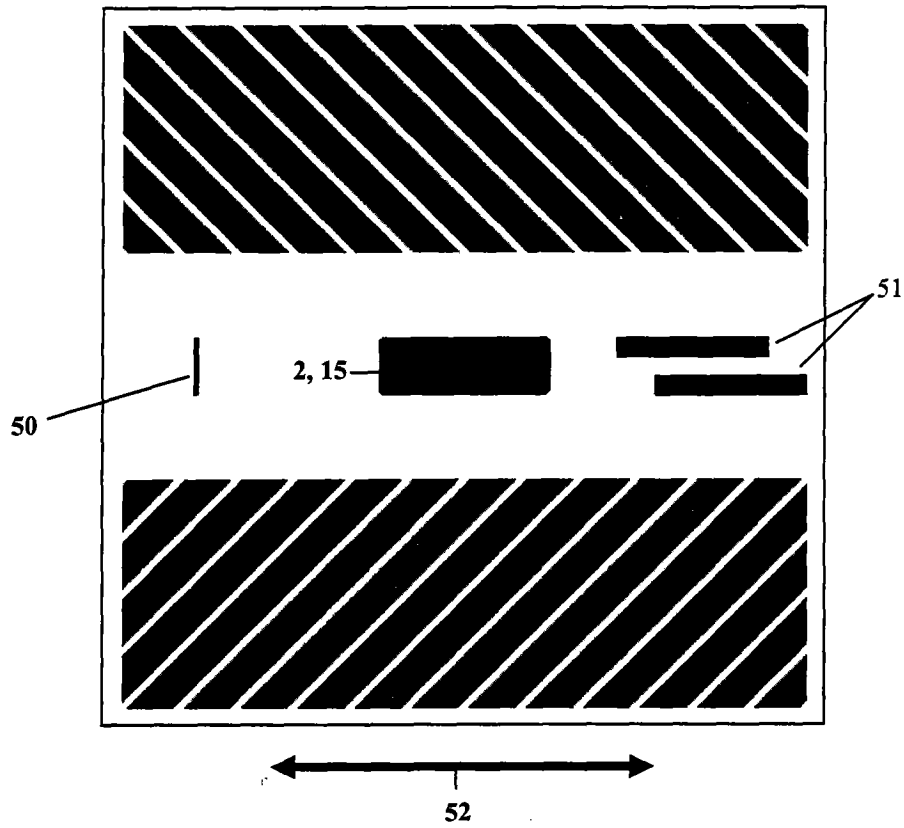


图 15

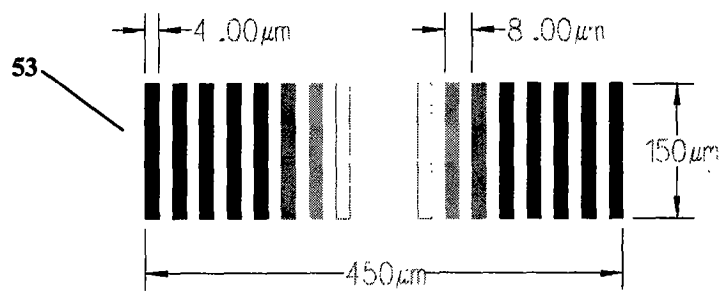


图 16a

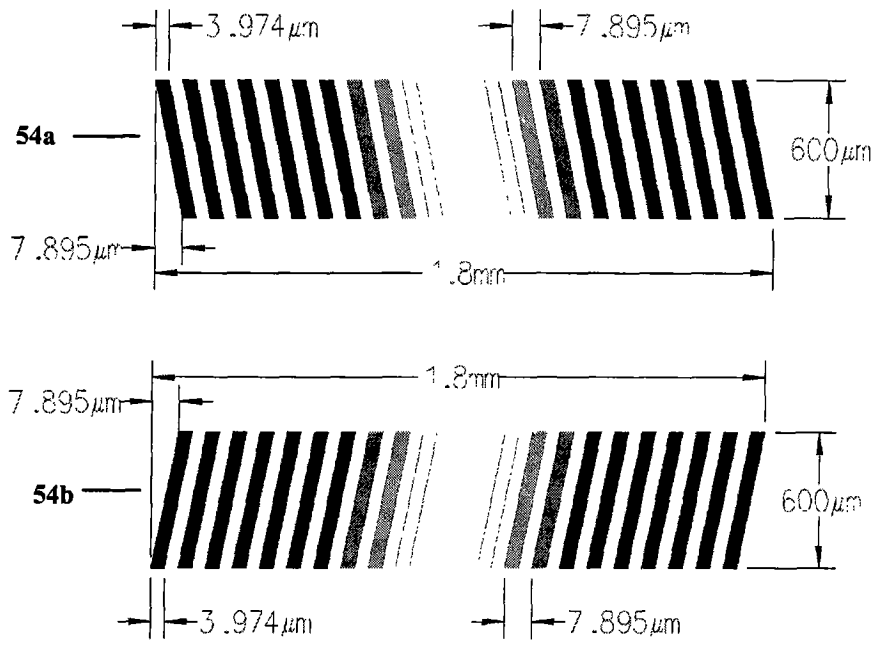


图 16b

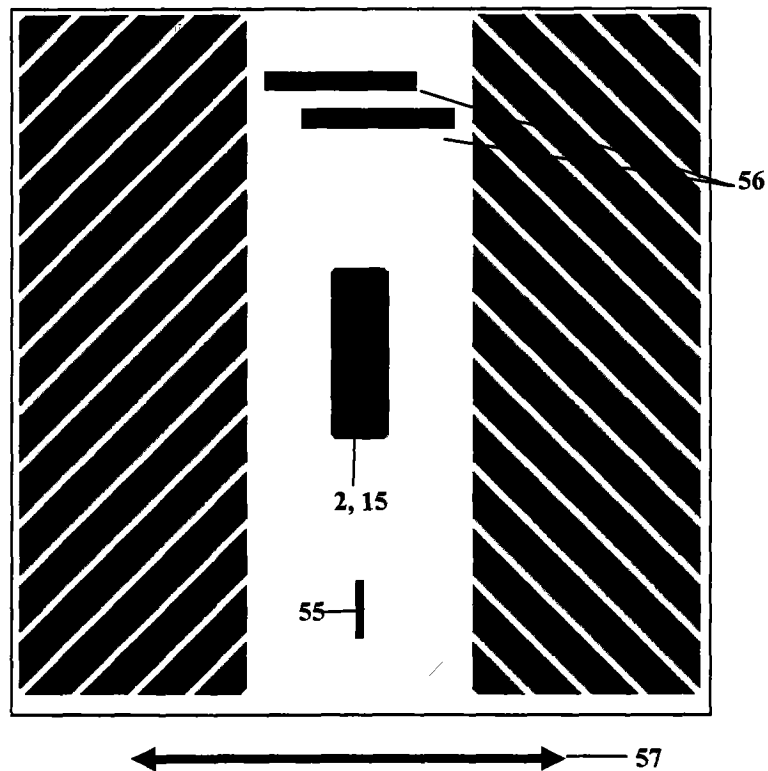


图 17

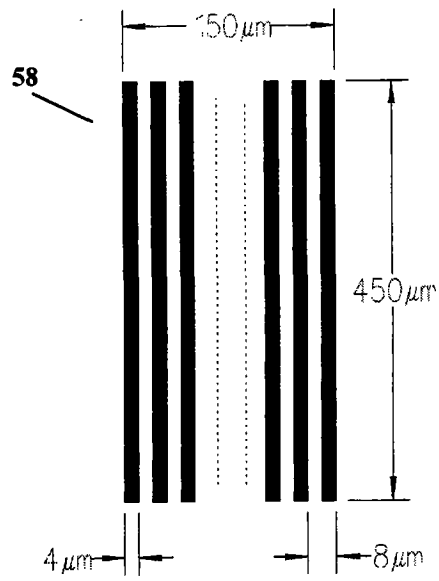


图 18a

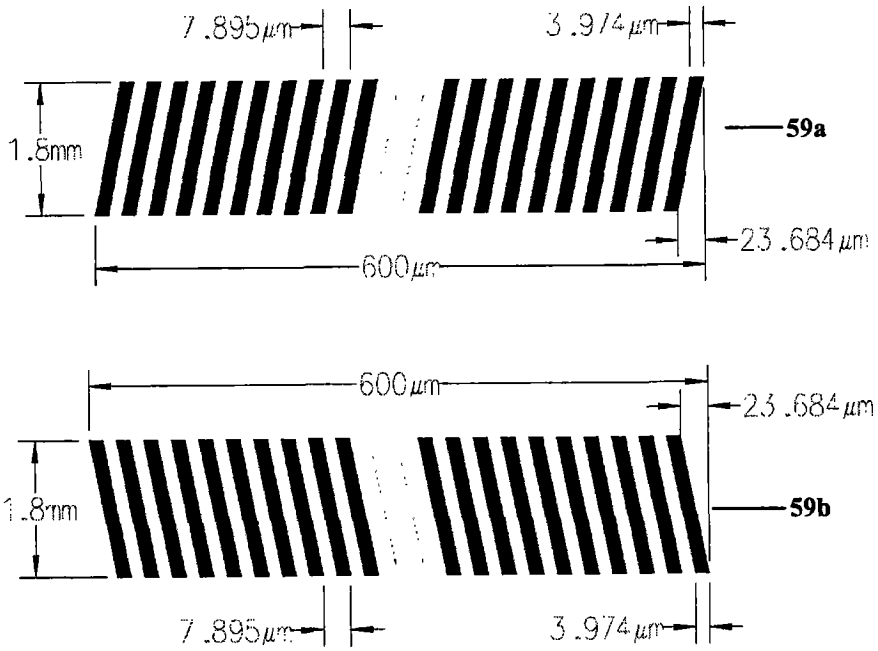


图 18b

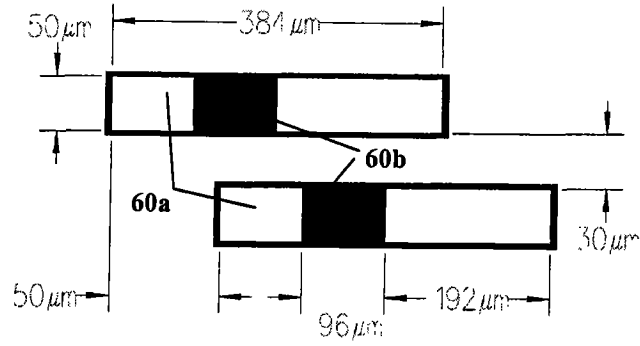


图19a

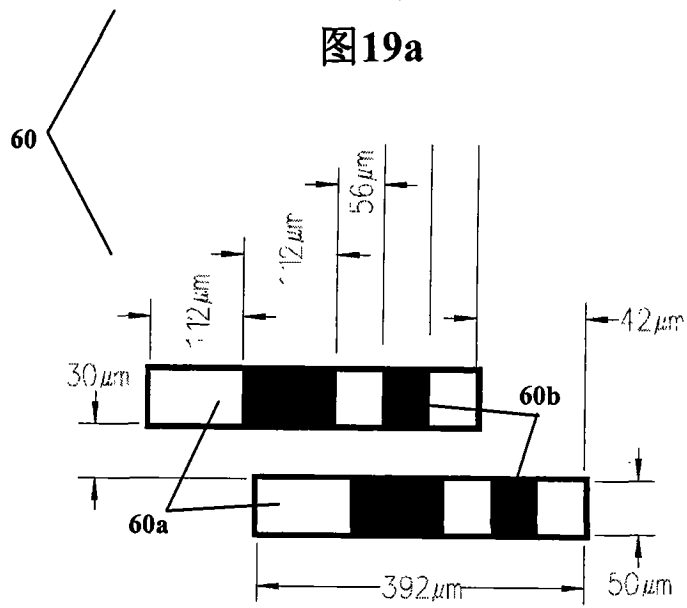


图19b

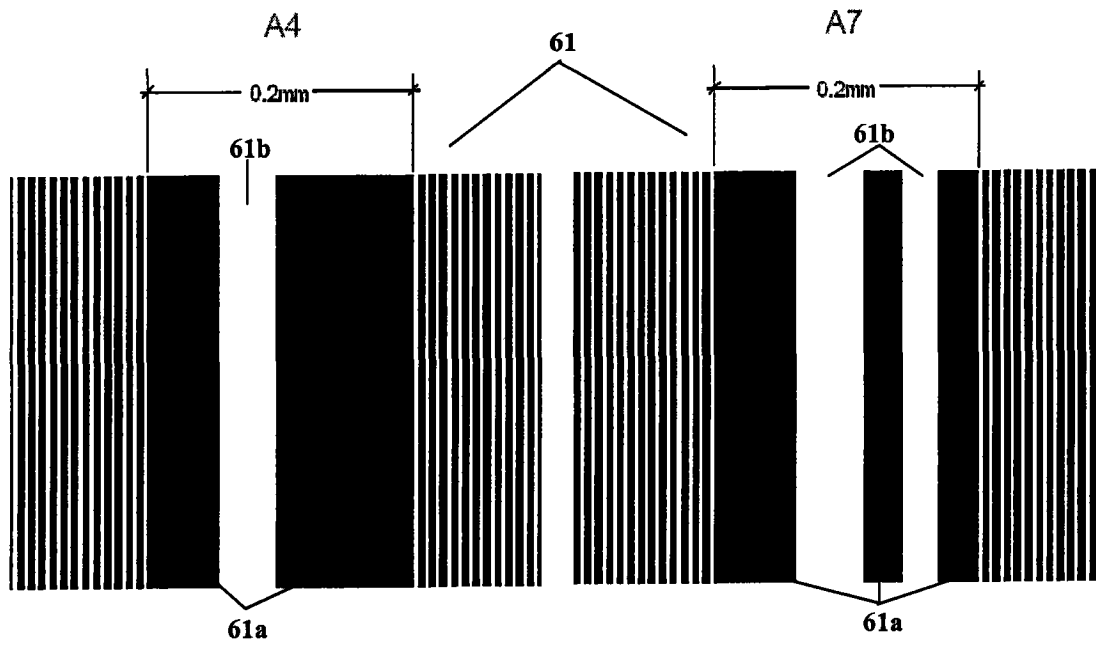


图 20

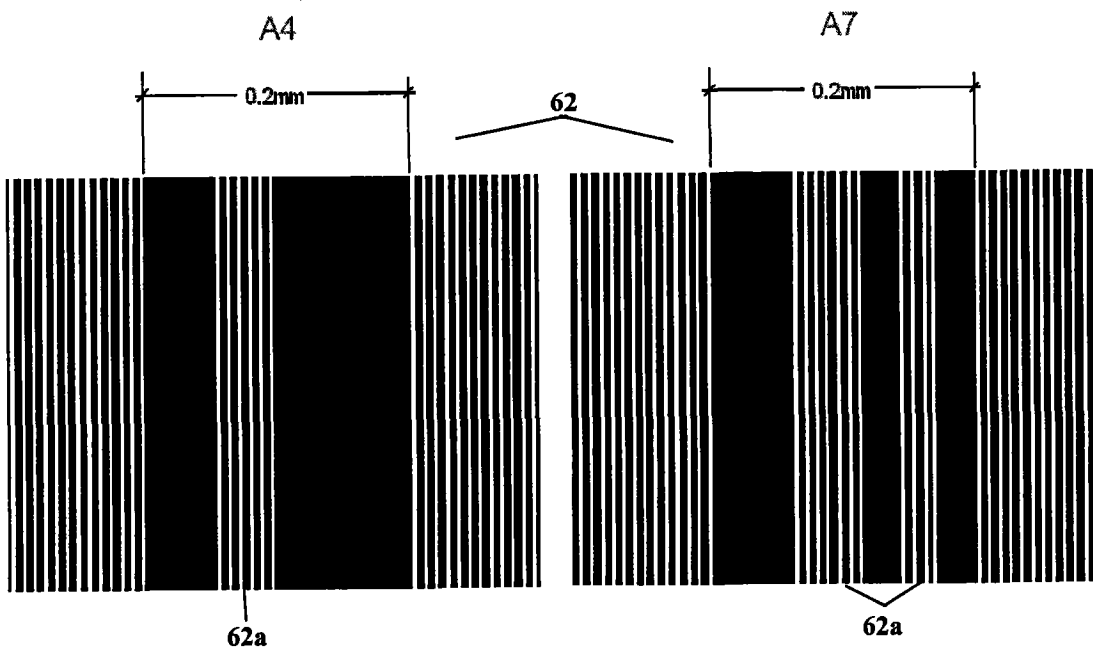


图 21

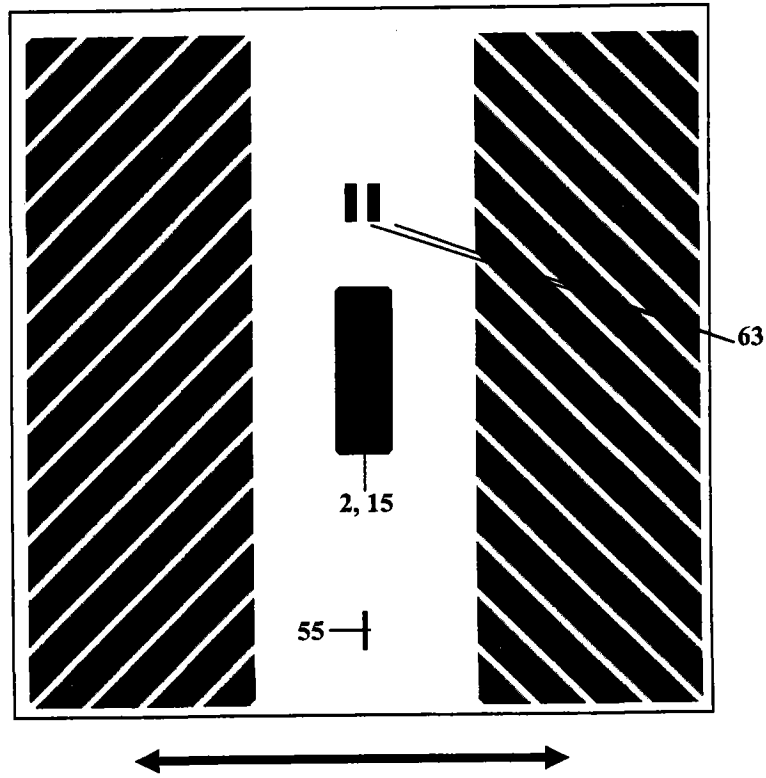


图 22

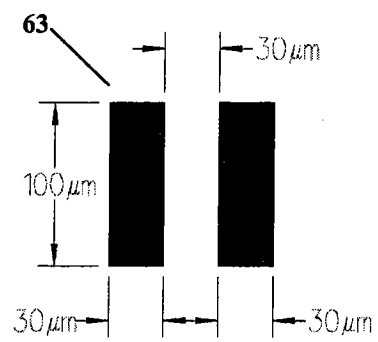


图 23

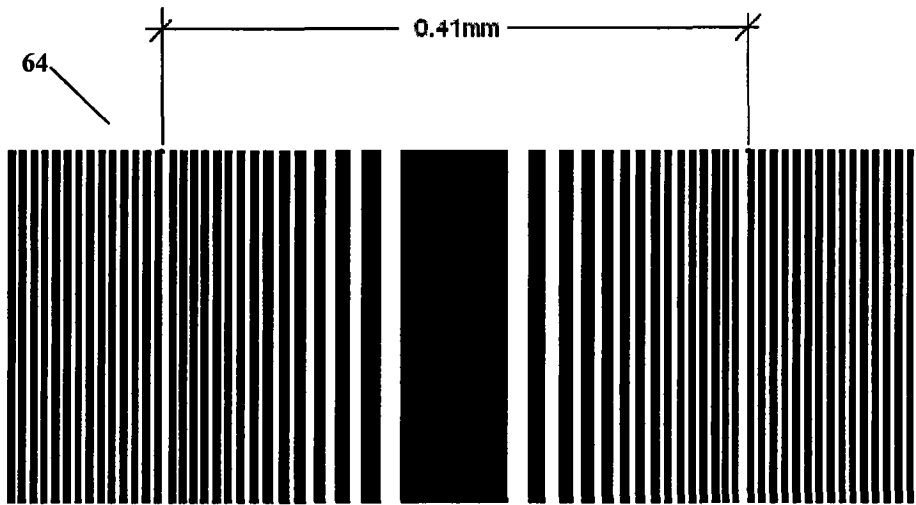


图 24