

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 4 区分  
 【発行日】平成 18 年 9 月 28 日 (2006.9.28)

【公開番号】特開 2001-283595 (P2001-283595A)  
 【公開日】平成 13 年 10 月 12 日 (2001.10.12)  
 【出願番号】特願 2000-97705 (P2000-97705)  
 【国際特許分類】

**G 1 1 C 16/02 (2006.01)**

【F I】

G 1 1 C 17/00 6 1 2 D

G 1 1 C 17/00 6 1 2 E

【手続補正書】  
 【提出日】平成 18 年 8 月 9 日 (2006.8.9)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】0 2 1 6  
 【補正方法】変更  
 【補正の内容】  
 【0 2 1 6】

そして、時刻  $t_{13}$  の消去ベリファイ (ステップ S 4 2) においてメモリブロックの消去が完了したと判定されると、時刻  $t_{14}$  においてステップ S 4 3 の一括書込パルスが印加される。この書込パルスはステップ S 4 0 において印加された書込パルスよりも強度が弱い。ステップ S 4 3 の一括書込パルスの印加によってしきい値電圧の分布がかなり狭帯域化されることがわかっている。たとえば、しきい値電圧が 1.5 V 以下のメモリトランジスタの数も従来と比べてかなり減っている。

【手続補正 2】  
 【補正対象書類名】明細書  
 【補正対象項目名】0 2 2 9  
 【補正方法】変更  
 【補正の内容】  
 【0 2 2 9】

このようにすることにより、過消去になるメモリセルを最小限に抑えつつもステップ S 4 2 の消去ベリファイが完了するまでの時間を短縮することができる。そして、この波形例においては、時刻  $t_{15}$  において印加されるステップ S 4 4 の消去パルスは、時刻  $t_{12}$  において印加された消去パルスよりもやや強い強度に設定され、時刻  $t_{15} \sim t_{20}$  では、ステップ S 4 6 の消去ベリファイにおいて消去未完了と判定されるたびごとにステップ S 4 8 においてパルス強度が強くなるように変更されている。このようにすることにより、ステップ S 4 6 の消去ベリファイが完了する時間も短縮することができ、かつ、ステップ S 6 において過消去と判定されるメモリセルの数も減らすことができる。

【手続補正 3】  
 【補正対象書類名】明細書  
 【補正対象項目名】0 2 5 4  
 【補正方法】変更  
 【補正の内容】  
 【0 2 5 4】

図 4 5 に示したフローチャートは、図 6 に示したフローチャートの構成においてステップ S 3, S 4, S 20, S 5 に代えて、ステップ S 60 ~ S 65 を備える点が図 6 に示したフローチャートと異なる。ステップ S 6 ~ S 10 については図 6 に示したフローチャー

トと同様であり説明は繰返さない。