

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 11 月 22 日(22.11.2012)



(10) 国際公開番号
WO 2012/157536 A1

- (51) 国際特許分類:
G09F 9/30 (2006.01) H01L 51/50 (2006.01)
G02F 1/1335 (2006.01) H05B 33/02 (2006.01)
G02F 1/1345 (2006.01) H05B 33/12 (2006.01)
- (21) 国際出願番号: PCT/JP2012/062082
- (22) 国際出願日: 2012 年 5 月 11 日(11.05.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-111600 2011 年 5 月 18 日(18.05.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(Sharp Kabushiki Kaisha) [JP/JP];
〒5458522 大阪府大阪市阿倍野区長池町 2 2 番
2 2 号 Osaka (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 梶川 洋介
(KAJIKAWA Yosuke) [JP/—].
- (74) 代理人: 特許業務法人 安富国際特許事務所
(YASUTOMI & Associates); 〒5320003 大阪府大阪
市淀川区宮原 3 丁目 5 番 3 6 号 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

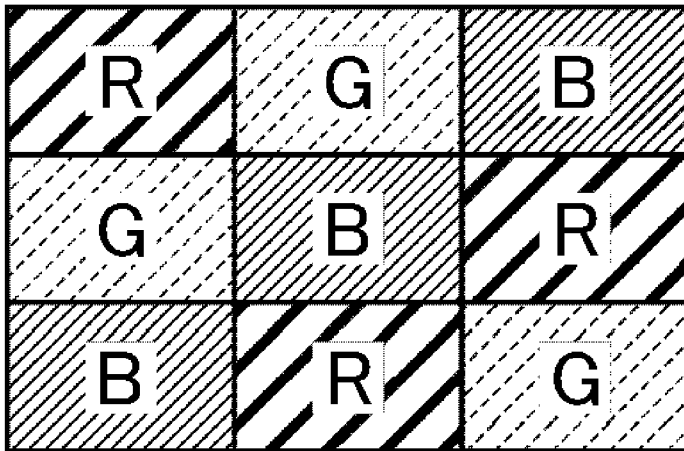
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置

[図1]



(57) Abstract: The present invention provides a display device having a multilayer wiring structure where routing wires are independently formed on respective layers, such that irregularities of the luminance are reduced and excellent display quality is attained. This display device is a display device having display elements that are arranged in repeating units of n primary colors (where n is an integer of not less than 3), wherein some of the wires of at least one of a plurality of gate wires or a plurality of source wires are connected to a driver through first wires and the remainder are connected to the driver through second wires which are provided on a different layer than the first wires, and each row and column of display elements are configured from at least two colors among n colors.

(57) 要約: 本発明は、引き回し配線が各層でそれぞれ独立に形成される複数層配線構造である表示装置において、輝度ムラが低減されて表示品位に優れる表示装置を提供する。本発明の表示装置は、 n 色 (n は、3以上

上の整数を表す。)の原色を用いた繰り返し単位で配列される表示素子を有し、複数本のゲート配線及び複数本のソース配線の少なくとも一方は、複数本のうちの一部が第1配線を介してドライバと接続されるとともに、その他の一部が上記第1配線とは異なる層に設けられる第2配線を介してドライバと接続され、上記表示素子の各行及び各列は、それぞれ n 色のうち2色以上で構成される表示装置である。

WO 2012/157536 A1

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は、表示装置に関する。より詳しくは、引き回し配線が各層でそれぞれ独立に形成される複数層配線構造である表示装置に関するものである。

背景技術

[0002] 表示装置としては、画素により画像を形成する各種のディスプレイが情報や映像の表示手段として広く普及しているが、1つの画素が複数原色のサブピクセルによって構成され、これによりカラー表示する液晶表示パネル、有機EL (Electroluminescence) 表示パネル等の表示パネルが一般的である。近年、液晶表示パネル、有機EL表示パネル等の表示パネルが実装される携帯電話、タブレットPC等の携帯型の電子機器において、より一層の小型化及び軽量化が要求されている。それに伴い、表示領域周辺部の小型化、すなわち、狭額縁化のための技術に関し、盛んに研究開発が行われている。

[0003] これらの電子機器では、高精細な表示を行うための一般的な構成として、表示領域に複数本のゲート配線（走査信号線）及び複数のソース配線（画像信号線）が設けられる。複数本のゲート配線は、ゲートドライバによって駆動され、複数本のソース配線は、ソースドライバによって駆動される。これら各配線は、表示領域の外側に設けられた引き回し配線を介して各ドライバと接続される。

[0004] 引き回し配線が設けられる領域（額縁領域）は、狭額縁化に伴い、隣接する引き回し配線同士の間隔がより狭くなる傾向にあり、引き回し配線間の電気的な短絡が発生しやすくなっている。そこで、複数本の引き回し配線のそれぞれを、絶縁膜を介して互いに異なる層に形成し、1本分のスペースに2本の引き回し配線を配置する等の工夫が行われている（例えば、特許文献1～3参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開 2 0 0 5 － 9 1 9 6 2 号公報

特許文献2：特開 2 0 0 8 － 6 4 9 6 1 号公報

特許文献3：特開 2 0 0 9 － 1 1 5 9 4 0 号公報

発明の概要

発明が解決しようとする課題

[0006] 本発明者は、複数本の引き回し配線を、それぞれ絶縁膜を介して互いに異なる層に形成して狭額縁化を行うという方法について種々検討を行っていたところ、それぞれ独立に形成される各引き回し配線のプロセスばらつきにより、各引き回し配線間で抵抗差が生じうることを見いだした。なお、このような狭額縁化の方法は、近年新たに見いだされたものであり、この方法が適用された表示装置における好適な構成については、未だ十分な検討がなされていない。

[0007] 図 6 8 は、狭額縁化のための引き回し配線の構成の一例を示す平面模式図である。図 6 8 に示すように、表示領域 P においては、複数本のゲート配線 1 1 が行方向に延伸して配置され、かつ複数本のソース配線 1 2 が列方向に延伸して配置されている。また、周辺領域においては、ゲートドライバ 2 1 が設けられている。そして、ゲートドライバ 2 1 から引き出される複数本の引き回し配線 2 2 が、ゲートドライバ 2 1 の両末端側から交互に、1 行目のゲート配線につながる引き回し配線、2 行目のゲート配線につながる引き回し配線、3 行目のゲート配線につながる引き回し配線と、順番に引き回し配線が引き出され、周辺領域を通ったそれぞれの引き回し配線 2 2 が表示領域 P の各ゲート配線 1 1 と接続されている。

[0008] すなわち、ゲートドライバ 2 1 の一方の末端から、第 1 番目のゲート配線と接続される引き回し配線、第 3 番目のゲート配線と接続される引き回し配線、第 5 番目のゲート配線と接続される引き回し配線といった奇数番目のゲート配線 1 1 と接続される引き回し配線 2 2 が外側から順に引き出され、ゲートドライバ 2 1 の他方の末端から、第 2 番目のゲート配線と接続される引き

回し配線、第４番目のゲート配線と接続される引き回し配線、第６番目のゲート配線といった偶数番目のゲート配線１１と接続される引き回し配線２２が外側から順に引き出されている。このように、ゲートドライバ２１の両末端側から左右交互に引き回し配線２２を引き出すことで、表示領域Ｐを中央に配置するとともに狭額縁化を行うことができる。

[0009] また、ゲートドライバ２１のそれぞれの末端からは、ゲート配線１１に用いられる材料（以下、ゲートメタルともいう。）で形成されている引き回し配線２２ａ（実線）、及び、ソース配線１２に用いられる材料（以下、ソースメタルともいう。）で形成されている引き回し配線２２ｂ（破線）といった異なる材料で形成された引き回し配線が、それぞれ交互に引き出されている。このような配線構造は、以下のように狭額縁化に効果を発揮する。

[0010] 図６９は、図６８のＡ－Ｂ線に沿った断面模式図である。図６９に示すように、各種配線はガラス等の絶縁基板２３上に形成されており、周辺領域において引き回し配線２２は、２層に分かれて延伸されている。このうち、下層に配置された引き回し配線２２ａが、ゲートメタルの引き回し配線であり、上層に配置された引き回し配線２２ｂが、ソースメタルの引き回し配線である。ゲートメタルの引き回し配線２２ａとソースメタルの引き回し配線２２ｂとの間には第一絶縁層２４が形成されており、上層に配置されたソースメタルの引き回し配線２２ｂ上には、第二絶縁層２５が形成されている。このように、引き回し配線を２層に分けて設けることで、狭額縁化のために隣接する引き回し配線同士の間隔を縮めたとしても短絡が生じることを防止することができる。

[0011] しかしながら、本発明者がこのような構成を有する配線基板を実際に作製し、検討を行ったところ、図６９に示すように、下層の引き回し配線２２ａと上層の引き回し配線２２ｂとの間で幅が異なる、又は、厚みが異なる等のプロセスばらつきが生じることがあり、その結果、各層の引き回し配線２２ａ、２２ｂ間で抵抗差が生じ、それぞれの引き回し配線２２ａ、２２ｂと接続されたゲート配線間で、信号遅延による信号伝達のバラつきが生じてしまう

ことを見いだした。

[0012] このような配線基板を用いた狭額縁モデルの表示装置において、同一色の横ストライプを形成するようにR（赤）、G（緑）、B（青）等の画素が配列された横ストライプ構造（以下、横ストライプ構造ともいう。）が適用されている場合がある。このような配線基板を液晶表示装置に適用したところ、信号伝達のバラつきが原因となって表示領域Pにおける各画素の液晶間実効電圧に影響を与え、図75に示すような、ゲート配線パターンに沿ったモアレ（縞）状の周期的な横スジの輝度ムラが生じて表示品位の低下を引き起こすことを見いだした。なお、図75は、図68に示した引き回し配線の構成、及び、図72に示した画素配列を用いたときの表示領域における輝度ムラ（モアレ）を示す平面図である。具体的には、この横ストライプ構造で全画面を仮に緑の表示とした場合、横1ライン上の画素全てが緑となり、明るい緑ラインと暗い緑ラインとが分かれ、明暗が強調される形になり、結果モアレ上の横筋のような輝度ムラとして表示品位を低下させてしまう。

[0013] このような横スジの輝度ムラは、引き回し配線が各層でそれぞれ独立に形成される複数層配線構造（例えば、2層配線構造）であるときに特に顕著に現れる。引き回し配線が単層配線で構成される場合、プロセスバラつきにより各線幅及び厚みに違いが生じて、隣接するゲート配線間に大きな抵抗差は発生しないため、輝度ムラは徐々（G r a d u a l）に変化するものとなり、表示品位にほとんど影響を与えない。

[0014] また、上述のようにゲートドライバの両側から交互に引き回し配線を引き出し、かつ一方の末端からゲート金属の引き回し配線とソース金属の引き回し配線とを交互に引き出す場合には、輝度ムラの明暗のピッチが広がることになるため、特にモアレの横スジがくっきりと現れやすくなる。

[0015] 本発明は、上記現状に鑑みてなされたものであり、引き回し配線が各層でそれぞれ独立に形成される複数層配線構造（例えば、2層配線構造）である表示装置において、輝度ムラが低減されて表示品位に優れる表示装置を提供することを目的とするものである。

課題を解決するための手段

- [0016] 本発明者は、上記課題について種々検討を行った結果、ゲート配線パターンに沿ったモアレ（縞）状の周期的な横スジの輝度ムラが生じることによって表示品位が低下することに着目し、このような周期的な横スジを視認しにくくする手法について種々検討した結果、配線基板の作製自体を複雑化することなくパネルの歩留まりも従来と同等の品質を維持できる手法として、画素の配列方法（具体的には、画素が表示する色を決める表示素子の配列方法）に着目した。そして、表示素子の各行及び各列が、それぞれ n 色のうち 2 色以上で構成されるものとする、特に、表示素子の配列をモザイク配列にすることで、明るい画素と暗い画素とが横ストライプ構造に比べて分散されるかたちとなり、その結果、輝度ムラの低減に繋がること、これにより、狭額縁化するとともに、プロセスばらつきが生じたとしても、周期的な横スジを視認しにくくし、表示品位を向上させることができることを見いだした。
- [0017] すなわち、本発明は、 n 色（ n は、3 以上の整数を表す。）の原色を用いた繰り返し単位で配列される表示素子を有し、一对の基板によって構成される表示装置であって、上記一对の基板の少なくとも一方は、制御領域及び周辺領域を有し、上記制御領域は、行方向に延びる複数本のゲート配線と、列方向に延びる複数本のソース配線とを含み、上記周辺領域は、該複数本のゲート配線と接続されるドライバと、該複数本のソース配線と接続されるドライバとを含み、上記複数本のゲート配線及び該複数本のソース配線の少なくとも一方は、複数本のうちの一部が第 1 配線を介してドライバと接続されるとき、その他の一部が第 2 配線を介してドライバと接続され、上記第 1 配線と上記第 2 配線とは、異なる層に設けられ、上記表示素子の各行及び各列は、それぞれ n 色のうち 2 色以上で構成される表示装置である。
- [0018] 上記表示素子の各行及び各列は、それぞれ n 色で構成されることが好ましい。また、上記表示素子は、モザイク状に配列されていることが本発明の好ましい形態の一つである。これにより、画素の偏りを低減して表示品位をより向上することができる。また、上記表示素子は、モザイク状に配列されてい

ないこともまた本発明の好ましい形態の一つである。

[0019] 本発明の表示装置において、上記表示素子は、 x 行 y 列の繰り返し単位で配列されていることが好ましい。 x 及び y は、同一又は異なって、 $2n$ 以下の整数であることが好ましい。より好ましくは、 n 及び／又は $2n$ である形態である。このような配列により、画素の偏りにもとづく表示品位の低下を抑制する等して、表示品位をすぐれたものとすることができる。例えば、以下の(1)～(4)の形態が好ましい。(1)表示素子は、 n 行 n 列の繰り返し単位で配列されている形態。(2)表示素子は、 n 行 $2n$ 列の繰り返し単位で配列されている形態。(3)表示素子は、 $2n$ 行 n 列の繰り返し単位で配列されている形態。(4)表示素子は、 $2n$ 行 $2n$ 列の繰り返し単位で配列されている形態。

[0020] 本発明の表示装置において、上記表示素子は、繰り返し単位内で色ごとの数が同じであることが好ましい。また、上記表示素子は、各行及び／又は各列で色ごとの数が同じであることが好ましい。より好ましくは、各行及び各列で色ごとの数が同じである形態である。

[0021] 本発明の表示装置において、上記配線基板は、上記複数本のゲート配線と上記複数本のソース配線とで囲まれる複数の画素ごとにスイッチング素子を有することが好ましい。上記複数の画素ごとにスイッチング素子を有するとは、本発明の効果が発揮される限り、スイッチング素子を有しない画素があってもよく、実質的に複数の画素ごとにスイッチング素子を有するものであればよい。

[0022] 上記表示素子は、カラーフィルタであることが好ましい。本発明の表示装置が液晶表示装置である場合は、光源からの光が透過するカラーフィルタにより各色を表示する。カラーフィルタは、通常は対向基板側に設けられるが、TFT基板側に設けられるものであってもよい。また、上記表示素子は、基板間に封入された発光体であることもまた好ましい。本発明の表示装置がEL (Electroluminescence) 表示装置である場合は、基板間に封入された発光体(発光材料)自体の発光により各色を表示することになる。

[0023] 本発明の配線基板は、行方向に延びる複数本のゲート配線と、列方向に延びる複数本のソース配線とを含む制御領域を有する。上記制御領域は、例えば、ゲート配線とソース配線とで囲まれる領域を一つの画素として、表示領域として用いることができる。また、例えば上記複数本のゲート配線と上記複数本のソース配線とのそれぞれの交点に隣接してスイッチング素子を配置することで、各画素を個別に制御することができる。上記スイッチング素子としては、例えば、三端子型の薄膜トランジスタ（TFT：Thin Film Transistor）が挙げられる。ゲート配線を通じてスイッチング素子にゲート電圧が印加されると、ソース配線を通じてソース信号（例えば、画像信号）が各画素に供給されることになる。これにより、表示領域をアクティブマトリクス駆動で制御することができる。すなわち、上記表示装置は、上記複数本のゲート配線と上記複数本のソース配線とで囲まれる複数の画素ごとに少なくとも1つのスイッチング素子を有することが好ましく、上記スイッチング素子は、TFTであることが好ましい。なお、表示装置が有する配線基板において、TFT等のアクティブ素子を用いてマトリクス状の領域を制御するものを、アクティブマトリクス基板ともいう。

[0024] 本発明の表示装置は、一对の基板によって構成されるものであり、該一对の基板の少なくとも一方は、制御領域及び周辺領域を有する。上記制御領域は、行方向に延びる複数本のゲート配線と、列方向に延びる複数本のソース配線とを含む。また、上記周辺領域は、上記複数本のゲート配線と接続されるドライバ（ゲートドライバ）と、上記複数本のソース配線と接続されるドライバ（ソースドライバ）とを含む。上記周辺領域は、制御領域以外の領域であり、ゲート配線若しくはソース配線と接続されるドライバを配置するスペース、又は、上記ドライバから制御領域に対して引き回し配線を導くためのスペースとして用いることができる。上記複数本のゲート配線及び該複数本のソース配線の少なくとも一方は、複数本のうちの一部が第1配線を介してドライバと接続されるとともに、その他の一部が第1配線とは異なる層に設けられた第2配線を介してドライバと接続される。本発明の、狭額縁化しか

つ輝度ムラを低減できる効果をより顕著に発揮する観点からは、上記第1配線及び第2配線は、それぞれ、上記制御領域の外周に沿って引き回される引き回し配線であることが好ましい。

[0025] 上記第1配線は、その少なくとも一部が上記ゲート配線の材料で構成され、上記第2配線は、その少なくとも一部が上記ソース配線の材料で構成される形態が、本発明の表示装置の好ましい形態である。ゲート配線とゲート配線の材料で構成された第1配線とは、同じプロセスで形成することができ、ソース配線とソース配線の材料で構成された第2配線とは、同じプロセスで形成することができる。したがって、上記好ましい形態によれば、ゲート配線と引き回し配線、又は、ソース配線と引き回し配線とが、それぞれ異なる製造条件、材料で形成される場合と比べ、製造効率を高めることができる。上記第1配線が実質的にゲート配線の材料で構成され、かつ第2配線が実質的にソース配線の材料で構成される形態が特に好ましい。

[0026] 本発明の表示装置によれば、製造条件、材料の違いにより各引き回し配線に生じる抵抗差にもとづく輝度ムラを十分に解消することができるため、本発明の表示装置は、上記ゲート配線の材料で構成された第1配線と上記ソース配線の材料で構成された第2配線とが異なる製造条件で形成される場合に特に好適である。また、上記ゲート配線の材料と上記ソース配線の材料とが異なる場合に特に好適に用いられる。これにより、製造条件、配線材料の選択の自由度が高くなり、生産性のよい製造条件を選択することができる。

[0027] 上記第1配線と上記第2配線との間には、通常は絶縁層が配置されている。絶縁層は、本発明の技術分野において絶縁層といえるものであればよい。このように絶縁層を設けることで、両配線を異なる2つの層に隔離することができるので、隣接する引き回し配線同士が短絡する可能性を抑えつつ、狭額縁化を行うことができる。

[0028] 上記第1配線と上記第2配線とが異なる層に設けられているとは、第1配線の少なくとも一部と第2配線の少なくとも一部とが異なる層に設けられているといえるものであればよく、第1配線及び／又は第2配線は、本発明の効

果を発揮できる限り、1つの配線が複数の層にまたがって配置されている形態、例えば、ゲート配線の材料で構成された部分（ゲートメタル部ともいう。）とソース配線の材料で構成された部分（ソースメタル部ともいう。）とを両方有する形態であってもよい。この場合は、ゲート配線の材料で構成された部分とソース配線の材料で構成された部分とは、通常は絶縁層を貫通するコンタクト部を介して接続される。なお、第1配線の全体と第2配線の全体とが異なる層に設けられている形態、例えば、第1配線がゲートメタル部のみを有し、第2配線がソースメタル部のみを有する形態が好ましい。これにより、第1配線及び第2配線が、それ自体にコンタクト部を設けない形態とし、引き回し配線部分の成型が簡単になる分、TF Tパネルの歩留まりを向上させることができる。

[0029] 上記第1配線と上記第2配線とは、通常はそれぞれ異なる工程で形成されるため、これらの工程間でプロセスばらつきが生じやすい。各ゲート配線間で抵抗差が発生する原因としては、引き回し配線の線幅及び膜厚の違いによるもの、材料の比抵抗の違いによるもの等が挙げられる。プロセスばらつきは、各引き回し配線の抵抗差を生み出し、信号遅延の発生の原因となるが、引き回し配線の線幅及び膜厚のばらつきをなくすことは現実には難しい。また、材料の比抵抗の違いは本質的に変えることができない。例えば、タンタルとアルミニウムとでは、下記表1に示すように比抵抗が異なり、また、現実的な線幅及び膜厚の相違の範囲内で単位長さあたりの抵抗を一致させることは困難である。

[0030] [表1]

	タンタル (Ta)	アルミニウム (Al)
比抵抗 ($\Omega \cdot m$)	1.31×10^{-7}	2.65×10^{-8}
膜厚 (Å)	1500~2500	750~1500
線幅 (μm)	4~5	4~5
単位長さあたりの抵抗 (Ω / m)	104~220	35~88

[0031] そこで本発明では、表示素子の配列に着目し、表示素子の各行及び各列が、

それぞれ n 色のうち 2 色以上で構成されるものとする事で、抵抗差にもとづく輝度ムラを十分に解消する。

[0032] これにより、プロセスばらつきや材料の相違、各ゲート配線に供給される信号の伝達速度の相違等にも関わらず、本発明の表示装置において、モアレが発生する等の表示品位の低下を防止することができる。以下、本発明の表示装置の配線構造の更に好ましい形態について詳述する。

[0033] 上記ゲートドライバからは、互いに異なる材料で構成された引き回し配線が互い違いに順に引き出されていることが好ましい。すなわち、ゲート配線の材料で構成された第 1 配線と、ソース配線の材料で構成された第 2 配線とが、互いに隣り合っていることが好ましい。こうすることで、隣接する引き回し配線同士を上層と下層とに分けやすくなり、狭額縁化が行いやすくなる。

[0034] 上記配線基板は、上記ソースドライバと上記複数本のソース配線とを結ぶ複数本のソース引き回し配線を有し、上記ソースドライバからは、互いに異なる材料で構成された引き回し配線が互い違いに順に引き出されていることが好ましい。ソース配線とソースドライバとを接続する引き回し配線を互いに異なる材料で構成することで、ソース配線と接続される引き回し配線を、隣接する引き回し配線同士を異なる層に設けることができるので、隣接する引き回し配線同士が短絡する可能性を抑えつつ、狭額縁化を行うことができる。

[0035] 上記ゲートドライバからは、上記複数本の引き回し配線が互い違いに順に引き出され、かつ両末端から左右交互に順に引き出された各引き回し配線が、各ゲート配線の行番号の小さいものから順に接続されていることが好ましい。この形態によれば、上記引き回し配線は、ゲートドライバのいずれか一方の末端から引き出された引き回し配線が奇数番目のゲート配線と接続され、ゲートドライバの他方の末端から引き出された引き回し配線が偶数番目のゲート配線と接続されることになるので、制御領域を中心に配置しつつ、狭額縁化の効果を得ることができる。なお、このような配線構造をもつ表示装置は、各ゲート配線の抵抗差による横スジの明暗のピッチが広くなり、より鮮

明に横スジが現れる可能性があるが、本発明の特徴により表示品位の低下が抑制されているので、本形態は特に好適である。

[0036] 上記複数本の引き回し配線のそれぞれの長さ全体に対する、ゲート配線の方法で構成された第1配線及び上記ソース配線の方法で構成された第2配線の占める割合（体積比）が、複数本の引き回し配線間で実質的に同一であることが好ましい。

[0037] 本発明の表示装置が上記複数本のゲート配線と上記複数本のソース配線とで囲まれる複数の画素ごとにスイッチング素子を有する場合、上記複数の画素は、隣接する列ごとに極性が異なることが好ましい。言い換えれば、本形態の表示装置は、コラム（ソース）反転駆動方式の表示装置である。

[0038] また、本発明の表示装置が上記複数本のゲート配線と上記複数本のソース配線とで囲まれる複数の画素ごとにスイッチング素子を有する場合、上記複数の画素は、隣接する画素ごとに極性が異なることが好ましい。言い換えれば、本形態の配線基板は、ドット反転駆動方式の配線基板である。

[0039] ゲート信号の立ち下がり時に画素再充電が発生するこれらの極性反転駆動方式では、ゲート配線の抵抗差が輝度の違いを引き起こしやすく、特にモアレがはっきりと現れやすい。これに対し、本発明の表示装置によれば、モアレの視認しにくくすることができ、表示品位の低下を抑制するとともに、フリッカや焼き付き等の防止を行う極性反転駆動の効果を得ることができる。

[0040] 本発明の表示装置の構成としては、上述した構成要素を必須とするものである限り、その他の構成要素により特に限定されるものではなく、表示装置に通常用いられるその他の構成を適宜適用することができる。

[0041] 上述した各形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

発明の効果

[0042] 本発明の表示装置によれば、額縁領域を狭くし、配線間の短絡を生じさせにくくするとともに、複数本の配線間の抵抗差にもとづく輝度ムラを低減して表示品位を充分に向上させることができる。

図面の簡単な説明

[0043] [図1]実施形態 1 の表示装置の画素配列を示す平面模式図である。

[図2]実施形態 1 の表示装置の緑色表示時の理想表示状態を示す平面模式図である。

[図3]実施形態 1 の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面模式図である。

[図4]実施形態 1 の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面図である。

[図5]実施形態 2 の表示装置の画素配列を示す平面模式図である。

[図6]実施形態 2 の表示装置の緑色表示時の理想表示状態を示す平面模式図である。

[図7]実施形態 2 の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面模式図である。

[図8]実施形態 3 の表示装置の画素配列を示す平面模式図である。

[図9]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図10]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図11]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図12]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図13]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図14]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図15]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図16]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図17]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図18]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図19]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図20]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図21]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図22]実施形態 3 の変形例の表示装置の画素配列を示す平面模式図である。

[図23]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図24]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図25]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図26]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図27]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図28]実施形態3の変形例の表示装置の画素配列を示す平面模式図である。

[図29]実施形態4の表示装置の画素配列を示す平面模式図である。

〔図30〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図31〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図32〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図33〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図34〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

[図35]実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図36〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図37〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図38〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図39」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図40〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図41」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図42」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

〔図43〕実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図44」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図45」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図46」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図47」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図48」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図49」実施形態4の変形例の表示装置の画素配列を示す平面模式図である。

「図50」実施形態5の表示装置の画素配列を示す平面模式図である。

[図51]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図52]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図53]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図54]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図55]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図56]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図57]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図58]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図59]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図60]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図61]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図62]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図63]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図64]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図65]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図66]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図67]実施形態5の変形例の表示装置の画素配列を示す平面模式図である。

[図68]狭額縁化のための引き回し配線の構成の一例を示す平面模式図である。
。

[図69]図68のA-B線に沿った断面模式図である。

[図70]ゲート配線抵抗と、ゲート配線上の画素における中間調表示時の輝度との相関を表すグラフである。

[図71]本発明の表示装置に係るアクティブマトリクス基板の配線構造の一形態を示す平面模式図である。

[図72]従来の表示装置の画素配列を示す平面模式図である。

[図73]従来の表示装置の緑色表示時の理想表示状態を示す平面模式図である。
。

[図74]従来の表示装置の緑色表示時の輝度バラツキが生じた際の輝度ムラ（

モアレ)を示す平面模式図である。

[図75]従来の表示装置の緑色表示時の輝度バラツキが生じた際の輝度ムラ(モアレ)を示す平面図である。

発明を実施するための形態

[0044] 以下に実施形態を掲げ、本発明について図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。本明細書中、画素とは、特に明示しない限り、絵素(サブ画素)であってもよい。

[0045] 実施形態 1

実施形態 1 は、本発明の液晶表示装置の一例である。図 1 は、実施形態 1 の表示装置の画素配列を示す平面模式図である。図 2 は、実施形態 1 の表示装置の緑色表示時の理想表示状態を示す平面模式図である。図 3 は、実施形態 1 の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面模式図である。図 4 は、実施形態 1 の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面図である。実施形態 1 では、画素(カラーフィルタ)が、同一色が右斜め上から左斜め下に斜めに並ぶようにモザイク状に配列されている。また、同一色が矩形である表示装置の対角線上に並ぶように配列されている。すなわち、図 1 のようなモザイク配列の画素構成にした場合、緑表示をした際の理想表示状態は、図 2 のようになる。更に、問題となっている、パネルの引き回し配線の抵抗差による輝度バラツキが発生した場合は図 3 のようになる。図 3 は、後述する比較例と比べて、暗い画素・明るい画素が直線状に並ばず、暗い緑と明るい緑とが分散されるため、視覚的に輝度ムラが軽減され、表示品位を向上することができる。

[0046] 実施形態 1 の表示装置は、図 1 に示されるように、3 色の原色($n=3$)を用いた繰り返し単位で配列される画素を有する。原色の数は、3 以上の整数であればよく、本実施形態の効果が発揮される。また、画素の各行及び各列は、それぞれ 3 色で構成され、これが好ましい形態であるが、3 色のうち 2 色以上で構成されるものであれば輝度ムラ抑制の効果を発揮することができる。 n が 4 以上の場合であっても同様であり、 n 色のうち 2 色以上で構成さ

れるものであれば輝度ムラ抑制の効果を発揮することができるが、 n 色のうち n 色で構成されるものが特に好ましい。後述する実施形態においても同様である。また、実施形態1においては、画素の各行及び各列は、3行3列の繰り返し単位で配列されている。

[0047] 図2～図4の例では緑色を示しているが、原理上、赤や青、その他のあらゆる絵（画像）でも輝度ムラの課題は発生する。本実施形態では、どのような絵（画像）でも改善効果が期待できる。なお、緑は、視覚上赤や青に比べて、輝度差をより認識しやすい色であり、したがって本発明の効果が顕著に発揮される。

[0048] 実施形態2

図5は、実施形態2の表示装置の画素配列を示す平面模式図である。図6は、実施形態2の表示装置の緑色表示時の理想表示状態を示す平面模式図である。図7は、実施形態2の表示装置の緑色表示時の輝度バラツキが生じた際の状態を示す平面模式図である。実施形態2では、画素は、同一色が左斜め上から右斜め下に斜めに並ぶようにモザイク状に配列されている。また、同一色が矩形である表示装置の対角線上に並ぶように配列されている。すなわち、図5のようなモザイク配列の画素構成にした場合、緑表示をした際の理想表示状態は、図6のようになる。更に、問題となっている、パネルの引き回し配線の抵抗差による輝度バラツキが発生した場合は図7のようになる。図7は、後述する比較例と比べて、暗い画素・明るい画素が直線状に並ばず、暗い緑と明るい緑とが分散されるため、視覚的に輝度ムラが軽減され、表示品位を向上することができる。実施形態2に係る画素配列は、同一色の画素が左斜め上から右斜め下に斜めに並ぶ以外は実施形態1と同様の構成である。例えば、画素は、同一色が矩形である表示装置の対角線上に並ぶように配列されている。また、画素の各行及び各列は、それぞれ3色で構成され、3行3列の繰り返し単位で配列されている。実施形態2の表示装置は、実施形態1の場合と同様の表示品位改善効果が期待できる。

[0049] その他の実施形態として、以下に実施形態3（図8～図28）、実施形態4

(図29～図49)、実施形態5(図50～図67)を挙げる。

[0050] 実施形態3

図8は、実施形態3の表示装置の画素配列を示す平面模式図である。図9～図28は、実施形態3の変形例の表示装置の画素配列を示す平面模式図である。図8～図28において、画素(カラーフィルタ)の各行及び各列は、それぞれ3色で構成され、3行6列(n 行 $2n$ 列)の繰り返し単位で配列されている。図8～図28の画素配列は、 3×6 ドットの中で画素の配列方法を組み替えたものであるため、横方向の解像度(各行ごとの画素数)が偶数の液晶表示装置等の表示装置に対して好適に適用可能である。

[0051] 図8、図14、図19、図23、図26、図28は、画素が、モザイク状に配列されている。一方、図9～図13、図15～図18、図20～図22、図24、図25、図27は、画素が、モザイク状に配列されていない。いずれの形態であっても、本発明の効果を発揮することができる。輝度ムラを低減する観点からは、同一色が斜めに並ぶようにモザイク状に配列されていることが好ましい。実施形態3の表示装置は、画素の配列が上述したように異なる以外は、実施形態1の表示装置の構成と同様である。

[0052] 実施形態4

図29は、実施形態4の表示装置の画素配列を示す平面模式図である。図30～図49は、実施形態4の変形例の表示装置の画素配列を示す平面模式図である。図29～図49において、画素(カラーフィルタ)の各行及び各列は、それぞれ3色で構成され、6行3列($2n$ 行 n 列)の繰り返し単位で配列されている。図29～図49は、 6×3 ドットの中で画素の配列方法を組み替えたものであるため、縦方向の解像度(各列ごとの画素数)が偶数の液晶に対して好適に適用可能である。

[0053] 図29、図35、図40、図44、図47、図49は、画素が、モザイク状に配列されている。一方、図30～図34、図36～図39、図41～図43、図45、図46、図48は、画素が、モザイク状に配列されていない。いずれの形態であっても、本発明の効果を発揮することができる。輝度ムラ

を低減する観点からは、同一色が斜めに並ぶようにモザイク状に配列されていることが好ましい。実施形態4の表示装置は、画素の配列が上述したように異なる以外は、実施形態1の表示装置の構成と同様である。

[0054] 実施形態5

図50は、実施形態5の表示装置の画素配列を示す平面模式図である。図51～図67は、実施形態5の変形例の表示装置の画素配列を示す平面模式図である。図50～図67において、画素（カラーフィルタ）の各行及び各列は、それぞれ3色で構成され、6行6列（ $2n$ 行 $2n$ 列）の繰り返し単位で配列されている。更に、図50～図67は、 6×6 ドットの中で画素の配列方法を組み替えたものであるため、縦・横の解像度（各行ごとの画素数及び各列ごとの画素数）が偶数の液晶に対して好適に適用可能である。

[0055] 図50～図67は、画素が、モザイク状に配列されていない。この形態によっても、本発明の効果を発揮することができる。実施形態5の表示装置は、画素の配列が上述したように異なる以外は、実施形態1の表示装置の構成と同様である。

[0056] 本実施形態に係る表示装置について、実際には、画素の組み合わせ方法は膨大な数量になるが、目的である輝度ムラの低減の為、以下の（1）及び／又は（2）の形態であることが好ましい。

（1） $x \times y$ ドットの中の、R、G、及び、Bのそれぞれの数は同じである（例えば、 6×6 ドットの場合、 $R = 12$ 個／ $G = 12$ 個／ $B = 12$ 個）。すなわち、カラーフィルタは、繰り返し単位内で色ごとの数が同じである。

（2）縦／横の各ラインの中の、R、G、及び、Bのそれぞれの数は同じである（ 6×6 ドットの場合、縦ライン： $R = 2$ 個／ $G = 2$ 個／ $B = 2$ 個、横ライン： $R = 2$ 個／ $G = 2$ 個／ $B = 2$ 個）。すなわち、カラーフィルタは、各行及び／又は各列で色ごとの数が同じである。

[0057] なお、 9×9 ドット以上の中で配列方法を組み替えた場合も効果があると思われるが、組み合わせによっては画素の偏りが発生する等、表示品位が低下するおそれがある。このため、 6×6 ドットまでの繰り返し単位で配列する

ことが好適である。

[0058] 上述した実施形態 1 ～ 5 に係る表示装置は、一对の基板によって構成される。図 6 8 は、狭額縁化のための引き回し配線の構成の一例を示す平面模式図である。上記複数本のゲート配線及び上記複数本のソース配線の少なくとも一方は、複数本のうちの一部が第 1 配線を介してドライバと接続されるとともに、その他の一部が第 2 配線を介してドライバと接続される。

[0059] 図 6 8 に示すように、本実施形態のアクティブマトリクス基板は、表示領域（制御領域）P に複数本のゲート配線 1 1 と、複数本のソース配線 1 2 とが設けられている。複数本のゲート配線 1 1 は行方向に延伸されており、複数本のソース配線 1 2 は列方向に延伸されている。

[0060] また、複数本のゲート配線 1 1 と複数本のソース配線 1 2 のそれぞれの交点と隣接する位置には、スイッチング素子である T F T が配置されており、T F T は画素電極と接続されている。すなわち、配線基板は、複数本のゲート配線 1 1 と複数本のソース配線 1 2 とで囲まれる複数の画素ごとにスイッチング素子を有する。画素電極は、ゲート配線 1 1 とソース配線 1 2 とで囲まれた領域（画素）に設けられた電極である。ゲート配線 1 1 を通じて T F T にゲート電圧が印加されると、ソース配線 1 2 を通じて画像信号が各画素に供給される。したがって、T F T のスイッチング機能により画素ごとに電圧の印加が制御されるため、精密なアクティブマトリクス駆動を行うことができるようになる。

[0061] 本実施形態のアクティブマトリクス基板は、周辺領域にゲートドライバ 2 1 を備えており、ゲートドライバ 2 1 から複数本の引き回し配線 2 2 が順に引き出され、各引き回し配線 2 2 が表示領域 P の外周に沿って引き回されて複数本のゲート配線 1 1 のそれぞれと接続されている。各引き回し配線 2 2 は、列方向に延伸されており、途中で屈曲している。複数本の引き回し配線 2 2 は、制御領域の外周に沿って引き回される引き回し配線である。

[0062] 複数本の引き回し配線 2 2 のうち、ゲートドライバ 2 1 の両末端側から内側に向かって、かつ左右交互に順に引き出された各引き回し配線 2 2 が、1 行

目のゲート配線、2行目のゲート配線、3行目のゲート配線といったように番号の小さいゲート配線11から順に接続されている。

[0063] すなわち、ゲートドライバ21の一方の末端から、第1行目のゲート配線と接続される引き回し配線、第3行目のゲート配線と接続される引き回し配線、第5行目のゲート配線といった奇数番目のゲート配線11と接続される引き回し配線22が順に引き出され、ゲートドライバ21の他方の末端から、第2行目のゲート配線と接続される引き回し配線、第4行目のゲート配線と接続される引き回し配線、第6行目のゲート配線といった偶数番目のゲート配線11と接続される引き回し配線22が順に引き出されている。

[0064] このように、ゲートドライバ21の両末端側から左右交互に引き回し配線22を引き出すことで、表示領域Pを中央に配置するとともに狭額縁化を行うことができる。実施形態1～5の表示装置は、このように狭額縁化したうえで、輝度ムラによる表示品位の低下を抑制することができる。なお、複数本のソース配線12は、別個設けられたソースドライバとそれぞれ接続されている。

[0065] 引き回し配線22は、ゲートメタルからなる引き回し配線22aとソースメタルからなる引き回し配線22bとで構成されている。図68に示す引き回し配線22のうち、実線で表した部分がゲートメタルからなる引き回し配線22aであり、破線で表した部分がソースメタルからなる引き回し配線22bである。ゲートメタルからなる引き回し配線22aは、表示領域Pにおけるゲート配線11と同じ材料で、かつ同一のプロセス（工程）で形成された部分である。また、ソースメタルからなる引き回し配線22bは、表示領域Pにおけるソース配線12と同じ材料で、かつ同一のプロセス（工程）で形成された部分である。

[0066] 実施形態1～5に係るアクティブマトリクス基板では、まずゲート配線11と引き回し配線22のゲートメタルからなる引き回し配線22aとが形成された後、続いて絶縁層が形成され、最後にソース配線12と引き回し配線22のソースメタルからなる引き回し配線22bとが形成される。そのため、

ゲートメタルからなる引き回し配線 2 2 a とソースメタルからなる引き回し配線 2 2 b とは、絶縁層を介して互いに異なる層に配置されている。

[0067] ゲート配線 1 1 の一部とソースメタルからなる引き回し配線 2 2 b とは、表示領域 P と周辺領域との境界近傍に設けられたコンタクト部 3 1 で互いに接続されており、この地点を境に配線が異なる層に移ることになる。

[0068] このように複数の引き回し配線を異なる 2 つの工程で形成される配線で構成することで、各引き回し配線が異なる製造条件、又は、異なる材料で形成される場合であったとしても、本実施形態に係る画素の配列により、各引き回し配線の抵抗差にもとづく輝度ムラを解消することができる。

[0069] 本実施形態においては、ゲートドライバ 2 1 の一方の末端から内側に向かって、ゲートメタルからなる引き回し配線 2 2 a、ソースメタルからなる引き回し配線 2 2 b、ゲートメタルからなる引き回し配線 2 2 a の順に、これらが引き出されている。すなわち、ゲートドライバ 2 1 の末端から、ゲートメタルからなる引き回し配線 2 2 a、ソースメタルからなる引き回し配線 2 2 b とが、交互に引き出されている。そして、このような引き出し方法により、ゲートメタルからなる引き回し配線 2 2 a とソースメタルからなる引き回し配線 2 2 b とは互い違いに順に配置されることになる。

[0070] このように、ゲートドライバからゲートメタルで構成される配線とソースメタルで構成される配線とを交互に引き出す、すなわち、隣接する引き回し配線同士で、製造プロセス、層配置、材料等を互いに異ならせたものとすることで、より狭額縁化が行いやすくなる。

[0071] なお、この引き出し方法は、狭額縁化には効果的であるものの、抵抗差が生じるゲート配線同士の間隔が大きくなるため、横スジの間隔が広がり、よりはっきりとモアレが視認されやすくなる可能性のある形態である。しかしながら、本実施形態のアクティブマトリクス基板における画素の配列によれば、画素の各行がそれぞれ n 色のうち 2 色以上で構成されているため、各ゲート配線間の抵抗差にもとづくモアレの発生が十分に低減し、良好な表示を得ることができる。

[0072] 本実施形態においては、コンタクト部 31 の位置については特に限定されず、いずれの箇所であってもよいが、表示領域外（例えば、周辺領域）に設けられていることが好ましい。

[0073] 図 69 は、図 68 の A-B 線に沿った断面模式図である。図 69 に示すように、各種配線はガラス等の絶縁基板 23 上に形成されており、周辺領域において引き回し配線 22 は、2 層に分かれて延伸されている。このうち、下層に配置された引き回し配線 22a がゲートメタルで形成されており、上層に配置された引き回し配線 22b がソースメタルで形成されている。下層に配置された引き回し配線 22a と上層に配置された引き回し配線 22b との間には第一絶縁層 24 が形成されており、上層に配置された引き回し配線 22b 上には、第二絶縁層 25 が形成されている。第一絶縁層 24 及び第二絶縁層 25 の材料としては、酸化シリコン (SiO_2)、窒化シリコン (SiN_x) 等が挙げられる。

[0074] 図 69 に示すように、ゲートメタルからなる引き回し配線 22a と、ソースメタルからなる引き回し配線 22b とは、プロセスばらつきにより異なる幅及び異なる厚みを有している。しかしながら、本実施形態の画素の構成によれば、画素の各行がそれぞれ n 色のうち 2 色以上で構成されているため、引き回し配線 22 間で抵抗差が生じることにもとづくモアレの発生を十分に抑制することができる。なお、本実施形態においてゲートメタルからなる引き回し配線 22a と、ソースメタルからなる引き回し配線 22b とは、それぞれ逆であってもよく、ゲートメタルからなる引き回し配線 22a が上層に、ソースメタルからなる引き回し配線 22b が下層に配置されていてもよい。

[0075] なお、コンタクト部 31 は、第一絶縁層 24 の内部に設けられている。コンタクト部 31 の内部を構成する導電材料は、ゲートメタルであってもよく、ソースメタルであってもよいが、製造工程の観点からは、上層に形成されるソースメタルからなる引き回し配線の材料（ソースメタル）であることが好ましい。なお、これらの断面構造は、例えば、断面 SEM (Scanning Electron Microscope : 走査電子顕微鏡) や光学顕微鏡により確認することが可能で

ある。

[0076] ゲートメタル及びソースメタルの材料としては、具体的には、タンタル（Ta）、アルミニウム（Al）、タングステン（W）、銅（Cu）等の金属、これらの金属の窒化物等が挙げられる。

[0077] 実施形態１～５に係るアクティブマトリクス基板は、上述のように画素ごとにアクティブマトリクス駆動を行うことができる。例えば、液晶表示装置であれば、実施形態１～５に係るアクティブマトリクス基板に加え、対向する基板として一面に形成された共通電極を用意し、これらの基板間に液晶層を形成することで、液晶の駆動を画素ごとに行うことができる。この場合は、通常は対向基板に表示素子であるカラーフィルタが配置されることとなるが、アクティブマトリクス基板にカラーフィルタが配置される形態であってもよい。

[0078] 実施形態１～５の表示装置は、より具体的には、フリッカや焼き付きの対策として、隣接する画素ごとに電圧の正負が異なるドット反転駆動や、各列ごとに電圧の正負が異なるコラム（ソース）反転駆動を適用することができる。このように、共通電極信号をDC（直流）駆動とし、列又は画素ごとに極性が反転する駆動方式においては、ゲート信号の遅延によりゲート信号立下り時に画素再充電が発生するために、ゲート配線のわずかな抵抗差も輝度差として発生しやすい。これに対し、本実施形態の表示装置によれば、ゲート配線ごとに信号遅延の影響を減らすことができるため、このように、極性反転駆動によるアクティブマトリクス駆動方式に好適に用いられる。

[0079] また行方向に同色の画素が並ぶゲートトリプルスキャン駆動であれば、解像度に対しゲート配線の本数が３倍となるのでゲート配線間のピッチを狭くする必要があり、このような形態に対しても、本実施形態のアクティブマトリクス基板は好適に用いられる。

[0080] 図７０は、ゲート配線抵抗と、ゲート配線上の画素における中間調表示時の輝度との相関を表すグラフ（実測値）である。図７０に示すように、ゲート配線抵抗（ $k\Omega$ ）が大きいほど輝度（ cd/m^2 ）が増加する結果が得られて

おり、ゲート配線抵抗のバラつきが実際の表示に影響を与えていたことが分かる。

[0081] 図 7 1 は、本発明の表示装置に係るアクティブマトリクス基板の配線構造の一形態を示す平面模式図である。図 7 1 に示した配線構造は、液晶表示パネルを構成する基板として用いることができる本発明のアクティブマトリクス基板（配線基板）の一例である。本実施形態のアクティブマトリクス基板は、ソース配線 1 1 2 とソースドライバ 4 1 とを接続する配線 4 2 が、ゲートメタルからなる配線 4 2 a とソースメタルからなる配線 4 2 b とで構成されている点以外は、上述したアクティブマトリクス基板と同様である。

[0082] 図 7 1 に示すように、本発明の表示装置に係るアクティブマトリクス基板は、表示領域（制御領域）P に複数本のゲート配線 1 1 1 と、複数本のソース配線 1 1 2 とが設けられている。複数本のゲート配線 1 1 1 は行方向に延伸されており、複数本のソース配線 1 1 2 は列方向に延伸されている。ソースドライバ 4 1 からは、材料の異なる複数の配線 4 2 が順に交互に引き出されており、複数本のソース配線 1 1 2 のそれぞれと接続されている。各配線 4 2 は、列方向に延伸されている。

[0083] このように、ソースドライバからゲートメタルからなる配線 4 2 a とソースメタルからなる配線 4 2 b とを互い違いに順に引き出す、すなわち、隣接する配線 4 2 同士で、製造プロセス、層配置、材料等を互いに異ならせたものとすることで、より狭額縁化が行いやすくなる。

[0084] ここで、本実施形態のように、画素の各列がそれぞれ n 色のうち 2 色以上で構成されるものとすることにより、輝度ムラを防止することが可能である。なお、実施形態 1 ～ 5 は、液晶表示装置についての説明であり、画素の各色の配列とは表示素子であるカラーフィルタの配列をいうものであったが、本発明はこれに限定されることはなく、有機 EL 表示装置や無機 EL 表示装置等の EL 表示装置等においても同様の作用効果を得ることができる。この場合、画素の各色の配列とは表示素子である基板間に挟持された発光体の配列をいう。

[0085] 上述した配線構造・画素配列は、パネルの配線構造・画素配列を顕微鏡にて解析することにより、確認することができる。

[0086] 比較例 1

図 7 2 は、比較例 1 の表示装置の画素配列を示す平面模式図である。図 7 3 は、比較例 1 の表示装置の緑色表示時の理想表示状態を示す平面模式図である。図 7 4 は、比較例 1 の表示装置の緑色表示時の輝度バラツキが生じた際の輝度ムラ（モアレ）を示す平面模式図である。図 7 5 は、比較例 1 の表示装置の緑色表示時の輝度バラツキが生じた際の輝度ムラ（モアレ）を示す平面図である。比較例 1 の表示装置は、画素配列を図 7 2 に示したようにした以外は、上述した本実施形態と同様の構成である。

[0087] 図 7 2 は、一般的な R G B 横ストライプの画素配列パターンである。この場合の緑を表示した際の理想表示状態は図 7 3 となる。実際に輝度バラツキが発生した場合は、図 7 4 のようになり、明るい緑のラインと暗い緑のラインとがはっきりと分かれてしまうので、視覚上輝度差を認識しやすくなり、モアレ（縞）状のムラに見える。図 7 4 を縮小した場合の図が図 7 5 である。前述の実施形態 1 に係る図 3 を縮小した場合の図 4 等と異なり、図 7 5 では、明るい緑と暗い緑が分散されておらず、輝度ムラがより増大されていることが分かる。

[0088] 上述した実施形態における各形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

[0089] なお、本願は、2011年5月18日に出願された日本国特許出願2011-111600号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

符号の説明

[0090] 11, 111 : ゲート配線
12, 112 : ソース配線
21 : ゲートドライバ

2 2 : 引き回し配線

2 2 a : ゲートメタルからなる引き回し配線

2 2 b : ソースメタルからなる引き回し配線

2 3 : 絶縁基板

2 4 : 第一絶縁層

2 5 : 第二絶縁層

3 1 : コンタクト部

4 1 : ソースドライバ

4 2 : 配線

4 2 a : ゲートメタルからなる配線

4 2 b : ソースメタルからなる配線

2 2, 2 2 a, 2 2 b : 引き回し配線

B : 青画素

G : 緑画素

P : 表示領域

R : 赤画素

請求の範囲

- [請求項1] n 色 (n は、3 以上の整数を表す。) の原色を用いた繰り返し単位で配列される表示素子を有し、一対の基板によって構成される表示装置であって、
- 該一対の基板の少なくとも一方は、制御領域及び周辺領域を有し、該制御領域は、行方向に延びる複数本のゲート配線と、列方向に延びる複数本のソース配線とを含み、
- 該周辺領域は、該複数本のゲート配線と接続されるドライバと、該複数本のソース配線と接続されるドライバとを含み、
- 該複数本のゲート配線及び該複数本のソース配線の少なくとも一方は、複数本のうちの一部が第 1 配線を介してドライバと接続されるとともに、その他の一部が第 2 配線を介してドライバと接続され、
- 該第 1 配線と該第 2 配線とは、異なる層に設けられ、
- 該表示素子の各行及び各列は、それぞれ n 色のうち 2 色以上で構成される
- ことを特徴とする表示装置。
- [請求項2] 前記表示素子は、モザイク状に配列されている
- ことを特徴とする請求項 1 に記載の表示装置。
- [請求項3] 前記表示素子は、モザイク状に配列されていない
- ことを特徴とする請求項 1 に記載の表示装置。
- [請求項4] 前記表示素子は、 x 行 y 列 (x 及び y は、同一又は異なって、 $2n$ 以下の整数である。) の繰り返し単位で配列されている
- ことを特徴とする請求項 1 ～ 3 のいずれかに記載の表示装置。
- [請求項5] 前記表示素子は、 n 行 n 列の繰り返し単位で配列されている
- ことを特徴とする請求項 4 に記載の表示装置。
- [請求項6] 前記表示素子は、 n 行 $2n$ 列の繰り返し単位で配列されている
- ことを特徴とする請求項 4 に記載の表示装置。
- [請求項7] 前記表示素子は、 $2n$ 行 n 列の繰り返し単位で配列されている

ことを特徴とする請求項 4 に記載の表示装置。

[請求項 8] 前記表示素子は、 $2n$ 行 $2n$ 列の繰り返し単位で配列されていることを特徴とする請求項 4 に記載の表示装置。

[請求項 9] 前記表示素子は、繰り返し単位内で色ごとの数が同じであることを特徴とする請求項 1 ～ 8 のいずれかに記載の表示装置。

[請求項 10] 前記表示素子は、各行及び／又は各列で色ごとの数が同じであることを特徴とする請求項 1 ～ 9 のいずれかに記載の表示装置。

[請求項 11] 前記配線基板は、前記複数本のゲート配線と前記複数本のソース配線とで囲まれる複数の画素ごとにスイッチング素子を有することを特徴とする請求項 1 ～ 10 のいずれかに記載の表示装置。

[請求項 12] 前記第 1 配線及び前記第 2 配線は、前記制御領域の外周に沿って引き回される引き回し配線であることを特徴とする請求項 1 ～ 11 のいずれかに記載の表示装置。

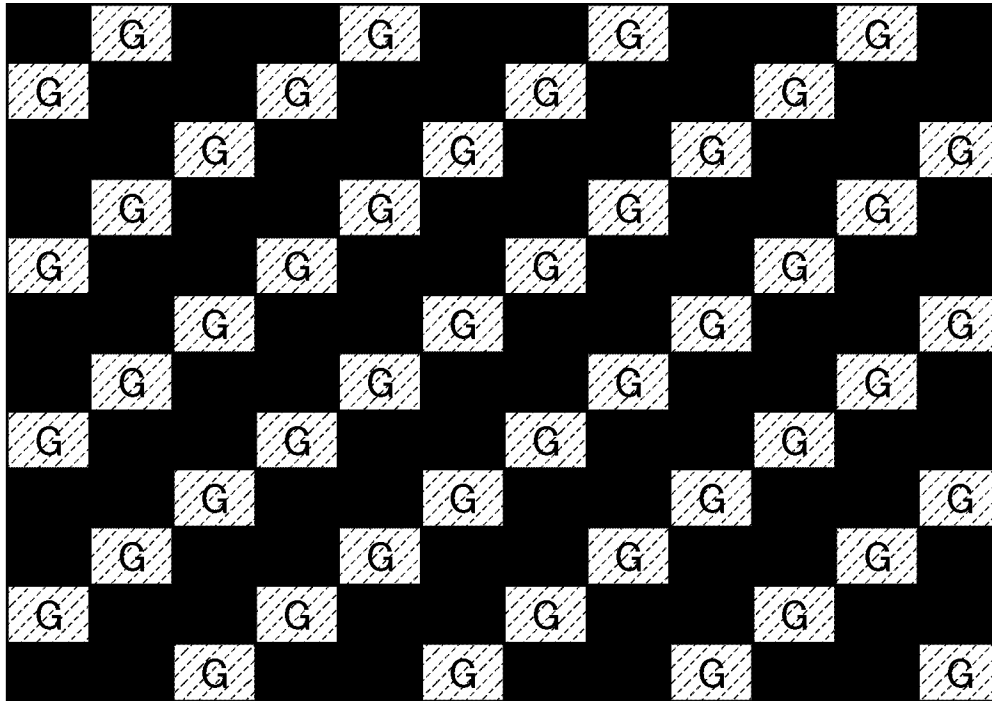
[請求項 13] 前記第 1 配線は、その少なくとも一部が前記ゲート配線の材料で構成され、
前記第 2 配線は、その少なくとも一部が前記ソース配線の材料で構成されることを特徴とする請求項 1 ～ 12 のいずれかに記載の表示装置。

[請求項 14] 前記表示素子は、カラーフィルタであることを特徴とする請求項 1 ～ 13 のいずれかに記載の表示装置。

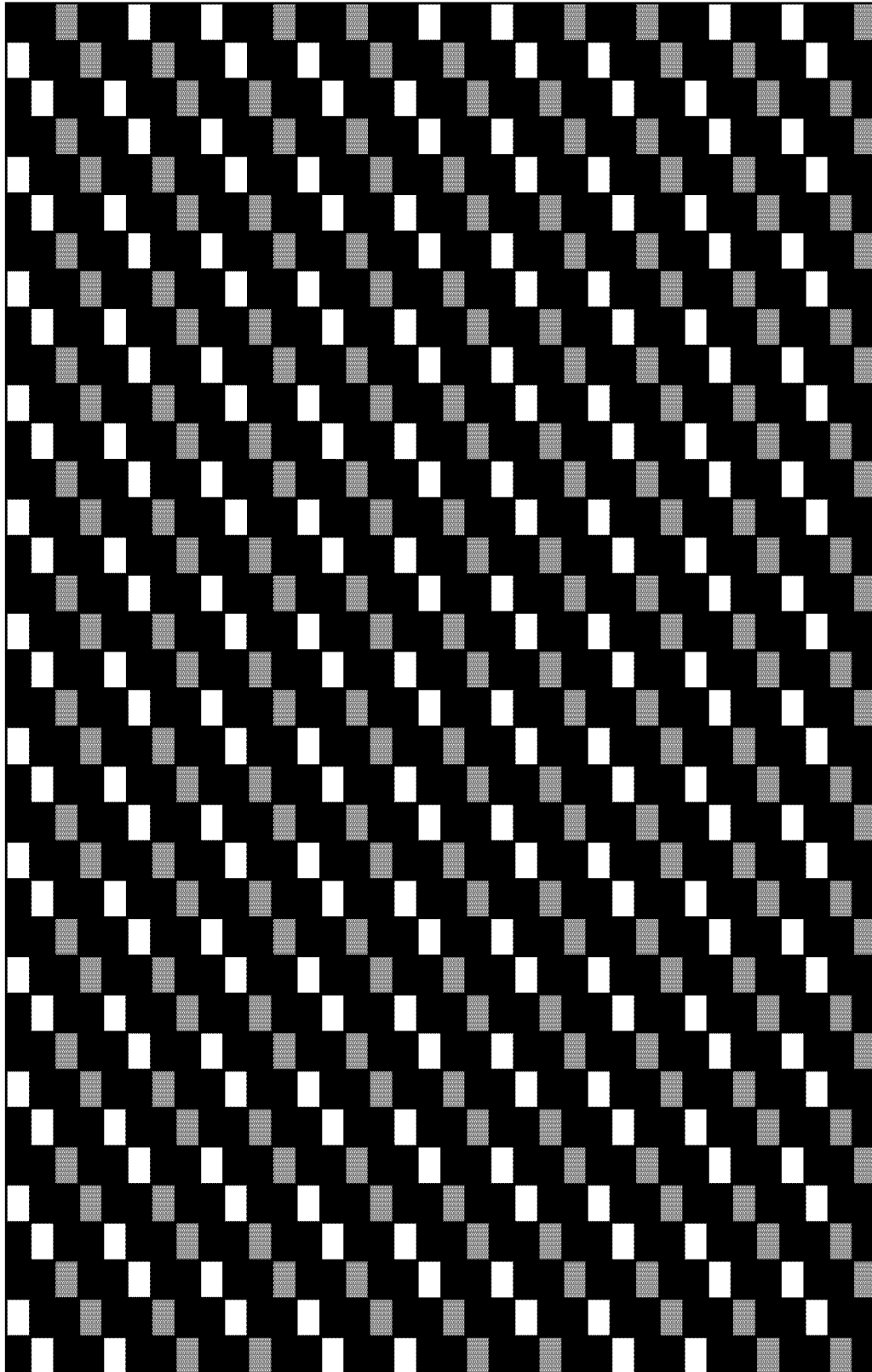
[図1]

R	G	B
G	B	R
B	R	G

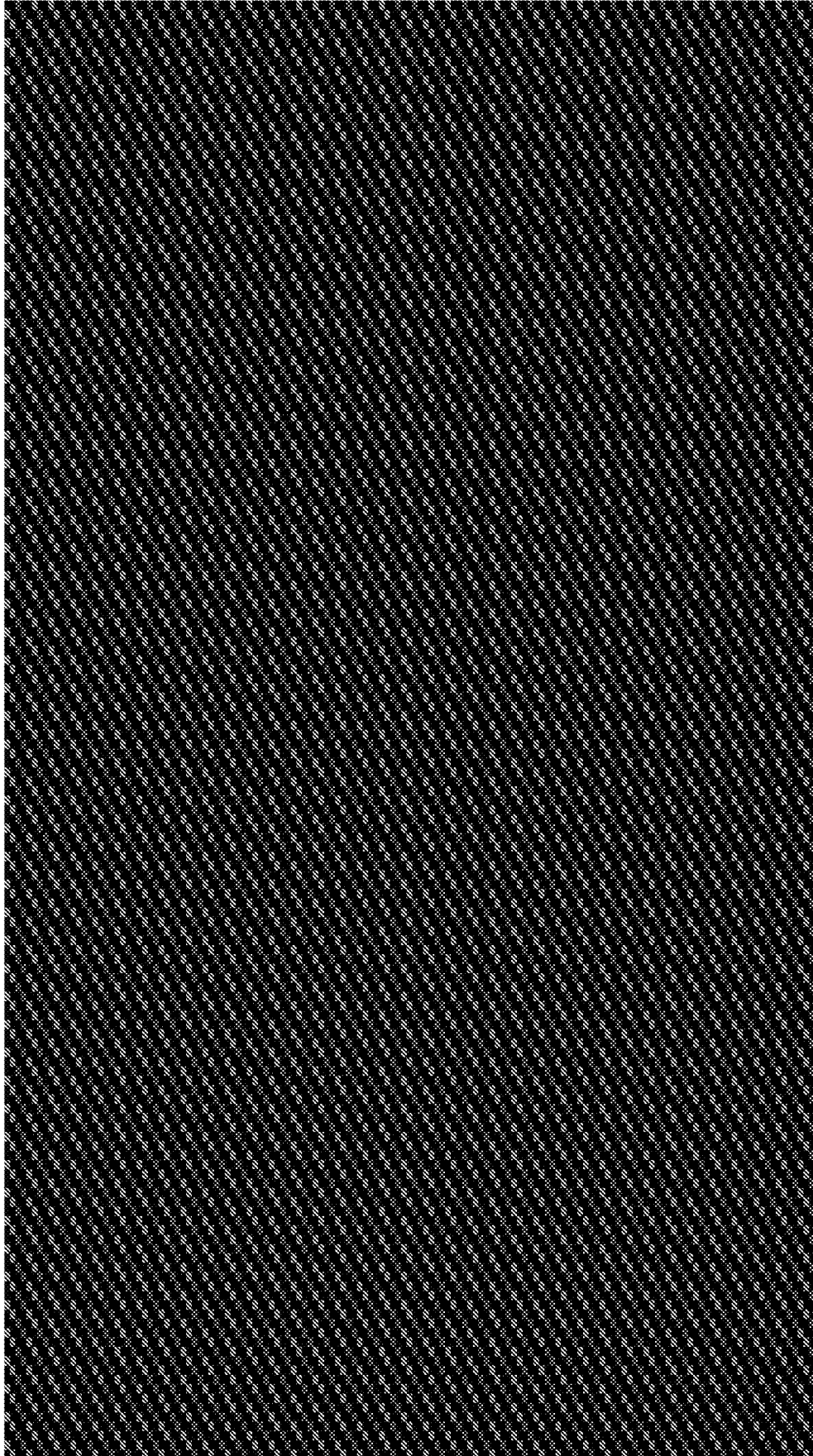
[図2]



[図3]



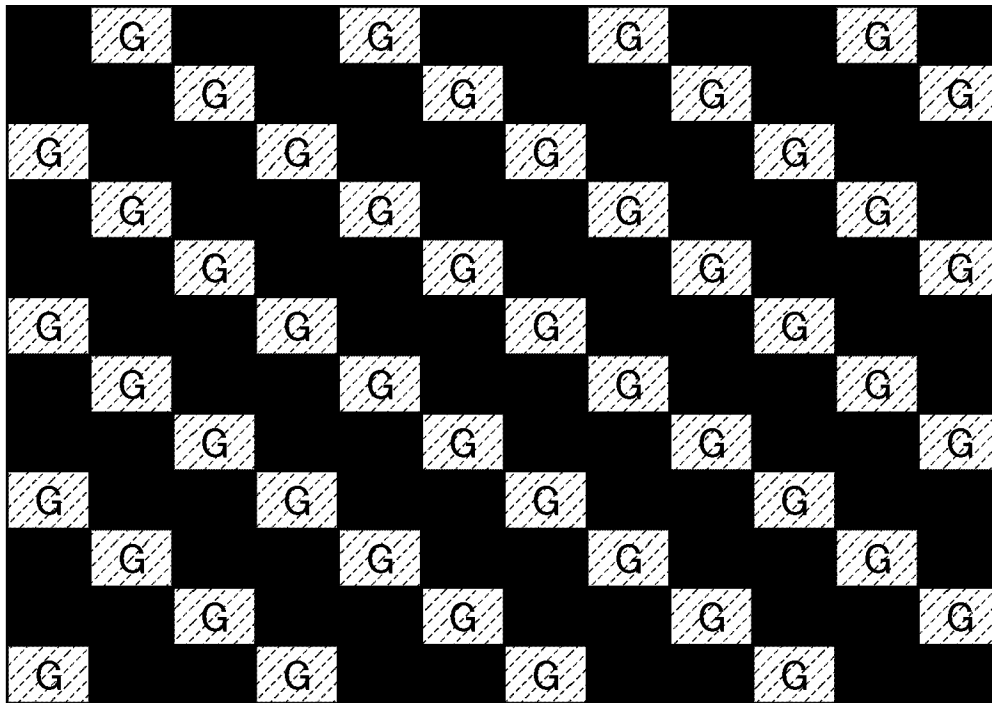
[図4]



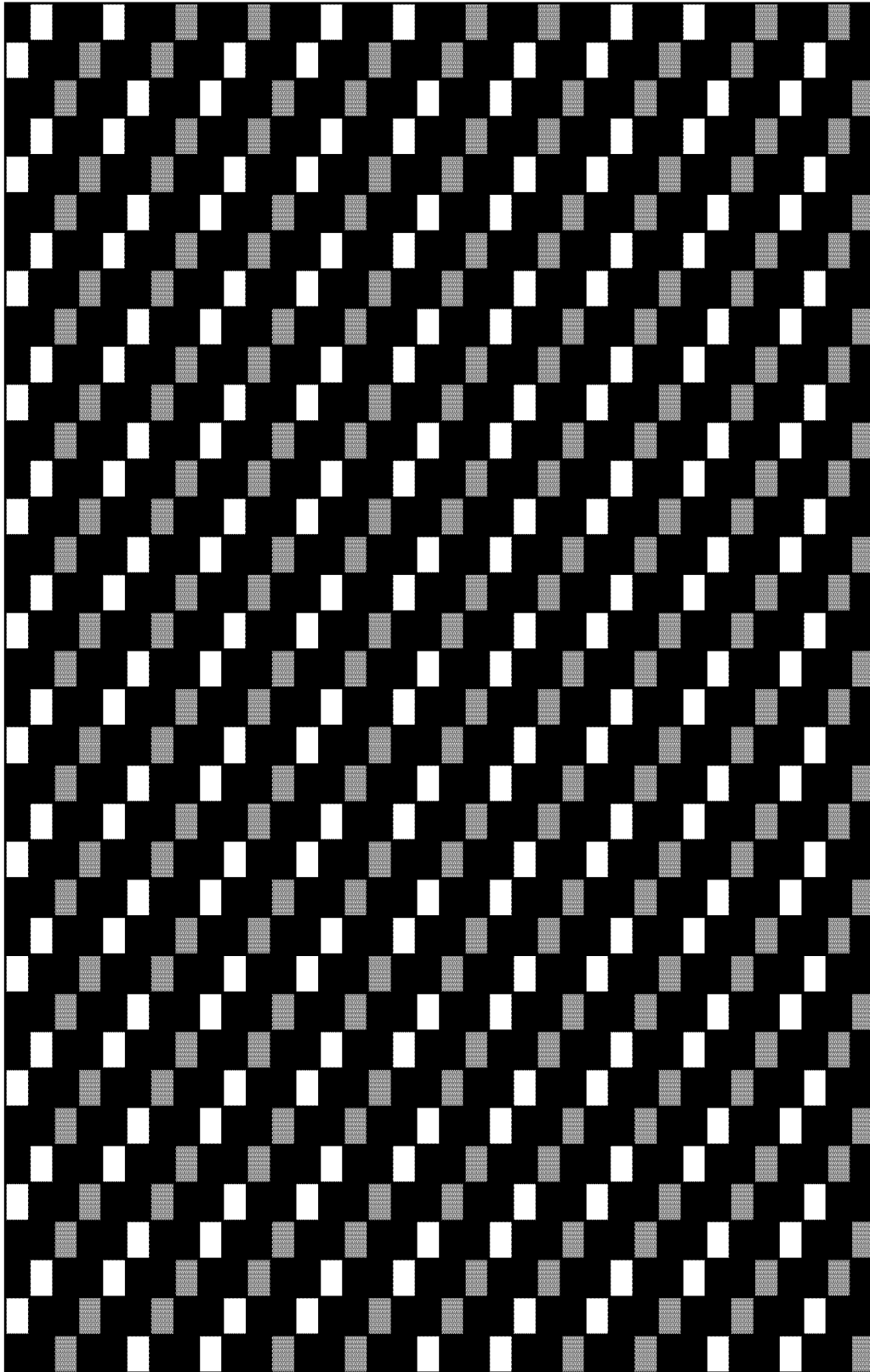
[図5]

B	G	R
R	B	G
G	R	B

[図6]



[図7]



[図8]

B	R	G	B	R	G
R	G	B	R	G	B
G	B	R	G	B	R

[図9]

B	R	G	B	G	R
R	G	B	R	B	G
G	B	R	G	R	B

[図10]

B	R	G	R	B	G
R	G	B	G	R	B
G	B	R	B	G	R

[図11]

B	R	G	R	G	B
R	G	B	G	B	R
G	B	R	B	R	G

[図12]

B	R	G	G	B	R
R	G	B	B	R	G
G	B	R	R	G	B

[図13]

B	R	G	G	R	B
R	G	B	B	G	R
G	B	R	R	B	G

[図14]

B	G	R	B	G	R
R	B	G	R	B	G
G	R	B	G	R	B

[図15]

B	G	R	R	B	G
R	B	G	G	R	B
G	R	B	B	G	R

[図16]

B	G	R	R	G	B
R	B	G	G	B	R
G	R	B	B	R	G

[図17]

B	G	R	G	B	R
R	B	G	B	R	G
G	R	B	R	G	B

[図18]

B	G	R	G	R	B
R	B	G	B	G	R
G	R	B	R	B	G

[図19]

R	B	G	R	B	G
G	R	B	G	R	B
B	G	R	B	G	R

[図20]

R	B	G	R	G	B
G	R	B	G	B	R
B	G	R	B	R	G

[図21]

R	B	G	G	B	R
G	R	B	B	R	G
B	G	R	R	G	B

[図22]

R	B	G	G	R	B
G	R	B	B	G	R
B	G	R	R	B	G

[図23]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G

[図24]

R	G	B	G	B	R
G	B	R	B	R	G
B	R	G	R	G	B

[図25]

R	G	B	G	R	B
G	B	R	B	G	R
B	R	G	R	B	G

[図26]

G	B	R	G	B	R
B	R	G	B	R	G
R	G	B	R	G	B

[図27]

G	B	R	G	R	B
B	R	G	B	G	R
R	G	B	R	B	G

[図28]

G	R	B	G	R	B
B	G	R	B	G	R
R	B	G	R	B	G

[図29]

B	R	G
R	G	B
G	B	R
B	R	G
R	G	B
G	B	R

[図30]

B	R	G
R	G	B
G	B	R
B	G	R
R	B	G
G	R	B

[図31]

B	R	G
R	G	B
G	B	R
R	B	G
G	R	B
B	G	R

[図32]

B	R	G
R	G	B
G	B	R
R	G	B
G	B	R
B	R	G

[図33]

B	R	G
R	G	B
G	B	R
G	B	R
B	R	G
R	G	B

[図34]

B	R	G
R	G	B
G	B	R
G	R	B
B	G	R
R	B	G

[図35]

B	G	R
R	B	G
G	R	B
B	G	R
R	B	G
G	R	B

[図36]

B	G	R
R	B	G
G	R	B
R	B	G
G	R	B
B	G	R

[図37]

B	G	R
R	B	G
G	R	B
R	G	B
G	B	R
B	R	G

[図38]

B	G	R
R	B	G
G	R	B
G	B	R
B	R	G
R	G	B

[図39]

B	G	R
R	B	G
G	R	B
G	R	B
B	G	R
R	B	G

[図40]

R	B	G
G	R	B
B	G	R
R	B	G
G	R	B
B	G	R

[図41]

R	B	G
G	R	B
B	G	R
R	G	B
G	B	R
B	R	G

[図42]

R	B	G
G	R	B
B	G	R
G	B	R
B	R	G
R	G	B

[図43]

R	B	G
G	R	B
B	G	R
G	R	B
B	G	R
R	B	G

[図44]

R	B	G
G	R	B
B	G	R
R	B	G
G	R	B
B	G	R

[図45]

R	G	B
G	B	R
B	R	G
G	B	R
B	R	G
R	G	B

[図46]

R	G	B
G	B	R
B	R	G
G	R	B
B	G	R
R	B	G

[図47]

G	B	R
B	R	G
R	G	B
G	B	R
B	R	G
R	G	B

[図48]

G	B	R
B	R	G
R	G	B
G	R	B
B	G	R
R	B	G

[図49]

G	R	B
B	G	R
R	B	G
G	R	B
B	G	R
R	B	G

[図50]

R	G	B	B	G	R
G	B	R	R	B	G
B	R	G	G	R	B
B	G	R	B	G	R
R	B	G	R	B	G
G	R	B	G	R	B

[図51]

R	G	B	G	R	B
G	B	R	B	G	R
B	R	G	R	B	G
G	R	B	G	R	B
B	G	R	B	G	R
R	B	G	R	B	G

[図52]

R	G	B	B	R	G
G	B	R	R	G	B
B	R	G	G	B	R
B	R	G	B	R	G
R	G	B	R	G	B
G	B	R	G	B	R

[図53]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G
B	G	R	B	G	R
R	B	G	R	B	G
G	R	B	G	R	B

[図54]

R	G	B	B	G	R
G	B	R	R	B	G
B	R	G	G	R	B
R	G	B	B	G	R
G	B	R	R	B	G
B	R	G	G	R	B

[図55]

R	G	B	B	G	R
G	B	R	R	B	G
B	R	G	G	R	B
B	G	R	R	G	B
R	B	G	G	B	R
G	R	B	B	R	G

[図56]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G
G	R	B	G	R	B
B	G	R	B	G	R
R	B	G	R	B	G

[図57]

R	G	B	G	R	B
G	B	R	B	G	R
B	R	G	R	B	G
R	G	B	G	R	B
G	B	R	B	G	R
B	R	G	R	B	G

[図58]

R	G	B	G	R	B
G	B	R	B	G	R
B	R	G	R	B	G
G	R	B	R	G	B
B	G	R	G	B	R
R	B	G	B	R	G

[図59]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G
B	R	G	B	R	G
R	G	B	R	G	B
G	B	R	G	B	R

[図60]

R	G	B	B	R	G
G	B	R	R	G	B
B	R	G	G	B	R
R	G	B	B	R	G
G	B	R	R	G	B
B	R	G	G	B	R

[図61]

R	G	B	B	R	G
G	B	R	R	G	B
B	R	G	G	B	R
B	R	G	R	G	B
R	G	B	G	B	R
G	B	R	B	R	G

[図62]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G
G	B	R	G	B	R
B	R	G	B	R	G
R	G	B	R	G	B

[図63]

R	G	B	G	B	R
G	B	R	B	R	G
B	R	G	R	G	B
R	G	B	G	B	R
G	B	R	B	R	G
B	R	G	R	G	B

[図64]

R	G	B	G	B	R
G	B	R	B	R	G
B	R	G	R	G	B
G	B	R	R	G	B
B	R	G	G	B	R
R	G	B	B	R	G

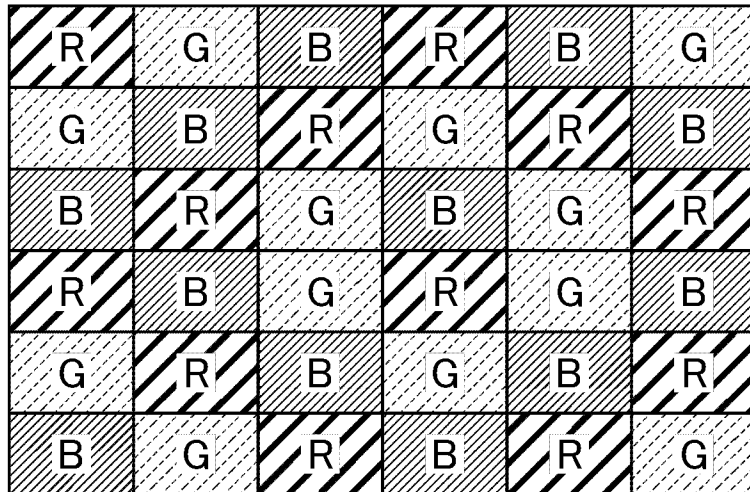
[図65]

R	G	B	R	G	B
G	B	R	G	B	R
B	R	G	B	R	G
R	B	G	R	B	G
G	R	B	G	R	B
B	G	R	B	G	R

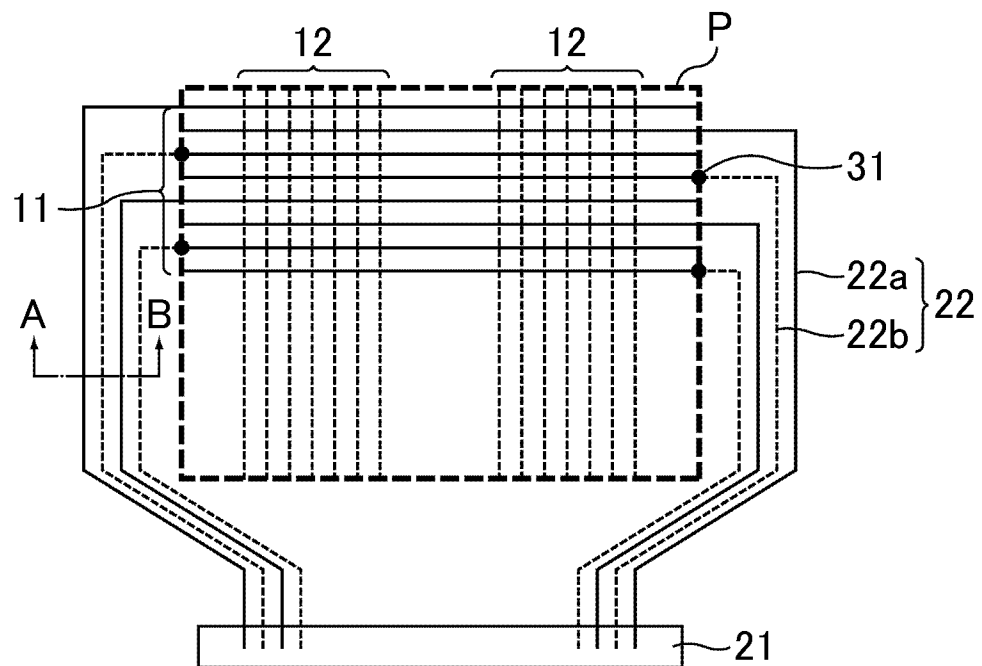
[図66]

R	G	B	R	B	G
G	B	R	G	R	B
B	R	G	B	G	R
R	G	B	R	B	G
G	B	R	G	R	B
B	R	G	B	G	R

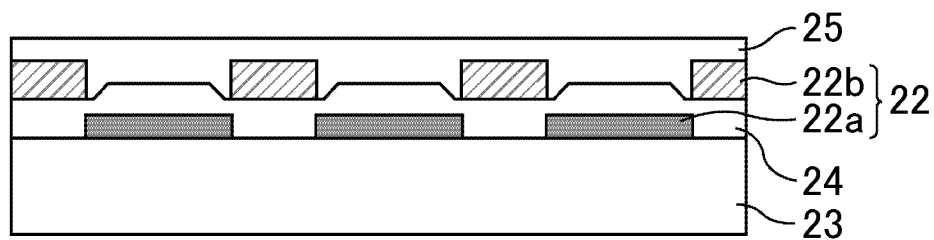
[図67]



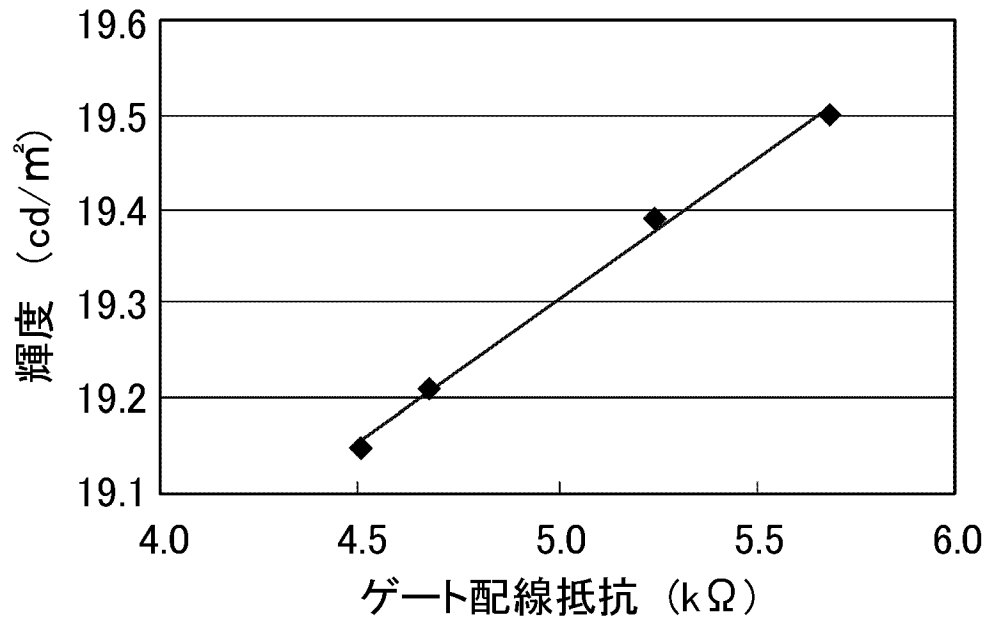
[図68]



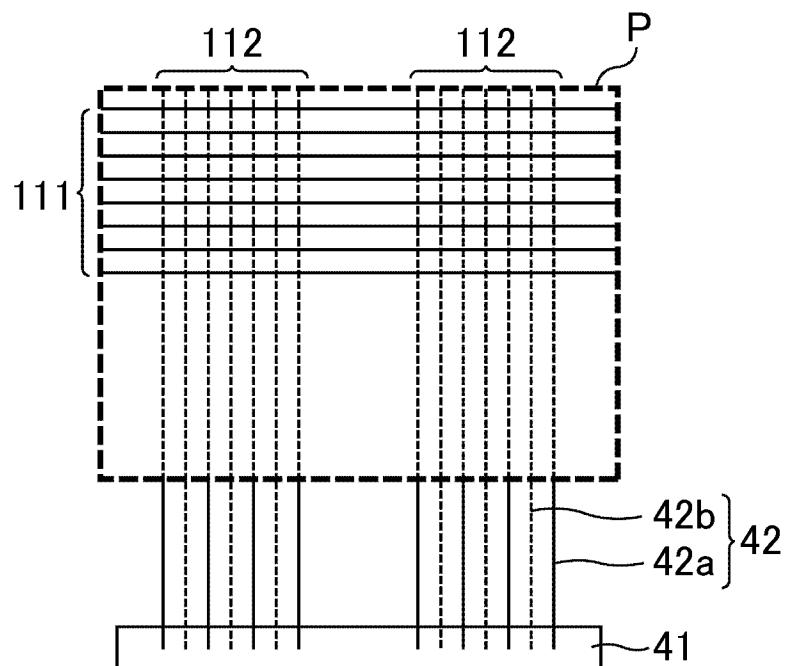
[図69]



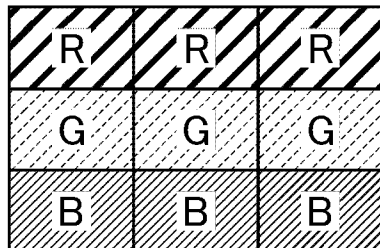
[図70]



[図71]



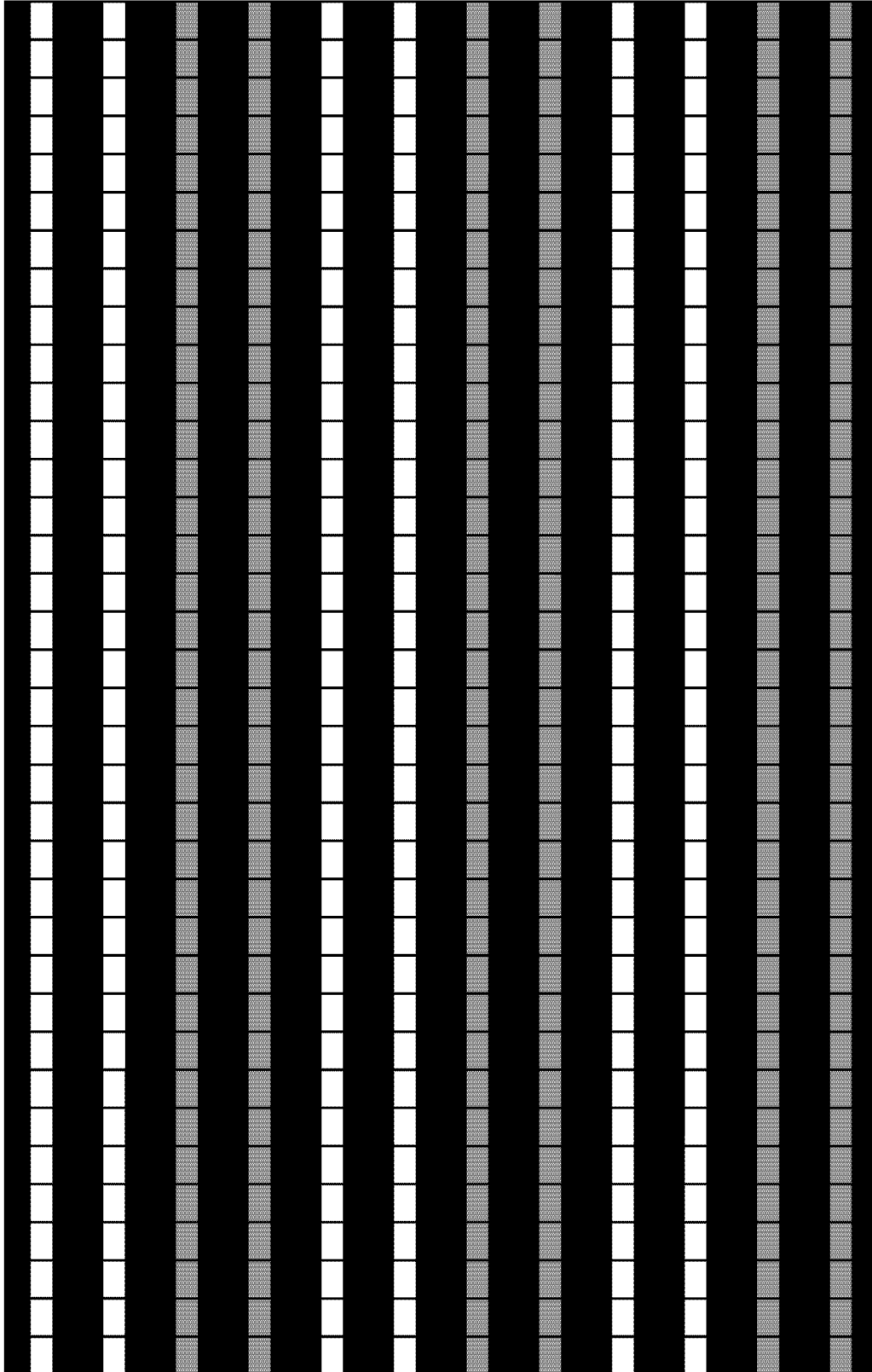
[図72]



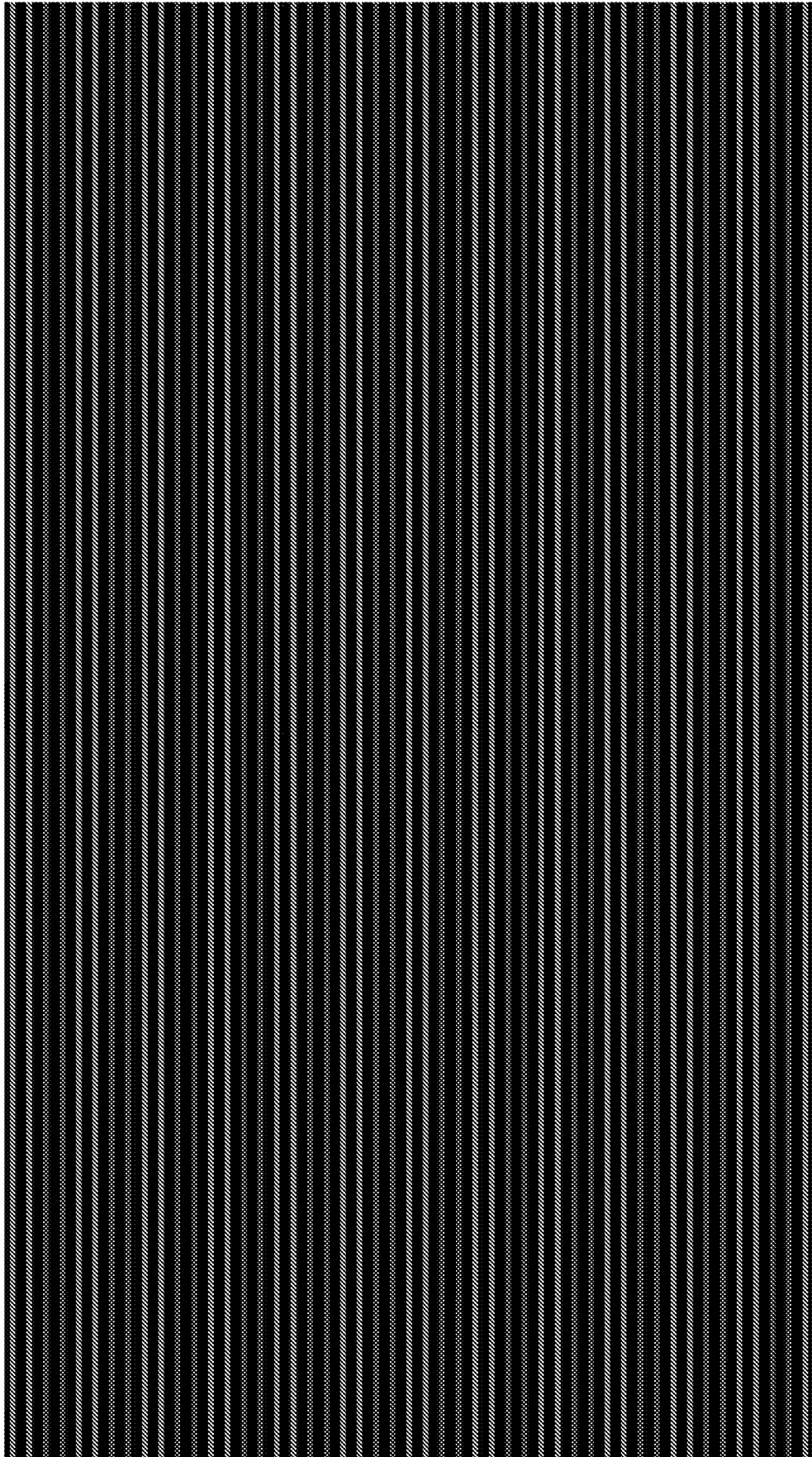
[図73]



[図74]



[図75]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/062082

A. CLASSIFICATION OF SUBJECT MATTER

G09F9/30(2006.01)i, G02F1/1335(2006.01)i, G02F1/1345(2006.01)i, H01L51/50(2006.01)i, H05B33/02(2006.01)i, H05B33/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09F9/30, G02F1/1335, G02F1/1345, H01L51/50, H05B33/02, H05B33/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-064961 A (Mitsubishi Electric Corp.), 21 March 2008 (21.03.2008), paragraphs [0006], [0010] to [0024]; fig. 1 to 3 (Family: none)	1-14
Y	JP 2005-091962 A (Sharp Corp.), 07 April 2005 (07.04.2005), paragraphs [0028], [0035] to [0046]; fig. 1 to 3 & US 2006/0138461 A1 & EP 1667090 A1 & WO 2005/029450 A1 & KR 10-2005-0086699 A & CN 1717710 A	1-14

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 May, 2012 (24.05.12)

Date of mailing of the international search report
05 June, 2012 (05.06.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/062082

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-317726 A (Seiko Epson Corp.), 11 November 2004 (11.11.2004), paragraphs [0003] to [0004], [0040] to [0044]; fig. 8, 13 (Family: none)	1-14
Y	JP 60-218626 A (Sharp Corp.), 01 November 1985 (01.11.1985), page 3, lower right column, line 19 to page 4, lower left column, line 9; fig. 8(C) to (E) & US 5144288 A & EP 158366 A2 & DE 3575613 D	1-14
Y	JP 61-056304 A (Citizen Watch Co., Ltd.), 22 March 1986 (22.03.1986), fig. 1(b), 2(b), 2(c) (Family: none)	1-14
Y	JP 2006-338012 A (L.G. Philips LCD Co., Ltd.), 14 December 2006 (14.12.2006), fig. 3B & US 2006/0267490 A1 & GB 2426864 A & GB 610763 D0 & DE 102006024448 A & FR 2886461 A & KR 10-2006-0124145 A & CN 1917228 A	1-2, 4-14
Y	JP 2001-109401 A (Matsushita Electric Industrial Co., Ltd.), 20 April 2001 (20.04.2001), paragraph [0040]; fig. 8 (Family: none)	1, 3-14

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G09F9/30(2006.01)i, G02F1/1335(2006.01)i, G02F1/1345(2006.01)i, H01L51/50(2006.01)i, H05B33/02(2006.01)i, H05B33/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G09F9/30, G02F1/1335, G02F1/1345, H01L51/50, H05B33/02, H05B33/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-064961 A (三菱電機株式会社) 2008.03.21, 【0006】、 【0010】 - 【0024】、図1-3 (ファミリーなし)	1-14
Y	JP 2005-091962 A (シャープ株式会社) 2005.04.07, 【0028】、 【0035】 - 【0046】、図1-3 & US 2006/0138461 A1 & EP 1667090 A1 & WO 2005/029450 A1 & KR 10-2005-0086699 A & CN 1717710 A	1-14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 4 . 0 5 . 2 0 1 2

国際調査報告の発送日

0 5 . 0 6 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐 竹 政 彦

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 7 3

2 I

2 9 1 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2004-317726 A (セイコーエプソン株式会社) 2004.11.11, 【0003】 - 【0004】、【0040】 - 【0044】、図8、図13 (ファミリーなし)	1-14
Y	JP 60-218626 A (シャープ株式会社) 1985.11.01, 第3ページ右下欄第19行目～第4ページ左下欄第9行目、図8 (C) ～ (E) & US 5144288 A & EP 158366 A2 & DE 3575613 D	1-14
Y	JP 61-056304 A (シチズン時計株式会社) 1986.03.22, 図1 (b)、図2 (b)、図2 (c) (ファミリーなし)	1-14
Y	JP 2006-338012 A (エルジー フィリップス エルシーディー カンパニー リミテッド) 2006.12.14, 図3 B & US 2006/0267490 A1 & GB 2426864 A & GB 610763 D0 & DE 102006024448 A & FR 2886461 A & KR 10-2006-0124145 A & CN 1917228 A	1-2, 4-14
Y	JP 2001-109401 A (松下電器産業株式会社) 2001.04.20, 【0040】、図8 (ファミリーなし)	1, 3-14