



(12)发明专利

(10)授权公告号 CN 102695002 B

(45)授权公告日 2017.04.12

(21)申请号 201210070805.4

(22)申请日 2012.03.16

(65)同一申请的已公布的文献号
申请公布号 CN 102695002 A

(43)申请公布日 2012.09.26

(30)优先权数据
2011-065825 2011.03.24 JP

(73)专利权人 索尼半导体解决方案公司
地址 日本神奈川县

(72)发明人 安河内诚

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 李芳华

(51)Int.Cl.

H04N 5/357(2011.01)

H04N 5/374(2011.01)

H04N 5/378(2011.01)

(56)对比文件

CN 101926164 A, 2010.12.22,

CN 1717940 A, 2006.01.04,

JP 2009225021 A, 2009.10.01,

US 2002085106 A1, 2002.07.04,

US 2010194947 A1, 2010.08.05,

审查员 王斯朕

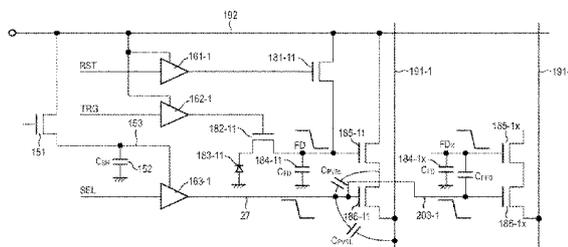
权利要求书1页 说明书6页 附图7页

(54)发明名称

图像处理装置和图像处理方法

(57)摘要

一种图像处理装置,包括:第一存储单元,用于存储从光电二极管输出的电荷;复位单元,用于对在该第一存储单元中存储的电压进行复位;转移单元,用于将从该光电二极管输出的电荷转移到该第一存储单元;切换单元,用于对从像素电源的供应线供应的DC电压进行切换;输出单元,用于向信号输出线输出在该第一存储单元中存储的电压;第二存储单元,用于存储通过该切换单元而供应的DC电压;以及驱动单元,用于通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动。



1. 一种图像处理装置,包括:

第一存储单元,用于存储从光电二极管输出的电荷;

复位单元,用于对在该第一存储单元中存储的电压进行复位;

转移单元,用于将从该光电二极管输出的电荷转移到该第一存储单元;

切换单元,用于对从像素电源的供应线供应的DC电压进行切换;

输出单元,用于向信号输出线输出在该第一存储单元中存储的电压;

第二存储单元,用于存储通过该切换单元而供应的DC电压;以及

驱动单元,用于通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动;

其中,在断开切换单元之后,开启复位单元并且通过从像素电源的供应线供应的DC电压的电压对第一存储单元进行复位,然后在通过输出单元完成第一存储单元所存储的电压到信号输出线的输出之后,接通切换单元。

2. 根据权利要求1的图像处理装置,

其中,该图像处理装置是CMOS图像传感器。

3. 一种图像处理方法,包括:

第一存储单元存储从光电二极管输出的电荷;

复位单元对在该第一存储单元中存储的电压进行复位;

转移单元将从该光电二极管输出的电荷转移到该第一存储单元;

切换单元对从像素电源的供应线供应的DC电压进行切换;

输出单元向信号输出线输出在该第一存储单元中存储的电压;

第二存储单元存储通过该切换单元而供应的DC电压;以及

驱动单元通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动;

其中,在断开切换单元之后,开启复位单元并且通过从像素电源的供应线供应的DC电压的电压对第一存储单元进行复位,然后在通过输出单元完成第一存储单元所存储的电压到信号输出线的输出之后,接通切换单元。

图像处理装置和图像处理方法

技术领域

[0001] 本公开涉及一种图像处理装置和图像处理方法,且具体地,涉及一种能够抑制在供电电压上的变化、以及抑制拖尾(streaking)的出现的图像处理装置和图像处理方法。

背景技术

[0002] 在数字相机中,通过CMOS图像传感器来对物体进行成像,并且存储或显示所拍摄的图像。

[0003] 当在CMOS图像传感器中噪声叠加在供电电压上时,从输出信号线读出的信号电平受到影响。相应地,提出了用于抑制这种电压变化的技术(例如,JP-A-2009-225021(专利文献1))。

[0004] 图1是示出了现有技术中的图像传感器的配置的图。在CMOS图像传感器1中仅仅示出了一个像素。从像素功率线25向RTS驱动器11和TRG驱动器12供应必要的功率。通过开关20来从连接到像素功率线25的SEL驱动器功率线26向SEL驱动器13供应必要的功率。

[0005] 为了防止变化,在刚刚复位之后,并且当在复位之后已经经过给定时间段时,读出光电二极管15的电压所传输到的电容器16的电压,并且电压差将是光电二极管15输出的像素信号。

[0006] 当对电容器16的电压进行复位时,RST驱动器11在控制信号RST被输入并且在参考电压处对电容器16的电压进行箝制(clamp)时,导通FET(场效应晶体管)17。此时,SEL驱动器13根据控制信号SEL,通过SEL线27来驱动FET 19,因此,通过FET 18来对电容器16的电压进行放大,并且通过FET 19而将它输出到信号输出线24。

[0007] 在此之后,光电二极管15生成与来自在光电二极管15上入射的物体的光接收量对应的电荷。当在给定定时处输入控制信号TRG时,TRG驱动器导通FET 14,并且将光电二极管15的电荷传输到电容器16。此时,通过FET18来对电容器16的电压进行放大,并且通过FET 19来将它输出到信号输出线24。

[0008] 在开关20处于接通状态中的情况下,当由于某些原因而导致在像素功率线25中出现电压变化时,该变化通过SEL驱动器13而传送到SEL线27,并且进一步通过寄生电容22而传送到电荷存储单元FE。然后,该变化通过FET 18和19来输出到信号输出线24。还通过杂散电容23来传送该变化。该电压变化按照此方式来传送到信号输出线24。

[0009] 为了防止以上问题,在读出电容器16的电压时断开开关20。作为结果,SEL线27的电势处于高电平处的浮动状态中,并且可以抑制电压变化。即,可以改善PSRR(供电抑制比)。

发明内容

[0010] 然而,当执行以上切换时,SEL线27处于浮动状态中,并且拖尾出现。即,当SEL线27的电压变化通过寄生电容22而传送到电荷存储单元FD时,在某一像素的电荷存储单元FD和信号输出线24中出现的电压变化被传送到通过SEL线27而连接到该像素的另一像素的电荷

存储单元FD和信号输出线24,这对于另一像素的电荷存储单元FD和信号输出线24的原始电压造成误差。即,由于切换而出现了电压变化,因此,出现拖尾。

[0011] 有鉴于以上问题,期望抑制供电电压上的变化,以及抑制拖尾的出现。

[0012] 本公开的实施例针对一种图像处理装置,包括:第一存储单元,用于存储从光电二极管输出的电荷;复位单元,用于对在该第一存储单元中存储的电压进行复位;转移单元,用于将从该光电二极管输出的电荷转移到该第一存储单元;切换单元,用于对从像素电源的供应线供应的DC(直流电)电压进行切换;输出单元,用于向信号输出线输出在该第一存储单元中存储的电压;第二存储单元,用于存储通过该切换单元而供应的DC电压;以及驱动单元,用于通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动。

[0013] 可以当在存储从该像素电源的供应线供应的DC电压的状态中通过该复位单元来执行该复位之前,断开该切换单元,并且可以在通过该输出单元来完成该第一存储单元所存储的电压到该信号输出线的输出之后,接通该切换单元。

[0014] 该图像处理装置可以是CMOS图像传感器。

[0015] 本公开的另一实施例针对一种图像处理方法,包括:允许第一存储单元存储从光电二极管输出的电荷,允许复位单元对在该第一存储单元中存储的电压进行复位,允许转移单元将从该光电二极管输出的电荷转移到该第一存储单元,允许切换单元对从像素电源的供应线供应的DC电压进行切换,允许输出单元向信号输出线输出在该第一存储单元中存储的电压,允许第二存储单元存储通过该切换单元而供应的DC电压,以及允许驱动单元通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动。

[0016] 根据本公开实施例的图像处理方法是与根据本公开实施例的图像处理装置对应的图像处理方法。

[0017] 如上所述,根据本公开的实施例,可能抑制供电电压上的变化,以及抑制拖尾的出现。

附图说明

[0018] 图1是示出了现有技术中的图像传感器的配置的图;

[0019] 图2是示出了根据本公开实施例的CMOS图像传感器的配置的图;

[0020] 图3是示出了像素阵列单元和垂直驱动单元的配置的图;

[0021] 图4A到4D是用于解释操作的时序图;

[0022] 图5是用于解释拖尾的抑制的图;

[0023] 图6是用于解释表达式的图;以及

[0024] 图7是用于解释表达式的图。

具体实施方式

[0025] 在下文中,将解释用于实行该技术的模式(在下文中,被称作实施例)。

[0026] 图2是示出了CMOS图像传感器101的配置的图。CMOS(互补金属氧化物半导体)图像传感器101包括像素阵列单元111、垂直驱动单元112、列处理单元113、水平驱动单元114、控制单元115和信号处理单元116。

[0027] 像素阵列单元111包括在水平方向中以及在垂直方向中安排的多个像素。通过这些像素对来自物体的光进行光电转换。垂直驱动单元112选择并且驱动每条线,在该每条线中安排了多个像素。水平驱动单元114在每条线的垂直方向中选择并驱动规定的像素。列处理单元113保持从所选择的像素中读出的像素数据,并且将该数据供应到信号处理单元116。控制单元115控制各单元的操作。信号处理单元116对从列处理单元113中读出的像素数据进行处理。垂直驱动单元112进行在下文中描述的SEL驱动器163的控制。

[0028] 图3是示出了像素阵列单元111和垂直驱动单元112的配置的图。在像素阵列单元111,安排了 $m \times n$ 个像素171- ij ($i=1,2,\dots,m, j=1,2,\dots,n$)。即,在第一行中安排像素171-11、171-12、...、和171-1n,以及在第二行中安排像素171-21、171-22、...、和171-2n。按照相同的方式,在第m行中安排像素171-m1、171-m2、...、和171-mn。在图3中,仅仅示出了 2×2 个像素。在其中不必单独地对像素171- ij 进行区分的情况下,将把像素仅仅写为像素171。相同的规则适用于其他组件。

[0029] 在像素171-11中,做出连接,使得光电二极管183-11中的电荷通过作为转移单元的FET 182-11而转移到电容器184-11。作为存储单元的电容器184-11的电荷存储单元FD通过作为复位单元的FET 181-11而连接到像素功率线192,以及连接到FET 185-11的栅极。FET 185-11的一个端子连接到像素功率线192,而另一端子通过作为输出单元的FET 186-11而连接到信号输出线191-1。

[0030] 从供电单元141向像素功率线192供应DC功率。供电单元141包括电池、或用于对AC功率进行整流和平滑化的电路以及用于使得电压稳定化的电容器。

[0031] RST驱动器161-1的输出通过RST线201-1而连接到FET 181-11的栅极。TRG驱动器162-1的输出通过TRG线202-1而连接到FET 182-11的栅极。作为驱动单元的SEL驱动器163-1的输出通过SEL线203-1而连接到FET186-11的栅极。从像素功率线192向RST驱动器161-1和TRG驱动器162-1供应功率。

[0032] 将作为存储单元的电容器152配置为经由作为切换单元的FET 151而通过像素功率线192来进行充电。通过控制信号SW来控制FET 151。关于SEL驱动器163-1的功率,通过SEL驱动器功率线153来供应电容器152的DC功率。

[0033] RST驱动器161-1通过要输入的控制信号RST来控制FET 181-11,TRG驱动器162-1通过要输入的控制信号TRG来控制FET 182-11,并且SEL驱动器163-1通过要输入的控制信号SEL来控制FET 186-11。

[0034] 尽管省略了解释,但是按照相似的方式来配置其他像素171- ij 。

[0035] 接下来,将参考图4A到4D来解释垂直驱动单元112和像素阵列单元111的操作。

[0036] 图4A到4D是用于解释操作的时序图。在读出像素信号之前,垂直驱动单元112允许控制信号SW处于高电平(图4D)。当控制信号SW处于高电平时,导通FET 151、并且从像素功率线192对电容器152进行充电。相应地,电容器152存储用于驱动SEL驱动器163所必需的功率。换言之,电容器152具有用于存储用于驱动SEL驱动器163所必需的功率的电容。即,难以通过简单的寄生电容来形成该电容器152。必须的是,肯定地将电容器应用为一个组件。稍后,将对该电容器进行描述。

[0037] 当读出图像信号时,垂直驱动单元112将控制信号SW从高电平改变为低电平(图4D)。相应地,FET 151截止,并且从像素功率线192切断SEL驱动器163的电源。因此,当在像

素功率线192处出现电压变化时,该变化没有传送到作为SEL驱动器163的输出目的地的SEL线203。作为结果,可以改善PSRR。

[0038] 此外,在将控制信号SW从高电平切换为低电平之后,垂直驱动单元112将控制信号SEL从低电平改变为高电平(图4C)。相应地,导通FET 186,这允许读出电荷存储单元FD的电压。

[0039] 在将控制信号SEL从低电平改变为高电平之后,垂直驱动单元112在固定的时间段中输出处于高电平中的控制信号RST(图4A)。相应地,通过RST驱动器161来导通FET 181,并且通过像素功率线192的电压来对电容器184进行复位。在随后的时段 T_1 中,通过FET 185来对电容器184的电压进行放大,并且通过FET 186来将它读出到信号输出线191,作为P相位信号。

[0040] 通过未示出的A/D转换器来对读出到信号输出线191的P相位信号的电平进行A/D转换,并且将它读出到列处理单元113,然后通过水平驱动单元114来将它转移到信号处理单元116。

[0041] 在完成了P相位信号的电平的读出之后,垂直驱动单元112在固定的时间段中输出处于高电平的控制信号TRG(图4B)。相应地,TRG驱动器162导通FET 182,由此将光电二极管183中的电荷转移到电容器184。即,在电容器184中存储以下电压,该电压对应于在从P相位信号的读出的完成到控制信号TRG的输出的时段中获得的入射光量。

[0042] 在随后的时段 T_2 中,通过FET 185来对电容器184的电压进行放大,并且通过FET 186来将它读出到信号输出线191,作为D相位信号。

[0043] 通过未示出的A/D转换器来对读出到信号输出线191的D相位信号的电平进行A/D转换,并且将它读出到列处理单元113,然后通过水平驱动单元114来将它转移到信号处理单元116。

[0044] 信号处理单元116计算要用作图像信号的P相位信号的电平与D相位信号的电平之间的差异。

[0045] 当完成D相位信号的读出时,垂直驱动单元112将控制信号SEL从高电平改变为低电平(图4C)。相应地,截止FET 186。

[0046] 在将控制信号SEL从高电平改变为低电平之后,垂直驱动单元112将控制信号SW从低电平改变为高电平(图4D)。相应地,导通FET 151,并且再次通过像素功率线192来对电容器152进行充电。

[0047] 接下来,将参考图5来描述拖尾的抑制。图5是用于解释拖尾的抑制的图。

[0048] 这里,让我们考虑,当除了连接到处于被选择状态的SEL线203-1的某一电荷存储单元FD_x自身之外的所有电荷存储单元FD的电势改变时,要通过该某一电荷存储单元FD_x来接收作为误差的拖尾。

[0049] 在图5中, C_{PVSL} 是在SEL线203-1与信号输出线191-1之间生成的寄生电容,并且 C_{SH} 是用于向SEL驱动器163-1供应功率的电容器152的电容。 C_{PFD} 是在SEL线203-1与电荷存储单元FD之间生成的寄生电容,并且 C_{FD} 是电荷存储单元FD的电容器184的电容。

[0050] 例如,在信号输出线191-1处出现的电压变化通过寄生电容 C_{PVSL} 而传送到SEL线203-1。另外,在电荷存储单元FD处出现的电压变化通过FET 185-11和寄生电容 C_{PVSL} 而传送到SEL线203-1。在SEL线203-1处出现的电压变化通过寄生电容 C_{PFD} 而传送到电荷存储单元

FD_x。

[0051] 当信号输出线的数目是“n”时,除了像素171-1_x之外的像素所连接到的信号输出线191-i (i=1、2、...、x-1、x+1、...、n)的电势变化是V_{VSL},通过接下来的表达式来表现SEL线203-1的电势变化 ΔV_{SEL} 和由像素171-1_x的电荷存储单元FD_x所接收到的电势变化 ΔV_{FDx} 。图6是用于解释表达式(1)的图,并且图7是用于解释表达式(2)的图。

$$[0052] \quad \Delta V_{SEL} = V_{VSL} \times ((n-1) \times C_{PVSL}) / (C_{SH} + n \times C_{PVSL}) \quad \dots (1)$$

$$[0053] \quad \Delta V_{FDx} = \Delta V_{SEL} \times C_{PFD} / (C_{FD} + C_{PFD}) \quad \dots (2)$$

[0054] 这里,假设C_{FD}=10f [F] (法拉)、C_{PFD}=1f [F]、C_{PVSL}=1f [F]、V_{VSL}=1 [V] (伏特)、n=1000。在此情况下,为了相对于V_{VSL}来将 ΔV_{FDx} 抑制为1/1000或更少,将需要89.2p [F]或更多的电容以用于C_{SH}。

[0055] 如上所述,可能通过将电容器152连接到SEL驱动器功率线153来抑制拖尾。由于必需大的电容,所以难以通过寄生电容来形成电容器152,并且必须将该电容器形成为独立的一个组件。

[0056] 还可能通过分别将电容器152连接到相应的SEL线203-1到203-m来抑制拖尾。然而,当执行这种连接时,不但将过量的负载施加到每个SEL驱动器163,而且增加了电容器的数目,并且必需大的面积,因此,难以在实践中实现该连接。相应地,优选的是,将一个电容器152公共地连接到相应的SEL线203-1到203-m的SEL驱动器163-1到163-m。

[0057] 如果不执行FET 151进行的切换,则可以防止拖尾的出现。然而,在这个情况下难以改善PSRR。

[0058] 还可能通过单独地提供用于SEL驱动器的电源或通过形成用于芯片中的稳定化的电源来抑制拖尾和PSRR两者。然而,在此情况下增加了组件的数目,这增加了成本。

[0059] 本公开的实施例不限于上述实施例,并且在不脱离本公开的要旨的范围内可以出现各种修改。

[0060] 除了诸如CMOS图像传感器之类的固态成像装置之外,还可以将本公开应用于各种图像处理装置。

[0061] 可以将本公开实现为以下配置。

[0062] (1) 一种图像处理装置,包括:

[0063] 第一存储单元,用于存储从光电二极管输出的电荷,

[0064] 复位单元,用于对在该第一存储单元中存储的电压进行复位,

[0065] 转移单元,用于将从该光电二极管输出的电荷转移到该第一存储单元,

[0066] 切换单元,用于对从像素电源的供应线供应的DC电压进行切换,

[0067] 输出单元,用于向信号输出线输出在该第一存储单元中存储的电压,

[0068] 第二存储单元,用于存储通过该切换单元而供应的DC电压,以及

[0069] 驱动单元,用于通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动。

[0070] (2) 如下的图像处理装置,其中,当在存储从该像素电源的供应线供应的DC电压的状态中通过该复位单元来执行该复位之前,断开该切换单元,并且在通过该输出单元来完成该第一存储单元所存储的电压到该信号输出线的输出之后,接通该切换单元。

[0071] (3) 其中图像处理装置是CMOS图像传感器的图像处理装置。

[0072] (4) 一种图像处理方法,包括:

[0073] 通过第一存储单元来存储从光电二极管输出的电荷,

[0074] 通过复位单元来对在该第一存储单元中存储的电压进行复位,

[0075] 通过转移单元来将从该光电二极管输出的电荷转移到该第一存储单元,

[0076] 通过切换单元来对从像素电源的供应线供应的DC电压进行切换,

[0077] 通过输出单元来向信号输出线输出在该第一存储单元中存储的电压,

[0078] 通过第二存储单元来存储通过该切换单元供应的DC电压,以及

[0079] 经由驱动单元来通过接收作为电源的该第二存储单元所存储的DC电压而对该输出单元进行驱动。

[0080] 本公开包含与在2011年3月24日向日本专利局提交的日本优先权专利申请JP 2011-065825中公开的主题相关的主题,由此通过参考而合并其全部内容。

[0081] 本领域技术人员应该理解,只要各种修改、组合、子组合和变形处于所附权利要求或其等效物的范围内,它们就可以取决于设计要求和因素而发生。

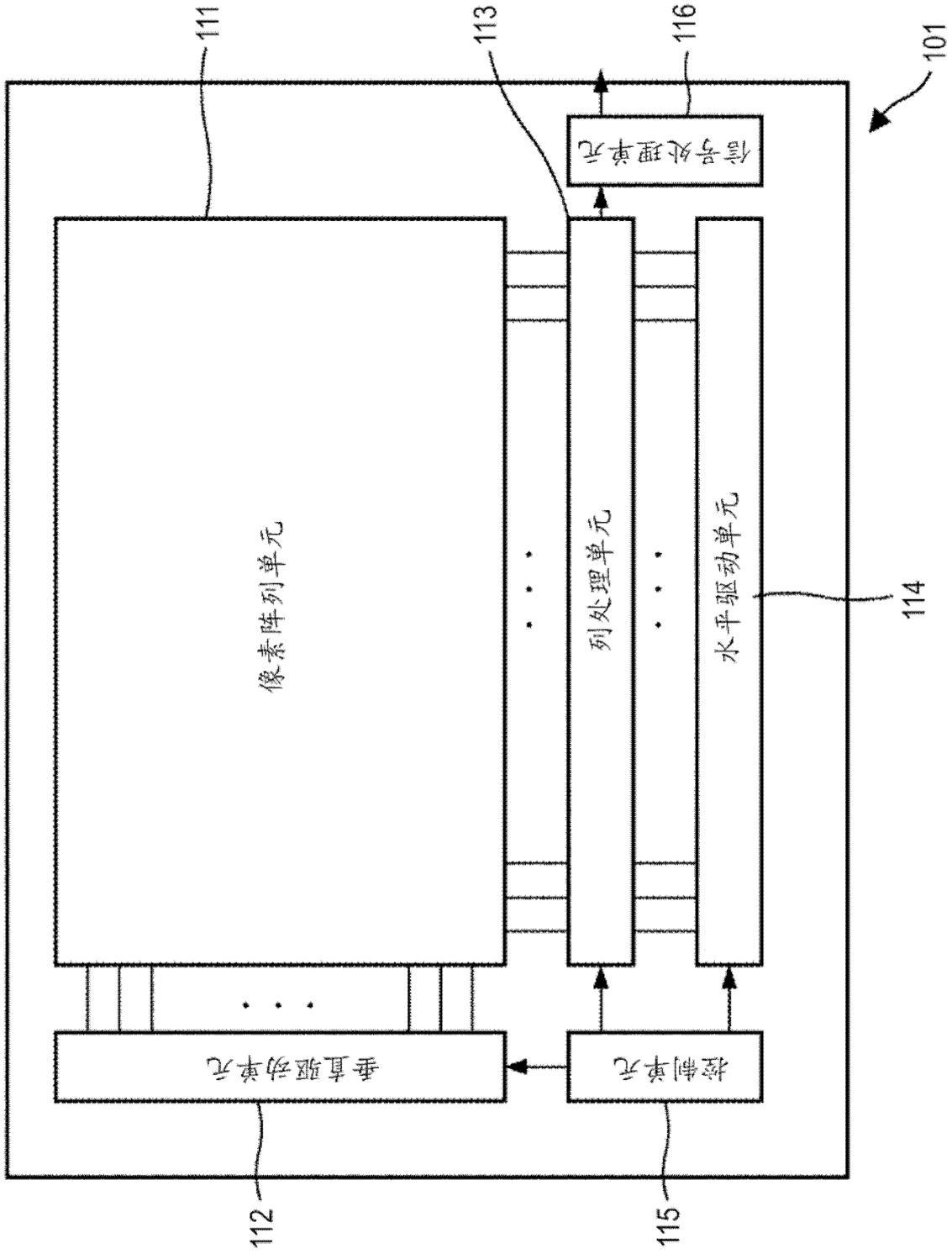


图2

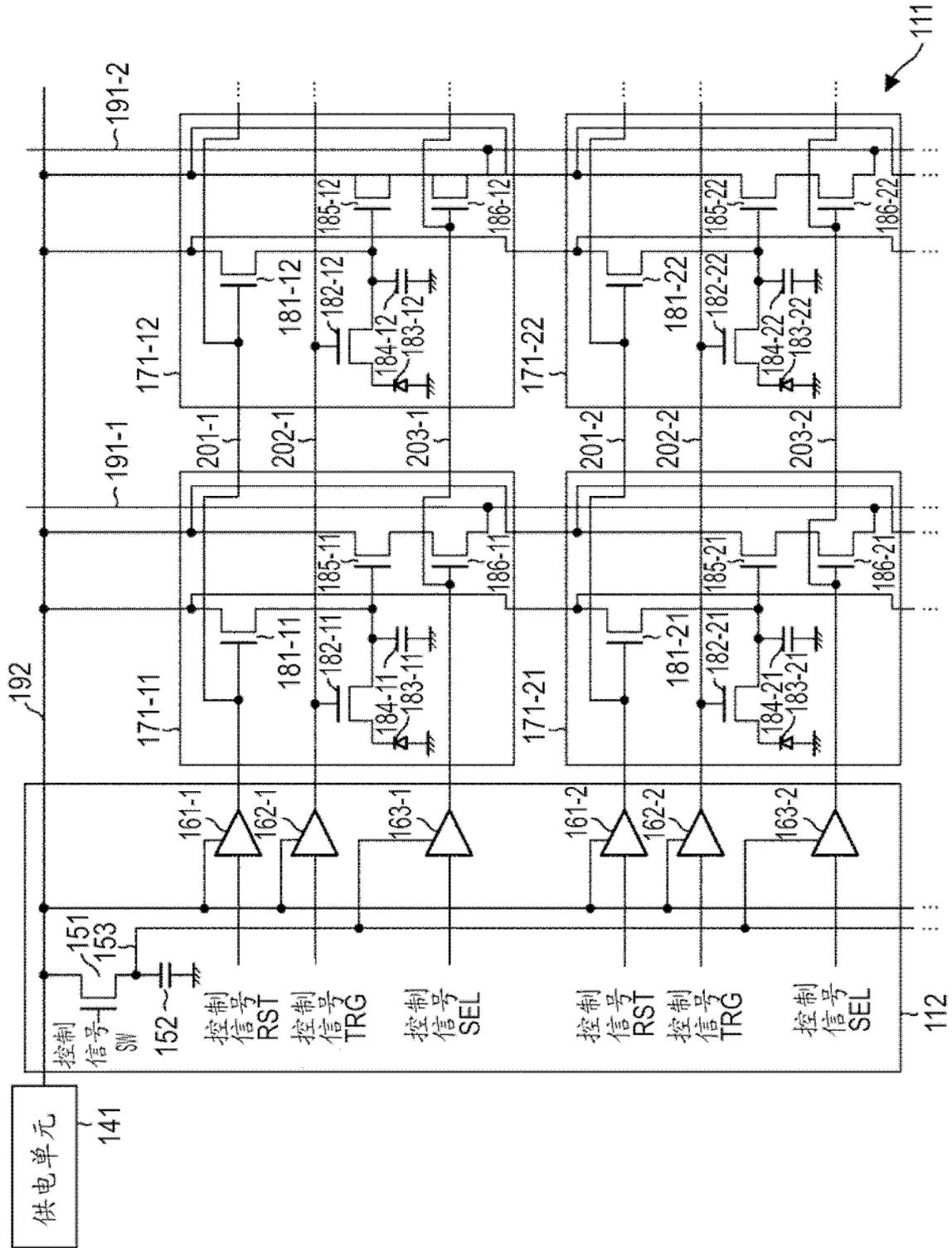


图3

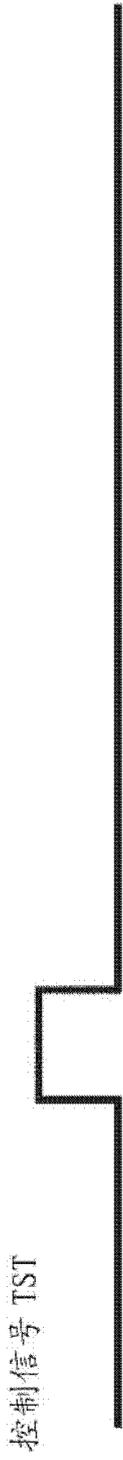


图4A



图4B

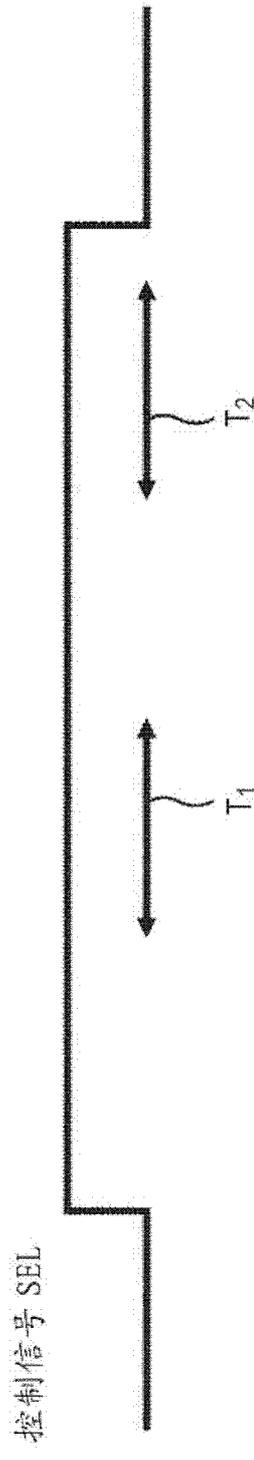


图4C



图4D

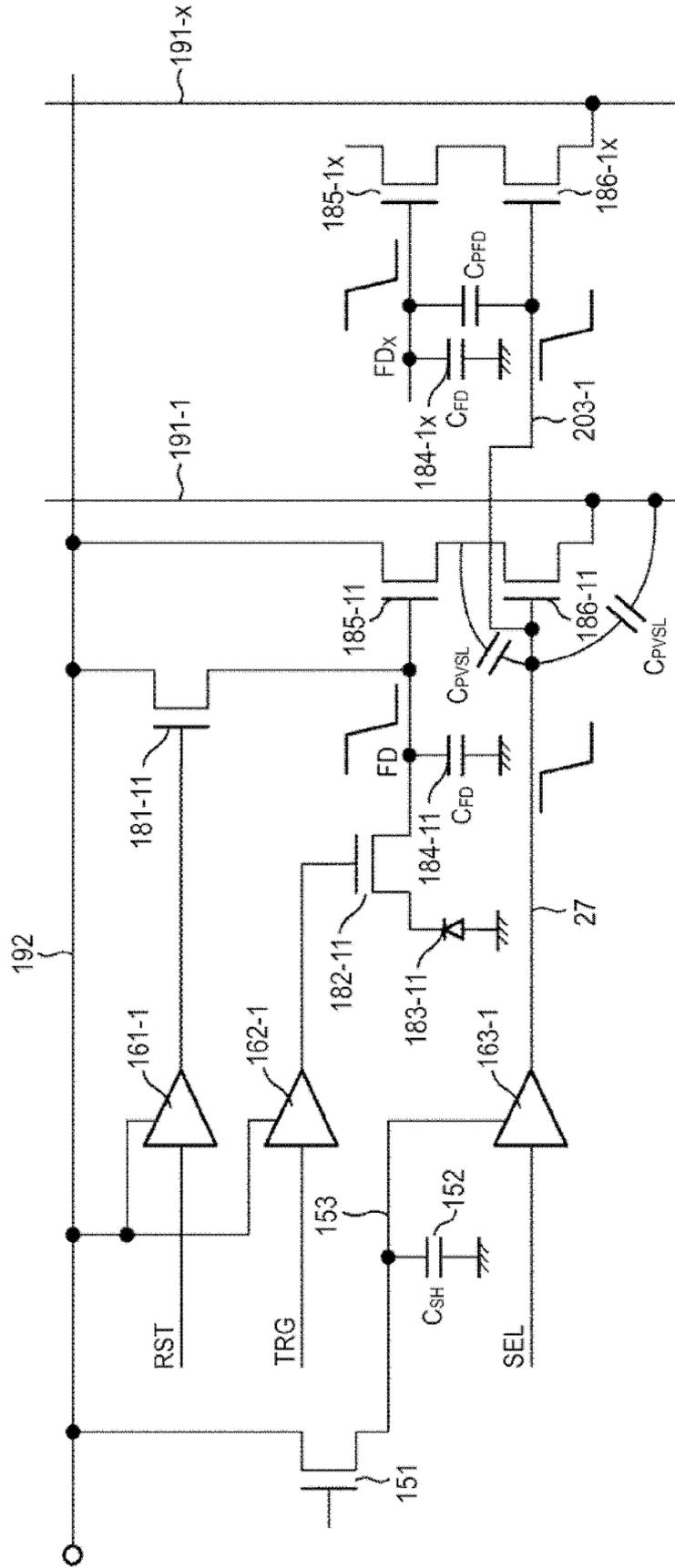


图5

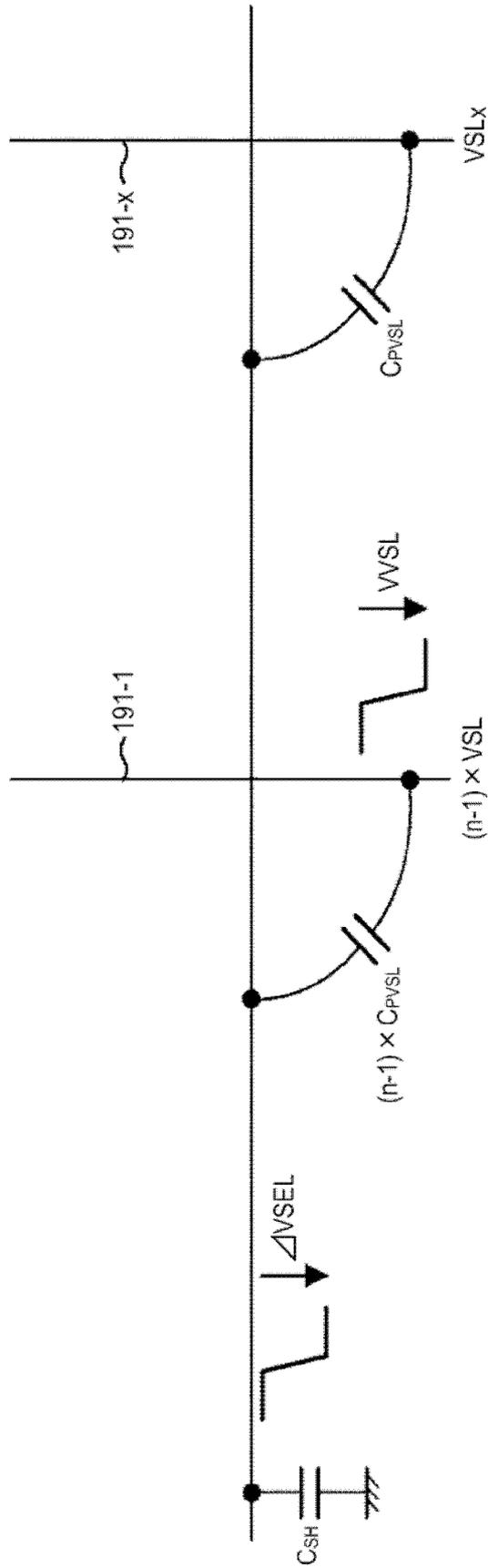


图6

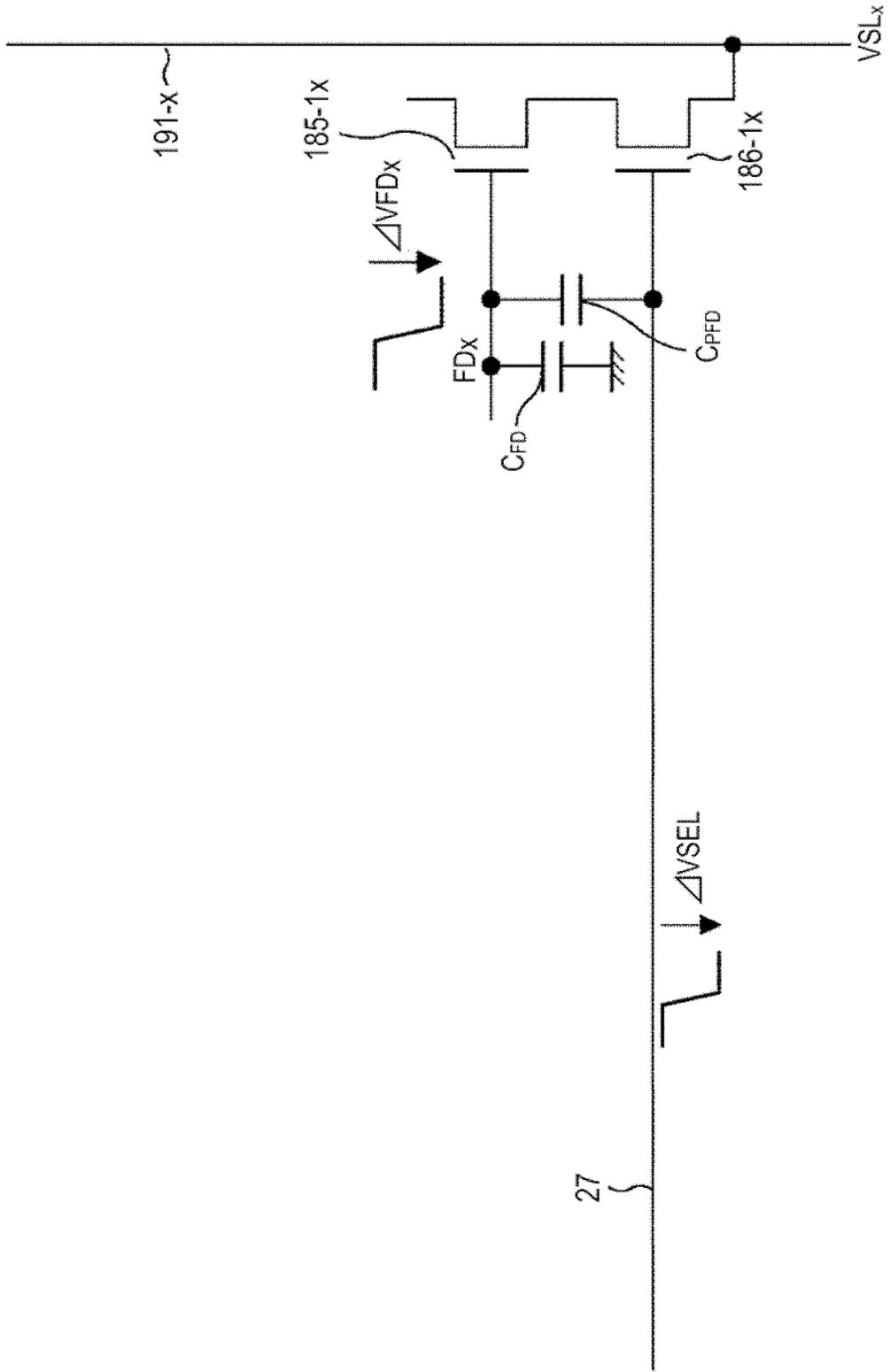


图7