



(12) 发明专利申请

(10) 申请公布号 CN 118216052 A

(43) 申请公布日 2024. 06. 18

(21) 申请号 202280074625.5

(22) 申请日 2022.10.31

(30) 优先权数据

2021-183532 2021.11.10 JP

(85) PCT国际申请进入国家阶段日

2024.05.09

(86) PCT国际申请的申请数据

PCT/JP2022/040764 2022.10.31

(87) PCT国际申请的公布数据

W02023/085161 JA 2023.05.19

(71) 申请人 新唐科技日本株式会社

地址 日本

(72) 发明人 中泽崇一 广木均典 林茂生

(74) 专利代理机构 永新专利商标代理有限公司

72002

专利代理师 吕文卓

(51) Int. Cl.

H01S 5/042 (2006.01)

H01L 21/28 (2006.01)

H01L 21/3205 (2006.01)

H01L 21/768 (2006.01)

H01L 23/522 (2006.01)

H01L 23/532 (2006.01)

H01L 33/40 (2006.01)

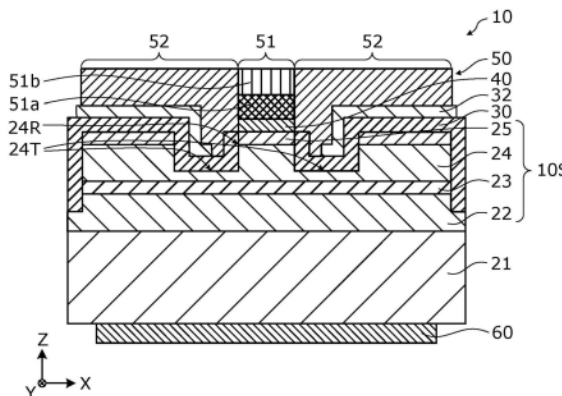
权利要求书2页 说明书12页 附图14页

(54) 发明名称

半导体发光元件、发光模块及发光模块的制造方法

(57) 摘要

半导体发光元件 (10) 具备: 半导体层叠体 (10S); 接触电极 (40), 配置在半导体层叠体 (10S) 的上方; 以及焊盘层 (50), 配置在接触电极 (40) 的上方, 含有Au; 焊盘层 (50) 具有: 第一层 (51a), 配置在焊盘层 (50) 与接触电极 (40) 相接的区域的上方; 以及第二层 (51b), 配置在第一层 (51a) 的上方, 与第一层 (51a) 相接; 在与接触电极 (40) 的主面平行的方向上, 第二层 (51b) 中的Au的平均粒径比第一层 (51a) 中的Au的平均粒径大。



1. 一种半导体发光元件,其特征在于,
具备:
半导体层叠体;
接触电极,配置在上述半导体层叠体的上方;以及
焊盘层,配置在上述接触电极的上方,含有Au;
上述焊盘层具有:
第一层,配置在上述焊盘层与上述接触电极相接的区域的上方;以及
第二层,配置在上述第一层的上方,与上述第一层相接;
在与上述接触电极的主面平行的方向上,上述第二层中的Au的平均粒径比上述第一层中的Au的平均粒径大。
2. 如权利要求1所述的半导体发光元件,其特征在于,
上述第二层中的Au的晶粒的形状是柱状。
3. 如权利要求1或2所述的半导体发光元件,其特征在于,
还具备配置在上述半导体层叠体与上述焊盘层之间的绝缘层;
在上述半导体层叠体与上述焊盘层之间的区域中的、上述半导体层叠体与上述第一层之间的区域,没有配置上述绝缘层。
4. 如权利要求3所述的半导体发光元件,其特征在于,
上述焊盘层包括在上述绝缘层的上方配置的外部区域;
上述外部区域中的Au的平均粒径比上述第一层中的Au的平均粒径大。
5. 如权利要求1~4中任一项所述的半导体发光元件,其特征在于,
上述第二层的电阻率比上述第一层的电阻率低。
6. 如权利要求1~5中任一项所述的半导体发光元件,其特征在于,
上述第二层比上述第一层厚。
7. 一种发光模块,其特征在于,
具备:
半导体发光元件;以及
基台,与上述半导体发光元件相接合;
上述半导体发光元件具备:
半导体层叠体;
接触电极,配置在上述半导体层叠体与上述基台之间;以及
接合层,与上述接触电极及上述基台相接合,含有AuSn;
上述接合层具有第一接合区域,该第一接合区域配置在与上述接合层和上述接触电极相接的区域对置的位置;
上述第一接合区域中的比上述第一接合区域的厚度方向的中央距上述接触电极近的区域中的Sn的平均含量比上述第一接合区域中的比上述中央距上述接触电极远的区域中的Sn的平均含量少。
8. 如权利要求7所述的发光模块,其特征在于,
上述半导体发光元件还具备配置在上述半导体层叠体与上述接合层之间的绝缘层;
上述接合层具有第二接合区域,该第二接合区域配置在与上述绝缘层对置的位置;

上述第二接合区域的厚度方向的中央的Sn的平均含量比上述第二接合区域的厚度方向的两方的端部的Sn的平均含量少。

9. 如权利要求7或8所述的发光模块,其特征在于,

在上述第一接合区域的沿着厚度方向的直线上,Sn的含量随着从上述接触电极远离而以阶梯状上升。

10. 如权利要求7或8所述的发光模块,其特征在于,

上述第一接合区域具有随着从上述接触电极远离而Sn的平均含量逐渐上升的第一过渡区域。

11. 如权利要求8所述的发光模块,其特征在于,

上述第二接合区域具有随着从上述绝缘层远离而Sn的平均含量逐渐变化的第二过渡区域。

12. 一种发光模块的制造方法,其特征在于,

包括:

准备工序,准备半导体发光元件及基台;以及

接合工序,使用包含AuSn的接合件,将上述半导体发光元件向上述基台进行接合;

上述半导体发光元件具备:

半导体层叠体;

接触电极,配置在上述半导体层叠体的上方;以及

焊盘层,与上述接触电极电连接,配置在上述接触电极的上方,含有Au;

上述焊盘层包括:

第一层,配置在上述焊盘层与上述接触电极相接的区域的上方;以及

第二层,配置在上述第一层的上方,与上述第一层相接;

上述第二层中的Au的晶粒的形状是柱状;

在与上述接触电极的主面平行的方向上,上述第二层的平均粒径比上述第一层的平均粒径大;

在上述接合工序中,上述接合件将上述基台与上述焊盘层接合。

半导体发光元件、发光模块及发光模块的制造方法

技术领域

[0001] 本公开涉及半导体发光元件、发光模块及发光模块的制造方法。

背景技术

[0002] 以往,已知半导体激光器元件等半导体发光元件。对于这样的半导体发光元件,要求高效率化及发热抑制。例如,在专利文献1所记载的半导体激光器元件中,在配置于P侧电极上的焊盘电极中,使用导电性良好的Au。由此,在专利文献1所记载的半导体激光器元件中,意图实现高效率化及发热抑制。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:国际公开第2020/110783号

发明内容

[0006] 发明要解决的课题

[0007] 但是,即使在如专利文献1所记载的半导体激光器元件那样在焊盘电极中使用Au的情况下,在半导体激光器元件的电阻方面也有改进的余地。例如,在如专利文献1所记载的半导体激光器元件那样将焊盘电极和基座使用AuSn焊料相接合的情况下,有可能Sn经由焊盘电极扩散至P侧电极、使半导体层与P侧电极之间的接触电阻增大。

[0008] 本公开用于解决这样的课题,目的在于提供具备电阻降低了的电极的半导体发光元件等。

[0009] 用来解决课题的手段

[0010] 为了解决上述课题,本公开的氮化物半导体发光元件的一技术方案,具备:半导体层叠体;接触电极,配置在上述半导体层叠体的上方;以及焊盘层,配置在上述接触电极的上方,含有Au;上述焊盘层具有:第一层,配置在上述焊盘层与上述接触电极相接的区域的上方;以及第二层,配置在上述第一层的上方,与上述第一层相接;在与上述接触电极的主面平行的方向上,上述第二层中的Au的平均粒径比上述第一层中的Au的平均粒径大。

[0011] 本公开的发光模块的一技术方案,具备:半导体发光元件;以及基台,与上述半导体发光元件相接合;上述半导体发光元件具备:半导体层叠体;接触电极,配置在上述半导体层叠体与上述基台之间;以及接合层,与上述接触电极及上述基台相接合,含有AuSn;上述接合层具有第一接合区域,该第一接合区域配置在与上述接合层和上述接触电极相接的区域对置的位置;上述第一接合区域中的比上述第一接合区域的厚度方向的中央距上述接触电极近的区域中的Sn的平均含量比上述第一接合区域中的比上述中央距上述接触电极远的区域中的Sn的平均含量少。

[0012] 本公开的发光模块的制造方法的一技术方案,包括:准备工序,准备半导体发光元件及基台;以及接合工序,使用包含AuSn的接合剂,将上述半导体发光元件向上述基台进行接合;上述半导体发光元件具备:半导体层叠体;接触电极,配置在上述半导体层叠体的上

方;以及焊盘层,与上述接触电极电连接,配置在上述接触电极的上方,含有Au;上述焊盘层包括:第一层,配置在上述焊盘层与上述接触电极相接的区域的上方;以及第二层,配置在上述第一层的上方,与上述第一层相接;上述第二层中的Au的晶粒的形状是柱状;在与上述接触电极的主面平行的方向上,上述第二层的平均粒径比上述第一层的平均粒径大;在上述接合工序中,上述接合件将上述基台与上述焊盘层接合。

[0013] 发明效果

[0014] 根据本公开,能够提供具备电阻降低了的电极的半导体发光元件等。

附图说明

[0015] 图1是表示实施方式1的半导体发光元件的整体结构的示意性平面图。

[0016] 图2是表示实施方式1的半导体发光元件的整体结构的示意性剖面图。

[0017] 图3是表示实施方式1的接触区域的晶粒的形状的透射电子显微镜(TEM)图像。

[0018] 图4是表示实施方式1的接触区域的晶粒的形状的图。

[0019] 图5是表示实施方式1的半导体发光元件的电流供给形态的一例的图。

[0020] 图6是表示比较例的半导体发光元件的焊盘层中的电流路径的概要的图。

[0021] 图7是表示实施方式1的焊盘层中的电流路径的概要的图。

[0022] 图8是用来说明平均粒径的测定方法的图。

[0023] 图9是表示实施方式1的半导体发光元件的制造方法的第一工序的剖面图。

[0024] 图10是表示实施方式1的半导体发光元件的制造方法的第二工序的剖面图。

[0025] 图11是表示实施方式1的半导体发光元件的制造方法的第三工序的剖面图。

[0026] 图12是表示实施方式1的半导体发光元件的制造方法的第四工序的剖面图。

[0027] 图13是表示实施方式1的半导体发光元件的制造方法的第五工序的剖面图。

[0028] 图14是表示实施方式1的半导体发光元件的制造方法的第六工序的剖面图。

[0029] 图15是表示实施方式1的半导体发光元件的制造方法的第七工序的剖面图。

[0030] 图16是表示实施方式1的半导体发光元件的制造方法的第八工序的剖面图。

[0031] 图17是表示实施方式2的发光模块的整体结构的示意性剖面图。

[0032] 图18是表示实施方式2的发光模块的制造方法的流程的流程图。

[0033] 图19是说明实施方式2的发光模块的准备工序的示意性剖面图。

[0034] 图20是表示实施方式2的第一接合区域的通过沿着厚度方向的直线上的EDX(Energy Dispersive X-ray Spectroscopy(能量色散X射线光谱仪))分析得到的Sn强度的分布的曲线图。

[0035] 图21是表示实施方式2的第二接合区域的通过沿着厚度方向的直线上的EDX分析得到的Sn强度的分布的曲线图。

[0036] 图22是表示实施方式2的第一接合区域的通过沿着厚度方向的区域中的EDX分析得到的平均Sn强度的分布的曲线图。

[0037] 图23是表示实施方式2的第二接合区域的通过沿着厚度方向的区域中的EDX分析得到的平均Sn强度的分布的曲线图。

具体实施方式

[0038] 以下,参照附图对本公开的实施方式进行说明。另外,以下说明的实施方式均表示本公开的一具体例。因而,在以下的实施方式中表示的数值、形状、材料、构成要素以及构成要素的配置位置、连接形态等作为一例而并不意欲限定本公开。

[0039] 此外,各图是示意图,并不一定严格地图示。因而,在各图中比例尺等并不一定一致。另外,在各图中,对于实质上相同的结构赋予相同的标号,将重复的说明省略或简化。

[0040] 此外,在本说明书中,用语“上方”及“下方”不是指绝对的空间识别中的上方(铅直上方)及下方(铅直下方),而是基于层叠结构中的层叠顺序而作为通过相对的位置关系规定的用语来使用。此外,用语“上方”及“下方”不仅适用于将两个构成要素相互隔开间隔配置而在两个构成要素之间存在其他构成要素的情况,对于将两个构成要素以相互相接的状态配置的情况也适用。

[0041] (实施方式1)

[0042] 对实施方式1的半导体发光元件进行说明。

[0043] [1-1.整体结构]

[0044] 首先,使用图1及图2对本实施方式的半导体发光元件的整体结构进行说明。图1及图2分别是表示本实施方式的半导体发光元件10的整体结构的示意性平面图及剖面图。在图2中表示了图1的II-II线的剖面。另外,在各图中表示了相互正交的X轴、Y轴及Z轴。X轴、Y轴及Z轴是右手正交坐标系。半导体发光元件10的层叠方向与Z轴方向平行,光(在本实施方式中是激光)的主要的射出方向与Y轴方向平行。

[0045] 半导体发光元件10如图2所示,具备半导体层叠体10S,从与半导体层叠体10S的层叠方向(即Z轴方向)垂直的方向的端面10F(参照图1)射出光。在本实施方式中,半导体发光元件10是具有形成谐振器的两个端面10F及10R的氮化物半导体激光器元件。端面10F是射出激光的前端面,端面10R是反射率比端面10F高的后端面。在本实施方式中,端面10F及10R的反射率分别是6%及98%。此外,半导体发光元件10具有形成在端面10F与端面10R之间的波导。本实施方式的半导体发光元件10的谐振器长(即,端面10F与端面10R之间的距离)是1000 μm 左右。此外,半导体发光元件10例如射出在405nm波段中具有峰值波长的蓝紫光。

[0046] 如图2所示,半导体发光元件10具备衬底21、半导体层叠体10S、绝缘层30、密接辅助层32、接触电极40、焊盘层50和N侧电极60。

[0047] 衬底21是成为半导体发光元件10的基台的板状部件。在本实施方式中,衬底21是N型Ga_N衬底。

[0048] 半导体层叠体10S是包含氮化物半导体的层叠体。半导体层叠体10S具有在层叠方向(即各图的Z轴方向)上层叠的多个半导体层。在本实施方式中,半导体层叠体10S具有N侧半导体层22、有源层23、P侧半导体层24和接触层25。

[0049] N侧半导体层22是配置在衬底21的上方并且有源层23的下方的第一导电型的第一半导体层的一例。N侧半导体层22包含氮化物半导体。在本实施方式中,N侧半导体层22包含折射率比有源层23低的N型包覆层。N侧半导体层22例如是N型AlGa_N层。另外,N侧半导体层22也可以包含N型包覆层以外的层。N侧半导体层22例如也可以包含缓冲层、导光层等。

[0050] 有源层23是配置在N侧半导体层22上方的发光层。在本实施方式中,有源层23包含氮化物半导体,具有量子阱构造。有源层23既可以具有单一的量子阱,也可以具有多个量子

阱。在本实施方式中,有源层23具有由InGaN构成的多个势垒层和由InGaN构成的多个阱层。

[0051] P侧半导体层24是配置在有源层23上方的第二导电型的第二半导体层的一例。P侧半导体层24包含氮化物半导体。在本实施方式中,P侧半导体层24包含折射率比有源层23低的P型包覆层。P侧半导体层24例如是P型AlGaN层。另外,P侧半导体层24也可以包含P型包覆层以外的层。P侧半导体层24例如也可以包含导光层、电子阻挡层等。此外,P侧半导体层24可以具有超晶格构造。

[0052] 在P侧半导体层24,形成有脊部24R。脊部24R是P侧半导体层24中的在Z轴方向上突出的部分,在Y轴方向上延伸。此外,在P侧半导体层24,形成有沿着脊部24R配置并在Y轴方向上延伸的两个槽24T。在本实施方式中,脊部宽度(即,脊部24R的X轴方向的尺寸)是30 μm 左右。图1中的虚线对应于槽24T的侧面(从上表面看不到)的位置。

[0053] 接触层25配置在P侧半导体层24的上方,是与接触电极40欧姆接触的层。在本实施方式中,接触层25是P型GaN层。

[0054] 绝缘层30配置在半导体层叠体10S与焊盘层50之间,是具有电绝缘性的层。绝缘层30在与脊部24R的上表面对应的位置具有开口部(或狭缝)。在本实施方式中,绝缘层30配置在P侧半导体层24的上表面中的、脊部24R的上表面以外的区域。另外,绝缘层30也可以配置在脊部24R的上表面的一部分。形成绝缘层30的材料只要是绝缘材料即可,没有特别限定。在本实施方式中,绝缘层30由SiO₂构成。

[0055] 密接辅助层32是配置在绝缘层30上方的层。密接辅助层32配置在绝缘层30与焊盘层50之间,具有提高焊盘层50与绝缘层30之间的密接性的功能。密接辅助层32在与绝缘层30的开口部对应的位置具有开口部(或狭缝)。在本实施方式中,在衬底21的俯视中,绝缘层30的开口部配置在密接辅助层32的开口部的内部。密接辅助层32可以包含Ti及Cr的至少一方。在密接辅助层32包含Ti并且绝缘层30是氧化物的情况下,能够进一步提高密接辅助层32与绝缘层30的密接性。这是因为,在绝缘层30为氧化物的情况下,如果由金属膜构成的密接辅助层32也是容易形成氧化物的材料则会强力地结合。在本实施方式中,密接辅助层32具有包含配置在绝缘层30之上的Ti膜和配置在Ti膜之上的Pt膜的层叠构造。

[0056] 接触电极40是配置在半导体层叠体10S上方的电极。接触电极40在接触层25的上方与接触层25对置,并且与接触层25相接。在本实施方式中,接触电极40配置在脊部24R的上方。接触电极40例如可以是由Ag、Ni、Pd、Cr及Pt的至少一种形成的单层膜或多层膜,或由氧化铟锡(ITO;Indium Tin Oxide)、氧化铟锌(IZO;Indium Zinc Oxide)、氧化锌(ZnO;Zinc Oxide)或InGaZnO_x(IGZO)等透明金属氧化物构成的透明导电膜等。在本实施方式中,接触电极40具有与接触层25相接的Pd层和配置在Pt层上方的Pt层。

[0057] 焊盘层50配置在接触电极40的上方,是与接触电极40相接的导电层。焊盘层50包含Au。在本实施方式中,焊盘层50是厚度约4 μm 的Au层。关于焊盘层50的详细结构在后面叙述。

[0058] N侧电极60是配置在衬底21的下表面(即,衬底21的配置半导体层叠体10S的主面的相反侧的主面)的导电层。N侧电极60例如是由Cr、Ti、Ni、Pd及Pt的至少一种形成的单层膜或多层膜,在N侧电极60上形成有由Au构成的焊盘层。

[0059] [1—2.焊盘层的详细结构及效果]

[0060] 接着,对本实施方式的焊盘层50的详细结构及效果进行说明。

[0061] 如图2所示,焊盘层50具有接触区域51和外部区域52。

[0062] 接触区域51是配置在焊盘层50中的焊盘层50与接触电极40相接的区域的上方的区域。接触区域51具有配置在焊盘层50与接触电极40相接的区域的上方的第一层51a以及配置在第一层51a的上方且与第一层51a相接的第二层51b。在本实施方式中,在半导体层叠体10S与焊盘层50之间的区域中的、半导体层叠体10S与第一层51a之间的区域没有配置绝缘层30。

[0063] 接着,使用图3及图4对第一层51a及第二层51b的晶体的形状进行说明。图3是表示本实施方式的接触区域51的晶体的形状的透射电子显微镜(TEM)图像。在图3中表示了接触区域51的与层叠方向平行的剖面中的晶粒的形状。图4是表示本实施方式的接触区域51的晶粒的形状的图。在图4中表示了与图3所示的TEM图像对应的剖面中的晶界的概略图(a)、和表示平均粒径在层叠方向上的分布的曲线图(b)。在图4的曲线图(b)中表示与接触电极40的主面平行的方向(即,与各图的XY平面平行的方向)上的平均粒径。以下,也将与接触电极40的主面平行的方向称作“水平方向”,将与接触电极40的主面垂直的方向称作“垂直方向”。

[0064] 在本实施方式中,第一层51a是厚度约 $0.9\mu\text{m}$ 的Au层,如图3及图4的概略图(a)所示,第一层51a中的Au的晶粒是粒径的水平方向与垂直方向的纵横比(aspect ratio)为0.5以上2以下的所谓粒状。第二层51b是厚度约 $0.7\mu\text{m}$ 的Au层,如图3及图4的概略图(a)所示,第二层51b中的Au的晶粒是柱状。第二层51b中的各晶体在层叠方向(即,各图的Z轴方向)上延伸。在水平方向上,第二层51b中的Au的平均粒径(即,平均晶粒径)比第一层中的Au的平均粒径大。在本实施方式中,在水平方向上,第一层51a中的Au的平均粒径是约60nm,第二层51b中的Au的平均粒径是约150nm。这里,Au的平均粒径越大则电阻率越低,所以在水平方向上,第二层51b的电阻率比第一层51a的电阻率低。

[0065] 第一层51a中的Au在不指定平均粒径的方向的情况下的平均值是约60nm,第二层51b中的Au在不指定平均粒径的方向的情况下的平均值是约320nm。以下,在不指定方向的情况下也将“在不指定平均粒径的方向的情况下的平均值”仅称作“平均粒径”。关于Au的平均粒径的测定方法在后面叙述。如以上这样,由于第二层51b中的Au的平均粒径比第一层51a中的平均粒径大,所以第二层51b的电阻率比第一层51a的电阻率低。

[0066] 图2所示的外部区域52是焊盘层50中的配置在绝缘层30上方的区域。在本实施方式中,外部区域52具有与绝缘层30直接连接(即相接)的区域以及经由密接辅助层32而与绝缘层30连接的区域。在本实施方式中,外部区域52中的Au的晶粒的形状与第一层51a相比是随机的。外部区域52中的Au的平均粒径比第一层51a中的Au的平均粒径大,比第二层51b中的Au的平均粒径小。在本实施方式中,外部区域52中的Au的平均粒径是约100nm。

[0067] 与比较例比较而对本实施方式的焊盘层50的效果进行说明。首先,使用图5对半导体发光元件10的电流供给形态进行说明。图5是表示本实施方式的半导体发光元件10的电流供给形态的一例的图。

[0068] 如图5所示,作为半导体发光元件10的电流供给形态的一例,可以考虑将线材90通过键合而与焊盘层50连接的形态。线材90是导电性的线状部件,作为导电性材料而例如包含Au。如图5所示,线材90配置在焊盘层50的上表面中的、半导体发光元件10的脊部24R的上方以外的区域即外部区域52。由此,能够抑制由于向脊部24R以及位于脊部24R上方及下方

的各层的键合而引起的损伤。进而,在本实施方式中,外部区域52中的Au的晶粒的形状与第一层51a相比是随机的,并且,Au的平均粒径比第一层51a中的Au的平均粒径大,所以外部区域52的硬度比第一层51a低。因而,通过将线材90与外部区域52键合,能够抑制由于向半导体层叠体10S的键合而引起的损伤。

[0069] 一边与比较例比较一边使用图6及图7对采用图5所示那样的电流供给形态的情况下的半导体发光元件10中的电流路径进行说明。图6是表示比较例的半导体发光元件的焊盘层950中的电流路径的概要的图。图7是表示本实施方式的焊盘层50中的电流路径的概要的图。在图6及图7中表示了与图5所示的虚线框内对应的区域。在图6及图7中,用虚线箭头表示电子的移动路径的概要。

[0070] 图6所示的比较例的氮化物半导体发光元件在焊盘层950的结构上与本实施方式的半导体发光元件10不同,在其他结构上一致。比较例的焊盘层950具有接触区域951和外部区域52。比较例的接触区域951具有与本实施方式的接触区域51的第一层51a同样的晶粒的形状。即,比较例的接触区域951中的Au的晶粒是粒状。此外,比较例的接触区域951中的Au的平均粒径是约60nm。

[0071] 由于比较例的半导体发光元件的接触区域951中的Au的平均粒径较小,所以接触区域951中的电阻率比较大。因此,如图6所示,在比较例的半导体发光元件中,电子沿着穿过接触区域951的距离较短的路径移动。即,电流路径集中于脊部24R中的距线材90的键合位置较近的端部附近的区域。随之,在比较例的半导体发光元件中,在脊部24R的宽度方向上的发光强度分布中发生偏倚,所以在有源层23的发光强度的峰值位置附近,劣化容易进展。

[0072] 相对于此,在本实施方式的半导体发光元件10中,焊盘层50的接触区域51具有配置在第一层51a上方的第二层51b。由于第二层51b中的Au的水平方向上的平均粒径比第一层51a中的Au的水平方向上的平均粒径大,所以第二层51b的水平方向上的电阻率比第一层51a的水平方向上的电阻率小。即,根据本实施方式的半导体发光元件10,能够将包括焊盘层50在内的电极的电阻相对于比较例的电极的电阻降低。由此,在第二层51b中,电子容易在水平方向上移动。因而,如图7所示,能够使电流路径在脊部24R的宽度方向上分散。即,在本实施方式的半导体发光元件10中,能够使脊部24R的宽度方向上的发光强度分布均匀。因此,能够抑制有源层23的局部性劣化的进展。

[0073] 进而,在本实施方式中,由于第二层51b中的Au的晶粒是在层叠方向上延伸的柱状,所以第二层51b中的层叠方向的电阻率也能够降低。因而,能够进一步降低焊盘层50的电阻。

[0074] 如以上这样,根据本实施方式的半导体发光元件10,能够降低电极的电阻。

[0075] [1-3. 平均粒径的测定方法]

[0076] 使用图8对焊盘层50中的Au的平均粒径的测定方法进行说明。图8是用来说明平均粒径的测定方法的图。在本实施方式中,在使用聚焦离子束(Focused Ion Beam:FIB)形成焊盘层50的剖面之后,对通过扫描型显微镜的Scannig Ion Microscopy(扫描离子显微镜)像(SIM像)观察到的观察区域应用截距法(intercept method)而测定了晶粒径。

[0077] 此时,如图8所示那样,在边长为L的正方形中的每一边存在 N_g 个具有平均粒径d的晶体的情况下,正方形的面积是 L^2 ,1个晶粒的面积为 $\pi(d/2)^2$ 。并且,在观察区域相对于晶粒

而言相对较大的情况下,由于晶粒在正方形之中有 N_g^2 个,所以全部晶粒所占的面积为 $N_g^2 \times \pi (d/2)^2$,由于正方形的面积=全部晶粒所占的面积,所以 $L^2 = N_g^2 \times \pi (d/2)^2$ 。如果将其用 d 表示,则由 $d = 2L/N_g / (\pi)^{1/2}$ 的关系式表示。使用该关系式,在观察区域 $L \times L$ 中引直线(图8的单点划线),设与该直线相交的晶界的数量为晶体数量 N_g ,求出焊盘层50的水平方向及层叠方向的平均粒径 d 。在图8中,由于单点划线的直线与6个晶界相交,所以 $N_g = 6$ 。另外,不指定平均粒径的方向的情况下的平均值能够通过水平方向上的平均粒径与层叠方向上的平均粒径进行几何平均来求出。

[0078] [1-4. 制造方法]

[0079] 使用图2及图9~图16对本实施方式的半导体发光元件10的制造方法进行说明。图9~图16分别是表示本实施方式的半导体发光元件10的制造方法的各工序的剖面图。在图9~图16中表示了与图2同样的剖面。

[0080] 首先,如图9所示,准备衬底21。在本实施方式中,作为衬底21而准备由N型GaN构成的晶片(GaN衬底)。接着,在衬底21之上,通过基于MOCVD(Metal Organic Chemical Vapor Deposition:金属有机化学气相沉积)法的外延生长技术,依次层叠N侧半导体层22、有源层23、P侧半导体层24和接触层25。由此,能够形成半导体层叠体10S。

[0081] 接着,如图10所示,形成用来将半导体发光元件10单片化的元件分离槽10D。元件分离槽10D形成在与半导体发光元件10的X轴方向的两端部对应的位置。在本实施方式中,元件分离槽10D从半导体层叠体10S的上表面达到N侧半导体层22的内部。元件分离槽10D的形成方法没有特别限定。元件分离槽10D例如可以使用光刻技术及蚀刻而形成,也可以通过激光加工而形成。

[0082] 接着,如图11所示,形成脊部24R。在本实施方式中,通过在半导体层叠体10S中形成两个槽24T而形成脊部24R。两个槽24T分别从半导体层叠体10S的上表面达到P侧半导体层24的内部。元件分离槽10D的形成方法没有特别限定。元件分离槽10D例如使用光刻技术及蚀刻而形成。

[0083] 接着,如图12所示,在半导体层叠体10S的上表面形成绝缘层30。在本实施方式中,作为绝缘层30而将 SiO_2 膜利用等离子体CVD(Chemical Vapor Deposition)法等形式形成。由此,形成由非晶 SiO_2 构成的绝缘层30。

[0084] 接着,如图13所示,将位于脊部24R上方的绝缘层30用光刻技术及蚀刻除去之后,在脊部24R的接触层25上形成接触电极40。在本实施方式中,作为接触电极40而形成Pd层及Pt层。将接触电极40例如使用光刻技术及蒸镀法仅形成在脊部24R的上方。

[0085] 接着,如图14所示,形成密接辅助层32。具体而言,在绝缘层30之上,使用光刻技术及蒸镀法,形成由Ti膜及Pt膜构成的密接辅助层32。由于绝缘层30是非晶 SiO_2 ,所以密接辅助层32具有与形成在单晶上的Ti膜及Pt膜相比更随机的晶粒的形状。

[0086] 接着,如图15所示,形成焊盘层50的一部分。具体而言,将衬底21的温度维持为约 100°C ,在接触电极40及绝缘层30的上方通过蒸镀法形成Au膜。由此,在接触电极40之上,形成具有粒状且较小的晶粒的第一层51a。另一方面,在绝缘层30之上以及密接辅助层32之上,形成外部区域52的一部分。由于绝缘层30是非晶 SiO_2 ,所以形成在绝缘层30之上的外部区域52是随机的晶粒的形状,成为较多地具有粒间空隙等缺陷的Au膜。此外,由于密接辅助层32具有与绝缘层30同样的随机的晶粒的形状,所以形成在密接辅助层32之上的外部区域

52也是随机的晶粒的形状,成为较多地具有粒间空隙等缺陷的Au膜。

[0087] 接着,如图16所示,形成焊盘层50的其余部分。具体而言,在形成图15所示的焊盘层50的一部分之后,将形成中断,使衬底21的温度暂且下降到约50°C。接着,再次开始Au膜的形成。此时,衬底21的温度也可以随着Au蒸镀的进行而上升。由此,在第一层51a上,Au外延生长。由此,能够形成具有柱状的晶粒、水平方向上的Au的平均粒径比第一层51a中的Au的水平方向上的平均粒径大的第二层51b。特别是在接触电极40为Pd的情况下能够使柱状的晶粒的平均粒径最大。

[0088] 接着,如图2所示,在衬底21的下表面形成N侧电极60。具体而言,利用光刻技术及蒸镀法形成依次形成了Ti膜、Pt膜及Au膜的N侧电极60。

[0089] 通过以上这样的制造方法,能够制造本实施方式的半导体发光元件10。

[0090] (实施方式2)

[0091] 对实施方式2的发光模块及其制造方法进行说明。本实施方式的发光模块是使用实施方式1的半导体发光元件制造的模块。

[0092] [2-1.整体结构]

[0093] 使用图17对本实施方式的发光模块的整体结构进行说明。图17是表示本实施方式的发光模块12的整体结构的示意性剖面图。

[0094] 如图17所示,发光模块12具备半导体发光元件110和基台80。发光模块12是通过将实施方式1的半导体发光元件10结朝下(junction-down)安装于基台80而得到的模块。关于发光模块12的制造方法在后面叙述。

[0095] 基台80是供半导体发光元件110接合的部件。在本实施方式中,基台80是安装半导体发光元件110的基座(submount)。基台80具有矩形板状的形状。作为基台80,例如可以使用氧化铝、AlN、SiC、金刚石等材料构成的陶瓷基板、多晶基板、单晶基板等。另外,基台80并不限于基座。基台80也可以是安装半导体发光元件110的安装基板。

[0096] 本实施方式的半导体发光元件110具备衬底21、半导体层叠体10S、接触电极40、密接辅助层32、接合层70和N侧电极60。半导体发光元件110在代替焊盘层50而具备接合层70这一点上与实施方式1的半导体发光元件10不同,在其他点上一致。

[0097] 本实施方式的接触电极40配置在半导体层叠体10S与基台80之间。本实施方式的绝缘层30配置在半导体层叠体10S与接合层70之间。

[0098] 接合层70接合于半导体发光元件110的接触电极40和基台80,是包含AuSn的层。接合层70具有配置在与接合层70和接触电极40相接的区域对置的位置的第一接合区域71、以及配置在与绝缘层30对置的位置的第二接合区域72。在本实施方式中,密接辅助层32配置在第二接合区域72与绝缘层30之间。接合层70将接触电极40、绝缘层30及密接辅助层32与基台80接合。

[0099] [2-2.制造方法]

[0100] 使用图18及图19对本实施方式的发光模块12的制造方法进行说明。图18是表示本实施方式的发光模块12的制造方法的流程的流程图。图19是说明本实施方式的发光模块12的准备工序的示意性剖面图。

[0101] 首先,如图19所示,准备实施方式1的半导体发光元件10和基台80(图18的准备工序S10)。在本实施方式中,在基台80的一个主面配置接合件56。在本实施方式中,接合件56

是在后述的接合工序S20中将基台80与半导体发光元件10的焊盘层50接合的部件。在本实施方式中,接合件56是包含AuSn的焊料。

[0102] 接着,如图18所示,使用包含AuSn的接合件56,将半导体发光元件10与基台80接合(接合工序S20)。接合工序S20包括配置工序S21、第一加热工序S22、第一降温工序S23、第二加热工序S24和第二降温工序S25。

[0103] 在接合工序S20中,首先,将半导体发光元件10配置于基台80(配置工序S21)。具体而言,在使图19所示的半导体发光元件10的焊盘层50与配置于基台80的接合件56对置的状态下,将半导体发光元件10朝向基台80移动,使半导体发光元件10的焊盘层50与配置于基台80的接合件56接触。

[0104] 在配置工序S21之后,如图18所示,将基台80加热到比接合件56的熔点 T_m 高的第一峰值温度 T_1 而将接合件56熔融(第一加热工序S22)。具体而言,将基台80配置在加热器上,通过使加热器的温度上升而将基台80加热。在该第一加热工序S22中,通过在基台80的温度到达接合件56的熔点 T_m 之前开始向半导体发光元件10施加负荷,从而将半导体发光元件10推压于基台80。由此,在接合件56熔融之后,能够使半导体发光元件10的对置于接合件56的面与接合件56的接触面积增大。换言之,能够抑制在半导体发光元件10与接合件56之间形成空隙的情况。

[0105] 接着,如图18所示,在第一加热工序S22之后,使基台80的温度降低到小于接合件56的熔点 T_m 的温度即切换温度 T_v (第一降温工序S23)。在该第一降温工序S23中,在基台80的温度达到接合件56的熔点 T_m 之前,停止向半导体发光元件10施加负荷。停止负荷的施加的温度并不一定需要比熔点 T_m 高,也可以是比熔点 T_m 低的温度。

[0106] 在第一降温工序S23之后,将基台80加热到比接合件56的熔点 T_m 高的第二峰值温度 T_2 ,将接合件56再次熔融(第二加热工序S24)。这里,第一峰值温度 T_1 、第二峰值温度 T_2 及接合件56的熔点 T_m 满足 $T_m < T_1 < T_2$ 的关系。

[0107] 在第二加热工序S24之后,使基台80的温度降低到小于接合件56的熔点 T_m 的温度(第二降温工序S25)。这里,使基台80的温度降低到进行第一加热工序S22之前的温度(即,待机温度(standby temperature))。

[0108] 在第二加热工序S60及第二降温工序S70中,既可以施加也可以不施加向半导体发光元件10的负荷。

[0109] 通过以上那样的工序,能够制造图17所示那样的发光模块12。在发光模块12中,形成将半导体发光元件10的焊盘层50与接合件56一体化了的接合层70。具体而言,接合件56中包含的Sn扩散到由Au构成的焊盘层50中,形成包含AuSn的接合层70。

[0110] [2-3.效果]

[0111] 对本实施方式的发光模块12的效果进行说明。

[0112] 如上述那样,本实施方式的发光模块12的接合层70是将实施方式1的半导体发光元件10的焊盘层50与接合件56一体化了的层。接合层70的第一接合区域71及第二接合区域72分别是与焊盘层50的接触区域51及外部区域52对应的区域。即,由接触区域51和接合件56的一部分形成第一接合区域71,由外部区域52和接合件56的另一部分形成第二接合区域72。伴随着接触区域51与外部区域52的晶粒形状的差异,在第一接合区域71和第二接合区域72中,Sn的分布形态不同。以下,使用图20~图23对第一接合区域71及第二接合区域72中

的Sn的分布形态进行说明。图20及图21分别是表示本实施方式的通过沿着第一接合区域71及第二接合区域72的厚度方向(即各图的Z轴方向)的直线上的EDX(Energy Dispersive X-ray Spectroscopy)分析得到的Sn强度的分布的曲线图。图22及图23分别是表示本实施方式的通过沿着第一接合区域71及第二接合区域72的厚度方向的区域中的EDX分析得到的平均Sn强度的分布的曲线图。各图的横轴表示厚度方向的位置。随着横轴的数值变大,位置接近于基台80,随着横轴的数值变小,位置接近于半导体层叠体10S。图22及图23中的平均Sn强度分别是与图17的虚线框R1及R2对应的区域中的Sn强度。虚线框R1及R2是接合层70的厚度方向上的长度及X轴方向上的长度分别为 $5\mu\text{m}$ 的区域。图20~图23中的Sn强度及平均Sn强度与接合层70中的厚度方向各位置的Sn的含量及平均含量对应。

[0113] 在本实施方式中,在接合层70的第一接合区域71中的与焊盘层50的第二层51b对应的区域中,由于Au的晶粒的形状是柱状,所以Sn容易在厚度方向上扩散。因此,如图20及图22所示,在第一接合区域71中的与焊盘层50的第二层51b对应的区域中,Sn含量较多。这样,通过使接合层70中的与焊盘层50对应的区域中的Sn的含量增大,能够提高接合层70与基台80的接合强度。因而,能够抑制半导体发光元件110从基台80脱离。

[0114] 此外,在接合层70的第一接合区域71中的与焊盘层50的第一层51a对应的区域中,Au的晶体具有粒状,并且平均粒径比第二层51b中的Au的平均粒径小,所以与对应于第二层51b的区域相比Sn不易扩散。因此,如图20及图22所示,在第一接合区域71中的与焊盘层50的第一层51a对应的区域中,Sn含量较少。因此,如图20所示,在沿着第一接合区域71的厚度方向的直线上,Sn的含量随着从接触电极40远离而以阶梯状上升。此外,如图22所示,在沿着第一接合区域71的厚度方向的区域中,第一接合区域71具有随着从接触电极40远离而Sn的平均含量逐渐上升的第一过渡区域Rg1。这样,第一接合区域71具有Sn的平均含量逐渐上升的第一过渡区域Rg1,从而能够抑制厚度方向中的Sn的含量的急剧变化,所以能够抑制Sn的含量变化的区域中的热膨胀系数的急剧变化。因而,能够抑制第一接合区域71的伴随着温度变化的破损。

[0115] 这里,如果经由与第一接合区域71相接的接触电极40而到达接触层25,则接触层25与接触电极40之间的接触电阻增大。在本实施方式中,第一接合区域71中的与焊盘层50的第一层51a对应的区域抑制了Sn的扩散,所以能够抑制Sn向接触层25的扩散。因而,能够抑制接触层25与接触电极40之间的接触电阻的增大。即,能够减小包括半导体发光元件110的接触电极40及接合层70的电极的电阻。

[0116] 如以上这样,在本实施方式的发光模块12中,第一接合区域71中的比第一接合区域71的厚度方向的中央距接触电极40近的区域中的Sn的平均含量比第一接合区域71中的比该中央距接触电极40远的区域中的Sn的平均含量少。由此,能够抑制接触层25与接触电极40之间的接触电阻的增大。

[0117] 由于第二接合区域72是与焊盘层50中的Au的粒间空隙等缺陷较多的外部区域52对应的区域,所以Sn容易扩散。因此,如图21及图23所示,较多的Sn扩散至第二接合区域72的绝缘层30较近侧的端部。因而,能够提高接合层70与基台80的接合强度。因而,能够抑制半导体发光元件110从基台80脱离。

[0118] 此外,如图21所示,第二接合区域72的厚度方向的中央的Sn的含量比第二接合区域72的厚度方向的两方的端部的Sn的含量少。这样,不仅是在第二接合区域72的厚度方向

的基台80侧的端部,在绝缘层30侧的端部Sn的平均含量也较多,这被推测是因为,在第二接合区域72中局部地存在Sn特别容易扩散的晶界或缺陷。可以想到,Sn经由局部的晶界或缺陷,从第二接合区域72的厚度方向的基台80侧的端部,迅速地扩散到绝缘层30侧的端部附近,在绝缘层30侧的端部附近在水平方向上扩散。此外,推测为,在第二接合区域72的厚度方向的中央,仅局部地存在晶界或缺陷,所以第二接合区域72的厚度方向的中央的Sn的平均含量不那么多。

[0119] 此外,如图23所示,在第二接合区域72的沿着厚度方向的区域中,第二接合区域72具有随着从绝缘层30远离而Sn的平均含量逐渐上升的第二过渡区域Rg2。这样,第二接合区域72具有Sn的平均含量逐渐上升的第二过渡区域Rg2,从而能够抑制厚度方向中的Sn的含量的急剧变化,所以能够抑制Sn的含量变化的区域中的热膨胀系数的急剧变化。因而,能够抑制第二接合区域72的伴随着温度变化的破损。

[0120] (变形例等)

[0121] 以上,对于本公开的半导体发光元件等,基于各实施方式进行了说明,但本公开并不限定于上述各实施方式。

[0122] 实施方式1的半导体发光元件10的焊盘层50的第一层51a及第二层51b的平均粒径并不限定于上述的值。在水平方向上,第一层51a中的Au的平均粒径也可以是30nm以上80nm以下,第二层51b中的Au的平均粒径也可以是120nm以上200nm以下。在不指定方向的情况下,第一层51a中的Au的平均粒径也可以是30nm以上80nm以下,第二层51b中的Au的平均粒径也可以是240nm以上630nm以下。

[0123] 此外,在实施方式1的半导体发光元件10中,焊盘层50的第一层51a及第二层51b的厚度是相同的程度,但第一层51a及第二层51b的厚度的相对关系并不限定于此。例如,第二层51b也可以比第一层51a厚。由此,焊盘层50中的电阻率较小的第二层51b的比例变大,所以能够降低焊盘层50的电阻率。

[0124] 此外,在上述各实施方式中,表示了半导体发光元件是氮化物半导体激光器元件的例子,但半导体发光元件并不限定于半导体激光器元件。例如,半导体发光元件也可以是超辐射发光二极管。

[0125] 该情况下,氮化物半导体发光元件具备的半导体层叠体的端面的对于来自半导体层叠体的射出光的反射率可以是0.1%以下。这样的反射率例如能够通过由电介质多层膜等构成的反射防止膜来实现。或者,如果成为波导的脊部采用从前端面的法线方向倾斜 5° 以上而与前端面相交的倾斜条构造,则能够使由前端面反射了的波导光再次与波导结合成为波导光的成分的比例成为0.1%以下的较小值。进而,半导体发光元件也可以是发光二极管。

[0126] 此外,对于上述各实施方式施以本领域技术人员想到的各种变形而得到的形态、或在不脱离本公开的主旨的范围中通过将上述各实施方式的构成要素及功能任意地组合而实现的形态也包含在本公开中。

[0127] 工业实用性

[0128] 本公开的氮化物半导体发光元件等例如能够作为高效率的光源而用于加工设备用的光源等。

[0129] 标号说明

- [0130] 10、110 氮化物半导体发光元件
- [0131] 10D 元件分离槽
- [0132] 10F、10R端面
- [0133] 10S 半导体层叠体
- [0134] 12 发光模块
- [0135] 21 衬底
- [0136] 22 N侧半导体层
- [0137] 23 有源层
- [0138] 24 P侧半导体层
- [0139] 24R 脊部
- [0140] 24T 槽
- [0141] 25 接触层
- [0142] 30 绝缘层
- [0143] 32 密接辅助层
- [0144] 40 接触电极
- [0145] 50 焊盘层
- [0146] 51 接触区域
- [0147] 51a 第一层
- [0148] 51b 第二层
- [0149] 52 外部区域
- [0150] 56 接合件
- [0151] 60 N侧电极
- [0152] 70 接合层
- [0153] 71 第一接合区域
- [0154] 72 第二接合区域
- [0155] 80 基台
- [0156] 90 线材

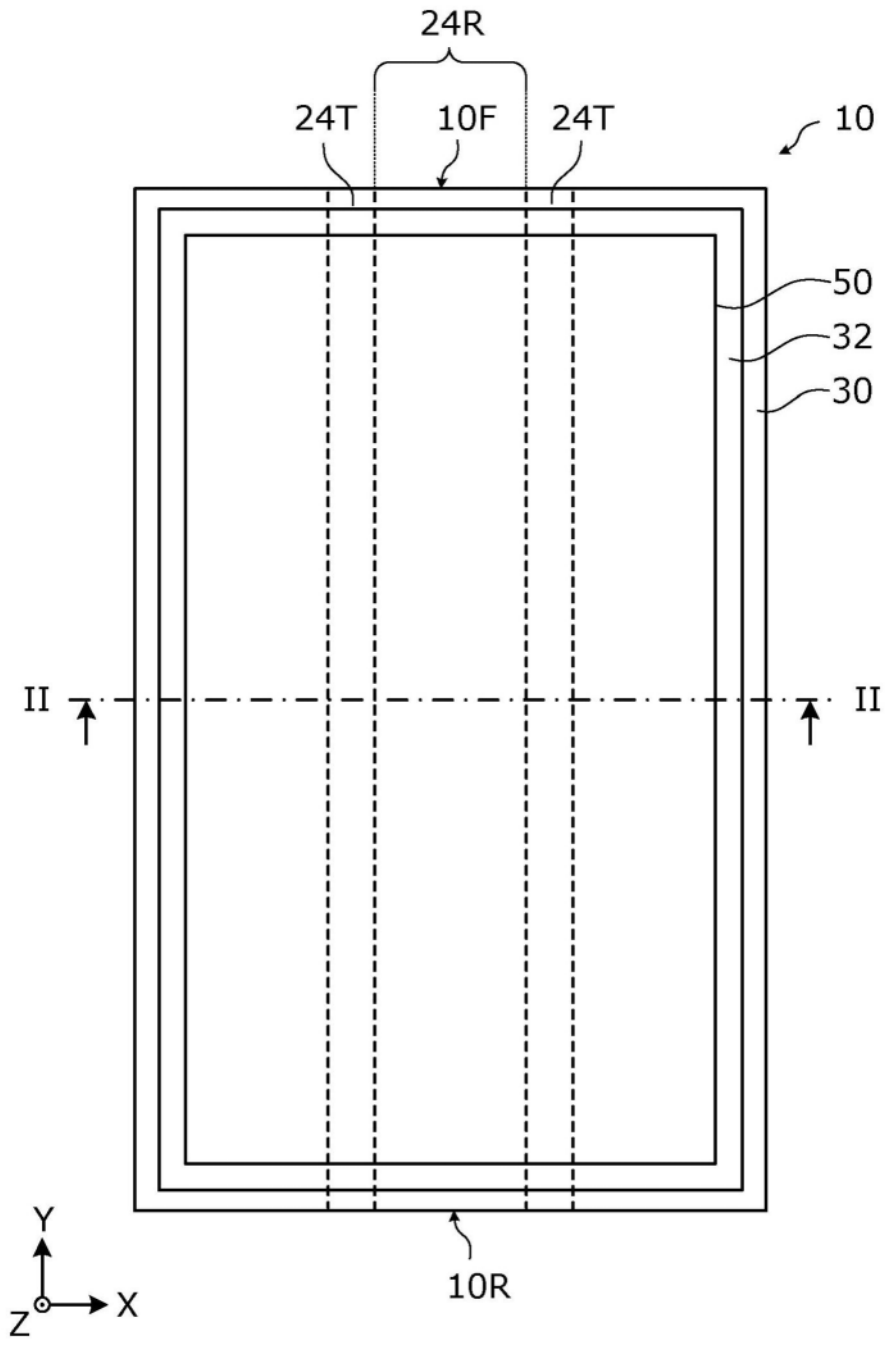


图1

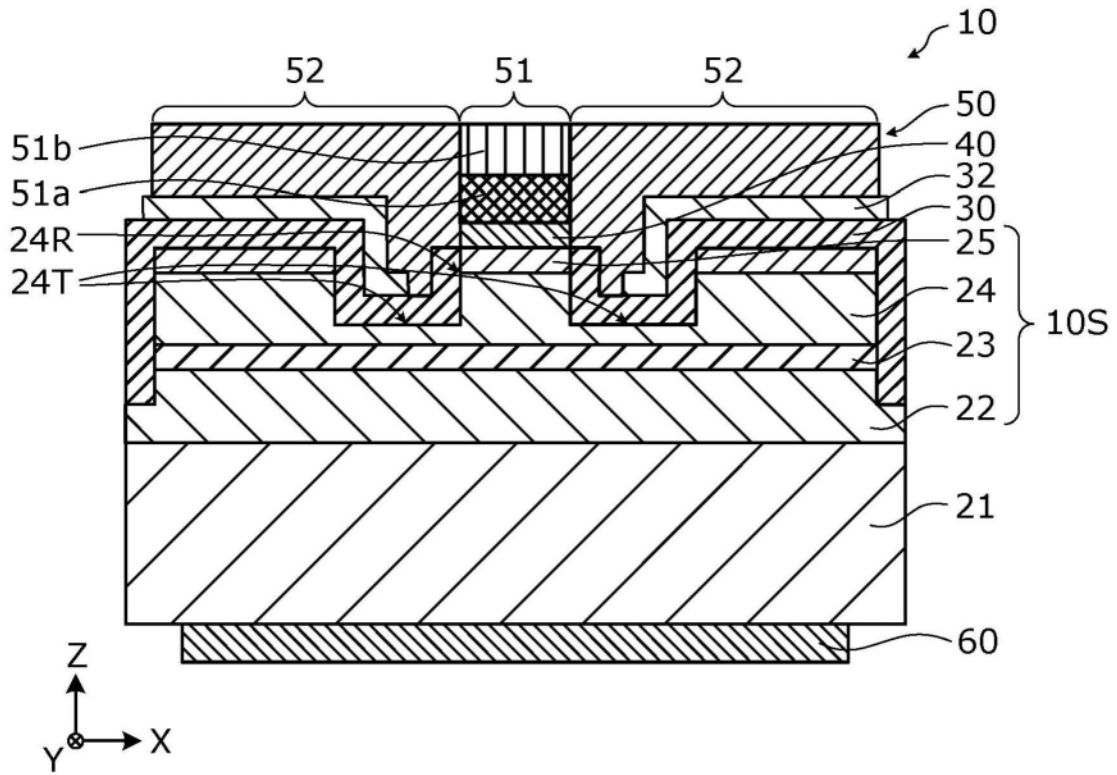


图2

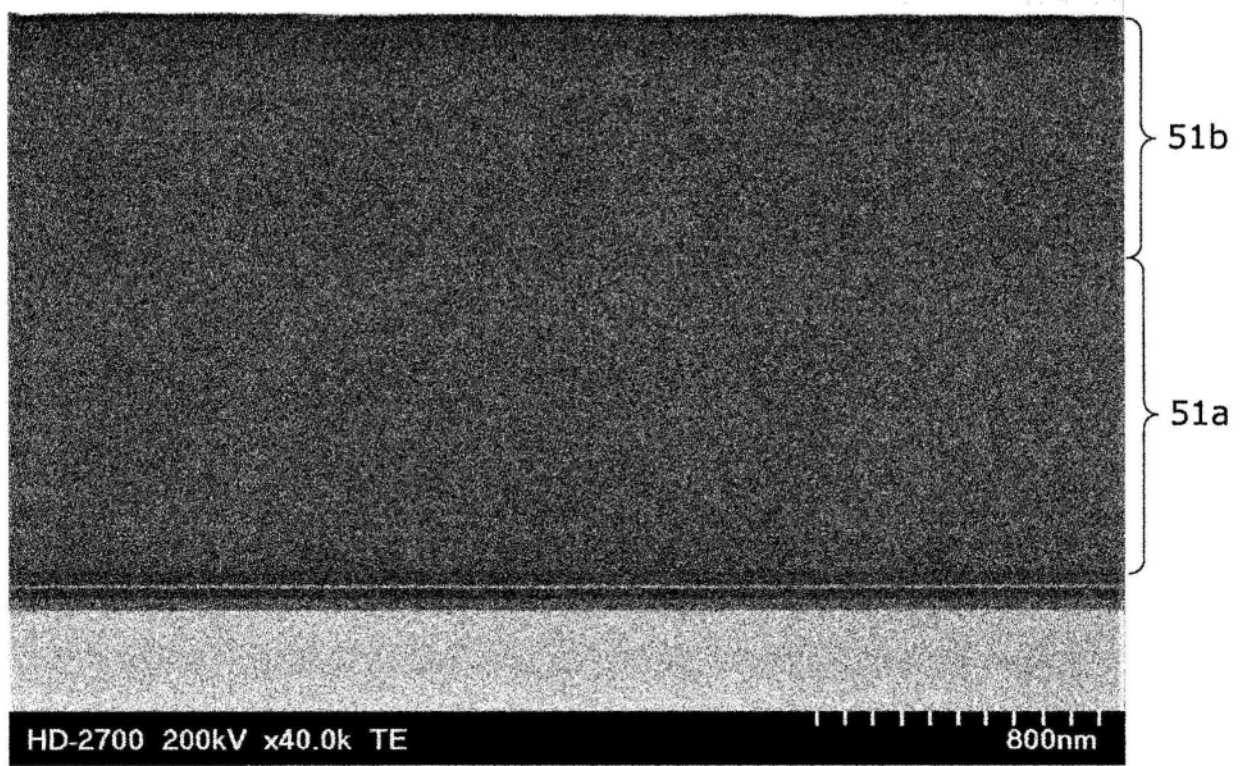


图3

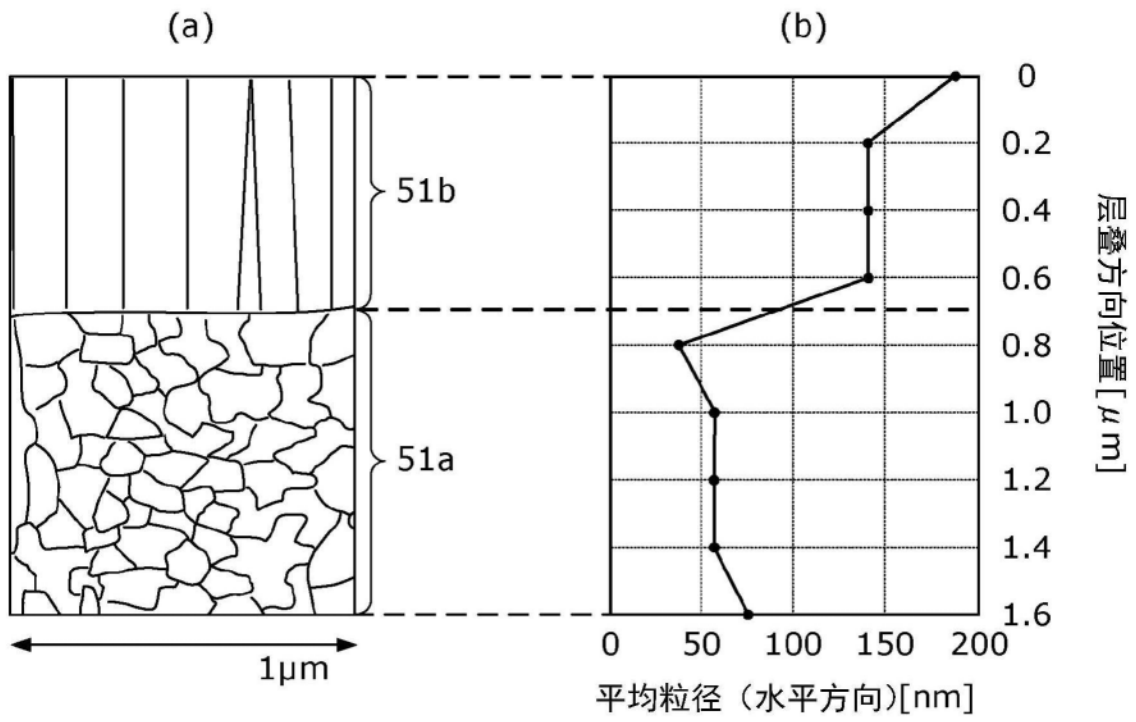


图4

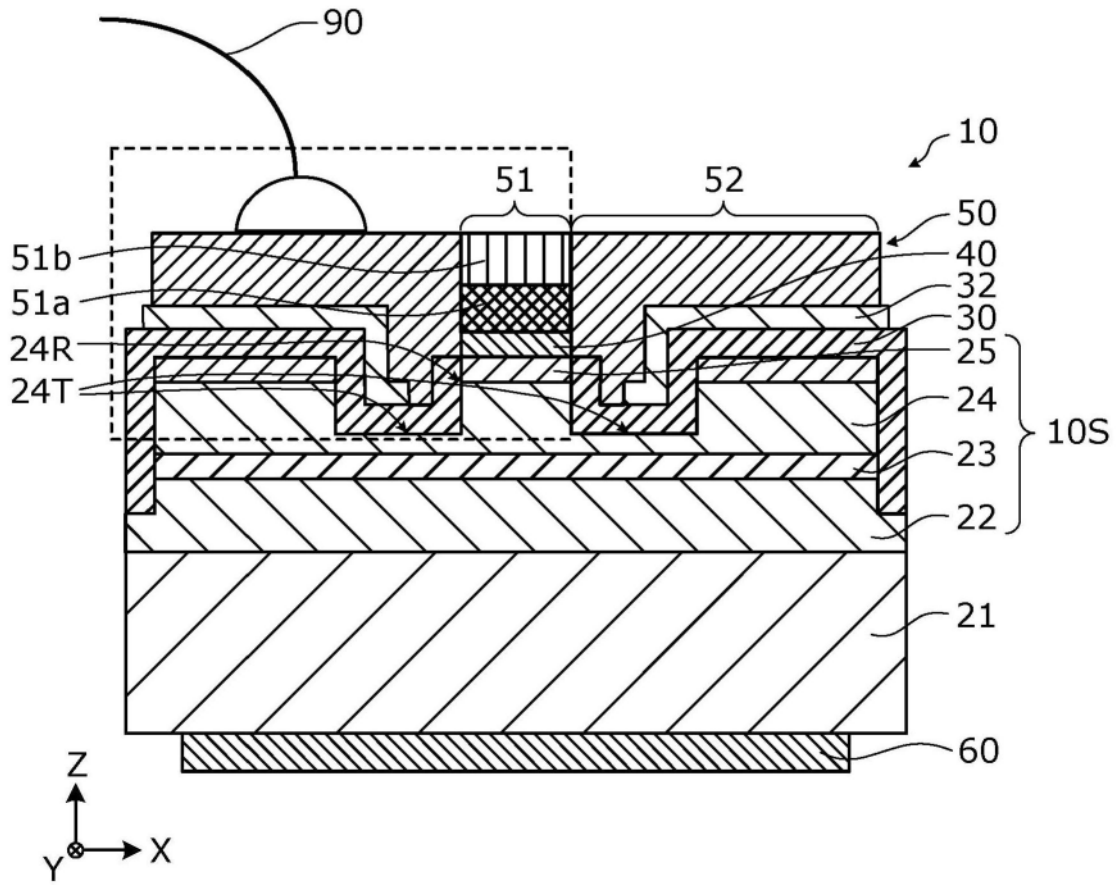


图5

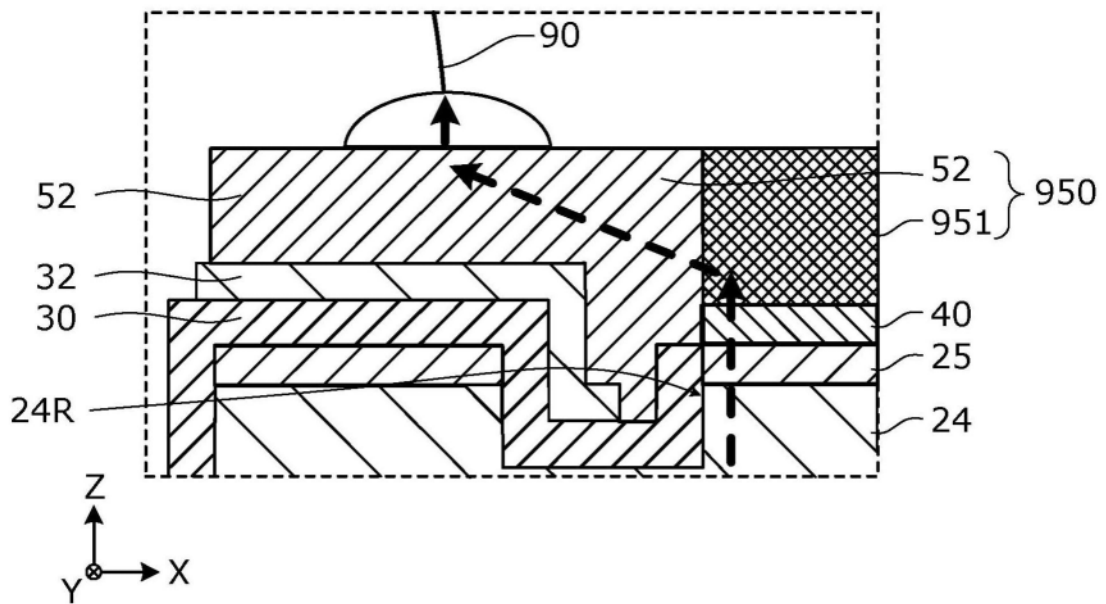


图6

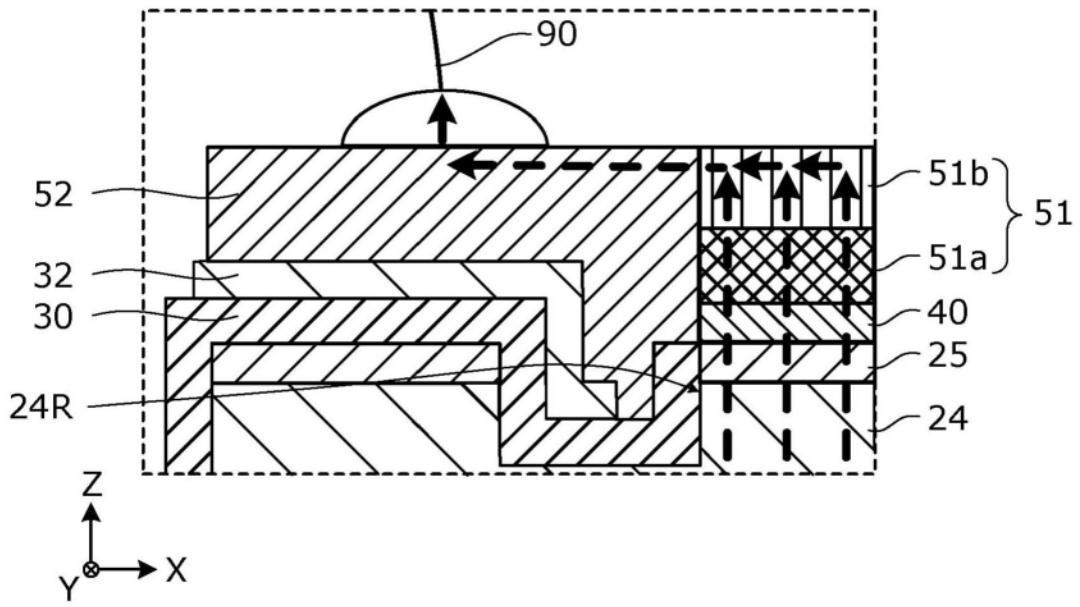


图7

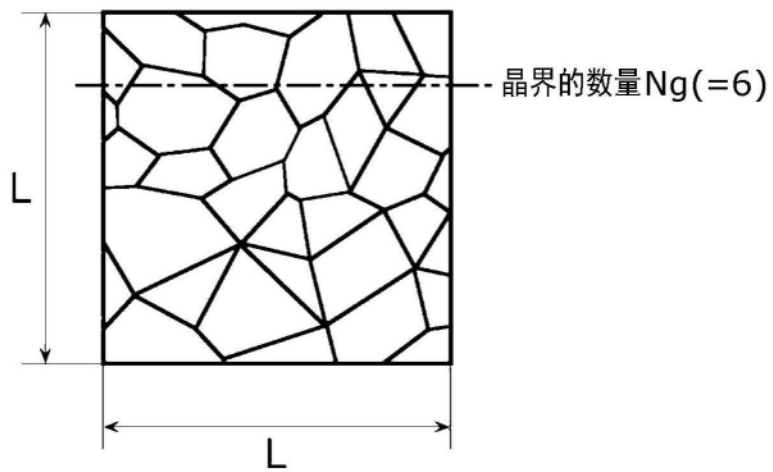


图8

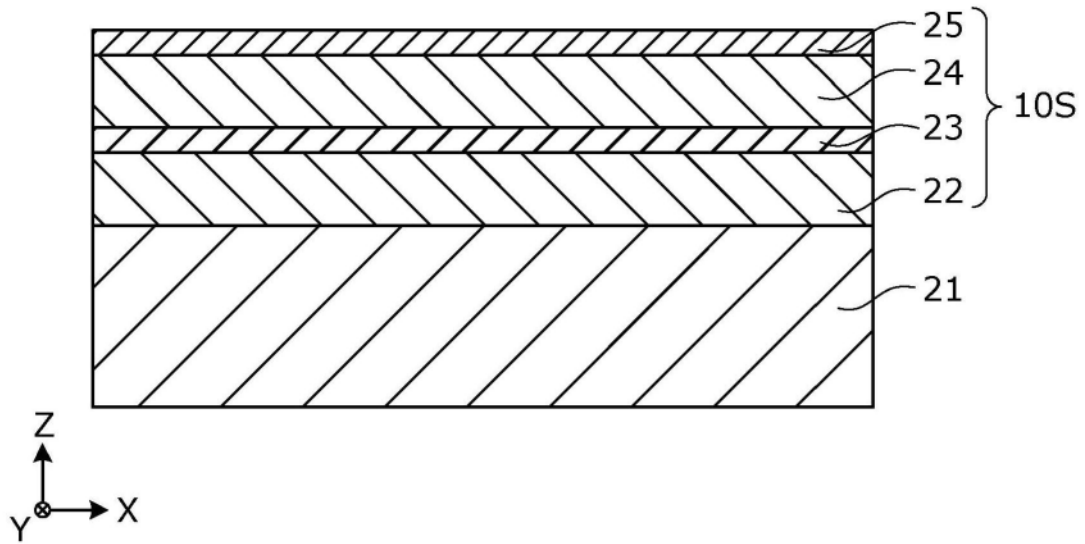


图9

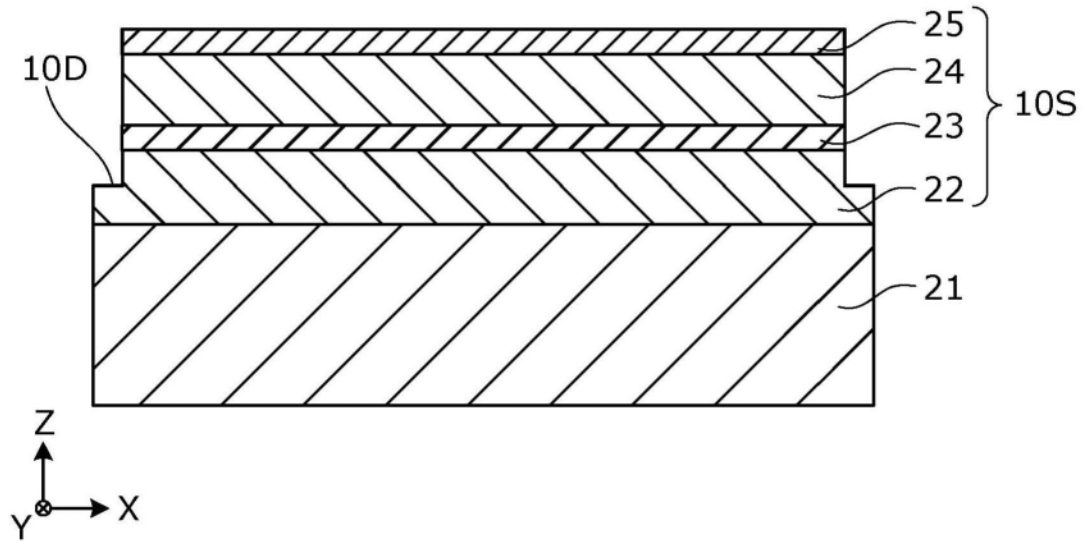


图10

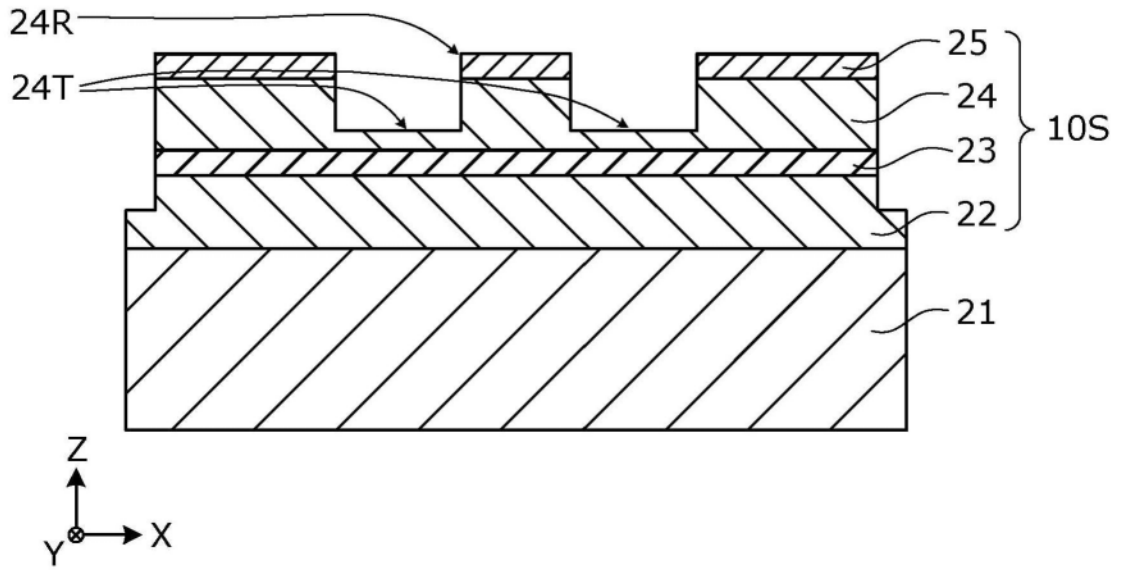


图11

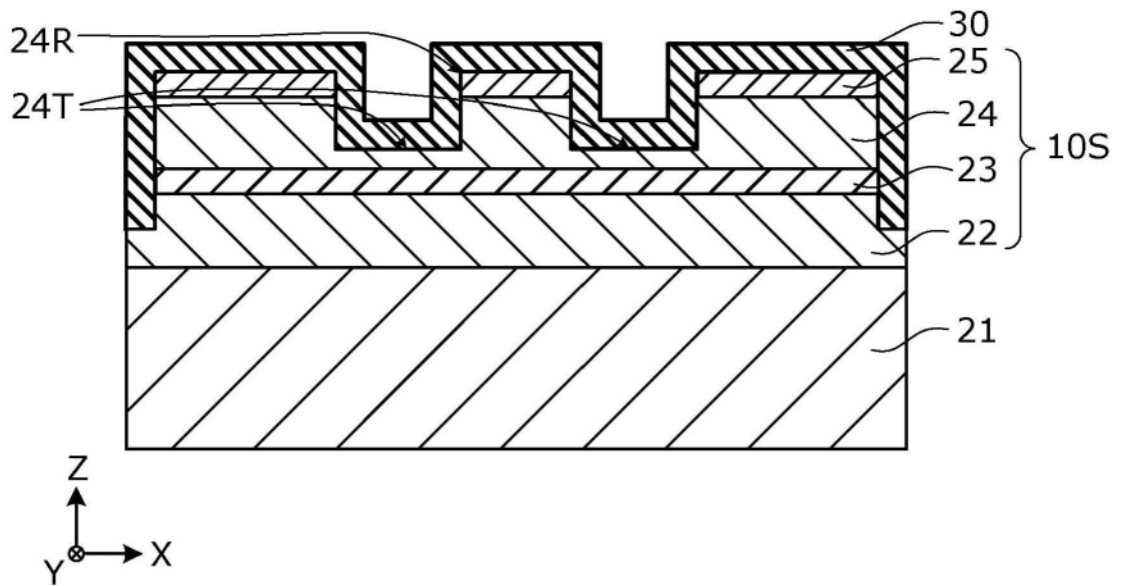


图12

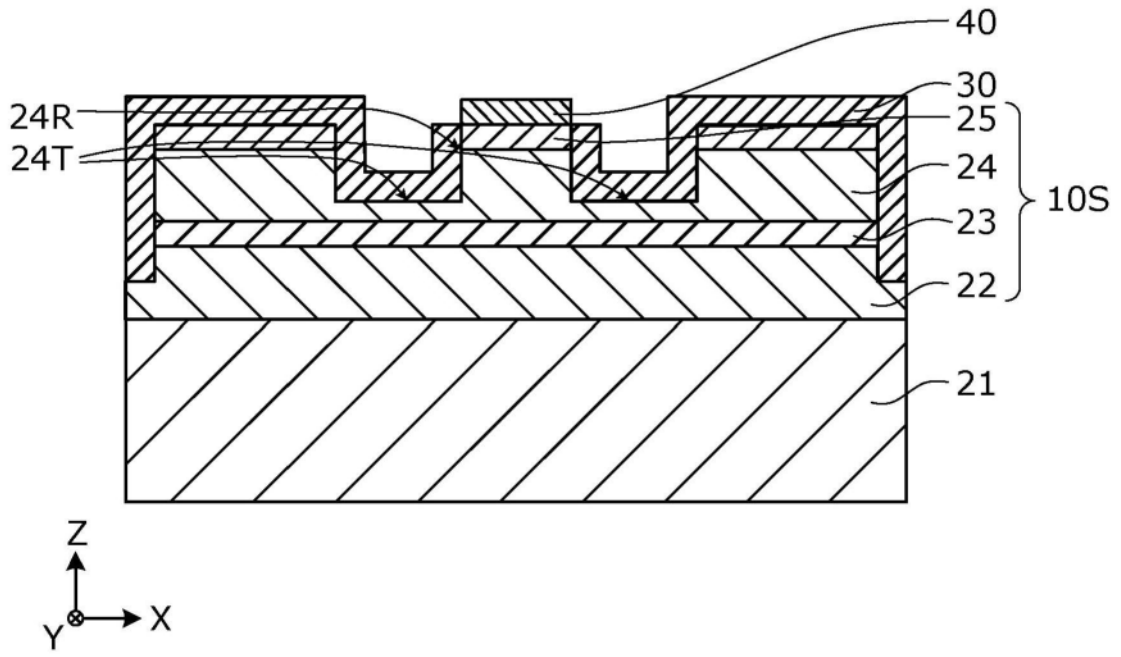


图13

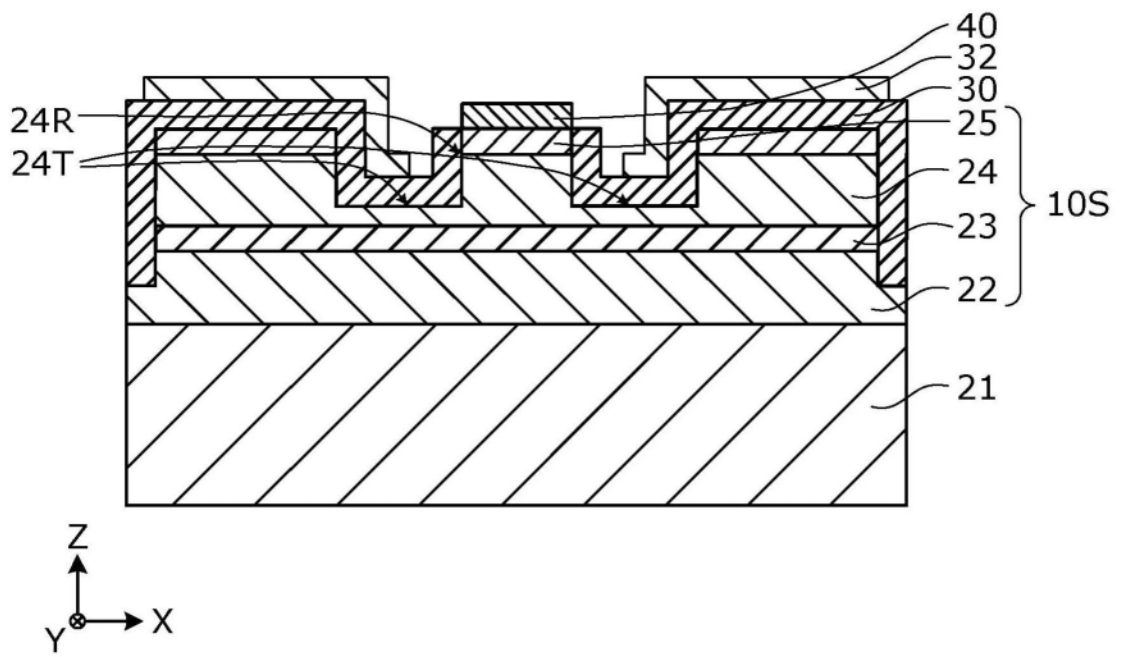


图14

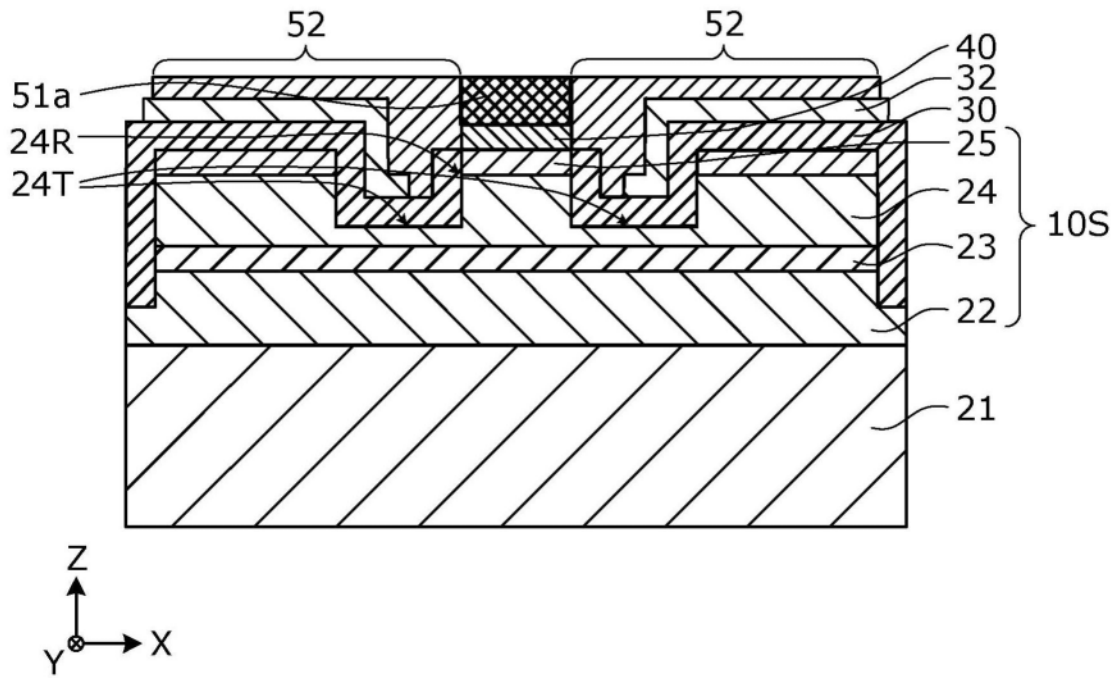


图15

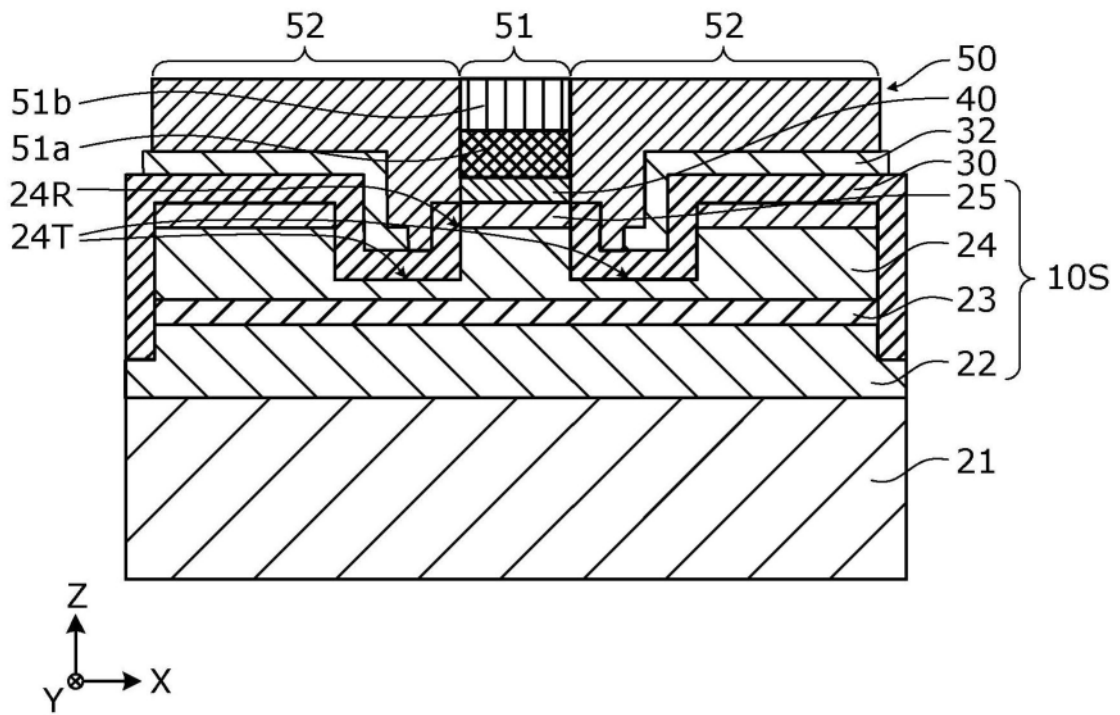


图16

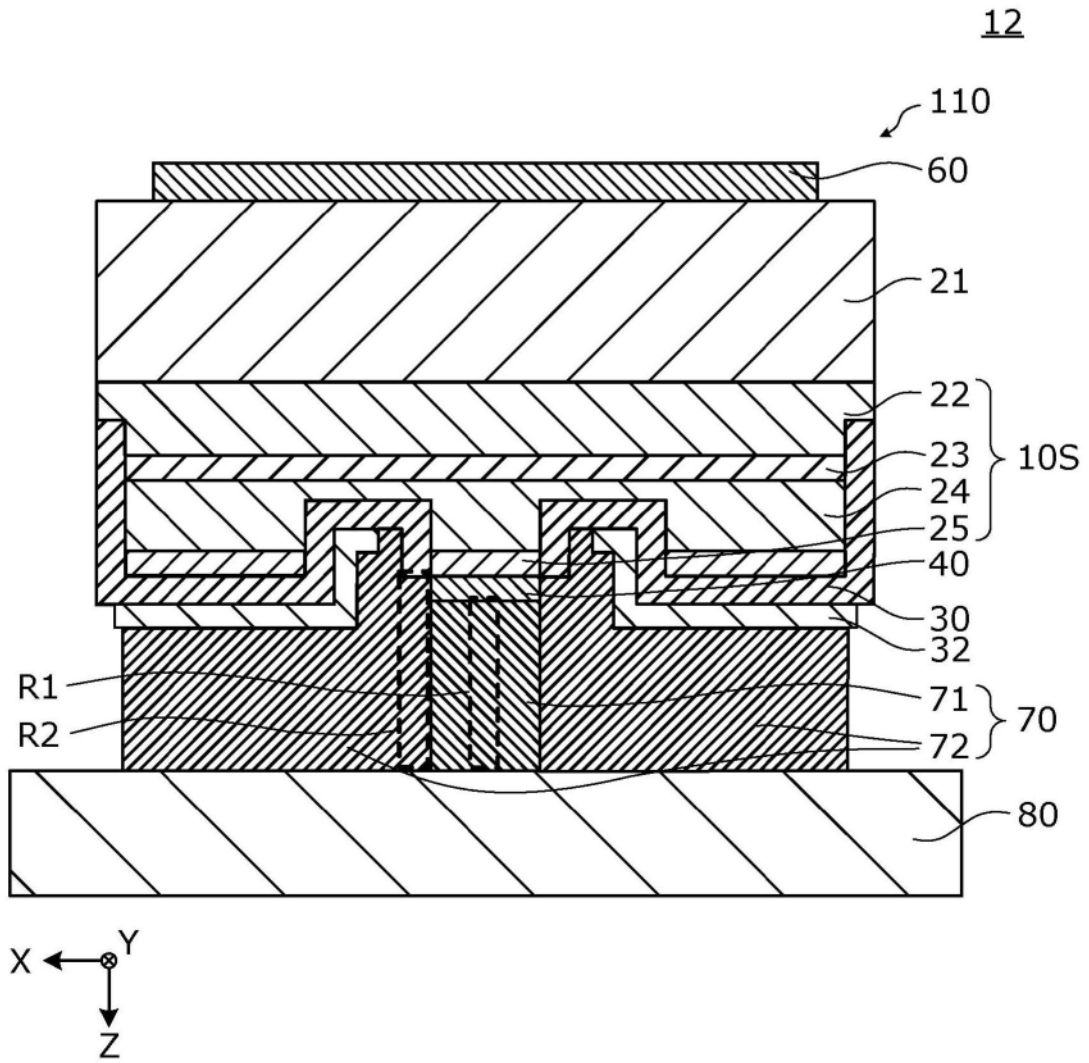


图17

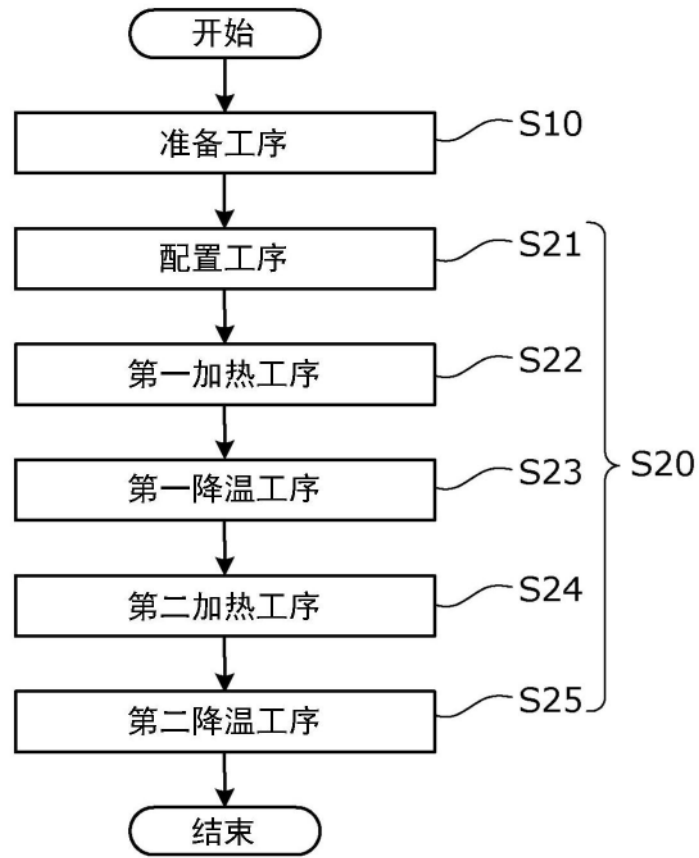


图18

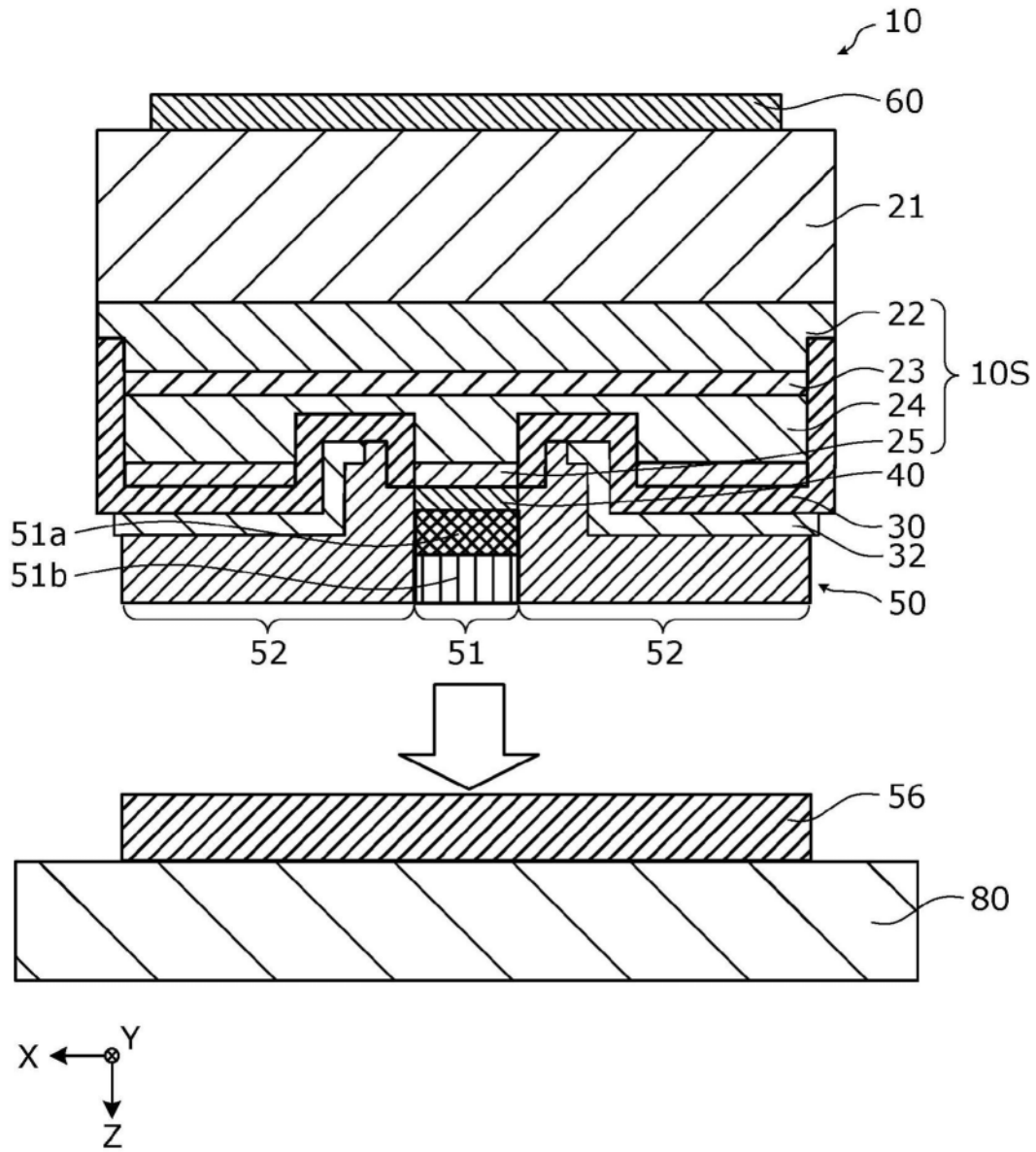


图19

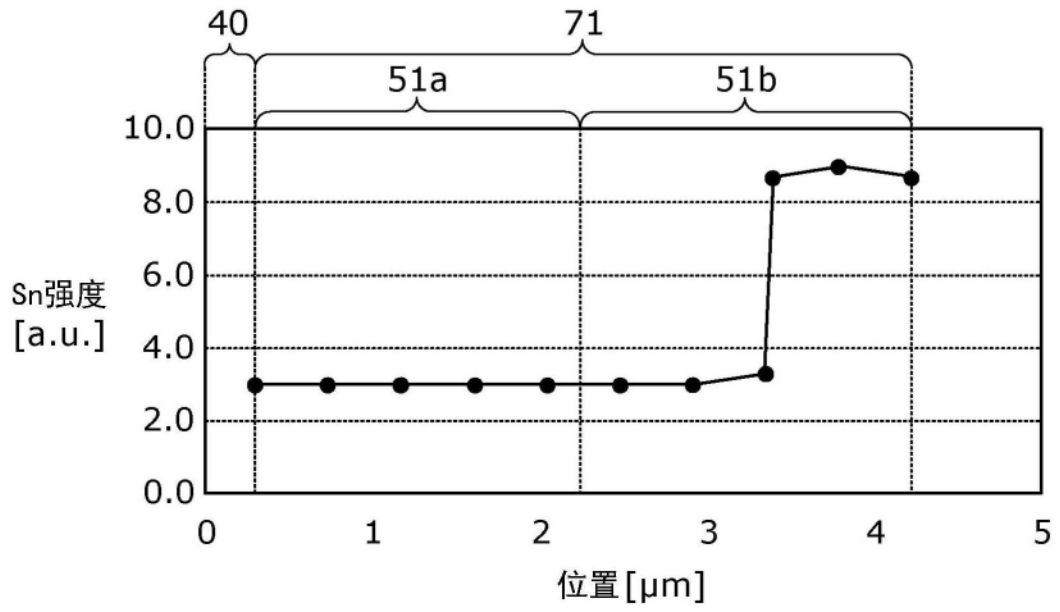


图20

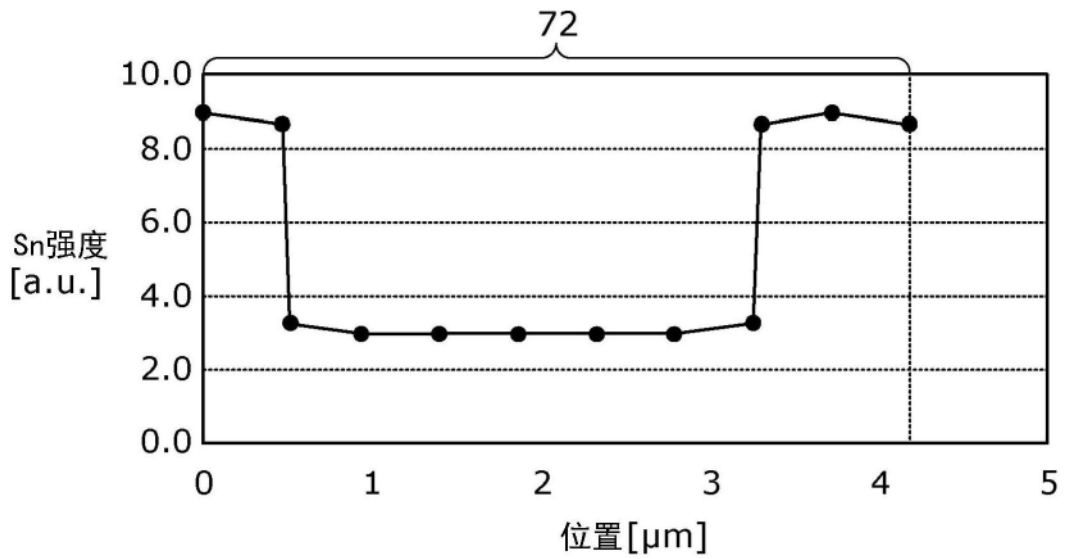


图21

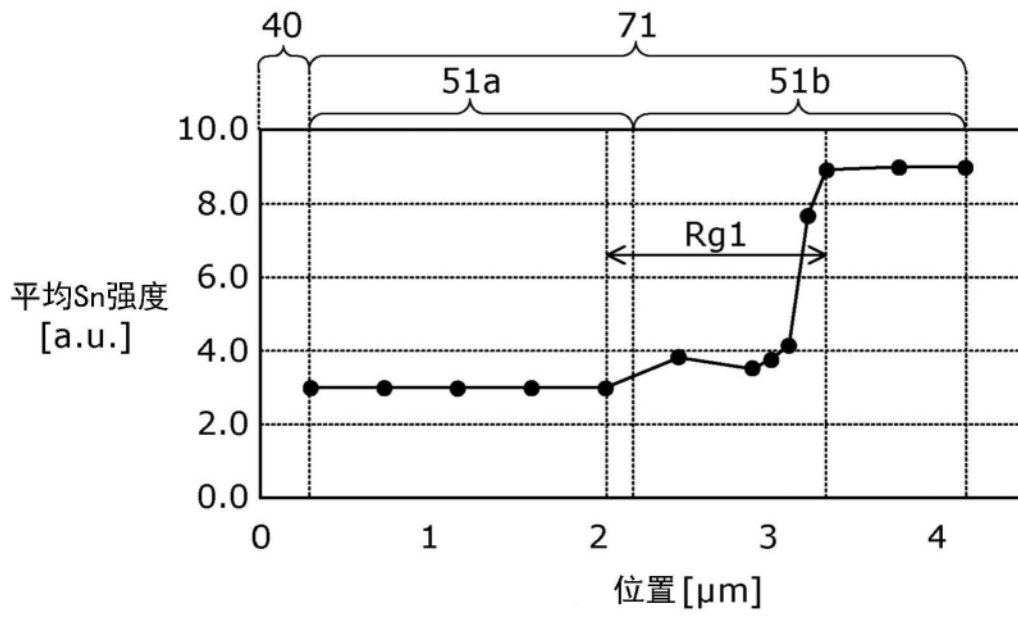


图22

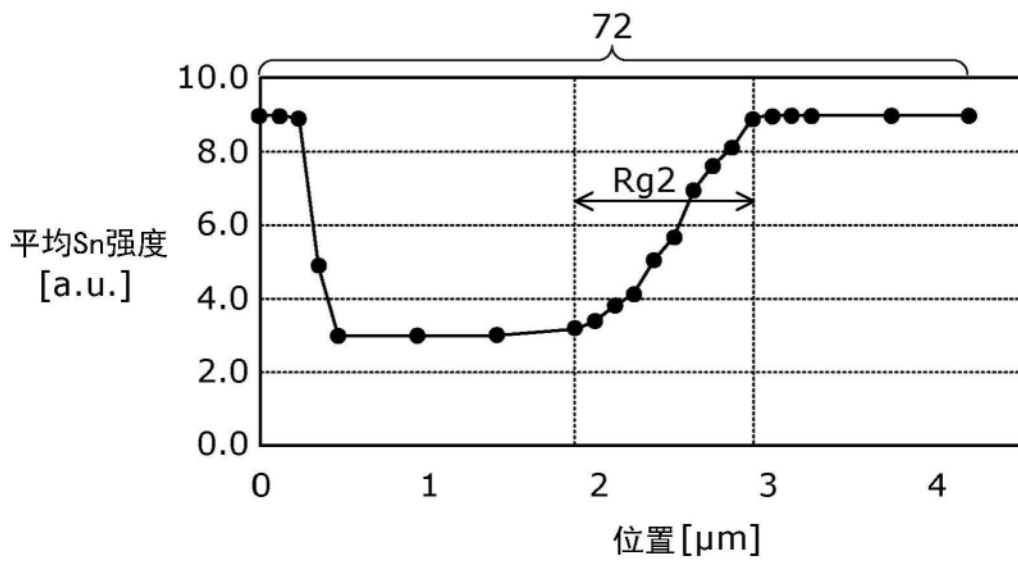


图23