

(12) 发明专利

(10) 授权公告号 CN 102067316 B

(45) 授权公告日 2013. 05. 01

(21) 申请号 200980123136. 9

(22) 申请日 2009. 07. 07

(30) 优先权数据

12/169, 810 2008. 07. 09 US

(85) PCT申请进入国家阶段日

2010. 12. 17

(86) PCT申请的申请数据

PCT/US2009/003977 2009. 07. 07

(87) PCT申请的公布数据

W02010/027395 EN 2010. 03. 11

(73) 专利权人 全视科技有限公司

地址 美国加利福尼亚州

(72) 发明人 弗雷德里克·T·布雷迪

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 刘国伟

(51) Int. Cl.

H01L 27/146 (2006. 01)

(56) 对比文件

US 2006/0043438 A1, 2006. 03. 02,

US 2006/0043438 A1, 2006. 03. 02,

US 2005/0110002 A1, 2005. 05. 26,

US 2006/0033129 A1, 2006. 02. 16,

EP 1840967 A1, 2007. 10. 03,

CN 1738045 A, 2006. 02. 22, 全文.

审查员 季茂源

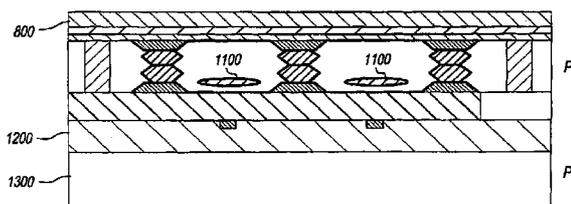
权利要求书2页 说明书9页 附图5页

(54) 发明名称

具有背侧沟槽的背侧照射式图像传感器

(57) 摘要

本发明揭示一种背侧照射式图像传感器,其包含:传感器层,其实施像素阵列的多个光敏元件(1100);氧化物(800)层,其邻近所述传感器层的背侧表面;及至少一个电介质层(1200),其邻近所述传感器层的前侧表面。所述传感器层进一步包含形成于所述传感器层的所述背侧表面中且经布置以提供所述光敏元件的相应对之间的隔离的多个背侧沟槽。所述背侧沟槽具有形成于所述传感器层中的对应背侧场隔离植入区,且所得结构提供载流子复合及邻近光敏元件之间的串扰的降低。所述图像传感器还可实施于数码相机或其它类型的数字成像装置中。



1. 一种用于形成多个图像传感器的晶片级处理方法,每一图像传感器具有经配置以用于背侧照射的像素阵列,所述图像传感器利用图像传感器晶片而形成,所述图像传感器晶片包含衬底及形成于所述衬底上方的传感器层,所述方法包含:

在所述传感器层的背侧表面中形成背侧沟槽;

通过所述背侧沟槽将掺杂剂植入到所述传感器层中以便形成对应于所述背侧沟槽的背侧场隔离植入区;

使用材料填充所述背侧沟槽;

在所述经填充背侧沟槽上方形成至少一个抗反射层;

将临时载体晶片附接到所述背侧表面,并移除所述衬底;

在移除所述衬底之后,进一步处理所述图像传感器晶片以形成所述多个图像传感器,所述多个图像传感器包括所述多个图像传感器的像素阵列。

2. 根据权利要求1所述的方法,其中所述图像传感器晶片包含具有布置于所述衬底与所述传感器层之间的掩埋氧化物层的绝缘体上硅(SOI)晶片。

3. 根据权利要求1所述的方法,其中所述图像传感器晶片包含具有形成于P+衬底上方的P-传感器层的外延晶片。

4. 根据权利要求1所述的方法,其进一步包含:

在所述传感器层上方形成氧化物层;

在所述氧化物层上方形成氮化物层;

形成延伸穿过所述氧化物及氮化物层且延伸到所述传感器层中的对准标记。

5. 根据权利要求4所述的方法,其中在所述传感器层的所述背侧表面中形成背侧沟槽进一步包含穿过所述氮化物及氧化物层蚀刻所述背侧沟槽。

6. 根据权利要求1所述的方法,其进一步包含:

在使用所述材料填充所述背侧沟槽之前,在所述背侧沟槽内形成衬里氧化物层。

7. 根据权利要求1所述的方法,其中,使用所述材料填充所述背侧沟槽包含用氧化物及多晶硅中的一者填充所述背侧沟槽。

8. 根据权利要求7所述的方法,其中所述在所述传感器层的所述背侧表面上的所述经填充背侧沟槽上方形成至少一个抗反射层包含:

在所述传感器层的所述背侧表面上形成抗反射氧化物层;及

在所述抗反射氧化物层上方形成抗反射氮化物层。

9. 根据权利要求8所述的方法,其进一步包含:

结合所述抗反射氧化物层的所述形成而执行钝化植入操作。

10. 根据权利要求8所述的方法,其中所述抗反射氧化物层具有大约50埃的厚度,且所述抗反射氮化物层具有大约500埃的厚度。

11. 根据权利要求1所述的方法,其进一步包含:

在所述至少一个抗反射层上方沉积光致抗蚀剂;

将所述光致抗蚀剂图案化以在所述背侧沟槽上方形成开口;及

通过所述开口植入掺杂剂以形成对应于所述背侧沟槽的背侧阱隔离植入区。

12. 根据权利要求1所述的方法,其中进一步处理所述图像传感器晶片以形成包括所述像素阵列的所述多个图像传感器进一步包含:

在所述传感器层的前侧表面中形成所述像素阵列的光敏元件；
在所述传感器层的前侧表面中形成前侧沟槽；
形成对应于所述前侧沟槽的前侧场隔离植入区；
使用材料填充所述前侧沟槽；
形成对应于所述前侧沟槽的前侧阱隔离植入区；
在所述传感器层的所述前侧表面上形成至少一个电介质层；
将支撑晶片附接到所述至少一个电介质层的前侧表面。

13. 根据权利要求 12 所述的方法,还包括：
移除所述临时载体晶片；及
将所述图像传感器晶片分离成所述多个图像传感器。

具有背侧沟槽的背侧照射式图像传感器

技术领域

[0001] 本发明一般来说涉及供在数码相机及其它类型的成像装置中使用的电子图像传感器,且更特定来说涉及供用于形成背侧照射式图像传感器的处理技术。

背景技术

[0002] 典型的电子图像传感器包含布置成二维阵列的若干个光敏图片元件(“像素”)。此种图像传感器可经配置以通过在像素上方形成适当滤色器阵列(CFA)而产生彩色图像。此类型的图像传感器的实例揭示于标题为“具有改善的光敏感度的图像传感器(Image Sensor with Improved Light Sensitivity)”的第2007/0024931号美国专利申请公开案中,其以引用方式并入本文中。

[0003] 众所周知,图像传感器可使用互补金属氧化物半导体(CMOS)电路来实施。在此种布置中,每一像素通常包含一光电二极管及形成于硅衬底上的硅传感器层中的其它电路元件。一个或一个以上电介质层通常形成于硅传感器层上方且可并入有额外电路元件以及用以形成互连件的多个金属化物层级。图像传感器的上面形成有电介质层及相关联金属化物层级的侧通常称作前侧,而具有硅衬底的侧称作背侧。

[0004] 在前侧照射式图像传感器中,来自标的景物的光入射于图像传感器的前侧上,且硅衬底相对厚。然而,与电介质层相关联的金属化物层级互连件及各种其它特征在图像传感器的前侧上的存在可有害地影响图像传感器的填充因数及量子效率。

[0005] 背侧照射式图像传感器通过使厚硅衬底变薄或将其移除且将图像传感器布置成使得来自标的景物的光入射于图像传感器的背侧上而解决与前侧电介质层相关联的填充因数及量子效率问题。因此,入射光不再受电介质层的金属化物层级互连件及其它特征的影响,且填充因数及量子效率得到改善。

[0006] 然而,在许多背侧照射式图像传感器中,与传感器光电二极管相关联的电荷存储区远离背侧表面一实质距离而定位。此成问题,因为光电二极管从入射光产生的许多载流子在其可被收集之前丢失,举例来说,这是由于与其它载流子的复合或邻近光电二极管之间的串扰。

[0007] 相应地,需要一种不遭受上文所描述的过度载流子损失问题的经改善背侧照射式图像传感器。

发明内容

[0008] 本发明的说明性实施例提供具有降低的载流子复合及串扰且因此改善的性能的背侧照射式图像传感器。

[0009] 根据本发明的一个方面,提供一种形成背侧照射式图像传感器的工艺。所述过程为用于形成多个图像传感器的晶片级工艺,所述多个图像传感器每一者具有经配置以用于背侧照射的像素阵列,其中所述图像传感器利用图像传感器晶片而形成。图像传感器晶片包含衬底及形成于所述衬底上方的传感器层。所述工艺包括以下步骤:在传感器层的背侧

表面中形成背侧沟槽；通过背侧沟槽将掺杂剂植入到传感器层中以便形成对应于背侧沟槽的背侧场隔离植入区；填充背侧沟槽；在经填充背侧沟槽上方形成至少一个抗反射层；及进一步处理图像传感器晶片以形成多个图像传感器。

[0010] 图像传感器晶片可为（举例来说）具有布置于衬底与传感器层之间的掩埋氧化物层的绝缘体上硅（SOI）晶片或具有形成于 P+ 衬底上方的 P- 传感器层的外延晶片。

[0011] 在形成背侧沟槽之前，可在传感器层上方形成垫氧化物层，且可在垫氧化物层上方形成垫氮化物层。然后可形成延伸穿过氧化物及氮化物层且延伸到传感器层中的对准标记。可穿过氮化物及氧化物层蚀刻背侧沟槽，且可在背侧沟槽内形成衬里氧化物层。然后可用例如氧化物或多晶硅等材料填充背侧沟槽。

[0012] 抗反射层可包含形成于传感器层的背侧表面上的抗反射氧化物层及形成于抗反射氧化物层上方的抗反射氮化物层。在形成抗反射氧化物层之前或之后，可执行背侧钝化植入操作。

[0013] 所述工艺可进一步包括背侧阱隔离植入操作。此可涉及（举例来说）在抗反射层上方沉积光致抗蚀剂，将光致抗蚀剂图案化以在背侧沟槽上方形成开口，及通过开口植入掺杂剂以形成对应于背侧沟槽的背侧阱隔离植入区。

[0014] 在说明性实施例中的一者中，所述进一步处理图像传感器晶片以形成多个图像传感器的步骤进一步包含以下步骤：在抗反射层上方形成氧化物层；将临时载体晶片附接到氧化物层的背侧表面；移除衬底；在传感器层中形成像素阵列的光敏元件；在传感器层的前侧表面中形成前侧沟槽；形成对应于前侧沟槽的前侧场隔离植入区；填充前侧沟槽；形成对应于前侧沟槽的前侧阱隔离植入区；在传感器层的前侧表面上形成至少一个电介质层；将支撑晶片附接到所述至少一个电介质层的前侧表面；移除临时载体晶片；及将图像传感器晶片分离成多个图像传感器。

[0015] 根据本发明的另一方面，一种背侧照射式图像传感器包含：传感器层，其实施像素阵列的多个光敏元件；氧化物层，其邻近传感器层的背侧表面；及至少一个电介质层，其邻近传感器层的前侧表面。传感器层进一步包含形成于传感器层的背侧表面中且经布置以提供光敏元件的相应对之间的隔离的多个背侧沟槽。背侧沟槽具有形成于传感器层中的对应背侧场隔离植入区。

[0016] 根据本发明的背侧照射式图像传感器可有利地实施于数码相机或其它类型的成像装置中，且在此种装置中提供改善的性能而不显著增加图像传感器裸片大小或成本。

附图说明

[0017] 当结合以下说明及图式阅读时，本发明的以上及其它目标、特征及优点将更显而易见，所述图式中使用相同参考数字（如果可能）来命名所述图所共有的相同特征，且其中：

[0018] 图 1 是具有根据本发明的说明性实施例配置的背侧照射式图像传感器的数码相机的框图；

[0019] 图 2 到 14 是显示根据本发明的说明性实施例在用于形成背侧照射式图像传感器的例示性工艺中的各步骤处的此种图像传感器的部分的横截面图；及

[0020] 图 15 是包含使用图 2 到 14 的例示性工艺形成的多个图像传感器的图像传感器晶

片的平面图。

具体实施方式

[0021] 本文将结合数码相机、背侧照射式图像传感器及用于形成此类图像传感器的处理技术的特定实施例图解说明本发明。然而,应理解,这些说明性布置仅以举例方式呈现,且不应被视为以任何方式限制本发明的范围。所属领域的技术人员将认识到,所揭示的布置可以简单方式与各种各样的其它类型的成像装置及图像传感器一同使用。

[0022] 图 1 显示本发明的说明性实施例中的数码相机 10。在所述数码相机中,来自标的景物的光输入到成像级 12。所述成像级可包含常规元件,例如透镜、中性密度滤光器、光圈及快门。所述光由成像级 12 聚焦以在图像传感器 14 上形成图像,图像传感器 14 将入射光转换成电信号。数码相机 10 进一步包括处理器 16、存储器 18、显示器 20 及一个或一个以上额外输入/输出(I/O)元件 22。

[0023] 尽管在图 1 的实施例中显示为单独元件,但成像级 12 可与图像传感器 14 及数码相机 10 的可能一个或一个以上额外元件集成,以形成紧凑相机模块。

[0024] 假设图像传感器 14 在本实施例中为 CMOS 图像传感器,但其它类型的图像传感器可用于实施本发明。更特定来说,图像传感器 14 包含背侧照射式图像传感器,其以下文将结合图 2 到 14 描述的方式形成。所述图像传感器通常包含具有布置成行及列的多个像素的像素阵列且可包括与像素阵列的取样与读出相关联的额外电路,例如信号产生电路、信号处理电路、行及列选择电路等。此取样与读出电路可包含(举例来说)用于处理从所述像素阵列读出的模拟信号的模拟信号处理器及用于将此类信号转换成数字形式的模/数转换器。这些及其它类型的电路适于用于数码相机 10 中且为所属领域的技术人员所熟知且因此在本文中不再详细描述。所述取样与读出电路的部分可布置在图像传感器的外部,或与像素阵列整体形成于(举例来说)具有光电二极管及像素阵列的其它元件的共用集成电路上。

[0025] 图像传感器 14 通常将实施为具有相关联 CFA 图案的彩色图像传感器。可与图像传感器 14 一同使用的 CFA 图案的实例包括描述于上文所引用的第 2007/0024931 号美国专利申请公开案中所描述的那些 CFA 图案,但可在本发明的其它实施例中使用其它 CFA 图案。作为另一实例,可使用标题为“色彩成像阵列(Color Imaging Array)”的第 3,971,065 号美国专利中所揭示的常规贝尔图案(Bayer pattern),所述美国专利以引用方式并入本文中。

[0026] 处理器 16 可包含(举例来说)微处理器、中央处理单元(CPU)、专用集成电路(ASIC)、数字信号处理器(DSP)或其它处理装置,或多个此类装置的组合。成像级 12 及图像传感器 14 的各种元件可由从处理器 16 供应的计时信号或其它信号控制。

[0027] 存储器 18 可以任何组合形式包含任何类型的存储器,例如,举例来说,随机存取存储器(RAM)、只读存储器(ROM)、快闪存储器、基于磁盘的存储器、可拆卸式存储器或其它类型的存储元件。

[0028] 与像素阵列的取样与读出及对应图像数据的处理相关联的功能性可至少部分地以存储于存储器 18 中且由处理器 16 执行的软件的形式实施。

[0029] 由图像传感器 14 捕获的给定图像可由处理器 16 存储于存储器 18 中且呈现于显

示器 20 上。显示器 20 通常为主动矩阵彩色液晶显示器 (LCD), 但可使用其它类型的显示器。额外 I/O 元件 22 可包含 (举例来说) 各种屏幕上控制、按钮或其它用户接口、网络接口、存储器卡接口等。

[0030] 关于图 1 中所示的类型的数码相机的操作的额外细节可在 (举例来说) 上文所引用的第 2007/0024931 号美国专利申请公开案中找到。

[0031] 应了解, 图 1 中所示的数码相机可包含所属领域的技术人员已知的类型的额外或替代元件。可从此项技术中已知的那些元件中选择本文中未明确显示或描述的元件。如先前所注意, 本发明可实施于各种各样的其它类型的数码相机或成像装置中。此外, 如上所述, 本文中所描述的实施例的某些方面可至少部分地以由成像装置的一个或一个以上处理元件执行的软件的形式实施。在本文中所提供的教示的情况下此种软件可以简单方式实施, 如所属领域的技术人员将了解。

[0032] 图像传感器 14 可制作于硅衬底或其它类型的衬底上。在典型 CMOS 图像传感器中, 像素阵列的每一像素包括光电二极管及用于测量所述像素处的光等级的相关联电路。此种电路可包含 (举例来说) 传送门、复位晶体管、选择晶体管、输出晶体管及其它元件, 其以众所周知的常规方式配置。

[0033] 如先前所指示, 过度载流子损失问题可发生于常规背侧照射式图像传感器中, 这是由于收集之前的载流子复合以及邻近光电二极管之间的串扰。解决此问题的一个可能方法是利用其中形成有光电二极管的传感器层的低掺杂外延层, 以便扩展与相应光电二极管相关联的损耗区且从而降低载流子复合。然而, 我们已发现此种方法可导致增加的“暗”电流及量子效率的降级。现在将参照图 2 到 14 描述用于解决载流子损失问题而不增加暗电流或使量子效率降级的技术。应注意, 这些图中所示的横截面图经简化以便清楚地图解说明本发明的各方面, 且未必按比例绘制。给定实施例可包括各种其它特征或元件, 其未明确图解说明但将为所属领域的技术人员所熟悉且通常与所描述的一般类型的图像传感器相关联。

[0034] 图 2 到 14 中所图解说明的技术通常涉及处理图像传感器晶片以形成多个每一者具有经配置以用于背侧照射的像素阵列的图像传感器。图 2 到 8 中的每一者将显示应用于两个单独图像传感器晶片的各种工艺步骤, 所述两个单独图像传感器晶片一个为绝缘体上硅 (SOI) 晶片 200 且另一个为外延晶片 210。在完成图 8 中所图解说明的工艺步骤之后, 所得图像传感器晶片在所述点处具有大致相同的结构。因此, 图 9 到 14 将显示应用于单个图像传感器晶片的剩余工艺步骤。尽管将使用 SOI 及外延晶片 200 及 210 来图解说明本发明, 但应了解可使用其它类型的晶片。

[0035] 如图 2 中所示的图像传感器晶片 200 及 210 的部分通常对应于图像传感器中的特定一者, 且可被视为包括由外围区域包围的像素阵列区域。所述外围区域可包括接合垫区域或图像传感器的其它部分或与其相关联。

[0036] 图像传感器晶片 200 或 210 还具有前侧及背侧。参照图 2, 这些图像传感器晶片的背侧通常对应于晶片的顶部。因此, 在图 14 中所示的完成的图像传感器晶片中, 来自标的景物的光将穿过在图中识别为背侧的侧入射于像素阵列的光电二极管或其它光敏元件上, 所述背侧又是晶片的顶部。术语“前侧”及“背侧”在本文中将以表示图像传感器晶片或从此种晶片形成的图像传感器的特定侧以及图像传感器晶片或对应图像传感器的特定层

的侧。

[0037] 应注意,例如“在……上”或“在……上方”等术语在结合图像传感器晶片的层或对应图像传感器使用时打算广义地解释,且因此不应被理解为排除一个或一个以上介入层或其它介入图像传感器特征或元件的存在。因此,本文中描述为形成于另一层上或形成于另一层上方的给定层可通过一个或一个以上额外层与所述另一层分离。

[0038] 现在参照图 2, SOI 图像传感器晶片 200 包括硅衬底 202、形成于所述衬底上的掩埋氧化物 (BOX) 层 204 及形成于所述掩埋氧化物层上的硅传感器层 206。外延图像传感器晶片 210 包含 P+ 衬底 212 及形成于所述 P+ 衬底上方的 P- 传感器层 214。如上文所指示,在本文中可将图像传感器晶片的各个层描述为具有前侧及背侧表面。举例来说,传感器层 206 具有前侧表面 206F 及背侧表面 206B。

[0039] 对于图 2 到 8 的剩余说明,将主要参照 SOI 图像传感器晶片 200 来描述所述工艺,其中应理解,类似步骤适用于外延晶片 210,如这些图中所图解说明。将使用类似参考数字来表示 SOI 及外延晶片中的对应元件,其中后一晶片的参考数字与前者的参考数字通过撇号符号 (') 区分。因此,举例来说,SOI 晶片中的元件 220 对应于外延晶片中的元件 220'。

[0040] 在图 2 中所图解说明的步骤中,在 SOI 晶片 200 的传感器层 206 上方形成垫氧化物层 220,且在垫氧化物层 220 上方形成垫氮化物层 222。如将看到,图像传感器的像素阵列区域中的这些层的部分最终被移除,但其它部分用于形成(举例来说)图像传感器的外围区域中的接合垫结构。

[0041] 如图 3 中所示,图案化并形成对准标记 300,此通常将涉及光刻操作,例如光致抗蚀剂沉积,随后是暴露、显影及蚀刻。所述对准标记是根据所需对准标记图案而图案化,所述所需对准标记图案通常将取决于用于处理图像传感器晶片的光刻装备的特定类型。在此实例中,对准标记 300 延伸穿过垫氧化物及氮化物层 220、222 及传感器层 206,到达掩埋氧化物层 204 的下伏表面。因此,所述对准标记延伸穿过整个传感器层 206。可使用这些对准标记来提供前侧与背侧特征之间的对准,且使 CFA 元件及其相关联微透镜与像素阵列的对应光电二极管或其它光敏元件对准。

[0042] 对准标记 300 可包含多晶硅。用于在背侧照射式图像传感器中形成此类型的多晶硅对准标记的有利技术揭示于柯达 (Kodak) 档案号为 94870 的上文所引用美国专利申请案中,但可使用各种各样的其它技术来形成对准标记 300。

[0043] 然后在传感器层 206 的背侧表面 206B 中形成背侧沟槽 400,如图 4 中所图解说明。如向下指向的箭头所指示,通过背侧沟槽 400 将掺杂剂植入到传感器层中,以便形成背侧场隔离植入区 402。此实施例中的背侧沟槽通过穿过氮化物及氧化物层 222、220 蚀刻沟槽而形成。所述说明性实施例中的沟槽为浅沟槽,且可具有大约 0.1 到 0.5 微米 (μm) 的深度。沟槽宽度通常为约 0.1 到 0.2 μm ,但通常将取决于光电二极管的大小,其可随实施方案而变化。较窄的宽度在提供改善的光电响应方面通常是优选的。

[0044] 背侧沟槽 400 及其相关联场隔离植入区 402 用于以介电方式隔离像素阵列的每一像素的背侧,此产生图 14 中所示的完成的结构中的较少的载流子复合及降低的串扰。

[0045] 背侧沟槽 400 可经布置以便在给定图像传感器的像素阵列区的上下平面图中呈现为栅格。在此种布置中,每一光电二极管可位于栅格位置中的一者中以便由背侧沟槽大致包围。

[0046] 衬里氧化物层可形成于背侧沟槽 400 内。通常,所述衬里氧化物将具有约 50 到 150 埃的厚度。可在所述衬里氧化物层的形成之前或之后进行场隔离植入。

[0047] 如果像素阵列是基于 p 型金属氧化物半导体 (PMOS) 电路,那么用于场隔离植入的掺杂剂为 n 型掺杂剂,例如砷或磷,而如果像素阵列是基于 n 型金属氧化物半导体 (NMOS) 电路,那么将使用 p 型掺杂剂,例如硼或铟。用于场隔离植入的典型浓度范围为从约 5×10^{12} 到 5×10^{13} 原子 / cm^3 。

[0048] 现在参照图 5,背侧沟槽 400 填充有材料 500 且经平面化,且垫氧化物及氮化物层 220、222 被移除。填充材料 500 可包含(举例来说)氧化物或多晶硅。可使用经掺杂多晶硅来在像素之间吸收蓝色光且进一步降低串扰。然而,当使用经掺杂多晶硅作为填充材料时,蓝色光的量子效率也将较低。

[0049] 然后在传感器层 206 的经填充背侧沟槽上方形成抗反射层,如图 6 中所图解说明。更特定来说,在传感器层的背侧表面上形成抗反射氧化物层 600,且在抗反射氧化物层 600 上方形成抗反射氮化物层 602。所述抗反射氧化物层具有大约 50 埃的厚度且所述抗反射氮化物层具有大约 500 埃的厚度,但可使用其它值。所述抗反射氧化物及氮化物层有助于改善量子效率。

[0050] 图 6 中的向下指向的箭头图解说明结合抗反射氧化物层 600 的形成的背侧钝化植入操作的性能。此钝化植入操作可在氧化物层 600 的形成之前或之后执行,且形成用以淬灭传感器层 206 的背侧表面处的表面状态的钝化植入区 604。

[0051] 像图 4 的场隔离植入,图 6 的背侧钝化植入将针对 PMOS 像素阵列使用 n 型掺杂剂或针对 NMOS 像素阵列使用 p 型掺杂剂。此外,用于钝化植入的合适浓度与上文针对场隔离植入所述的浓度相同,也就是说,从 5×10^{12} 到 5×10^{13} 原子 / cm^3 。

[0052] 图 7 图解说明背侧阱隔离植入操作的性能。此种操作被视为任选的,但可提供待形成于传感器层 206 中的邻近光电二极管之间的额外横向隔离。在此实例中,在抗反射氮化物层 602 上方沉积光致抗蚀剂 700 且将其图案化以在背侧沟槽 400 中的相应者上方形成开口 702。然后,执行阱隔离植入操作,如向下指向的箭头所指示,以通过开口 702 植入掺杂剂。此操作形成与相应背侧沟槽相关联的背侧阱隔离植入区 704。从背侧而非前侧形成区 704 允许形成较窄的区,此可增强性能。

[0053] 用于阱隔离植入的掺杂剂(像用于先前所描述的其它植入的那些掺杂剂)将为用于 PMOS 像素阵列的 n 型掺杂剂或用于 NMOS 像素阵列的 p 型掺杂剂。用于阱隔离植入的合适浓度范围为从约 5×10^{11} 到 5×10^{13} 原子 / cm^3 。

[0054] 然后剥离光致抗蚀剂 700 的任何剩余部分,且在抗反射氮化物层 602 上方沉积氧化物层 800,如图 8 中所图解说明。可将氧化物层 800 沉积到约 0.1 到 0.5 μm 的厚度。然后,氧化物层 800 的背侧表面可经受化学机械抛光 (CMP) 操作以准备用于临时载体晶片的接合的表面。

[0055] 图 9 显示在临时载体晶片 900 接合到氧化物层 800 的表面且衬底 202 及掩埋氧化物层 204 被移除之后的图像传感器晶片结构。可以任何组合形式使用(举例来说)研磨、抛光或蚀刻技术来移除所述衬底。对于 SOI 晶片 200,将衬底 202 向下移除到掩埋氧化物层 204,且然后移除所述掩埋氧化物层。对于外延晶片 210,所述衬底移除工艺经配置以在到达对准标记 300' 时终止。如先前所指示,由于从 SOI 晶片 200 及外延晶片 210 形成的结构在

此点处大致相同,因此将参照单个图像传感器晶片结构来描述所述工艺的剩余部分。在如图 9 中所示的此结构中,更特定地将传感器层 206 或 214 识别(通过说明性实例的方式)为 P- 传感器层。

[0056] 背侧临时载体晶片 900 可包含(举例来说)通常称作支撑晶片的晶片类型。所述临时载体晶片可使用环氧树脂或另一合适粘合剂附接到图像传感器晶片。

[0057] 尽管临时载体晶片在此实施例中被显示为 P- 晶片,但此仅以举例的方式,且可使用其它类型的掺杂。此外,传感器层可使用与图中所图解说明的掺杂不同的掺杂。举例来说,如图 9 中所图解说明的传感器层具有 P- 掺杂,但可以简单方式修改处理操作以使用替代掺杂,例如 N- 掺杂。在图 2 到 14 中邻近横截面图所示的其它掺杂指示在其它实施例中可以类似方式变化,如所属领域的技术人员将了解。

[0058] 图 10 显示翻转以用于进一步处理的图像传感器晶片。

[0059] 如图 11 中所图解说明,此进一步处理通常涉及:在传感器层 206 或 214 中形成像素阵列的光敏元件 1100;在所述传感器层的前侧表面中形成前侧沟槽 1102;形成对应于所述前侧沟槽的前侧场隔离植入区;填充所述前侧沟槽;形成对应于所述前侧沟槽的前侧阱隔离植入区 1104;及在所述传感器层的所述前侧表面上形成电介质层 1106。如前文所指示,所述说明性实施例中的所述像素阵列的所述光敏元件包含光电二极管。

[0060] 可使用类似于上文针对背侧沟槽 400 及其相关联植入区的形成所描述的那些技术的形成前侧沟槽 1102 及其相关联植入区。

[0061] 此实施例中的电介质层 1106 包含多个电介质材料层且可包括(举例来说)层间电介质(ILD)及分离多个金属化物层级的金属间电介质(IMD)。可使用常规技术在电介质层 1106 内形成各种图像传感器特征,例如互连件、门或其它电路元件。尽管图 11 的图示中仅显示单个电介质层 1106,但其它实施例可包含可能通过一个或一个以上介入层彼此分离的多个电介质层。形成于电介质层 1106 的前侧表面上的金属导体 1108 表示图像传感器晶片中的最后金属层。

[0062] 在电介质层 1106 及金属导体 1108 上方沉积氧化物层 1200,且然后使用 CMP 操作将其平面化。图 12 显示所得结构。

[0063] 在图 13 中,前侧支撑晶片 1300 附接到最后金属层上方的氧化物层 1200,且背侧临时载体晶片 900 被移除。可使用(举例来说)低温氧化物到氧化物接合来附接支撑晶片 1300。

[0064] 图 14 显示再次翻转以用于进一步背侧处理的图像传感器晶片。前侧支撑晶片 1300 用作衬底,从而为用于进一步背侧处理的结构提供支撑。此进一步处理可包括(举例来说)针对像素阵列中的相应者在氧化物层 800 的背侧表面上形成 CFA。一般来说,图像传感器晶片的像素阵列中的每一者具有对应 CFA,其包括布置于传感器层的相应光敏元件 1100 上方的滤色器元件。也可在 CFA 的相应滤色器元件上方形成微透镜。图中未显示 CFA 及其相关联微透镜,但其可以众所周知的常规方式布置。

[0065] 所述滤色器元件及相关联微透镜与对准标记 300 对准,以便提供传感器层的光电二极管与 CFA 的对应滤色器元件之间的准确对准。

[0066] 然后,将所得经处理图像传感器晶片切割成经配置以用于背侧照射的多个图像传感器,其中一者为数码相机 10 中的图像传感器 14。下文将结合图 15 更详细描述所述晶片

切割操作。此实施例中的支撑晶片 1300 在切割之前不被移除,而是用作永久性支撑晶片,其若干部分保持为在切割操作中彼此分离的图像传感器中的相应者的部分。

[0067] 在替代实施例中,可使用第二临时载体晶片代替支撑晶片 1300。可使用环氧树脂或另一合适粘合剂附接第二临时载体晶片(像第一临时载体晶片 900)。在第二临时载体晶片的附接之后,可在移除第二临时载体晶片之前将上覆于 CFA 中的相应者上的包含透明覆盖物的透明覆盖片附接到图像传感器晶片的背侧表面。每一此种玻璃覆盖物可包含布置于其对应 CFA 上方的中心腔且进一步包含经由环氧树脂固定到氧化物层 800 的背侧表面的外围支撑物。所述透明覆盖片可由玻璃或另一透明材料形成。此种覆盖片可作为单个片附接到晶片,当从晶片切割图像传感器时其被划分成单独覆盖物。关于此种临时载体晶片及透明覆盖片的使用的进一步细节可在柯达档案号为 94872 的上文所引用美国专利申请案中找到。然而,应了解,使用此类元件及相关联处理操作并非本发明的要求。

[0068] 可在本发明的给定实施例中执行的其它说明性操作包括(举例来说)重新分布层(RDL)导体的形成、钝化层的形成及接触金属化物的形成。

[0069] 如上文所指示,图 2 到 14 中所图解说明的处理操作为应用于图像传感器晶片的晶片级处理操作。图 15 显示包含多个图像传感器 1502 的图像传感器晶片 1500 的平面图。图像传感器 1502 通过结合图 2 到 14 所描述的图像传感器晶片 1500 的晶片级处理形成。然后,所述图像传感器通过沿切割线 1504 切割晶片而彼此分离。图像传感器 1502 中的给定一者对应于图 1 的数码相机 10 中的图像传感器 14。

[0070] 上文所描述的说明性实施例有利地提供用于形成背侧照射式图像传感器的经改善处理布置。举例来说,结合图 2 到 14 所描述的工艺提供额外背侧特征,例如具有相关联背侧场隔离、钝化及阱隔离植入的浅背侧沟槽,其大致降低载流子复合及邻近光电二极管之间的串扰。此提供在检测入射光的能力增强而不显著增加图像传感器裸片大小或成本方面展现经改善的性能的背侧照射式图像传感器。

[0071] 尽管已特定参照本发明的某些说明性实施例详细描述了本发明,但将理解,可在论述于所附权利要求书中的本发明的范围内实施变化及修改。举例来说,本发明可使用替代材料、晶片、层、工艺步骤等实施于其它类型的图像传感器及数字成像装置中。因此,可在替代实施例中变化结合所述说明性实施例所描述的各种工艺参数,例如层厚度及掺杂剂浓度。所属领域的技术人员将易于明了这些及其它替代实施例。

[0072] 部件列表

[0073] 10 数码相机

[0074] 12 成像级

[0075] 14 背侧照射式图像传感器

[0076] 16 处理器

[0077] 18 存储器

[0078] 20 显示器

[0079] 22 输入/输出(I/O)元件

[0080] 200 绝缘体上硅(SOI)晶片

[0081] 202 衬底

[0082] 204 掩埋氧化物(BOX)层

- [0083] 206 传感器层
- [0084] 206B 传感器层背侧表面
- [0085] 206F 传感器层前侧表面
- [0086] 210 外延晶片
- [0087] 212 衬底
- [0088] 214 传感器层
- [0089] 220 垫氧化物层
- [0090] 222 垫氮化物层
- [0091] 300 对准标记
- [0092] 400 背侧沟槽
- [0093] 402 场隔离植入区
- [0094] 500 沟槽填充材料
- [0095] 600 抗反射氧化物层
- [0096] 602 抗反射氮化物层
- [0097] 604 背侧钝化植入区
- [0098] 700 光致抗蚀剂
- [0099] 702 开口
- [0100] 704 背侧阱隔离植入区
- [0101] 800 背侧氧化物层
- [0102] 900 背侧临时载体晶片
- [0103] 1100 光敏元件
- [0104] 1102 前侧沟槽
- [0105] 1104 前侧阱隔离植入区
- [0106] 1106 电介质层
- [0107] 1108 最后金属层导体
- [0108] 1200 氧化物层
- [0109] 1300 前侧支撑晶片
- [0110] 1500 图像传感器晶片
- [0111] 1502 图像传感器
- [0112] 1504 切割线

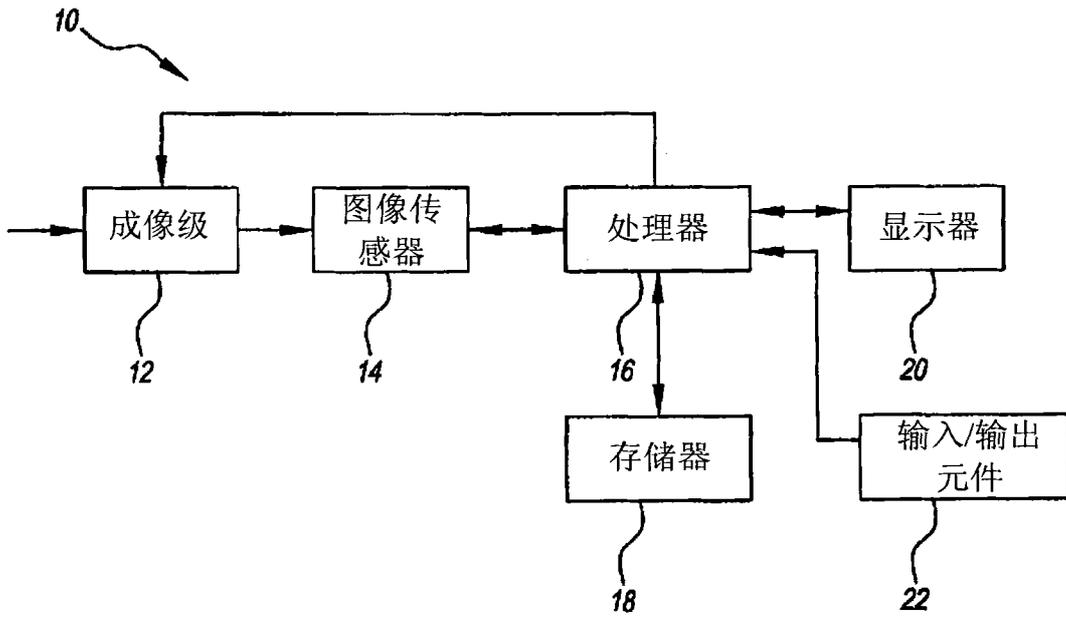


图 1

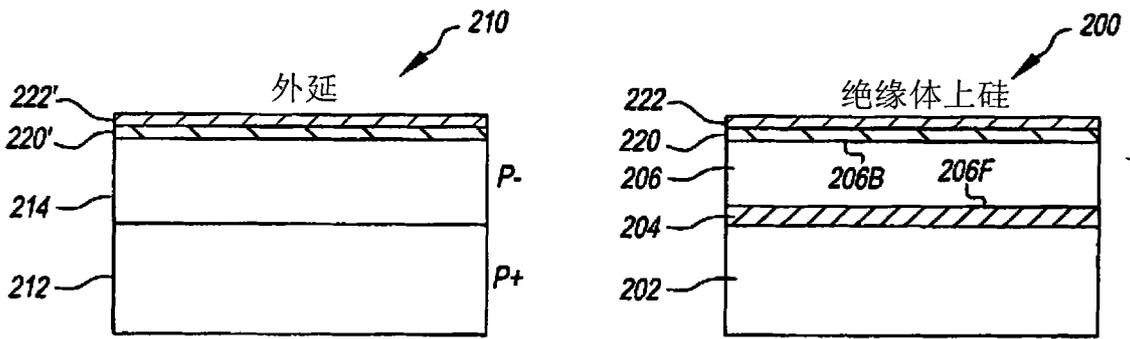


图 2

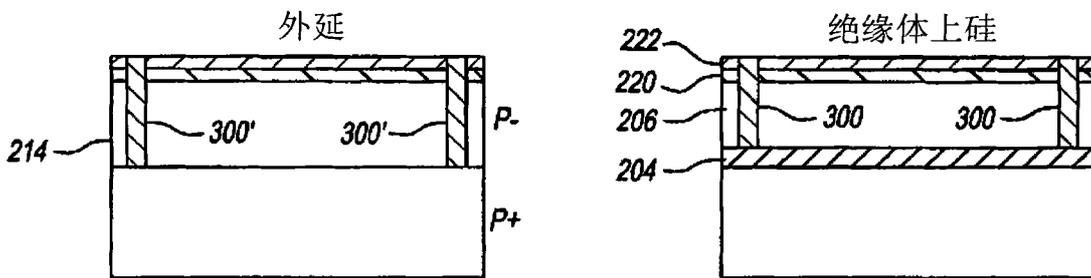


图 3

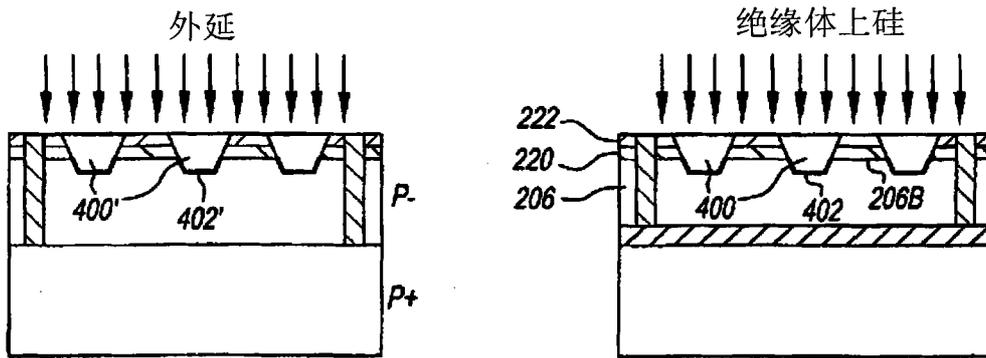


图 4

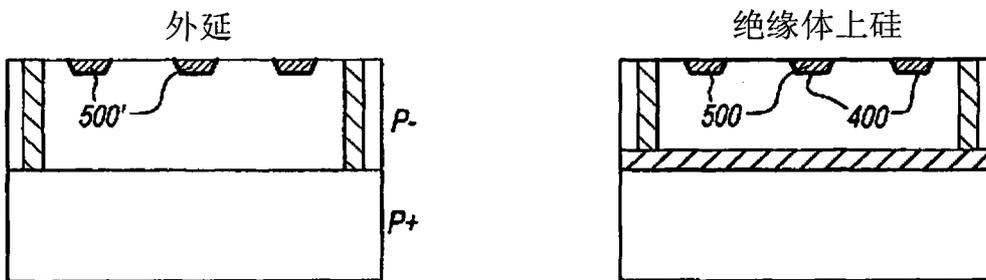


图 5

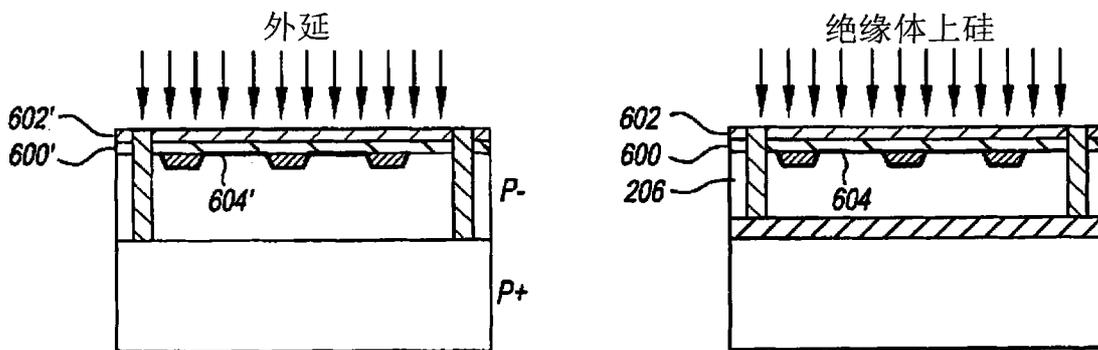


图 6

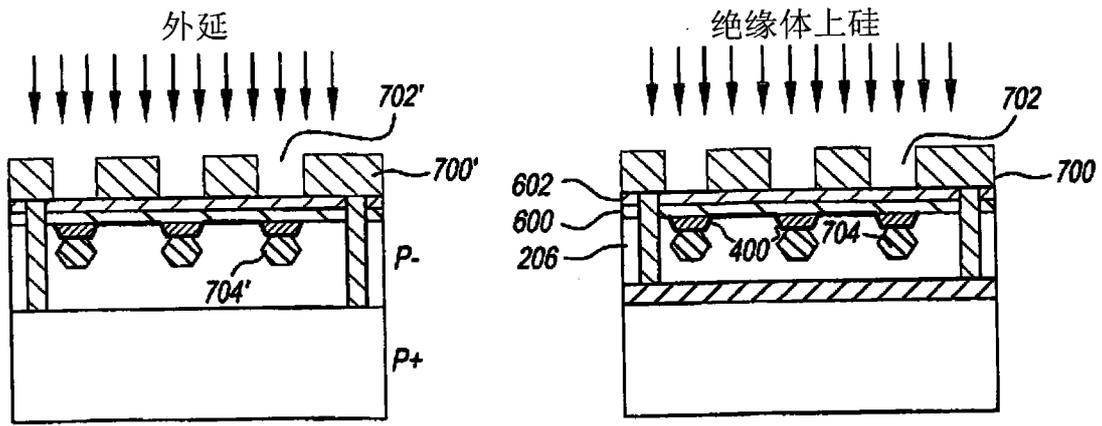


图 7

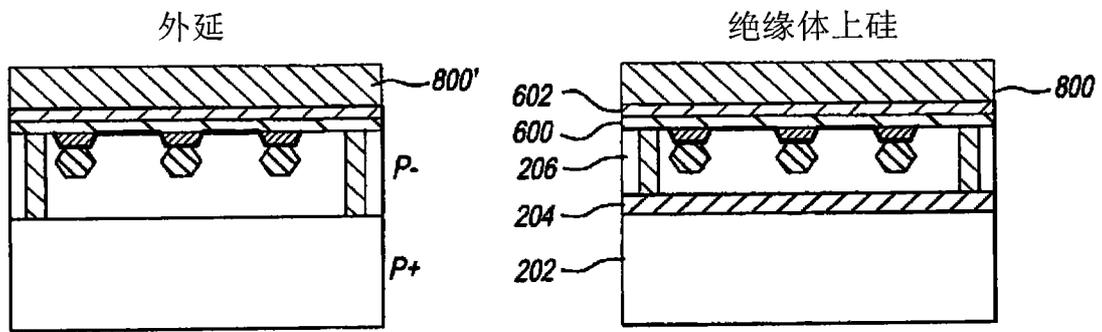


图 8

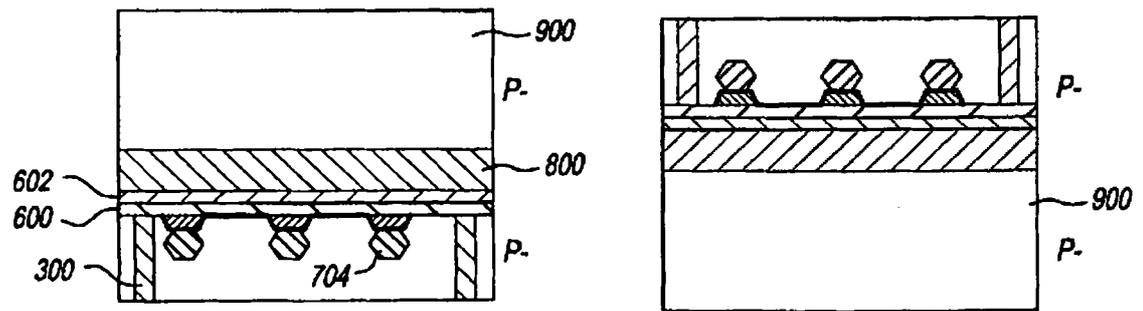


图 9

图 10

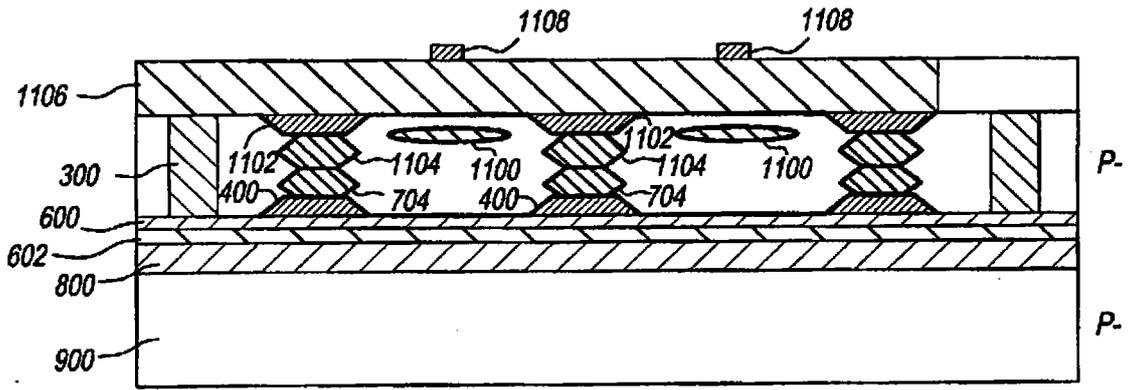


图 11

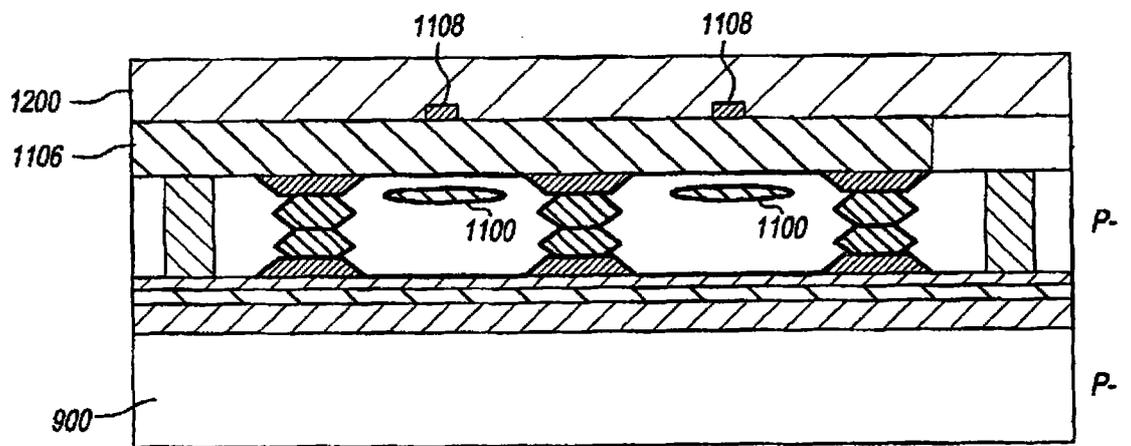


图 12

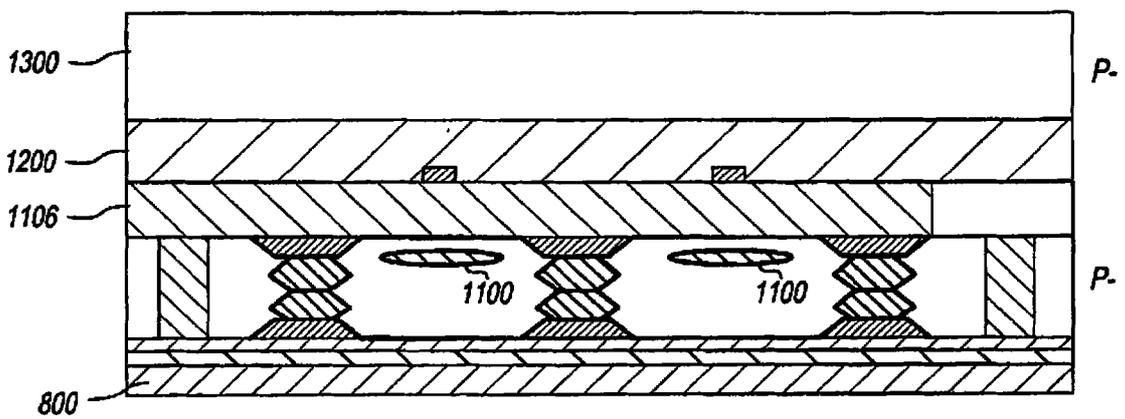


图 13

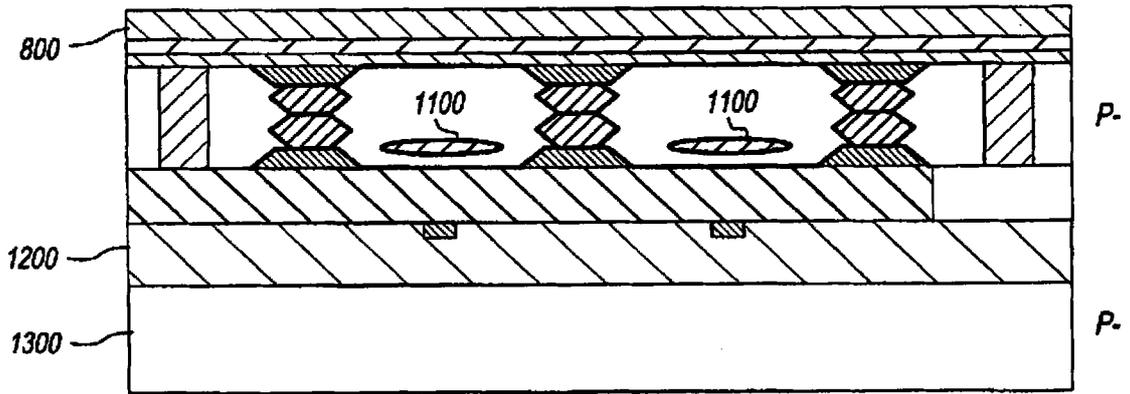


图 14

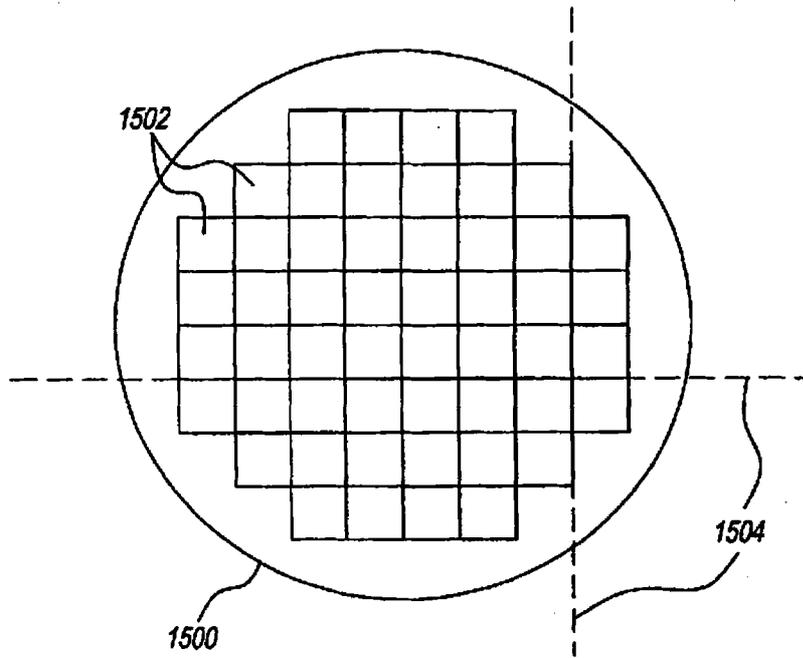


图 15