(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020 년 2 월 20 일 (20.02.2020)

WIPO | PCT

(10) 국제공개번호
WO 2020/036307 A1

(51) 국제특허분류:
G09G 3/3233 (2016.01) *H01L 51/50* (2006.01)

(21) 국제출원번호: PCT/KR2019/007683

(22) 국제출원일: 2019 년 6 월 25 일 (25.06.2019)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2018-0094530 2018 년 8 월 13 일 (13.08.2018) KR

(71) 출원인: 삼성디스플레이 주식회사 **(SAMSUNG DISPLAY CO., LTD.)** [KR/KR]; 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR).

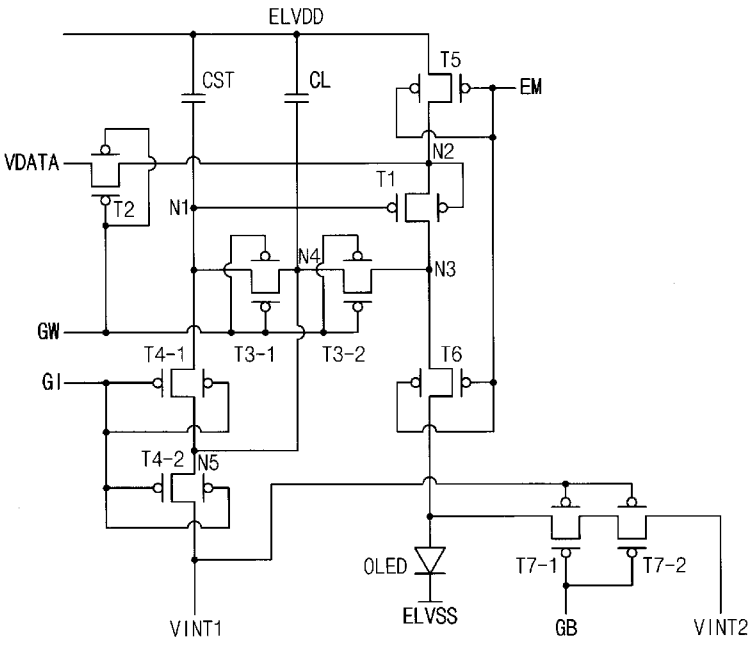
(72) 발명자: 김건희 **(KIM, Gun-Hee)**; 05698 서울시 송파구 송파대로 345, 418-201, Seoul (KR). 박상호 **(PARK, Sang-Ho)**; 18466 경기도 화성시 동탄순환대로26길 55, 411-1802, Gyeonggi-do (KR). 윤주원 **(YOON, Ju-Won)**; 16415 경기도 수원시 권선구 수성로 47, 8-102, Gyeonggi-do (KR). 이승찬 **(LEE, Seung-Chan)**; 18430 경기도 화성시 동탄숲속로 66, 871-1004, Gyeonggi-do (KR). 전주희 **(JEON, Joo-Hee)**; 18486 경기도 화성시 동탄대로12길 17, 1807-702, Gyeonggi-do (KR).

(74) 대리인: 박영우 **(PARK, Young-woo)**; 06224 서울시 강남구 논현로 414, 세일빌딩 5-6층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: PIXEL CIRCUIT AND DISPLAY DEVICE INCLUDING SAME

(54) 발명의 명칭: 픽셀 회로 및 이를 포함하는 표시 장치



(57) Abstract: A pixel circuit includes a driving switching element, a data initialization unit, a data writing unit, an organic light emitting element, an organic light emitting element initialization unit, and a light emission control unit. The data initialization unit initializes a voltage of a control electrode of the driving switching element to a first initialization voltage on the basis of a data initialization gate signal. The data writing unit writes a data voltage to the control electrode of the driving switching element on the basis of a data writing gate signal. The organic light emitting element initialization unit initializes an anode electrode of the organic light emitting element to a second initialization voltage on the basis of an organic light emitting element initialization gate signal. The light emission control unit controls light emission of the organic light emitting element on the basis of an emission signal. The organic light emitting element

WO 2020/036307 A1

[다음 쪽 계속]

SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

initialization unit comprises: a control electrode to which the organic light emitting element initialization gate signal is applied; an input electrode to which the second initialization voltage is applied; an output electrode connected to the anode electrode; and a conductive layer which faces the control electrode of the organic light emitting element initialization unit, and to which a compensation control signal different from the organic light emitting element initialization gate signal is applied.

(57) 요약서: 픽셀 회로는 구동 스위칭 소자, 데이터 초기화부, 데이터 기입부, 유기 발광 소자, 유기 발광 소자 초기화부 및 발광 제어부를 포함한다. 상기 데이터 초기화부는 데이터 초기화 게이트 신호를 기초로 상기 구동 스위칭 소자의 제어 전극의 전압을 제1 초기화 전압으로 초기화한다. 상기 데이터 기입부는데이터 기입 게이트 신호를 기초로 상기 구동 스위칭 소자의 상기 제어 전극에 데이터 전압을 기입한다. 상기 유기 발광 소자 초기화부는 유기 발광 소자 초기화 게이트 신호를 기초로 상기 유기 발광 소자의 애노드 전극을 제2 초기화 전압으로 초기화한다. 상기 발광 제어부는 에미션 신호를 기초로 상기 유기 발광 소자의 발광을 제어한다. 상기 유기 발광 소자 초기화부는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극, 상기 애노드 전극에 연결되는 출력 전극 및 상기 유기 발광 소자 초기화부의 상기 제어 전극과 마주보고 상기 유기 발광 소자 초기화 게이트 신호와 상이한 보상 제어 신호가 인가되는 도전층을 포함한다.

명세서

발명의 명칭: 픽셀 회로 및 이를 포함하는 표시 장치

기술분야

[1] 본 발명은 픽셀 회로 및 이를 포함하는 표시 장치에 관한 것으로, 구동 전압 감소에 따라 신뢰성이 향상되고 소비 전력이 감소되는 픽셀 회로 및 이를 포함하는 표시 장치에 관한 것이다.

배경기술

[2] 일반적으로, 표시 장치는 표시 패널 및 표시 패널 구동부를 포함한다. 상기 표시 패널은 복수의 게이트 라인들, 복수의 데이터 라인들, 복수의 에미션 라인들 및 복수의 픽셀들을 포함한다. 상기 표시 패널 구동부는 상기 복수의 게이트 라인들에 게이트 신호를 출력하는 게이트 구동부, 상기 데이터 라인들에 데이터 전압을 출력하는 데이터 구동부, 상기 에미션 라인들에 에미션 신호를 출력하는 에미션 구동부 및 상기 게이트 구동부, 상기 데이터 구동부 및 상기 에미션 구동부를 제어하는 구동 제어부를 포함한다.

[3] 고휘도 구동을 위해서는 전원 전압의 절대값, 초기화 전압 및 게이트 로우 레벨 전압의 절대값 등이 상승할 필요가 있다. 이로 인해 표시 장치의 소비 전력 증가, 구동 회로의 스위칭 소자 및 픽셀의 스위칭 소자의 신뢰성 저하 등의 문제가 발생할 수 있다.

발명의 상세한 설명

기술적 과제

[4] 본 발명의 목적은 구동 전압 감소에 따라 신뢰성이 향상되고 소비 전력이 감소될 수 있는 픽셀 회로를 제공하는 것이다.

[5] 본 발명의 다른 목적은 상기 픽셀 회로를 포함하는 표시 장치를 제공하는 것이다.

과제 해결 수단

[6] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 픽셀 회로는 구동 스위칭 소자, 데이터 초기화부, 데이터 기입부, 유기 발광 소자, 유기 발광 소자 초기화부 및 발광 제어부를 포함한다. 상기 데이터 초기화부는 데이터 초기화 게이트 신호를 기초로 상기 구동 스위칭 소자의 제어 전극의 전압을 제1 초기화 전압으로 초기화한다. 상기 데이터 기입부는 데이터 기입 게이트 신호를 기초로 상기 구동 스위칭 소자의 상기 제어 전극에 데이터 전압을 기입한다. 상기 유기 발광 소자 초기화부는 유기 발광 소자 초기화 게이트 신호를 기초로 상기 유기 발광 소자의 애노드 전극을 제2 초기화 전압으로 초기화한다. 상기 발광 제어부는 에미션 신호를 기초로 상기 유기 발광 소자의 발광을 제어한다. 상기 유기 발광 소자 초기화부는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극, 상기 애노드 전극에

연결되는 출력 전극 및 상기 유기 발광 소자 초기화부의 상기 제어 전극과 마주보고 상기 유기 발광 소자 초기화 게이트 신호와 상이한 보상 제어 신호가 인가되는 도전층을 포함한다.

[7] 본 발명의 일 실시예에 있어서, 상기 보상 제어 신호는 상기 제1 초기화 전압일 수 있다.

[8] 본 발명의 일 실시예에 있어서, 상기 데이터 초기화부는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제1 초기화 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함할 수 있다.

[9] 본 발명의 일 실시예에 있어서, 상기 데이터 기입부는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 데이터 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 입력 전극에 연결되는 출력 전극을 포함하는 제1 데이터 기입부를 포함할 수 있다.

[10] 본 발명의 일 실시예에 있어서, 상기 데이터 기입부는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 구동 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함하는 제2 데이터 기입부를 더 포함할 수 있다.

[11] 본 발명의 일 실시예에 있어서, 상기 제2 데이터 기입부는 직렬로 연결되는 제3-1 스위칭 소자 및 제3-2 스위칭 소자를 포함할 수 있다. 상기 제3-1 스위칭 소자는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 제3-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함할 수 있다. 상기 제3-2 스위칭 소자는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 구동 스위칭 소자의 상기 출력 전극에 연결되는 입력 전극 및 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[12] 본 발명의 일 실시예에 있어서, 상기 픽셀 회로는 제1 전원 전압이 인가되는 제1 전극 및 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결되는 제2 전극을 포함하는 안정화 캐패시터를 더 포함할 수 있다.

[13] 본 발명의 일 실시예에 있어서, 상기 데이터 초기화부는 직렬로 연결되는 제4-1 스위칭 소자 및 제4-2 스위칭 소자를 포함할 수 있다. 상기 제4-1 스위칭 소자는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제4-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함할 수 있다. 상기 제4-2 스위칭 소자는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제1 초기화 전압이 인가되는 입력 전극 및 상기 제4-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[14] 본 발명의 일 실시예에 있어서, 상기 제4-1 스위칭 소자의 상기 입력 전극은 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결될 수 있다.

[15] 본 발명의 일 실시예에 있어서, 상기 픽셀 회로는 제1 전원 전압이 인가되는 제1 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 제2 전극을 포함하는 스토리지 캐패시터를 더 포함할 수 있다.

[16] 본 발명의 일 실시예에 있어서, 상기 유기 발광 소자 초기화부는 직렬로 연결되는 제7-1 스위칭 소자 및 제7-2 스위칭 소자를 포함할 수 있다. 상기 제7-1 스위칭 소자는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제7-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 유기 발광 소자의 상기 애노드 전극에 연결되는 출력 전극을 포함할 수 있다. 상기 제7-2 스위칭 소자는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극 및 상기 제7-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[17] 본 발명의 일 실시예에 있어서, 상기 발광 제어부는 상기 에미션 신호가 인가되는 제어 전극, 제1 전원 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 입력 전극에 연결되는 출력 전극을 포함하는 제1 발광 제어부를 포함할 수 있다.

[18] 본 발명의 일 실시예에 있어서, 상기 발광 제어부는 상기 에미션 신호가 인가되는 제어 전극, 상기 구동 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 유기 발광 소자의 상기 애노드 전극에 연결되는 출력 전극을 포함하는 제2 발광 제어부를 더 포함할 수 있다.

[19] 본 발명의 일 실시예에 있어서, 상기 유기 발광 소자는 상기 애노드 전극, 상기 애노드 전극 상에 배치되는 제1 발광층, 상기 제1 발광층 상에 배치되는 제2 발광층 및 상기 제2 발광층 상에 배치되는 캐소드 전극을 포함할 수 있다.

[20] 본 발명의 일 실시예에 있어서, 상기 유기 발광 소자는 상기 애노드 전극 및 상기 제1 발광층 사이에 배치되는 제1 정공 수송층, 상기 제1 발광층 상에 배치되는 제1 전자 수송층, 상기 제1 전자 수송층 상에 배치되는 n형 차지 생성층, 상기 n형 차지 생성층 상에 배치되는 p형 차지 생성층, 상기 p형 차지 생성층 및 상기 제2 발광층 사이에 배치되는 제2 정공 수송층 및 상기 제2 발광층 및 상기 캐소드 전극 사이에 배치되는 제2 전자 수송층을 더 포함할 수 있다.

[21] 본 발명의 일 실시예에 있어서, 상기 유기 발광 소자 초기화 게이트 신호는 상기 데이터 기입 게이트 신호와 같은 위상을 가질 수 있다.

[22] 본 발명의 일 실시예에 있어서, 상기 유기 발광 소자 초기화 게이트 신호는 상기 데이터 초기화 게이트 신호와 같은 위상을 가질 수 있다.

[23] 상기한 본 발명의 다른 목적을 실현하기 위한 일 실시예에 따른 표시 장치는 표시 패널, 게이트 구동부, 데이터 구동부 및 에미션 구동부를 포함한다. 상기 표시 패널은 복수의 픽셀들을 포함한다. 상기 복수의 픽셀들 중 적어도 하나는, 구동 스위칭 소자, 데이터 초기화 게이트 신호를 기초로 상기 구동 스위칭 소자의 제어 전극의 전압을 제1 초기화 전압으로 초기화하는 데이터 초기화부, 데이터 기입 게이트 신호를 기초로 상기 구동 스위칭 소자의 상기 제어 전극에

데이터 전압을 기입하는 데이터 기입부, 유기 발광 소자, 유기 발광 소자 초기화 게이트 신호를 기초로 상기 유기 발광 소자의 애노드 전극을 제2 초기화 전압으로 초기화하는 유기 발광 소자 초기화부 및 에미션 신호를 기초로 상기 유기 발광 소자의 발광을 제어하는 발광 제어부를 포함한다. 상기 유기 발광 소자 초기화부는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극, 상기 애노드 전극에 연결되는 출력 전극 및 상기 유기 발광 소자 초기화부의 상기 제어 전극과 마주보고 상기 유기 발광 소자 초기화 게이트 신호와 상이한 보상 제어 신호가 인가되는 도전층을 포함한다.

[24] 본 발명의 일 실시예에 있어서, 상기 보상 제어 신호는 상기 제1 초기화 전압일 수 있다.

발명의 효과

[25] 이와 같은 픽셀 회로 및 이를 포함하는 표시 장치에 따르면, 유기 발광 소자 초기화 스위칭 소자의 제어 전극과 마주보는 도전층에 상기 제어 전극에 인가되는 신호와 다른 신호를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자의 쓰레스홀드 전압을 감소시킬 수 있다.

[26] 상기 유기 발광 소자 초기화 스위칭 소자의 쓰레스홀드 전압을 감소시켜, 상기 표시 장치의 구동 전압을 감소시킬 수 있다. 따라서, 상기 표시 장치의 표시 전력을 감소시킬 수 있다.

[27] 또한, 상기 유기 발광 소자 초기화 스위칭 소자의 쓰레스홀드 전압을 감소시켜, 상기 표시 장치의 구동 회로의 스위칭 소자 및 픽셀의 스위칭 소자의 신뢰성을 향상시킬 수 있다.

도면의 간단한 설명

[28] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

[29] 도 2는 도 1의 표시 패널의 픽셀을 나타내는 회로도이다.

[30] 도 3은 도 2의 픽셀에 인가되는 입력 신호들을 나타내는 타이밍도이다.

[31] 도 4는 도 2의 유기 발광 소자 초기화 스위칭 소자의 일부를 나타내는 단면도이다.

[32] 도 5는 도 2의 유기 발광 소자 초기화 스위칭 소자의 쓰레스홀드 전압의 쉬프트를 나타내는 그래프이다.

[33] 도 6a는 도 2의 유기 발광 소자의 일례를 나타내는 단면도이다.

[34] 도 6b는 도 2의 유기 발광 소자의 일례를 나타내는 단면도이다.

[35] 도 7은 본 발명의 비교예의 유기 발광 소자 및 유기 발광 소자 스위칭 소자의 노드의 전압을 나타내는 표이다.

[36] 도 8은 도 2의 유기 발광 소자 및 유기 발광 소자 스위칭 소자의 노드의 전압을 나타내는 표이다.

[37] 도 9는 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[38] 도 10은 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[39] 도 11은 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[40] 도 12는 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

발명의 실시를 위한 최선의 형태

[41] 이하, 첨부한 도면들을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

[42] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.

[43] 도 1을 참조하면, 상기 표시 장치는 표시 패널(100) 및 표시 패널 구동부를 포함한다. 상기 표시 패널 구동부는 구동 제어부(200), 게이트 구동부(300), 감마 기준 전압 생성부(400), 데이터 구동부(500) 및 에미션 구동부(600)를 포함한다.

[44] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부에 이웃하여 배치되는 주변부를 포함한다.

[45] 상기 표시 패널(100)은 복수의 게이트 라인들(GWL, GIL, GBL), 복수의 데이터 라인들(DL), 복수의 에미션 라인들(EL) 및 상기 게이트 라인들(GWL, GIL, GBL), 상기 데이터 라인들(DL) 및 상기 에미션 라인들(EL) 각각에 전기적으로 연결된 복수의 픽셀들을 포함한다. 상기 게이트 라인들(GWL, GIL, GBL)은 제1 방향(D1)으로 연장되고, 상기 데이터 라인들(DL)은 상기 제1 방향(D1)과 교차하는 제2 방향(D2)으로 연장되며, 상기 에미션 라인들(EL)은 상기 제1 방향(D1)으로 연장된다.

[46] 상기 구동 제어부(200)는 외부의 장치(미도시)로부터 입력 영상 데이터(IMG) 및 입력 제어 신호(CONT)를 수신한다. 예를 들어, 상기 입력 영상 데이터(IMG)는 적색 영상 데이터, 녹색 영상 데이터 및 청색 영상 데이터를 포함할 수 있다. 상기 입력 영상 데이터(IMG)는 백색 영상 데이터를 포함할 수 있다. 상기 입력 영상 데이터(IMG)는 마젠타색(magenta) 영상 데이터, 황색(yellow) 영상 데이터 및 시안색(cyan) 영상 데이터를 포함할 수 있다. 상기 입력 제어 신호(CONT)는 마스터 클럭 신호, 데이터 인에이블 신호를 포함할 수 있다. 상기 입력 제어 신호(CONT)는 수직 동기 신호 및 수평 동기 신호를 더 포함할 수 있다.

[47] 상기 구동 제어부(200)는 상기 입력 영상 데이터(IMG) 및 상기 입력 제어 신호(CONT)를 근거로 제1 제어 신호(CONT1), 제2 제어 신호(CONT2), 제3 제어 신호(CONT3), 제4 제어 신호(CONT4) 및 데이터 신호(DATA)를 생성한다.

[48] 상기 구동 제어부(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 게이트 구동부(300)의 동작을 제어하기 위한 상기 제1 제어 신호(CONT1)를 생성하여 상기 게이트 구동부(300)에 출력한다. 상기 제1 제어 신호(CONT1)는 수직 개시 신호 및 게이트 클럭 신호를 포함할 수 있다.

[49] 상기 구동 제어부(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 데이터 구동부(500)의 동작을 제어하기 위한 상기 제2 제어 신호(CONT2)를 생성하여 상기 데이터 구동부(500)에 출력한다. 상기 제2 제어 신호(CONT2)는 수평 개시

신호 및 로드 신호를 포함할 수 있다.

[50] 상기 구동 제어부(200)는 상기 입력 영상 데이터(IMG)를 근거로 데이터 신호(DATA)를 생성한다. 상기 구동 제어부(200)는 상기 데이터 신호(DATA)를 상기 데이터 구동부(500)에 출력한다.

[51] 상기 구동 제어부(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 감마 기준 전압 생성부(400)의 동작을 제어하기 위한 상기 제3 제어 신호(CONT3)를 생성하여 상기 감마 기준 전압 생성부(400)에 출력한다.

[52] 상기 구동 제어부(200)는 상기 입력 제어 신호(CONT)를 근거로 상기 에미션 구동부(600)의 동작을 제어하기 위한 상기 제4 제어 신호(CONT4)를 생성하여 상기 에미션 구동부(600)에 출력한다.

[53] 상기 게이트 구동부(300)는 상기 구동 제어부(200)로부터 입력 받은 상기 제1 제어 신호(CONT1)에 응답하여 상기 게이트 라인들(GWL, GIL, GBL)을 구동하기 위한 게이트 신호들을 생성한다. 상기 게이트 구동부(300)는 상기 게이트 신호들을 상기 게이트 라인들(GWL, GIL, GBL)에 출력할 수 있다.

[54] 상기 감마 기준 전압 생성부(400)는 상기 구동 제어부(200)로부터 입력 받은 상기 제3 제어 신호(CONT3)에 응답하여 감마 기준 전압(VGREF)을 생성한다. 상기 감마 기준 전압 생성부(400)는 상기 감마 기준 전압(VGREF)을 상기 데이터 구동부(500)에 제공한다. 상기 감마 기준 전압(VGREF)은 각각의 데이터 신호(DATA)에 대응하는 값을 갖는다.

[55] 예를 들어, 상기 감마 기준 전압 생성부(400)는 상기 구동 제어부(200) 내에 배치되거나 상기 데이터 구동부(500) 내에 배치될 수 있다.

[56] 상기 데이터 구동부(500)는 상기 구동 제어부(200)로부터 상기 제2 제어 신호(CONT2) 및 상기 데이터 신호(DATA)를 입력 받고, 상기 감마 기준 전압 생성부(400)로부터 상기 감마 기준 전압(VGREF)을 입력 받는다. 상기 데이터 구동부(500)는 상기 데이터 신호(DATA)를 상기 감마 기준 전압(VGREF)을 이용하여 아날로그 형태의 데이터 전압으로 변환한다. 상기 데이터 구동부(500)는 상기 데이터 전압을 상기 데이터 라인(DL)에 출력한다.

[57] 예를 들어, 상기 데이터 구동부(500)는 상기 구동 제어부(200)와 일체로 형성되어, 타이밍 컨트롤러 임베디드 데이터 구동부(TED)를 형성할 수 있다.

[58] 상기 에미션 구동부(600)는 상기 구동 제어부(200)로부터 입력 받은 상기 제4 제어 신호(CONT4)에 응답하여 상기 에미션 라인들(EL)을 구동하기 위한 에미션 신호들을 생성한다. 상기 에미션 구동부(600)는 상기 에미션 신호들을 상기 에미션 라인들(EL)에 출력할 수 있다.

[59] 도 2는 도 1의 표시 패널(100)의 픽셀을 나타내는 회로도이다. 도 3은 도 2의 픽셀에 인가되는 입력 신호들을 나타내는 타이밍도이다.

[60] 도 1 내지 도 3을 참조하면, 상기 표시 패널(100)은 복수의 픽셀들을 포함하고, 상기 픽셀들은 각각 유기 발광 소자(OLED)를 포함한다.

[61] 상기 픽셀들은 데이터 기입 게이트 신호(GW), 데이터 초기화 게이트 신호(GI),

유기 발광 소자 초기화 게이트 신호(GB), 상기 데이터 전압(VDATA) 및 상기 에미션 신호(EM)를 입력 받아, 상기 데이터 전압(VDATA)의 레벨에 따라 상기 유기 발광 소자(OLED)를 발광시켜 상기 영상을 표시한다.

[62] 상기 픽셀들 중 적어도 하나는 구동 스위칭 소자(T1), 데이터 초기화부(T4-1, T4-2), 데이터 기입부(T2, T3-1, T3-2), 유기 발광 소자(OLED), 유기 발광 소자 초기화부(T7-1, T7-2) 및 발광 제어부(T5, T6)를 포함한다. 상기 픽셀은 스토리지 캐패시터(CST) 및 안정화 캐패시터(CL)를 더 포함할 수 있다.

[63] 상기 데이터 초기화부(T4-1, T4-2)는 상기 데이터 초기화 게이트 신호(GI)를 기초로 상기 구동 스위칭 소자(T1)의 제어 전극(N1)의 전압을 제1 초기화 전압(VINT1)으로 초기화한다.

[64] 상기 데이터 초기화부(T4-1, T4-2)는 상기 데이터 초기화 게이트 신호(GI)가 인가되는 제어 전극, 상기 제1 초기화 전압(VINT1)이 인가되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 연결되는 출력 전극을 포함할 수 있다.

[65] 예를 들어, 상기 데이터 초기화부(T4-1, T4-2)는 직렬로 연결되는 제4-1 스위칭 소자(T4-1) 및 제4-2 스위칭 소자(T4-2)를 포함할 수 있다. 상기 제4-1 스위칭 소자(T4-1)는 상기 데이터 초기화 게이트 신호(GI)가 인가되는 제어 전극, 상기 제4-2 스위칭 소자(T4-2)의 출력 전극(N5)에 연결되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 연결되는 출력 전극을 포함할 수 있다. 상기 제4-2 스위칭 소자(T4-2)는 상기 데이터 초기화 게이트 신호(GI)가 인가되는 제어 전극, 상기 제1 초기화 전압(VINT1)이 인가되는 입력 전극 및 상기 제4-1 스위칭 소자(T4-1)의 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[66] 상기 데이터 초기화부(T4-1, T4-2)를 직렬로 연결되는 상기 제4-1 스위칭 소자(T4-1) 및 상기 제4-2 스위칭 소자(T4-2)로 구성하는 경우, 상기 데이터 초기화부(T4-1, T4-2)의 양단에 걸리는 고 전압으로 인한 전류의 리키지를 방지할 수 있다.

[67] 상기 데이터 기입부(T2, T3-1, T3-2)는 데이터 기입 게이트 신호(GW)를 기초로 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 데이터 전압(VDATA)을 기입한다.

[68] 상기 데이터 기입부(T2, T3-1, T3-2)는 상기 데이터 기입 게이트 신호(GW)가 인가되는 제어 전극, 상기 데이터 전압(VDATA)이 인가되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 입력 전극(N2)에 연결되는 출력 전극을 포함하는 제1 데이터 기입부(T2)를 포함할 수 있다.

[69] 또한, 상기 데이터 기입부(T2, T3-1, T3-2)는 상기 데이터 기입 게이트 신호(GW)가 인가되는 제어 전극, 상기 구동 스위칭 소자(T1)의 출력 전극(N3)에 연결되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 연결되는 출력 전극을 포함하는 제2 데이터 기입부(T3-1, T3-2)를 더 포함할 수 있다.

[70] 예를 들어, 상기 제2 데이터 기입부(T3-1, T3-2)는 직렬로 연결되는 제3-1 스위칭 소자(T3-1) 및 제3-2 스위칭 소자(T3-2)를 포함할 수 있다. 상기 제3-1 스위칭 소자(T3-1)는 상기 데이터 기입 게이트 신호(GW)가 인가되는 제어 전극, 상기 제3-2 스위칭 소자(T3-2)의 출력 전극(N4)에 연결되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 연결되는 출력 전극을 포함할 수 있다. 상기 제3-2 스위칭 소자(T3-2)는 상기 데이터 기입 게이트 신호(GW)가 인가되는 제어 전극, 상기 구동 스위칭 소자(T1)의 상기 출력 전극(N3)에 연결되는 입력 전극 및 상기 제3-1 스위칭 소자(T3-1)의 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[71] 상기 제2 데이터 기입부(T3-1, T3-2)를 직렬로 연결되는 상기 제3-1 스위칭 소자(T3-1) 및 상기 제3-2 스위칭 소자(T3-2)로 구성하는 경우, 상기 제2 데이터 기입부(T3-1, T3-2)의 양단에 걸리는 고 전압으로 인한 전류의 리키지를 방지할 수 있다.

[72] 상기 유기 발광 소자 초기화부(T7-1, T7-2)는 유기 발광 소자 초기화 게이트 신호(GB)를 기초로 상기 유기 발광 소자(OLED)의 애노드 전극을 제2 초기화 전압(VINT2)으로 초기화한다.

[73] 예를 들어, 상기 제2 초기화 전압(VINT2)의 절대값은 상기 제1 초기화 전압(VINT1)의 절대값보다 큰 값을 가질 수 있다. 고 휘도 구동을 위해, 제2 전원 전압(ELVSS)의 절대값, 초기화 전압의 절대값, 상기 게이트 신호의 로우 레벨(VGL)의 절대값을 증가시키는 경우, 상기 제3-1, 3-2, 4-1, 4-2 스위칭 소자(T3-1, T3-2, T4-1, T4-2)의 드레인-소스 전압(VDS)이 증가하여 리키지가 발생할 우려가 있다. 따라서, 상기 제1 초기화 전압(VINT1)과 상기 제2 초기화 전압(VINT2)을 서로 다른 전압으로 설정할 수 있다.

[74] 상기 유기 발광 소자 초기화부(T7-1, T7-2)는 직렬로 연결되는 제7-1 스위칭 소자(T7-1) 및 제7-2 스위칭 소자(T7-2)를 포함할 수 있다. 상기 제7-1 스위칭 소자(T7-1)는 상기 유기 발광 소자 초기화 게이트 신호(GB)가 인가되는 제어 전극, 상기 제7-2 스위칭 소자(T7-2)의 출력 전극에 연결되는 입력 전극 및 상기 유기 발광 소자(OLED)의 상기 애노드 전극에 연결되는 출력 전극을 포함할 수 있다. 상기 제7-2 스위칭 소자(T7-2)는 상기 유기 발광 소자 초기화 게이트 신호(GB)가 인가되는 제어 전극, 상기 제2 초기화 전압(VINT2)이 인가되는 입력 전극 및 상기 제7-1 스위칭 소자(T7-1) 상기 입력 전극에 연결되는 출력 전극을 포함할 수 있다.

[75] 상기 발광 제어부(T5, T6)는 에미션 신호(EM)를 기초로 상기 유기 발광 소자(OLED)의 발광을 제어한다.

[76] 상기 발광 제어부(T5, T6)는 상기 에미션 신호(EM)가 인가되는 제어 전극, 제1 전원 전압(ELVDD)이 인가되는 입력 전극 및 상기 구동 스위칭 소자(T1)의 입력 전극(N2)에 연결되는 출력 전극을 포함하는 제1 발광 제어부(T5)를 포함할 수 있다.

[77] 상기 발광 제어부(T5, T6)는 상기 에미션 신호(EM)가 인가되는 제어 전극, 상기 구동 스위칭 소자(T1)의 출력 전극(N3)에 연결되는 입력 전극 및 상기 유기 발광 소자(OLED)의 상기 애노드 전극에 연결되는 출력 전극을 포함하는 제2 발광 제어부(T6)를 더 포함할 수 있다.

[78] 상기 스토리지 캐패시터(CST)는 상기 제1 전원 전압(ELVDD)이 인가되는 제1 전극 및 상기 구동 스위칭 소자(T1)의 상기 제어 전극(N1)에 연결되는 제2 전극을 포함한다.

[79] 상기 안정화 캐패시터(CL)는 상기 제1 전원 전압(ELVDD)이 인가되는 제1 전극 및 상기 제3-1 스위칭 소자(T3-1)의 상기 입력 전극에 연결되는 제2 전극을 포함한다. 상기 안정화 캐패시터(CL)에 의해 상기 제3-1 스위칭 소자(T3-1)의 상기 입력 전극의 노드의 전압이 안정화되어, 상기 제3-1 스위칭 소자(T3-1) 및 상기 제3-2 스위칭 소자(T3-2)의 전류 리키지가 감소된다.

[80] 상기 안정화 캐패시터(CL)의 상기 제2 전극은 상기 제4-1 스위칭 소자(T4-1)의 상기 입력 전극에도 연결될 수 있다. 상기 안정화 캐패시터(CL)에 의해 상기 제4-1 스위칭 소자(T4-1)의 상기 입력 전극의 노드의 전압이 안정화되어, 상기 제4-1 스위칭 소자(T4-1) 및 상기 제4-2 스위칭 소자(T4-2)의 전류 리키지가 감소된다.

[81] 상기 유기 발광 소자(OLED)는 상기 애노드 전극 및 제2 전원 전압(ELVSS)이 인가되는 캐소드 전극을 포함한다.

[82] 도 3을 보면, 제1 구간(DU1) 동안 상기 데이터 초기화 게이트 신호(GI)에 의해 상기 제1 노드(N1) 및 상기 스토리지 캐패시터(CST)가 초기화 된다. 제2 구간(DU2) 동안 상기 데이터 기입 게이트 신호(GW)에 의해 제1 스위칭 소자(T1)의 쓰레스홀드 전압(|VTH|)이 보상되고, 상기 쓰레스홀드 전압(|VTH|)이 보상된 상기 데이터 전압(VDATA)이 상기 제1 노드(N1)에 기입된다. 제3 구간(DU3) 동안 상기 유기 발광 소자 초기화 게이트 신호(GB)에 의해 상기 유기 발광 소자(OLED)의 상기 애노드 전극이 초기화 된다. 제4 구간(DU4) 동안 상기 에미션 신호(EM)에 의해 상기 유기 발광 소자(OLED)가 발광하여 상기 픽셀은 영상을 표시한다.

[83] 본 실시예에서, 상기 에미션 신호(EM)의 오프 구간은 상기 제1 내지 제3 구간(DU1, DU2, DU3)인 것을 예시하였으나, 본 발명은 이에 한정되지 않는다. 상기 에미션 신호(EM)의 오프 구간은 상기 데이터 기입 구간(DU2)을 포함하면 되고, 상기 에미션 신호(EM)의 오프 구간은 상기 제1 내지 제3 구간(DU1, DU2, DU3)보다 길 수 있다.

[84] 상기 제1 구간(DU1)에 상기 데이터 초기화 게이트 신호(GI)가 활성화 레벨을 가질 수 있다. 예를 들어, 상기 데이터 초기화 게이트 신호(GI)의 상기 활성화 레벨은 로우 레벨일 수 있다. 상기 데이터 초기화 게이트 신호(GI)가 상기 활성화 레벨을 가질 때, 상기 제4-1, 4-2 스위칭 소자(T4-1, T4-2)가 턴 온되어, 상기 제1 초기화 전압(VINT1)이 상기 제1 노드(N1)에 인가될 수 있다.

[85] 상기 제2 구간(DU2)에는 상기 데이터 기입 게이트 신호(GW)가 활성화 레벨을 가질 수 있다. 예를 들어, 상기 데이터 기입 게이트 신호(GW)의 상기 활성화 레벨은 로우 레벨일 수 있다. 상기 데이터 기입 게이트 신호(GW)가 상기 활성화 레벨을 가질 때, 제2 스위칭 소자(T2) 및 상기 제3-1, 3-2 스위칭 소자(T3-1, T3-2)가 턴 온된다. 또한, 상기 제1 초기화 전압(VINT1)에 의해 상기 제1 스위칭 소자(T1)도 턴 온된다.

[86] 상기 턴 온된 제1 내지 제3-2 스위칭 소자(T1, T2, T3-1, T3-2)에 의해 형성된 경로를 따라, 상기 제1 노드(N1)에는 상기 데이터 전압(VDATA)에서 상기 제1 스위칭 소자(T1)의 쓰레스홀드 전압의 절대값(|VTH|)만큼 뺀 전압이 설정된다.

[87] 상기 제3 구간(DU3)에는 상기 유기 발광 소자 초기화 게이트 신호(GB)가 활성화 레벨을 가질 수 있다. 예를 들어, 상기 유기 발광 소자 초기화 게이트 신호(GB)의 상기 활성화 레벨은 로우 레벨일 수 있다. 상기 유기 발광 소자 초기화 게이트 신호(GB)가 상기 활성화 레벨을 가질 때, 상기 제7-1, 7-2 스위칭 소자(T7-1, T7-2)가 턴 온되어, 상기 제2 초기화 전압(VINT2)이 상기 유기 발광 소자(OLED)의 상기 애노드 전극에 인가될 수 있다.

[88] 상기 제4 구간(DU4)에는 상기 에미션 신호(EM)가 활성화 레벨을 가질 수 있다. 예를 들어, 상기 에미션 신호(EM)의 상기 활성화 레벨은 로우 레벨일 수 있다. 상기 에미션 신호(EM)가 상기 활성화 레벨을 가질 때, 상기 제5 픽셀 스위칭 소자(T5) 및 상기 제6 픽셀 스위칭 소자(T6)가 턴 온된다. 또한, 상기 데이터 전압(VDATA)에 의해 상기 제1 픽셀 스위칭 소자(T1)도 턴 온된다.

[89] 구동 전류는 상기 제5 스위칭 소자(T5), 상기 픽셀 스위칭 소자(T1) 및 상기 제6 스위칭 소자(T6) 순서로 흘러 상기 유기 발광 소자(OLED)를 구동할 수 있다. 상기 구동 전류의 세기는 상기 데이터 전압(VDATA)의 레벨에 의해 결정될 수 있다. 상기 유기 발광 소자(OLED)의 휘도는 상기 구동 전류의 세기에 의해 결정될 수 있다.

[90] 상기 제2 구간(DU2)에서 상기 쓰레스홀드 전압(|VTH|)이 보상되므로, 상기 제4 구간(DU4)에서 상기 유기 발광 소자(OLED)가 발광할 때에는 상기 제1 스위칭 소자(T1)의 상기 쓰레스홀드 전압(|VTH|) 성분과는 무관하게 상기 구동 전류가 결정될 수 있다.

[91] 도 4는 도 2의 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 일부를 나타내는 단면도이다. 도 5는 도 2의 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 쓰레스홀드 전압의 쉬프트를 나타내는 그래프이다.

[92] 도 1 내지 도 5를 참조하면, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 폴리이미드층(PI), 상기 폴리이미드층(PI) 상에 배치되는 배리어층(BR), 상기 배리어층(BR) 상에 배치되는 도전층(ML), 상기 도전층(ML)을 커버하는 버퍼층(BF), 상기 버퍼층 상에 배치되는 P+층, 상기 버퍼층 상에서 상기 P+층 사이에 배치되는 액티브층(AL) 상기 P+층 및 상기 액티브층(AL)을 커버하는 게이트 절연층(GI) 상기 게이트 절연층(GI) 상에 배치되는 제어 전극(G)을

포함할 수 있다.

[93] 본 발명의 상기 제1 내지 제7-2 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6, T7-1, T7-2)은 제어 전극(G), 입력 전극, 출력 전극 및 상기 제어 전극(G)과 마주보는 도전층(ML)을 포함할 수 있다.

[94] 상기 제1 내지 제6 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6)은 상기 제어 전극(G)과 상기 도전층(ML)에 동일한 제어 신호가 인가될 수 있다.

[95] 이와는 달리, 상기 유기 발광 소자 초기화부의 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 상기 제어 전극(G)과 상기 도전층(ML)에 서로 다른 제어 신호가 인가될 수 있다.

[96] 구체적으로, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 상기 유기 발광 소자 초기화 게이트 신호(GB)가 인가되는 제어 전극(G), 상기 제2 초기화 전압(VINT2)이 인가되는 입력 전극, 상기 유기 발광 소자(OLED)의 상기 애노드 전극에 연결되는 출력 전극 및 상기 제어 전극(G)과 마주보고 상기 유기 발광 소자 초기화 게이트 신호(GB)와 상이한 보상 제어 신호가 인가되는 도전층(ML)을 포함한다.

[97] 본 실시예에서, 상기 보상 제어 신호는 상기 제1 초기화 전압(VINT1)일 수 있다. 예를 들어, 상기 제2 초기화 전압(VINT2)은 -14.1V이고, 상기 제1 초기화 전압(VINT1)은 -3.5V일 수 있다. 예를 들어, 상기 제1 초기화 전압(VINT1) 및 상기 제2 초기화 전압(VINT2)은 0보다 작은 값을 갖고, 상기 제1 초기화 전압(VINT1)의 절대값은 상기 제2 초기화 전압(VINT2)의 절대값보다 작을 수 있다.

[98] 따라서, 상기 보상 제어 신호(VINT1)가 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 도전층(ML)에 인가되어, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 쓰레스홀드 전압(Vth)이 양의 방향으로 쉬프트될 수 있다.

[99] 도 5에서, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 도전층(ML)에 상기 유기 발광 소자 초기화 게이트 신호(GB)가 인가되는 경우의 전류 전압 곡선을 C1이라고 할 때, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 도전층(ML)에 상기 보상 제어 신호(VINT1)가 인가되는 경우의 전류 전압 곡선은 C2일 수 있다.

[100] 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 쓰레스홀드 전압(Vth)이 양의 방향으로 쉬프트되므로, 상기 표시 장치의 구동 전압(예컨대, 게이트 신호의 로우 레벨의 절대값 VGL)을 감소시킬 수 있고, 따라서, 상기 표시 장치의 표시 전력을 감소시킬 수 있다. 또한, 상기 표시 장치의 구동 전압(예컨대, 게이트 신호의 로우 레벨의 절대값 VGL)이 감소하므로, 상기 게이트 구동부(300)의 신뢰성을 향상시킬 수 있다.

[101] 도 6a는 도 2의 유기 발광 소자의 일례를 나타내는 단면도이다. 도 6b는 도 2의 유기 발광 소자의 일례를 나타내는 단면도이다.

[102] 도 6a는 상기 유기 발광 소자(OLED)가 하나의 발광층(R, G, B)을 포함하는 경우를 예시하고 있고, 도 6b는 상기 유기 발광 소자(OLED)가 신뢰성 및 수명을

향상시키기 위해 두개의 발광층(R1, G1, B1, R2, G2, B2)을 포함하는 경우를 예시하고 있다.

[103] 도 6a를 참조하면, 상기 유기 발광 소자(OLED)는 상기 애노드 전극(ANODE), 상기 애노드 전극(ANODE) 상에 배치되는 정공 수송층(HTL), 상기 정공 수송층(HTL) 상에 배치되는 발광층(R, G, B), 상기 발광층(R, G, B) 상에 배치되는 전자 수송층(ETL) 및 상기 전자 수송층(ETL) 상에 배치되는 캐소드 전극(CATHODE)을 포함할 수 있다.

[104] 도 6b를 참조하면, 상기 유기 발광 소자(OLED)는 상기 애노드 전극(ANODE), 상기 애노드 전극(ANODE) 상에 배치되는 제1 발광층(R1, G1, B1), 상기 제1 발광층(R1, G1, B1) 상에 배치되는 제2 발광층(R2, G2, B2) 및 상기 제2 발광층(R2, G2, B2) 상에 배치되는 캐소드 전극(CATHODE)을 포함할 수 있다.

[105] 구체적으로, 상기 유기 발광 소자(OLED)는 상기 애노드 전극(ANODE) 및 상기 제1 발광층(R1, G1, B1) 사이에 배치되는 제1 정공 수송층(HTL1), 상기 제1 발광층(R1, G1, B1) 상에 배치되는 제1 전자 수송층(ETL1), 상기 제1 전자 수송층(ETL1) 상에 배치되는 n형 차지 생성층(nCGL), 상기 n형 차지 생성층(nCGL) 상에 배치되는 p형 차지 생성층(pCGL), 상기 p형 차지 생성층(pCGL) 및 상기 제2 발광층(R2, G2, B2) 사이에 배치되는 제2 정공 수송층(HTL2) 및 상기 제2 발광층(R2, G2, B2) 및 상기 캐소드 전극(CATHODE) 사이에 배치되는 제2 전자 수송층(ETL2)을 더 포함할 수 있다.

[106] 상기 표시 장치가 상기 제1 및 제2 발광층(R1, G1, B1, R2, G2, B2)을 포함하는 상기 유기 발광 소자(OLED)를 채용하는 경우, 상기 표시 장치의 구동 전압은 더욱 증가할 수 있다.

[107] 도 7은 본 발명의 비교예의 유기 발광 소자 및 유기 발광 소자 스위칭 소자의 노드의 전압을 나타내는 표이다. 도 8은 도 2의 유기 발광 소자 및 유기 발광 소자 스위칭 소자의 노드의 전압을 나타내는 표이다.

[108] 도 7은 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 제어 전극(G) 및 상기 도전층(ML)에 상기 유기 발광 소자 초기화 게이트 신호(GB)를 인가하는 경우를 예시한다. 도 8은 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 상기 제어 전극(G)에 상기 유기 발광 소자 초기화 게이트 신호(GB)를 인가하고 및 상기 도전층(ML)에 상기 보정 제어 신호(VINT1)를 인가하는 경우를 예시한다. 도 7 및 도 8에서 상기 제2 초기화 전압(VINT2)과 상기 제2 전원 전압(ELVSS)은 -14.1V로 가정한다. 도 7 및 도 8에서 설명의 편의 상, 상기 제7-1, 7-2 스위칭 소자(T7-1, T7-2)는 하나의 스위칭 소자 T7로 대체하여 설명한다.

[109] 도 7에서, 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -13.6V인 경우, 상기 애노드 전압은 -11.7V이고, 이 때, 상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압보다 작으므로, 상기 제7 스위칭 소자(T7)는 정상적으로 동작할 수 없다. 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -14.6V인 경우, 상기 애노드 전압은 -12.3V이고, 이 때,

상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압보다 작으므로, 상기 제7 스위칭 소자(T7)는 정상적으로 동작할 수 없다.

[110] 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -17.6V인 경우, 상기 애노드 전압은 -14.1V이고, 이 때, 상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압에 도달하는 바, 상기 제7 스위칭 소자(T7)는 정상적으로 동작하게 된다.

[111] 즉, 도 7의 경우, 적어도 -17.6V의 VGL을 이용하여야, 상기 픽셀이 정상적으로 동작하게 된다.

[112] 도 8에서는, 상기 도전층(ML)에 상기 보정 제어 신호(VINT1)를 인가하여 상기 제7 스위칭 소자(T7)의 상기 쓰레스홀드 전압이 도 5와 같이, 1.5V 내지 2V 정도 양의 방향으로 쉬프트 된 경우를 예시한다.

[113] 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -13.6V인 경우, 상기 애노드 전압은 -12.7V이고, 이 때, 상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압보다 작으므로, 상기 제7 스위칭 소자(T7)는 정상적으로 동작할 수 없다. 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -14.6V인 경우, 상기 애노드 전압은 -13.6V이고, 이 때, 상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압보다 작으므로, 상기 제7 스위칭 소자(T7)는 정상적으로 동작할 수 없다.

[114] 상기 게이트 신호(GI, GB, GW)의 로우 레벨(VGL)이 -15.6V인 경우, 상기 애노드 전압은 -14.1V이고, 이 때, 상기 제7 스위칭 소자(T7)의 게이트-소스 전압(VGS)은 상기 제7 스위칭 소자(T7)의 쓰레스홀드 전압에 도달하는 바, 상기 제7 스위칭 소자(T7)는 정상적으로 동작하게 된다.

[115] 즉, 도 8의 경우, -15.6V이하의 VGL을 이용하면 상기 픽셀이 정상적으로 동작하게 된다. 이로 인해 2V 가량의 구동 전압(VGL)이 감소하는 효과를 얻을 수 있다. 상기 구동 전압(VGL)이 감소하게 되는 경우, 상기 표시 장치의 소비 전력이 감소할 수 있다. 또한, 상기 구동 전압(VGL)이 감소하게 되는 경우, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

[116] 본 실시예에 따르면, 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 제어 전극(G)과 마주보는 도전층(ML)에 상기 제어 전극(G)에 인가되는 신호(GB)와 다른 신호(VINT1)를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 쓰레스홀드 전압을 감소시킬 수 있다.

[117] 따라서, 상기 표시 장치의 소비 전력을 감소시킬 수 있고, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

[118] 도 9는 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[119] 본 실시예에 따른 표시 장치는 제7-1, 제7-2 스위칭 소자의 제어 전극에 인가되는 신호를 제외하면, 도 1 내지 도 8의 표시 장치와 실질적으로

동일하므로, 동일 또는 유사한 구성 요소에 대해서는 동일한 참조 번호를 사용하고, 중복되는 설명은 생략한다.

[120] 도 1, 도 3 내지 도 9를 참조하면, 상기 표시 장치는 표시 패널(100) 및 표시 패널 구동부를 포함한다. 상기 표시 패널 구동부는 구동 제어부(200), 게이트 구동부(300), 감마 기준 전압 생성부(400), 데이터 구동부(500) 및 에미션 구동부(600)를 포함한다.

[121] 상기 픽셀들 중 적어도 하나는 구동 스위칭 소자(T1), 데이터 초기화부(T4-1, T4-2), 데이터 기입부(T2, T3-1, T3-2), 유기 발광 소자(OLED), 유기 발광 소자 초기화부(T7-1, T7-2) 및 발광 제어부(T5, T6)를 포함한다. 상기 픽셀은 스토리지 캐패시터(CST) 및 안정화 캐패시터(CL)를 더 포함할 수 있다.

[122] 상기 유기 발광 소자 초기화부(T7-1, T7-2)는 유기 발광 소자 초기화 게이트 신호(GB)를 기초로 상기 유기 발광 소자(OLED)의 애노드 전극을 제2 초기화 전압(VINT2)으로 초기화한다.

[123] 본 발명의 상기 제1 내지 제7-2 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6, T7-1, T7-2)은 제어 전극(G), 입력 전극, 출력 전극 및 상기 제어 전극(G)과 마주보는 도전층(ML)을 포함할 수 있다.

[124] 상기 제1 내지 제6 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6)은 상기 제어 전극(G)과 상기 도전층(ML)에 동일한 제어 신호가 인가될 수 있다.

[125] 이와는 달리, 상기 유기 발광 소자 초기화부의 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 상기 제어 전극(G)과 상기 도전층(ML)에 서로 다른 제어 신호가 인가될 수 있다.

[126] 본 실시예에서, 보상 제어 신호(VX)는 다른 구동 신호들과 독립적으로 생성될 수 있다. 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 p형 스위칭 소자이므로, 상기 보상 제어 신호(VX)를 양의 방향으로 인가할 수 있다. 이와는 달리, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)이 n형 스위칭 소자이므로, 상기 보상 제어 신호(VX)를 음의 방향으로 인가할 수 있다.

[127] 예를 들어, 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)의 쓰레스홀드 전압(Vth)의 쉬프트 범위는 0V보다 크고 10V보다 작을 수 있다.

[128] 본 실시예에 따르면, 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 제어 전극(G)과 마주보는 도전층(ML)에 상기 제어 전극(G)에 인가되는 신호(GB)와 다른 신호(VX)를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 쓰레스홀드 전압을 감소시킬 수 있다.

[129] 따라서, 상기 표시 장치의 소비 전력을 감소시킬 수 있고, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

[130] 도 10은 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[131] 본 실시예에 따른 표시 장치는 픽셀 회로를 제외하면, 도 1 내지 도 8의 표시 장치와 실질적으로 동일하므로, 동일 또는 유사한 구성 요소에 대해서는 동일한 참조 번호를 사용하고, 중복되는 설명은 생략한다.

[132] 도 1, 도 3 내지 도 8 및 도 10을 참조하면, 상기 표시 장치는 표시 패널(100) 및 표시 패널 구동부를 포함한다. 상기 표시 패널 구동부는 구동 제어부(200), 게이트 구동부(300), 감마 기준 전압 생성부(400), 데이터 구동부(500) 및 에미션 구동부(600)를 포함한다.

[133] 상기 픽셀들 중 적어도 하나는 구동 스위칭 소자(T1), 데이터 초기화부(T4), 데이터 기입부(T2, T3), 유기 발광 소자(OLED), 유기 발광 소자 초기화부(T7) 및 발광 제어부(T5, T6)를 포함한다. 상기 픽셀은 스토리지 캐패시터(CST) 및 안정화 캐패시터(CL)를 더 포함할 수 있다.

[134] 본 실시예에서는, 도 2와 달리 상기 제2 데이터 기입부(T3)는 하나의 스위칭 소자만을 포함할 수 있다.

[135] 본 실시예에서는, 도 2와 달리 상기 데이터 초기화부(T4)는 하나의 스위칭 소자만을 포함할 수 있다.

[136] 본 실시예에서는, 도 2와 달리 상기 유기 발광 소자 초기화부(T4)는 하나의 스위칭 소자만을 포함할 수 있다.

[137] 상기 유기 발광 소자 초기화부(T7)는 유기 발광 소자 초기화 게이트 신호(GB)를 기초로 상기 유기 발광 소자(OLED)의 애노드 전극을 제2 초기화 전압(VINT2)으로 초기화한다.

[138] 본 발명의 상기 제1 내지 제7 스위칭 소자들(T1 내지 T7)은 제어 전극(G), 입력 전극, 출력 전극 및 상기 제어 전극(G)과 마주보는 도전층(ML)을 포함할 수 있다.

[139] 상기 제1 내지 제6 스위칭 소자들(T1 내지 T6)은 상기 제어 전극(G)과 상기 도전층(ML)에 동일한 제어 신호가 인가될 수 있다.

[140] 이와는 달리, 상기 유기 발광 소자 초기화부의 상기 제7 스위칭 소자(T7)는 상기 제어 전극(G)과 상기 도전층(ML)에 서로 다른 제어 신호가 인가될 수 있다.

[141] 본 실시예에서, 보상 제어 신호는 상기 제1 초기화 전압(VINT1)일 수 있다. 이와는 달리, 상기 보상 제어 신호는 도 9와 같이 다른 구동 신호들과 독립적으로 생성될 수 있다.

[142] 본 실시예에 따르면, 유기 발광 소자 초기화 스위칭 소자(T7)의 제어 전극(G)과 마주보는 도전층(ML)에 상기 제어 전극(G)에 인가되는 신호(GB)와 다른 신호(VINT1)를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자(T7)의 쓰레스홀드 전압을 감소시킬 수 있다.

[143] 따라서, 상기 표시 장치의 소비 전력을 감소시킬 수 있고, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

[144] 도 11은 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[145] 본 실시예에 따른 표시 장치는 제7-1, 7-2 스위칭 소자의 제어 전극에 인가되는 신호를 제외하면, 도 1 내지 도 8의 표시 장치와 실질적으로 동일하므로, 동일 또는 유사한 구성 요소에 대해서는 동일한 참조 번호를 사용하고, 중복되는 설명은 생략한다.

[146] 도 1, 도 3 내지 도 8 및 도 11을 참조하면, 상기 표시 장치는 표시 패널(100) 및

표시 패널 구동부를 포함한다. 상기 표시 패널 구동부는 구동 제어부(200), 게이트 구동부(300), 감마 기준 전압 생성부(400), 데이터 구동부(500) 및 에미션 구동부(600)를 포함한다.

[147] 상기 픽셀들 중 적어도 하나는 구동 스위칭 소자(T1), 데이터 초기화부(T4-1, T4-2), 데이터 기입부(T2, T3-1, T3-2), 유기 발광 소자(OLED), 유기 발광 소자 초기화부(T7-1, T7-2) 및 발광 제어부(T5, T6)를 포함한다. 상기 픽셀은 스토리지 캐패시터(CST) 및 안정화 캐패시터(CL)를 더 포함할 수 있다.

[148] 상기 유기 발광 소자 초기화부(T7-1, T7-2)는 유기 발광 소자 초기화 게이트 신호(GB)를 기초로 상기 유기 발광 소자(OLED)의 애노드 전극을 제2 초기화 전압(VINT2)으로 초기화한다.

[149] 본 실시예에서, 상기 유기 발광 소자 초기화 게이트 신호(GB)는 상기 데이터 기입 게이트 신호(GW)와 동일한 위상을 가질 수 있다. 예를 들어, 유기 발광 소자 초기화부(T7-1, T7-2)의 상기 제어 전극(G)에 상기 데이터 기입 게이트 신호(GW)가 직접 인가될 수 있다.

[150] 본 발명의 상기 제1 내지 제7-2 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6, T7-1, T7-2)은 제어 전극(G), 입력 전극, 출력 전극 및 상기 제어 전극(G)과 마주보는 도전층(ML)을 포함할 수 있다.

[151] 상기 제1 내지 제6 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6)은 상기 제어 전극(G)과 상기 도전층(ML)에 동일한 제어 신호가 인가될 수 있다.

[152] 이와는 달리, 상기 유기 발광 소자 초기화부의 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 상기 제어 전극(G)과 상기 도전층(ML)에 서로 다른 제어 신호가 인가될 수 있다.

[153] 본 실시예에서, 보상 제어 신호는 상기 제1 초기화 전압(VINT1)일 수 있다. 이와는 달리, 상기 보상 제어 신호는 도 9와 같이 다른 구동 신호들과 독립적으로 생성될 수 있다.

[154] 본 실시예에 따르면, 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 제어 전극(G)과 마주보는 도전층(ML)에 상기 제어 전극(G)에 인가되는 신호(GB)와 다른 신호(VX)를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 쓰레스홀드 전압을 감소시킬 수 있다.

[155] 따라서, 상기 표시 장치의 소비 전력을 감소시킬 수 있고, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

[156] 도 12는 본 발명의 일 실시예에 따른 표시 패널의 픽셀을 나타내는 회로도이다.

[157] 본 실시예에 따른 표시 장치는 제7-1, 7-2 스위칭 소자의 제어 전극에 인가되는 신호를 제외하면, 도 1 내지 도 8의 표시 장치와 실질적으로 동일하므로, 동일 또는 유사한 구성 요소에 대해서는 동일한 참조 번호를 사용하고, 중복되는 설명은 생략한다.

[158] 도 1, 도 3 내지 도 8 및 도 12를 참조하면, 상기 표시 장치는 표시 패널(100) 및 표시 패널 구동부를 포함한다. 상기 표시 패널 구동부는 구동 제어부(200),

게이트 구동부(300), 감마 기준 전압 생성부(400), 데이터 구동부(500) 및 에미션 구동부(600)를 포함한다.

[159] 상기 픽셀들 중 적어도 하나는 구동 스위칭 소자(T1), 데이터 초기화부(T4-1, T4-2), 데이터 기입부(T2, T3-1, T3-2), 유기 발광 소자(OLED), 유기 발광 소자 초기화부(T7-1, T7-2) 및 발광 제어부(T5, T6)를 포함한다. 상기 픽셀은 스토리지 캐패시터(CST) 및 안정화 캐패시터(CL)를 더 포함할 수 있다.

[160] 상기 유기 발광 소자 초기화부(T7-1, T7-2)는 유기 발광 소자 초기화 게이트 신호(GB)를 기초로 상기 유기 발광 소자(OLED)의 애노드 전극을 제2 초기화 전압(VINT2)으로 초기화한다.

[161] 본 실시예에서, 상기 유기 발광 소자 초기화 게이트 신호(GB)는 상기 데이터 초기화 게이트 신호(GI)와 동일한 위상을 가질 수 있다. 예를 들어, 유기 발광 소자 초기화부(T7-1, T7-2)의 상기 제어 전극(G)에 상기 데이터 초기화 게이트 신호(GI)가 직접 인가될 수 있다.

[162] 본 발명의 상기 제1 내지 제7-2 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6, T7-1, T7-2)은 제어 전극(G), 입력 전극, 출력 전극 및 상기 제어 전극(G)과 마주보는 도전층(ML)을 포함할 수 있다.

[163] 상기 제1 내지 제6 스위칭 소자들(T1, T2, T3-1, T3-2, T4-1, T4-2, T5, T6)은 상기 제어 전극(G)과 상기 도전층(ML)에 동일한 제어 신호가 인가될 수 있다.

[164] 이와는 달리, 상기 유기 발광 소자 초기화부의 상기 제7-1, 7-2 스위칭 소자들(T7-1, T7-2)은 상기 제어 전극(G)과 상기 도전층(ML)에 서로 다른 제어 신호가 인가될 수 있다.

[165] 본 실시예에서, 보상 제어 신호는 상기 제1 초기화 전압(VINT1)일 수 있다. 이와는 달리, 상기 보상 제어 신호는 도 9와 같이 다른 구동 신호들과 독립적으로 생성될 수 있다.

[166] 본 실시예에 따르면, 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 제어 전극(G)과 마주보는 도전층(ML)에 상기 제어 전극(G)에 인가되는 신호(GB)와 다른 신호(VX)를 인가하여, 상기 유기 발광 소자 초기화 스위칭 소자(T7-1, T7-2)의 쓰레스홀드 전압을 감소시킬 수 있다.

[167] 따라서, 상기 표시 장치의 소비 전력을 감소시킬 수 있고, 상기 게이트 구동부(300)의 신뢰성도 향상시킬 수 있다.

산업상 이용가능성

[168] 이상에서 설명한 본 발명에 따른 픽셀 회로 및 표시 장치에 따르면, 구동 전압 감소에 따라 신뢰성이 향상되고 소비 전력이 감소될 수 있다.

[169] 이상 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

[170] <부호의 설명>

[171] 100: 표시 패널 200: 구동 제어부

[172] 300: 게이트 구동부 400: 감마 기준 전압 생성부

[173] 500: 데이터 구동부 600: 에미션 구동부

청구범위

[청구항 1] 구동 스위칭 소자;
데이터 초기화 게이트 신호를 기초로 상기 구동 스위칭 소자의 제어 전극의 전압을 제1 초기화 전압으로 초기화하는 데이터 초기화부;
데이터 기입 게이트 신호를 기초로 상기 구동 스위칭 소자의 상기 제어 전극에 데이터 전압을 기입하는 데이터 기입부;
유기 발광 소자;
유기 발광 소자 초기화 게이트 신호를 기초로 상기 유기 발광 소자의 애노드 전극을 제2 초기화 전압으로 초기화하는 유기 발광 소자 초기화부; 및
에미션 신호를 기초로 상기 유기 발광 소자의 발광을 제어하는 발광 제어부를 포함하고,
상기 유기 발광 소자 초기화부는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극, 상기 애노드 전극에 연결되는 출력 전극 및 상기 유기 발광 소자 초기화부의 상기 제어 전극과 마주보고 상기 유기 발광 소자 초기화 게이트 신호와 상이한 보상 제어 신호가 인가되는 도전층을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 2] 제1항에 있어서, 상기 보상 제어 신호는 상기 제1 초기화 전압인 것을 특징으로 하는 픽셀 회로.

[청구항 3] 제1항에 있어서, 상기 데이터 초기화부는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제1 초기화 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 4] 제1항에 있어서, 상기 데이터 기입부는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 데이터 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 입력 전극에 연결되는 출력 전극을 포함하는 제1 데이터 기입부를 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 5] 제4항에 있어서, 상기 데이터 기입부는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 구동 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함하는 제2 데이터 기입부를 더 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 6] 제5항에 있어서, 상기 제2 데이터 기입부는 직렬로 연결되는 제3-1 스위칭 소자 및 제3-2 스위칭 소자를 포함하고,
상기 제3-1 스위칭 소자는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 제3-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기

구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함하고,
상기 제3-2 스위칭 소자는 상기 데이터 기입 게이트 신호가 인가되는 제어 전극, 상기 구동 스위칭 소자의 상기 출력 전극에 연결되는 입력 전극 및 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 7] 제6항에 있어서, 제1 전원 전압이 인가되는 제1 전극 및 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결되는 제2 전극을 포함하는 안정화 캐패시터를 더 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 8] 제6항에 있어서, 상기 데이터 초기화부는 직렬로 연결되는 제4-1 스위칭 소자 및 제4-2 스위칭 소자를 포함하고,
상기 제4-1 스위칭 소자는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제4-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 출력 전극을 포함하고,
상기 제4-2 스위칭 소자는 상기 데이터 초기화 게이트 신호가 인가되는 제어 전극, 상기 제1 초기화 전압이 인가되는 입력 전극 및 상기 제4-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 9] 제8항에 있어서, 상기 제4-1 스위칭 소자의 상기 입력 전극은 상기 제3-1 스위칭 소자의 상기 입력 전극에 연결되는 것을 특징으로 하는 픽셀 회로.

[청구항 10] 제1항에 있어서, 제1 전원 전압이 인가되는 제1 전극 및 상기 구동 스위칭 소자의 상기 제어 전극에 연결되는 제2 전극을 포함하는 스토리지 캐패시터를 더 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 11] 제1항에 있어서, 상기 유기 발광 소자 초기화부는 직렬로 연결되는 제7-1 스위칭 소자 및 제7-2 스위칭 소자를 포함하고,
상기 제7-1 스위칭 소자는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제7-2 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 유기 발광 소자의 상기 애노드 전극에 연결되는 출력 전극을 포함하고,
상기 제7-2 스위칭 소자는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극 및 상기 제7-1 스위칭 소자의 상기 입력 전극에 연결되는 출력 전극을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 12] 제1항에 있어서, 상기 발광 제어부는 상기 에미션 신호가 인가되는 제어 전극, 제1 전원 전압이 인가되는 입력 전극 및 상기 구동 스위칭 소자의 입력 전극에 연결되는 출력 전극을 포함하는 제1 발광 제어부를 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 13] 제12항에 있어서, 상기 발광 제어부는 상기 에미션 신호가 인가되는 제어

전극, 상기 구동 스위칭 소자의 출력 전극에 연결되는 입력 전극 및 상기 유기 발광 소자의 상기 애노드 전극에 연결되는 출력 전극을 포함하는 제2 발광 제어부를 더 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 14] 제1항에 있어서, 상기 유기 발광 소자는
상기 애노드 전극;
상기 애노드 전극 상에 배치되는 제1 발광층;
상기 제1 발광층 상에 배치되는 제2 발광층; 및
상기 제2 발광층 상에 배치되는 캐소드 전극을 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 15] 제14항에 있어서, 상기 유기 발광 소자는
상기 애노드 전극 및 상기 제1 발광층 사이에 배치되는 제1 정공 수송층;
상기 제1 발광층 상에 배치되는 제1 전자 수송층;
상기 제1 전자 수송층 상에 배치되는 n형 차지 생성층;
상기 n형 차지 생성층 상에 배치되는 p형 차지 생성층;
상기 p형 차지 생성층 및 상기 제2 발광층 사이에 배치되는 제2 정공 수송층; 및
상기 제2 발광층 및 상기 캐소드 전극 사이에 배치되는 제2 전자 수송층을 더 포함하는 것을 특징으로 하는 픽셀 회로.

[청구항 16] 제1항에 있어서, 상기 유기 발광 소자 초기화 게이트 신호는 상기 데이터 기입 게이트 신호와 같은 위상을 갖는 것을 특징으로 하는 픽셀 회로.

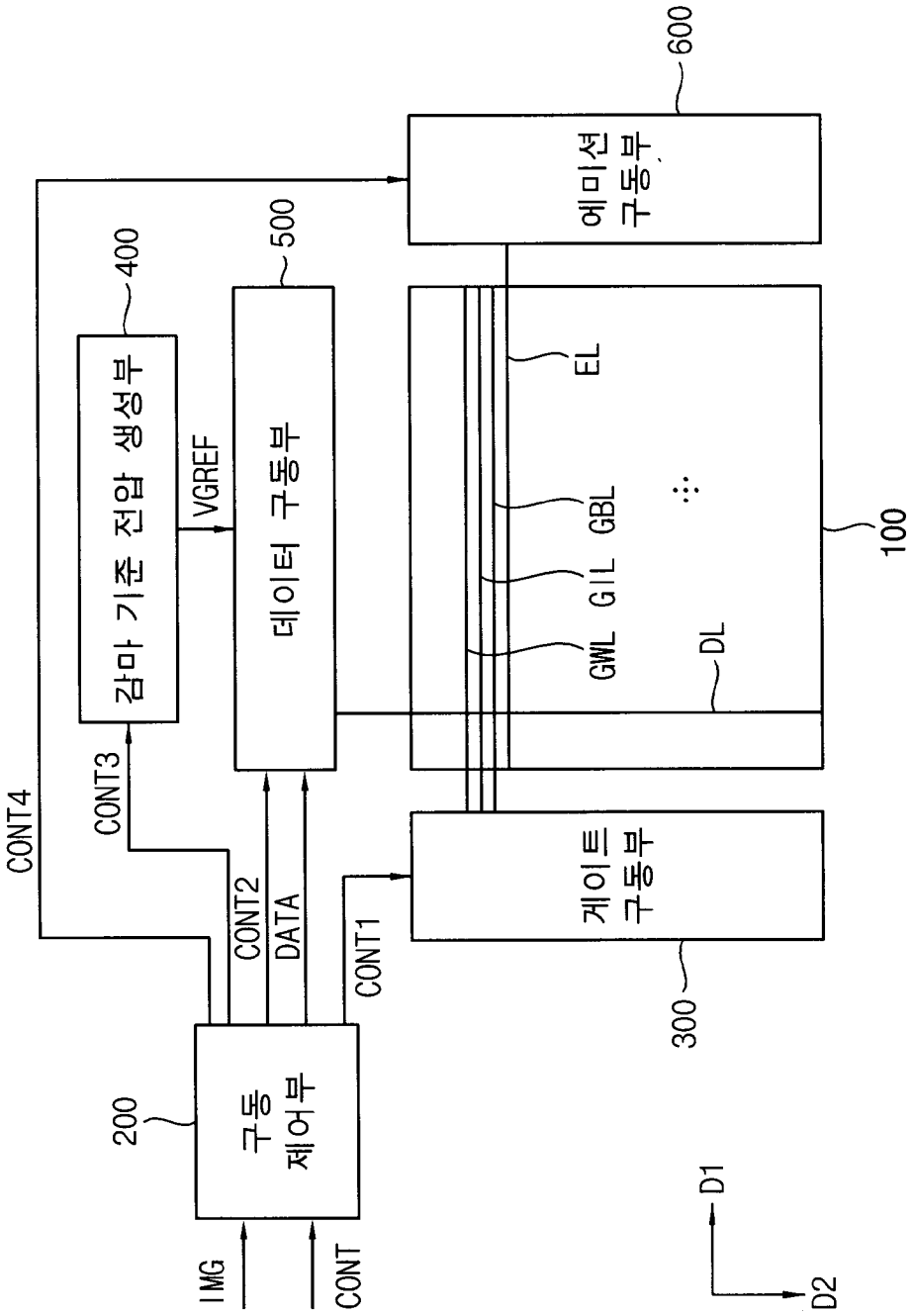
[청구항 17] 제1항에 있어서, 상기 유기 발광 소자 초기화 게이트 신호는 상기 데이터 초기화 게이트 신호와 같은 위상을 갖는 것을 특징으로 하는 픽셀 회로.

[청구항 18] 복수의 픽셀들을 포함하는 표시 패널;
상기 표시 패널에 게이트 신호를 출력하는 게이트 구동부;
상기 표시 패널에 데이터 전압을 출력하는 데이터 구동부; 및
상기 표시 패널에 에미션 신호를 출력하는 에미션 구동부를 포함하고,
상기 복수의 픽셀들 중 적어도 하나는,
구동 스위칭 소자;
데이터 초기화 게이트 신호를 기초로 상기 구동 스위칭 소자의 제어 전극의 전압을 제1 초기화 전압으로 초기화하는 데이터 초기화부;
데이터 기입 게이트 신호를 기초로 상기 구동 스위칭 소자의 상기 제어 전극에 데이터 전압을 기입하는 데이터 기입부;
유기 발광 소자;
유기 발광 소자 초기화 게이트 신호를 기초로 상기 유기 발광 소자의 애노드 전극을 제2 초기화 전압으로 초기화하는 유기 발광 소자 초기화부; 및
에미션 신호를 기초로 상기 유기 발광 소자의 발광을 제어하는 발광 제어부를 포함하고,

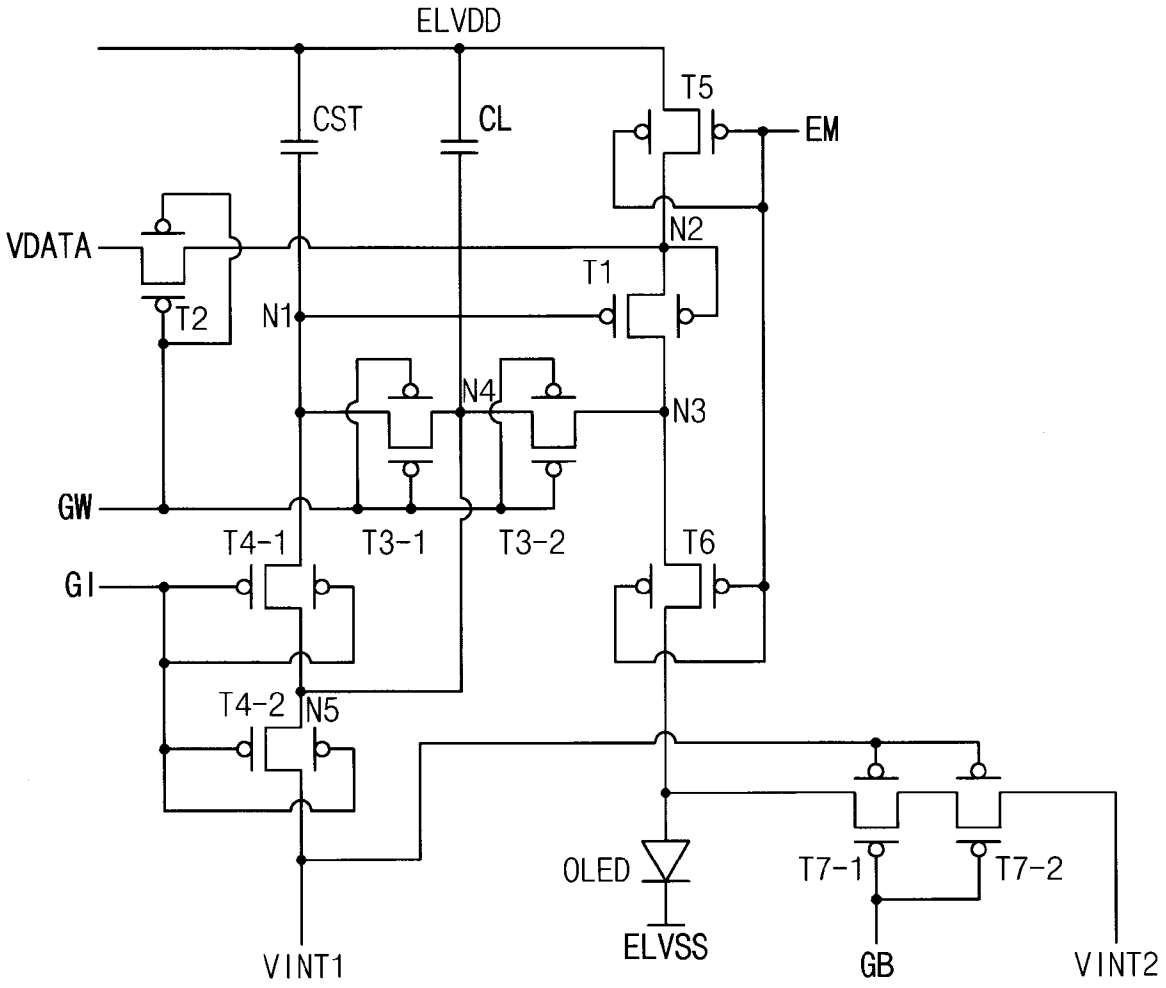
상기 유기 발광 소자 초기화부는 상기 유기 발광 소자 초기화 게이트 신호가 인가되는 제어 전극, 상기 제2 초기화 전압이 인가되는 입력 전극, 상기 애노드 전극에 연결되는 출력 전극 및 상기 유기 발광 소자 초기화부의 상기 제어 전극과 마주보고 상기 유기 발광 소자 초기화 게이트 신호와 상이한 보상 제어 신호가 인가되는 도전층을 포함하는 것을 특징으로 하는 표시 장치.

[청구항 19] 제18항에 있어서, 상기 보상 제어 신호는 상기 제1 초기화 전압인 것을 특징으로 하는 표시 장치.

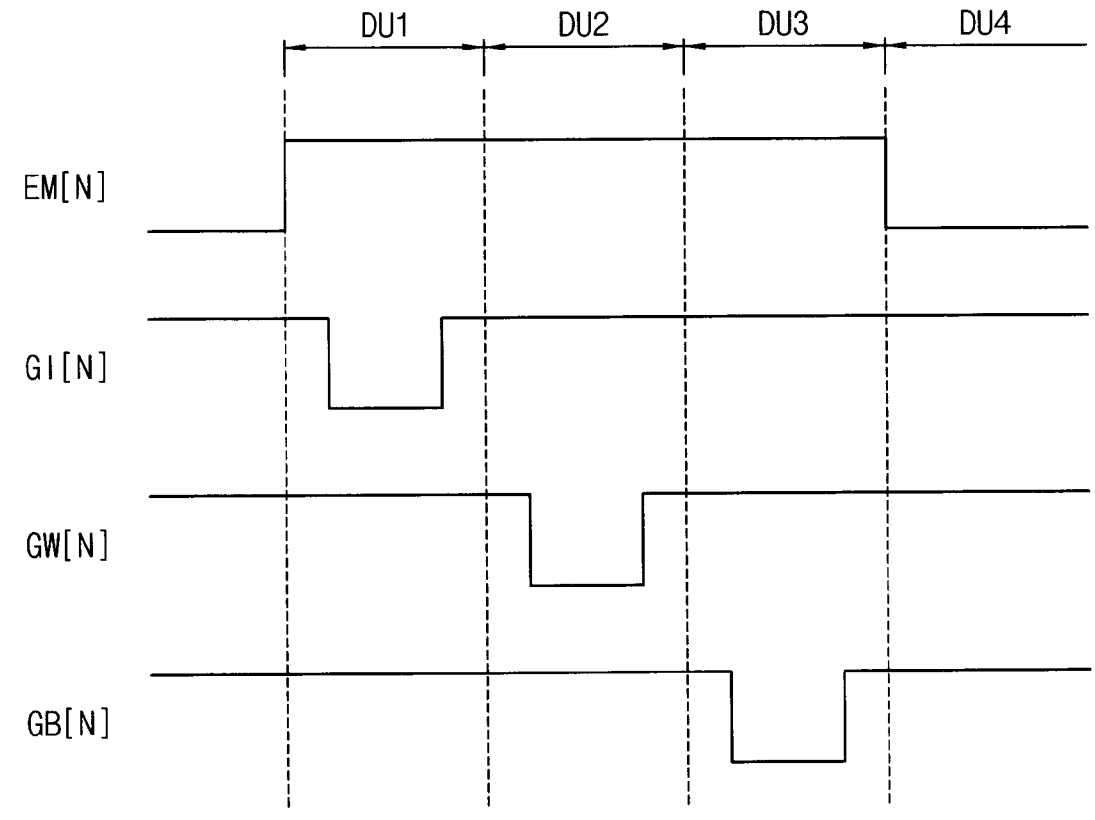
[도1]


600
에미션 구동부
500
400
데이터 구동부
감마 기준 전압 생성부
VGREF
EL
GBL
GIL
GWL
DL
100
CONT4
CONT3
CONT2
DATA
CONT1
게이트 구동부
300
200
구동 제어부
IMG
CONT
D1
D2

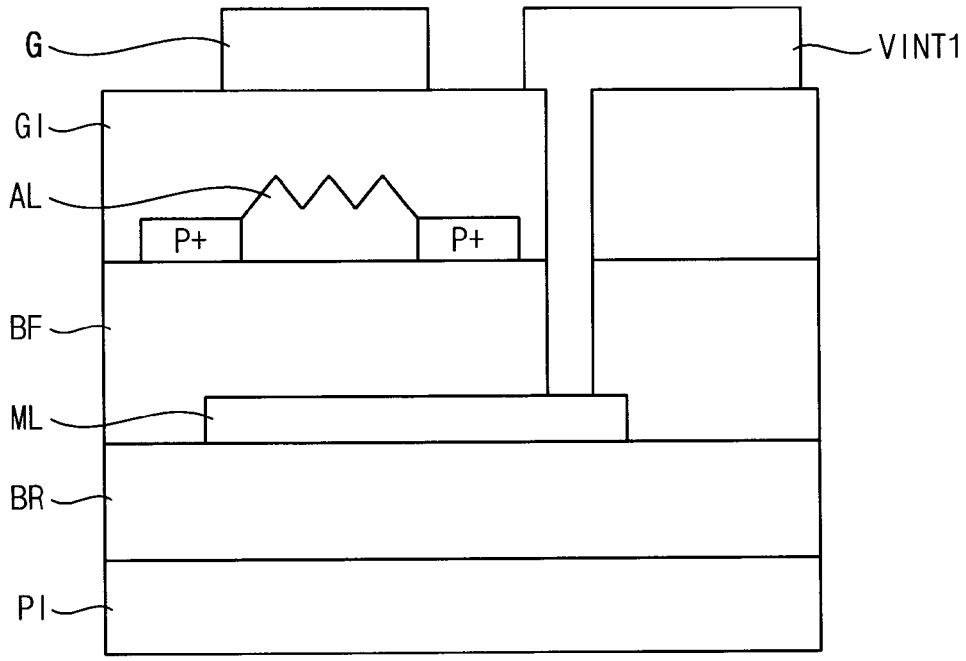
[도2]


ELVDD
CST
CL
T5
EM
VDATA
N2
T1
T2
N1
N4
N3
GW
T4-1
T3-1
T3-2
T6
GI
T4-2
N5
OLED
T7-1
T7-2
ELVSS
VINT1
GB
VINT2

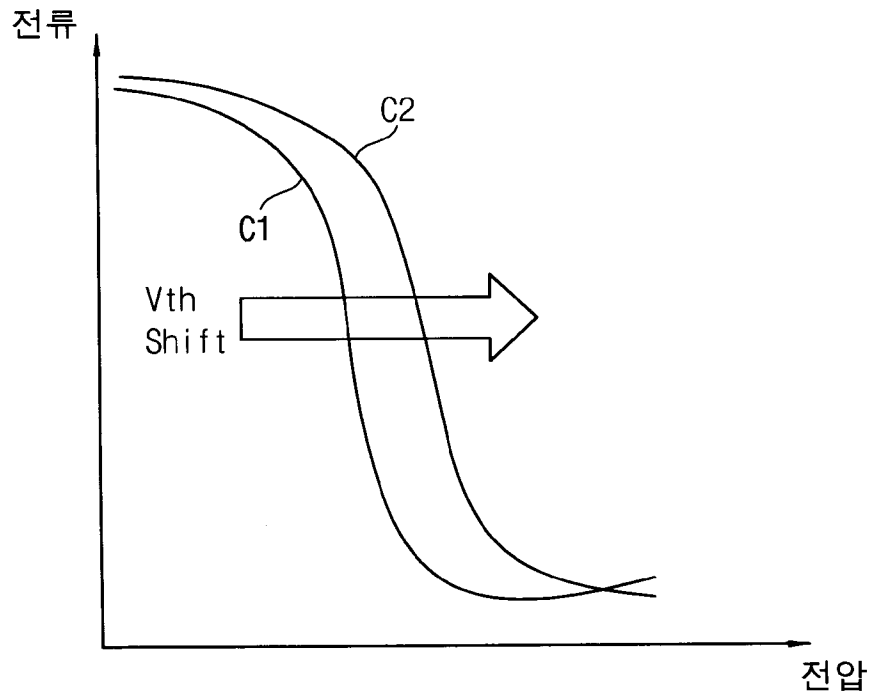
[도3]


DU1
DU2
DU3
DU4
EM[N]
GI[N]
GW[N]
GB[N]

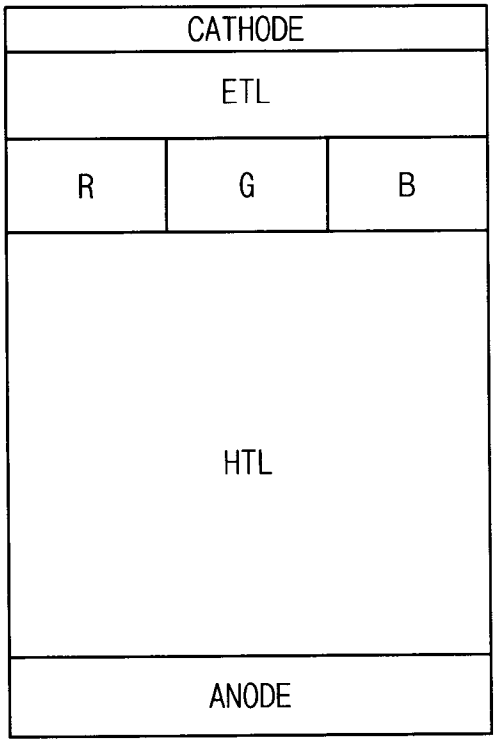
[도4]



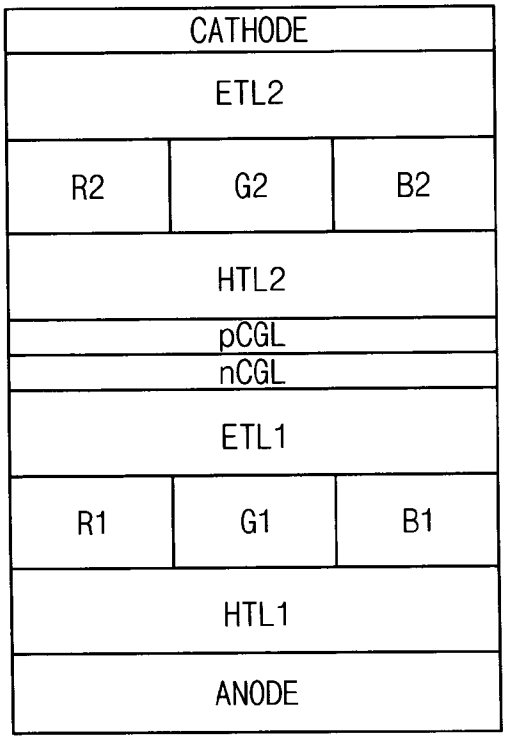
[도5]



[도6a]


CATHODE
ETL
R
G
B
HTL
ANODE

[도6b]


CATHODE
ETL2
R2
G2
B2
HTL2
pCGL
nCGL
ETL1
R1
G1
B1
HTL1
ANODE

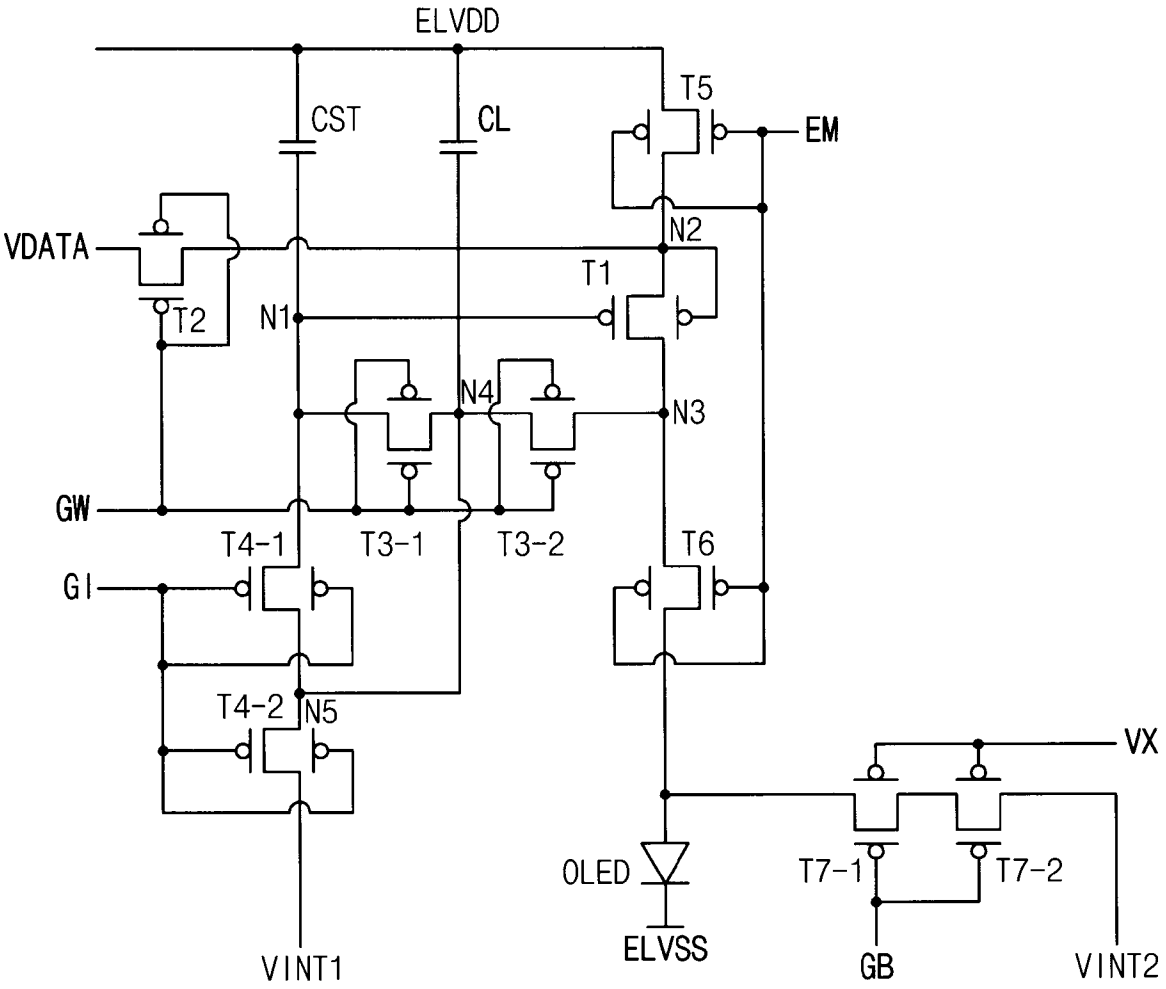
[도7]

VGL	VINT2	ANODE	T7 동작
-13.6	-14.1	-11.7	X
-14.6	-14.1	-12.3	X
-15.6	-14.1	-13.2	X
-16.6	-14.1	-13.9	X
-17.6	-14.1	-14.1	0

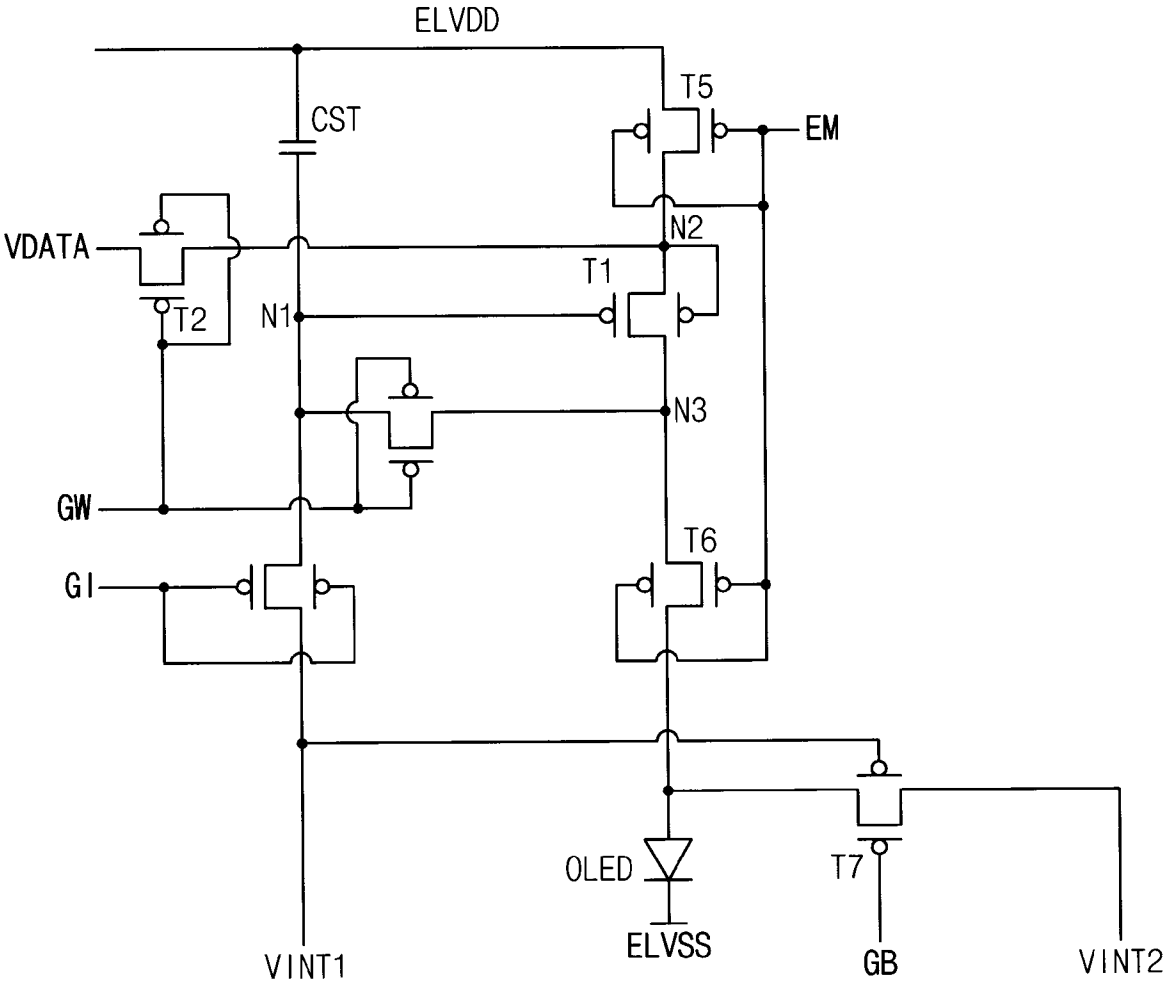
[도8]

VGL	VINT2	ANODE	T7 동작
-13.6	-14.1	-12.7	X
-14.6	-14.1	-13.6	X
-15.6	-14.1	-14.1	0
-16.6	-14.1	-14.1	0
-17.6	-14.1	-14.1	0

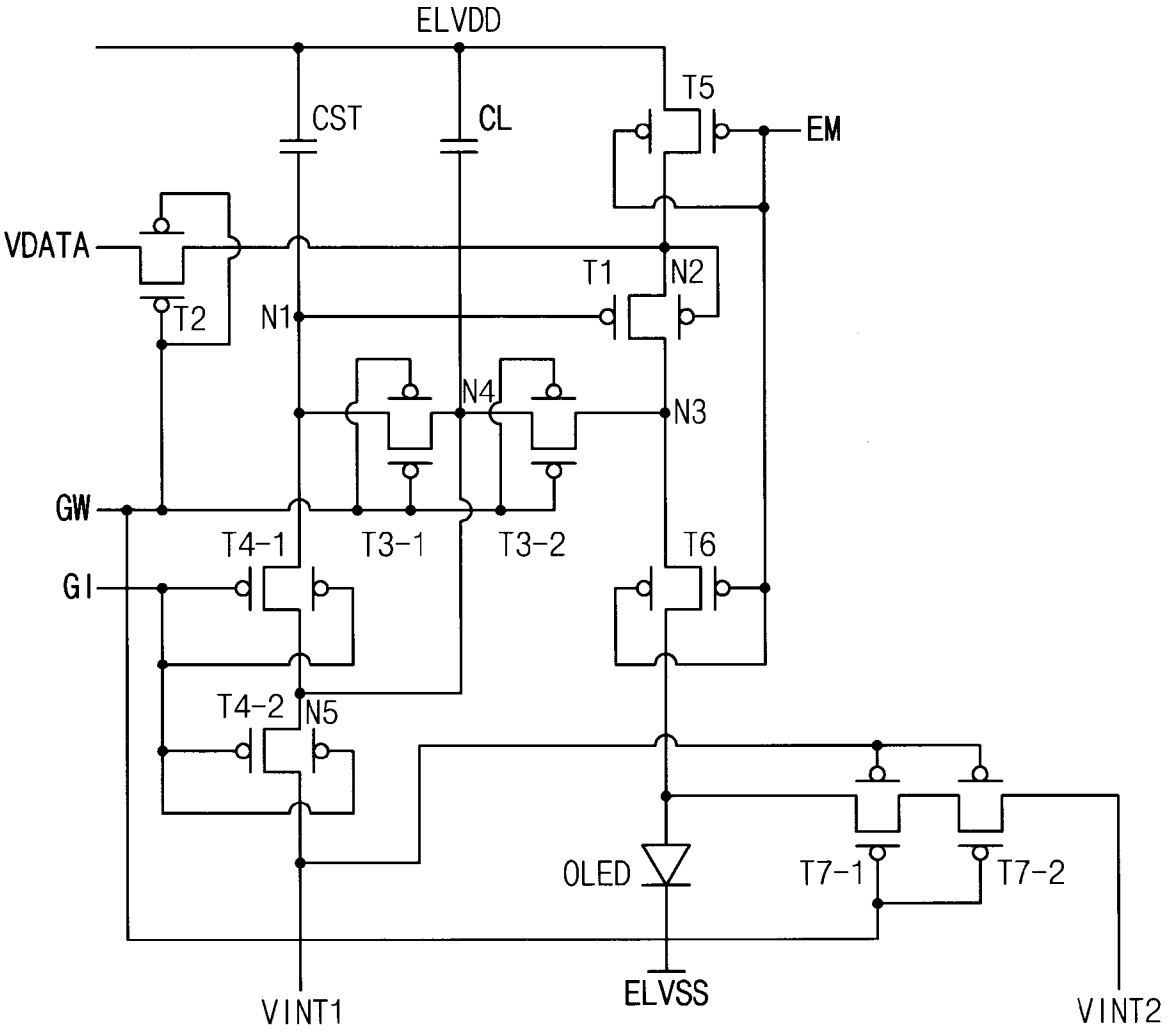
[도9]


ELVDD
CST
CL
T5
EM
VDATA
N2
T1
T2
N1
N4
N3
GW
T4-1
T3-1
T3-2
T6
GI
T4-2
N5
VX
OLED
T7-1
T7-2
ELVSS
VINT1
GB
VINT2

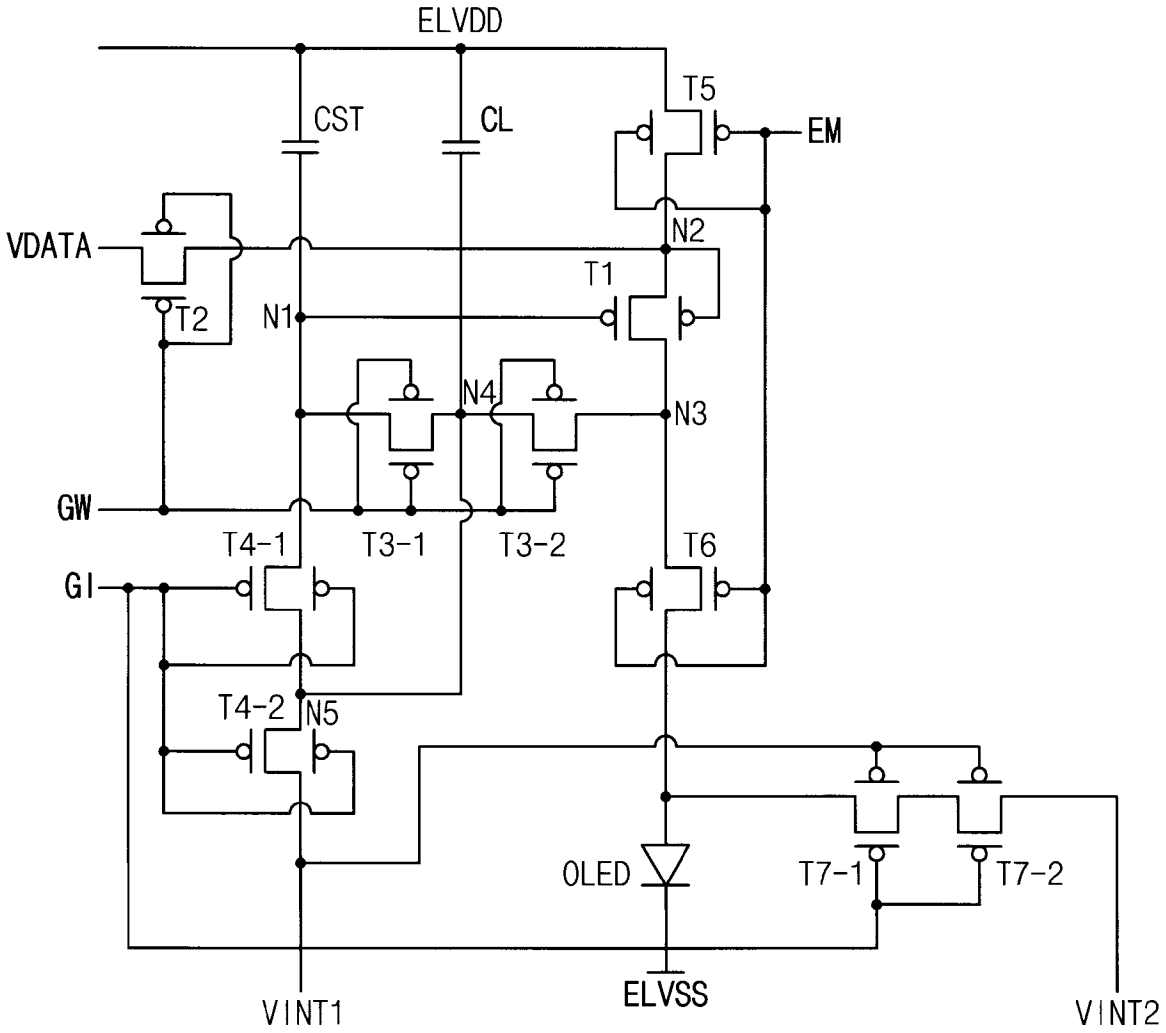
[도10]


ELVDD
CST
T5
EM
VDATA
N2
T1
T2
N1
N3
GW
T6
GI
OLED
T7
ELVSS
VINT1
GB
VINT2

[도11]


ELVDD
CST
CL
T5
EM
VDATA
T2
N1
T1
N2
N4
N3
GW
T4-1
T3-1
T3-2
T6
GI
T4-2
N5
OLED
T7-1
T7-2
VINT1
ELVSS
VINT2

[도12]


ELVDD
CST
CL
T5
EM
VDATA
N2
T1
T2
N1
N4
N3
GW
T4-1
T3-1
T3-2
T6
GI
T4-2
N5
OLED
T7-1
T7-2
VINT1
ELVSS
VINT2

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2019/007683

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3233(2016.01)i, H01L 51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/3233; G09G 3/20; G09G 3/30; G09G 3/32; H01L 21/336; H01L 27/32; H01L 29/786; H01L 51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: pixel circuit, switching element, double gate, compensation control signal, difference

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2018-0026602 A (SAMSUNG DISPLAY CO., LTD.) 13 March 2018 See paragraphs [0044]-[0119]; and figures 2-8.	1-19
Y	KR 10-2016-0052943 A (SAMSUNG DISPLAY CO., LTD.) 13 May 2016 See paragraphs [0044]-[0061]; and figure 2.	1-19
Y	KR 10-2015-0045111 A (SAMSUNG DISPLAY CO., LTD.) 28 April 2015 See paragraphs [0033]-[0049]; and figure 1.	1-19
A	KR 10-2016-0044078 A (SAMSUNG DISPLAY CO., LTD.) 25 April 2016 See paragraphs [0053]-[0066]; and figure 4.	1-19
A	JP 5152448 B2 (CASIO COMPUTER CO., LTD.) 27 February 2013 See paragraphs [0065]-[0069]; and figure 2.	1-19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 OCTOBER 2019 (02.10.2019)	**04 OCTOBER 2019 (04.10.2019)**
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu, Daejeon, 35208, Republic of Korea Facsimile No. +82-42-481-8578	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2019/007683

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2018-0026602 A	13/03/2018	US 10074710 B2	11/09/2018
		US 2018-0069069 A1	08/03/2018
KR 10-2016-0052943 A	13/05/2016	US 2016-0125809 A1	05/05/2016
KR 10-2015-0045111 A	28/04/2015	CN 104576747 A	29/04/2015
		US 2015-0108481 A1	23/04/2015
		US 9356153 B2	31/05/2016
KR 10-2016-0044078 A	25/04/2016	US 2016-0104424 A1	14/04/2016
		US 9478169 B2	25/10/2016
JP 5152448 B2	27/02/2013	CN 1770247 A	10/05/2006
		CN 1770247 B	28/12/2011
		JP 2006-091089 A	06/04/2006
		KR 10-0684514 B1	20/02/2007
		KR 10-2006-0051459 A	19/05/2006
		TW 200620179 A	16/06/2006
		TW I279753 B	21/04/2007
		US 2006-0061526 A1	23/03/2006

국제조사보고서

국제출원번호
PCT/KR2019/007683

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G09G 3/3233(2016.01)i, H01L 51/50(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G09G 3/3233; G09G 3/20; G09G 3/30; G09G 3/32; H01L 21/336; H01L 27/32; H01L 29/786; H01L 51/50

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 화소 회로(pixel circuit), 스위칭 소자(switching element), 더블 게이트(double gate), 보상 제어 신호(compensation control signal), 상이(different)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2018-0026602 A (삼성디스플레이 주식회사) 2018.03.13 단락 [0044]-[0119]; 및 도면 2-8 참조.	1-19
Y	KR 10-2016-0052943 A (삼성디스플레이 주식회사) 2016.05.13 단락 [0044]-[0061]; 및 도면 2 참조.	1-19
Y	KR 10-2015-0045111 A (삼성디스플레이 주식회사) 2015.04.28 단락 [0033]-[0049]; 및 도면 1 참조.	1-19
A	KR 10-2016-0044078 A (삼성디스플레이 주식회사) 2016.04.25 단락 [0053]-[0066]; 및 도면 4 참조.	1-19
A	JP 5152448 B2 (CASIO COMPUTER CO., LTD.) 2013.02.27 단락 [0065]-[0069]; 및 도면 2 참조.	1-19

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"D" 본 국제출원에서 출원인이 인용한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2019년 10월 02일 (02.10.2019)	2019년 10월 04일 (04.10.2019)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
진상범
전화번호 +82-42-481-8398

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2019/007683

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0026602 A	2018/03/13	US 10074710 B2	2018/09/11
		US 2018-0069069 A1	2018/03/08
KR 10-2016-0052943 A	2016/05/13	US 2016-0125809 A1	2016/05/05
KR 10-2015-0045111 A	2015/04/28	CN 104576747 A	2015/04/29
		US 2015-0108481 A1	2015/04/23
		US 9356153 B2	2016/05/31
KR 10-2016-0044078 A	2016/04/25	US 2016-0104424 A1	2016/04/14
		US 9478169 B2	2016/10/25
JP 5152448 B2	2013/02/27	CN 1770247 A	2006/05/10
		CN 1770247 B	2011/12/28
		JP 2006-091089 A	2006/04/06
		KR 10-0684514 B1	2007/02/20
		KR 10-2006-0051459 A	2006/05/19
		TW 200620179 A	2006/06/16
		TW I279753 B	2007/04/21
		US 2006-0061526 A1	2006/03/23