



URZĄD
PATENTOWY
PRL

Patent dodatkowy
do patentu nr ———

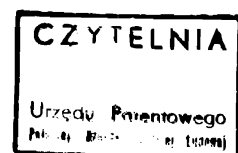
Zgłoszono: 86 12 23 (P. 263211)

Pierwszeństwo ———

Zgłoszenie ogłoszono: 88 09 15

Opis patentowy opublikowano: 90 04 30

Int. Cl.⁴ G11B 15/48
G11B 15/60



Twórcy wynalazku: Wiesław Kaczanowski, Zbigniew Kądzielski, Elżbieta Zasiewska,
Andrzej Romański, Wojciech Zarzycki, Mieczysław Hauswirt

Uprawniony z patentu: Warszawskie Zakłady Urządzeń Informatyki „Meramat”,
Warszawa (Polska)

Układ półautomatycznego ładowania taśmy w pamięciach taśmowych

Przedmiotem wynalazku jest układ półautomatycznego ładowania taśmy w pamięciach taśmowych, stosowany zwłaszcza do ładowania taśmy na szpulę niewymienną w pamięciach taśmowych o buforach mechanicznych.

Znany jest układ półautomatycznego ładowania taśmy na szpulę niewymienną w pamięci taśmowej firmy Control Data, w którym dodatkowy silnik poprzez przekładanie mechaniczne podnosi i opuszcza bufory mechaniczne w zależności od potrzeb użytkownika.

Istotą układu według wynalazku jest połączenie wejścia pierwszego, drugiego i czwartego mikrowyłącznika za masą układu, przy czym wyjście pierwszego mikrowyłącznika połączone jest z wejściem pierwszego mikrowyłącznika połączone jest z wejściem pierwszym drugiej bramki typu NAND oraz poprzez pierwszy negator z histerezą z wejściem pierwszym pierwszej bramki NAND o wyjściu połączonym poprzez układ opóźniający z wejściem R przerzutnika typu RS, którego wyjście odwracające połączone jest poprzez drugi negator z wyjściem drugim układu (SILNY NAPĘD), zaś jego wyjście nieodwracające zwarte jest z wejściem pierwszym trzeciej bramki NAND oraz połączone poprzez pierwszy negator z wyjściem pierwszym układu (SŁABY NAPĘD). Wyjście drugiego mikrowyłącznika zwarte jest z wejściem drugim pierwszej bramki NAND oraz wejściem trzeciego mikrowyłącznika. Wyjście tego mikrowyłącznika połączone jest poprzez drugi negator z histerezą ze wspólnym punktem połączeń wejścia S przerzutnika typu RS oraz wejścia drugiego trzeciej bramki NAND, której wyjście jest zwarte z wejściem pierwszym czwartej bramki NAND. Wyjście tej bramki stanowi wyjście trzecie układu (STEROWANIE). Wyjście czwartego mikrowyłącznika zwarte jest z wejściem drugim drugiej bramki NAND, której wyjście połączone jest poprzez układ wytwarzania impulsu wprowadzającego z wejściem drugim czwartej bramki NAND. Wyjścia pierwszego, drugiego i trzeciego mikrowyłącznika połączone są ponadto ze źródłem zasilania odpowiednio przez pierwszy rezystor, drugi rezystor i trzeci rezystor.

Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat ideowy układu, a fig. 2 — przebiegi napięć w wybranych punktach tego układu.

Na wejściu układu znajdują się cztery mikrowyłączniki. Wejście pierwszego mikrowyłącznika **12**, drugiego mikrowyłącznika **13** i czwartego mikrowyłącznika **15** połączone są z masą układu, natomiast wyjście pierwszego mikrowyłącznika **12** połączone jest z wejściem pierwszym drugiej bramki NAND oraz poprzez pierwszy negator z histerezą **1** z wejściem pierwszym pierwszej bramki NAND **3**, której wyjście połączone jest poprzez układ opóźniający **4** z wejściem **R** przerzutnika RS5. Wyjście odwracające **Q** tego przerzutnika połączone jest poprzez drugi negator **7** z wyjściem drugim układu **WY2** (SILNY NAPĘD) zaś wyjście nieodwracające **Q** zwarte jest z wejściem pierwszym trzeciej bramki NAND **10** oraz połączone poprzez pierwszy negator **6** z wyjściem pierwszym **WY1** (SŁABY NAPĘD) układu. Wyjście drugiego mikrowyłącznika **13** zwarte jest z wejściem drugim pierwszej bramki NAND **3** oraz z wejściem trzeciego mikrowyłącznika **14**, którego wyjście połączone jest poprzez drugi negator z histerezą **2** ze wspólnym punktem połączeń wejścia **S** przerzutnika RS5 oraz wejścia drugiego trzeciej bramki NAND **10**, o wyjściu zwartym z wejściem pierwszym czwartej bramki NAND **11**, której wyjście stanowi wyjście trzecie układu **WY3** (STEROWANIE). Wyjście czwartego mikrowyłącznika **15** zwarte jest z wejściem drugim drugiej bramki NAND **8**, której wyjście połączone jest wejściem drugim czwartej bramki NAND **11** poprzez układ wytwarzania impulsu wprowadzającego **9**. Wyjścia pierwszego, drugiego i trzeciego mikrowyłącznika połączone są ponadto ze źródłem zasilania **Uz** odpowiednio przez pierwszy rezystor **R1**, drugi rezystor **R2** oraz trzeci rezystor **R3**.

W przypadku zamknięcia drzwi pamięci oraz opuszczenia buforów wyjście drugie układu **WY2** jest aktywne (SILNY NAPĘD). Przy otwarciu drzwi pamięci zadziała mikrowyłącznik **12** oraz następuje zwarcie trzeciego mikrowyłącznika **14** zezwalające na zapalenie przerzutnika RS5 decydującego o sposobie sterowania silnikami szpul pamięci taśmowej, a następnie rozwarcie mikrowyłącznika **13**. Po założeniu taśmy i zamknięciu drzwi pamięci następuje zwarcie mikrowyłącznika **13** zapalając przerzutnik **5** oraz aktywizując wyjście pierwsze **WY1** (SŁABY NAPĘD), a dezaktywizuje się wyjście drugie układu **WY2** (SILNY NAPĘD) oraz wysłany zostaje sygnał do wyjścia trzeciego układu **WY3** (STEROWANIE) połączonego z układem napędu szpul. Sygnał występujący na **WY3** (STEROWANIE) w koindydencji z sygnałem występującym na **WY1** (STAŁY NAPĘD) realizuje stały naciąg taśmy oraz łagodne opuszczanie buforów. Po osiągnięciu przez bufory dolnego położenia następuje rozwarcie trzeciego mikrowyłącznika **14** i dezaktywacja wyjścia pierwszego układu **WY1** (SŁABY NAPĘD) oraz wyjścia trzeciego **WY3** (STEROWANIE) oraz aktywacja sygnałów na wyjściu drugim układu **WY2** (SILNY NAPĘD). Po zamknięciu drzwi pamięci (rozwarciu mikrowyłącznika **12**) możliwe jest wysłanie sygnału WYPROWADZENIE przez chwilowe rozwarcie czwartego mikrowyłącznika **15**. Sygnały WYPROWADZENIE I SILNY NAPĘD podane do napędu szpuli powodują poderwanie buforów do obszaru roboczego.

Układ według wynalazku odłącza zasilanie od silników szpul w momencie mechanicznego podnoszenia buforów i mocowanie taśmy na szpuli niewymiennej. Załącza zasilanie i odpowiednio steruje słabo momentowo silniki szpul w czasie opuszczania buforów zapewniając naciąg i równomierne opadanie buforów do położenia spoczynkowego, a ponadto umożliwia sterowanie silno momentowe.

Zastrzeżenie patentowe

Układ półautomatycznego ładowania taśmy w pamięciach taśmowych, **znamienny tym**, że posiada mikrowyłączniki połączone z elementami elektronicznymi, w którym to układzie masa układu zwarta jest z wejściami pierwszego mikrowyłącznika (**12**), drugiego mikrowyłącznika (**13**) i czwartego mikrowyłącznika (**15**), natomiast wyjście pierwszego mikrowyłącznika połączone jest z wejściem pierwszym drugiej bramki NAND (**8**) oraz poprzez pierwszy negator z histerezą (**1**) z wejściem pierwszym pierwszej bramki NAND (**3**) o wyjściu połączonym poprzez układ opóźniający (**4**) z wejściem (**R**) przerzutnika (**5**) typu RS, którego wyjście odwracające połączone jest poprzez drugi negator (**7**) z wyjściem drugim układu **WY2**, zaś jego wyjście nieodwracające (**Q**) zwarte jest z wejściem pierwszym trzeciej bramki NAND (**10**) oraz połączone poprzez pierwszy negator (**6**) z wyjściem pierwszym układu **WY1**, przy czym wyjście drugiego mikrowyłącznika (**13**)

zwarte jest z wejściem drugim pierwszej bramki NAND (3) oraz z wejściem trzeciego mikrowyłącznika (14), którego wyjście połączone jest poprzez drugi negator z histerezą (2) ze wspólnym punktem połączeń wejścia (S) przerzutnika (5) typu RS oraz wejścia drugiego trzeciej bramki NAND (10), której wyjście zwarte jest z wejściem pierwszym czwartej bramki NAND (11), której wyjście stanowi wyjście trzecie układu (WY3), natomiast wyjście czwartego mikrowyłącznika (15) zwarte jest z wejściem drugim drugiej bramki NAND (8), której wyjście połączone jest poprzez układ wytwarzania impulsu wprowadzającego (9) z wejściem drugim czwartej bramki NAND (11) przy czym wyjścia pierwszego, drugiego i trzeciego mikrowyłącznika połączone są ponadto ze źródłem zasilania (U_z) odpowiednio przez pierwszy rezystor (R1), drugi rezystor (R2) oraz trzeci rezystor (R3).

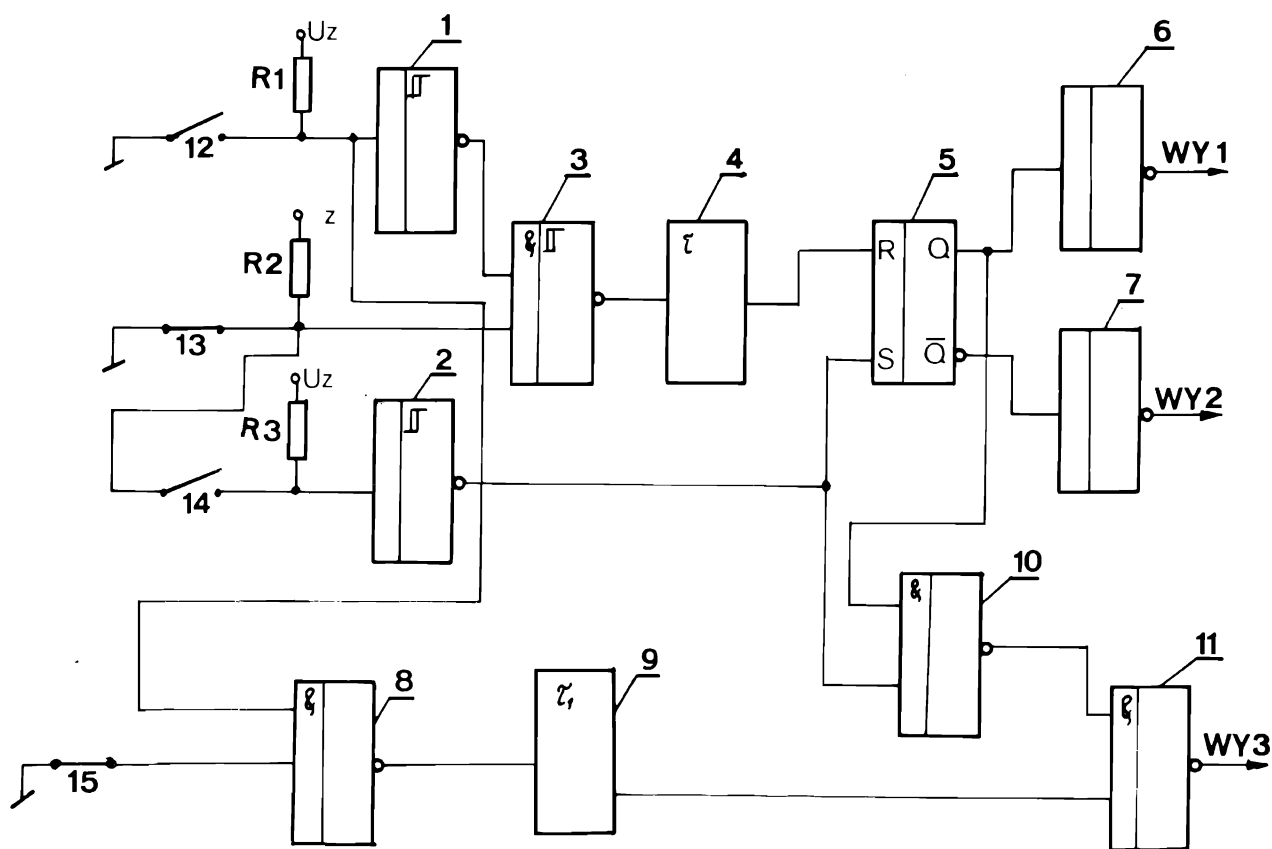


Fig.1

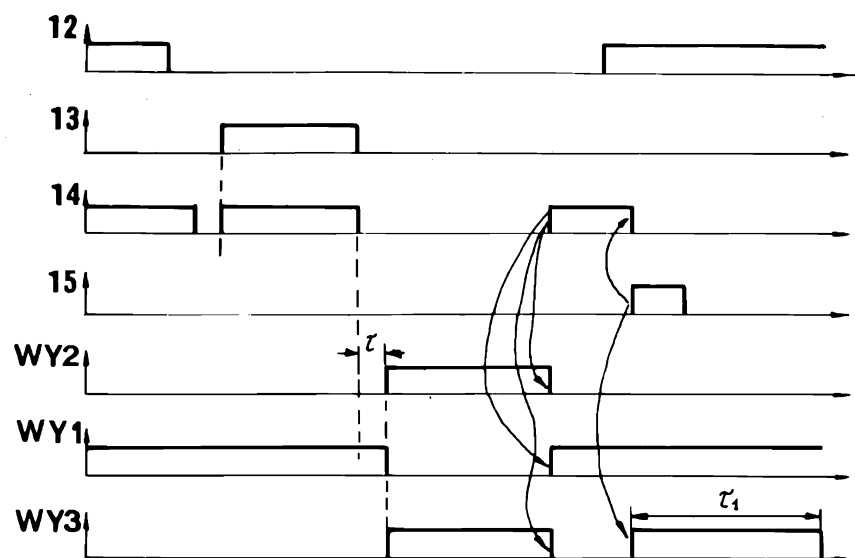


Fig. 2