



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I565030 B

(45)公告日：中華民國 106 (2017) 年 01 月 01 日

(21)申請案號：099131256

(22)申請日：中華民國 99 (2010) 年 09 月 15 日

(51)Int. Cl. : **H01L27/04 (2006.01)**

(30)優先權：2009/09/16 日本

2009-215053

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：江口晉吾 EGUCHI, SHINGO (JP)；及川欣聰 OIKAWA, YOSHIAKI (JP)；岡崎健
一 OKAZAKI, KENICHI (JP)；丸山穗高 MARUYAMA, HOTAKA (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200527693A

TW 200826052A

US 7459726B2

US 2004/0239827A1

US 2007/0072439A1

US 2009/0002590A1

審查人員：郭德豐

申請專利範圍項數：19 項 圖式數：30 共 169 頁

(54)名稱

發光裝置及其製造方法

LIGHT-EMITTING DEVICE AND MANUFACTURING METHOD THEREOF

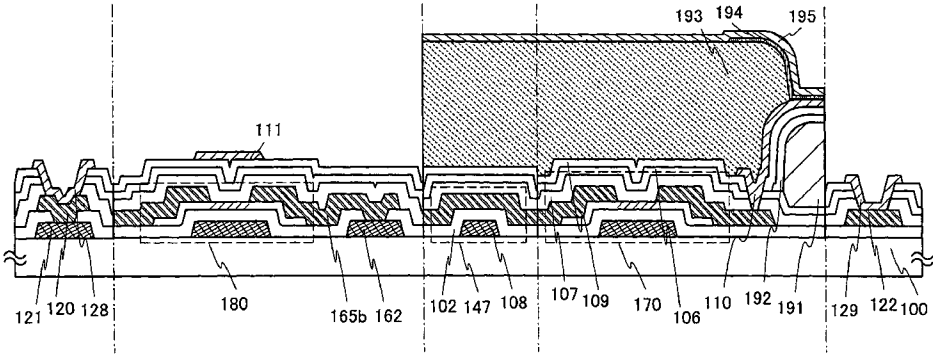
(57)摘要

本發明的目的在於增進發光裝置的可靠度。本發明的另一目的在於提供可撓性給具有使用氧化物半導體膜的薄膜電晶體之發光裝置。發光裝置在一可撓基底上具有驅動電路部及像素部，驅動電路部包含用於驅動電路的薄膜電晶體，像素部包含用於像素的薄膜電晶體。用於驅動電路的薄膜電晶體及用於像素的薄膜電晶體是逆交錯薄膜電晶體，包含與部份氧化物絕緣層接觸的氧化物半導體層。

An object of the invention is to improve the reliability of a light-emitting device. Another object of the invention is to provide flexibility to a light-emitting device having a thin film transistor using an oxide semiconductor film. A light-emitting device has, over one flexible substrate, a driving circuit portion including a thin film transistor for a driving circuit and a pixel portion including a thin film transistor for a pixel. The thin film transistor for a driving circuit and the thin film transistor for a pixel are inverted staggered thin film transistors including an oxide semiconductor layer which is in contact with a part of an oxide insulating layer.

指定代表圖：

圖1



符號簡單說明：

- 100 . . . 可撓基底
- 102 . . . 閘極絕緣層
- 106 . . . 保護絕緣層
- 107 . . . 氧化物絕緣膜
- 108 . . . 電容器佈線層
- 109 . . . 保護絕緣層
- 110 . . . 電極層
- 111 . . . 導體層
- 120 . . . 連接電極
- 121 . . . 端子
- 122 . . . 端子
- 128 . . . 端子電極
- 129 . . . 端子電極
- 147 . . . 電容器
- 162 . . . 導體層
- 165b . . . 汲極電極層
- 170 . . . 薄膜電晶體
- 180 . . . 薄膜電晶體
- 191 . . . 色彩濾光層
- 192 . . . 覆蓋層
- 193 . . . 分隔部
- 194 . . . 電致發光層
- 195 . . . 電極層



發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：099131256

※申請日：099 年 09 月 15 日

※IPC 分類：H01L 27/14

H2006.01

一、發明名稱：(中文／英文)

發光裝置及其製造方法

Light-emitting device and manufacturing method thereof

二、中文發明摘要：

本發明的目的在於增進發光裝置的可靠度。本發明的另一目的在於提供可撓性給具有使用氧化物半導體膜的薄膜電晶體之發光裝置。發光裝置在一可撓基底上具有驅動電路部及像素部，驅動電路部包含用於驅動電路的薄膜電晶體，像素部包含用於像素的薄膜電晶體。用於驅動電路的薄膜電晶體及用於像素的薄膜電晶體是逆交錯薄膜電晶體，包含與部份氧化物絕緣層接觸的氧化物半導體層。

三、英文發明摘要：

An object of the invention is to improve the reliability of a light-emitting device. Another object of the invention is to provide flexibility to a light-emitting device having a thin film transistor using an oxide semiconductor film. A light-emitting device has, over one flexible substrate, a driving circuit portion including a thin film transistor for a driving circuit and a pixel portion including a thin film transistor for a pixel. The thin film transistor for a driving circuit and the thin film transistor for a pixel are inverted staggered thin film transistors including an oxide semiconductor layer which is in contact with a part of an oxide insulating layer.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

100：可撓基底	102：閘極絕緣層
106：保護絕緣層	107：氧化物絕緣膜
108：電容器佈線層	109：保護絕緣層
110：電極層	111：導體層
120：連接電極	121：端子
122：端子	128：端子電極
129：端子電極	147：電容器
162：導體層	165b：汲極電極層
170：薄膜電晶體	180：薄膜電晶體
191：色彩濾光層	192：覆蓋層
193：分隔部	194：電致發光層
195：電極層	

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於包含含有有機化合物作為發光層的層之發光裝置及發光裝置的製造方法。舉例而言，本發明關於電子裝置，其中，安裝具有有機發光元件的發光顯示裝置作為元件。

注意，在本說明書中，半導體裝置意指可以藉由使用半導體特徵而作用的所有裝置，以及，例如發光裝置等電光裝置、半導體電路、及電子設備都是半導體裝置。

【先前技術】

使用有機化合物作為發光體的發光元件具有例如薄、輕、高速響應及由低電壓直流驅動等特性，已經過檢查可以應用至下一代的平板面板顯示器或下一代發光。特別地，相較於傳統的液晶顯示裝置，以矩陣配置的發光元件之顯示裝置被視為具有寬視角及優良的可視度等優點。

發光元件的發光機制被視為如下所述：當在夾有EL層的成對的電極之間施加電壓時，從陰極注入的電子及從陽極注入的電洞在EL層中的發光中心復合以形成分子激發，以及，當釋放至基態時，分子激發釋放能量及發光。已知單態激發及三態激發為受激發狀態，且認為經由任一受激發狀態可能取得發光。

包含於發光元件中的EL層至少具有發光層。此外，EL層可以具有疊層結構，疊層結構包含電洞注入層、電洞

傳輸層、電子傳輸層、電子注入層等、以及發光層。

此外，關於具有半導體特徵的材料，金屬氧化物引起注意。具有半導體特徵的這些金屬氧化物的實施例包含氧化鎢、氧化錫、氧化銮、氧化鋅、等等。已知有通道形成區由此類具有半導體特徵的金屬氧化物形成之薄膜電晶體（專利文獻1及專利文獻2）。

此外，包含氧化物半導體的TFT具有高場效遷移率。因此，可以使用TFT以形成顯示裝置的驅動電路等等。

〔參考文獻〕

〔專利文獻〕

〔專利文獻1〕：日本公開專利申請號2007-123861

〔專利文獻2〕：日本公開專利申請號2007-096055

【發明內容】

對於使用氧化物半導體膜的薄膜電晶體，要求高速操作、相對容易的製程、及充份的可靠度。

本發明的一目的是增進操作特徵及使用氧化物半導體膜的薄膜電晶體之可靠度。

特別地，用於驅動電路部之薄膜電晶體較佳地以高速操作。

舉例而言，當薄膜電晶體的通道長度（ L ）縮短時或當通道寬度（ W ）增加時，操作速度變得更高。但是，在通道長度（ L ）縮短的情形中，會有切換特徵的問題，舉例而言，開／關比變小。此外，當通道寬度（ W ）增加時

，會有薄膜電晶體本身的容量負載增加的問題。

因此，本發明的目的也是提供包含即使當通道長度短時仍能具有穩定電特性的薄膜電晶體之發光裝置。

此外，當眾多彼此不同的電路形成於絕緣表面上時，舉例而言，當像素部及驅動電路部形成於一基底上時，用於像素部的薄膜電晶體需要例如高開／關比等優良切換特徵，而用於驅動電路部的薄膜電晶體需要高速操作。特別地，由於顯示影像的寫入時間隨著顯示裝置的解析度增加而降低，所以，用於驅動電路部的薄膜電晶體較佳地高速操作。

本發明的另一目的降低使用氧化物半導體膜的薄膜電晶體的電特徵變化。

本發明的仍然另一目的是使具有使用氧化物半導體膜的薄膜電晶體的發光裝置具有可撓性。

在可撓基底上形成包含發光元件及氧化物半導體層的薄膜電晶體，以及，製造可撓發光裝置。

包含發光元件及氧化物半導體層的薄膜電晶體可以直接地形成於可撓基底上。或者，包含發光元件及氧化物半導體層的薄膜電晶體可以形成於製造基底上，之後，薄膜電晶體被分開及被轉移至可撓基底。注意，爲了將薄膜電晶體分開及從製造基底轉移至可撓基底，在製造基底與包含發光元件及氧化物半導體層的薄膜電晶體之間設置分離層。

關於可撓基底，舉例而言，較佳地使用例如聚對苯二

甲酸乙二酯（PET）或聚萘二甲酸乙二酯（PEN）等聚酯樹脂、聚丙烯腈樹脂、聚醯亞胺樹脂、聚甲基甲基丙烯酸酯樹脂、聚碳酸酯（PC）樹脂、聚醚砜（PES）樹脂、聚醯胺樹脂、環烯樹脂、聚丙烯樹脂、聚醯胺醯亞胺樹脂、聚氯乙烯樹脂、等等。纖維體由有機樹脂填充的結構體（也稱為預浸體）也可以作為可撓基底。

此外，可以使用製成足夠薄而具有可撓性的金屬基底。金屬基底設於非取出光的一側上。用於形成金屬基底的材料不限於特定金屬，但是，較佳地可以使用鋁、銅、鎳、或例如鋁合金或不銹鋼等金屬合金、等等。

本發明的一實施例是發光裝置，其包含：驅動電路部，具有用於驅動電路的薄膜電晶體；及像素部，具有用於像素的薄膜電晶體，驅動電路部及像素部形成於一可撓基底上。用於驅動電路的薄膜電晶體及用於像素部的薄膜電晶體均包含閘極電極層、在閘極電極層上的閘極絕緣層、在閘極絕緣層上的氧化物半導體層、在氧化物半導體層上的源極電極層和汲極電極層、以及在氧化物半導體層、源極電極層、和汲極電極層上的與部份氧化物半導體層接觸的氧化物絕緣層。在像素部中，色彩濾光層設於氧化物絕緣層上，以及，第一電極層、EL層、及第二電極層的堆疊設在色彩濾光層上，此堆疊電連接至用於像素的薄膜電晶體。在用於驅動電路的薄膜電晶體中，與閘極電極層及氧化物半導體層重疊的導體層設於氧化物絕緣層上。閘極電極層、源極電極層、及汲極電極層均為金屬導體膜。

本發明的另一實施例是發光裝置，其包含：驅動電路部，具有用於驅動電路的薄膜電晶體；及像素部，具有用於像素的薄膜電晶體，驅動電路部及像素部形成於一可撓基底上。用於驅動電路的薄膜電晶體及用於像素部的薄膜電晶體均包含閘極電極層、在閘極電極層上的閘極絕緣層、在閘極絕緣層上的氧化物半導體層、在氧化物半導體層上的源極電極層和汲極電極層、以及在氧化物半導體層、源極電極層、和汲極電極層上的與部份氧化物半導體層接觸的氧化物絕緣層。在像素部中，色彩濾光層設於氧化物絕緣層上，以及，第一電極層、EL層、及第二電極層的堆疊設在色彩濾光層上，此堆疊電經由連接電極層電連接至用於像素的薄膜電晶體。在用於驅動電路的薄膜電晶體中，與閘極電極層及氧化物半導體層重疊的導體層設於氧化物絕緣層上。閘極電極層、源極電極層、及汲極電極層均為金屬導體膜。

關於用於像素的薄膜電晶體及用於驅動電路的薄膜電晶體，使用具有底部閘極結構的逆交錯薄膜電晶體。用於像素的薄膜電晶體及用於驅動電路的薄膜電晶體均為通道蝕刻型薄膜電晶體，其中，氧化物絕緣膜設置成與曝露於源極電極層和汲極電極層之間的氧化物半導體層接觸。

用於驅動電路的薄膜電晶體具有氧化物半導體層夾於閘極電極與導體層之間的結構。藉由此結構，可以降低薄膜電晶體的臨界電壓變化；因此，可以提供包含具有穩定的電特徵之薄膜電晶體的發光裝置。導體層可以具有與閘

極電極層相同的電位或是可以具有浮動電位或例如 GND 電位或 0V 等固定電位。藉由將導體層的電位設定於適當值，可以控制薄膜電晶體的臨界電壓。

用於像素的薄膜電晶體及像素電極可以形成爲彼此直接接觸或是經由連接電極層而電連接。關於連接電極層，可以使用包含選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作爲其主成份的膜或是包含任何這些元素的膜及合金膜的疊層膜。

使用氧化銦、氧化銦－氧化錫合金、氧化銦－氧化鋅合金、或例如氧化鋅等氧化物導體材料，在與像素電極相同的製程中，或者，使用例如包含選自 Al、Cr、Cu、Ta、Ti、Mo、及 W 的元素作爲其主成份的膜或是任何這些元素的合金膜等金屬材料，在與連接電極層相同的製程中，形成形成於用於驅動電路的薄膜電晶體的氧化物半導體層上的導體層（也稱爲端子或連接電極）、及第二佈線（也稱爲端子或連接電極）。

此外，發射眾多有色光的發光元件、及電連接至發光元件的用於像素的薄膜電晶體可以形成於一基底上，以致於可以製造例如顯示裝置等發光裝置。

此外，可以設置發射白光的眾多發光元件，以及，可以設置光學膜，具體而言，色彩濾光器，以致與發光元件的發光區重疊，因而可以製造能夠全彩顯示的發光顯示裝置。注意，在本說明書中，色彩濾光器非指包含用於三顏色的色彩濾光層（例如，紅光色彩濾光器、藍光色彩濾光

器、及綠光色彩濾光器）加上黑基質或覆膜的整個膜，而是指用於單一顏色的色彩濾光器。

實現上述結構之本發明的一實施例是發光裝置的製造方法，包含下述步驟：在具有絕緣表面及包含驅動電路部和像素部之可撓基底上，使用金屬導體膜，形成閘極電極層；在閘極電極層上形成閘極絕緣層；在閘極絕緣層上形成氧化物半導體層；在經過脫水或脫氫且未曝露於空氣而防止水再進入之氧化物半導體層上，使用金屬導體膜，形成源極電極層和汲極電極層；在與部份氧化物半導體層接觸的汲極電極層、源極電極層、和氧化物半導體層上，形成氧化物絕緣層，藉以在驅動電路部上形成用於驅動電路的薄膜電晶體、以及在像素部上形成用於像素的薄膜電晶體；在像素部中，在氧化物絕緣層上形成色彩濾光層，在色彩濾光層上形成電連接至用於像素的薄膜電晶體的第一電極層，在第一電極層上形成EL層，以及，在EL層上形成第二電極層；以及，在驅動電路部中，在與用於驅動電路的薄膜電晶體的閘極電極層和氧化物半導體層重疊的氧化物絕緣層上，在與第一電極層相同的製程中，形成導體層。

實現上述結構之本發明的一實施例是發光裝置的製造方法，包含下述步驟：在具有絕緣表面及包含驅動電路部和像素部之可撓基底上，形成閘極電極層；使用金屬導體膜，在閘極電極層上形成閘極絕緣層；在閘極絕緣層上形成氧化物半導體層；在經過脫水或脫氫且未曝露於空氣而

防止水再進入之氧化物半導體層上，使用金屬導體膜，形成源極電極層和汲極電極層；在與部份氧化物半導體層接觸的汲極電極層、源極電極層、和氧化物半導體層上，形成氧化物絕緣層，藉以在驅動電路部上形成用於驅動電路的薄膜電晶體、以及在像素部上形成用於像素的薄膜電晶體；在像素部中，在氧化物絕緣層上形成色彩濾光層，經由連接電極層，在色彩濾光層上形成電連接至用於像素的薄膜電晶體的第一電極層；在第一電極層上形成EL層，以及，在驅動電路部中的EL層上形成第二電極層，以及，在與用於驅動電路的薄膜電晶體的閘極電極層和氧化物半導體層重疊的氧化物絕緣層上，在與連接電極層相同的製程中，形成導體層。

實現上述結構之本發明的另一實施例是發光裝置的製造方法，包含下述步驟：在具有絕緣表面及包含驅動電路部和像素部之製造基底上，形成分離層；在驅動電路部中，在分離層上，形成用於具有氧化物半導體層的驅動電路之薄膜電晶體；在像素部中，在分離層上形成用於具有氧化物半導體層的像素之薄膜電晶體，以及，形成電連接至用於像素的薄膜電晶體之第一電極層；使用分離層，將用於驅動電路的薄膜電晶體、用於像素的薄膜電晶體、及第一電極層從製造基底轉移至支撐基底；將已轉移至支撐基底之用於驅動電路的薄膜電晶體、用於像素的薄膜電晶體、及第一電極層轉移至可撓基底，在已轉移至可撓基底的第一電極層上形成EL層；以及，在EL層上形成第二電極

層。

實現上述結構之本發明的另一實施例是發光裝置的製造方法，包含下述步驟：在具有絕緣表面及包含驅動電路部和像素部之製造基底上，形成分離層；在驅動電路部中，在分離層上，形成用於具有氧化物半導體層的驅動電路之薄膜電晶體；在像素部中，在分離層上形成用於具有氧化物半導體層的像素之薄膜電晶體；形成電連接至用於像素的薄膜電晶體之第一電極層；使用分離層，將用於驅動電路的薄膜電晶體、用於像素的薄膜電晶體、及第一電極層從製造基底轉移至支撐基底；將已轉移至支撐基底之用於驅動電路的薄膜電晶體、用於像素的薄膜電晶體、及第一電極層轉移至可撓基底，在已轉移至可撓基底的第一電極層上形成EL層；在EL層上形成第二電極層；以及，在第二電極層上形成可撓金屬基底，以致於驅動電路部及像素部由可撓金屬基底密封。

注意，在上述發光裝置的製程中的微影步驟中，藉由使用多色調掩罩形成的掩罩層，執行蝕刻步驟，多色調掩罩是曝光掩罩，光可透射過其而具有眾多強度。

由於藉由多色調掩罩而形成的掩罩層具有眾多膜厚且又可以藉由對掩罩層執行蝕刻而改變形狀，所以，在用將膜處理成不同圖案的眾多蝕刻步驟中可以使用掩罩層。因此，相當於至少二種或更多不同圖案的掩罩層可以由多色調掩罩形成。如此，曝光掩罩的數目可以減少，以及，也可以減少對應的微影步驟之數目，因而可以實現製程簡化

。

藉由上述結構，可以解決至少一上述問題。

舉例而言，本說明書中使用的氧化物半導體形成為以 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 表示的薄膜，以及，使用薄膜以製造薄膜電晶體。注意，M代表選自Ga、Fe、Ni、Mn、及Co之一或多個金屬元素。舉例而言，M可為Ga、或是包含上述金屬元素加上Ga，舉例而言，M可為Ga及Ni或Ga及Fe。此外，在上述氧化物半導體中，在某些情形中，除了含有作為M的金屬元素之外，尚含有例如Fe或Ni等暫態金屬元素、或是暫態金屬元素的氧化物作為雜質元素。在本說明書中，成份公式以 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 表示的氧化物半導體層之中，含有至少Ga作為M的氧化物半導體被稱為In-Ga-Zn-O為基礎的氧化物半導體，以及，其薄膜也稱為In-Ga-Zn-O為基礎的非單晶膜。

關於用於氧化物半導體層的金屬氧化物，除了上述之外，還可以使用下述金屬氧化物中的任一者：In-Sn-Zn-O為基礎的金屬氧化物；In-Al-Zn-O為基礎的金屬氧化物；Sn-Ga-Zn-O為基礎的金屬氧化物；Al-Ga-Zn-O為基礎的金屬氧化物；Sn-Al-Zn-O為基礎的金屬氧化物；In-Zn-O為基礎的金屬氧化物；Sn-Zn-O為基礎的金屬氧化物；Al-Zn-O為基礎的金屬氧化物；In-O為基礎的金屬氧化物；Sn-O為基礎的金屬氧化物；及Zn-O為基礎的金屬氧化物。氧化矽可以包含於使用任何上述金屬氧化物形成的氧化物半導體層中。

氧化物半導體較佳地包含 In，更佳地包含 In 和 Ga。爲了取得 i 型（本質的）氧化物半導體層，執行脫水或脫氫製程是有效的。

在例如氮等惰性氣體或稀有氣體（例如氬或氦）之氛圍中執行熱處理的情形中，以熱處理將氧化物半導體層改變成氧缺乏的氧化物半導體層。因此，形成低電阻氧化物半導體層，亦即，n 型（例如，n⁻型）氧化物半導體層。然後，藉由形成與氧化物半導體層接觸的氧化物絕緣膜以及氧化物絕緣膜形成後的熱處理，使氧化物半導體層處於氧過量狀態，以致於形成高電阻氧化物半導體層，亦即，i 型氧化物半導體層。此製程也可以稱爲固相氧化，藉由固相氧化，氧化物半導體層處於氧過量狀態。依此方式，能夠製造及提供包含具有高可靠度及高電特徵之薄膜電晶體的半導體裝置。

關於脫水或脫氫，在 400℃ 至 750℃ 的溫度，較佳地在 420℃ 至 570℃ 的溫度，在氮或稀有氣體（例如氬或氦）的惰性氣體氛圍中，執行熱處理，以致於可以降低包含於氧化物半導體層中的例如濕氣等雜質。此外，可以防止水（H₂O）稍後再進入於於氧化物半導體層。

以 20 ppm 或更低的 H₂O 濃度，在氮氛圍中較佳地執行脫水或脫氫熱處理。或者，在具有 20 ppm 或更低的 H₂O 濃度之超乾空氣氛圍中，執行熱處理。

在即使對經過脫水或脫氫後的氧化物半導體層執行高達 450℃ 之熱脫附顯微法（TDS）時，仍然未偵測到在約

300℃ 之水的二峰值或是水的至少一峰值之條件下，使氧化物半導體層接受脫水或脫氫熱處理。因此，即使對包含經過脫水或脫氫的氧化物半導體層之薄膜電晶體執行高達 450℃ 之 TDS 時，至少在約 300℃ 仍然未偵測到水的峰值。

此外，當溫度從執行脫水或脫氫之加熱溫度 T 下降時，重要的是藉由連續地使用執行脫水或脫氫的加熱爐以防止經過脫水或脫氫的氧化物半導體層曝露至空氣中，以致於防止水或氫進入氧化物半導體層。藉由改變氧化物半導體層成為低電阻氧化物半導體層，亦即，藉由脫水或脫氫之 n 型（例如 n^- 型）氧化物半導體層，然後，藉由將低電阻氧化物半導體層改變成高電阻氧化物半導體層成為 i 型半導體層，而取得氧化物半導體層，使用如此取得的氧化物半導體層以形成薄膜電晶體。在該情形中，當使用此氧化物半導體層形成薄膜電晶體時，薄膜電晶體的臨界電壓可為正電壓，以致於可以實現所謂的常關切換元件。希望半導體裝置（發光裝置）形成具有正值且儘可能接近 0V 的臨界電壓之通道。假使薄膜電晶體的臨界電壓是負的時，則薄膜電晶體傾向於所謂的常開，換言之，即使當閘極電壓為 0V 時，電流仍在源極電極與汲極電極之間流動。在主動矩陣顯示裝置中，包含於電路中的薄膜電晶體的電特徵是重要的且顯著地影響顯示裝置的性能。在薄膜電晶體的電特徵之中，臨界電壓（ V_{th} ）是特別重要的。即使當場效遷移率高時，在臨界電壓的正值高或是臨界電壓為負值的情形中，仍然難以控制電路。此外，在薄膜電晶體具有

大的臨界電壓絕對值的情形中，在低驅動電壓下，薄膜電晶體無法執行切換功能且可能是負載。在n通道薄膜電晶體的情形中，希望當正電壓施加至閘極時，形成通道以及汲極電流開始流通。除非驅動電壓升高否則不會形成通道以及即使在負電壓的狀態下形成通道及汲極電流開始流通，對於電路中使用的薄膜電晶體並不適用。

此外，溫度從加熱溫度T下降時的氣體氛圍可以切換至與溫度上升至加熱溫度時的氣體氛圍不同的氣體氛圍。舉例而言，在用於執行脫氫或脫水的加熱爐由高純度氧氣、高純度 N_2O 氣體、或超乾空氣（具有 $-40^{\circ}C$ 或以下，較佳地 $-60^{\circ}C$ 或以下的露點）填充而不曝露於空氣時，執行冷卻。

在藉由用於脫水或脫氫之熱處理以降低含於膜中的濕氣之後，在未含濕氣（具有 $-40^{\circ}C$ 或以下，較佳地 $-60^{\circ}C$ 或以下的露點）之氛圍中，緩慢冷卻（或冷卻）氧化物半導體膜，使用此經過緩慢冷卻（或冷卻）的氧化物半導體膜，可以增進薄膜電晶體的電特徵，以及，實現可以量產的高性能薄膜電晶體。

在本說明書中，在氮或稀有氣體（例如氬或氦）的惰性氣體氛圍下的熱處理被稱為脫水或脫氫之熱處理。在本說明書中，脫氫並非意指藉由熱處理僅消除 H_2 。為方便起見，消除H、OH、等等也稱為「脫水或脫氫」。

在例如氮或稀有氣體（例如氬或氦）的惰性氣體氛圍下執行熱處理的情形中，藉由熱處理，氧化物半導體層改

變成氧缺乏的氧化物半導體層而成爲低電阻氧化物半導體層，亦即，n型（例如，n⁻型）氧化物半導體層。

此外，與汲極電極層重疊的區域形成爲高電阻汲極區（也稱爲HRD區），此高電阻汲極區是氧缺乏的區域。此外，與源極電極層重疊的區域形成爲高電阻源極區（也稱爲HRS區），此高電阻汲極區是氧缺乏的區域。

具體而言，高電阻汲極區的載子濃度爲 $1 \times 10^{18} / \text{cm}^3$ 或更高且至少高於通道形成區的載子濃度（小於 $1 \times 10^{18} / \text{cm}^3$ ）。注意，本說明書中的載子濃度意指室溫下以霍爾效應測量取得的載子濃度的值。

使至少部份經過脫水或脫氫的氧化物半導體層處在氧過量狀態而具有高電阻，亦即，變成i-型區，以形成通道形成區。注意，關於使經過脫水或脫氫之氧化物半導體層處於氧過量狀態下的處理，可爲下述處理：以濺射法，形成與經過脫氫或脫水之氧化物半導體層相接觸的氧化物絕緣膜；在沈積氧化物絕緣膜之後，熱處理或是在包含氧的氛圍中之熱處理、或是在惰性氣體氛圍中熱處理之後在氧氛圍或超乾空氣（具有 -40°C 或更低，較佳地 -60°C 或更低之露點）中的冷卻處理；等等。

此外，爲了使用至少部份經過脫水或脫氫的氧化物半導體層（與閘極電極層重疊的部份）作爲通道形成區，使氧化物半導體層選擇性地處於氧過量狀態而成爲高電阻氧化物半導體層，亦即，i型氧化物半導體層。以下述方式形成通道形成區：使用Ti或類似者的金屬電極所形成的源

極電極層和汲極電極層形成於經過脫氫或脫水之氧化物半導體層上並與其接觸，以及，使未與源極電極層和汲極電極層重疊的曝露區選擇性地處於氧過量狀態。當使曝露區選擇性地處於氧過量狀態時，形成與源極電極層重疊的第一高電阻源極區以及與汲極電極層重疊的第二高電阻汲極區，以及，在第一高電阻源極區與第二高電阻汲極區之間的區域作為通道形成區。亦即，通道形成區的通道長度以自行對準的方式形成於源極電極層與汲極電極層之間。

依此方式，能夠製造及提供包含具有高電特徵及高可靠度的薄膜電晶體之發光裝置。

注意，藉由在與汲極電極層重疊的氧化物半導體層中形成高電阻汲極區，當形成驅動電路時，可以增進可靠度。具體而言，藉由形成高電阻汲極區，導電率從汲極電極層至高電阻汲極區及通道形成區逐步地變化。因此，在薄膜電晶體以連接至用於供應高電源電位 V_{DD} 的佈線之汲極電極層操作之情形中，即使在閘極電極層與汲極電極層之間施加高電場時，高電阻汲極區仍作為緩衝以及未局部地施加高電場，以致於可以增進電晶體的耐受電壓。

此外，藉由在分別與汲極電極層及源極電極層重疊的氧化物半導體層中形成高電阻汲極區和高電阻源極區，因而當形成驅動電路時可以降低通道形成區中的漏電流。特別地，藉由形成高電阻汲極區，在電晶體的汲極電極層與源極電極層之間流動的漏電流依序流經汲極電極層、汲極電極層側上的高電阻汲極區、通道形成區、源極電極層側

上的高電阻源極區、以及源極電極層。此時，在通道形成區中，從汲極電極層側上的高電阻汲極區流至通道形成區的漏電流集中於電晶體關閉時具有高電阻之通道形成區與閘極絕緣層之間的界面之近處。如此，可以降低背通道部份（與閘極電極層分開之通道形成區的部份表面）中的漏電流量。

此外，視閘極電極層的寬度，與源極電極層重疊的高電阻源極區以及與汲極電極層重疊的高電阻汲極區彼此重疊，而以部份閘極電極層及閘極絕緣層介於其間，以及，可以更有效地降低汲極電極層的端部近處中電場的強度。

此外，可以在氧化物半導體層與源極和汲極電極層之間形成氧化物導體層。氧化物導體層較佳地含有氧化鋅作為成份且較佳地未含有氧化銮。舉例而言，可以使用氧化鋅、鋅鋁氧化物、氧氮化鋁、或鎵鋅氧化物。氧化物導體層也作為低電阻汲極（LRD，也稱為LRN（低電阻n型導電率）區）。具體而言，低電阻汲極區的載子濃度高於高電阻汲極區（HRD區）的載子濃度，較佳地在 $1 \times 10^{20}/\text{cm}^3$ 至 $1 \times 10^{21}/\text{cm}^3$ 的範圍。在氧化物半導體層與源極和汲極電極層之間設置氧化物導體層可以降低接觸電阻及實現電晶體的更高速度操作。因此，可以增進週邊電路（驅動電路）的頻率特徵。

可以連續地形成用於形成源極和汲極電極層的氧化物導體層及金屬層。

此外，藉由堆疊金屬材料及與作為LRN區或LRD區的

氧化物導體層的材料相同的材料而形成的佈線被用以形成上述第一佈線和第二佈線。藉由堆疊金屬和氧化物導體層，在例如佈線或開口的重疊部份等步階處的遮蓋可以增進；因此，可以降低佈線電阻。此外，可預期防止導因於遷移等的佈線電阻之局部增加以及防止佈線斷開之效果；因此，可以提供具有高度可靠的發光裝置。

關於第一佈線與第二佈線之間的上述連接，當氧化物導體層夾於其間時，可預期防止導因於連接部份（接觸部份）中金屬表面上絕緣氧化物的形成之接觸電阻的增加；因此，可以提供高度可靠的發光裝置。

由於薄膜電晶體容易因靜電等而損壞，所以，在與閘極線或源極線相同的基底上，較佳地設置用於保護像素部份的薄膜電晶體之保護電路。保護電路較佳地由包含氧化物半導體層的非線性元件形成。

注意，在本說明書中為了方便起見而使用例如「第一」及「第二」等序號，但其並非代表步驟的次序以及層的堆疊次序。此外，在本說明書中的序號並非代表具體說明本發明之特定名稱。

藉由使用氧化物半導體層，可以實現包含具有優良電特徵及高可靠度的薄膜電晶體之發光裝置。

【實施方式】

於下，將參考附圖，詳述本發明的實施例。注意，本發明不限於下述說明，以及，習於此技藝者將容易瞭解其

模式及細節的不同改變，除非這些改變悖離本發明的精神及範圍。因此，本發明不應被解釋成侷限於下述實施例的說明。在下述的結構中，在不同圖式中，相同的部份或具有類似功能的部份以相同代號表示，且將不重複其說明。

（實施例1）

將參考圖1、圖2A至2C、圖3A至3C、圖4A及4B、圖5A及5B、以及圖11A1、11A2、11B1、及11B2，說明包含薄膜電晶體的發光裝置及其製造方法。

圖1顯示本發明的一模式之發光裝置。圖1中的發光裝置在可撓基底100上包含像素部及驅動電路部，像素部包括發光元件、薄膜電晶體170、及電容器147，驅動電路部包括薄膜電晶體180。此外，用於連接的端電極128、第一端子121、及連接電極120設於用於閘極佈線的端子部中，以及，用於連接的端電極129、及第二端子122設於源極佈線的端子部中。此外，在薄膜電晶體180和薄膜電晶體170上形成氧化物絕緣膜107和保護絕緣層106。

使用第一電極層110、EL層194、及第二電極層195的堆疊，形成發光元件。薄膜電晶體170的汲極電極層和第一電極層110形成爲彼此接觸，以致於發光元件和薄膜電晶體170彼此電連接。在像素部中，在保護絕緣層106上形成色彩濾光層191。色彩濾光層191由覆蓋層192覆蓋，以及，在其上進一步形成保護絕緣層109。第一電極層110形成於保護絕緣層109上。此外，在薄膜電晶體170上形成用

於發光元件之間分開的分隔部193。

在驅動電路部的薄膜電晶體180中，導體層111設於閘極電極層及半導體層上，汲極電極層165b電連接至與閘極電極層相同的步驟中形成的導體層162。

關於可撓基底100，舉例而言，較佳地使用例如聚對苯二甲酸乙二酯（PET）或聚萘二甲酸乙二酯（PEN）等聚酯樹脂、聚丙烯腈樹脂、聚醯亞胺樹脂、聚甲基甲基丙烯酸酯樹脂、聚碳酸酯（PC）樹脂、聚醚砜（PES）樹脂、聚醯胺樹脂、環烯樹脂、聚丙烯樹脂、聚醯胺醯亞胺樹脂、聚氯乙烯樹脂、等等。注意，纖維體由有機樹脂填充的結構體（也稱為預浸體）可以作為可撓基底。

本實施例中所示的發光裝置是底部發光型，其中，光經由可撓基底100側發射，以致於使用具有透光特性的基底作為可撓基底100。另一方面，在本實施例中所示的發光裝置是頂部發光型的情形中，其中，光經由可撓基底100的背側發射，可以使用製成足夠薄而具有可撓性但不具有透光特性的金屬基底作為可撓基底100。金屬基底形成於非發光的一側上。用於形成金屬基底的材料不限於特定金屬，但是，較佳地可以使用鋁、銅、鎳、或例如鋁合金或不銹鋼等金屬合金、等等。

於下，將參考圖2A至2C、圖3A至3C、圖4A及4B、圖5A及5B、以及圖11A1、11A2、11B1、及11B2，說明製造方法。圖2A至2C、圖3A至3C、圖4A及4B、以及圖5A及5B對應於發光裝置的剖面視圖。

在具有絕緣表面的可撓基底 100 的整個表面上形成導體層，然後，執行第一微影步驟以形成光阻掩罩。藉由蝕刻以移除導體層的不需要部份，以形成佈線和電極（閘極電極層 101、閘極電極層 161、導體層 162、電容器佈線層 108、及第一端子 121）。由於可以增進堆疊於佈線和電極上的膜之遮蓋，所以，較佳地執行蝕刻，以致於佈線和電極的端部具有如圖 2A 所示的錐狀。注意，閘極電極層 101 和閘極電極層 161 均包含於閘極佈線中。

雖然對於可以作為具有絕緣表面的可撓基底 100 之可撓基底並無特別限定，但是，可撓基底需要具有足以至少承受稍後要執行的熱處理之抗熱性。

作為基部膜的絕緣膜可以設於可撓基底 100 與閘極電極層 101、閘極電極層 161、導體層 162、電容器佈線層 108、及第一端子 121 之間。基部膜具有防止雜質元素從可撓基底 100 擴散的功能，以及可以由使用氮化矽膜、氧化矽膜、氮氧化矽膜、及氧氮化矽膜中之一或更多之單層或堆疊層形成。

閘極電極層 101、閘極電極層 161、導體層 162、電容器佈線層 108、及第一端子 121 可以由使用例如鉬、鈦、鉻、鉭、鎢、鋁、銅、鈮、或鈦等金屬材料；或含有任何這些材料作為主成份的合金材料之單層或堆疊層形成。

舉例而言，關於閘極電極層 101、閘極電極層 161、導體層 162、電容器佈線層 108、及第一端子 121 中的每一者的雙層結構，下述結構是較佳的：鋁層及堆疊於其上的鉬

層之雙層結構、銅層及堆疊於其上的鉬層之雙層結構、銅層及堆疊於其上的氮化鈦層或氮化鉬層之雙層結構、以及氮化鈦層及堆疊於其上的鉬層之雙層結構。關於層的堆疊結構，鎢層或氮化鎢層、鋁及矽的合金或鋁及鈦的合金、以及氮化鈦層或鈦層的堆疊層是較佳的。

接著，在閘極電極層 101、閘極電極層 161、導體層 162、電容器佈線層 108、及第一端子 121 上形成閘極絕緣層 102（請參見圖 2A）。

以電漿 CVD 法、濺射法、或類似方法，將閘極絕緣層 102 形成為具有氧化矽層、氮化矽層、氧氮化矽層、氮氧化矽層、氧化鋁層的單層或是其堆疊層。舉例而言，以電漿 CVD 法，使用 SiH_4 、氧、及氮作為膜形成氣體，形成氧氮化矽層。閘極絕緣層 102 的厚度設定為 100 nm 至 500 nm。在堆疊結構的情形中，舉例而言，具有 50 nm 至 200 nm 的厚度之第一閘極絕緣層及具有 5 nm 至 300 nm 的厚度之第二閘極絕緣層依此次序堆疊。

在本實施例中，以電漿 CVD 法形成厚度 200 nm 或更薄的氧化矽層作為閘極絕緣層 102。

然後，在閘極絕緣層 102 上形成厚度 2 nm 至 200 nm 的氧化物半導體膜 130（請參見圖 2B）。

注意，在藉由濺射法形成氧化物半導體膜之前，藉由逆濺射，較佳地移除閘極絕緣層 102 的表面上的灰塵，在逆濺射中，導入氬氣以及產生電漿。逆濺射係一方法，其中，在氬氛圍中，使用 RF 電源以施加電壓至基底側，而未

施加電壓至靶材側，以及在基底的近處產生電漿，以致於基底表面被修整。注意，可以使用氮氛圍、氬氛圍、或類似者以取代氬氛圍。或者，可以使用添加氧、 N_2O 、或類似者之氬氛圍。又或者，可以使用添加 Cl_2 、 CF_4 、或類似者之氬氛圍。

使用下述膜中的任何膜，以形成氧化物半導體膜 130：
 $In-Ga-Zn-O$ 為基礎的非單晶膜、 $In-Sn-Zn-O$ 為基礎的氧化物半導體膜、 $In-Al-Zn-O$ 為基礎的氧化物半導體膜、 $Sn-Ga-Zn-O$ 為基礎的氧化物半導體膜、 $Al-Ga-Zn-O$ 為基礎的氧化物半導體膜、 $Sn-Al-Zn-O$ 為基礎的氧化物半導體膜、 $In-Zn-O$ 為基礎的氧化物半導體膜、 $Sn-Zn-O$ 為基礎的氧化物半導體膜、 $Al-Zn-O$ 為基礎的氧化物半導體膜、 $In-O$ 為基礎的氧化物半導體膜、 $Sn-O$ 為基礎的氧化物半導體膜、或 $Zn-O$ 為基礎的氧化物半導體膜。在本實施例中，藉由使用 $In-Ga-Zn-O$ 為基礎的氧化物半導體靶材，以濺射法形成氧化物半導體膜 130。或者，在稀有氣體（典型上為氬）氛圍中、氧氛圍中、或稀有氣體（典型上為氬）及氧的氛圍中，以濺射法形成氧化物半導體膜 130。當使用濺射法時，較佳的是使用含有 2 wt% 至 10 wt% 的 SiO_2 之靶材以執行膜形成，以及，在氧化物半導體膜 130 中含有抑制晶化的 SiO_x ($x > 0$)，以在稍後步驟中脫水或脫氫之熱處理時防止晶化。

此處，使用含有 In 、 Ga 、及 Zn 的氧化物半導體靶材（ $In_2O_3 : Ga_2O_3 : ZnO = 1 : 1 : 1$ (mol% (莫耳%))）， In ：

Ga : Zn=1 : 1 : 0.5 [原子 %]) , 在含有氬及氧 (氬 : 氧 =30 sccm : 20sccm , 氧流速比例為 40%) 的氛圍中 , 在下述條件下 , 形成氧化物半導體膜 : 基底與靶材之間的距離為 100 mm 、 壓力為 0.2 Pa 、 直流 (DC) 電源為 0.5 kW 。 注意 , 由於可以降低灰塵以及膜厚可以均勻 , 所以 , 脈衝直流 (DC) 電源是較佳的 。 In-Ga-Zn-O 為基礎的非單晶膜形成至厚度為 5 nm 至 200 nm 。 在本實施例中 , 關於氧化物半導體膜 , 使用 In-Ga-Zn-O 為基礎的氧化物半導體靶材 , 藉由濺射法 , 形成 30 nm 厚的 In-Ga-Zn-O 為基礎的非單晶膜 。 此外 , 關於含有 In 、 Ga 、 及 Zn 的氧化物半導體靶材 , 可以使用具有 In : Ga : Zn=1 : 1 : 1 [原子 %] 或 In : Ga : Zn=1 : 1 : 2 [原子 %] 的成份之靶材 。

濺射法的實施例包含使用高頻電源作為濺射電源的 RF 濺射法 、 使用直流電源作為濺射電源的 DC 濺射法 、 以及以脈衝方式施加偏壓的脈衝式 DC 濺射法 。 在形成絕緣膜的情形中 , 主要使用 RF 濺射法 , 以及 , 在形成金屬膜的情形中 , 主要使用 DC 濺射法 。

此外 , 有多源濺射設備 , 其中 , 可以設置複數個不同材料的靶材 。 藉由多源濺射設備 , 可以在相同腔室中形成堆疊的不同材料膜 , 以及 , 在相同腔室中 , 同時藉由放電而形成具有多種材料的膜 。

此外 , 有濺射設備是在腔室內設有磁系統且用於磁控管濺射 , 及有用於 ECR 濺射的濺射設備 , 其中 , 使用微波產生的電漿而未使用輝光放電 。

此外，關於藉由濺射的膜形成法，也有反應濺射法及偏壓濺射法，在反應濺射法中，靶材物質及濺射氣體成份在膜形成期間彼此化學地反應以形成薄化合物膜，在偏壓濺射法中，在膜形成期間，電壓也施加至基底。

接著，執行第二微影步驟。在氧化物半導體膜130上形成光阻掩罩137，以及，藉由蝕刻以移除氧化物半導體膜130和閘極絕緣層102的不需要部份，以形成抵達第一端子121的接觸孔119和抵達閘極絕緣層102中的導體層162之接觸孔123（請參見圖2C）。

因此，當在閘極絕緣層102中形成接觸孔，而氧化物半導體膜130形成於閘極絕緣層102的整個表面上時，光阻掩罩未直接接觸閘極絕緣層102的表面；因此，可以防止閘極絕緣層102的表面污染（例如，雜質等附著至閘極絕緣層102）。因此，可以取得閘極絕緣層102與氧化物半導體膜130之間的介面之有利狀態，導致可靠度增進。

或者，直接在閘極絕緣層上形成光阻圖案，然後，形成接觸孔。在此情形中，在移除光阻後，較佳地執行熱處理以將閘極絕緣膜的表面脫水或脫氫。舉例而言，藉由惰性氣體（例如氮、氦、氬、或氙）氛圍或氧氛圍中的熱處理（400℃至750℃），移除包含於閘極絕緣層中的例如氫和水等雜質。

接著，移除光阻掩罩137。藉由使用第三微影步驟中形成的光阻掩罩135a和135b，蝕刻氧化物半導體膜130，以致於形成島狀氧化物半導體層131和132（請參見圖3A）

。或者，以噴墨法形成用於形成島狀氧化物半導體層的光阻掩罩 135a 和 135b。當以噴墨法形成光阻掩罩時，未使用光罩，導致製造成本降低。

接著，氧化物半導體層 131 和 132 接受脫水或脫氫，以致於形成經過脫水或脫氫的氧化物半導體層 133 和 134（請參見圖 3B）。執行脫水或脫氫的熱處理溫度是 400℃ 至 750℃，較佳地，425℃ 或更高。注意，在第一熱處理溫度為 425℃ 或更高的情形中，熱處理時間可以為一小時或更低，而在第一熱處理溫度低於 425℃ 的溫度的情形中，熱處理時間可以設定為大於一小時。此處，將基底導入電熱爐中，電熱爐是一種熱處理設備，以及，在氮氛圍中，氧化物半導體層接受熱處理。然後，氧化物半導體層未曝露於空氣，以防止水及氫再度含於氧化物半導體層中。以此方式，形成氧化物半導體層 133 和 134。在本實施例中，從氧化物半導體層被脫水或脫氫的加熱溫度 T 執行緩慢冷卻至低至足以防止水再度進入的溫度。具體而言，在一加熱爐中在氮氛圍中，執行緩慢冷卻至比加熱溫度 T 低 100℃ 或更多的溫度。不侷限於氮氛圍，可以在例如氮、氬、或氫等稀有氣體氛圍中，執行脫水或脫氫。

當氧化物半導體層接受 400℃ 至 700℃ 的熱處理時，可以取得氧化物半導體層的脫水或脫氫；因此，在稍後步驟中可以防止水（H₂O）再度被包含於氧化物半導體層中。

注意，熱處理設備不限於電熱爐，舉例而言，可以使用例如 GRTA（氣體快速熱退火）設備或是 LRTA（燈快速

熱退火) 設備等 RTA (快速熱退火) 設備。LRTA 設備是以例如鹵素燈、金屬鹵化物燈、氙氣電弧燈、碳電弧燈、高壓鈉燈、或高壓水銀燈等燈發射的光 (電磁波) 的照射，以加熱要處理的物體。此外，LRTA 設備可以不僅設有燈也可以設有藉由來自例如電阻式加熱器等加熱器的熱傳導或熱輻射以將要處理的物體加熱之裝置。GRTA 是使用高溫氣體的熱處理方法。關於氣體，使用不會因熱處理而與要處理的物體反應的惰性氣體，舉例而言，氮或例如氬等稀有氣體。可藉由 RTA 法在 600℃ 至 750℃ 下進行熱處理達數分鐘。

注意，在第一熱處理中，較佳的是，水、氫、等等未含於氮或例如氮、氬、或氬等稀有氣體中。特別地，在 H₂O 的濃度為 20 ppm 或更低的氮氛圍中較佳地執行熱處理，所述熱處理是在 400℃ 至 750℃ 之溫度對氧化物半導體層執行的熱處理，以用於脫水或脫氫。或者，較佳的是，導入於熱處理的設備中之氮或例如氮、氬、或氬等稀有氣體具有 6N (99.9999%) 或更大，較佳地為 7N (99.99999%) 或更大；亦即，雜質濃度設定為 1 ppm 或更小，較佳地為 0.1 ppm 或更低。

在某些情形中，氧化物半導體層視第一熱處理的條件或氧化物半導體層的材料而被晶化成微晶膜或多晶膜。舉例而言，氧化物半導體層可以晶化成變成具有 80% 或更多、或 90% 或更多的晶化程度之微晶半導體層。此外，氧化物半導體層可以視氧化物半導體層的第一熱處理的條件及

材料而變成未含有晶體成份的非晶氧化物半導體層。此外，在某些情形中，氧化物半導體膜變成非晶氧化物膜，其中，混合有微晶部份（微晶部份的晶粒尺寸為1 nm至20 nm（典型地，2 nm至4 nm））。當使用RTA（GRTA，LRTA）以執行高溫熱處理時，可以在氧化物半導體膜的表面側上縱向地（在膜厚方向上）產生針狀晶體。

也可以對未被處理成島狀氧化物半導體層131和132之氧化物半導體膜130執行氧化物半導體層的第一熱處理。在該情形中，在第一熱處理後，將基底取出加熱裝置以及執行微影步驟。

在下述任何時機，執行氧化物半導體層的脫水或脫氫熱處理：在形成氧化物半導體層之後；在氧化物半導體層上形成源極電極和汲極電極之後；以及，在源極電極和汲極電極上形成鈍化膜之後。

此外，在氧化物半導體膜130接受脫水或脫氫處理後，執行如圖2C所示之在閘極絕緣層102中形成接觸孔123和119的步驟。

注意，氧化物半導體膜的蝕刻步驟不限於濕蝕刻，也可以執行乾蝕刻。

關於用於乾蝕刻的蝕刻氣體，較佳地使用含有氯的氣體（例如氯氣（ Cl_2 ）、氯化硼（ BCl_3 ）、氯化矽（ SiCl_4 ）、或四氯化碳（ CCl_4 ）等氯為基礎的氣體）。

或者，可以使用含有氟的氣體（例如四氟化碳（ CF_4 ）、氟化硫（ SF_6 ）、氟化氮（ NF_3 ）、或三氟甲烷（ CHF_3 ）

）；溴化氫（HBr）；氧（O₂）；這些氣體中任何添加例如氦（He）或氬（Ar）等稀有氣體之氣體；等等。

關於乾蝕刻法，可以使用平行板反應離子蝕刻（RIE）法或感應耦合電漿（ICP）蝕刻法。為將膜蝕刻成所需形狀，適當地調整蝕刻條件（施加至線圈狀電極的電力量、施加至基底側上的電極之電力量、基底側上電極的溫度、等等）。

關於用於濕蝕刻的蝕刻劑，可以使用藉由混合磷酸、醋酸、硝酸、等等取得的溶液。此外，也可以使用 ITO-07N（KANTO CHEMICAL CO., INC.製造）。

藉由清洗，將濕蝕刻中使用的蝕刻劑與被蝕刻掉的材料一起移除。包含被蝕刻掉的材料及蝕刻劑的廢液可以被純化以及材料可被再使用。當從蝕刻後及再使用的廢液中收集包含於氧化物半導體層中之例如銮等材料時，可以有效地使用資源及降低成本。

視材料而適當地調整蝕刻條件（例如蝕刻劑、蝕刻時間、及溫度），以致於材料可以被蝕刻成所需形狀。

接著，藉由濺射法或真空蒸鍍法，使用金屬材料，於氧化物半導體層 133 和 134 上形成金屬導體膜。

關於金屬導體膜的材料，有選自 Al、Cr、Cu、Ta、Ti、Mo、或 W、包含上述元素的合金、上述元素中的某些元素相結合之合金膜、等等。此外，金屬導體膜可具有單層結構或兩或更多層的堆疊層結構。舉例而言，實施例可為包含矽的鋁膜之單層結構、鋁膜和堆疊於其上的鈦膜之雙

層結構、Ti膜、鋁膜、及Ti膜依序堆疊的三層結構、等等。或者，可以使用含有鋁（Al）及選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、鈮（Nd）、及釷（Sc）之一或眾多元素的膜、合金膜、或氮化物膜。

在形成金屬導體膜之後執行熱處理的情形中，金屬導體膜較佳地具有足以承受熱處理的抗熱性。

接著，執行第四微影步驟。形成光阻掩罩136a、136b、136c、136d、136e、136f、及136g，以及，藉由蝕刻以移除金屬導體膜的不需要部份，以致於形成源極電極層105a、汲極電極層105b、源極電極層165a、汲極電極層165b、電容器電極層149、連接電極120、以及第二端子122（請參見圖3C）。

注意，適當地調整每一材料及蝕刻條件，以致於當蝕刻金屬導體膜時氧化物半導體層133和134不會被移除。

在本實施例中，使用Ti膜作為金屬導體膜，使用In-Ga-Zn-O為基礎的材料作為氧化物半導體層133和134，以及，使用氫氧化銨溶液（氨、水、及過氧化氫溶液的混合物）作為蝕刻劑。

在第四微影步驟中，在各別的端子部中，形成連接電極120和第二端子122，連接電極120和第二端子122係由與源極電極層105a和165a以及汲極電極層105b和165b相同的材料形成。注意，第二端子122電連接至源極佈線（包含源極電極層105a和165a）。連接電極120形成為與接觸孔119中的第一端子121相接觸以及電連接至第一端子121。

注意，以噴墨法形成用於形成源極電極層和汲極電極層的光阻掩罩136a、136b、136c、136d、136e、136f、及136g。當以噴墨法形成光阻掩罩時，未使用光罩，造成製造成本降低。

接著，移除光阻掩罩136a、136b、136c、136d、136e、136f、及136g，以及，形成氧化物絕緣膜107作為與氧化物半導體層133和134接觸的保護絕緣膜。

在此階段，在氧化物半導體層133和134中，有與氧化物絕緣膜接觸的區域。在這些區域之中，閘極電極層與氧化物絕緣膜107重疊而以閘極絕緣層介於其間的區域是通道形成區。

以不使例如水及氫等雜質混入氧化物絕緣膜107之濺射法等方法，適當地將氧化物絕緣膜107形成至具有至少1nm或更多的厚度。在本實施例中，以濺射法形成300 nm厚度的氧化矽膜作為氧化物絕緣膜107。在膜形成時的基底溫度可為室溫至300℃。在本實施例中，基底溫度是室溫。在稀有氣體（典型地為氬）氛圍、氧氛圍、或包含稀有氣體（典型地為氬）及氧的氛圍中，以濺射法形成氧化矽膜。此外，使用氧化矽靶材或矽靶材作為靶材。舉例而言，以濺射法，在氧及氮的氛圍中，使用矽靶材，形成氧化矽膜。使用無機絕緣膜作為與電阻降低的氧化物半導體層接觸的氧化物絕緣膜，所述無機絕緣膜未含有例如濕氣、氫離子、及OH⁻等雜質以及阻擋這些雜質從外部進入。典型地，使用氧化矽膜、氮氧化矽膜、氧化鋁膜、或氧氮

化鋁膜。

接著，在惰性氣體氛圍或氮氛圍中執行第二熱處理（較佳地 200℃ 至 400℃，舉例而言，250℃ 至 350℃）。舉例而言，在氮氛圍中，在 250℃ 下，執行第二熱處理一小時。藉由第二熱處理，與氧化物絕緣膜 107 重疊的部份氧化物半導體層 133 和 134 在與氧化物絕緣膜 107 接觸的狀態下被加熱。

經由上述步驟，在膜形成之後對氧化物半導體層執行脫水或脫氫熱處理，以降低電阻，然後，使部份氧化物半導體層選擇性地處於氧過量狀態。

結果，在氧化物半導體層 133 中，與閘極電極層 161 重疊的通道形成區 166 變成 i 型通道形成區，以及，與源極電極層 165a 重疊的高電阻源極區 167a 及與汲極電極層 165b 重疊的高電阻汲極區 167b 以自行對準方式形成；如此，形成氧化物半導體層 163。類似地，在氧化物半導體層 134 中，與閘極電極層 101 重疊的通道形成區 116 變成 i 型通道形成區，以及，與源極電極層 105a 重疊的高電阻源極區 117a 及與汲極電極層 105b 重疊的高電阻汲極區 117b 以自行對準方式形成；如此，形成氧化物半導體層 103。

藉由在氧化物半導體層 103 和 163 中形成分別與汲極電極層 105b 和 165b（以及源極電極層 105a 和 165a）重疊的高電阻汲極區 117b 和 167b（或高電阻源極區 117a 和 167a），可以增進形成的電路之可靠度。具體而言，藉由形成高電阻汲極區 117b，從汲極電極層 105b 至高電阻汲極區 117b 和

通道形成區 116，導電率可以逐步地變化；類似地，藉由形成高電阻汲極區 167b，從汲極電極層 165b 至高電阻汲極區 167b 和通道形成區 166，導電率可以逐步地變化。因此，當電晶體在連接至供應高電源電位 VDD 給汲極電極層 105b 和 165b 之佈線的狀態下操作時，高電阻汲極區作為緩衝，且即使在閘極電極層 101 和 161 與汲極電極層 105b 和 165b 之間施加高電場時，仍然不會局部地施加高電場，以致於可以增進電晶體的承受電壓。

此外，藉由在氧化物半導體層 103 和 163 中形成分別與汲極電極層 105b 和 165b（以及源極電極層 105a 和 165a）重疊的高電阻汲極區 117b 和 167b（或高電阻源極區 117a 和 167a），可以降低在形成的電路中流動的通道形成區 116 和 166 中的漏電流。

在本實施例中，在以濺射法形成氧化矽膜作為氧化物絕緣膜 107 之後，在 250℃ 至 350℃ 下執行熱處理，因而氧從源極區與汲極區之間的氧化物半導體層的曝露部份（通道形成區）進入每一氧化物半導體層，且擴散至其中。藉由濺射法以形成氧化矽膜，在氧化矽膜中含有過量的氧，以及，氧可以進入氧化物半導體層及經由熱處理而擴散至其中。氧進入氧化物半導體層中且擴散至其中，因而通道區具有更高的電阻（例如 i 型導電率）。如此，可以取得常關薄膜電晶體。

此外，在氧化物半導體層的厚度為 15 nm 或更小的情形中，在整個厚度方向上形成氧化物半導體層中的高電阻

源極區或高電阻汲極區。在氧化物半導體層的厚度為 30 nm 至 50 nm 的情形中，在部份氧化物半導體層中，亦即，在與源極電極層或汲極電極層相接觸且在其近處的氧化物半導體層中的區域中，電阻降低。然後，形成高電阻源極區或高電阻汲極區，並使接近閘極絕緣膜之氧化物半導體層中的區域成為 i 型區。

此外，在空氣氛圍中，在 100℃ 至 200℃ 下執行熱處理 1 小時至 30 小時。在本實施例中，在 150℃ 下執行熱處理 10 小時。可以在固定加熱溫度下執行此熱處理。或者，可以重複地多次執行下述加熱溫度的變化：加熱溫度從室溫增加至 100℃ 至 200℃ 的溫度，然後，降至室溫。此外，在降壓下形成氧化物絕緣膜之前，可以執行此熱處理。在降壓下，熱處理時間可以縮短。藉由此熱處理，將氫從氧化物半導體層導至氧化物絕緣層；如此，可以取得常關薄膜電晶體。因此，可以增進半導體裝置的可靠度。

可以在氧化物絕緣膜 107 上增加地形成保護絕緣層。舉例而言，以 RF 濺射法形成氮化矽膜。由於 RF 濺射法具有高生產力，所以，較佳地作為保護絕緣層的膜形成方法。關於保護絕緣層，使用未包含例如濕氣、氫離子、及 OH^- 等雜質以及防止這些雜質從外部進入的無機絕緣膜。具體而言，使用氮化矽膜、氮化鋁膜、氮氧化矽膜、氧氮化鋁膜、等等。在本實施例中，形成氮化矽膜作為保護絕緣層 106（請參見圖 4A）。

經由上述步驟，可以在一基底上製造驅動電路部中的

電晶體 180、像素部中的薄膜電晶體 170、及電容器 147。薄膜電晶體 170 和 180 均為包含氧化物半導體層的底部閘極型薄膜電晶體，於其中形成高電阻源極區、高電阻汲極區、及通道形成區。因此，在每一薄膜電晶體 170 和 180 中，高電阻汲極區或高電阻源極區作為緩衝，以及，即使施加高電場時，仍然不會局部地施加高電場，以致於可以增進電晶體的承受電壓。

使用閘極絕緣層 102、電容器佈線層 108、及電容器電極層 149，形成電容器 147，其中，電容器部中的閘極絕緣層 102 作為介電質。

藉由在相同基底上設置驅動電路及像素部，在驅動電路與外部訊號之間的連接佈線可以縮短；如此，可以降低發光裝置的尺寸及成本。

然後，在保護絕緣層 106 上形成色彩濾光層 191。關於色彩濾光層，可以使用綠光色彩濾光層、藍光色彩濾光層、紅光色彩濾光層、等等，以及，順序地形成綠光色彩濾光層、藍光色彩濾光層、及紅光色彩濾光層。以印刷法、噴墨法、使用微影術的蝕刻法、等等，形成每一色彩濾光層。藉由設置色彩濾光層，可以執行發光元件的發光區與色彩濾光層的對齊，而不用取決於密封基底的附著準確度。在本實施例中，執行第五、第六、及第七微影步驟以形成綠光色彩濾光層、藍光色彩濾光層、及紅光色彩濾光層。

接著，形成遮蓋色彩濾光層（綠光色彩濾光層、藍光

色彩濾光層、及紅光色彩濾光層)的覆蓋層192。使用透光樹脂以形成覆蓋層192。在本實施例中，在第八微影步驟中，形成覆蓋層192。

此處，顯示使用RGB三顏色以執行全彩顯示的實施例；但是，本發明不特別侷限於此，可以使用RGBW四顏色以執行全彩顯示。

接著，形成遮蓋覆蓋層192和保護絕緣層106之保護絕緣層109（請參見圖4B）。關於保護絕緣層109，使用例如氮化矽膜、氮化鋁膜、氮氧化矽膜、或氧氮化鋁膜等無機絕緣膜。由於當形成接觸孔時保護絕緣層109及保護絕緣層106可以在同一步驟中被蝕刻，所以，較佳的是保護絕緣層109是與保護絕緣層106具有相同的成份之絕緣膜。

接著，執行第九微影步驟。形成光阻掩罩，以及藉由蝕刻氧化物絕緣膜107、保護絕緣層106、及保護絕緣層109而形成抵達汲極電極層105b的接觸孔125。然後，移除光阻掩罩（請參見圖5A）。此外，也藉由蝕刻以形成抵達第二端子122的接觸孔127以及抵達連接電極120的接觸孔126。或者，以噴墨法形成用於形接觸孔的光阻掩罩。當以噴墨法形成光阻掩罩時未使用光罩，導致成本降低。

接著，形成透光導體膜。藉由濺射法、真空蒸鍍法、或類似者，使用氧化銦（ In_2O_3 ）、或氧化銦及氧化錫（ $\text{In}_2\text{O}_3 - \text{SnO}_2$ ，簡寫為ITO）的合金等材料，形成透光導體膜。或者，可以使用含氮之Al-Zn-O為基礎的非單晶膜（亦即，Al-Zn-O-N為基礎的非單晶膜）、含氮之Zn-O為基

礎的非單晶膜、或含氮的 Sn-Zn-O 爲基礎的非單晶膜作爲透光導體膜。注意，Al-Zn-O-N 爲基礎的非單晶膜中鋅的成份比（原子%）爲 47 原子%或更低且高於非單晶膜中的鋁的百分比；Al-Zn-O-N 爲基礎的非單晶膜中鋁的成份比（原子%）高於非單晶膜中氮的成份比。以氫氨酸爲基礎的溶液，蝕刻此材料。但是，由於特別是在蝕刻 ITO 時容易在基底上留下餘留物，所以，可以使用氧化銦及氧化鋅的合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）以增進蝕刻處理能力。

注意，透光導體膜中的成份比單位是原子百分比（原子%），以及，藉由使用電子探針 X 光微分析儀（EPMA）之分析，以評估成份的百分比。

接著，執行第十微影步驟。形成光阻掩罩，以及，藉由蝕刻來移除透光導體膜的不需要部份，以致於形成第一電極層 110、導體層 111、及端子電極 128 和 129。然後，移除光阻掩罩。

也可以在與驅動電路部及像素部相同的基底上形成電容器 147，電容器 147 包含作爲介電質的閘極絕緣層 102、電容器佈線層 108、及電容器電極層 149。在發光裝置中，電容器電極層 149 是電源線的一部份，以及，電容器佈線層 108 是驅動 TFT 的閘極電極層的一部份。

形成於端子部份中的端子電極 128 和 129 作爲連接至 FPC 的電極或佈線。形成於第一端子 121 上並以連接電極 120 介於其間的端子電極 128 是作爲用於閘極佈線的輸入端子之連接端子電極。形成於第二端子 122 的端子電極 129

是作為用於源極佈線的輸入端子之連接端子電極。

此外，圖 11A1 和 11A2 分別是此階段的閘極佈線端子部份的剖面視圖以及其上視圖。圖 11A1 是圖 11A2 中的 C1-C2 剖面視圖。在圖 11A1 中，形成於氧化物絕緣膜 107 上的導體膜 155 是作為輸入端子的連接端子電極。此外，在圖 11A1 中，在端子部中，使用與閘極佈線相同的材料所形成的第一端子 151 以及使用與源極佈線相同的材料所形成的連接電極 153 彼此重疊，而以閘極絕緣層 102 介於其間，以及，彼此電連接。此外，連接電極 153 及導體膜 155 經由設置於氧化物絕緣膜 107 中的接觸孔而彼此直接接觸，以在它們之間形成導電。

此外，圖 11B1 及 11B2 分別是此階段的源極佈線端子部的剖面視圖及其上視圖。圖 11B1 是圖 11B2 中的 D1-D2 剖面視圖。在圖 11B1 中，形成於氧化物絕緣膜 107 上的導體膜 155 是作為輸入端子的連接端子電極。此外，在圖 11B1 中，在端子部中，使用與閘極佈線相同的材料所形成的電極 156 位於電連接至源極佈線的第二端子 150 之下並與其此重疊，而以閘極絕緣層 102 介於其間。電極 156 未電連接至第二端子 150，以及，當電極 156 的電位被設於例如浮動、GND、或 0V 等不同於第二端子 150 的電位時，可以形成用於防止雜訊或靜電的電容器。第二端子 150 電連接至導體膜 155，而以氧化物絕緣膜 107 介於其間。

視像素密度而設置眾多閘極佈線、源極佈線、及電容器佈線。在端子部中，與閘極佈線相同電位的第一端子、

與源極佈線相同電位的第二端子、與電容器佈線相同電位的第三端子、等等均複數地配置。這些端子中的每一端子的數目可以是任何數目，以及，可由實施者適當地決定端子的數目。

薄膜電晶體及儲存電容器在各別像素中以矩陣配置，以致於形成像素部，可以作為用於製造主動矩陣顯示裝置的複數個基底之一。在本說明書中，為便於說明，此基底稱為主動矩陣基底。

導體層111設置成與氧化物半導體層中的通道形成區166重疊，因而在用於檢查薄膜電晶體的可靠度之偏壓－溫度應力測試中（此後稱為BT測試），可以降低BT測試前後薄膜電晶體180的臨界電壓變化量。導體層111的電位可以與閘極電極層161的電位相同或不同。導體層111也可以作為第二閘極電極層。或者，導體層111的電位可為GND或0V，或者，導體層111可處於浮動狀態。

接著，形成分隔部193以遮蓋第一電極層110的週圍部份。使用例如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂的膜、無機絕緣膜、或矽氧烷為基礎的樹脂，以形成分隔部193。

注意，矽氧烷為基礎的樹脂相當於使用矽氧烷為基礎的材料作為起始材料而形成的包含Si-O-Si鍵之樹脂。矽氧烷為基礎的樹脂可以包含有機基（舉例而言，烷基或芳基）或氟基作為替代物。此外，有機基可以包含氟基。

可以使用PSG（磷矽酸鹽玻璃）、BPSG（硼磷矽酸鹽

玻璃)、等等以形成分隔部193。注意，可以藉由堆疊使用任何這些材料形成的眾多絕緣膜，形成分隔部193。

對於分隔部193之形成方法並無特別限定。可以視材料而使用例如濺射法、SOG法、旋轉塗敷法、浸漬法、噴灑塗著法、或滴放法（例如噴墨法、網版印刷法、或偏離印刷法）、或是例如刮刀、輥塗器、簾幕塗著器、或刀式塗著器等機構，以形成分隔部193。此外，可以使用所示之分隔部193的材料及方法的實施例，以形成透光裝置中所使用的其它絕緣層。

特別較佳的是，使用感光樹脂材料，形成分隔部193以在第一電極層110上具有開口部，以致於分隔部193的側壁形成為具有連續曲率的傾斜表面。當使用感光樹脂材料形成分隔部193時，可以省略形成光阻掩罩的步驟。在本實施例中，執行第十一微影步驟，以致於形成分隔部193。

在第一電極層110上形成EL層194以及在EL層194上形成第二電極層195，因而形成發光元件。注意，第二電極層195電連接至共同電位線。任何各種材料可以用於第二電極層195。具體而言，使用具有低功函數的材料，較佳地形成第二電極層195，舉例而言，例如Li或Cs等鹼金屬；例如Mg、Ca、或Sr等鹼土金屬；含有任何這些材料的合金（例如Mg：Ag或Al：Li）；或是例如Yb或Er等稀土金屬。在本實施例中，使用鋁膜作為第二電極層195。

經由使用十一個光罩的這十一個微影步驟，可以製造

圖 1 中所示的本實施例的發光裝置，其包含具有薄膜電晶體 180 的驅動電路部、具有薄膜電晶體 170 和發光元件的像素部、具有儲存電容器的電容器 147、以及外部取出端子部。

此外，在本實施例中，說明在一個微影步驟中形成氧化物絕緣膜 107 中的接觸孔、保護絕緣層 106、及保護絕緣層 109 之實施例；但是，可以在使用不同光罩的眾多微影步驟中形成這些接觸孔。舉例而言，可以執行第五微影步驟以形成氧化物絕緣膜 107 中的接觸孔以及作為層間絕緣層的保護絕緣層 106，可以執行第六至第九微影步驟以形成 RGB 色彩濾光器層及覆蓋層，然後，在第十微影步驟中，在保護絕緣層 109 中形成接觸孔。在本情形中，微影步驟及光罩的數目增加一；因此，經由使用十二個光罩的十二個微影步驟，形成發光裝置。

注意，在上述微影步驟中，藉由使用由多色調掩罩形成的掩罩層，以執行蝕刻，多色調掩罩是光透射經過而具有眾多強度的曝光掩罩。

由於藉由使用多色調掩罩所形成的掩罩層具有眾多膜厚且可以藉由對掩罩層執行蝕刻而改變其形狀，所以，在用於處理成不同圖案的眾多蝕刻步驟中可以使用掩罩層。因此，藉由一個多色調掩罩，可以形成對應於至少二種或更多種不同圖案的掩罩層。如此，可以降低曝光掩罩的數目以及也可以減少對應的微影步驟的數目，因而可以實現製程簡化。

此外，當製造發光裝置時，設置電連接至驅動TFT的源極電極層之電源線。電源線與閘極佈線交會，以及，使用與閘極電極層相同的材料及在相同的步驟中，形成電源線。

此外，在製造發光裝置的情形中，發光元件的一電極電連接至驅動TFT的汲極電極層，以及，設置連接至發光元件的另一電極之共同電位線。注意，使用與閘極電極層相同的材料及在相同的步驟中，形成共同電位線。

此外，在製造發光裝置的情形中，在一像素中設置眾多薄膜電晶體，以及，設置連接部，所述連接部係連接一薄膜電晶體的閘極電極層至其它薄膜電晶體的汲極電極層。

以氧化物半導體用於薄膜電晶體導致製造成本降低。特別地，以上述方法形成與氧化物半導體層接觸的氧化物絕緣膜，因而可以製造及設置具有穩定的電特徵之薄膜電晶體。因此，可以設置包含具有有利電特徵之高度可靠的薄膜電晶體之發光裝置。

在半導體層中的通道形成區是高電阻區；因此，薄膜電晶體的電特徵穩定且可以防止關閉電流增加等等。因此，可以提供包含具有有利電特徵之高度可靠的薄膜電晶體之發光裝置。

由於薄膜電晶體容易因靜電等而損壞，所以，在與像素部或驅動電路相同的基底上，較佳地設置保護電路。保護電路較佳地由包含氧化物半導體層的非線性元件形成。

舉例而言，保護電路設於像素部與掃描線輸入端子之間以及像素部與訊號輸入端子之間。在本實施例中，設置眾多保護電路，以致於當導因於靜電等的突波電壓施加至掃描線、訊號線、及電容器匯流排線時，像素電晶體等不會損壞。因此，形成保護電路，以致於當突波電壓施加至保護電路時，釋放電荷至共同佈線。此外，保護電路包含與掃描線平行配置的非線性元件。非線性元件包含例如二極體等二端子元件或例如電晶體等三端子元件。舉例而言，經由與像素部中的薄膜電晶體170相同的步驟，也可以形成非線性元件，以及，藉由連接閘極端子至非線性元件的汲極端，可以使非線性元件製成具有與二極體相同的特性。

本實施例可以與其它實施例中所述的結構適當地結合實施。

（實施例2）

在本實施例中，將參考圖6A至6D及圖7A和7B，說明設置氧化物導體層作為實施例1中氧化物半導體層與源極和汲極電極層之間的源極區和汲極區。因此，以類似於實施例1的方式，執行部份本實施例；因此，與實施例1相同的部份或是具有類似功能的部份以及形成這些部份的步驟之說明將省略。由於圖6A至6D以及7A和7B與圖1、圖2A至2C、圖3A至3C、圖4A及4B、及圖5A和5B相同，但是部份步驟除外，所以，相同的部份以相同代號表示並省略相同部份的詳細說明。

首先，根據實施例1，執行直到包含實施例1中圖3B中的步驟之多個步驟。圖6A顯示與圖3B相同的步驟。

在經過脫水或脫氫的氧化物半導體層133和134上形成氧化物導體膜140，以及，使用金屬導體材料形成的金屬導體膜堆疊於氧化物導體膜140上。

關於氧化物導體膜140的膜形成法，使用濺射法、真空蒸鍍法（例如電子束蒸鍍法）、電弧放電離子電鍍法、或噴鍍法。氧化物導體膜140的材料較佳地含有氧化鋅作為成份及較佳地未含有氧化銮。關於此氧化物導體膜140，可以使用氧化鋅、鋁鋅氧化物、鋁鋅氧氮化物、鎵鋅氧化物、等等。氧化物導體膜的厚度適當地選定在50 nm至300 nm的範圍內。此外，在使用濺射法的情形中，較佳的是使用含有2 wt%或更多而至10 wt%或更低的 SiO_2 之靶材，以執行膜形成，以及，在氧化物導體膜中含有抑制晶化的 SiO_x （ $x>0$ ），以致於當在稍後步驟中執行脫水或脫氫之熱處理時抑止晶化。

接著，執行第四微影步驟。形成光阻掩罩136a、136b、136c、136d、136e、136f、及136g。然後，藉由蝕刻以移除金屬導體膜的不需要部份，因而形成源極電極層105a、汲極電極層105b、源極電極層165a、汲極電極層165b、電容器電極層149、連接電極120、以及第二端子122（請參見圖6B）。

注意，適當地調整每一材料及蝕刻條件，以致於在蝕刻金屬導體膜時氧化物導體膜140和氧化物半導體層133和

134不會被移除。

接著，移除光阻掩罩 136a、136b、136c、136d、136e、136f、及 136g。使用源極電極層 105a、汲極電極層 105b、源極電極層 165a、和汲極電極層 165b作為掩罩，蝕刻氧化物導體膜 140，以致於形成氧化物導體層 164a和 164b、氧化物導體層 104a和 104b，以及電容器電極層 185（請參見圖 6C）。舉例而言，以例如光阻剝除液等鹼性溶液，容易地蝕刻含有氧化鋅作為成份的氧化物導體膜 140。此外，在此步驟中，也在各別的端子部中形成氧化物導體層 138和 139。

藉由使用氧化物半導體層與氧化物導體層之間的蝕刻率差異，執行用於將氧化物導體層分割的蝕刻處理，以形成通道形成區。利用氧化物導體膜的蝕刻率高於氧化物半導體層的蝕刻率，選擇性地蝕刻氧化物半導體層上的氧化物導體層。

因此，藉由灰化處理，較佳地執行光阻掩罩 136a、136b、136c、136d、136e、136f、及 136g 的移除。在以剝除液蝕刻的情形中，適當地調整蝕刻條件（蝕刻劑的種類、濃度、及蝕刻時間），以致於未過度地蝕刻氧化物導體膜 140和氧化物半導體層 133和 134。

如同本實施例中所述般，在藉由蝕刻以形成島狀氧化物半導體層之後，氧化物導體膜及金屬導體膜堆疊於其上，以及，使用相同的掩罩來執行蝕刻以形成包含源極電極層和汲極電極層的佈線圖案，氧化物導體膜可以留在金屬

導體膜的佈線圖案之下。

在閘極佈線（導體層162）與源極佈線（汲極電極層165b）之間的接觸部份，氧化物導體層164b形成於源極佈線之下。氧化物導體層164b作為緩衝，電阻僅為視氧化物導體層的厚度而定的串聯電阻，以及，氧化物導體層164b未形成具有金屬的絕緣氧化物，這是較佳的。

接著，作為保護絕緣膜的氧化物絕緣膜107形成為接觸氧化物半導體層133和134。在本實施例中，以濺射法形成厚度300 nm的氧化矽膜作為氧化物絕緣膜107。

接著，在從200℃至400℃之較佳溫度，例如從250℃至350℃，在惰性氣體氛圍或氮氛圍中執行第二熱處理。舉例而言，在氮氛圍中，在250℃下，執行第二熱處理一小時。藉由第二熱處理，與氧化物絕緣膜107重疊的部份氧化物半導體層133和134在與氧化物絕緣膜107接觸的狀態下被加熱。

經由上述步驟，在膜形成之後對氧化物半導體層執行脫水或脫氫熱處理，以降低電阻，然後，使部份氧化物半導體層選擇性地處於氧過量狀態。

結果，在氧化物半導體層133中，與閘極電極層161重疊的通道形成區166變成i型通道形成區，以及，與源極電極層165a和氧化物導體層164a重疊的高電阻源極區167a，以及與汲極電極層165b和氧化物導體層164b重疊的高電阻汲極區167b以自行對準方式形成；如此，形成氧化物半導體層163。類似地，在氧化物半導體層134中，與閘極電極

層 101 重疊的通道形成區 116 變成 i 型通道形成區，以及，與源極電極層 105a 和氧化物導體層 104a 重疊的高電阻源極區 117a、以及與汲極電極層 105b 和氧化物導體層 164b 重疊的高電阻汲極區 117b 以自行對準方式形成；如此，形成氧化物半導體層 103。

設在氧化物半導體層 103 和 163 與由金屬材料形成的汲極電極層 105b 和 165b 之間的氧化物導體層 104b 和 164b 也均作為低電阻汲極（LRD，也稱為 LRN（低電阻 n 型導電率））區。類似地，設在氧化物半導體層 103 和 163 與由金屬材料形成的源極電極層 105a 和 165a 之間的氧化物導體層 104a 和 164a 也均作為低電阻源極（LRS，也稱為 LRN（低電阻 n 型導電率））區。藉由包含氧化物半導體層、低電阻汲極區、和由金屬材料形成的汲極電極層的結構，可以進一步增加電晶體的承受電壓。具體而言，低電阻汲極區的載子濃度高於高電阻汲極區（HRD 區）的載子濃度，較佳地在 $1 \times 10^{20}/\text{cm}^3$ 或更高與 $1 \times 10^{21}/\text{cm}^3$ 或更低的範圍。

經由上述步驟，在相同基底上製造驅動電路部中的電晶體 181 及像素部中的薄膜電晶體 171。薄膜電晶體 171 和 181 均為包含氧化物半導體層的底部閘極型薄膜電晶體，於其中形成高電阻源極區、高電阻汲極區、及通道形成區。因此，在每一薄膜電晶體 171 和 181 中，高電阻汲極區或高電阻源極區作為緩衝，以及，即使施加高電場時，仍然不會局部地施加高電場，以致於可以增進電晶體的承受電壓。

在電容器部中，電容器146由電容器佈線層108、閘極絕緣層102、在與氧化物導體層104b相同的步驟中形成電容器電極層185、以及在與汲極電極層105b相同的步驟中形成的電容器電極層149之堆疊形成。

接著，在像素部中，在氧化物絕緣膜107上形成保護絕緣層106，以及，在保護絕緣層106上形成色彩濾光層191。覆蓋層192形成爲遮蓋色彩濾光層191，以及，形成保護絕緣層109以遮蓋保護絕緣層106和覆蓋層192。

接著，以類似於實施例1中執行的方式，執行第九微影步驟。形成光阻掩罩，以及藉由蝕刻氧化物絕緣膜107、保護絕緣層106、及保護絕緣層109而形成抵達汲極電極層105b的接觸孔125。然後，移除光阻掩罩（請參見圖6D）。此外，也藉由此蝕刻以形成抵達第二端子122的接觸孔127以及抵達連接電極120的接觸孔126。

接著，形成透光導體膜，以及執行第十微影步驟。形成光阻掩罩，以及，藉由蝕刻來移除透光導體膜的不需要部份，以形成第一電極層110、導體層111、及端子電極128和129。然後，移除光阻掩罩（請參見圖7A）。

如同實施例1中一般，在第十一微影步驟中形成分隔部193。EL層194及第二電極層195堆疊於第一電極層110上，以致於製造包含發光元件之本實施例的發光裝置（請參見圖7B）。

當氧化物導體層設於氧化物半導體層與源極和汲極電極層之間作爲源極區和汲極區時，源極區和汲極區可以具

有更低的電阻以及電晶體可以高速地操作。有效的是以氧化物導體層用於源極區和汲極區，以便增進週邊電路（驅動電路）的頻率特徵。這是因為相較於金屬電極（例如Ti）與氧化物半導體層之間的接觸，金屬電極（例如Ti）與氧化物導體層之間的接觸可以降低接觸電阻。

一直存在的問題是作為發光裝置中部份佈線材料（例如Mo/Al/Mo）的鉬（Mo）與氧化物半導體層具有高接觸電阻。這是因為Mo較不易被氧化，且相較於鈦（Ti），從氧化物半導體層取出氧的效果較弱較，以及，Mo與氧化物半導體層之間的接觸介面未被改變成具有n型導電率。但是，即使在此情形中，藉由將氧化物導體層插入於氧化物半導體層與源極和汲極電極層之間，可以降低接觸電阻；因此，可以增進週邊電路（驅動電路）的頻率特徵。

在蝕刻氧化物導體層時決定薄膜電晶體的通道長度；因此，可以進一步縮短通道長度。舉例而言，通道長度L可以設定為小至 $0.1\ \mu\text{m}$ 至 $2\ \mu\text{m}$ ；依此方式，可以增加操作速度。

（實施例3）

在本實施例中，將參考圖8A至8D及圖9A和9B，說明設置氧化物導體層作為實施例1或2中氧化物半導體層與源極和汲極電極層之間的源極區和汲極區。因此，以類似於實施例1或2的方式，執行部份本實施例；因此，與實施例1或2相同的部份或是具有類似功能的部份以及形成這些部

份的步驟之說明將省略。由於圖 8A 至 8D 以及圖 9A 和 9B 與圖 1、圖 2A 至 2C、圖 3A 至 3C、圖 4A 及 4B、圖 5A 和 5B、圖 6A 至 6D、及圖 7A 和 7B 相同，但是部份步驟除外，所以，相同的部份以相同代號表示並省略相同部份的詳細說明。

首先，根據實施例 1，在基底 100 上形成金屬導體膜，以及，使用第一微影步驟中形成的光阻掩罩以蝕刻金屬導體膜，以致於形成第一端子 121、閘極電極層 161、導體層 162、閘極電極層 101、及電容器佈線層 108。

接著，在第一端子 121、閘極電極層 161、導體層 162、閘極電極層 101、及電容器佈線層 108 上形成閘極絕緣層 102，然後，堆疊氧化物半導體膜及氧化物導體膜。可以連續地形成閘極絕緣層、氧化物半導體膜、及氧化物導體膜而不曝露至空氣。

在第二微影步驟中，在氧化物導體膜上形成光阻掩罩。使用光阻掩罩，蝕刻閘極絕緣層、氧化物半導體膜、及氧化物導體膜，以形成抵達第一端子 121 的接觸孔 119 和抵達導體層 162 的接觸孔 123。

移除第二微影步驟中形成的光阻掩罩，以及，在第三微影步驟中，在氧化物導體膜上新近地形成光阻掩罩。藉由在第三微影步驟中使用光阻掩罩，形成島狀氧化物半導體層及島狀氧化物導體層。

在氧化物半導體膜及氧化物導體膜依此方式堆疊於閘極絕緣層的整個表面上之狀態中，當在閘極絕緣中形成接觸孔時，光阻掩罩未直接接觸閘極絕緣層的表面；因此，

可以防止閘極絕緣層的表面污染（例如，雜質等附著至閘極絕緣層）。因此，可以取得閘極絕緣層與氧化物半導體膜之間以及閘極絕緣層與氧化物導體膜之間的界面的有利狀態，因而可以增進可靠度。

接著，在氧化物半導體層及氧化物導體層堆疊的狀態下，執行脫水或脫氫的熱處理。藉由 400°C 至 700°C 的熱處理，可以取得氧化物半導體層的脫水或脫氫；因此，可以在稍後步驟中防止水（ H_2O ）再度被包含於氧化物半導體層中。

只要在氧化物導體層中未含有例如氧化矽等抑制晶化的物質，經由此熱處理，即可將氧化物導體層晶化。氧化物導體層的晶體以相對於基部表面之柱狀生長。因此，當形成於氧化物導體層上的金屬導體膜被蝕刻以形成源極電極層和汲極電極層時，可以防止下切割形成。

此外，藉由氧化物半導體層的脫水或脫氫的熱處理，可以增進氧化物導體層的導電率。注意，僅有氧化物導體層可以在低於氧化物半導體層的熱處理溫度之溫度下接受熱處理。

此外，在形成分離層，然後在製造基底上形成薄膜電晶體及發光元件的情形中，用於脫水或脫氫的熱處理允許稍後步驟中容易執行從製造基底至支撐基底之分離層界面的分離。

也可以對未被處理成島狀氧化物半導體層及島狀氧化物導體層之氧化物半導體膜和氧化物導體膜執行氧化物半

導體層和氧化物導體層的第一熱處理。在該情形中，第一熱處理之後，自加熱裝置中取出基底，然後執行微影步驟。

經由上述步驟，可以取得氧化物半導體層 133 和 134 以及氧化物導體層 142 和 143（請參見圖 8A）。氧化物半導體層 133 和氧化物導體層 142 是使用相同掩罩形成的島狀堆疊層，氧化物半導體層 134 和氧化物導體層 143 是使用相同掩罩形成的島狀堆疊層。

接著，執行第四微影步驟。形成光阻掩罩 136a、136b、136c、136d、136e、136f、及 136g，以及，藉由蝕刻以移除金屬導體膜的不需要部份，以致於形成源極電極層 105a、汲極電極層 105b、源極電極層 165a、汲極電極層 165b、電容器電極層 149、連接電極 120、以及第二端子 122（請參見圖 8B）。

注意，適當地調整每一材料及蝕刻條件，以致於在蝕刻金屬導體膜時氧化物導體層 142 和 143 及氧化物半導體層 133 和 134 不會被移除。

接著，移除光阻掩罩 136a、136b、136c、136d、136e、136f、及 136g。然後，使用源極電極層 105a、汲極電極層 105b、源極電極層 165a、和汲極電極層 165b 作為掩罩，蝕刻氧化物導體層 142 和 143，以致於形成氧化物導體層 164a 和 164b、以及氧化物導體層 104a 和 104b（請參見圖 8C）。舉例而言，以例如光阻剝除液等鹼性溶液，容易地蝕刻含有氧化鋅作為成份的氧化物導體層 142 和 143。

因此，藉由灰化處理，較佳地執行光阻掩罩 136a、136b、136c、136d、136e、136f、及 136g 的移除。在以剝除液蝕刻的情形中，適當地調整蝕刻條件（蝕刻劑的種類、濃度、及蝕刻時間），以致於未過度地蝕刻氧化物導體層 142 和 143、以及氧化物半導體層 133 和 134。

接著，形成與氧化物半導體層 133 和 134 接觸的作為保護絕緣層之氧化物絕緣膜 107。在本實施例中，以濺射法形成 300 nm 厚的氧化矽膜作為氧化物絕緣膜 107。

接著，在惰性氣體氛圍或氮氛圍中，在從 200℃ 至 400℃ 的較佳溫度下，例如 250℃ 至 350℃ 的溫度下，執行第二熱處理。舉例而言，在氮氛圍中，在 250℃ 下，執行第二熱處理一小時。藉由第二熱處理，與氧化物絕緣膜 107 重疊的部份氧化物半導體層 133 和 134 在與氧化物絕緣膜 107 接觸的狀態下被加熱。

經由上述步驟，在膜形成之後對氧化物半導體層執行脫水或脫氫熱處理，以降低電阻，然後，使部份氧化物半導體層選擇性地處於氧過量狀態。

結果，在氧化物半導體層 133 中，與閘極電極層 161 重疊的通道形成區 166 變成 i 型通道形成區，以及，與源極電極層 165a 和氧化物導體層 164a 重疊的高電阻源極區 167a 及與汲極電極層 165b 和氧化物導體層 164b 重疊的高電阻汲極區 167b 以自行對準方式形成；如此，形成氧化物半導體層 163。類似地，在氧化物半導體層 134 中，與閘極電極層 101 重疊的通道形成區 116 變成 i 型通道形成區，以及，與

源極電極層 105a 和氧化物導體層 104a 重疊的高電阻源極區 117a 及與汲極電極層 105b 和氧化物導體層 164b 重疊的高電阻汲極區 117b 以自行對準方式形成；如此，形成氧化物半導體層 103。

設在氧化物半導體層 103 和 163 與由金屬材料形成的汲極電極層 105b 和 165b 之間的氧化物導體層 104b 和 164b 也均作為低電阻汲極（LRD，也稱為 LRN（低電阻 n 型導電率））區。類似地，設在氧化物半導體層 103 和 163 與由金屬材料形成的源極電極層 105a 和 165a 之間的氧化物導體層 104a 和 164a 也均作為低電阻源極（LRS，也稱為 LRN）區。藉由包含氧化物半導體層、低電阻汲極區、和由金屬材料形成的汲極電極層的結構，可以進一步增加電晶體的承受電壓。具體而言，低電阻汲極區的載子濃度高於高電阻汲極區（HRD 區）的載子濃度，較佳地在 $1 \times 10^{20}/\text{cm}^3$ 至 $1 \times 10^{21}/\text{cm}^3$ 的範圍。

經由上述步驟，在相同基底上製造驅動電路部中的電晶體 182 及像素部中的薄膜電晶體 172。薄膜電晶體 172 和 181 均為包含氧化物半導體層的底部閘極型薄膜電晶體，於其中形成高電阻源極區、高電阻汲極區、及通道形成區。因此，在每一薄膜電晶體 172 和 181 中，高電阻汲極區或高電阻源極區作為緩衝，以及，即使施加高電場時，仍然不會局部地施加高電場，以致於可以增進電晶體的承受電壓。

此外，在電容器部中，電容器 147 由電容器佈線層 108

、閘極絕緣層 102、及在與汲極電極層 105b 相同的步驟中形成的電容器電極層 149 之堆疊形成。

接著，在氧化物絕緣膜 107 上形成保護絕緣層 106。在像素部中，在保護絕緣層 106 上形成色彩濾光層 191。覆蓋層 192 形成爲遮蓋色彩濾光層 191。然後，形成保護絕緣層 109 以遮蓋保護絕緣層 106 和覆蓋層 192。

接著，以類似於實施例 1 中執行的方式，執行第九微影步驟。形成光阻掩罩，以及藉由蝕刻氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 而形成抵達汲極電極層 105b 的接觸孔 125。然後，移除光阻掩罩（請參見圖 8D）。此外，也藉由此蝕刻以形成抵達第二端子 122 的接觸孔 127 以及抵達連接電極 120 的接觸孔 126。

接著，形成透光導體膜，以及執行第十微影步驟。形成光阻掩罩，以及，藉由蝕刻來移除透光導體膜的不需要部份，以形成第一電極層 110、導體層 111、及端子電極 128 和 129。然後，移除光阻掩罩（請參見圖 9A）。

如同實施例 1 中一般，在第十一微影步驟中形成分隔部 193。EL 層 194 及第二電極層 195 堆疊於第一電極層 110 上，以致於製造包含發光元件之本實施例的發光裝置（請參見圖 9B）。

當氧化物導體層設於氧化物半導體層與源極和汲極電極層之間作爲源極區和汲極區時，源極區和汲極區可以具有更低的電阻以及電晶體可以高速地操作。有效的是以氧化物導體層用於源極區和汲極區，以便增進週邊電路（驅

動電路)的頻率特徵。這是因為金屬電極(例如Ti)與氧化物導體層之間的接觸電阻比金屬電極(例如Ti)與氧化物半導體層之間的接觸電阻。

藉由將氧化物導體層插入於氧化物半導體層與源極和汲極電極層之間，可以降低接觸電阻；因此，可以增進週邊電路(驅動電路)的頻率特徵。

在蝕刻氧化物導體層時決定薄膜電晶體的通道長度；因此，可以進一步縮短通道長度。舉例而言，通道長度L可以設定為小至 $0.1\ \mu\text{m}$ 至 $2\ \mu\text{m}$ ；依此方式，可以增加操作速度。

(實施例4)

在本實施例中，將參考圖16、圖17A至17D、及圖18A和18B，說明實施例1中的發光裝置的實施例，其中，像素部中薄膜電晶體與發光元件的第一電極層經由連接電極層而彼此電連。因此，以類似於實施例1的方式，執行部份本實施例；因此，與實施例1相同的部份或是具有類似功能的部份以及形成這些部份的步驟之說明將省略。由於圖16、圖17A至17D、及圖18A和18B與圖1、圖2A至2C、圖3A至3C、圖4A及4B、及圖5A和5B相同，但是部份步驟除外，所以，相同的部份以相同代號表示並省略相同部份的詳細說明。

圖16顯示本實施例的發光裝置。像素部中的薄膜電晶體170的汲極電極層105b經由連接電極層196而電連接至第

一電極層110。將參考圖17A至17D、及圖18A和18B，說明圖16中所示的發光裝置的製造方法。

首先，根據實施例1，執行直到包含實施例1中圖4A中的步驟之多個步驟。圖17A顯示與圖4A相同的步驟。

然後，執行第五微影步驟。形成光阻掩罩，以及，藉由蝕刻氧化物絕緣膜107和保護絕緣層106，以形成到達汲極電極層105b的接觸孔125、到達第二端子122的接觸孔127、及到達連接電極120的接觸孔126。然後，移除光罩（請參見圖17B）。

接著，形成導體膜，以及執行第六微影步驟。形成光阻掩罩，以及藉由蝕刻以移除導體膜的不需要部份以形成連接電極層196、導體層112、及端子電極113和114。然後，移除光阻掩罩（請參見圖17C）。關於導體膜，可以使用金屬導體膜；因此，連接電極層196、導體層112、及端子電極113和114可以由金屬導體層形成。

關於連接電極層196，可以使用包含選自Al、Cr、Cu、Ta、Ti、Mo、及W的元素作為主成份的膜或包含任何這些元素的膜及其合金膜的堆疊膜。因此，如同本實施例中般，在與連接電極層196相同的步驟中形成導體層112和端子電極113和114的情形中，也可以使用包含選自Al、Cr、Cu、Ta、Ti、Mo、及W的元素作為主成份的膜或包含任何這些元素的膜及其合金膜的堆疊膜，以形成導體層112和端子電極113和114。導體膜不限於包含上述元素的單層，可以由二層或更多層的堆疊層形成。關於導體膜的膜形成

方法，可以使用濺射法、真空蒸鍍法（例如電子束蒸鍍法）、電弧放電離子電鍍法、或噴鍍法。

接著，在第七至第九微影步驟中，在像素部中，在保護絕緣層106上形成色彩濾光層191，以及，在第十微影步驟中，覆蓋層192形成爲遮蓋色彩濾光層191。形成保護絕緣層109以遮蓋連接電極層196、導體層112、端子電極113和114、保護絕緣層106和覆蓋層192（請參見圖17D）。

接著，執行第十一微影步驟。形成光阻掩罩，以及，藉由蝕刻保護絕緣層109以形成抵達連接電極層196的接觸孔125。然後，移除光阻掩罩。此外，也藉由此蝕刻以移除端子電極113和114上的保護絕緣層109，以致於曝露端子電極113和114（請參見圖18A）。

然後，形成透光導體膜。執行第十二微影步驟。形成光阻掩罩以及蝕刻透光導體膜的不需要部份，以形成第一電極層110。然後，移除光阻掩罩。

如同實施例1中一般，在第十三微影步驟中形成分隔部193。EL層194和第二電極層195堆疊於第一電極層110上；因此，製造包含發光元件之本實施例的發光裝置（請參見圖18B）。

在形成連接電極層196的情形中，使用與連接電極層196相同的材料及在相同的步驟中，形成電源線。此外，也使用與連接電極層196相同的材料及在相同的步驟中，形成共同電位線。

本實施例可以與實施例1至3中的實施例中所述的任何

結構適當地結合實施。

(實施例5)

在本實施例中，圖10顯示與製程與實施例1的薄膜電晶體的製程部份地不同的薄膜電晶體之實施例。圖10與圖1、圖2A至2C、圖3A至3C、圖4A及4B、及圖5A和5B相同，但是部份步驟除外。因此，與圖1、圖2A至2C、圖3A至3C、圖4A及4B、及圖5A和5B相同的部份以相同代號表示並省略這些部份的詳細說明。

首先，根據實施例1，在基底上形成閘極電極層和閘極絕緣層。然後，在像素部中，在第二微影步驟中，形成抵達閘極電極層的接觸孔（未顯示）。

接著，形成氧化物半導體膜130，然後，在第三微影步驟中將其處理成島狀氧化物半導體層131和132。

接著，將氧化物半導體層131和132脫水或脫氫。執行脫水或脫氫的第一熱處理的溫度是400℃至750℃，較佳地，425℃或更高。注意，在第一熱處理溫度為425℃或更高的情形中，熱處理時間可以為一小時或更低，而在第一熱處理溫度低於425℃的溫度的情形中，熱處理時間可以設定為大於一小時。此處，將基底導入電熱爐中，電熱爐是一種熱處理設備，以及，在氮氛圍中，氧化物半導體層接受熱處理。然後，氧化物半導體層未曝露於空氣，以防止水及氫再度含於氧化物半導體層中。以此方式，形成氧化物半導體層。然後，將高純度氧氣、高純度N₂O氣體、或

超乾空氣（具有 -40°C 或以下，較佳地 -60°C 或以下的露點）導入至相同的加熱爐中並執行冷卻。較佳的是在氧氣或 N_2O 氣體中未含有水、氫等等。或者，較佳的是將具有下述純度的氧氣或 N_2O 氣體導入用於熱處理的設備中：6N 純度（99.9999%）或更大，更佳地為 7N 純度（99.99999%）或更大；亦即，氧氣或 N_2O 氣體中的雜質濃度較佳地為 1 ppm 或更小，更佳地為 0.1 ppm 或更低。

注意，熱處理設備不限於電熱爐，舉例而言，可以使用例如 GRTA（氣體快速熱退火）設備或是 LRTA（燈快速熱退火）設備等 RTA（快速熱退火）設備。LRTA 設備是以例如鹵素燈、金屬鹵化物燈、氬氣電弧燈、碳電弧燈、高壓鈉燈、或高壓水銀燈等燈發射的光（電磁波）的照射，以加熱要處理的物體。此外，LRTA 設備可以不僅設有燈也可以設有藉由來自例如電阻式加熱器等加熱器的熱傳導或熱輻射以將要處理的物體加熱之裝置。GRTA 是使用高溫氣體的熱處理方法。關於氣體，使用不會因熱處理而與要處理的物體反應的惰性氣體，舉例而言，氮或例如氬等稀有氣體。在 600°C 至 750°C 下以 RTA 執行熱處理數分鐘。

此外，在脫水或脫氫的第一熱處理之後，可以在氧氣氛圍中或 N_2O 氣體氛圍中，在 200°C 至 400°C 下，較佳地在 200°C 至 300°C 下，執行熱處理。

此外，也可以在未被處理成島狀氧化物半導體層的氧化物半導體膜 130 上執行氧化物半導體層 131 及 132 的第一熱處理。在該情形中，在第一熱處理之後，將基底自加熱

裝置取出及執行微影步驟。

經由上述製程，使氧化物半導體膜的整個區域處於氧過量狀態，藉以具有更高的電阻；因此，取得完全本質的氧化物半導體層 168 和 118。

接著，執行第四微影步驟。在氧化物半導體層 168 和 118 上形成光阻掩罩以及藉由選擇性蝕刻以形成源極電極層和汲極電極層。以濺射法形成氧化物絕緣膜 107。

接著，爲了降低薄膜電晶體的電特徵變化，在惰性氣體氛圍或氮氣氛圍中，執行熱處理（較佳地， 150°C 至低於 350°C ）。舉例而言，在氮氛圍中，在 250°C 下執行熱處理一小時。

接著，在氧化物絕緣膜 107 上形成保護絕緣層 106。在像素部中，在保護絕緣層 106 上形成色彩濾光層 191。覆蓋層 192 形成爲遮蓋色彩濾光層 191，形成保護絕緣層 109 以遮蓋保護絕緣層 106 和覆蓋層 192。

接著，執行第九微影步驟。形成光阻掩罩，以及藉由蝕刻閘極絕緣層 102、氧化物絕緣膜 107、保護絕緣層 106、及保護絕緣層 109 而形成抵達第一端子 121、導體層 162、汲極電極層 105b、及第二端子 122 的接觸孔。在形成透光導體膜之後，執行第十微影步驟。形成光阻掩罩及執行選擇性蝕刻以形成第一電極層 110、端子電極 128、端子電極 129、及佈線層 145。

本實施例是第一端子 121 及端子電極 128 彼此直接連接而無連接電極 120 的實施例。此外，汲極電極層 165b 和導

體層 162 經由佈線層 145 而彼此連接。

在電容器部中，由電容器佈線層 108、閘極絕緣層 102、及在與源極電極層和汲極電極層相同的步驟中形成的電容器電極層 149 的堆疊形成電容器 147。

經由上述步驟，在一基底上形成驅動電路部中的薄膜電晶體 183 及像素部中的薄膜電晶體 173。

如同實施例 1 中一般，形成分隔部 193，以及，EL 層 194 和第二電極層 195 堆疊於第一電極層 110 上，因而製造包含發光元件之本實施例的發光裝置（請參見圖 10）。

本實施例可以與實施例 1 至 4 中所述的任何結構適當地結合實施。

（實施例 6）

本實施例顯示發光裝置的製造方法之實施例，其將薄膜電晶體與製造基底分開及將薄膜電晶體轉移至可撓基底。使用圖 27、圖 28A 和 28B、圖 29A 和 29B、及圖 30，說明本發明的一實施例之發光裝置。圖 27 顯示本實施例中所述的發光裝置的實施例。注意，除了部份製程不同外，本實施例與實施例 1 相同；因此，相同的部份以相同的代號表示，並省相同部份的詳細說明。

發光裝置 8400 具有像素部 8250、驅動電路部 8252、及端子部 8254 和 8255。像素部 8250 及驅動電路部 8252 形成於第一基底 8100 與第二基底 8144 之間，第一基底 8100 是薄且輕的且具有透光特性，第二基底 8144 是薄的且具有低滲水

性。此外，像素部 8250 及驅動電路部 8252 被固持於接觸第一基底 8100 的樹脂層 8141 與接觸第二基底 8144 的樹脂層 8142 之間。

像素部 8250 具有薄膜電晶體 170、及發光元件，發光元件包含第一電極層 110、EL 層 194、及第二電極層 195。此外，薄膜電晶體 170 的源極電極和汲極電極之一連接至發光元件的第一電極層 110。注意，分隔部 193 設置成遮蓋部份第一電極層 110。像素部 8250 具有電容器 147。

驅動電路部 8252 具有薄膜電晶體 180。

本實施例中舉例說明之發光裝置 8400 的製造方法之概述如下所述。首先，在第一製造基底的分離層上，形成發光裝置 8400 的端子部、薄膜電晶體 170、薄膜電晶體 180、電容器 147、色彩濾光層 191、覆蓋層 192、氧化物絕緣膜 107、保護絕緣層 106、保護絕緣層 109、及發光元件的第一電極層 110 以作為要分離的層。接著，在要分離的層暫時地接合至第二製造基底（也稱為支撐基底）之後，要分離的層與第一製造基底分離。然後，要分離的層接合至及轉移至薄且輕以及具有透光特性的第一基底 8100，以及，將暫時接合的第二製造基底移離要分離的層。然後，在曝露於要分離的層的表面上之第一電極層 110 上形成形成發光元件之後，將薄且具有低滲水性的第二基底 8144 接合至要分離的層的表面，發光元件係形成於在要分離的層的表面，以致於製造發光裝置 8400。

將參考圖 28A 和 28B、圖 29A 和 29B、及圖 30，詳細說

明發光裝置8400的製造方法實施例。

分離層302形成於第一製造基底300上以及第一絕緣層8104形成於分離層302上。較佳地，連續地形成第一絕緣層8104而不使形成的分離層302曝露至空氣。此連續形成防止灰塵或雜質進入分離層302與絕緣層8104之間。

關於第一製造基底300，可以使用由玻璃基底、石英基底、藍寶石基底、陶瓷基底、金屬基底、等等。或者，使用對本實施例的製程溫度具有抗熱性之塑膠基底。在半導體裝置的製程中，可以根據製程而適當地選取製造基底。

此外，當稍後執行的熱處理的溫度高時，具有730℃或更高的應變點之基底較佳地作為玻璃基底。關於玻璃基底，舉例而言，使用例如矽酸鋁玻璃、硼矽酸鋁玻璃、或硼矽酸鋇玻璃等玻璃材料。藉由含有的氧化鋇（BaO）比硼酸多，可以取得更實際抗熱的玻璃基底。因此，較佳地使用含有的BaO大於B₂O₃的玻璃基底。此外，可以使用結晶玻璃等。

注意，在本製程中，在第一製造基底300的整個表面上形成分離層302；但是，在第一製造基底300的整個表面上形成分離層302之後，假使需要時，可以選擇性地移除分離層302，以致於分離層僅形成於所需區域上。此外，雖然在圖28A和28B中，分離層302形成為接觸第一製造基底300，但是，假使需要時，可以使用氧化矽膜、氧氮化矽膜、氮化矽膜、氮氧化矽膜、等等，以在第一製造基底

300與分離層302之間形成絕緣層。

分離層302具有單層結構或堆疊層結構，其結構含有選自鎢（W）、鉬（Mo）、鈦（Ti）、鉭（Ta）、鈮（Nb）、鎳（Ni）、鈷（Co）、鋯（Zr）、鈦（Ru）、銠（Rh）、鈀（Pd）、銱（Os）、銱（Ir）、或矽（Si）之元素；或含有任何這些元素作為主成份的合金材料；含有任何這些元素作為主成份的化合物材料。含有矽的層的結晶結構可以是非晶結構、微晶結構、及多晶結構。

以濺射法、電漿CVD法、塗著法、或印刷法等，形成分離層302。注意，塗著法包含旋轉塗敷法、滴放法、及散布法。

在分離層302具有單層結構的情形中，較佳地形成鎢層、鉬層、或含有鎢和鉬的混合物之層。或者，形成含有鎢的氮氧化物或氧化物之層、含有鉬的氮氧化物或氧化物之層、或是含有鎢及鉬的混合物的氮氧化物或氧化物之層。注意，舉例而言，鎢及鉬的混合物相當於鎢及鉬的合金。

在分離層302具有堆疊層結構的情形中，較佳地形成鎢層、鉬層、或含有鎢和鉬的混合物之層作為第一層。關於第二層，較佳地形成鎢、鉬、或鎢和鉬的混合物的氧化物；鎢、鉬、或鎢和鉬的混合物的氮化物；鎢、鉬、或鎢和鉬的混合物的氮氧化物；或鎢、鉬、或鎢和鉬的混合物的氮氧化物。

在形成含有鎢的層及含有鎢的氧化物的層之堆疊層結

構作為分離層302的情形中，可以使用下述方式：形成含有錫的層，以及，在含有錫的層上形成使用氧化物形成的絕緣層，因而在錫層與絕緣層之間的介面中形成含有錫的氧化物之層。

此外，在形成分離層，然後薄膜電晶體及發光元件形成於製造基底上的情形中，以氧化物半導體層的脫水或脫氫熱處理來加熱分離層。因此，當在稍後製程中執行從製造基底至分離基底的分離時，可以容易地執行分離層的介面處的分離。

此外，藉由執行熱氧化處理、氧電漿處理、例如臭氧水等高度氧化溶液對含有錫的層的表面之處理、等等，形成含有錫的氧化物之層。可以在氧、氮、或一氧化二氮單獨的氛圍中、或是任何這些氣體與另一氣體的混合氣體的氛圍中，執行電漿處理及熱處理。相同的方式應用至形成含有錫的氮化物、氧氮化物、或氮氧化物的層之情形。在形成含有錫的層之後，在其上形成氮化矽層、氧氮化矽層、或氮氧化矽層。

在分離層302上形成要分離的層304。要分離的層304具有第一絕緣層8104，在第一絕緣層8104上，形成薄膜電晶體170、薄膜電晶體180、電容器147、色彩濾光層191、覆蓋層192、氧化物絕緣膜107、保護絕緣層106、保護絕緣層109、及發光元件的第一電極層110。

首先，在分離層302上形成第一絕緣層8104。第一絕緣層8104較佳地形成為單層或多層含有氮及矽的絕緣膜，

例氮化矽膜、氧氮化矽膜、或氮氧化矽膜。

使用濺射法、電漿CVD法、塗著法、印刷法、等等，形成第一絕緣層8104。舉例而言，以電漿CVD法，在250℃至400℃的膜形成溫度，形成第一絕緣層8104，因而可以取得具有很低的滲水性之緻密膜。注意，第一絕緣層8104較佳地形成至10 nm至1000 nm的厚度，更佳地100 nm至700 nm的厚度。

藉由形成第一絕緣層8104，在稍後的分離製程中，可以在第一絕緣層8104與分離層302之間的介面執行分離。此外，在稍後的分離製程中，可以防止半導體元件或佈線斷裂或受損。此外，第一絕緣層8104作為發光裝置8400的保護層。

在第一絕緣層8104上形成要分離的層304。使用實施例1中所述的方法，形成要分離的層304；因此，省略其詳細說明。

接著，使用可以移除的黏著層305，將第二製造基底306暫時地接合至要分離的層304。藉由接合第二製造基底306至要分離的層304，要分離的層304可以與分離層302容易地分離。此外，經由分離製程，能夠降低加至要分離的層304的應力，以及，可以保護薄膜電晶體。此外，由於使用可以被移除的黏著層305，在使用後可以容易地移除第二製造基底306。

關於可移除的黏著層305，舉例而言，可以使用可溶於水的樹脂。藉由施加可溶於水的樹脂，以降低要分離的

層 304 之不均勻性，以致於要分離的層 304 可以容易地接合至第二製造基底 306。此外，關於可以移除的黏著層 305，可以使用能夠由光或熱分離的可溶於水的樹脂與黏著劑之堆疊。

接著，要分離的層 304 與第一製造基底 300 分離（請參見圖 28B）。關於分離方法，可以使用各種方法。

舉例而言，當在與第一絕緣層 8104 接觸的側上形成金屬氧化物膜作為分離層 302 時，金屬氧化物膜會因晶化而弱化，以致於要分離的層 304 可以與第一製造基底 300 分離。此外，在金屬氧化物膜因晶化而弱化之後，藉由使用溶液或例如 NF_3 、 BrF_3 、或 ClF_3 等鹵素氟化物之蝕刻以移除部份分離層 302，以及，延著弱化的金屬氧化物膜執行分離。

當使用含有氮、氧、氫、等等的膜（例如，含有氫的非晶矽膜，含有氫的合金膜，或是含有氧的合金膜）作為分離層 302 時，以及使用具有透光特性的基底作為第一製造基底 300 時，可以使用下述方式：以雷射光經過第一製造基底 300 照射分離層 302，以及，使含於分離層中的氮、氧、或氫揮發，以致於在第一製造基底 300 與分離層 302 之間發生分離。

此外，藉由蝕刻以移除分離層 302，要分離的層 304 可以與第一製造基底 300 分離。

也能夠使用以機械拋光移除第一製造基底 300 的方法、以例如 NF_3 、 BrF_3 、或 ClF_3 等鹵素氟化物氣體之蝕刻移

除第一製造基底300的方法。在此情形中，無需使用分離層302。

此外，以下述方式，將要分離的層304與第一製造基底300分離：藉由雷射照射、藉由使用氣體、溶液、等等的蝕刻、或是藉由尖刀、或刮刀，形成使分離層302曝露的溝槽，以致於以溝槽作為觸發而延著分離層302與作為保護層的第一絕緣層8104之間的介面發生分離。

關於分離方法，舉例而言，也可以使用機械力（以人手或夾具之分離處理、藉由輥旋轉之分離處理、等等）。或者，液體可以滴入溝槽以允許液體滲入分離層302與第一絕緣層8104之間的介面，接著將要分離的層304與分離層302分離。又或者，使用一方法，其中將例如 NF_3 、 BrF_3 、或 ClF_3 等氟化物氣體導入溝槽中，以及，藉由使用氟化物氣體之蝕刻來移除分離層302，以致於要分離的層304與具有絕緣表面的第一製造基底300分離。此外，當分離期間灌入例如水等液體時執行分離。

關於另一分離方法，當使用鎢形成分離層302時，當以氨水與過氧化氫水的混合溶液蝕刻分離層時執行分離。

接著，使用樹脂層8141，將薄、輕且具有透光特性的第一基底8100接合至要分離的層304（請參見圖29A）。

關於薄、輕且具有透光特性的第一基底8100，使用具有可撓性及可見光可透光的特性之基底。舉例而言，較佳的是使用例如聚對苯二甲酸乙二酯（PET）或聚萘二甲酸乙二酯（PEN）等聚酯樹脂、聚丙烯腈樹脂、聚醯亞胺

樹脂、聚甲基甲基丙烯酸酯樹脂、聚碳酸酯（PC）樹脂、聚醚砜（PES）樹脂、聚醯胺樹脂、環烯樹脂、聚丙烯樹脂、聚醯胺醯亞胺樹脂、或聚氯乙烯樹脂、等等。此外，可以在第一基底8100上，預先形成具有低滲水性的保護膜，例如氮化矽膜或氧氮化矽膜等含氮及矽的膜、或是例如氮化鋁膜等含氮及鋁的膜。注意，纖維體由有機樹脂填充的結構體（稱為預浸體）也可以作為第一基底8100。

在纖維體包含於第一基底8100的材料中之情形中，使用有機化合物或無機化合物的高強度纖維作為纖維體。具體而言，高強度纖維是具有高張力彈性模數的纖維或是具有高楊氏模數的纖維。關於高強度纖維的典型實施例可為聚乙烯醇為基礎的纖維、聚酯為基礎的纖維、聚醯胺為基礎的纖維、聚乙烯為基礎的纖維、醯胺為基礎的纖維、聚對伸苯基苯並二噁唑纖維、玻璃纖維、或碳纖維。關於玻璃纖維，有使用E級玻璃、S級玻璃、D級玻璃、Q級玻璃、等等的玻璃纖維。可以在織布或不織布狀態下，使用這些纖維，以及，使用纖維體浸泡有機樹脂及有機樹脂固化之結構體作為第一基底8100。當包含纖維體及有機樹脂的結構體作為第一基底8100時，可以增加抵抗導因於局部壓力之彎曲或斷裂之可靠度，這是較佳的。

注意，在第一基底8100包含上述纖維體的情形中，為了降低發光元件發射的光至外部的防備，纖維體較佳的是具有100 nm或更小的直徑之奈米纖維。此外，纖維體的折射率及有機樹脂或黏著劑較佳地彼此相符。

關於樹脂層 8141，可以使用各式各樣的可固化黏著劑，舉例而言，例如紫外光可固化的黏著劑等光可固化的黏著劑、反應可固化黏著劑、熱可固化黏著劑、及厭氧黏著劑。關於這些黏著劑的材料，可以使用環氧樹脂、丙烯酸樹脂、聚矽氧樹脂、酚樹脂、等等。

注意，在使用預浸體作為第一基底 8100 的情形中，藉由加壓接合而未使用黏著劑，將要分離的層 304 及第一基底 8100 直接彼此接合。此時，關於用於結構體的有機樹脂，較佳地使用反應可固化樹脂、熱可固化樹脂、紫外光可固化樹脂、或是由其它處理較佳地固化的類似處理等。

在形成第一基底 8100 之後，移除第二製造基底 306 及可移除的黏著層 305，因而使第一電極層 110 曝露（請參見圖 29B）。

根據上述製程，在第一基底 8100 上形成要分離的層 304，要分離的層 304 包含薄膜電晶體 170、薄膜電晶體 180、及發光元件的第一電極層 110。

接著，形成遮蓋部份第一電極層 110 的分隔部 193。在第一電極層 110 上，形成 EL 層 194。使用低分子材料或高分子材料，形成 EL 層 194。注意，形成 EL 層 194 的材料不限於僅含有有機化合物材料的材料，其可以部份地含有無機化合物材料。EL 層 194 需要至少具有發光層，以及，可以使用由單一發光層形成的單層結構、或是包含各層具有分別不同功能的堆疊層結構。舉例而言，除了發光層之外，再適當地結合例如電洞注入層、電洞傳輸層、載子阻隔層

、電子傳輸層、及電子注入層等功能層。注意，可以包含具有這些層的各別功能中的二或更多功能的層。

使用例如蒸鍍法、噴墨法、旋轉塗敷法、浸漬法、或噴嘴印刷法等乾製程或濕製程，形成EL層194。

接著，在EL層194上形成第二電極層195。使用類似於第一電極層110的材料，形成第二電極層195。注意，在第一電極層110作為陽極的情形中，第二電極層195作為陰極，以及，在第一電極層110作為陰極的情形中，第二電極層195作為陽極；因此，藉由選取具有對應於各別電極層的極性之功函數的材料，形成第一電極層110及第二電極層195。

在本實施例中，使用第一電極層110作為陽極，以及，EL層194具有一結構，其中，電洞注入層、電洞傳輸層、發光層、及電子注入層從第一電極層110側順序地堆疊。不同種類的材料可以用於發光層。舉例而言，可以使用呈現螢光的螢光化合物或是呈現磷光的磷光化合物。此外，關於第二電極層195，使用具有低功函數的材料。由於光經由第一電極層110側發射，所以，選取高度反射的材料用於第二電極層195。

經由上述製程，形成包含薄膜電晶體170及發光元件的像素部8250。

此外，保護膜可以形成於第二電極層195上。舉例而言，使用例如氮化矽、氮氧化矽、或氧氮化矽等含有氮及矽的材料；氧化鋁；等等，以濺射法、電漿CVD法、塗著

法、印刷法、等等，將保護膜形成爲單層或多層。或者，堆疊上述無機絕緣膜及例如樹脂膜等有機絕緣膜以形成保護膜。藉由形成保護膜，可以防止濕氣及例如氧等氣體進入元件部。作爲保護層的保護膜的厚度較佳地爲10 nm至1000 nm，更佳地爲100至700 nm。注意，端子部8254和8255由陰影遮罩等遮蓋，以致於未於其上形成保護膜（請參見圖30）。

接著，接合第二基底8144以遮蓋像素部8250及驅動電路部8252。使用樹脂層8142，將第二基底8144接合於像素部8250及驅動電路部8252上。

使用具有良好黏著性的材料，較佳地形成樹脂層8142。舉例而言，可以使用下述材料：例如丙烯酸樹脂、聚醯亞胺樹脂、三聚氰胺樹脂、聚酯樹脂、聚碳酸樹脂、酚樹脂、環氧樹脂、聚縮醛、聚醚、聚氨酯、聚醯胺（耐龍）、呋喃樹脂、或二稀丙酞酸樹脂等有機化合物；無機矽氧烷化合物，其在使用以矽玻璃爲代表的矽氧烷聚合物爲基礎的材料作爲啓始材料而形成的包含矽、氧、及氫的化合物中包括Si-O-Si鍵；或有機矽氧烷聚合物，其中，與矽鍵合的氫由例如甲基或苯基等有機基取代，以烷基矽氧聚合物、烷基矽倍半氧烷聚合物、矽倍半氧烷氫化物聚合物或烷基矽倍半氧烷氫化物聚合物爲代表。此外，在樹脂層8142的這些材料中可以包含纖維體。

舉例而言，使用塗著法以塗敷成份，然後加熱乾燥，以形成樹脂層8142。或者，使用纖維體浸泡有機樹脂的結

構體作為樹脂層 8142。

關於第二基底 8144，使用薄且具有低滲水性的基底。舉例而言，可以使用金屬基底。對於形成金屬基底的材料不限於特定材料：但是，較佳地使用鋁、銅、鎳、例如鋁合金或不銹鋼等金屬合金、等等。注意，在接合之前，使第二基底 8144 在真空中較佳地接受烘烤或電漿處理，以移除附著至金屬基底的表面之濕氣。也可以在第二基底 8144 的表面上形成樹脂膜，以保護第二基底 8144。

也可以使用貼合器以接合第二基底 8144。舉例而言，使用貼合器，將片狀黏著劑施加至金屬基底，以及，使用貼合器，將金屬基底進一步接合至像素部 8250 和驅動電路部 8252。或者，藉由網版印刷等，將樹脂層 8142 印刷於第二基底 8144 上，以及，使用貼合器以將第二基底 8144 接合至發光元件。注意，在減壓下較佳地執行此製程，以致於汽泡難以進入（請參見圖 27）。

依上述方式，可以製造本發明的一實施例之發光裝置。

注意，本實施例顯示一方法的實施例，其中，薄膜電晶體及發光元件的第一電極形成於要分離的層中；但是，本說明書中揭示的發明不限於此。可以在形成發光元件之後（亦即，在形成發光元件的第二電極之後），執行分離及轉移。此外，僅包含第一絕緣層及第一電極層的要分離的層可以分離及轉移至第一基底，以及，在轉移之後，可以製造薄膜電晶體及發光元件。此外，可以僅有第一絕緣

層形成於製造基底上，然後分離及轉移至基底，之後，製造薄膜電晶體及發光元件。

本實施例的發光裝置8400形成於薄、輕且具有透光性的第一基底8100與薄且具有低滲水性的第二基底8144之間，以致於可以提供輕的、容易操作、及具有可撓性的發光裝置。此外，關於發光裝置的支撐體，使用金屬基底形成具有低滲水性的第二基底8144。結果，防止濕氣進入發光元件，以及，可以取得具有長壽命的發光裝置。

根據本實施例，使用具有高耐熱性的基底製造的薄膜電晶體可以轉移至薄、輕的且具有透光特性的第一基底。因此，可以形成具有高可靠度及優良電特徵的薄膜電晶體，而不會受限於第一基底的抗熱性。薄膜電晶體形成於相同基底上的像素部及驅動電路部中之發光裝置具有優良的可靠度及操作特徵。

注意，本實施例中所述的結構可以與其它實施例中所述的任何結構適當地結合實施。

（實施例7）

在本實施例中，在實施例1至6中的任何實施例中所述的發光裝置中，將說明藉由使用薄膜電晶體及利用電致發光的發光元件之主動矩陣發光顯示裝置的製造實施例。

利用電致發光的發光元件根據發光材料是否為有機化合物或無機化合物而分類。一般而言，前者稱為有機EL元件，後者稱為無機EL元件。

在有機 EL 元件中，藉由施加電壓至發光元件，電子及電洞分別從電極對注入至含有發光有機化合物的層，因而電流通。然後，載子（電子及電洞）復合，以致於發光有機化合物受激發。發光有機化合物從激態返回至基態，藉以發光。歸因於此機制，此發光元件稱為電流激發型發光元件。

無機 EL 元件根據它們的元件結構而分類成散佈型無機 EL 元件及薄膜型無機 EL 元件。散佈型無機 EL 元件具有發光層，其中，發光材料的粒子散佈於結合劑中，以及，其發光機制是利用施子能階與受子能階之施子－受子復合型發光。薄膜型無機 EL 元件具有一結構，在結構中，發光層夾於介電層之間，這些介電層又夾於電極之間，以及，其發光機制是使用金屬離子之內殼電子跳遷之局部型發光。注意，此處說明有機 EL 元件作為發光元件的實施例。

圖 19 顯示應用數位時間灰階驅動的像素結構實施例作為發光裝置的實施例。

說明應用數位時間灰階驅動的像素的結構及操作。此處，顯示下述實施例：一像素包含二 n 通道電晶體，每一 n 通道電晶體均以氧化物半導體層用於通道形成區。

像素 6400 包含切換電晶體 6401、驅動電晶體 6402、發光元件 6404、及電容器 6403。切換電晶體 6401 的閘極連接至掃描線 6406，切換電晶體 6401 的第一電極（源極電極與汲極電極之一）連接至訊號線 6405，切換電晶體 6401 的第二電極（源極電極與汲極電極中的另一電極）連接至驅動

電晶體 6402 的閘極。驅動電晶體 6402 的閘極經由電容器 6403 連接至電源線 6407。驅動電晶體 6402 的第一電極連接至電源線 6407。驅動電晶體 6402 的第二電極連接至發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極對應於共同電極 6408。共同電極 6408 電連接至設於相同基底上的共同電位線。

發光元件 6404 的第二電極（共同電極 6408）設於低電源電位。注意，低電源電位是滿足下述關係的電位：相對於設定於電源線 6407 的高電源電位，低電源電位 $<$ 高電源電位。關於低電源電位，舉例而言，可以使用接地（GND）、0V、等等。在高電源電位與低電源電位之間的電位差施加至發光元件 6404，以致於電流流經發光元件 6404，因此發光元件 6404 發光。因此，每一電位設定成使得高電源電位與低電源電位之間的電位差大於或等於發光元件 6404 的順向臨界電壓。

當驅動電晶體 6402 的閘極電容作為電容器 6403 的替代時，可以省略電容器 6403。驅動電晶體 6402 的閘極電容可以形成於通道區與閘極電極之間。

在電壓輸入電壓驅動法的情形中，視頻訊號輸入至驅動電晶體 6402 的閘極，以致於驅動電晶體 6402 完全地開啓或關閉。亦即，驅動電晶體 6402 在線性區操作；因此，比電源線 6407 的電壓還高的電壓施加至驅動電晶體 6402 的閘極。注意，高於或等於（驅動電晶體的 6402 的電源線 $+V_{th}$ 的電壓）之電壓施加至訊號線 6405。

在執行類比灰階驅動以取代數位時間灰階驅動的情形中，藉由改變訊號輸入，可以使用與圖19中相同的像素結構。

在執行類比灰階驅動的情形中，高於或等於發光元件6404的順向電壓與驅動電晶體6402的 V_{th} 之總合電壓之電壓施加至驅動電晶體6402的閘極。發光元件6404的順向電壓表示取得所需亮度之電壓且包含至少順向臨界電壓。藉由輸入使驅動電晶體6402能夠在飽和區操作的視頻訊號，電流可以流經發光元件6404。為了使驅動電晶體6402能在飽和區操作，電源線6407的電位設定為高於驅動電晶體6402的閘極電位。藉由類比視頻訊號，根據視頻訊號的電流可以流經發光元件6404，以及，可以執行類比灰階驅動。

注意，圖19中所示的像素結構不限於此。舉例而言，開關、電阻器、電容器、電晶體、邏輯電路、等等可以加至圖19中所示的像素。

接著，參考圖20A至20C，說明發光元件的結構。此處，以n通道驅動TFT為例，說明像素的剖面結構。以類似於實施例1至5中任何實施例中所述的薄膜電晶體之方式，分別地形成實施例1至5中圖20A、20B、及20C中顯示之發光裝置中所使用的驅動TFT 7001、7011、及7021，TFT 7001、7011、及7021是均包含氧化物半導體層之高度可靠的薄膜電晶體。

為了取出發光元件發射的光，陽極與陰極中至少之一

須要是使光透射的。薄膜電晶體及發光元件形成於基底上。發光元件可以具有頂部發光結構，其中，經由與基底相反的表面，取出光；底部發光結構，其中，經由基底側上的表面，取出光；或者，雙發光結構，其中，經由與基底相反的表面及基底側上的表面，取出光。像素結構可以應用至具有這些發光結構中的任何結構之發光元件。

將參考圖 20A，說明具有底部發光結構的發光元件。

圖 20A 是在驅動 TFT 7011 是 n 通道電晶體及光從發光元件 7012 發射至第一電極層 7013 側之情形中像素的剖面視圖。在圖 20A 中，發光元件 7012 的第一電極層 7013 形成於電連接至驅動 TFT 7011 之透光導體膜 7017 上。EL 層 7014 及第二電極層 7015 依此次序堆疊於第一電極層 7013 上。注意，導體膜 7017 經由形成於保護絕緣層 7035、保護絕緣層 7032、及氧化物絕緣層 7031 中的接觸孔而電連接至驅動 TFT 7011 的汲極電極層。

關於發光導體膜 7017，可以使用下述透光導體膜：包含氧化鎢的氧化銦膜、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫、氧化銦鋅、或添加氧化矽之氧化銦錫的膜。

此外，可以使用不同導電材料以形成發光元件的第一電極層 7013。舉例而言，在使用第一電極層 7013 作為陰極的情形中，例如 Li 或 Cs 等鹼金屬、例如 Mg、Ca、或 Sr 等鹼土金屬、含有任何這些元素的合金（例如 Mg：Ag、Al：Li）、或例如 Yb 或 Er 等稀土金屬等具有低功函數的材料是

較佳的。在圖 20A 中，第一電極層 7013 形成至具有光可透射過的厚度（較佳地，約 5 nm 至 30 nm）。舉例而言，使用 20 nm 厚度的鋁膜作為第一電極層 7013。

或者，透光導體膜及鋁膜可以堆疊，然後被選擇性地蝕刻成形成透光導體膜 7017 以及第一電極層 7013，由於可以使用相同的掩罩，所以，這是較佳的。

此外，第一電極層 7013 的週圍部份由分隔部 7019 遮蓋。使用例如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂膜、無機絕緣膜、或有機聚矽氧烷，形成分隔部 7019。特別較佳的是，使用感光樹脂材料，形成分隔部 7019 以在第一電極層 7013 上具有開口部，以致於開口部的側壁形成為具有連續曲率的傾斜表面。當以感光樹脂材料用於分隔部 7019 時，可以省略形成光阻掩罩的步驟。

此外，形成於第一電極層 7013 及分隔部 7019 上的 EL 層 7014 可以包含至少透光層及由單層或堆疊的複數層形成。當使用複數層形成 EL 層 7014 時，電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊在作為陰極的第一電極層 7013 上。注意，無需形成所有這些層。

堆疊次序不限於上述次序。第一電極層 7013 可以作為陽極，以及，電洞注入層、電洞傳輸層、發光層、電子傳輸層、及電子注入層依此次序堆疊在第一電極層 7013 上。注意，從耗電觀點而言，由於可以抑制驅動電路部的驅動電壓增加並因而降低耗電，所以，較佳的是使第一電極層

7013作為陰極以及將電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊在第一電極層7013上。

此外，不同的材料可以用於形成於EL層7014上的第二電極層7015。舉例而言，在使用第二電極層7015作為陽極的情形中，例如ZrN、Ti、W、Ni、Pt、或Cr等具有高功函數的材料、或是例如ITO、IZO、或ZnO等透明導體材料是較佳的。此外，在第二電極層7015上，使用遮光金屬、反射光的金屬、等等，以形成遮光膜7016。在本實施例中，使用ITO膜作為第二電極層7015，以及，使用Ti膜作為遮光膜7016。

發光元件7012對應於包含發光層的EL層7014夾於第一電極層7013與第二電極層7015之間的區域。在圖20A中所示的元件結構的情形中，如箭頭所述，光從發光元件7012發射至第一電極層7013側以通過色彩濾光層7033而至外部。

以例如噴墨法等滴放法、印刷法、藉由使用微影術的蝕刻法、等等，形成色彩濾光層7033。

色彩濾光層7033由覆蓋層7034遮蓋以及又在其上形成保護絕緣層7035。注意，雖然在圖20A中覆蓋層7034顯示為具有小厚度，但是，覆蓋層7034具有降低色彩濾光層7033造成的粗糙度之功能。

接著，將參考圖20B，說明具有雙發光結構的發光元件。

在圖20B中，發光元件7022的第一電極層7023形成於透光導體膜7027上，透光導體膜7027電連接至驅動TFT 7021。EL層7024及第二電極層7025依此次序堆疊於第一電極層7023上。注意，導體膜7027經由形成於保護絕緣層7045、保護絕緣層7042、及氧化物絕緣層7041中的接觸孔而電連接至驅動TFT 7021的汲極電極層。

關於發光導體膜7027，可以使用下述透光導體膜：包含氧化鎢的氧化銮膜、包含氧化鎢的氧化銮鋅、包含氧化鈦的氧化銮、包含氧化鈦的氧化銮錫、氧化銮錫、氧化銮鋅、或添加氧化矽之氧化銮錫的膜。

可以使用不同材料用於第一電極層7023。舉例而言，在使用第一電極層7023作為陰極的情形中，例如Li或Cs等鹼金屬、例如Mg、Ca、或Sr等鹼土金屬、含有任何這些元素的合金（例如Mg:Ag、Al:Li）、或例如Yb或Er等稀土金屬等具有低功函數的材料是較佳的。在本實施例中，第一電極層7023作為陰極且形成至具有光可透射過的厚度（較佳地，約5nm至30nm）。舉例而言，使用20 nm厚度的鋁膜作為陰極。

或者，透光導體膜及鋁膜可以堆疊，然後被選擇性地蝕刻成形成透光導體膜7027以及第一電極層7023。在此情形中，使用相同掩罩以執行蝕刻是較佳的。

此外，第一電極層7023的週圍部份由分隔部7029遮蓋。使用例如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂膜、無機絕緣膜、或有機聚矽氧烷，形成分隔部

7029。特別較佳的是，使用感光樹脂材料，形成分隔部7029以在第一電極層7023上具有開口部，以致於開口部的側壁形成為具有連續曲率的傾斜表面。當以感光樹脂材料用於分隔部7029時，可以省略形成光阻掩罩的步驟。

此外，形成於第一電極層7023及分隔部7029上的EL層7024可以包含至少透光層及由單層或堆疊的複數層形成。當使用複數層形成EL層7024時，電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊在作為陰極的第一電極層7023上。注意，無需形成所有這些層。

堆疊次序不限於上述次序。第一電極層7023可以作為陽極，以及，電洞注入層、電洞傳輸層、發光層、電子傳輸層、及電子注入層依此次序堆疊在陽極上。注意，從耗電觀點而言，由於可以降低耗電，所以，較佳的是使第一電極層7023作為陰極以及將電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊在陰極上。

此外，不同的材料可以用於形成於EL層7024上的第二電極層7025。舉例而言，在使用第二電極層7025作為陽極的情形中，較佳地使用具有高功函數的材料，例如ITO、IZO、或ZnO等透明導體材料。在本實施例中，第二電極層7025作為陽極以及形成包含氧化矽的ITO膜。

發光元件7022對應於包含發光層的EL層7024夾於第一電極層7023與第二電極層7025之間的區域。在圖20B中所

示的元件結構的情形中，如箭頭所述，光從發光元件 7022 發射至第二電極層 7025 側及第一電極層 7023 側。

以例如噴墨法等滴放法、印刷法、藉由使用微影術的蝕刻法、等等，形成色彩濾光層 7043。

此外，色彩濾光層 7043 由覆蓋層 7044 遮蓋以及又在其上形成保護絕緣層 7045。

注意，當使用具有雙發光結構的發光元件及在二顯示表面上執行全彩顯示時，來自第二電極層 7025 側的光不會通過色彩濾光層 7043；因此，設有另一色彩濾光層的密封基底較佳地形成於第二電極層 7025 上。

接著，參考圖 20C，說明具有頂部發光結構的發光元件。

圖 20C 是在驅動 TFT 7001 是 n 型電晶體及光從發光元件 7002 發射至第二電極層 7005 側之情形中像素的剖面視圖。在圖 20C 中，形成電連接至驅動 TFT 7001 之發光元件 7002 的第一電極層 7003。EL 層 7004 及第二電極層 7005 依此次序堆疊於第一電極層 7003 上。

此外，可以使用不同導電材料以形成發光元件的第一電極層 7003。舉例而言，在使用第一電極層 7003 作為陰極的情形中，例如 Li 或 Cs 等鹼金屬、例如 Mg、Ca、或 Sr 等鹼土金屬、含有任何這些元素的合金（例如 Mg：Ag、Al：Li）、或例如 Yb 或 Er 等稀土金屬等具有低功函數的材料是較佳的。

此外，第一電極層 7003 的週圍部份由分隔部 7009 遮蓋

。使用例如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂膜、無機絕緣膜、或有機聚矽氧烷，形成分隔部7009。特別較佳的是，使用感光樹脂材料，形成分隔部7009以在第一電極層7003上具有開口部，以致於開口部的側壁形成為具有連續曲率的傾斜表面。當以感光樹脂材料用於分隔部7009時，可以省略形成光阻掩罩的步驟。

此外，形成於第一電極層7003及分隔部7009上的EL層7004可以包含至少透光層及由單層或堆疊的複數層形成。當使用複數層形成EL層7004時，電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊在作為陰極的第一電極層7003上。注意，無需形成所有這些層。

堆疊次序不限於上述次序。電洞注入層、電洞傳輸層、發光層、電子傳輸層、及電子注入層依此次序堆疊在第一電極層7003上。

在圖20C中，電洞注入層、電洞傳輸層、發光層、電子傳輸層、及電子注入層依此次序堆疊在堆疊膜上，在堆疊膜中，依序形成Ti膜、鋁膜、及Ti膜，以及，在其上形成Mg:Ag合金薄膜及ITO膜的堆疊層。

注意，當TFT 7001是n型電晶體時，由於可以抑制驅動電路的電壓增加並因而降低耗電，所以，較佳的是電子注入層、電子傳輸層、發光層、電洞傳輸層、及電洞注入層依此次序堆疊於第一電極層7003上。

關於透光第二電極層7005，可以使用下述透光導體膜

：包含氧化鎢的氧化銦膜、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫、氧化銦鋅、或添加氧化矽之氧化銦錫的膜。

發光元件 7002 對應於包含發光層的 EL 層 7004 夾於第一電極層 7003 與第二電極層 7005 之間的區域。在圖 20C 中所示的像素的情形中，如箭頭所述，光從發光元件 7002 發射至第二電極層 7005。

此外，在圖 20C 中，TFT 7001 的汲極電極層經由形成於氧化物絕緣層 7051、保護絕緣層 7052、及保護絕緣層 7055 中的接觸孔電連接至第一電極層 7003。可以使用例如聚醯亞胺、丙烯酸、苯環丁烯、聚醯胺、或環氧樹脂以形成平坦化絕緣層 7053。除了這些樹脂材料之外，也可能夠使用低介電常數材料（低 k 材料）、矽氧烷為基礎的樹脂、PSG（磷矽酸鹽玻璃）、BPSG（硼磷矽酸鹽玻璃）、等等。注意，可以藉由堆疊這些材料形成的眾多絕緣膜，以形成平坦化絕緣層 7053。形成平坦化絕緣層 7053 之方法並無特別限定，可以視材料而使用例如濺射法、SOG 法、旋轉塗敷法、浸漬法、噴灑塗著法、滴放法（例如噴墨法、網版印刷法、偏離印刷法、等等）、等等、或是例如刮刀、輥塗器、簾幕塗著器、刀式塗著器等機構，來形成平坦化絕緣層 7053。

此外，形成分隔部 7009 以將第一電極層 7003 與相鄰像素的第一電極層 7003 絕緣。使用例如聚醯亞胺、丙烯酸、聚醯胺、或環氧樹脂等有機樹脂膜、無機絕緣膜、或有機

聚矽氧烷，形成分隔部 7009。特別較佳的是，使用感光樹脂材料，形成分隔部 7009 以在第一電極層 7003 上具有開口部，以致於開口部的側壁形成爲具有連續曲率的傾斜表面。當以感光樹脂材料用於分隔部 7009 時，可以省略形成光阻掩罩的步驟。

在圖 20C 中的結構中，當執行全彩顯示時，舉例而言，使用發光元件 7002 作爲綠光發光元件，相鄰的發光元件之一作爲紅光發光元件，而另一發光元件作爲藍光發光元件。或者，使用包含白光發光元件與三種發光元件之四種發光元件，製造能夠全彩顯示的發光顯示裝置。

或者，在圖 20C 中的結構中，以配置的所有眾多發光元件爲白光發光元件以及具有色彩濾光器的密封基底等配置於發光元件 7002 上之方式，製造能夠全彩顯示的發光顯示裝置。當呈現例如白色等單色的材料被形成，然後與色彩濾光器或色彩轉換層相結合時，可以執行全彩顯示。

第一電極層與薄膜電晶體直接接觸的實施例顯示於圖 20A 至 20C 中；但是，如實施例 4 中所述般，薄膜電晶體的汲極電極層可以經由連接電極層電連接至第一電極層。實施例 2、3、及 5 中任何實施例中所述的薄膜電晶體可以作爲 TFT 7001、7011、及 7021。

無需多言，也可以形成單色發光的顯示器。舉例而言，藉由使用白色發光以形成發光裝置；或者，藉由使用單色發光，可以形成區域彩色發光裝置。

假使需要時，可以設置例如包含圓形極化板的極化膜

等光學膜。

注意，雖然此處將有機EL元件說明為發光元件，但是，也可以設置無機EL元件作為發光元件。

注意，說明一實施例，其中，控制發光元件的驅動之薄膜電晶體（驅動TFT）電連接至發光元件；但是，可以使用用於電流控制的TFT連接於驅動TFT與發光元件之間的結構。

本實施例可以與其它實施例中的任何實施例適當地結合。

（實施例8）

在本實施例中，將說明實施例1至7中任何實施例中所述的發光元件的元件結構的實施例。

在圖21A中所示的元件結構中，包含發光區的EL層1003夾於電極對（第一電極1001及第二電極1002）之間。注意，在本實施例的下述說明中，以使用第一電極1001作為陽極，以及使用第二電極1002作為陰極為例說明。

EL層1003包含至少發光層及可以具有包含功能層加上發光層的堆疊結構。關於發光層之外的功能層，可以使用含有下述物質的層：具有高電洞注入特性的物質、具有高電洞傳輸特性的物質、具有高電子傳輸特性的物質、具有高電子注入特性的物質、雙極物質（具有高電子傳輸及電洞傳輸特性）、等等。具體而言，可以適當地結合例如電洞注入層、電洞傳輸層、電子傳輸層、及電子注入層等功

能層。

圖 21A 中所示的發光元件當電流流動時由於在第一電極 1001 與第二電極 1002 之間產生電位差，以及，電洞及電子在 EL 層 1003 中復合，所以會發射光。亦即，在 EL 層 1003 中形成發光區。

經由第一電極 1001 及第二電極 1002 之一或二者，將發射光取至外部。因此，使用透光物質，形成第一電極 1001 及第二電極 1002 之一或二者。

注意，如圖 21B 所示，複數個 EL 層可以堆疊於第一電極 1001 與第二電極 1002 之間。在堆疊 n 個層（ n 是 2 或更大的自然數）的情形中，在每一第 m （ m 是 1 至 $n-1$ 的自然數）EL 層與每一第（ $m+1$ ）EL 層之間，較佳地設置電荷產生層 1004。

使用有機化合物和金屬氧化物的複合材料、金屬氧化物、或有機化合物及鹼金屬的複合材料、鹼土金屬或其化合物，形成電荷產生層 1004。或者，可以適當地結合這些材料。舉例而言，有機化合物及金屬氧化物的複合材料包含有機化合物及例如 V_2O_5 、 MoO_3 、或 WO_3 等金屬氧化物。關於有機化合物，可以使用例如芳胺化合物、吡啶衍生物、芳烴、及高分子化合物（寡聚物、樹枝狀聚合物、聚合物、等等）等不同的化合物。關於有機化合物，較佳的是使用具有電洞傳輸特性及具有 $10^{-6} \text{ cm}^2/\text{Vs}$ 或更高的電洞遷移率之有機化合物。但是，也可以使用上述材料以外的物質，只要這些物質具有比電子傳輸特性高的電洞傳輸特性

即可。用於電荷產生層 1004 的這些材料在載子注入特性及載子傳輸特性上是優良的，因此，發光元件可以由低電流驅動。

注意，以有機化合物和金屬氧化物的複合材料與其它材料相結合，以形成電荷產生層 1004。舉例而言，含有有機化合物和金屬氧化物的複合材料之層可以與含有選自具有電子施予特性的物質及具有高電子傳輸特性的化合物之物質的化合物之層相結合。此外，含有有機化合物與金屬氧化物的複合材料之層可以與透明導體膜相結合。

關於具有此結構的發光元件，例如能量轉移及淬火等問題不易發生，以及，可以因為材料選擇的擴大而容易取得具有高發光效率及長壽命的發光元件。此外，可以容易取得從複數個 EL 層之一提供磷光及從複數個 EL 層中的其它層提供螢光之發光元件。

注意，當電壓施加至第一電極 1001 和第二電極 1002 時，電荷產生層 1004 具有將電洞注入至形成為接觸電荷產生層 1004 的一 EL 層 1003 的功能及將電子注入至形成為接觸電荷產生層 1004 的其它 EL 層 1003 之功能。

圖 21B 中所示的發光元件藉由改變用於發光層的發光物質之型式，可以提供各色發光。此外，可以使用具有不同顏色發光的複數個發光物質作為發光物質，因而也可以取得具有寬頻譜的發射光或是白色發射光。

在使用圖 21B 中所示的發光元件取得白色光的情形中，關於複數發光層的組合，可以使用包含紅光、藍光、及

綠光的發射白光的結構。舉例而言，結構包含含有藍螢光物質作為發光物質的第一EL層及含有綠和紅磷光物質作為發光物質的第二EL層。或者，結構包含呈現紅光發光的第一EL層、呈現綠光發光的第二EL層、及呈現藍光發光的第三EL層。又或者，藉由包含發射互補色的光之發光層之結構，可以取得白光發光。當包含堆疊的二EL層之元件中來自第一EL層的發光及來自第二EL層的發光具有彼此互補的顏色時，顏色的組合如下所述：藍及黃、藍－綠及紅、等等。

注意，在上述堆疊元件的結構中，藉由在堆疊的EL層之間設置電荷產生層，當使電流密度保持低時，元件在高亮度區中可以具有長壽命。此外，可以降低導因於電極材料的電阻之電壓下降。

本實施例可以與實施例1至7中所述的任何結構適當地結合實施。

（實施例9）

在本實施例中，參考圖22A及22B，說明發光顯示面板（也稱為發光面板）的外觀及剖面。圖22A是面板的平面視圖，其中，形成於第一可撓基底上的薄膜電晶體及發光元件由密封劑密封於第一可撓基底與第二可撓基底之間。圖22B是圖22A中沿著線H-I剖面視圖。

密封劑4505設置成圍繞設於第一可撓基底4501上的像素部4502、訊號線驅動電路4503a和4503b、及掃描線驅動

電路 4504a 和 4504b。此外，第二可撓基底 4506 設於像素部 4502、訊號線驅動電路 4503a 和 4503b、以及掃描線驅動電路 4504a 和 4504b 上。因此，像素部 4502、訊號線驅動電路 4503a 和 4503b、以及掃描線驅動電路 4504a 和 4504b 與填充物 4507 一起由第一可撓基底 4501、密封劑 4505、及第二可撓基底 4506 密封。較佳地，面板由具有高氣密性及低除氣之保護膜（例如接合膜或紫外線可固化樹脂膜）或遮蓋材料封裝（密封），以致於面板不會曝露至外部空氣。

形成於第一可撓基底 4501 上的像素部 4502、訊號線驅動電路 4503a 和 4503b、以及掃描線驅動電路 4504a 和 4504b 均包含多個薄膜電晶體。以包含於像素部 4502 中的薄膜電晶體 4510 及包含於訊號線驅動電路 4503a 中的薄膜電晶體 4509 為例顯示於圖 22B 中。

可以使用包含實施例 1 至 5 中所述的氧化物半導體層之高度可靠的薄膜電晶體作為薄膜電晶體 4509 和 4510。可以使用實施例 1 至 5 中所述的薄膜電晶體 180、181、及 182 中的任何薄膜電晶體作為薄膜電晶體 4509。可以使用實施例 1 至 5 中所述的薄膜電晶體 170、171、及 172 中的任何薄膜電晶體作為薄膜電晶體 4510。在本實施例中，薄膜電晶體 4509 和 4510 是 n 通道薄膜電晶體。

導體層 4540 設於絕緣層 4544 上以致與用於驅動電路的薄膜電晶體 4509 的氧化物半導體層中的通道形成區重疊。藉由將導體層 4540 形成為與氧化物半導體層的通道形成區重疊，可以降低 BT 測試前後薄膜電晶體 4509 的臨界電壓變

化量。此外，導體層4540的電位可以與薄膜電晶體4509的閘極電極層的電位相同或不同。導體層4540也可以作為第二閘極電極層。此外，導體層4540的電位可為GND、0V、或導體層4540可以處於浮動狀態。

雖然未顯示，但是，例如實施例1中所示的保護絕緣層106等保護絕緣層可以設於氧化物絕緣層4542與絕緣層4544之間。

薄膜電晶體4510電連接至第一電極層4517。

使用類似於實施例1中所示的氧化物絕緣膜107的材料及方法，形成氧化物絕緣層4542。

在氧化物絕緣層4542上形成色彩濾光層4545以致於與發光元件4511的發光區重疊。

此外，以作為平坦化絕緣膜的覆塗層4543來遮蓋色彩濾光層4545，以降低色彩濾光層4545的表面粗糙度。

此外，在覆塗層4543上形成絕緣層4544。使用類似於實施例1中所述的保護絕緣層109之材料及方法，形成絕緣層4544。

代號4511代表發光元件。第一電極層4517為包含於發光元件4511中的像素電極，其電連接至薄膜電晶體4510的源極電極層或汲極電極層。注意，雖然發光元件4511具有第一電極層4517、電致發光層4512、及第二電極層4513的堆疊結構，但是，發光元件4511的結構不限於本實施例中所述的結構。發光元件4511的結構可以視從發光元件4511取出光的方向等而適當地改變。

使用有機樹脂膜、無機絕緣膜、或有機聚矽氧烷，形成分隔部 4520。特別較佳地，分隔部 4520 由感光材料形成以及在第一電極層 4517 上形成開口，以致於開口的側壁形成爲具有連續曲率的傾斜表面。

以單層或堆疊的複數層，形成電致發光層 4512。

在第二電極層 4513 和分隔部 4520 上形成保護膜以防止氧、氫、濕氣、二氧化碳等進入發光元件 4511 中。關於保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜、等等。

此外，各種訊號及電位從 FPC 4518a 和 4518b 供應至訊號線驅動電路 4503a 和 4503b、掃描線驅動電路 4504a 和 4504b、或像素部 4502。

由與包含於發光元件 4511 中的第一電極層 4517 相同的導體膜形成連接端電極 4515，由與包含於薄膜電晶體 4509 中的源極和汲極電極層相同的導體膜形成端電極 4516。

連接端電極 4515 經由各向異性導體膜 4519 而電連接至包含於 FPC 4518a 中的端子。

位於從發光元件 4511 取出光的方向上之第二可撓基底需要具有透光特性。在該情形中，以例如塑膠板、聚酯膜、或丙烯酸膜等透光材料用於第二可撓基底。

此外，關於填充物 4507，除了例如氮或氫等惰性氣體外，還可以使用紫外光可固化樹脂或熱固樹脂。舉例而言，可以使用聚氯乙烯（PVC）、丙烯酸、聚醯亞胺、環氧樹脂、矽樹脂、聚乙烯丁醛（PVB）、或乙烯乙酸乙烯酯（EVA）。舉例而言，以氮用於填充物。

此外，假使需要時，可以在發光元件的發光表面上適當地設置例如極化板、圓形極化板（包含橢圓形極化板）、延遲板（四分之一波板、或半波板）、或色彩濾光器等光學膜。此外，極化板或圓形極化板可以設有抗反射膜。舉例而言，可以執行防眩光處理，藉以使反射光由表面上的凹部及凸部散射以致於降低眩光。

訊號線驅動電路 4503a 和 4503b 以及掃描線驅動電路 4504a 和 4504b 可以安裝於分開製備的可撓基底上，作為由單晶半導體膜或多晶半導體膜形成的驅動電路。或者，僅有訊號線驅動電路或其部份、或掃描線驅動電路或其一部份可以分別地形成及安裝。本實施例不限於圖 22A 及 22B 中所示的結構。

經由上述步驟，可以製造高度可靠的發光裝置（顯示面板）作為半導體裝置。

（實施例 10）

在本實施例中，於下將說明一實施例，其中，至少某些驅動電路及配置於像素部中的薄膜電晶體形成於一可撓基底上。

根據實施例 1 至 5，形成設置於像素部中的薄膜電晶體。由於實施例 1 至 5 中所述的薄膜電晶體是 n 通道 TFT；因此，這些驅動電路中可由 n 通道 TFT 形成的某些驅動電路與像素部的薄膜電晶體形成於同一基底上。

圖 12A 顯示主動矩陣顯示裝置的方塊圖實施例。顯示

裝置包含設於可撓基底 5300 上的像素部 5301、第一掃描線驅動電路 5302、第二掃描線驅動電路 5303 及訊號線驅動電路 5304。在像素部 5301 中，設置從訊號線驅動電路 5304 延伸的眾多訊號線、以及設置從第一掃描線驅動電路 5302 和第二掃描線驅動電路 5303 延伸的眾多掃描線。注意，包含顯示元件的像素以矩陣配置於掃描線與訊號線交會的區域中。此外，顯示裝置的可撓基底 5300 經由例如可撓印刷電路（FPC）等連接部而連接至時序控制電路 5305（也稱為控制器或控制 IC）。

在圖 12A 中，第一掃描線驅動電路 5302、第二掃描線驅動電路 5303、及訊號線驅動電路 5304 與像素部 5301 形成於同一可撓基底 5300 上。因此，設置在外部等的驅動電路的元件數目減少，造成成本降低。此外，假使驅動電路設於可撓基底 5300 的外部時，佈線需要延伸且佈線的連接數目將增加，但是，藉由在可撓基底 5300 上設置驅動電路，可以降低佈線的連接數目。因此，可以增進可靠度及產量。

注意，舉例而言，時序控制電路 5305 供應第一掃描線驅動電路啟動訊號（GSP1）及掃描線驅動電路時脈訊號（GCK1）給第一掃描線驅動電路 5302。舉例而言，時序控制電路 5305 供應第二掃描線驅動電路啟動訊號（GSP2）（也稱為啟動脈衝）及掃描線驅動電路時脈訊號（GCK2）給第二掃描線驅動電路 5303。時序控制電路 5305 供應訊號線驅動電路啟動訊號（SSP）、訊號線驅動電路時脈訊號

(SCK) 、 視 頻 訊 號 資 料 (DATA , 也 簡 稱 為 視 頻 訊 號) 、 及 佇 鎖 訊 號 (LAT) 給 訊 號 線 驅 動 電 路 5304 。 注 意 , 每 一 時 脈 訊 號 可 為 眾 多 具 有 偏 移 相 位 的 時 脈 訊 號 、 或 是 與 藉 由 將 時 脈 訊 號 反 相 而 取 得 的 反 相 訊 號 (CKB) 一 起 供 應 。 注 意 , 可 以 省 略 第 一 掃 描 線 驅 動 電 路 5302 及 第 二 掃 描 線 驅 動 電 路 5303 中 之 一 。

圖 12B 顯 示 一 結 構 , 其 中 , 具 有 較 低 驅 動 頻 率 的 電 路 (例 如 第 一 掃 描 線 驅 動 電 路 5302 及 第 二 掃 描 線 驅 動 電 路 5303) 與 像 素 部 5301 形 成 於 相 同 的 可 撓 基 底 5300 上 , 以 及 , 訊 號 線 驅 動 電 路 5304 形 成 於 與 像 素 部 5301 不 同 的 基 底 上 。 根 據 此 結 構 , 形 成 於 可 撓 基 底 5300 上 的 驅 動 電 路 可 以 由 場 效 遷 移 率 比 使 用 單 晶 半 導 體 形 成 的 電 晶 體 之 場 效 遷 移 率 還 低 的 薄 膜 電 晶 體 形 成 。 因 此 , 增 加 顯 示 裝 置 的 尺 寸 、 降 低 成 本 、 增 進 產 量 、 等 等 。

此 外 , 實 施 例 1 至 5 中 所 述 的 薄 膜 電 晶 體 是 n 通 道 TFT 。 圖 13A 及 13B 顯 示 由 n 通 道 TFT 形 成 的 訊 號 線 驅 動 電 路 的 結 構 及 操 作 的 實 施 例 。

訊 號 線 驅 動 電 路 包 含 移 位 暫 存 器 5601 及 切 換 電 路 5602 。 切 換 電 路 5602 包 含 眾 多 切 換 電 路 5602_1 至 5602_N (N 是 自 然 數) 。 切 換 電 路 5602_1 至 5602_N 中 的 每 一 者 均 包 含 眾 多 薄 膜 電 晶 體 5603_1 至 5603_k (k 是 自 然 數) 。 說 明 薄 膜 電 晶 體 5603_1 至 5603_k 是 n 通 道 TFT 的 實 施 例 。

以 切 換 電 路 5602_1 為 例 , 說 明 訊 號 線 驅 動 電 路 中 的 連 接 關 係 。 薄 膜 電 晶 體 5603_1 至 5603_k 的 第 一 端 子 分 別 連 接

至佈線 5604_1 至 5604_k。薄膜電晶體 5603_1 至 5603_k 的第二端子分別連接至訊號線 S1 至 Sk。薄膜電晶體 5603_1 至 5603_k 的閘極連接至佈線 5605_1。

移位暫存器 5601 具有藉由依序地輸出 H 位準訊號（也稱為 H 訊號或高電源電位位準訊號）至佈線 5605_1 至 5605_N 以及依序地選取切換電路 5602_1 至 5602_N 的功能。

切換電路 5602_1 具有控制佈線 5604_1 至 5604_k 與訊號線 S1 至 Sk 之間的導通狀態（第一端子與第二端子之間的電連續）之功能，亦即，具有控制佈線 5604_1 至 5604_k 的電位是否供應至訊號線 S1 至 Sk 的功能。以此方式，切換電路 5602_1 作為選擇器。此外，薄膜電晶體 5603_1 至 5603_k 均具有控制佈線 5604_1 至 5604_k 與訊號線 S1 至 Sk 之間的導通狀態之功能，亦即，具有供應佈線 5604_1 至 5604_k 的電位至訊號線 S1 至 Sk 的功能。以此方式，每一薄膜電晶體 5603_1 至 5603_k 均作為開關。

注意，視頻訊號資料（DATA）輸入至佈線 5604_1 至 5604_k 中的每一佈線。視頻訊號資料（DATA）在很多情形中相當於影像訊號或影像資料的類比訊號。

接著，將參考圖 13B 中的時序圖，說明圖 13A 中的訊號線驅動電路的操作。圖 13B 顯示訊號 Sout_1 至 Sout_N 及訊號 Vdata_1 至 Vdata_k 的實施例。訊號 Sout_1 至 Sout_N 是來自移位暫存器 5601 的輸出訊號的實施例。訊號 Vdata_1 至 Vdata_k 是輸入至佈線 5604_1 至 5604_k 的訊號之實施例。

注意，訊號線驅動電路的一操作週期相當於顯示裝置中的一閘極選取週期。舉例而言，一閘極選取週期分成週期 T1 至 TN。週期 T1 至 TN 中的每一週期是將視頻訊號資料 (DATA) 寫至被選取的列中的像素之週期。

注意，在某些情形中，為了簡明起見，在本實施例中的圖式等中所示的結構中的訊號波形失真等被放大。因此，比例不需要侷限於圖式等中所示的比例。

在 T1 至 TN 的週期中，移位暫存器 5601 依序地輸出 H 位準訊號給佈線 5605_1 至 5605_N。舉例而言，在週期 T1 中，移位暫存器 5601 輸出 H 位準訊號至佈線 5605_1。然後，開啓薄膜電晶體 5603_1 至 5603_k，以致於使佈線 5604_1 至 5604_k 及訊號線 S1 至 Sk 導通。在此情形中，Data (S1) 至 Data (Sk) 分別輸入至佈線 5604_1 至 5604_k。Data (S1) 至 Data (Sk) 分別經由薄膜電晶體 5603_1 至 5603_k 而寫入至第一至第 k 行中的被選取的列中的像素。如此，在週期 T1 至 TN 中，視頻訊號資料 (DATA) 依序地以 k 個行寫入至被選取的列中的像素中。

如上所述，視頻資料 (DATA) 以複數行寫入像素中，因而可以降低視頻訊號資料 (DATA) 的數目或佈線的數目。因此，可以降低與外部電路連接的數目。此外，藉由將視頻訊號以複數行寫至像素中可以延長寫入時間，以及，可以防止不充份的視頻訊號寫入。

注意，使用包含實施例 1 至 5 中任何實施例中所述的薄膜電晶體的電路作為移位暫存器 5601 及切換電路 5602。在

該情形中，移位暫存器 5601 可以僅由 n 通道電晶體或僅由 p 通道電晶體構成。

將說明掃描線驅動電路的結構。掃描線驅動電路包含移位暫存器。在某些情形中，掃描線驅動電路可以也包含位準偏移器、緩衝器、等等。在掃描線驅動電路中，時脈訊號（CLK）及啟動脈衝訊號（SP）輸入至移位暫存器，因而產生選取訊號。所產生的選取訊號會在緩衝器中被緩衝及放大，所造成的訊號供應給對應的掃描線。在一線像素中的電晶體的閘極電極連接至掃描線。由於一線的像素中的電晶體必須同時全部開啓，所以，使用可以供應大電流的緩衝器。

將參考圖 14A 至 14D 及圖 15A 和 15B，說明用於部份掃描線驅動電路及 / 或訊號線驅動電路之移位暫存器之一實施例。

將參考圖 14A 至 14D 及圖 15A 和 15B，說明掃描線驅動電路及 / 或訊號線驅動電路之移位暫存器。移位暫存器包含第一至第 N 脈衝輸出電路 10_1 至 10_N（N 是大於或等於 3 的自然數）（請參見圖 14A）。在圖 14A 中所示的移位暫存器的第一至第 N 脈衝輸出電路 10_1 至 10_N 中，從第一佈線 11 供應第一時脈訊號 CK1、從第二佈線 12 供應第二時脈訊號 CK2、從第三佈線 13 供應第三時脈訊號 CK3、及從第四佈線 14 供應第四時脈訊號 CK4。此外，啟動脈衝 SP1（第一啟動脈衝）從第五佈線 15 輸入至第一脈衝輸出電路 10_1。此外，來自先前的級之脈衝輸出電路 10_（n-1）的

訊號（稱為先前級訊號 $OUT(n-1)$ ）輸入至第二或後續的級之第 n 脈衝輸出電路 10_n （ n 是大於或等於 2 且小於或等於 N 的自然數）。來自第一脈衝輸出電路 10_1 之後二個級的第三脈衝輸出電路 10_3 的訊號輸入至第一脈衝輸出電路 10_1 。類似地，來自第 n 脈衝輸出電路 10_n 之後的二個級的第 $(n+2)$ 脈衝輸出電路 $10_{(n+2)}$ 的訊號（稱為後續級訊號 $OUT(n+2)$ ）輸入至第二或後續的級中之第 n 脈衝輸出電路 10_n 。因此，在各別級中的脈衝輸出電路輸出輸入至後續級中的脈衝輸出電路及／或先前級之前的級的脈衝輸出電路之第一輸出訊號（ $OUT(1)(SR)$ 至 $OUT(N)(SR)$ ）。此外，各別級中的脈衝輸出電路輸出電連接至其它佈線等之第二輸出訊號（ $OUT(1)$ 至 $OUT(N)$ ）。注意，如圖 14A 所示，由於後續級訊號 $OUT(n+2)$ 未輸入至移位暫存器的最後二級，所以，舉例而言，第二啟動脈衝 $SP2$ 及第三啟動脈衝 $SP3$ 可以分別地輸入至最後二個級的移位暫存器。

注意，時脈訊號（ CK ）是以規律間隔在 H 位準與 L 位準（也稱為 L 訊號或低電源電位位準訊號）之間振盪的訊號。此處，第一至第四時脈訊號 $CK1$ 至 $CK4$ 依序地延遲 $1/4$ 週期。在本實施例中，藉由使用第一至第四時脈訊號（ $CK1$ ）至（ $CK4$ ），執行脈衝輸出電路的驅動之控制等等。根據訊號所輸入的驅動電路而將時脈訊號稱為 GCK 或 SCK ；但是，此處使用 CK 作為時脈訊號以作說明。

第一輸入端子 21、第二輸入端子 22、及第三輸入端子

23電連接至第一至第四佈線11至14中的任一佈線。舉例而言，在圖14A中，第一脈衝輸出電路10_1的第一輸入端子21電連接至第一佈線11、第一脈衝輸出電路10_1的第二輸入端子22電連接至第二佈線12、以及第一脈衝輸出電路10_1的第三輸入端子23電連接至第三佈線13。此外，第二脈衝輸出電路10_2的第一輸入端子21電連接至第二佈線12、第二脈衝輸出電路10_2的第二輸入端子22電連接至第三佈線13、及第二脈衝輸出電路10_2的第三輸入端子23電連接至第四佈線14。

第一至第N脈衝輸出電路10_1至10_N均包含第一輸入端子21、第二輸入端子22、第三輸入端子23、第四輸入端子24、第五輸入端子25、第一輸出端子26、及第二輸出端子27（請參見圖14B）。在第一脈衝輸出電路10_1中，第一時脈訊號CK1輸入至第一輸入端子21；第二時脈訊號CK2輸入至第二輸入端子22；第三時脈訊號CK3輸入至第三輸入端子23；啟動脈衝輸入至第四輸入端子24；後續級訊號OUT（3）輸入至第五輸入端子25；第一輸出訊號OUT（1）（SR）從第一輸出端子26輸出；以及，第二輸出訊號OUT（1）從第二輸出端子27輸出。

除了具有三端子的薄膜電晶體（TFT）之外，上述實施例中所述的具有四端子的薄膜電晶體也可以用於第一至第N脈衝輸出電路10_1至10_N中的每一者。圖14C顯示具有四端子的薄膜電晶體28的符號。圖14C中之薄膜電晶體28相當於實施例1至5中的任何實施例中所述的具有四個端

子的薄膜電晶體，且符號用於下說明中。注意，在本說明書中，當薄膜電晶體具有二閘極電極並以半導體層夾於其間時，在半導體層之下的閘極電極稱為下閘極電極，以及，在半導體層之上的閘極電極稱為上閘極電極。薄膜電晶體 28 是藉由輸入至下閘極電極的第一控制訊號 G1 以及輸入至上閘極電極的第二控制訊號 G2 以執行 IN 端與 OUT 端之間的電控制。

當氧化物半導體用於包含薄膜電晶體的通道形成區之半導體層時，在某些情形中，臨界電壓視製造製程而在負或正的方向上偏移。如此，以氧化物半導體用於包含通道形成區的半導體層之薄膜電晶體較佳地具有可以控制臨界電壓的結構。以下述方式，將圖 14C 中所示的薄膜電晶體 28 的臨界電壓控制在所需值：閘極電極設於薄膜電晶體 28 的通道形成區之上側及下側，而以閘極絕緣層介於其間，以及，控制上及／或下側上的閘極電極的電位。

接著，將參考圖 14D，說明脈衝輸出電路的具體電路結構之實施例。

第一脈衝輸出電路 10_1 具有第一至第十三電晶體 31 至 43（請參見圖 14D）。除了第一至第五輸入端子 21 至 25、第一輸出端子 26、及第二輸出端子 27 之外，訊號或電源電位還從被供予第一高電源電位 VDD 的電源線 51、被供予第二高電源電位 VCC 的電源線 52、及被供予低電源電位 VSS 的電源線 53 供應至第一至第十三電晶體 31 至 43。此處，圖 14D 中的每一電源線的電位的關係如下所述：第一電源電

位 V_{DD} 大於或等於第二電源電位 V_{CC} ，以及第二電源電位 V_{CC} 高於第三電源電位 V_{SS} 。雖然，第一至第四時脈訊號 $CK1$ 至 $CK4$ 均以規律間隔在 H 位準訊號與 L 位準訊號之間振盪，但是，當時脈訊號在 H 位準時，電位是 V_{DD} ，當時脈訊號在 L 位準時，電位是 V_{SS} 。藉由將電源線 51 的電位 V_{DD} 設定為高於電源線 52 的電位 V_{CC} ，可以降低施加至電晶體的閘極電極之電位，而不會不利地影響操作；因此，可以減少電晶體的臨界電壓偏移，以及可以抑制劣化。注意，如圖 14D 中所示般，較佳地使用具有圖 14C 中所示的四個端子的薄膜電晶體 28 作為第一至第十三電晶體 31 至 43 之中的第一電晶體 31 及第六至第九電晶體 36 至 39。第一電晶體 31 及第六至第九電晶體 36 至 39 被要求依閘極電極的控制訊號而切換連接至要成為源極或汲極的電極之一的每一節點之電位。藉由對輸入至閘極電極的控制訊號之快速響應（開啓電流的急遽上升），第一電晶體 31 及第六至第九電晶體 36 至 39 可以進一步降低脈衝輸出電路的故障。因此，當使用圖 14C 中所示的具有四端子的薄膜電晶體 28 時，可以控制臨界電壓，以及，可以進一步降低脈衝輸出電路的故障。注意，在圖 14D 中，第一控制訊號 $G1$ 與第二控制訊號 $G2$ 中是相同的控制訊號；但是，第一控制訊號 $G1$ 及第二控制訊號 $G2$ 可以是彼此不同。

在圖 14D 中，第一電晶體 31 的第一端子電連接至電源線 51，第一電晶體 31 的第二端子電連接至第九電晶體 39 的第一端子，第一電晶體 31 的閘極電極（下閘極電極及上閘

極電極)電連接至第四輸入端子24。第二電晶體32的第一端子電連接至電源線53，第二電晶體32的第二端子電連接至第九電晶體39的第一端子，第二電晶體32的閘極電極電連接至第四電晶體34的閘極電極。第三電晶體33的第一端子電連接至第一輸入端子21，第三電晶體33的第二端子電連接至第一輸出端子26。第四電晶體34的第一端子電連接至電源線53，第四電晶體34的第二端子電連接至第一輸出端子26。第五電晶體35的第一端子電連接至電源線53，第五電晶體35的第二端子電連接至第二電晶體32的閘極電極及第四電晶體34的閘極電極，第五電晶體35的閘極電極電連接至第四輸入端子24。第六電晶體36的第一端子電連接至電源線52，第六電晶體36的第二端子電連接至第二電晶體32的閘極電極及第四電晶體34的閘極電極，第六電晶體36的閘極電極(下閘極電極及上閘極電極)電連接至第五輸入端子25。第七電晶體37的第一端子電連接至電源線52，第七電晶體37的第二端子電連接至第八電晶體38的第二端子，第七電晶體37的閘極電極(下閘極電極和上閘極電極)電連接至第三輸入端子23。第八電晶體38的第一端子電連接至第二電晶體32的閘極電極及第四電晶體34的閘極電極，以及，第八電晶體38的閘極電極(下閘極電極和上閘極電極)電連接至第二輸入端子22。第九電晶體39的第一端子電連接至第一電晶體31的第二端子及第二電晶體32的第二端子，第九電晶體39的第二端子電連接至第三電晶體33的閘極電極及第十電晶體40的閘極電極，以及第九電

晶體 39 的閘極電極（下閘極電極和上閘極電極）電連接至電源線 52。第十電晶體 40 的第一端子電連接至第一輸入端子 21，第十電晶體 40 的第二端子電連接至第二輸出端子 27，第十電晶體 40 的閘極電極電連接至第九電晶體 39 的第二端子。第十一電晶體 41 的第一端子電連接至電源線 53，第十一電晶體 41 的第二端子電連接至第二輸出端子 27，第十一電晶體 41 的閘極電極電連接至第二電晶體 32 的閘極電極及第四電晶體 34 的閘極電極。第十二電晶體 42 的第一端子電連接至電源線 53，第十二電晶體 42 的第二端子電連接至第二輸出端子 27，第十二電晶體 42 的閘極電極電連接至第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）。第十三電晶體 43 的第一端子電連接至電源線 53，第十三電晶體 43 的第二端子電連接至第一輸出端子 26，第十三電晶體 43 的閘極電極電連接至第七電晶體 37 的閘極電極（下閘極電極和上閘極電極）。

在圖 14D 中，第三電晶體 33 的閘極電極、第十電晶體 40 的閘極電極、及第九電晶體 39 的第二端子的連接點稱為節點 A。此外，第二電晶體 32 的閘極電極、第四電晶體 34 的閘極電極、第五電晶體 35 的第二端子、第六電晶體 36 的第二端子、第八電晶體 38 的第一端子、及第十一電晶體 41 的閘極電極的連接點稱為節點 B（請參見圖 15A）。

注意，薄膜電晶體是包含至少三個端子的元件：閘極、汲極、和源極電極。通道形成區設於汲極區與源極區之間以及電流可以流經汲極區、通道區、及源極區。此處，

由於薄膜電晶體的源極和汲極可以視薄膜電晶體的結構、操作條件、等等而變，所以，難以界定何者為源極或汲極。因此，在某些情形中作為源極或汲極的區域不會稱為源極或汲極。舉例而言，在此情形中，源極和汲極中之一可以稱為第一端子，而其中之另一者可以稱為第二端子。

注意，在圖 14D 和圖 15A 中，可以增加地設置藉由將節點 A 設於浮動狀態以執行自舉操作的電容器。此外，可以增加地設置具有電連接至節點 B 的一電極之電容器，以固持節點 B 的電位。

此處，圖 15B 顯示包含圖 15A 中所示的眾多脈衝輸出電路之移位暫存器的時序圖。注意，在移位暫存器是掃描線驅動電路的情形中，圖 15B 的週期 61 相當於垂直追溯週期，圖 15B 的週期 62 相當於閘極選取週期。

注意，如圖 15A 所示般，藉由閘極被供予第二電源電位 VCC 的第九電晶體 39，在自舉操作前後可以取得下述優點。

若未設置第二電源電位 VCC 施加至閘極的第九電晶體 39，當節點 A 的電位由自舉操作推升時，第一薄膜電晶體 31 的第二端子之源極的電位上升至高於第一電源電位 VDD 的值。然後，第一電晶體 31 的第一端子，亦即，在電源線 51 側上的端子，變成作為第一電晶體 31 的源極。因此，在第一電晶體 31 中，施加高偏壓電壓且因而施加顯著的應力於閘極與源極之間以及閘極與汲極之間，這可能造成電晶體劣化。因此，藉由閘極被供予第二電源電位 VCC 的第九

電晶體 39，節點 A 的電位由自舉操作推升，但同時可以防止第一電晶體 31 的第二端子的電位增加。換言之，藉由第九電晶體 39，可以降低施加於第一電晶體 31 的閘極和源極之間的負偏壓電壓的位準。因此，藉由本實施例中的電路結構，可以降低施加於第一電晶體 31 的閘極與源極之間的負偏壓電壓，以致於可以進一步抑制導因於應力之第一電晶體 31 的劣化。

注意，第九電晶體 39 設置成第九電晶體 39 的第一端子及第二端子連接於第一電晶體 31 的第二端子及第三電晶體 33 的閘極之間。在本實施例中移位暫存器包含眾多脈衝輸出電路的情形中，在比掃描線驅動電路具有更多級的訊號線驅動電路中，可以免除第九電晶體 39，這對於電晶體的數目降低是有利的。

當以氧化物半導體用於第一至第十三電晶體 31 至 43 的每一半導體層時，可以降低薄膜電晶體的關閉電流量，可以增加場效遷移率及開啓電流量，以及，可以降低電晶體的劣化速率，因而可以降低電路的故障。此外，相較於包含非晶矽的電晶體，包含氧化物半導體的電晶體因高電位施加至閘極電極之劣化較少。因此，即使當第一電源供應電位 V_{DD} 供應至供應第二電源電位 V_{CC} 的電源時，仍然可以執行類似操作，以及，可以降低設置於電路之間的電源線的數目，因此，可以降低電路的大小。

注意，即使當連接關係改變以致於經由第三輸入端子 23 供應至第七電晶體 37 的閘極電極（下閘極電極及上閘極

電極)之時脈訊號是經由第二輸入端子22供應至第七電晶體37的閘極電極(下閘極電極及上閘極電極)之時脈訊號;以及,經由第二輸入端子22供應至第八電晶體38的閘極電極(下閘極電極及上閘極電極)之時脈訊號是經由第三輸入端子23供應至第八電晶體38的閘極電極(下電極及上電極)之時脈訊號時,仍然能取得類似效果。注意,在圖15A中所示的移位暫存器中,第七電晶體37及第八電晶體38都處開啓狀態,第七電晶體37關閉及第八電晶體38保持開啓,然後,第七電晶體37及第八電晶體38關閉,因此,由第二輸入端子22及第三輸入端子23的電位下降造成之節點B的電位下降會因第七電晶體37的閘極電極的電位下降及第八電晶體38的閘極電極的電位下降發生二次。另一方面,在圖15A中所示的移位暫存器中,第七電晶體37及第八電晶體38都開啓、第七電晶體37保持開啓及第八電晶體38關閉、然後第七電晶體37保持關閉及第八電晶體38關閉,因此,由第二輸入端子22及第三輸入端子23的電位下降造成之節點B的電位下降會因第八電晶體38的閘極電極的電位下降發生一次。因此,時脈訊號CK3經由第三輸入端子23供應至第七電晶體37的閘極電極(下電極以及上電極)以及時脈訊號CK2經由第二輸入端子22供應至第八電晶體38的閘極電極(下電極及上電極)之連接關係是較佳的。這是因為可以降低節點B的電位波動的次數,以及可以降低雜訊。

以此方式,在第一輸出端子26的電位及第二輸出端子

27的電位保持在L位準期間，H位準訊號規律地供應至節點B；因此，可以防止脈衝輸出電路的故障。

（實施例11）

本說明書中揭示的發光裝置可以應用至各種電子設備（包含遊戲機）。這些電子設備的實施例是電視機（也稱為電視或電視接收器）、電腦等的監視器、例如數位相機或數位攝影機等像機、數位相框、行動電話手機（也稱為行動電話或行電話機）、可攜式遊戲機、可攜式資訊終端、音頻再生裝置、例如彈珠台等大型遊戲機、等等。

在本實施例中，圖23A至23D及圖24顯示根據上述實施例中的任何實施例所形成之使用可撓發光裝置的行動電話之實施例。

圖23C是行動電話的前視圖；圖23D是側視圖；以及，圖23B是上視圖。行動電話的機殼是機殼1411a和機殼1411b。透光支撐構件是至少用於要成為顯示區之機殼1411a和機殼1411b。圖23A是機殼1411a和機殼1411b的內部的剖面視圖。機殼1411a的前側具有長方形，所述長方形具有長邊及短邊，其可具有圓化角落。在本實施例中，與前側的形狀之長方形的長邊平行的方向稱為縱向，與短邊平行的方向稱為橫向。

此外，機殼1411a和機殼1411b的邊也具有長方形，所述長方形具有長邊及短邊，具有圓化角落。在本實施例中，與側邊的形狀之長方形的長邊平行的方向稱為縱向，與

短邊平行的方向稱為深度方向。

圖 23A 至 23D 中所示的行動電話包含顯示區 1413、操作鍵 1404、及觸控面板 1423，以及，機殼 1411a 和 1411b 包含發光面板 1421 及線路板 1425。於需要時可以設置觸控面板 1423。

可以使用實施例 1 至 10 中所述的發光裝置（發光面板或發光模組）作為發光面板 1421。

如圖 23B 及 23C 所示，發光面板 1421 延著機殼 1411a 的形狀配置，以致於不僅遮蓋觀視器側上的前方區，也遮蓋部份頂部區及底部區。因此，顯示區 1427 可以形成於縱向上行動電話的頂部上而連接至顯示區 1413。亦即，顯示區 1427 也存在於行動電話的表面上。因此，舉例而言，即使在胸前口袋中，也可以不用從其中取出行動電話，即可觀看顯示區 1427。

在顯示區 1413 和 1427 上，可以顯示進來的郵件或電話、日期、電話號碼、人員名稱、等等。此外，於需要時，藉由不僅在顯示區 1427 上執行顯示且不在其它區域中執行顯示，可以節省耗能。

圖 24 顯示圖 23D 的剖面視圖。如圖 24 所示，發光面板 1421 連續地形成於機殼 1411a 的內部之頂部、前側、及底部上。電連接至發光面板 1421 的線路板 1425 及電池 1426 配置於發光面板 1421 的背側中。此外，觸控面板 1423 配置於機殼 1411a 的外部中（在觀視側上）。

本實施例的行動電話不論水平或垂直置於，都可以顯

示影像及文字。

發光面板 1421 不會分別地製造於前側區及頂部區，但是製造成遮蓋前顯示區 1413 及頂部顯示區 1427，因而可以降低製造成本及時間。

觸控面板 1423 配置於機殼 1411a 上，以及，觸控面板的按鍵 1414 顯示於顯示區 1413 上。藉由手指等碰觸按鍵 1414，可以操作顯示區 1413 上顯示的內容。此外，以手指等觸控顯示區 1413 上的按鍵 1414，也可以執行撥打電話或撰寫郵件。

當需要時可以顯示觸控面板 1423 上的按鍵 1414，以及，當不需要按鍵 1414 時，影像或文字可以顯示於整個顯示區 1413 上。

此外，在行動電話的剖面中的上長邊也可以具有曲率半徑。當形成行動電話以致於其剖面在上長邊具有曲率半徑時，發光面板 1421 及觸控面板 1423 也在剖面的上長邊中具有曲率半徑。此外，機殼 1411a 也具有曲線狀。換言之，前側上的顯示區 1413 向內彎。

圖 25A 和 25B 顯示使用根據上述實施例中任何實施例形成的可撓發光裝置之電子書讀取器的實施例。圖 25A 顯示打開的電子書讀取器，圖 25B 顯示關閉電子書讀取器。根據上述任何實施例形成的發光裝置（發光面板）可以用於第一顯示面板 4311、第二顯示面板 4312、及第三顯示面板 4313。

第一機殼 4305 具有包含第一顯示部 4301 的第一顯示面

板 4311，第二機殼 4306 具有包含操作部 4304 及第二顯示部 4307 的第二顯示面板 4312。第三顯示面板 4313 是雙顯示面板且具有第三顯示部 4302 及第四顯示部 4310。第三顯示面板 4313 介於第一顯示面板 4311 與第二顯示面板 4312 之間。第一機殼 4305、第一顯示面板 4311、第三顯示面板 4313、第二顯示面板 4312、及第二機殼 4306 藉由接合部 4308 而彼此連接，在接合部 4308 中形成有驅動部。圖 25A 和 25B 的電子書讀取器包含第一顯示部 4301、第二顯示部 4307、第三顯示部 4302、及第四顯示部 4310 的四個顯示螢幕。

第一機殼 4305、第一顯示面板 4311、第三顯示面板 4313、第二顯示面板 4312、及第二機殼 4306 均是可撓的且具有高可撓性。此外，當塑膠基底用於第一機殼 4305 及第二機殼 4306 中的每一機殼，以及，薄膜用於第三顯示面板 4313 時，可以取得薄的電子書讀取器。

第三顯示面板 4313 是包含第三顯示部 4302 及第四顯示部 4310 的雙顯示型面板。關於第三顯示面板 4313，可以使用雙發光型的顯示面板，或者，可以接合一側發光型的顯示面板。

圖 26 是使用根據上述實施例中的任何實施例形成的發光裝置作為室內照明裝置 3001 的實施例。由於上述實施例中所示的發光裝置可以增加面積，發光裝置可以作為具有大面積的發光裝置。此外，在上述實施例中所示的發光裝置可以作為桌上型檯燈 3000。注意，照明設備在其類別包含天花板燈、桌燈、壁燈、車內用照明、緊急出口燈、等

等。

如上所述，實施例1至10中所示的發光裝置可以配置於上述各種電子設備的顯示面板中；因此，可以提供具有高可靠度的電子裝置。

本申請案根據2009年9月16日向日本專利局申請之日本專利申請序號2009-215053，其整體內容於此一併列入參考。

【圖式簡單說明】

在附圖中，

圖1是視圖，顯示發光裝置。

圖2A至2C是視圖，顯示發光裝置的製造方法。

圖3A至3C是視圖，顯示發光裝置的製造方法。

圖4A及4B是視圖，顯示發光裝置的製造方法。

圖5A及5B是視圖，顯示發光裝置的製造方法。

圖6A至6D是視圖，顯示發光裝置的製造方法。

圖7A及7B是視圖，顯示發光裝置的製造方法。

圖8A至8D是視圖，顯示發光裝置的製造方法。

圖9A及9B是視圖，顯示發光裝置的製造方法。

圖10是視圖，顯示發光裝置。

圖11A1、11A2、11B1、及11B2是視圖，顯示發光裝置。

圖12A及12B是發光裝置的方塊圖。

圖13A及13B是視圖，顯示訊號線驅動電路的配置。

圖 14A 至 14D 是電路圖，顯示移位暫存器的配置。

圖 15A 顯示移位暫存器的等效電路，及 15B 顯示其操作的時序圖。

圖 16 是視圖，顯示發光裝置。

圖 17A 至 17D 是視圖，顯示發光裝置的製造方法。

圖 18A 及 18B 是視圖，顯示發光裝置的製造方法。

圖 19 是視圖，顯示發光裝置的像素等效電路。

圖 20A 至 20C 是視圖，顯示發光裝置。

圖 21A 及 21B 是視圖，顯示發光元件。

圖 22A 及 22B 是視圖，顯示發光裝置。

圖 23A 至 23D 是視圖，顯示電子設備。

圖 24 是視圖，顯示電子設備。

圖 25A 及 25B 是視圖，顯示電子設備。

圖 26 是視圖，顯示電子設備。

圖 27 是視圖，顯示發光裝置。

圖 28A 及 28B 是視圖，顯示發光裝置的製造方法。

圖 29A 至 29B 是視圖，顯示發光裝置的製造方法。

圖 30 是視圖，顯示發光裝置的製造方法。

【主要元件符號說明】

10：脈衝輸出電路

11：佈線

12：佈線

13：佈線

14：佈線

15：佈線

21：輸入端子

22：輸入端子

23：輸入端子

24：輸入端子

25：輸入端子

26：輸出端子

27：輸出端子

28：薄膜電晶體

31：電晶體

32：電晶體

33：電晶體

34：電晶體

35：電晶體

36：電晶體

37：電晶體

38：電晶體

39：電晶體

40：電晶體

41：電晶體

42：電晶體

43：電晶體

51：電源線

52：電 源 線

53：電 源 線

61：週 期

62：週 期

100：可 撓 基 底

101：閘 極 電 極 層

102：閘 極 絕 緣 層

103：氧 化 物 半 導 體 層

104a：氧 化 物 導 體 層

104b：氧 化 物 導 體 層

105a：源 極 電 極 層

105b：汲 極 電 極 層

106：保 護 絕 緣 層

107：氧 化 物 絕 緣 膜

108：電 容 器 佈 線 層

109：保 護 絕 緣 層

110：電 極 層

111：導 體 層

112：導 體 層

113：端 子 電 極

116：通 道 形 成 區

117a：高 電 阻 源 極 區

117b：高 電 阻 汲 極 區

118：氧 化 物 半 導 體 層

119：接觸孔

120：連接電極

121：端子

122：端子

123：接觸孔

125：接觸孔

126：接觸孔

127：接觸孔

128：端子電極

129：端子電極

130：氧化物半導體膜

131：氧化物半導體層

133：氧化物半導體層

134：氧化物半導體層

135a：光阻掩罩

136a：光阻掩罩

137：光阻掩罩

138：氧化物導體層

140：氧化物導體膜

142：氧化物導體層

143：氧化物導體層

145：佈線層

146：電容器

147：電容器

- 149：電容器電極層
- 150：端子
- 151：端子
- 153：連接電極
- 155：導體膜
- 156：電極
- 161：閘極電極層
- 162：導體層
- 163：氧化物半導體層
- 164a：氧化物導體層
- 164b：氧化物導體層
- 165a：源極電極層
- 165b：汲極電極層
- 166：通道形成區
- 167a：高電阻源極區
- 167b：高電阻汲極區
- 168：氧化物半導體層
- 170：薄膜電晶體
- 171：薄膜電晶體
- 172：薄膜電晶體
- 173：薄膜電晶體
- 180：薄膜電晶體
- 181：薄膜電晶體
- 182：薄膜電晶體

183：薄膜電晶體

185：電容器電極層

191：色彩濾光層

192：覆蓋層

193：分隔部

194：電致發光層

195：電極層

196：連接電極層

300：製造基底

302：分離層

304：要分離的層

305：黏著層

306：製造基底

1001：電極

1002：電極

1003：電致發光層

1004：電荷產生層

1404：操作鍵

1413：顯示區

1414：按鍵

1421：發光面板

1423：觸控面板

1425：線路板

1426：電池

1427：顯示區
3000：桌燈
3001：照明裝置
4301：顯示部
4302：顯示部
4304：操作部
4305：機殼
4306：機殼
4307：顯示部
4308：接合部
4310：顯示部
4311：顯示面板
4312：顯示面板
4313：顯示面板
4501：可撓基底
4502：像素部
4505：密封劑
4506：可撓基底
4507：填充物
4509：薄膜電晶體
4510：薄膜電晶體
4511：發光元件
4512：電致發光層
4513：電極層

4515：連接端電極

4516：端子電極

4517：電極層

4518a：可撓印刷電路

4519：各向異性導體膜

4520：分隔部

4540：導體層

4542：氧化物絕緣層

4543：覆蓋層

4544：絕緣層

4545：色彩濾光層

4546：絕緣層

5300：可撓基底

5301：像素部

5302：掃描線驅動電路

5303：掃描線驅動電路

5304：訊號線驅動電路

5305：時序控制電路

5601：移位暫存器

5602：切換電路

5603：薄膜電晶體

5604：佈線

5605：佈線

6400：像素

6401：切 換 電 晶 體

6402：驅 動 電 晶 體

6403：電 容 器

6404：發 光 元 件

6405：訊 號 線

6406：掃 描 線

6407：電 源 線

6408：共 同 電 極

7001：薄 膜 電 晶 體

7002：發 光 元 件

7003：電 極 層

7004：電 致 發 光 層

7005：電 極 層

7009：分 隔 部

7011：驅 動 薄 膜 電 晶 體

7012：發 光 元 件

7013：電 極 層

7014：電 致 發 光 層

7015：電 極 層

7016：遮 光 膜

7017：導 體 膜

7019：分 隔 部

7021：驅 動 薄 膜 電 晶 體

7022：發 光 元 件

7023：電極層

7024：電致發光層

7025：電極層

7027：導體膜

7029：分隔部

7031：氧化物絕緣層

7032：保護絕緣層

7033：色彩濾光層

7034：覆蓋層

7035：保護絕緣層

7041：氧化物絕緣層

7042：保護絕緣層

7043：色彩濾光層

7044：覆蓋層

7045：保護絕緣層

7051：氧化物絕緣層

7052：保護絕緣層

7053：平坦化絕緣層

7055：保護絕緣層

8100：基底

8104：絕緣層

8141：樹脂層

8142：樹脂層

8144：基底

8250：像素部

8252：驅動電路部

8254：端子部

8400：發光裝置

1411a：機殼

1411b：機殼

4503a：訊號線驅動電路

4504a：掃描線驅動電路

七、申請專利範圍：

1. 一種半導體裝置，包含：

可撓基底；

在該可撓基底上的驅動電路部，包含：

第一電晶體，包含：

在該可撓基底上的第一閘極電極層；

在該第一閘極電極層上的絕緣層；

在該絕緣層上的第一氧化物半導體層；

在該第一氧化物半導體層上之第一源極電極層；

在該第一氧化物半導體層上之第一汲極電極層；

在該第一氧化物半導體層、該第一源極電極層、及該第一汲極電極層上的氧化物絕緣層，至少部份該氧化物絕緣層接觸該第一源極電極層與該第一汲極電極層之間的至少部份該第一氧化物半導體層；及

在該氧化物絕緣層上的導電層，該導電層與該第一閘極電極層及該第一電晶體的通道區重疊，其中該通道區在該第一源極電極層與該第一汲極電極層之間；

在該可撓基底上的像素部，包含：

第二電晶體，包含：

在該可撓基底上的第二閘極電極層；

在該第二閘極電極層上的該絕緣層；

在該絕緣層上的第二氧化物半導體層；

在該第二氧化物半導體層上之第二源極電極層；

在該第二氧化物半導體層上之第二汲極電極層；及

在該第二氧化物半導體層、該第二源極電極層、及該第二汲極電極層上的該氧化物絕緣層，至少部份該氧化物絕緣層接觸該第二源極電極層與該第二汲極電極層之間的至少部份該第二氧化物半導體層；

在該氧化物絕緣層上的色彩濾光器；

在該色彩濾光器上及電連接至該第二電晶體的第一電極層；

在該第一電極層上的電致發光層；及

在該電致發光層上的第二電極層，

端子部，包含：

在該可撓基底上的第三電極層；

在該第三電極層上的該絕緣層，該絕緣層包含第一接觸孔；

在該第三電極層上且經由該第一接觸孔與該第三電極層接觸的第四電極層；

在該第四電極層上的該氧化物絕緣層，該氧化物絕緣層包含第二接觸孔；及

在該第四電極層上且經由該第二接觸孔與該第四電極層接觸的第五電極層，

其中，該第三電極層與該第一閘極電極層從相同的層

形成，

其中，該第四電極層與該第一源極電極層及該第一汲極電極層從相同的層形成，

其中，該第五電極層與該導電層從相同的層形成，以及

其中，該驅動電路部位於該像素部之外。

2. 如申請專利範圍第 1 項之半導體裝置，

其中，該導體層是在與該第一電極層相同的製程中形成的透光導體膜。

3. 如申請專利範圍第 1 項之半導體裝置，又包含：

第一氧化物導體層，設於該第一氧化物半導體層與該第一源極電極層之間；

第二氧化物導體層，設於該第一氧化物半導體層與該第一汲極電極層之間；

第三氧化物導體層，設於該第二氧化物半導體層與該第二源極電極層之間；及

第四氧化物導體層，設於該第二氧化物半導體層與該第二汲極電極層之間。

4. 一種半導體裝置，包含：

可撓基底；

在該可撓基底上的驅動電路部，包含：

第一電晶體，包含：

在該可撓基底上的第一閘極電極層；

在該第一閘極電極層上的絕緣層；

在該絕緣層上的第一氧化物半導體層；

在該第一氧化物半導體層上之第一源極電極層；

在該第一氧化物半導體層上之第一汲極電極層；

在該第一氧化物半導體層、該第一源極電極層、及該第一汲極電極層上的氧化物絕緣層，至少部份該氧化物絕緣層接觸該第一源極電極層與該第一汲極電極層之間的至少部份該第一氧化物半導體層；及

在該氧化物絕緣層上的導電層，該導電層與該第一閘極電極層及該第一電晶體的通道區重疊，其中該通道區在該第一源極電極層與該第一汲極電極層之間；

在該可撓基底上的像素部，包含：

第二電晶體，包含：

在該可撓基底上的第二閘極電極層；

在該第二閘極電極層上的該絕緣層；

在該絕緣層上的第二氧化物半導體層；

在該第二氧化物半導體層上之第二源極電極層；

在該第二氧化物半導體層上之第二汲極電極層；及

在該第二氧化物半導體層、該第二源極電極層、及該第二汲極電極層上的該氧化物絕緣層，至少部份該氧化物絕緣層接觸該第二源極電極層與該第二汲極電極

層之間的至少部份該第二氧化物半導體層；

在該氧化物絕緣層上的色彩濾光器；

在該色彩濾光器上及經由連接電極層而電連接至該第二電晶體的第一電極層；

在該第一電極層上的電致發光層；及

在該電致發光層上的第二電極層，

端子部，包含：

在該可撓基底上的第三電極層；

在該第三電極層上的該絕緣層，該絕緣層包含第一接觸孔；

在該第三電極層上且經由該第一接觸孔與該第三電極層接觸的第四電極層；

在該第四電極層上的該氧化物絕緣層，該氧化物絕緣層包含第二接觸孔；及

在該第四電極層上且經由該第二接觸孔與該第四電極層接觸的第五電極層，

其中，該第三電極層與該第一閘極電極層從相同的層形成，

其中，該第四電極層與該第一源極電極層及該第一汲極電極層從相同的層形成，

其中，該第五電極層與該導電層從相同的層形成，以及

其中，該驅動電路部位於該像素部之外。

5. 如申請專利範圍第4項之半導體裝置，

其中，該導體層是在與該第一電極層相同的製程中形成的透光導體膜。

6. 如申請專利範圍第4項之半導體裝置，又包含：

第一氧化物導體層，設於該第一氧化物半導體層與該第一源極電極層之間；

第二氧化物導體層，設於該第一氧化物半導體層與該第一汲極電極層之間；

第三氧化物導體層，設於該第二氧化物半導體層與該第二源極電極層之間；及

第四氧化物導體層，設於該第二氧化物半導體層與該第二汲極電極層之間。

7. 如申請專利範圍第1或4項之半導體裝置，又包含遮蓋該第一電極層的週圍部份的分隔部，

其中，該分隔部與該第一電晶體不重疊。

8. 如申請專利範圍第1或4項之半導體裝置，

其中，該色彩濾光器與該第一氧化物半導體層及該第二氧化物半導體層皆不重疊。

9. 一種半導體裝置之製造方法，包含下述步驟：

在第一基底上形成分離層；

在該分離層上形成用於驅動電路部的第一電晶體及用於像素部的第二電晶體；其中該第一電晶體包括第一氧化物半導體層，及該第二電晶體包括第二氧化物半導體層；

形成電連接至該第二電晶體之第一電極層；

在該第一氧化物半導體層之上形成導體層，以致於該

導體層與該第一氧化物半導體層的至少部份通道形成區重疊，

使用該分離層，將該第一電晶體、該第二電晶體、及該第一電極層從該第一基底轉移至第二基底；

在使用該分離層，將該第一電晶體、該第二電晶體、及該第一電極層從該第一基底轉移至該第二基底之後，移除該第一基底；

將已轉移至該第二基底的該第一電晶體、該第二電晶體、及該第一電極層轉移至可撓基底；

在將已轉移至該第二基底的該第一電晶體、該第二電晶體、及該第一電極層轉移至該可撓基底之後，移除該第二基底；

在已轉移至該可撓基底的該第一電極層上形成電致發光層；

在該電致發光層上形成第二電極層，以及

在該第二電極層上形成可撓金屬基底，以致於該驅動電路部及該像素部係由該可撓金屬基底密封，

其中，該第一氧化物半導體層及該第二氧化物半導體層同時形成。

10. 如申請專利範圍第9項的半導體裝置之製造方法，其中，該第一氧化物半導體層及該第二氧化物半導體層接受脫水或脫氫的熱處理。

11. 如申請專利範圍第9項的半導體裝置之製造方法，其中，以濺射法將氧化矽膜或氧化鋁膜形成為接觸該

第一氧化物半導體層。

12. 如申請專利範圍第 9 項的半導體裝置之製造方法，又包含形成色彩濾光器的步驟，其中，該第一電極層在該色彩濾光器上。

13. 如申請專利範圍第 9 項的半導體裝置之製造方法，其中，該導體層在與該第一電極層相同的製程中形成。

14. 一種半導體裝置之製造方法，包含下述步驟：

在第一基底上形成分離層；

在該分離層上形成用於驅動電路部的第一電晶體及用於像素部的第二電晶體；

形成電連接至該第二電晶體之第一電極層；

使用該分離層，將該第一電晶體、該第二電晶體、及該第一電極層從該第一基底轉移至第二基底；

在使用該分離層，將該第一電晶體、該第二電晶體、及該第一電極層從該第一基底轉移至該第二基底之後，移除該第一基底；

將已轉移至該第二基底的該第一電晶體、該第二電晶體、及該第一電極層轉移至可撓基底；

在將已轉移至該第二基底的該第一電晶體、該第二電晶體、及該第一電極層轉移至該可撓基底之後，移除該第二基底；

在已轉移至該可撓基底的該第一電極層上形成電致發光層；

在該電致發光層上形成第二電極層；以及

在該第二電極層上形成可撓金屬基底，以致於該驅動電路部及該像素部係由該可撓金屬基底密封，

其中，該第一電晶體包含第一氧化物半導體層，且該第二電晶體包含第二氧化物半導體層，以及

其中，該第一氧化物半導體層及該第二氧化物半導體層同時形成。

15. 如申請專利範圍第14項的半導體裝置之製造方法，其中，該第一氧化物半導體層及該第二氧化物半導體層接受脫水或脫氫的熱處理。

16. 如申請專利範圍第14項的半導體裝置之製造方法，其中，以濺射法將氧化矽膜或氧化鋁膜形成為接觸該第一氧化物半導體層。

17. 如申請專利範圍第14項的半導體裝置之製造方法，又包含形成色彩濾光器的步驟，其中，該第一電極層在該色彩濾光器上。

18. 如申請專利範圍第14項的半導體裝置之製造方法，又包含在該第一氧化物半導體層上形成導體層之步驟，其中，該導體層在與該第一電極層相同的製程中形成。

19. 一種半導體裝置，包含：

可撓基底；

在該可撓基底上的驅動電路部，包含：

第一電晶體，包含：

在該可撓基底上的第一閘極；

在該第一閘極上的絕緣層；

在該絕緣層上的第一氧化物半導體層；

在該第一氧化物半導體層上之第一源極；

在該第一氧化物半導體層上之第一汲極；

在該第一氧化物半導體層、該第一源極、及該第一汲極上的氧化物絕緣層，部份該氧化物絕緣層接觸該第一源極與該第一汲極之間的部份該第一氧化物半導體層；及

在該氧化物絕緣層上的導電層，該導電層與該第一閘極及該第一電晶體的通道區重疊，其中該通道區在該第一源極與該第一汲極之間；

在該可撓基底上的像素部，包含：

在該氧化物絕緣層上的色彩濾光器；

在該色彩濾光器上的第一電極層；

在該第一電極層上的電致發光層；及

在該電致發光層上的第二電極層，

端子部，包含：

在該可撓基底上的第三電極層；

在該第三電極層上的該絕緣層，該絕緣層包含第一接觸孔；

在該第三電極層上且經由該第一接觸孔與該第三電極層接觸的第四電極層；

在該第四電極層上的該氧化物絕緣層，該氧化物

絕緣層包含第二接觸孔；及

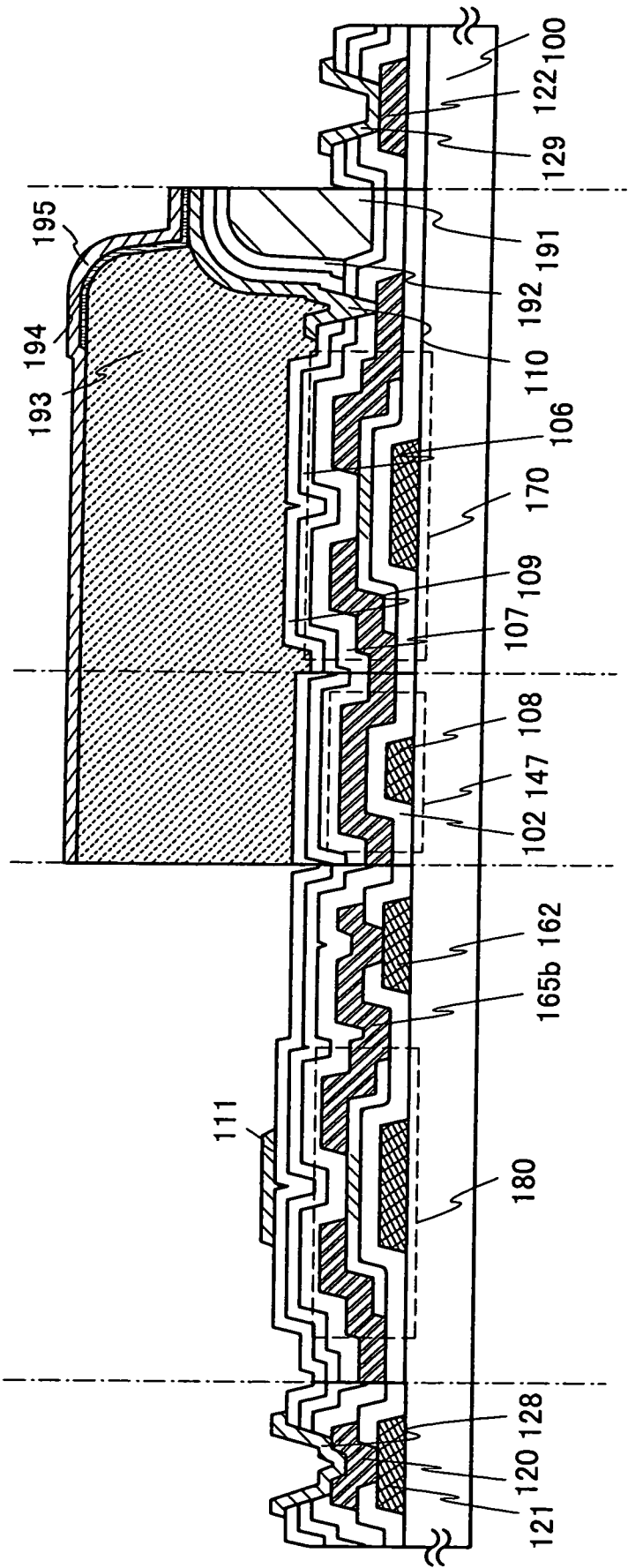
在該第四電極層上且經由該第二接觸孔與該第四電極層接觸的第五電極層，

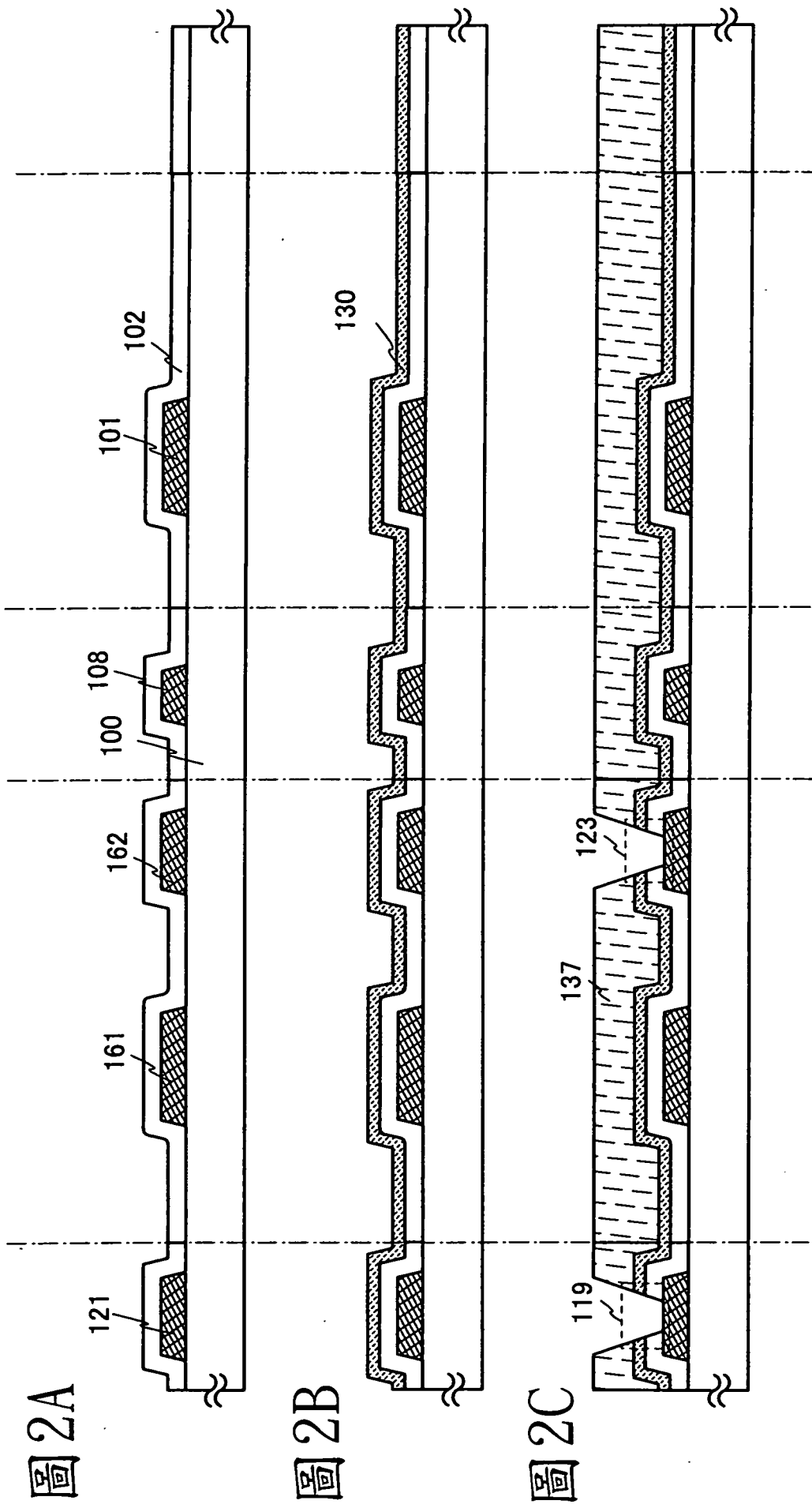
其中，該第三電極層與該第一閘極從相同的層形成，

其中，該第四電極層與該第一源極及該第一汲極從相同的層形成，以及

其中，該第五電極層與該導電層從相同的層形成。

圖1





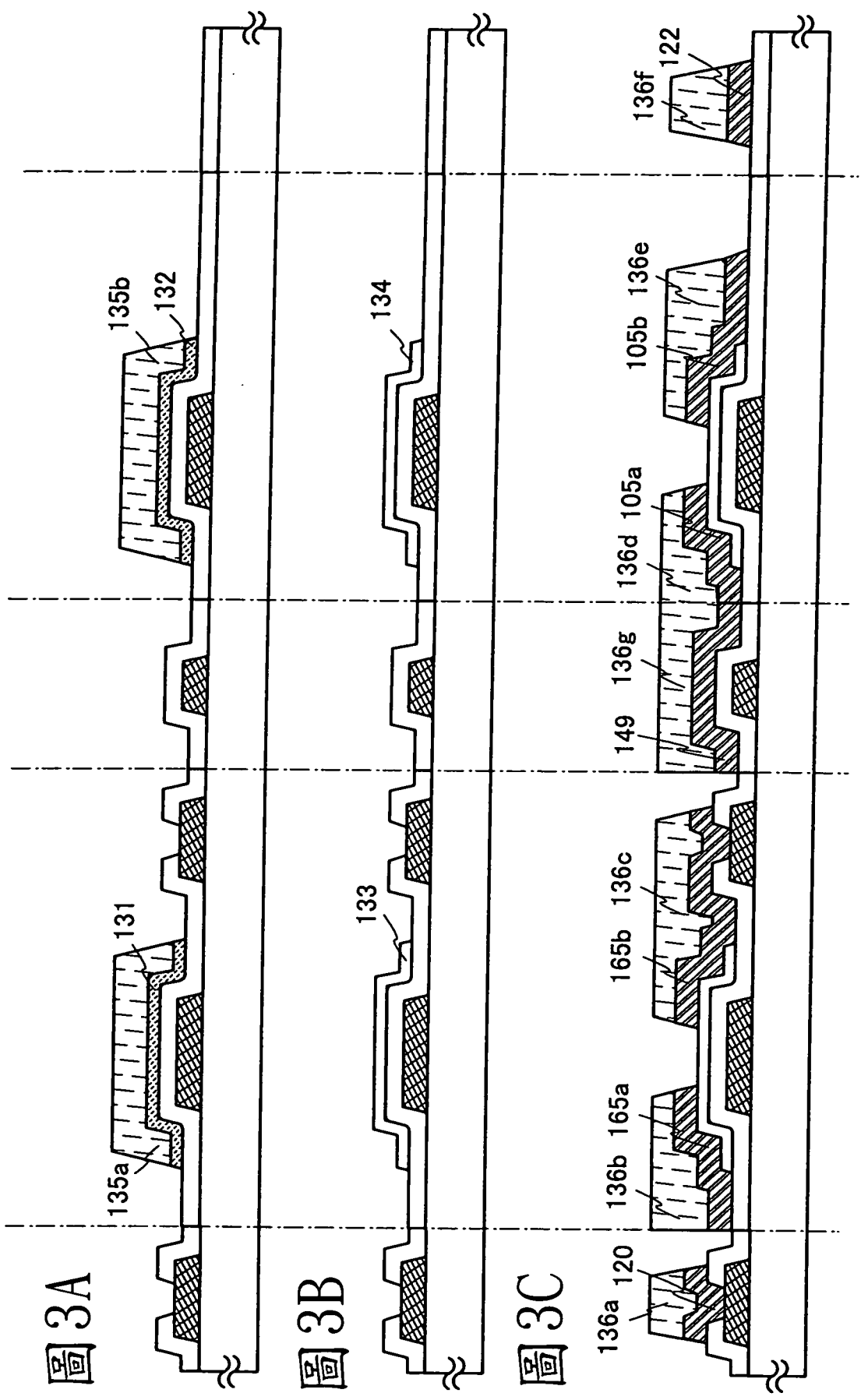


圖 4A

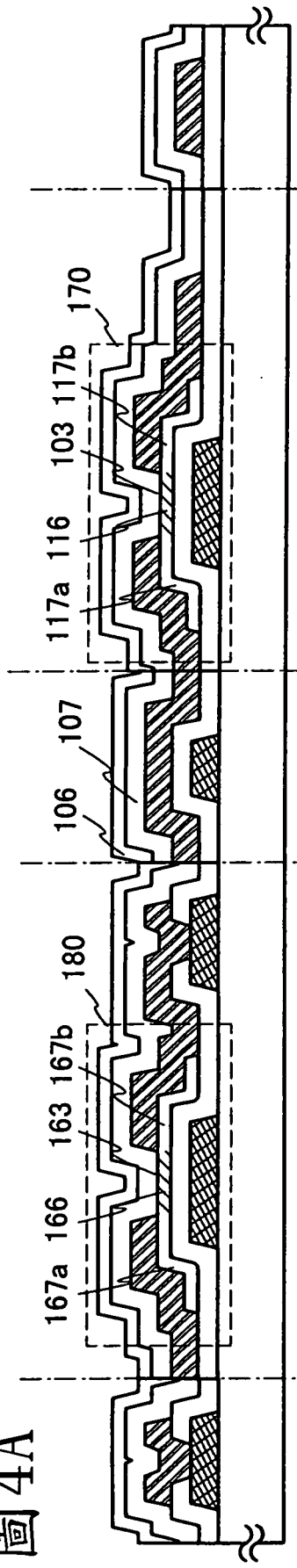


圖 4B

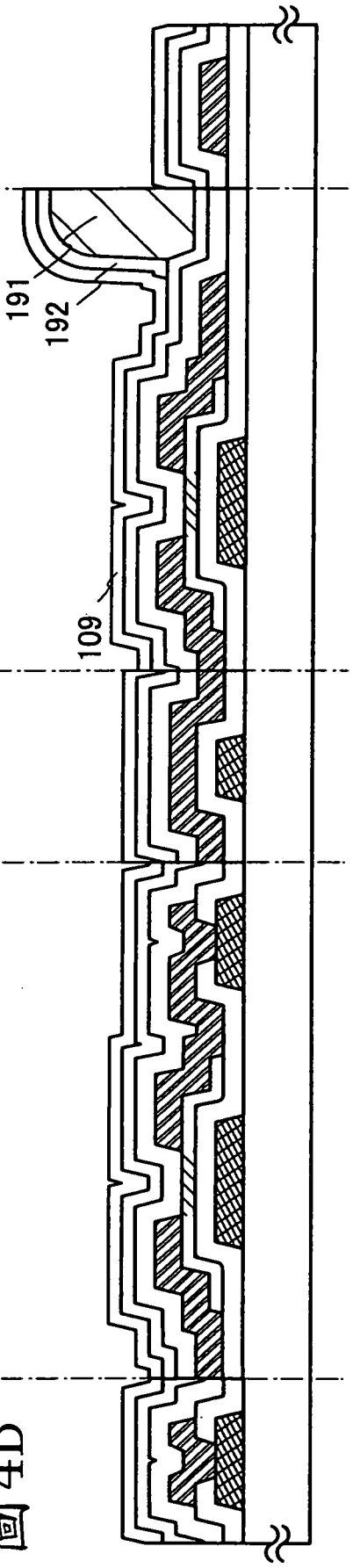


圖 5A

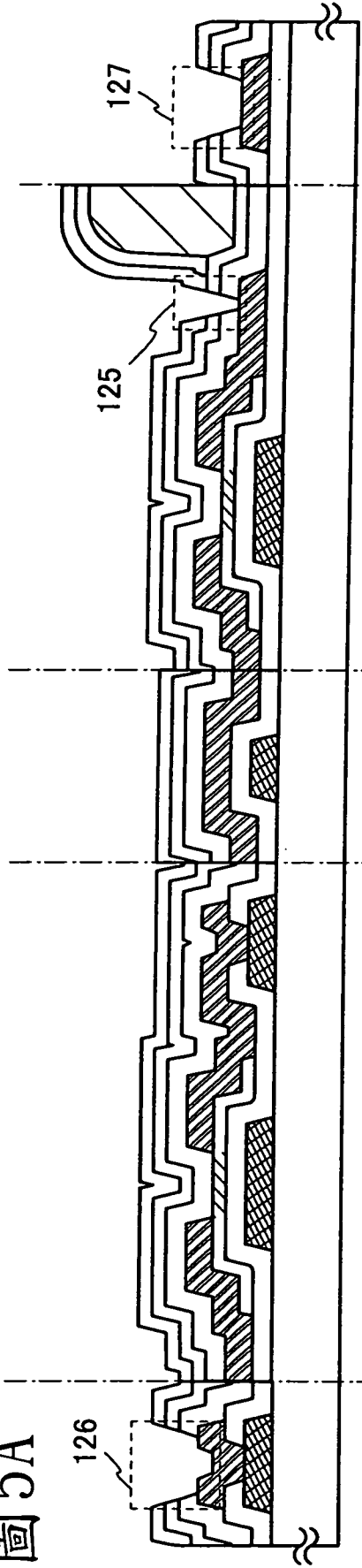


圖 5B

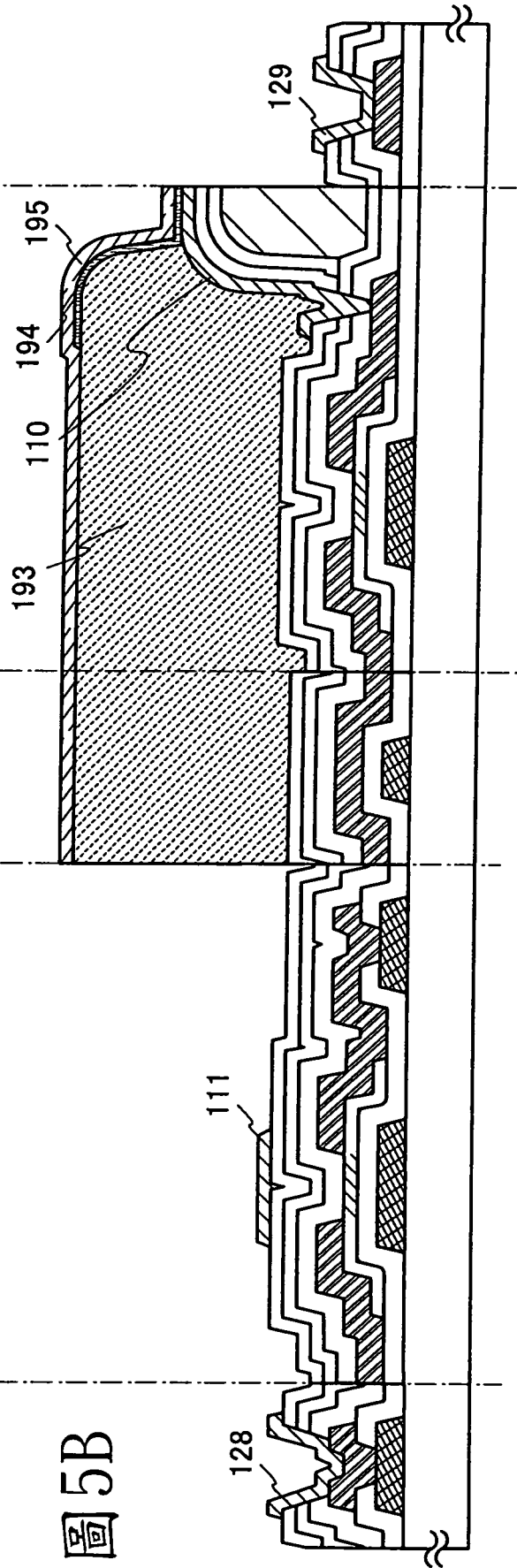


圖6A

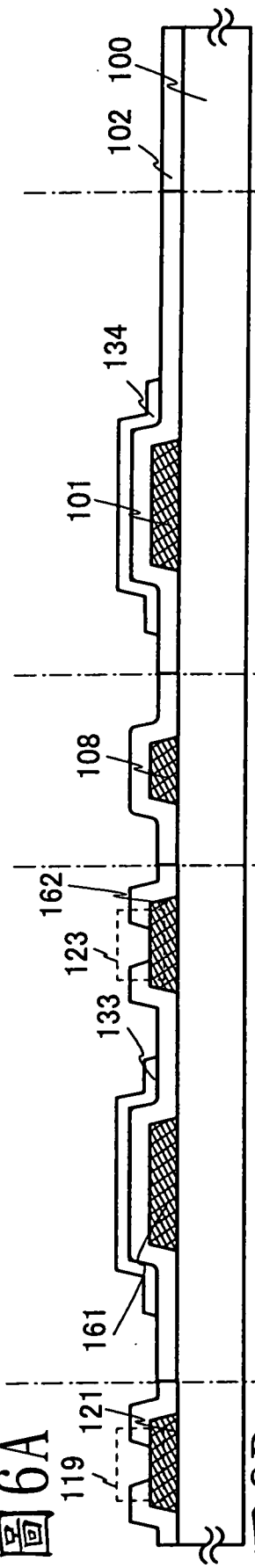


圖6B

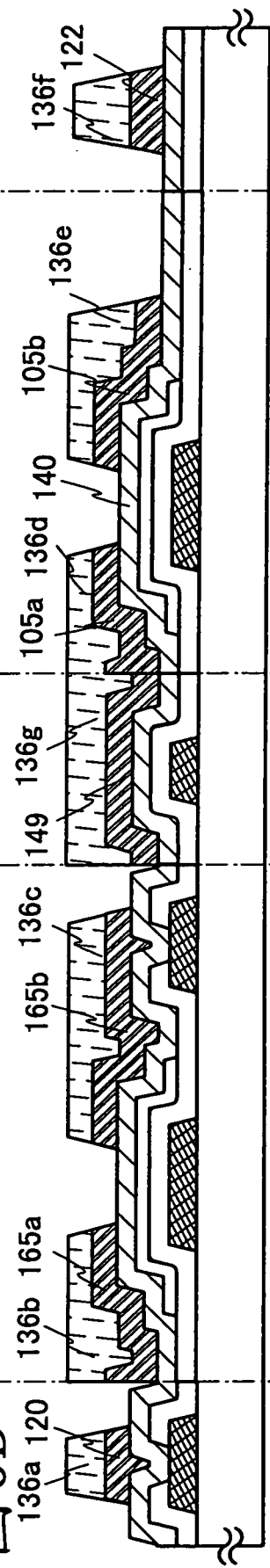


圖6C

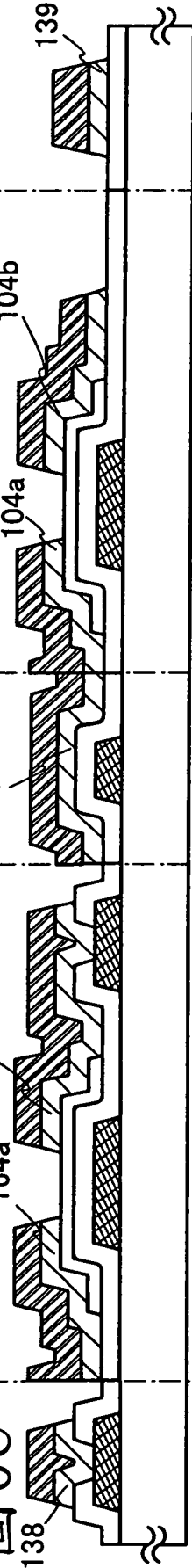


圖6D

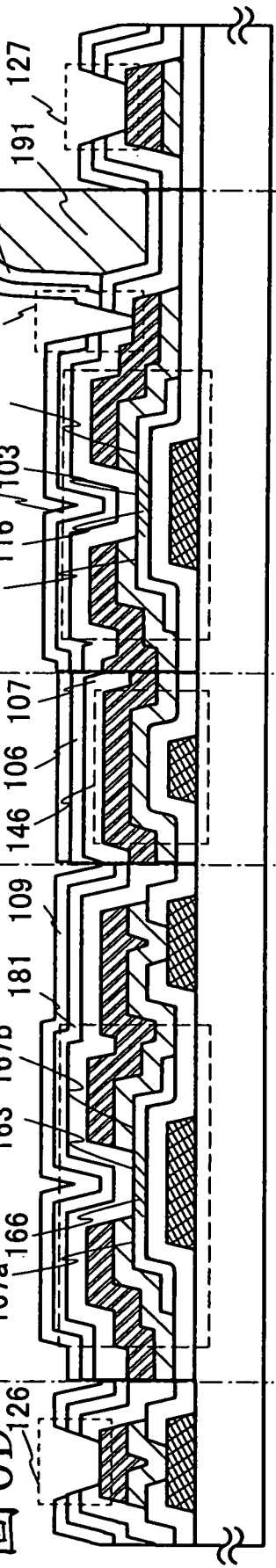


圖 7A

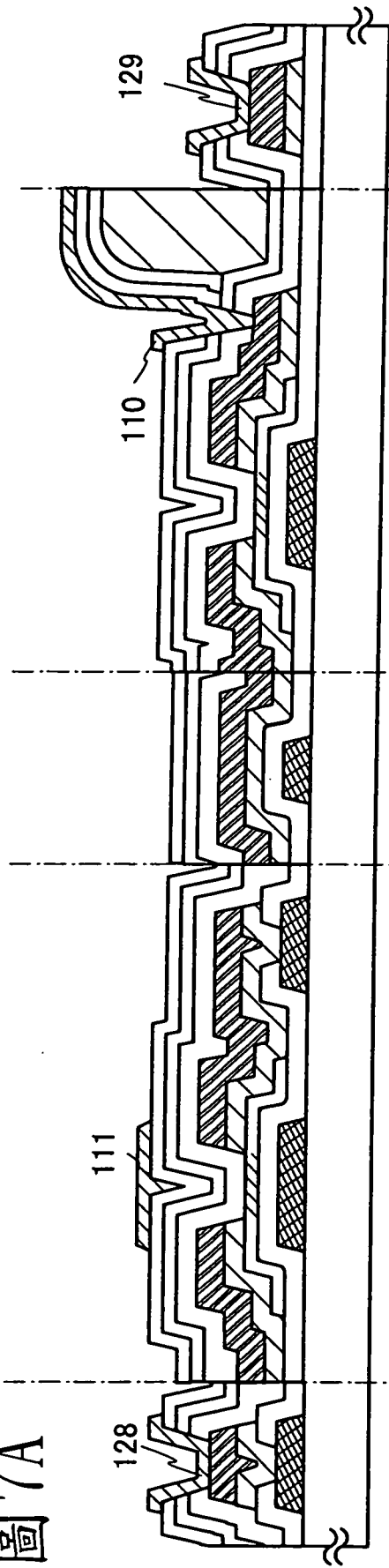


圖 7B

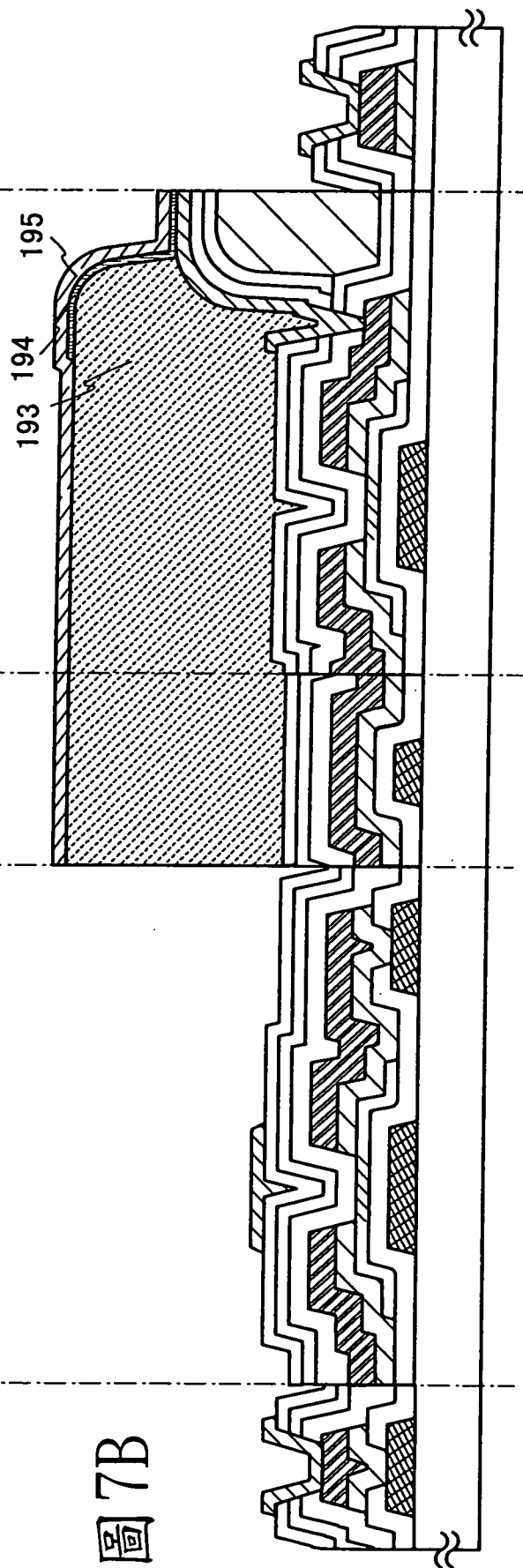


圖 8A

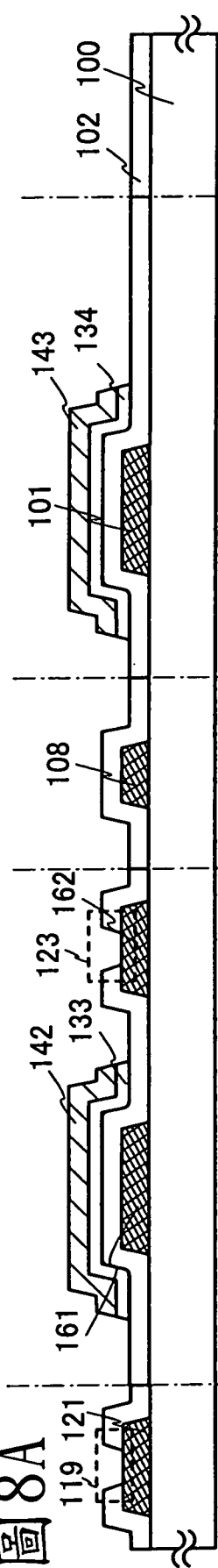


圖 8B

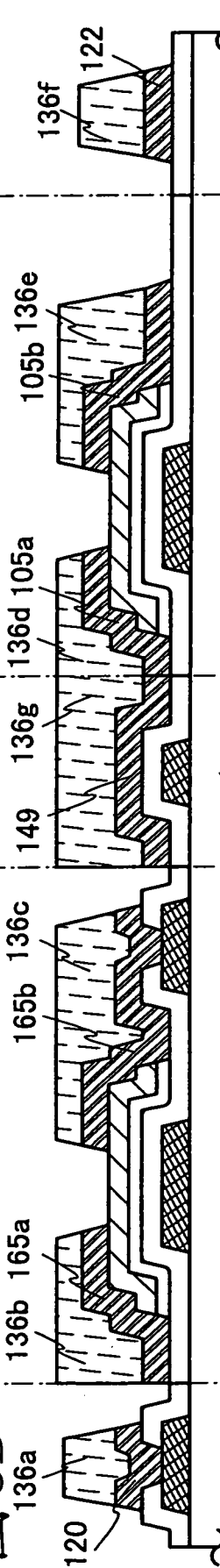


圖 8C

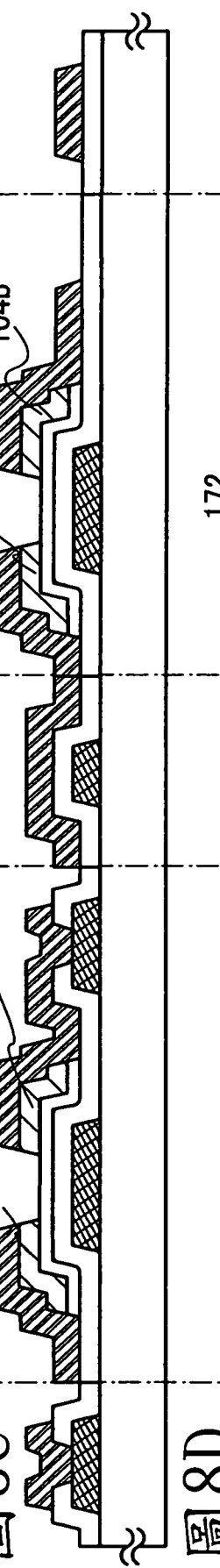
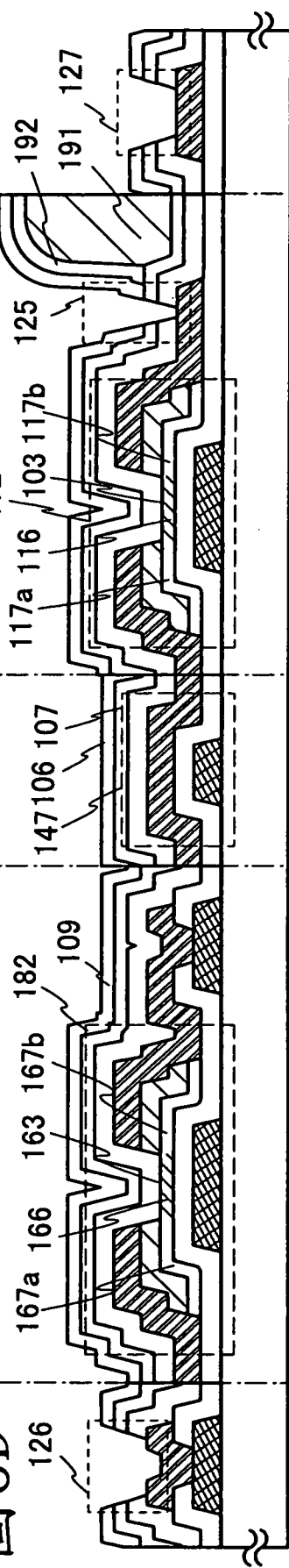


圖 8D



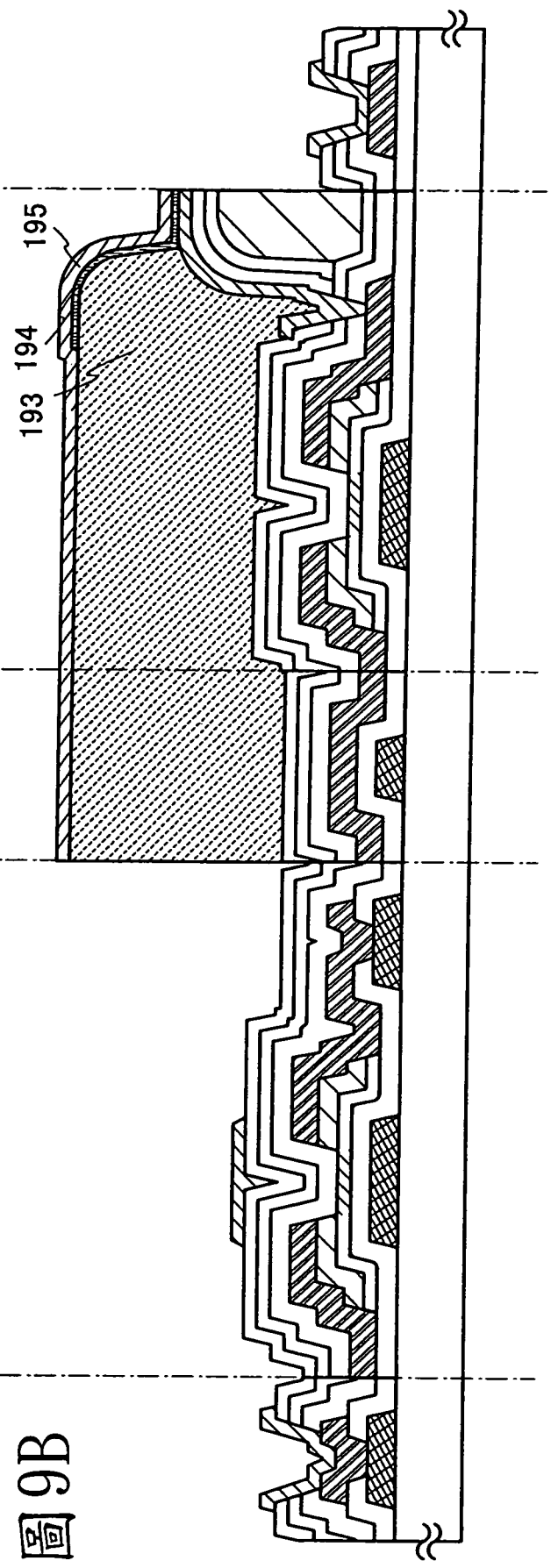
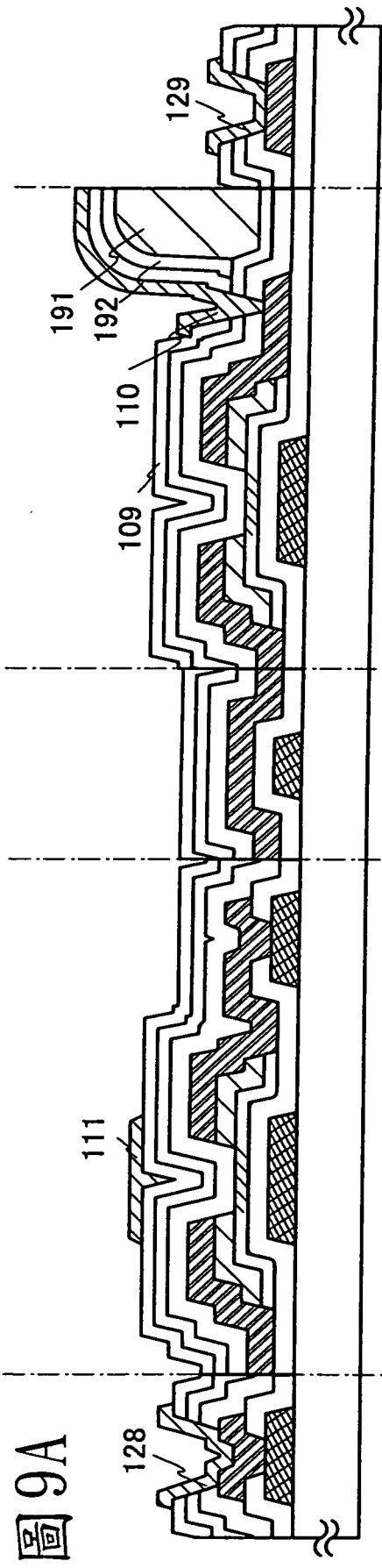


圖10

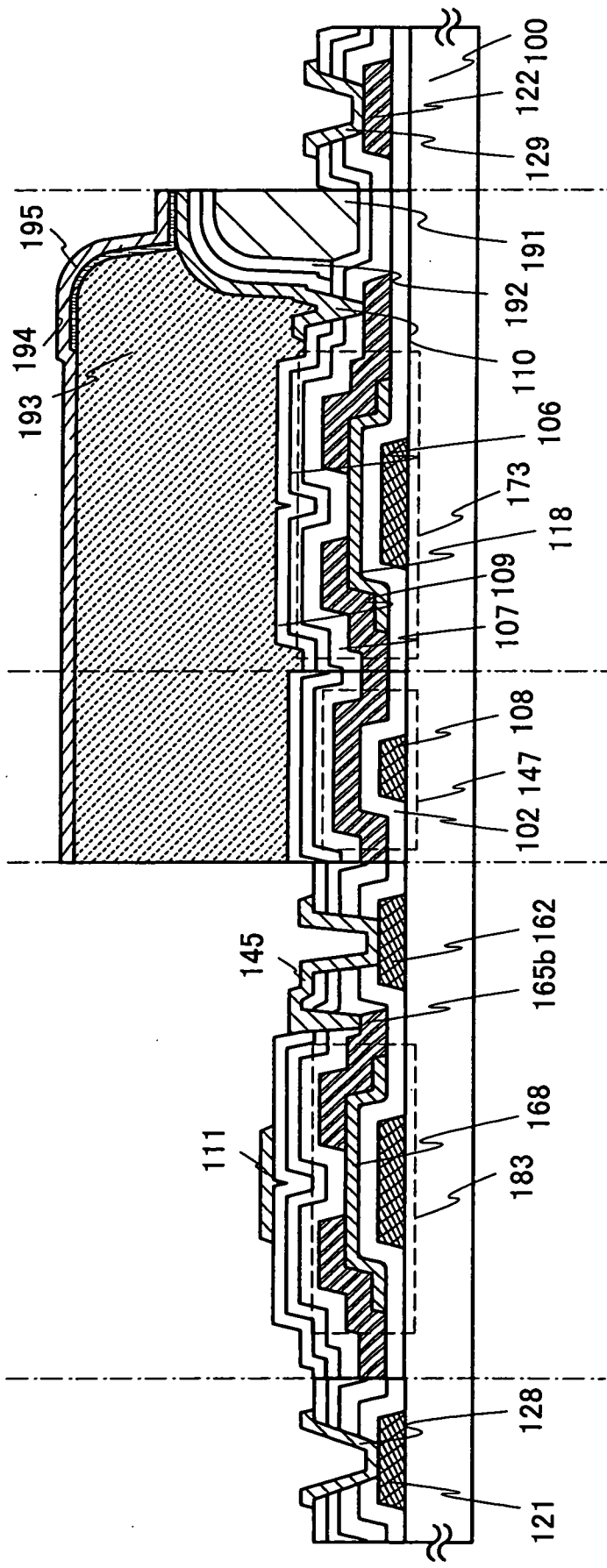


圖 11A1

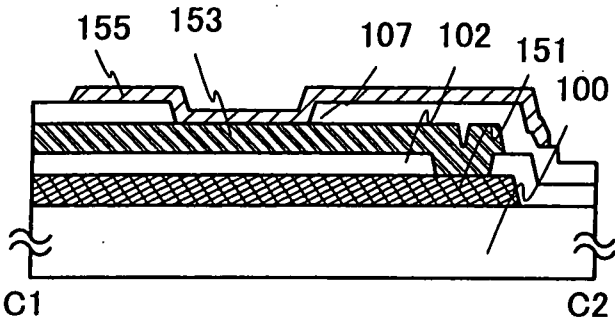


圖 11A2

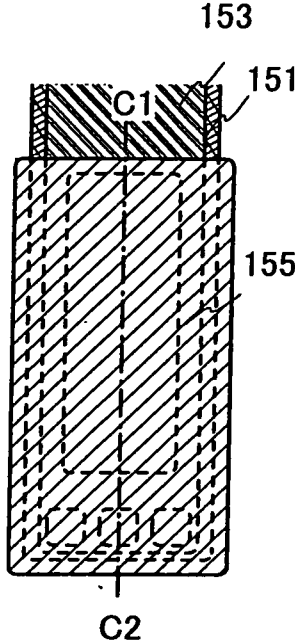


圖 11B1

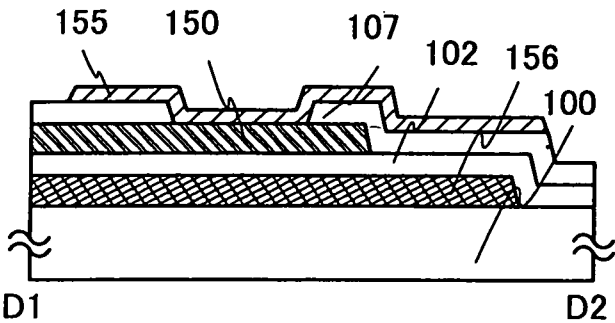


圖 11B2

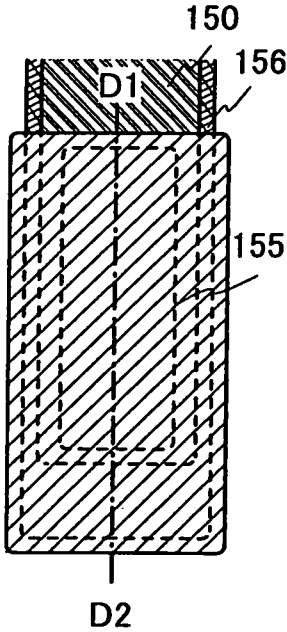


圖 12A

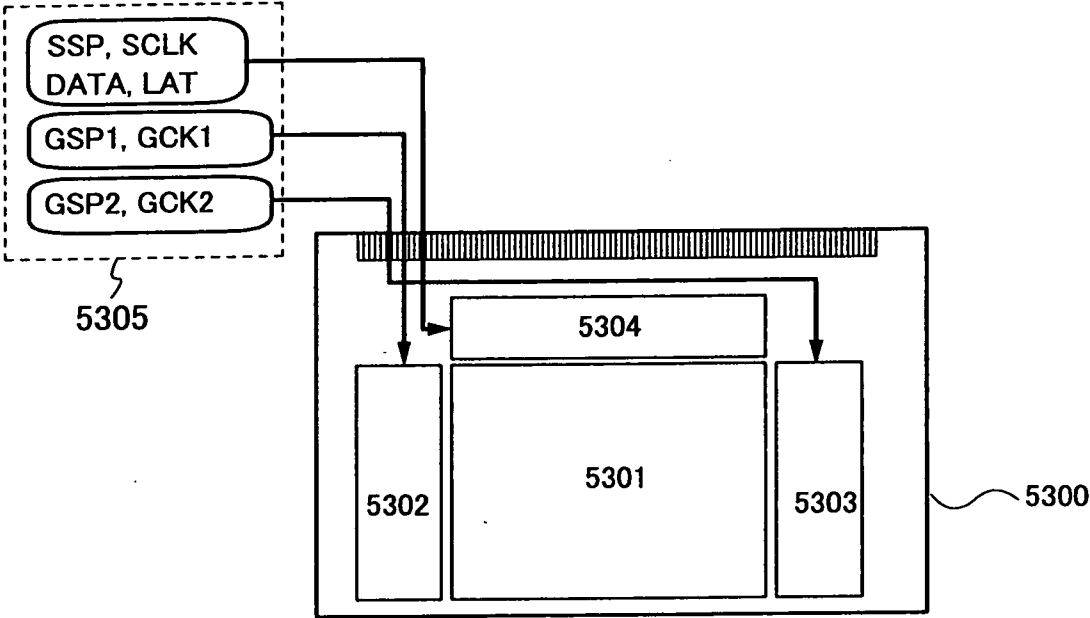


圖 12B

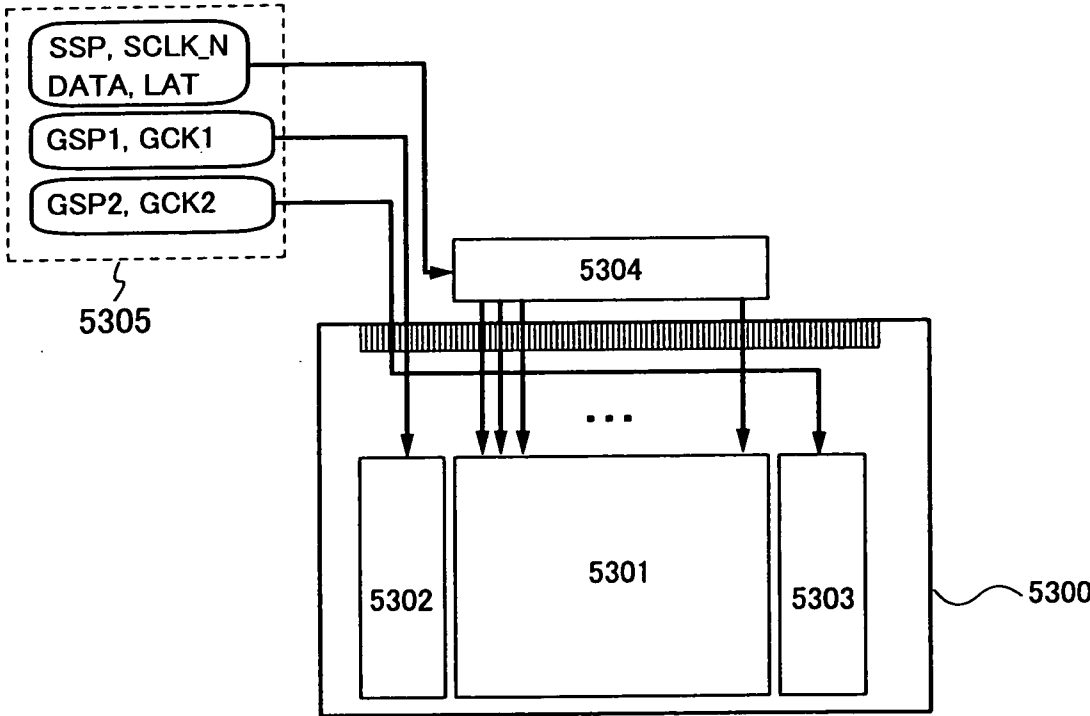


圖 13A

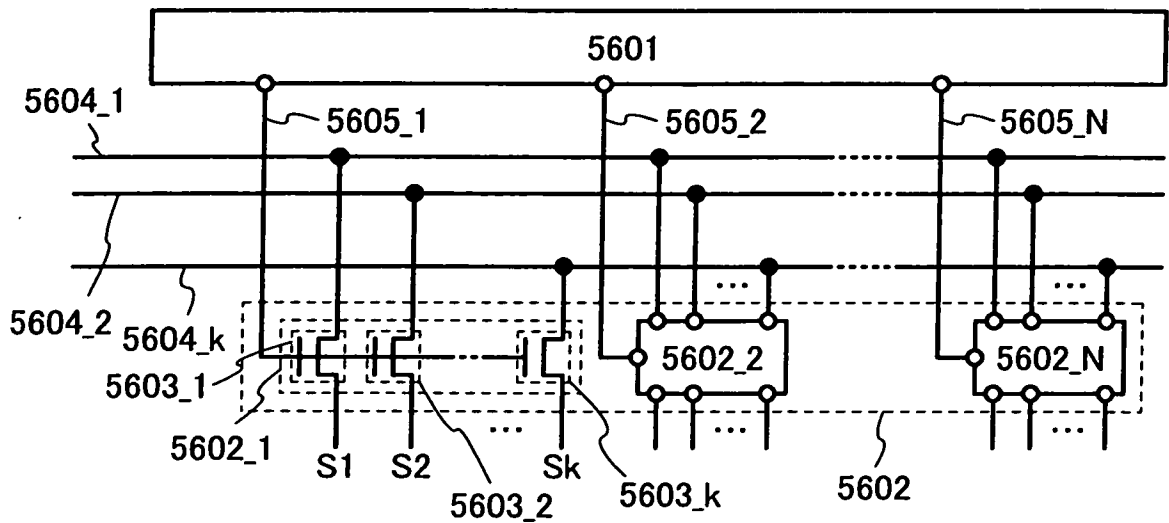


圖 13B

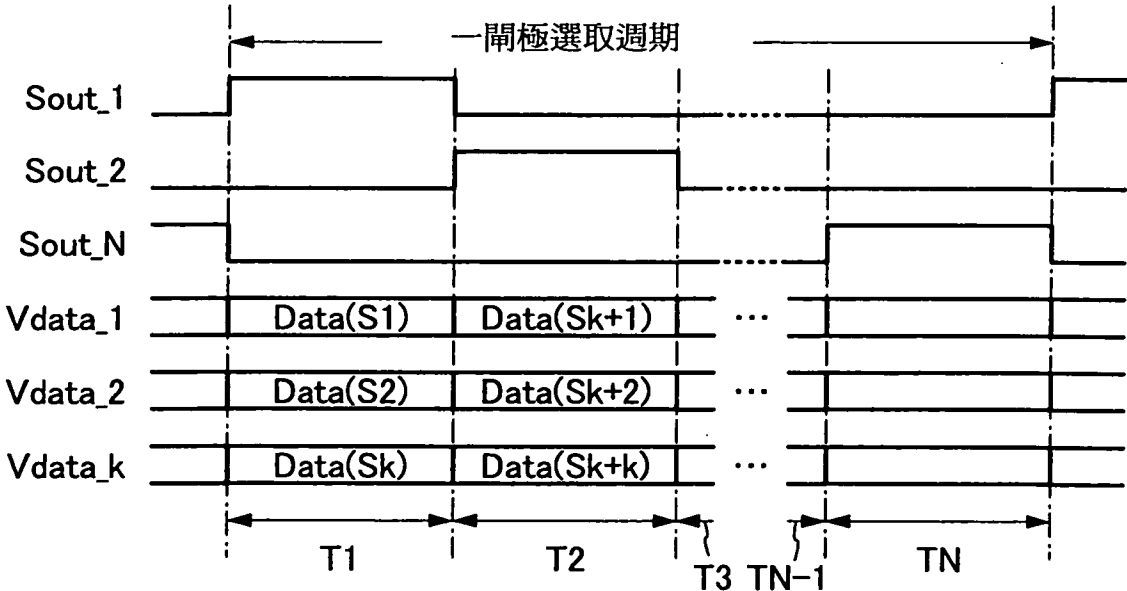


圖 14A

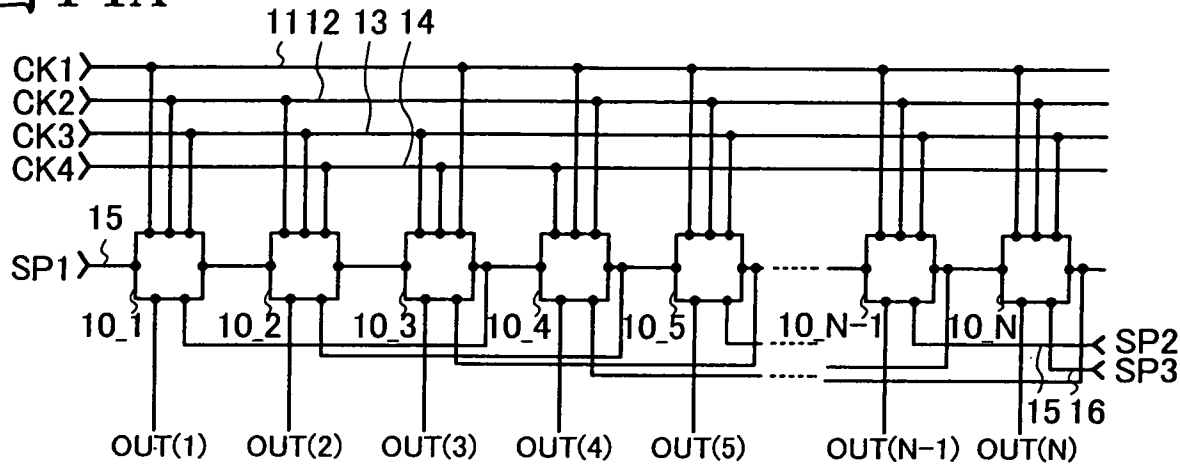


圖 14B

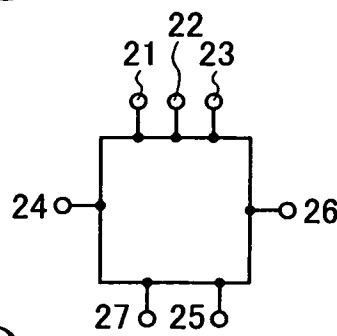


圖 14C

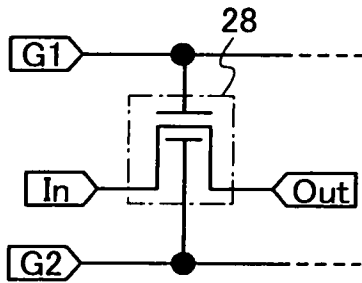


圖 14D

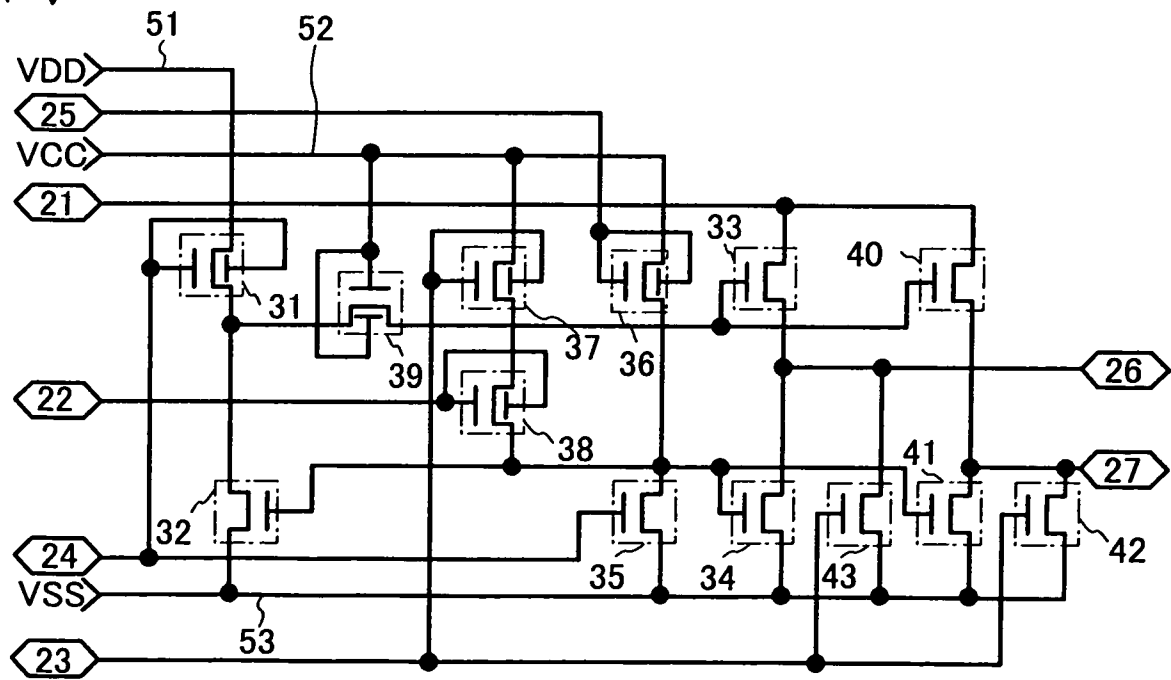


圖 15A

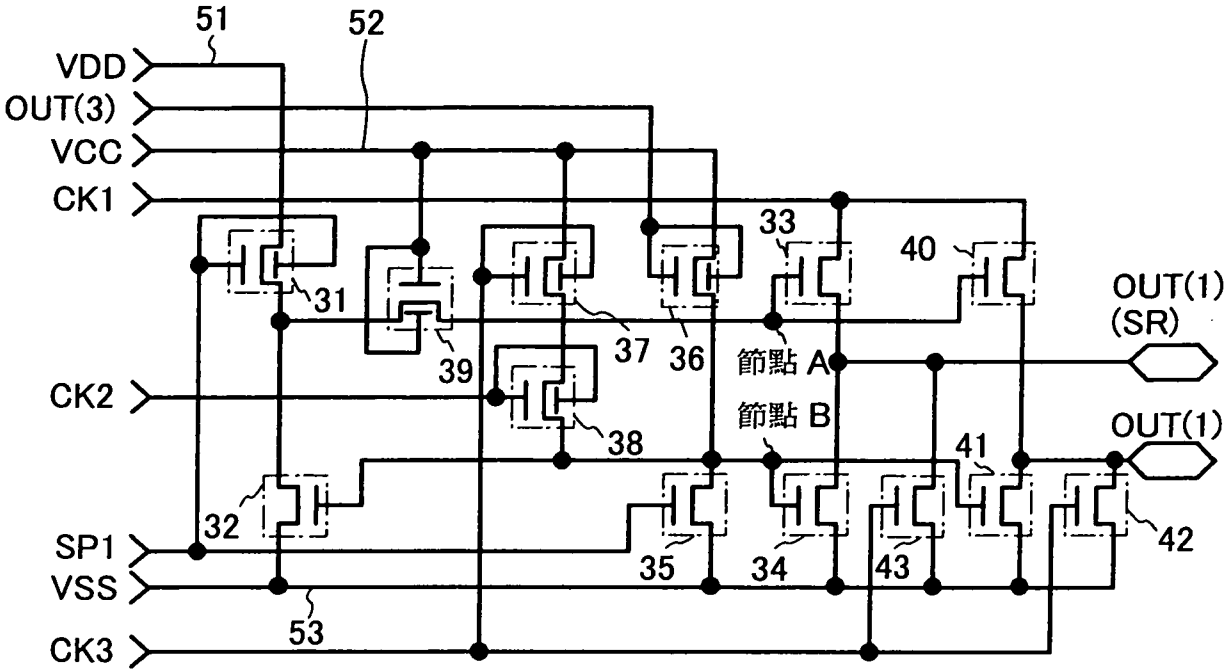


圖 15B

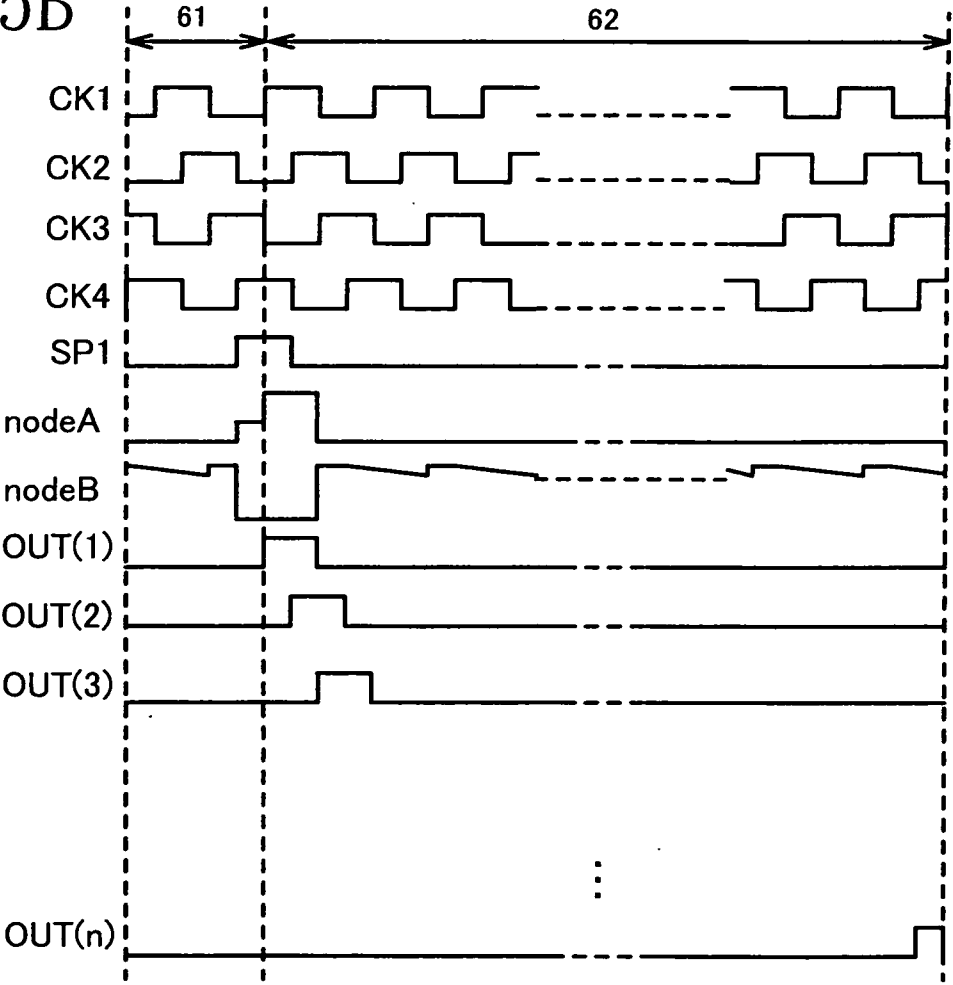


圖16

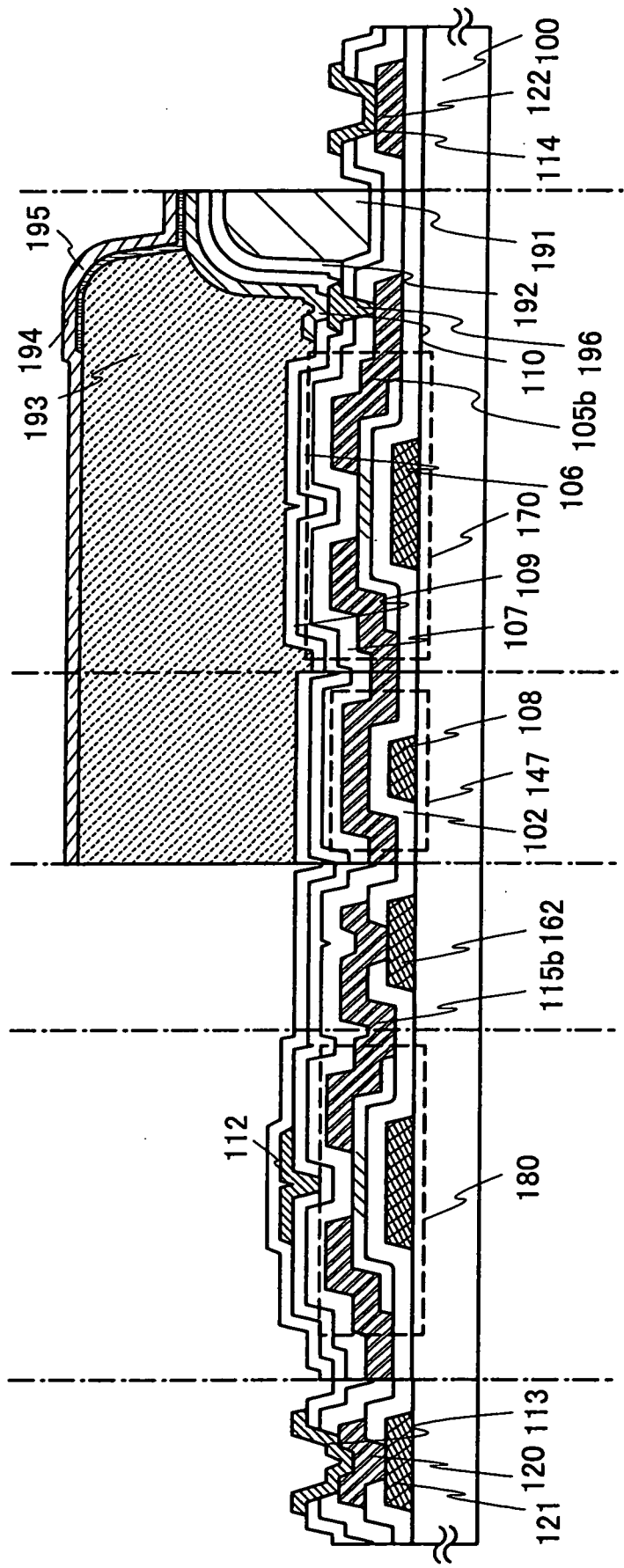


圖 17A

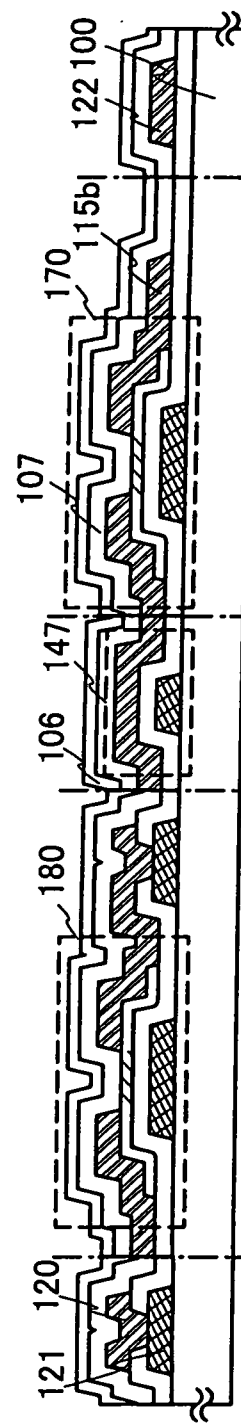


圖 17B

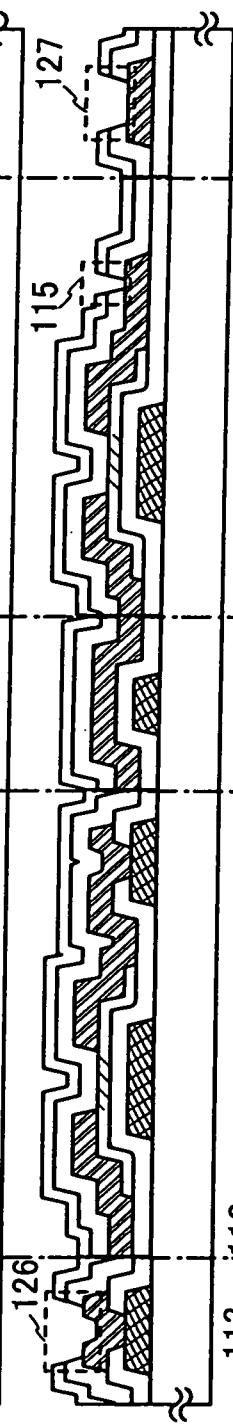


圖 17C

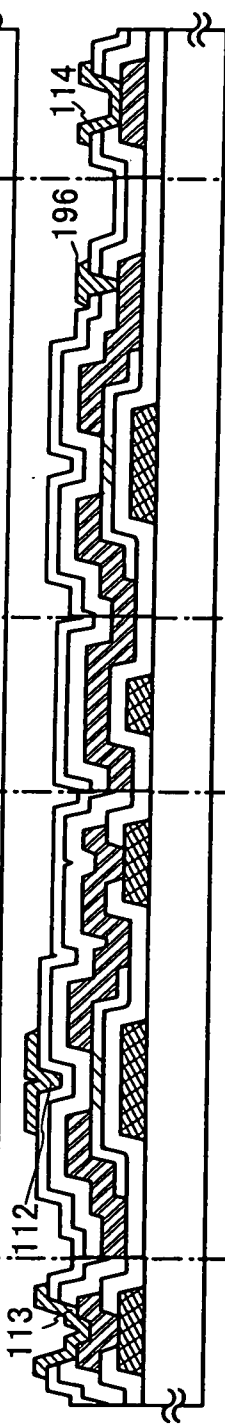


圖 17D

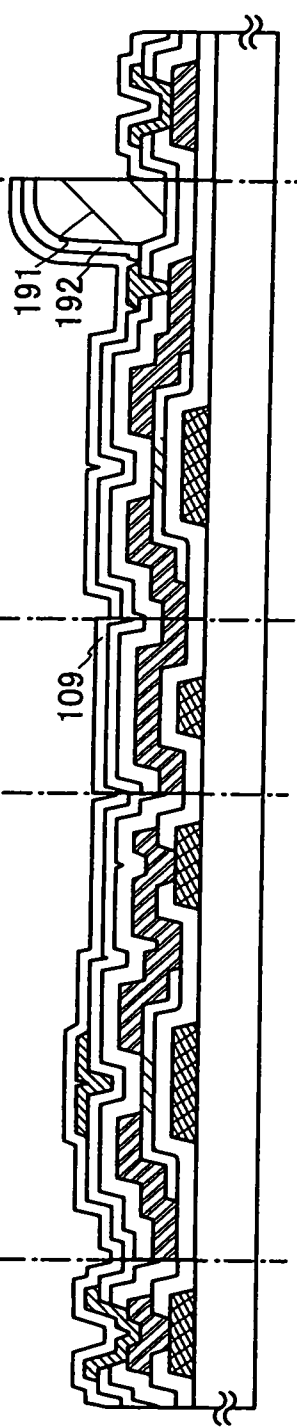


圖18A

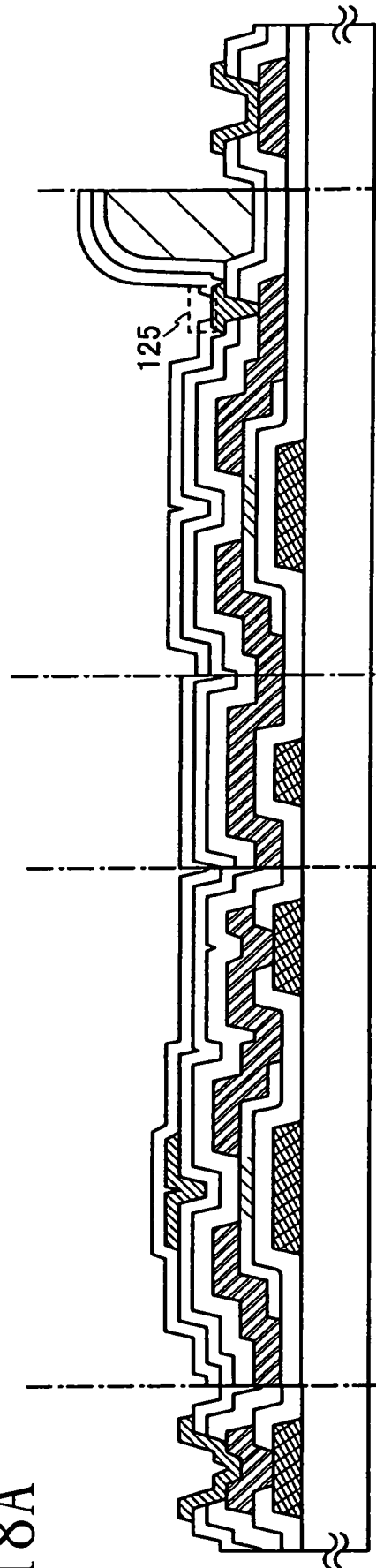


圖18B

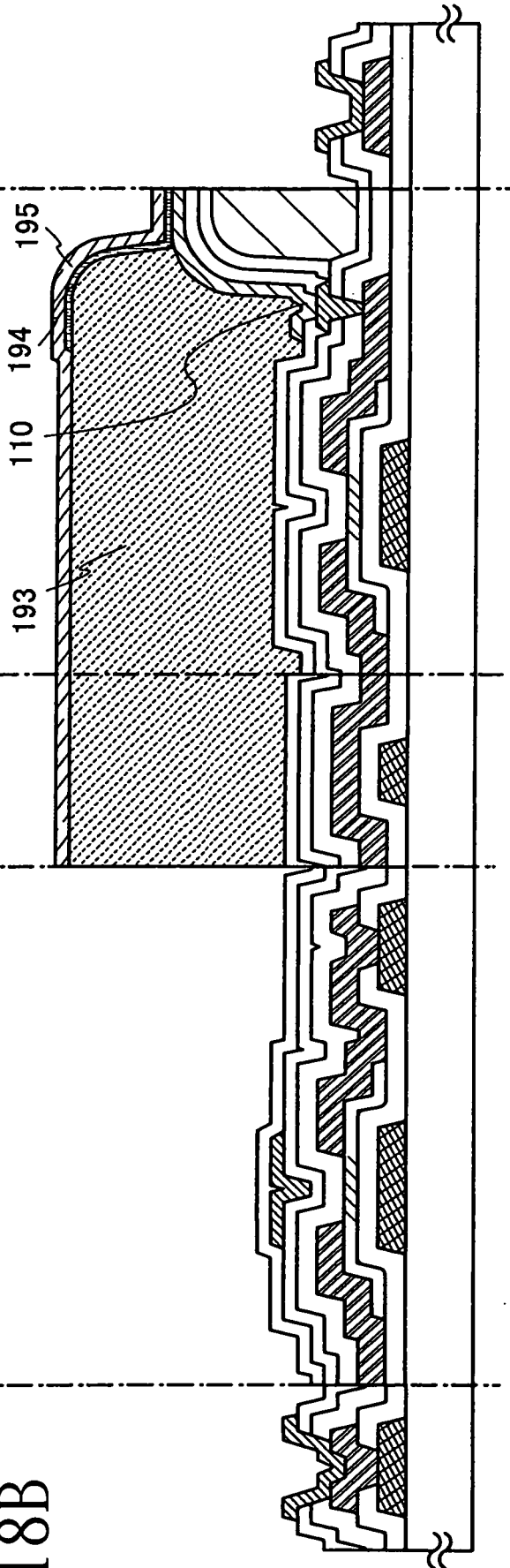


圖 19

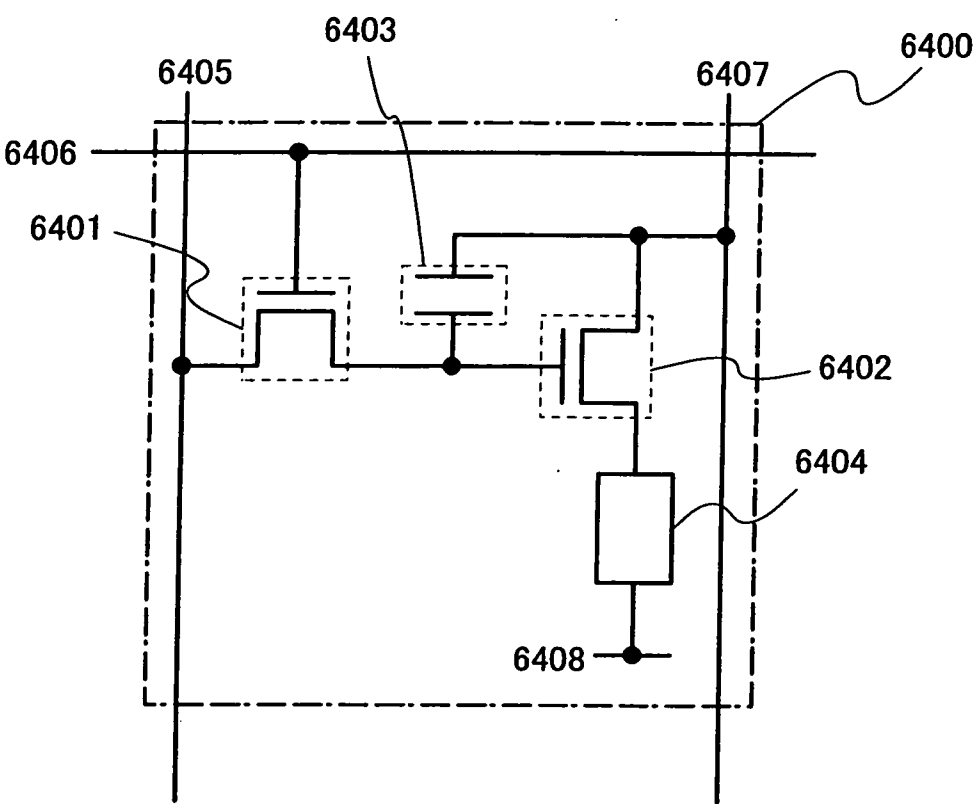


圖 20A

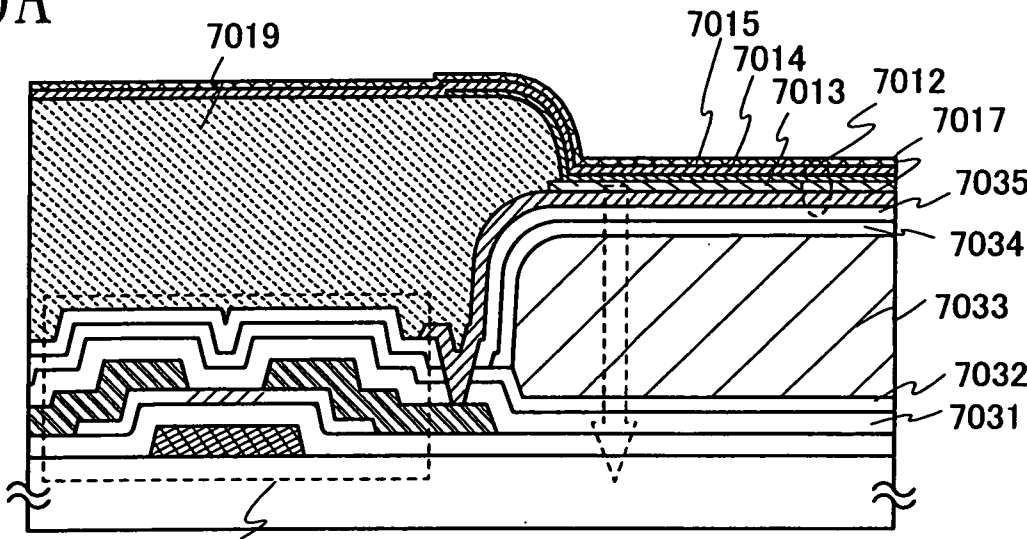


圖 20B

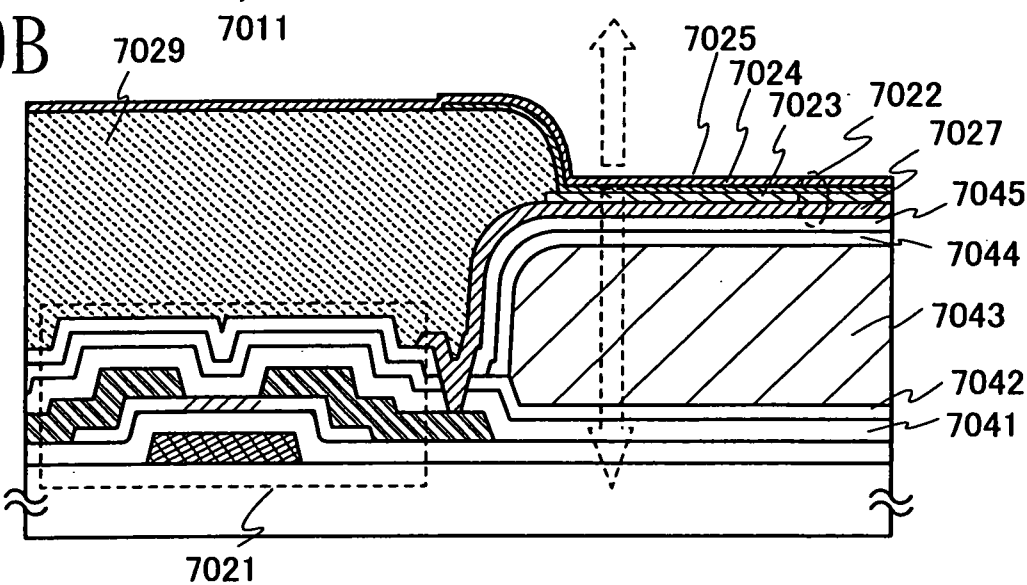


圖 20C

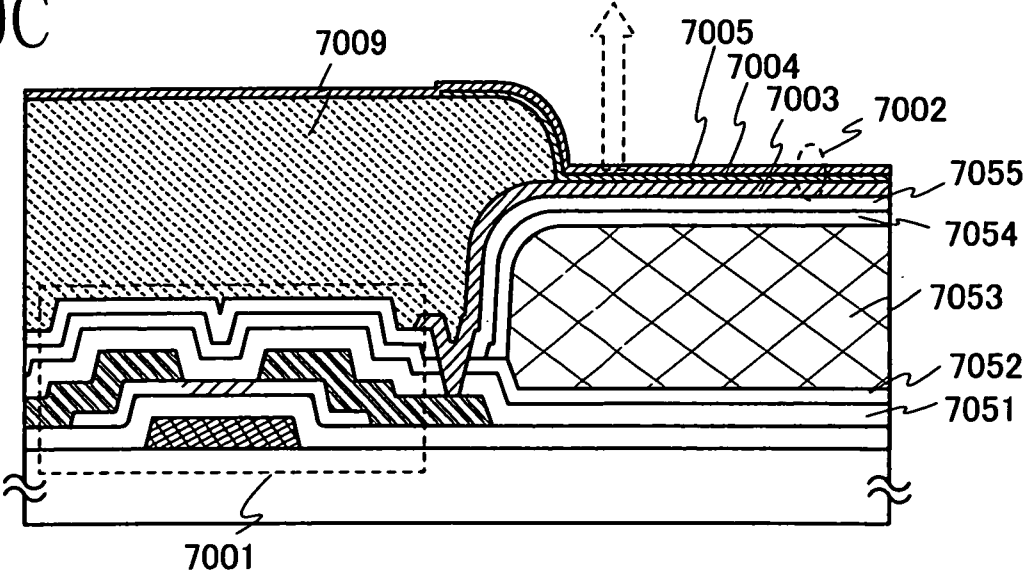


圖 21A

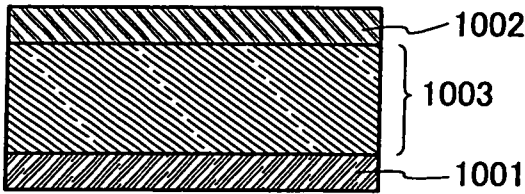


圖 21B

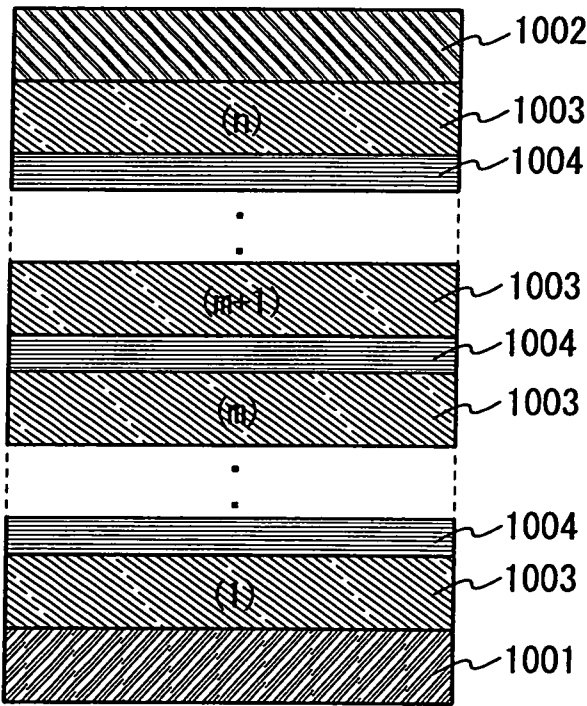


圖 22A

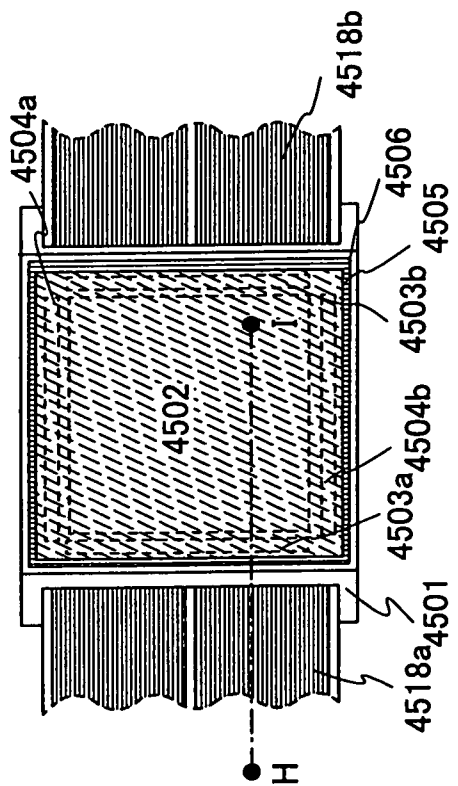


圖 22B

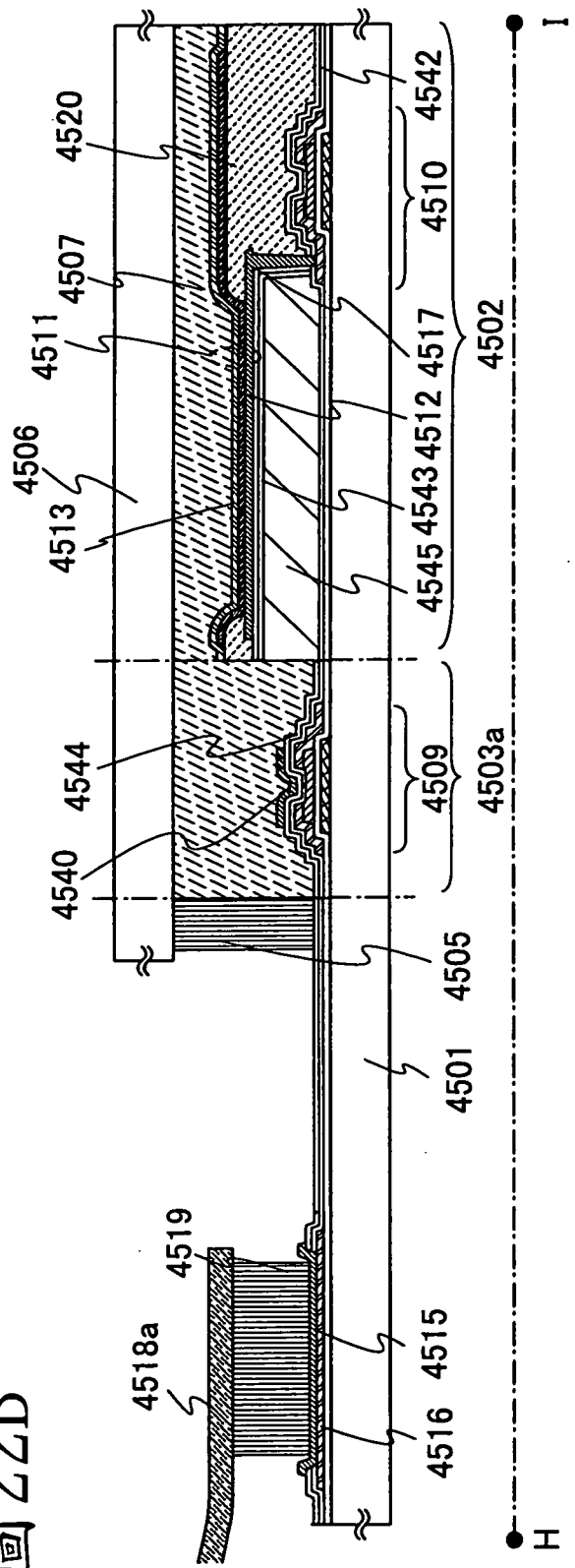


圖 23A

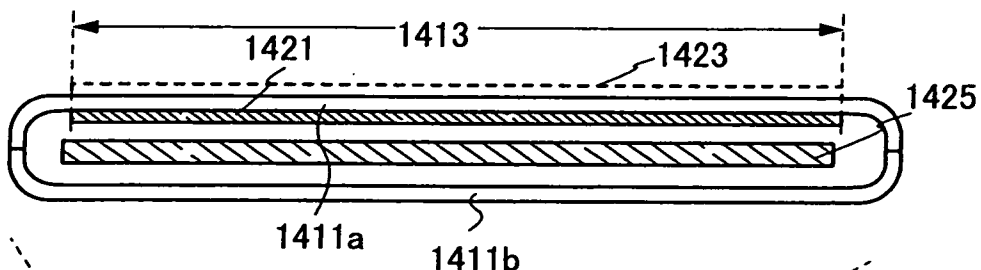


圖 23B

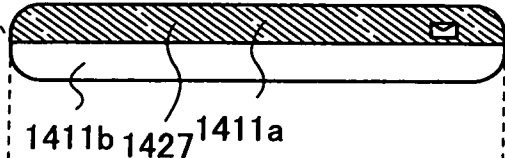


圖 23D

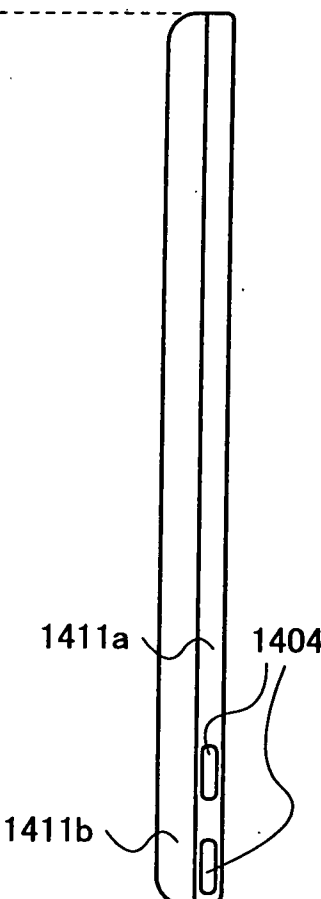


圖 23C

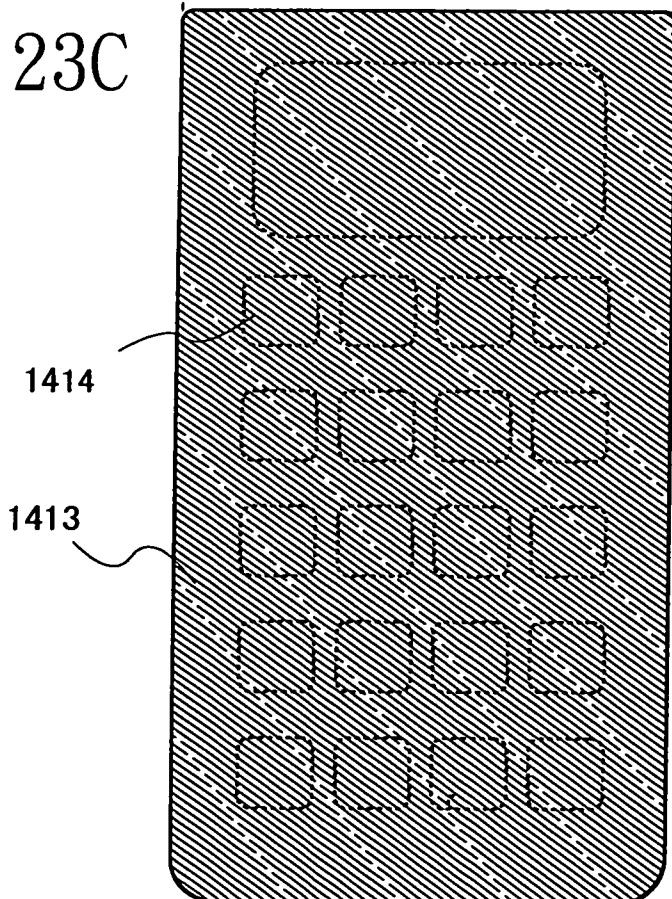


圖 24

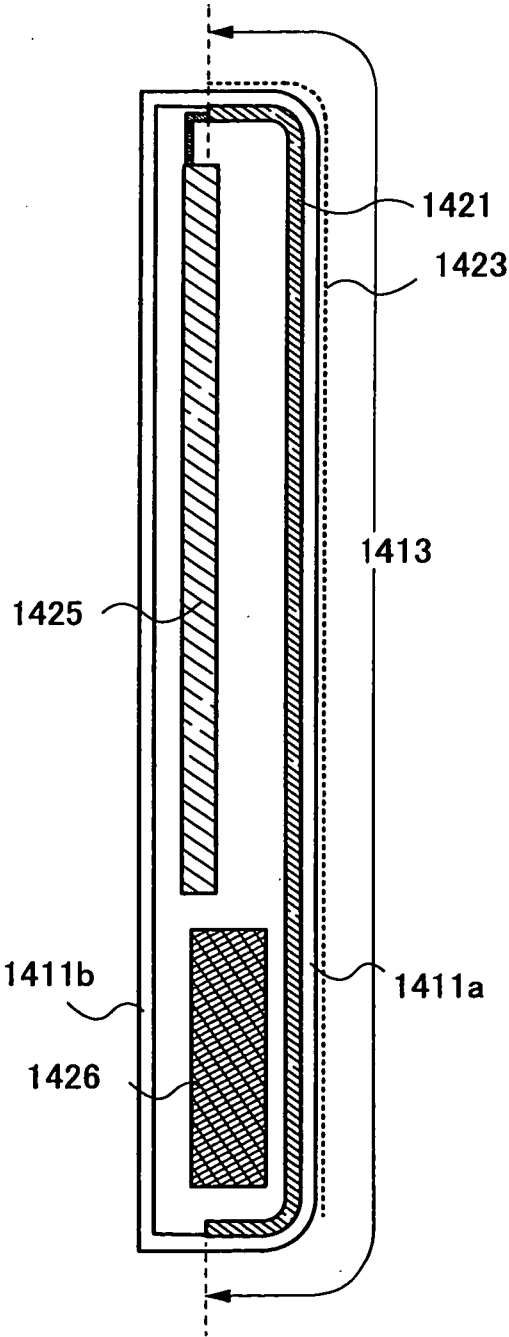


圖 25A

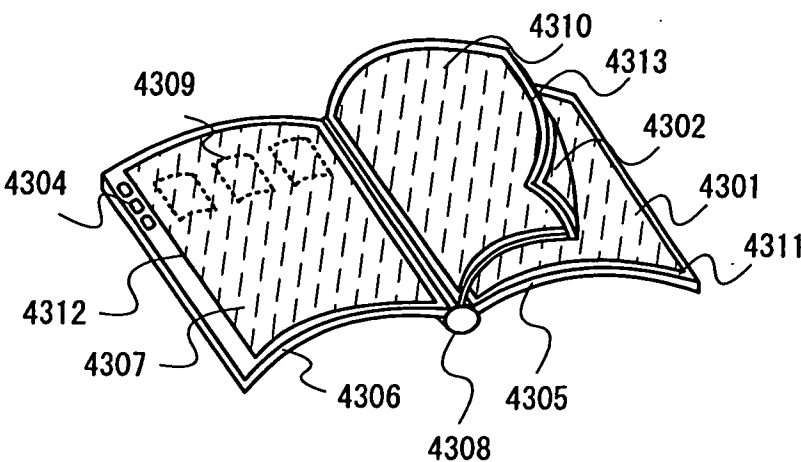


圖 25B

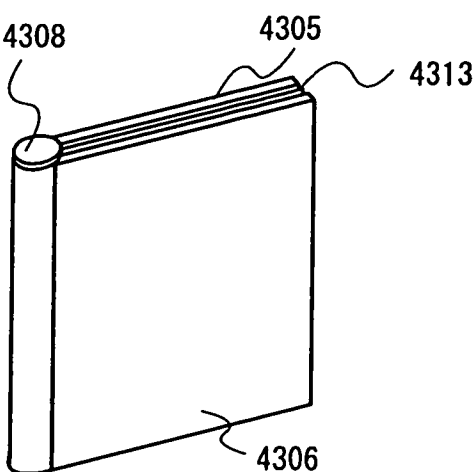


圖 26

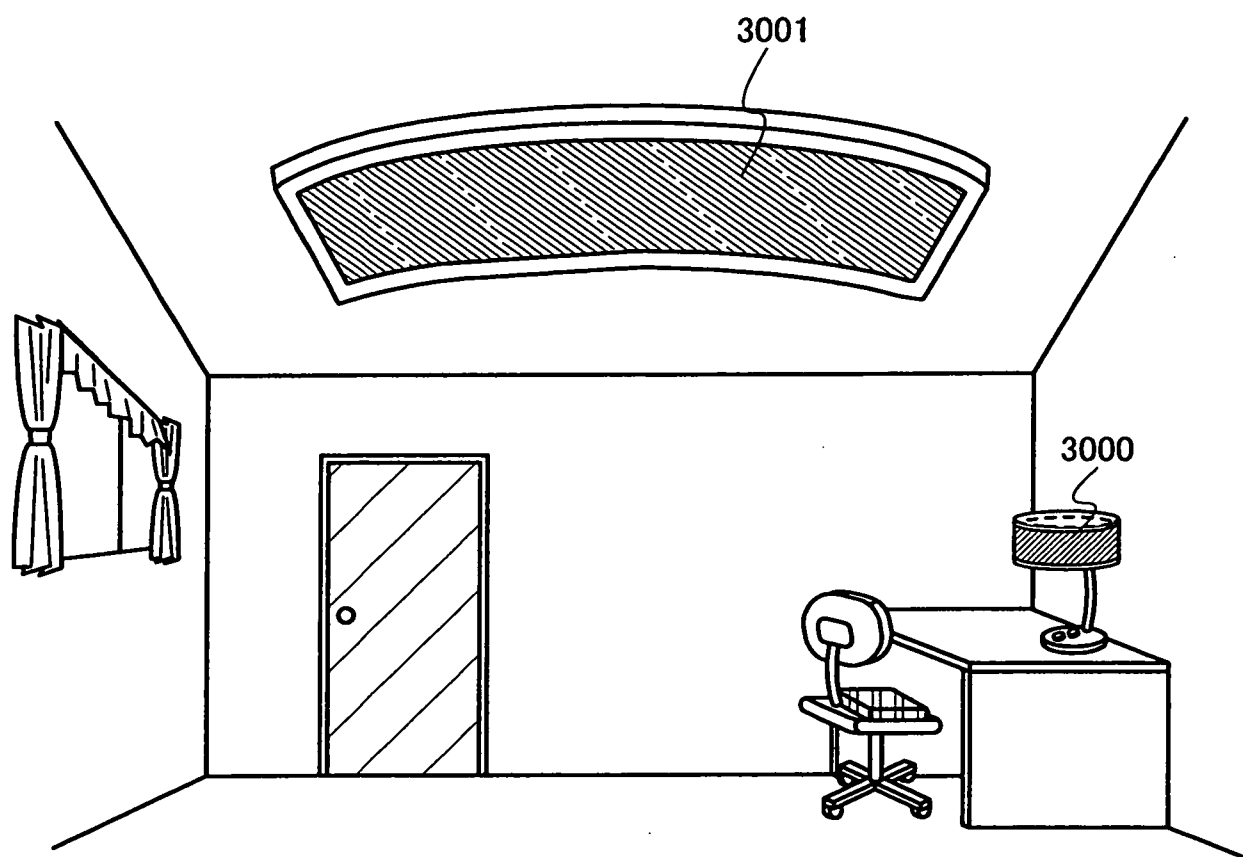


圖 27

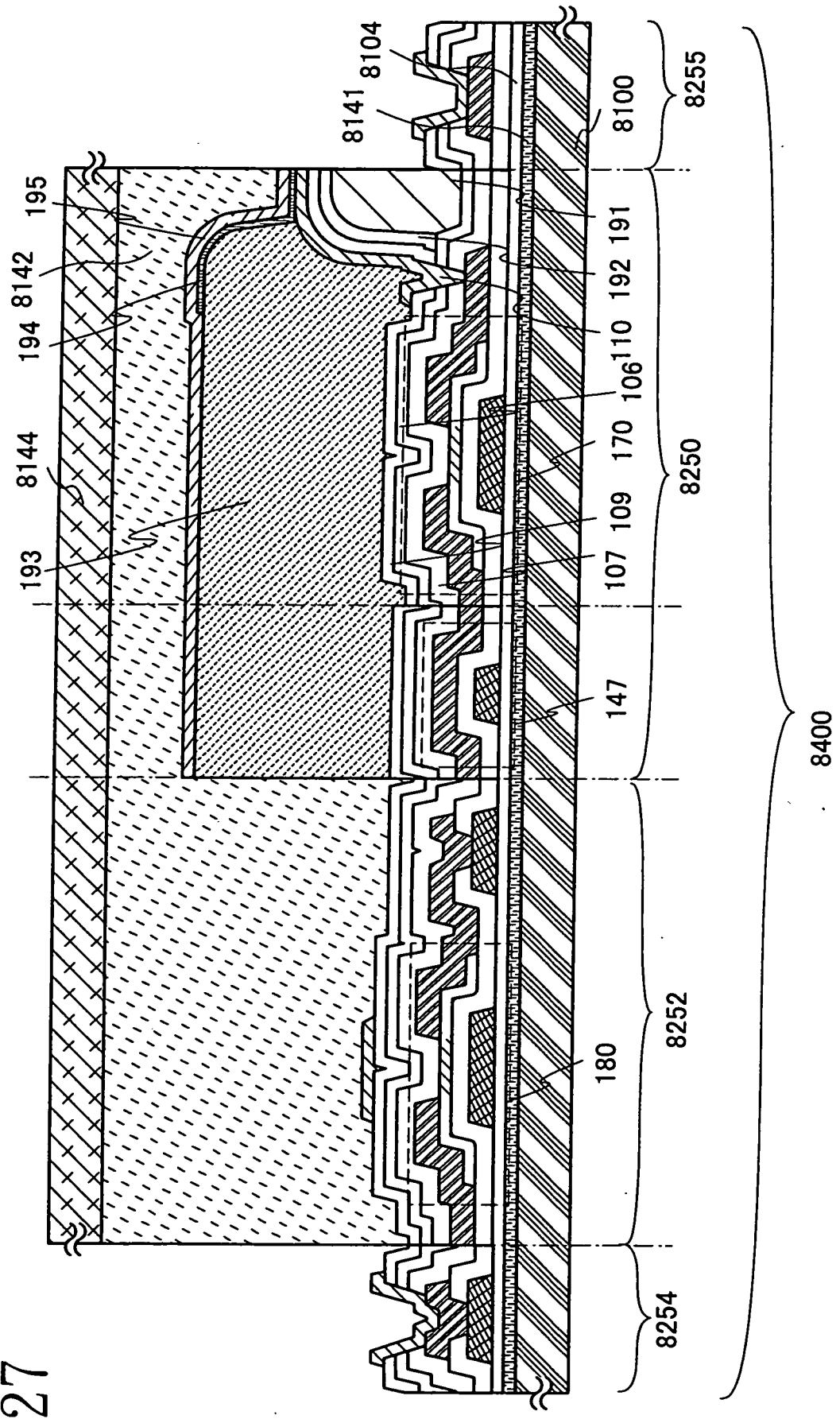


圖 28A

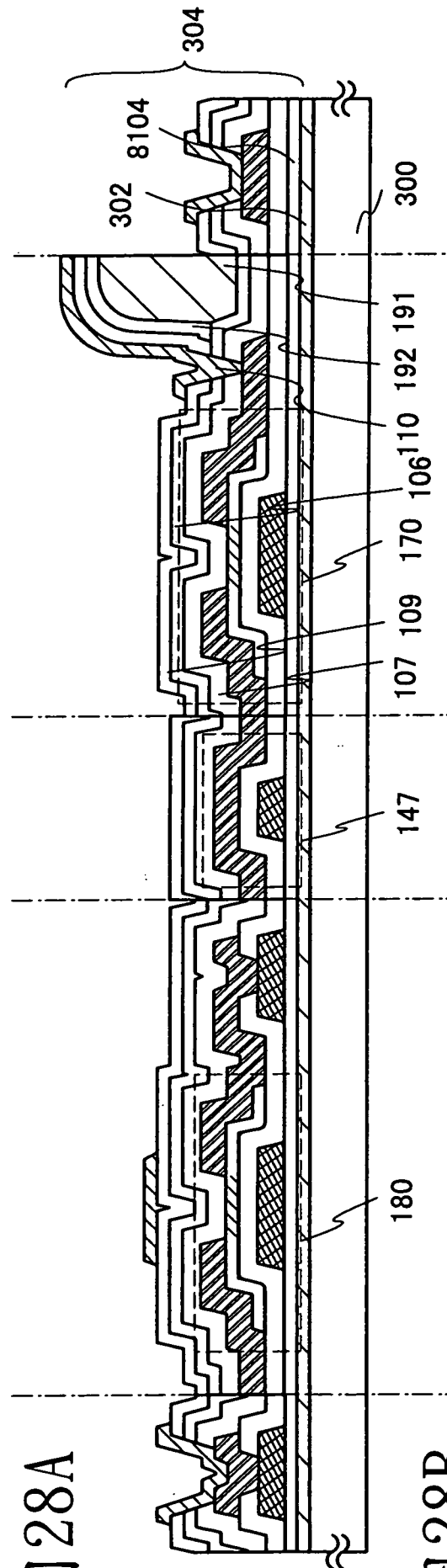


圖 28B

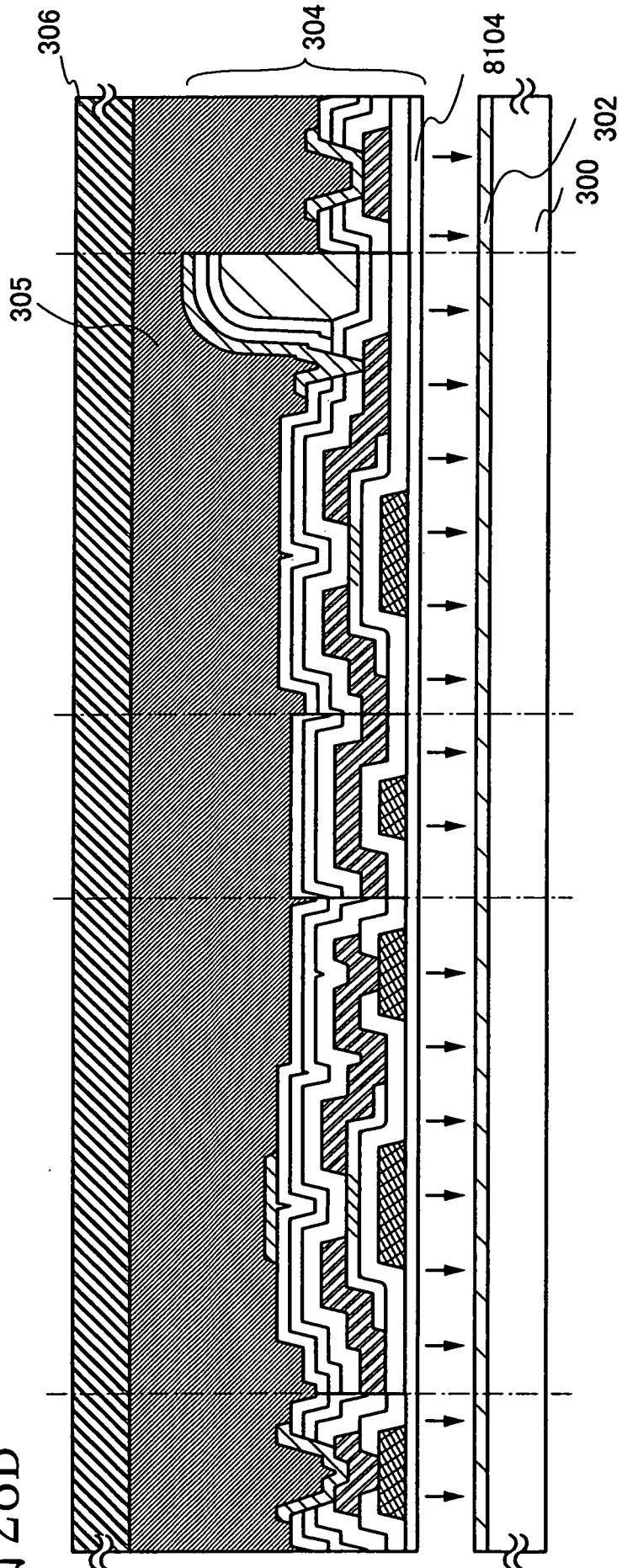


圖 29A

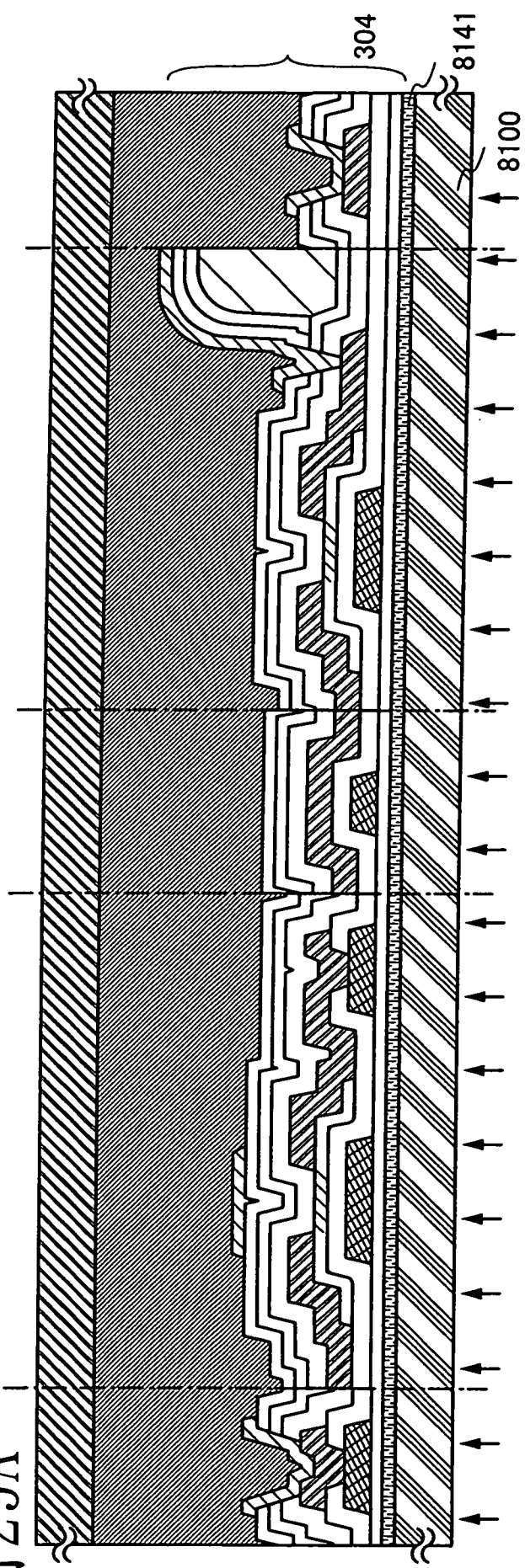


圖 29B

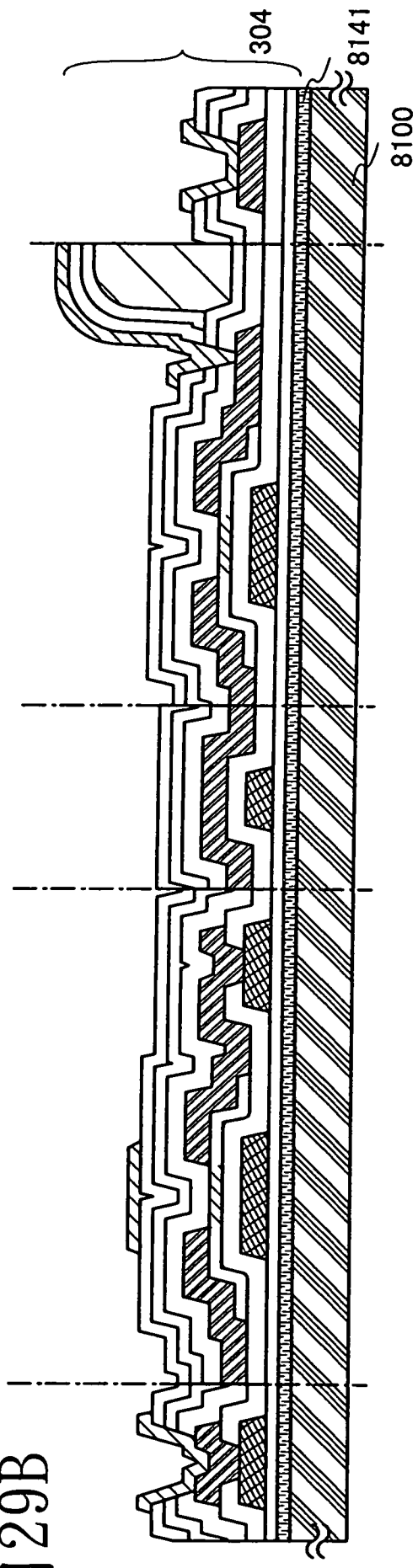


圖30

