(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 102403755 B
(45)授权公告日 2015.06.03

(21)申请号 201110263434.7
(22)申请日 2011.09.07
(30)优先权数据
2010-199806 2010.09.07 JP
(73)专利权人 拉碧斯半导体株式会社
地址 日本神奈川县横滨市
(72)发明人 宇都野纪久生
(74)专利代理机构 中国专利代理(香港)有限公司 72001
代理人 闫小龙 王忠忠
(51)Int.Cl.
H02J 7/00(2006.01)
H02H 7/18(2006.01)
(56)对比文件
JP 特开平 6-332030 A,1994.12.02, 说明书第 0007-0011 段及附图 1.
JP 特开平 9-261861 A,1997.10.03, 全文.
CN 1783639 A,2006.06.07, 全文.
审查员 郭丽雅

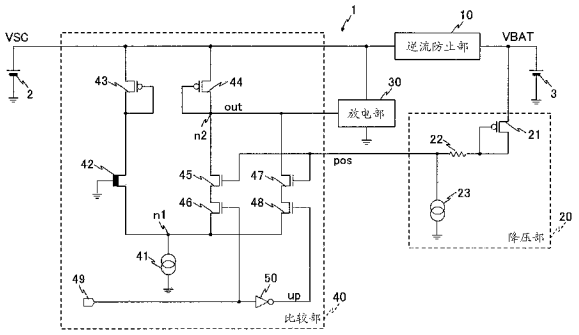
权利要求书1页 说明书8页 附图5页

(54)发明名称

充电装置

(57)摘要

本发明提供一种充电装置,能够在不使电路面积或功耗增加的情况下,与多个电池电压对应地防止过充电。在本发明的充电装置中,根据与二次电池的能够充电的电压对应地决定的选择信号,选择至少两个判定电位之中的一个,对该选择的判定电位和基于逆流防止部的下游的电位的比较电位进行比较,当检测到满充电状态时,切断向该逆流防止部的充电电流的供给。



CN 102403755 B

1. 一种充电装置，将所输入的充电电流经由逆流防止部向二次电池供给，其特征在于，包括：

比较检测部，根据与二次电池的能够充电的电压对应地决定的选择信号，选择至少两个判定电位之中的一个，对该选择的判定电位和基于所述逆流防止部的下游的电位的比较电位进行比较，对满充电状态进行检测；以及

切断部，在所述比较检测部检测到满充电状态时，切断向所述逆流防止部的所述充电电流的供给，

所述比较检测部包括：经由共同的恒流源连接在所述逆流防止部的上游的电位和基准电位之间的基准电流支路以及至少两个判定电流支路；选择所述判定电流支路之一的选择部，

所述基准电流支路包括具有与所述基准电位连接的栅极的第一场效应晶体管中的源极和漏极间的电流路径，

各个所述判定电流支路包括具有与所述比较电位连接的栅极的第二场效应晶体管中的源极和漏极间的电流路径、以及与其串联连接并且在被所述选择部选择时导通的开关，

使所述第二场效应晶体管的各自中的源极和漏极间的导通开始的栅极电压彼此不同。

2. 如权利要求 1 所述的充电装置，其特征在于，

所述第一场效应晶体管是耗尽型场效应晶体管，

所述第二场效应晶体管是增强型场效应晶体管。

3. 如权利要求 1 所述的充电装置，其特征在于，

所述基准电位是接地电位。

4. 如权利要求 1 所述的充电装置，其特征在于，

包括降压部，该降压部将所述逆流防止部的下游的电位降压预定电压并且将其作为所述比较电位。

5. 如权利要求 1 所述的充电装置，其特征在于，

所述切断部使所述充电电流进行放电，由此，切断所述充电电流的向所述逆流防止部的供给。

6. 如权利要求 1 所述的充电装置，其特征在于，

所述逆流防止部的下游被分为第一供给目的地和第二供给目的地，

所述充电装置还包括根据所述比较检测部的检测结果将所述充电电流的供给目的地在所述第一供给目的地和所述第二供给目的地之间彼此进行切换的切换部。

7. 如权利要求 6 所述的充电装置，其特征在于，

所述比较检测部将所述检测结果作为所述选择信号。

充电装置

技术领域

[0001] 本发明涉及防止二次电池的过充电的充电装置。

背景技术

[0002] 在对通过进行充电从而能够作为电池重复使用的所谓的二次电池（也称为蓄电池、充电式电池）进行充电的情况下，以往采用了用于防止二次电池的破坏或损伤的过充电对策。例如，在专利文献 1 中，公开了如下装置：在电池（二次电池）的端子间电压成为预定值以上时，使与太阳电池并联连接的 N 沟道型的功率 MOSFET 导通，将从太阳电池向电池的充电电流切断，由此，防止电池的过充电。

[0003] [专利文献 1]：日本特开平 9-261861 号公报。

[0004] 但是，近年来，也存在如下情况：二次电池的种类增加，在一个系统中使用电池电压（cell voltage）彼此不同的多个二次电池。在这样的系统中，根据应用的类别或系统的动作状况而适当切换二次电池进行使用，所以，需要能够与二次电池的各自的电池电压对应的充电装置。当要构成能够与多个电池电压对应的电路时，电路面积的增加或功耗的增加成为问题。例如，在构成能够与较高的电池电压对应的电路的情况下，增大降压电路的降压值即可，但是，为了以小电流增大降压值，需要增大构成降压电路的晶体管的栅极长度，所以，电路面积变大。另外，为了在不增大晶体管的栅极长度的情况下增大降压值，需要增大电流值，所以，功耗增加。

发明内容

[0005] 本发明是为了解决上述问题而提出的，其目的在于提供一种在不使电路面积或功耗增加的情况下能够与多个电池电压对应地防止过充电的充电装置。

[0006] 本发明提供一种将所输入的充电电流经由逆流防止部向二次电池供给的充电装置，其特征在于，包括：比较检测部，根据与二次电池的能够充电的电压对应地决定的选择信号，选择至少两个判定电位之中的一个，对该选择的判定电位和基于所述逆流防止部的下游的电位的比较电位进行比较，对满充电状态进行检测；切断部，在所述比较检测部检测到满充电状态时，切断向所述逆流防止部的所述充电电流的供给。

[0007] 根据本发明的充电装置，在不使电路面积或功耗增加的情况下就能够与多个电池电压对应地防止过充电。

附图说明

[0008] 图 1 是将第一实施例的充电装置的结构与太阳电池以及二次电池一起示出的框图。

[0009] 图 2 是示出将包括充电装置的半导体芯片、太阳电池以及二次电池搭载在印刷基板的系统结构的框图。

[0010] 图 3 是示出第一实施例的变形例的充电装置的结构的框图。

[0011] 图 4 是示出将图 3 的充电装置中的 VDD 以及 VDD2 电压与比较输出电压的时序图(time chart)。

[0012] 图 5 是将第二实施例的充电装置的结构与太阳电池以及二次电池一起示出的框图。

[0013] 附图标记说明：

[0014] 1 充电装置

[0015] 2 太阳电池

[0016] 3 二次电池

[0017] 4 二次电池

[0018] 10 逆流防止部

[0019] 20 降压部

[0020] 30 放电部（切断部）

[0021] 40 比较部（比较检测部）

[0022] 79 切换部

[0023] 100 半导体芯片

[0024] 200 印刷基板。

具体实施方式

[0025] 以下，参照附图详细地对本发明的实施例进行说明。

[0026] ＜第一实施例＞

[0027] 图 1 是将本实施例的充电装置 1 的结构与太阳电池 2 以及二次电池 3 一起示出的框图。充电装置 1 是防止从作为充电电流供给源的太阳电池 2 输入到输入端子 81 的充电电流的逆流并且向与输出端子 82 连接的二次电池 3 提供该充电电流的充电装置，是还具有防止二次电池 3 的过充电的功能的充电装置。充电装置 1 包括逆流防止部 10、降压部 20、放电部 30 以及比较部 40。

[0028] 逆流防止部 10 是防止从二次电池 3 向太阳电池 2 的电流的逆流的电路。以下，将逆流防止部 10 的太阳电池 2 的一侧称为上游，将逆流防止部 10 的二次电池 3 的一侧称为下游。

[0029] 降压部 20 是如下电路：从二次电池 3 的端子电位 VBAT 下降例如 1V 等的预定电位，生成降压电位 pos，并将其供给到比较部 40。以比较部 40 能够进行正常的比较处理的方式，将低于比较部 40 的动作电位的电位（降压电位 pos）供给到比较部 40。以下，也将降压电位 pos 称为比较电位 pos。

[0030] 降压部 20 由 PMOS 晶体管 21、电阻 22 以及恒流源 23 构成。PMOS 晶体管 21 的源极与二次电池 3 连接，漏极与电阻 22 的一端连接，栅极与漏极连接。电阻 22 的一端与恒流源 23 连接，另一端与 PMOS 晶体管 21 的漏极连接。电阻 22 的该一端的电位作为降压电位 pos 被供给到比较部 40。

[0031] 放电部 30 是如下电路：在来自比较部 40 的输出电位 out 为例如低电平等的预定的电位的情况下，将从太阳电池 2 输出的充电电流向接地电位放电。由此，能够切断针对二次电池 3 的充电电流，防止二次电池 3 的过充电。以下，也将放电部 30 称为切断部 30。

[0032] 比较部 40 对从降压部 20 供给的降压电位 pos 与自身生成的判定电位进行比较，将与比较结果对应的输出电位 out 向放电部 30 供给。

[0033] 比较部 40 包括恒流源 41、耗尽型 NMOS 晶体管（以下，称为 DMOS）42、增强型 PMOS 晶体管（以下，称为 PMOS）43 以及 44、增强型 NMOS 晶体管（以下，称为 NMOS）45 至 48、选择信号输入端子 49 以及反相器（inverter）50。

[0034] 由恒流源 41、DMOS42、PMOS43 以及 44、NMOS45 至 48 构成差动的比较电路。详细地以如下方式构成。

[0035] 恒流源 41 的一端与基准电位 (gnd) 连接，另一端在节点 n1 与 DMOS42 的源极连接。

[0036] DMOS42 的源极在节点 n1 与恒流源 41 连接，栅极与接地电位连接，漏极与 PMOS43 的漏极连接。这样，DMOS42 进行源极跟随器连接。PMOS43 的源极与太阳电池 2 连接，栅极与漏极连接，漏极与 DMOS42 的漏极连接。这样，DMOS42 与 PMOS43 串联连接。以下，将 DMOS42 与 PMOS43 串联连接而成的电流路径称为基准电流支路。基准电流支路包括 DMOS42 的源极 - 漏极路径。

[0037] PMOS44 的源极与太阳电池 2 连接，栅极与漏极连接，漏极在节点 n2 与 NMOS45 的漏极连接。NMOS45 的源极与 NMOS46 的漏极连接，栅极与降压部 20 的输出（电阻 22 的一端）连接，漏极在节点 n2 与 PMOS44 的漏极连接。NMOS46 的源极在节点 n1 与恒流源 41 连接，栅极与选择信号输入端子 49 连接，漏极与 NMOS45 的源极连接。这样，PMOS44、NMOS45、NMOS46 串联连接。以下，将 PMOS44、NMOS45、NMOS46 串联连接而成的电流路径称为第一判定电流支路。第一判定电流支路包括 NMOS45 的源极 - 漏极路径。

[0038] NMOS47 的源极与 NMOS48 的漏极连接，栅极与降压部 20 的输出（电阻 22 的一端）连接，漏极在节点 n2 与 PMOS44 的漏极连接。NMOS48 的源极与恒流源 41 连接，栅极经由反相器 50 与选择信号输入端子 49 连接，漏极与 NMOS47 的源极连接。这样，PMOS44、NMOS47、NMOS48 串联连接。以下，将 PMOS44、NMOS47、NMOS48 串联连接而成的电流路径称为第二判定电流支路。第二判定电流支路包括 NMOS47 的源极 - 漏极路径。另外，第一判定电流支路与第二判定电流支路并联连接。

[0039] 对选择信号输入端子 49 输入用于使 NMOS46 以及 NMOS48 的任意一方导通的选择信号。NMOS46 以及 NMOS48 分别是利用选择信号进行导通 / 截止的开关。选择信号被直接输入到 NMOS46 的栅极，并且，选择信号经由反相器 50 被输入到 NMOS48 的栅极。在选择信号是高电平的情况下，NMOS46 导通，在选择信号为低电平的情况下，NMOS48 导通。这样，NMOS46 作为用于选择 NMOS45 以及 NMOS47 中的 NMOS45 侧的开关进行动作，NMOS48 作为用于选择 NMOS47 的开关进行动作。以下，也将由选择信号输入端子 49 和反相器 50 构成的结构称为选择部。

[0040] 对这样构成的比较部 40 的比较结果进行表示的节点 n2 的电位作为输出电位 out 供给到放电部 30。

[0041] 以下，对充电装置 1 的动作进行说明。此处，对使 DMOS42 的阈值电压为 Vtd、使 NMOS45 的阈值电压为 Vt45、使 NMOS47 的阈值电压为 Vt47、并且 Vt47 比 Vt45 大的情况的例子进行说明。阈值电压是使源极 - 漏极间的导通开始的栅极电压。

[0042] DMOS42 进行源极跟随器连接，所以，DMOS42 的源极所连接的节点 n1 的电位成为－Vtd。在 Vtd 是例如－ 0.6V 的情况下，节点 n1 的电位成为 0.6V。

[0043] 在对选择信号输入端子 49 输入了高电平的选择信号的情况下，NMOS46 导通，NMOS48 截止。由此，NMOS45 以及 NMOS47 中的 NMOS45 被选择，将作为节点 n1 的电位的－Vtd（例如，0.6V）供给到 NMOS45 的源极。

[0044] 因此，在从降压部 20 向 NMOS45 的栅极供给的降压电位 pos 是作为节点 n1 的电位的－ Vtd 与 NMOS45 的阈值 Vt45 之和以上的情况下，NMOS45 导通。利用该和所得到的电位是用于判定是否进行放电处理的判定电位 Vj。

[0045] 在 Vtd 为例如－ 0.6V、Vt45 为例如 0.7V 的情况下，判定电位 Vj 成为 1.3V(=0.7V+{－（－ 0.6V)})。降压电位 pos 成为作为判定电位 Vj 的 1.3V 以上时，NMOS45 导通。判定电位 Vj 也被认为是 DMOS42 的阈值 Vtd 的绝对值与 NMOS45 的阈值 Vt45 之和。

[0046] 当 NMOS45 导通时，作为节点 n2 的电位的输出电位 out 成为低电平。低电平的输出电位 out 被供给到放电部 30，放电部 30 将来自太阳电池 2 的充电电流向接地电位放电。并且，在 NMOS45 为截止状态时，输出电位 out 是高电平，放电部 30 不进行放电。

[0047] 利用所述动作，在降压电位 pos 成为作为判定电位 Vj 的 1.3V 以上时，进行放电处理，所以，能够防止二次电池 3 被过充电。

[0048] 在将低电平的选择信号输入到选择信号输入端子 49 的情况下，NMOS48 导通，NMOS46 截止。由此，NMOS45 以及 NMOS47 中的 NMOS47 被选择，将作为节点 n1 的电位的－Vtd（例如，0.6V）供给到 NMOS47 的源极。

[0049] 因此，在从降压部 20 向 NMOS47 的栅极供给的降压电位 pos 成为作为节点 n1 的电位的－ Vtd 与 NMOS47 的阈值 Vt47 之和以上的情况下，NMOS47 导通。由该和所得到的电位为用于判定是否进行放电处理的判定电位 Vj。

[0050] 在 Vtd 为例如－ 0.6V、Vt47 为例如 1.0V 的情况下，判定电位 Vj 成为 1.6V(=1.0V+{－（－ 0.6V)})。降压电位 pos 成为作为判定电位 Vj 的 1.6V 以上时，NMOS47 导通。

[0051] 当 NMOS47 导通时，作为节点 n2 的电位的输出电位 out 成为低电平。低电平的输出电位 out 被供给到放电部 30，放电部 30 将来自太阳电池 2 的充电电流向接地电位放电。

[0052] 利用所述动作，当降压电位 pos 成为作为判定电位 Vj 的 1.6V 以上时，进行放电处理，所以，能够防止二次电池 3 被过充电。

[0053] 这样，对选择信号输入端子 49 输入高以及低的任意一方的电平的信号，由此，能够选择用于判定是否进行放电处理的判定电位 Vj。在上述的例子的情况下，能够选择 1.3V 和 1.6V 的任意一个作为判定电位 Vj。

[0054] 如上述那样，根据本实施例的充电装置 1，选择阈值电压彼此不同的两个 NMOS 晶体管中的一个，由此，能够从两个电位之中选择用于判定是否进行放电处理的判定电位 Vj，所以，能够进行与电池电压彼此不同的两种二次电池对应的过充电防止处理。通过做成所述结构，由此，在不需要使降压部的降压值比以往增加的情况下，也能够抑制电路面积的增加。

[0055] 图 2 是示出在印刷基板 200 上搭载有包括充电装置 1 的半导体芯片 100、太阳电池 2 以及二次电池 3 的系统结构的框图。

[0056] 充电装置 1 能够构成为 LSI 等的半导体芯片 100 的一部分。半导体芯片 100、太阳电池 2 以及二次电池 3 搭载在例如印刷基板 200 上。在半导体芯片 100 内设置有控制部

110，该控制部 110 对二次电池 3 的类别进行判别并且将与该类别对应的选择信号 S1 向充电装置 1 通知。在充电装置 1 中，根据选择信号 S1 的信号电平来选择判定电位 Vj。也可以以从半导体芯片 100 的外部进行供给的方式对选择信号输入端子 49（图 1）输入选择信号 S1。

[0057] ＜第一实施例的变形例＞

[0058] 图 3 是示出本实施例的充电装置 1 的结构的框图。以下，主要对与第一实施例不同的部分进行说明。本实施例的充电装置 1 防止对较大容量的二次电池 3（第一供给目的地）与较小容量的二次电池 4（第二供给目的地）的过充电，并且，在二次电池 3 与二次电池 4 之间切换充电电流的供给目的地并进行充电。充电装置 1 包括切换部 79。以下，对切换部 79 的结构进行说明。

[0059] VDD 电位检测部 80 的输入与 VDD 连接，其输出与反相器 82、二输入或门（2OR）84 连接并且与比较部 40 的 1o 输入连接。VDD2 电位检测部 81 的输入与 VDD2 连接，其输出与二输入或门 83、二输入或门 84 连接。反相器 82 的输出与二输入或门 83 的输入连接。

[0060] PMOS70 的漏极经由逆流防止部 10 与太阳电池 2 连接，栅极与反相器 60 的输出连接，源极与二次电池 4 连接。二输入或门 83 的输出经由反相器 60 被输入到 PMOS70 的栅极。

[0061] PMOS71 的源极经由逆流防止部 10 与太阳电池 2 连接，栅极与由 PMOS73 以及 NMOS74 构成的反相器 75 的输出连接，漏极与 PMOS72 的漏极连接。PMOS72 的漏极与 PMOS71 的漏极连接，栅极与由 PMOS76 以及 NMOS77 构成的反相器 78 的输出连接，源极与二次电池 3 连接。这样，PMOS71、PMOS72 串联连接。二输入或门 84 的输出分别被输入到反相器 75 以及反相器 78。

[0062] 并且，关于 PMOS71 至 72 构成的结构，也能够以一个 PMOS 构成，但是，做成上述那样的结构，由此，即使在二次电池 4 的充电电压 VDD 比二次电池 3 的充电电压 VDD2 小的情况下，也起到不从 VDD2 向 VDD 流过电流这样的效果。在二次电池 3 的充电电压 VDD2 比预定的值低的情况下，VDD2 电位检测部 81 的输出成为低电平，PMOS70、PMOS71 以及 PMOS72 由 VDD 电位检测部 80 的输出进行控制。在该状态下，在二次电池 4 的充电电压 VDD 比预定的值低的情况下，VDD 电位检测部 80 的输出成为低电平，PMOS70 导通，PMOS71 以及 PMOS72 截止。在二次电池 4 的充电电压 VDD 比预定的值高的情况下，VDD 电位检测部 80 的输出成为高电平，PMOS70 截止，PMOS71 以及 PMOS72 导通。即，根据 VDD 电位检测部 80 的输出电平，二次电池 3 以及二次电池 4 的任意一方选择性地被充电。在二次电池 3 的充电电压 VDD2 比预定的值高的情况下，VDD2 电位检测部 81 的输出成为高电平，不依赖 VDD 电位检测部 80 的输出，PMOS70、PMOS71 以及 PMOS72 全部导通，二次电池 3 以及二次电池 4 同时被充电。

[0063] 图 4 是示出充电装置 1 的二次电池 4 的充电电压 VDD 以及二次电池 3 的充电电压 VDD2 电压、VDD 电位检测部 80 以及 VDD2 电位检测部 81 的输出、反相器 82 的输出、二输入或门 83 以及 84 的输出的时序图。以下，参照图 4 对充电装置 1 的动作进行说明。

[0064] 此处，对使 DMOS42 的阈值电压为 Vtd、使 NMOS45 的阈值电压为 Vt45、使 NMOS47 的阈值电压为 Vt47、并且 Vt47 比 Vt45 大的情况的例子进行说明。另外，二次电池 4 与二次电池 3 相比是容量较小但耐压较高的二次电池。

[0065] 在作为充电开始时刻的时刻 T0，二次电池 3 以及二次电池 4 没有充分地被充电，VDD 电位检测部 80 以及 VDD2 电位检测部 81 的输出都是低电平。反相器 82 的输出成为高

电平，二输入或门83的输出也成为高电平，PMOS70导通、二输入或门84的输出成为低电平，PMOS71以及PMOS72截止，所以，二次电池4被充电。二次电池4的充电电压在图4中被示出为VDD。NMOS48也导通，但是，降压电位pos比判定电位Vj小。所以，NMOS47成为截止状态，所以，来自比较部40的输出电位out是高电平，放电部30不进行放电。

[0066] 当VDD电位检测部80的输出是低电平时，NMOS48导通，NMOS46截止。即，阈值电压较高的NMOS47侧被选择，所以，判定电位Vj被设定得较高。该情况下的判定电位Vj是例如1.6V(=1.0V+{－(－0.6V)})。

[0067] 二次电池4被慢慢地充电，当在时刻T1该电压值VDD到达VH时，VDD电位检测部80的输出成为高电平，反相器82的输出成为低电平，二输入或门83的输出也成为低电平，PMOS70截止，二输入或门84的输出成为高电平，PMOS71以及PMOS72导通，所以，二次电池3被充电。二次电池3的充电电压在图4中示出为VDD2。NMOS46也导通，但是，降压电位pos比判定电位Vj小。所以，NMOS45成为截止状态，所以，来自比较部40的输出电位out是高电平，放电部30不进行放电。在VDD电位检测部80的输出是高电平时，NMOS46导通，NMOS48截止。即，阈值电压较低的NMOS45侧被选择，所以，判定电位Vj被设定得较低。该情况下的判定电位Vj是例如1.3V(=0.7V+{－(－0.6V)})。二次电池3被慢慢地充电，在此期间，二次电池4中被充电的电荷由于以VDD为电源的系统的功耗而慢慢地被放电，在时刻T2，该电压值VDD到达VL时，VDD电位检测部80的输出成为低电平，反相器82的输出成为高电平，二输入或门83的输出也成为高电平，PMOS70导通，二输入或门84的输出成为低电平，PMOS71以及PMOS72截止，所以，二次电池4被充电。NMOS48也导通，但是，降压电位pos比判定电位Vj小。所以，NMOS47成为截止状态，所以，来自比较部40的输出电位out是高电平，放电部30不进行放电。

[0068] T2时刻以后也重复与上述同样的动作。利用所述动作，较小容量的二次电池4重复进行充放电，较大容量的二次电池3被慢慢地充电。

[0069] 当二次电池3的电压到达VDD2电位检测部81的阈值VF时，VDD2电位检测部81的输出成为高电平，不依赖VDD电位检测部80的输出，二输入或门83以及二输入或门84的输出成为高电平。PMOS70和PMOS71以及PMOS72都导通，二次电池3与二次电池4同时被充电。

[0070] 二次电池3与二次电池4同时被继续充电，当二次电池4的电压值VDD到达VH时，VDD电位检测部80的输出成为高电平，NMOS46导通。进而，二次电池3与二次电池4的充电继续进行，当二次电池4的电压值VDD到达VC1时，来自降压部20的降压电位pos变得比判定电位Vj大，来自比较部40的输出电位out成为低电平，放电部30进行放电，二次电池4的电压值VDD稳定为VC1的电位。根据二次电池4的充电电压VDD的电位电平，在二次电池3与二次电池4之间彼此切换充电目的地，与此连动地也切换判定电位Vj的值。此处，如果以降压部20的降压电位pos＋比较部40的NMOS47被选择的情况下的判定电位Vj之和比VDD电位检测部80的高侧阈值VH高的方式对NMOS47的阈值Vt47进行设定，则能够使二次电池4的充电电压VDD在VH与VL(图4)之间增减，并且在不利用放电部30使充电电流进行放电的情况下，能够慢慢地将二次电池3充电。这样，对于本实施例的充电装置1来说，防止过充电，并且，在两个二次电池3以及4之间切换充电目的地并进行充电。较小容量的二次电池4从充电开始起在短时间内被充电，所以，能够用作使系统早期启动的电

源。但是，在将二次电池 4 用作系统的初始动作用的电源的情况下，该电压 VDD 降低，所以，在将二次电池 4 用作电源的期间内，对较大容量的二次电池 3 进行充电。这样，能够将较小容量的二次电池 4 用作系统的初始动作用的电源，并且将较大容量的二次电池 3 慢慢地充电，在二次电池 3 被充分地充电后，能够将二次电池 3 用作系统的正常动作时的电源。根据充电装置 1 的所述结构，能够实现系统的早期动作和正常动作时的稳定动作。

[0071] 〈第二实施例〉

[0072] 图 5 是将本实施例的充电装置 1 的结构与太阳电池 2 以及二次电池 3 一起示出的框图。以下，主要对与第一实施例不同的部分进行说明。本实施例的充电装置 1 不包括图 1 所示的选择信号输入端子 49 以及反相器 50，在比较部 40 内包括 NMOS51 以及 52、选择信号输入端子 53 至 55。

[0073] NMOS46 的栅极与选择信号输入端子 53 连接。NMOS48 的栅极与选择信号输入端子 54 连接。关于 NMOS45 至 48 的其他连接与第一实施例相同。

[0074] NMOS51 的源极与 NMOS52 的漏极连接，栅极与降压部 20 的输出（电阻 22 的一端）连接，漏极在节点 n2 与 PMOS44 的漏极连接。NMOS52 的源极在节点 n1 与恒流源 41 连接，栅极与选择信号输入端子 55 连接，漏极与 NMOS51 的源极连接。这样，PMOS44、NMOS51、NMOS52 串联连接。以下，将 PMOS44、NMOS51、NMOS52 串联连接而成的电流路径称为第三判定电流支路。第三判定电流支路包括 NMOS51 的源极 - 漏极路径。

[0075] 以下，对充电装置 1 的动作进行说明。此处，对使 DMOS42 的阈值电压为 Vtd、使 NMOS45 的阈值电压为 Vt45、使 NMOS47 的阈值电压为 Vt47、使 NMOS51 的阈值电压为 Vt51、并且 Vt51 比 Vt47 大、Vt47 比 Vt45 大的情况下的例子进行说明。

[0076] DMOS42 进行源极跟随器连接，所以，DMOS42 的源极所连接的节点 n1 的电位成为－Vtd。在 Vtd 是例如－ 0.6V 的情况下，节点 n1 的电位成为 0.6V。

[0077] 在仅对选择信号输入端子 53 至 55 之中的 53 输入了高电平的选择信号的情况下，NMOS46 导通，NMOS48 以及 52 截止。由此，NMOS45、47 以及 51 之中的 NMOS45 被选择，作为节点 n1 的电位的－ Vtd（例如 0.6V）被供给到 NMOS45 的源极。

[0078] 因此，在从降压部 20 向 NMOS45 的栅极供给的降压电位 pos 成为由作为节点 n1 的电位的－ Vtd 与 NMOS45 的阈值 Vt45 之和得到的判定电位 Vj 以上的情况下，NMOS45 导通。

[0079] 在 Vtd 为例如－ 0.6V、Vt45 为例如 0.7V 的情况下，判定电位 Vj 成为 1.3V(=0.7V+{－（－ 0.6V)})。在降压电位 pos 成为作为判定电位 Vj 的 1.3V 以上时，NMOS45 导通。

[0080] 当 NMOS45 导通时，作为节点 n2 的电位的输出电位 out 成为低电平。低电平的输出电位 out 供给到放电部 30，放电部 30 将来自太阳电池 2 的充电电流向接地电位放电。

[0081] 利用所述动作，当降压电位 pos 成为作为判定电位 Vj 的 1.3V 以上时，进行放电处理，所以，能够防止二次电池 3 被过充电。

[0082] 在仅对选择信号输入端子 53 至 55 之中的 54 输入了高电平的选择信号的情况下，NMOS48 导通，NMOS46 以及 52 截止。由此，NMOS45、47 以及 51 之中的 NMOS47 被选择，将作为节点 n1 的电位的－ Vtd（例如 0.6V）供给到 NMOS47 的源极。

[0083] 因此，在从降压部 20 向 NMOS47 的栅极供给的降压电位 pos 成为由作为节点 n1 的电位的－ Vtd 与 NMOS47 的阈值 Vt47 之和得到的判定电位 Vj 以上的情况下，NMOS47 导通。

[0084] 在 Vtd 为例如 － 0.6V、Vt45 为例如 1.0V 的情况下，判定电位 Vj 成为 1.6V(=1.0V+{ － (－ 0.6V)})。在降压电位 pos 成为作为判定电位 Vj 的 1.6V 以上时，NMOS47 导通。

[0085] 当 NMOS47 导通时，作为节点 n2 的电位的输出电位 out 成为低电平。低电平的输出电位 out 被供给到放电部 30，放电部 30 将来自太阳电池 2 的充电电流向接地电位放电。

[0086] 利用所述动作，当降压电位 pos 成为作为判定电位 Vj 的 1.6V 以上时，进行放电处理，所以，能够防止二次电池 3 被过充电。

[0087] 在仅对选择信号输入端子 53 至 55 之中的 55 输入了高电平的选择信号的情况下，NMOS52 导通，NMOS46 以及 48 截止。由此，NMOS45、47 以及 51 之中的 NMOS51 被选择，将作为节点 n1 的电位的－ Vtd(例如 0.6V) 供给到 NMOS51 的源极。

[0088] 因此，在从降压部 20 向 NMOS51 的栅极供给的降压电位 pos 成为由作为节点 n1 的电位的－ Vtd 与 NMOS51 的阈值 Vt51 之和得到的判定电位 Vj 以上的情况下，NMOS51 导通。

[0089] 在 Vtd 为例如 － 0.6V、Vt51 为例如 1.5V 的情况下，判定电位 Vj 成为 2.1V(=1.5V+{ － (－ 0.6V)})。当降压电位 pos 成为作为判定电位 Vj 的 2.1V 以上时，NMOS51 导通。

[0090] 当 NMOS51 导通时，作为节点 n2 的电位的输出电位 out 成为低电平。低电平的输出电位 out 被供给到放电部 30，放电部 30 将来自太阳电池 2 的充电电流向接地电位放电。

[0091] 利用所述动作，当降压电位 pos 成为作为判定电位 Vj 的 2.1V 以上时，进行放电处理，所以，能够防止二次电池 3 被过充电。

[0092] 如上述那样，根据本实施例的充电装置 1，通过向选择信号输入端子 53 至 55 输入选择信号，能够选择三个判定电位 Vj 之中的一个进行设定。由此，也能够与电池电压彼此不同的 3 种二次电池对应。

[0093] 在第一实施例、其变形例以及第二实施例中，在比较部 40 中使用了 PMOS43 以及 44，但是，代替这些也可以使用电阻。另外，代替这些也可以使用恒流源。

[0094] 在第一实施例、其变形例以及第二实施例中，将比较部 40 中的 PMOS43 的栅极与其漏极连接，将 PMOS44 的栅极与其漏极连接，但是，也可以将 PMOS44 的栅极与 PMOS43 的漏极连接。

[0095] 在第一实施例、其变形例以及第二实施例中，对 PMOS43 以及 44 的各自的源极输入太阳电池 2 的输出电位 VSC，但是，也可以将这些源极与未图示的其他电源连接。

[0096] 在第一实施例、其变形例以及第二实施例中，使充电的对象为二次电池，但是，充电的对象也可以是电容器。

[0097] 在第一实施例、其变形例以及第二实施例中，使电压供给源为太阳电池，但是，电压供给源也可以是太阳电池以外的电源。

[0098] 在第二实施例中是使用阈值电压彼此不同的三个 NMOS 并选择三个判定电位之中的一个来进行设定的结构，但是，也可以是使用阈值电压彼此不同的四个以上的 NMOS 并选择四个以上的判定电位之中的一个来进行设定的结构。

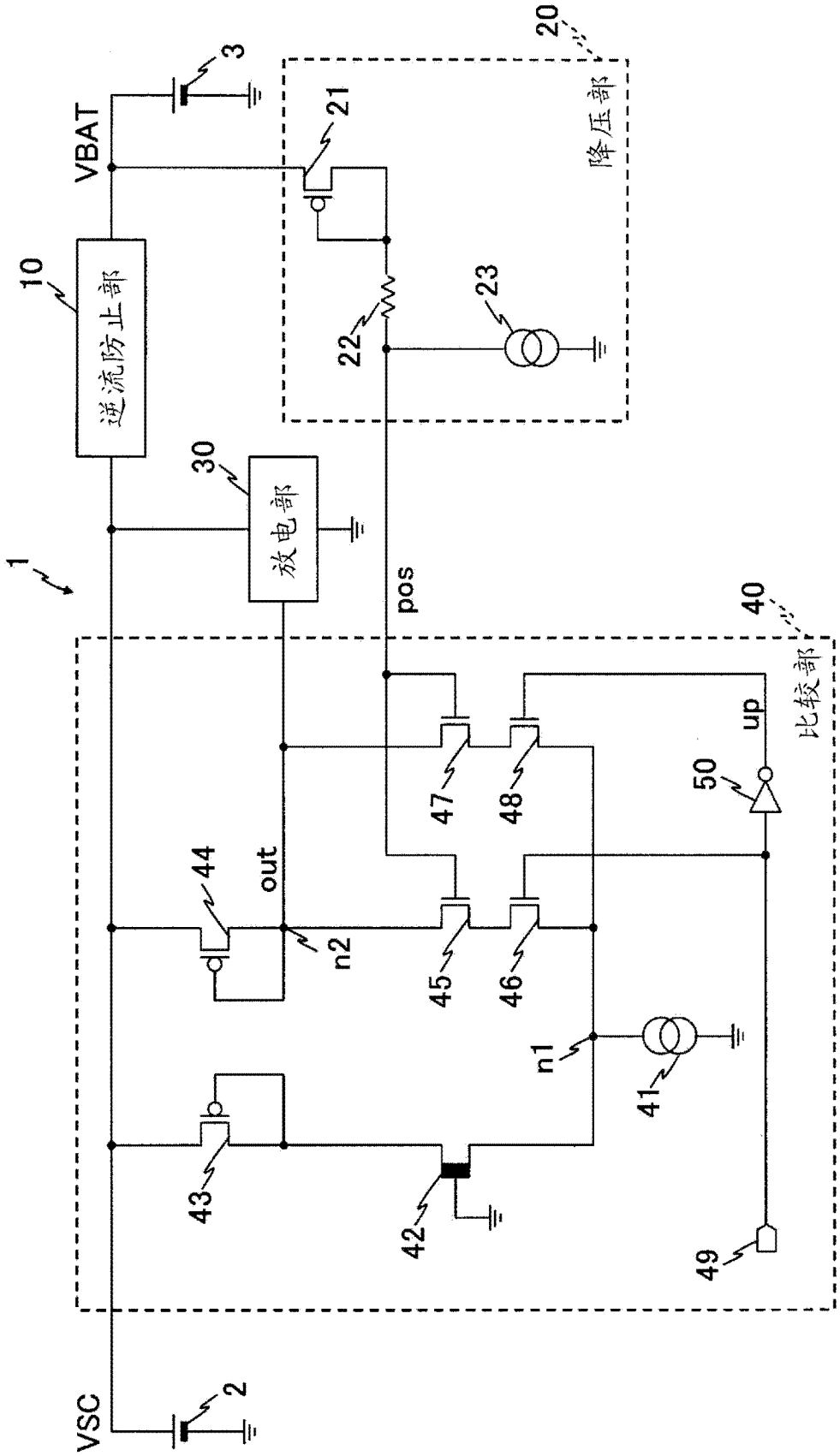

20
降压部
3
21
VBAT
10
逆流防止部
22
23
30
放电部
1
pos
40
比较部
up
50
47
48
44
out
n2
45
46
n1
41
43
42
49
VSC
2

图 1

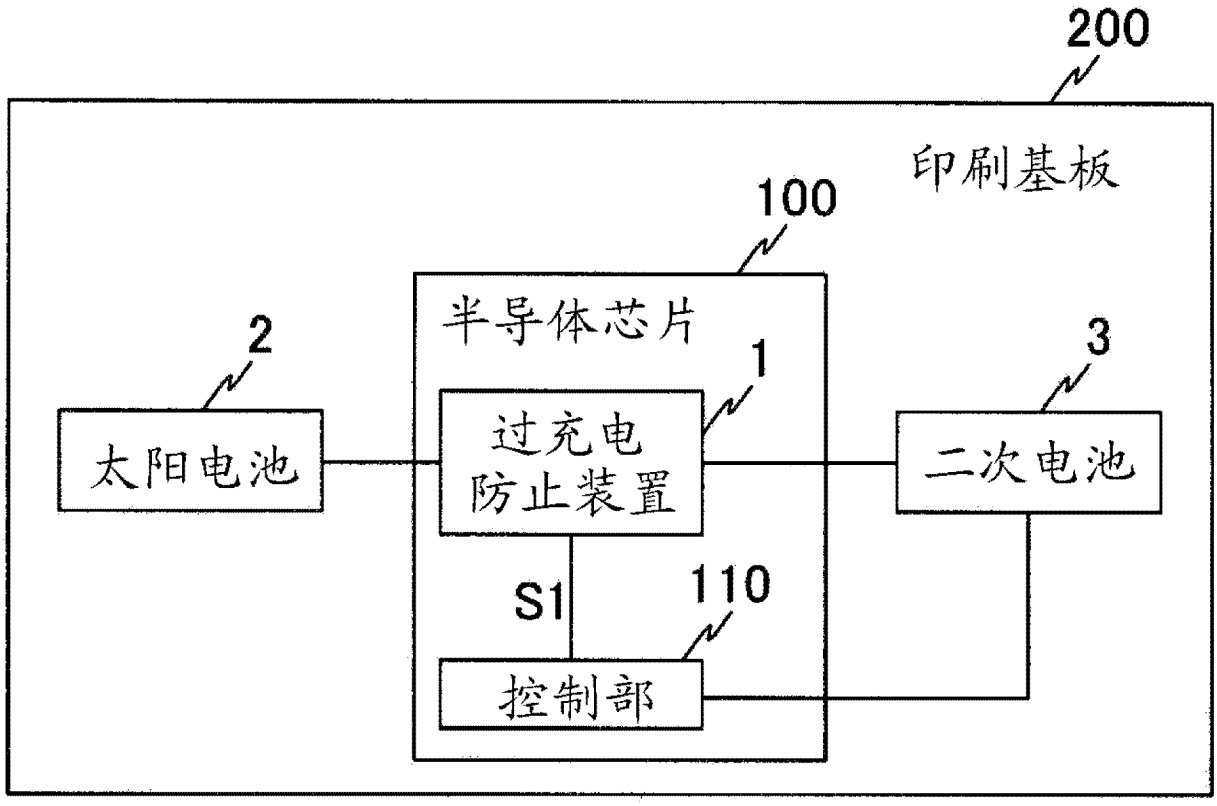


图 2

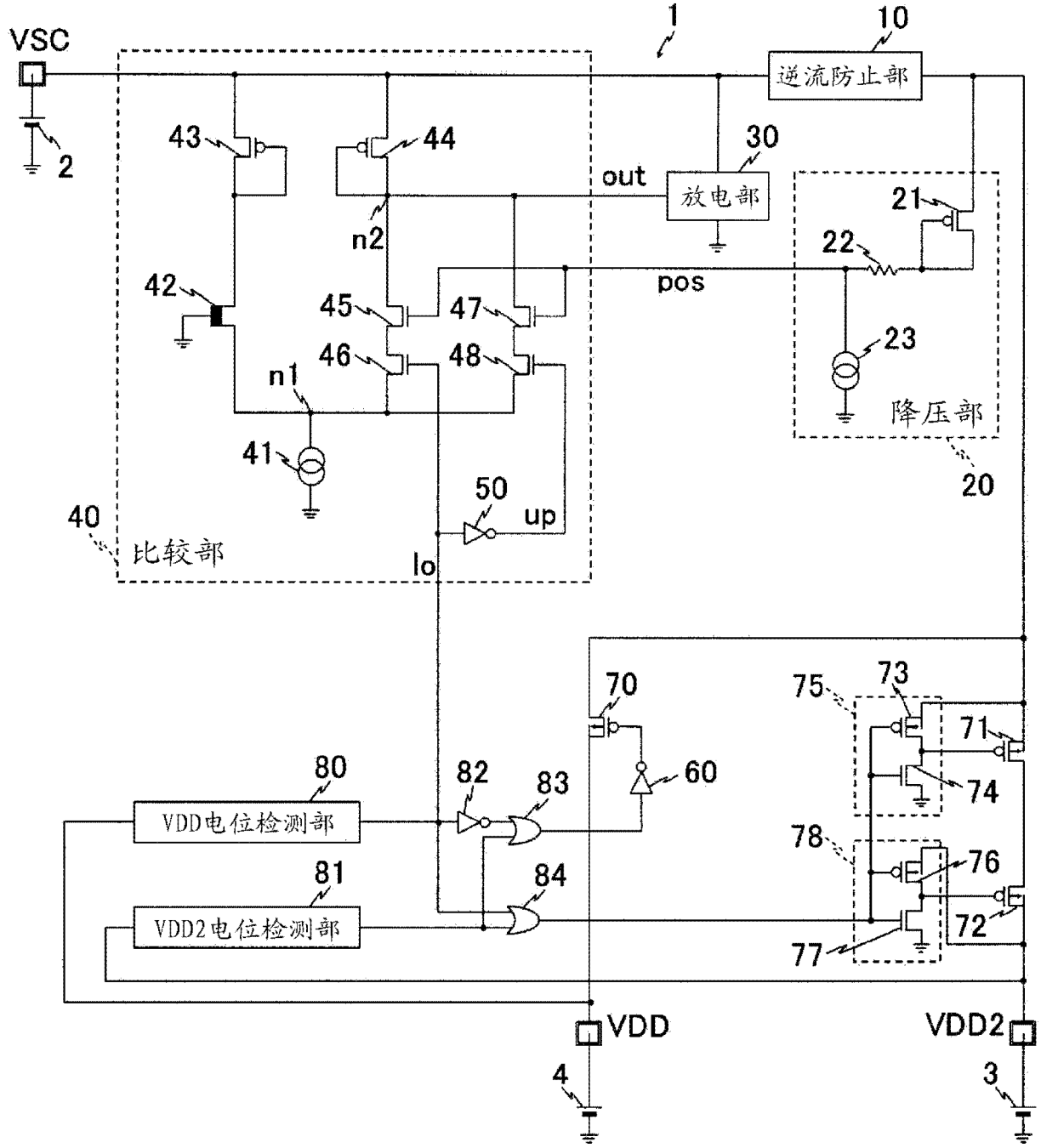

VSC
2
1
10
逆流防止部
43
44
30
out
放电部
n2
21
22
42
pos
45
47
23
46
48
n1
降压部
41
20
50
up
40
比较部
lo
70
75
73
71
80
82
83
60
74
VDD电位检测部
78
76
81
84
72
VDD2电位检测部
77
VDD
VDD2
4
3

图 3

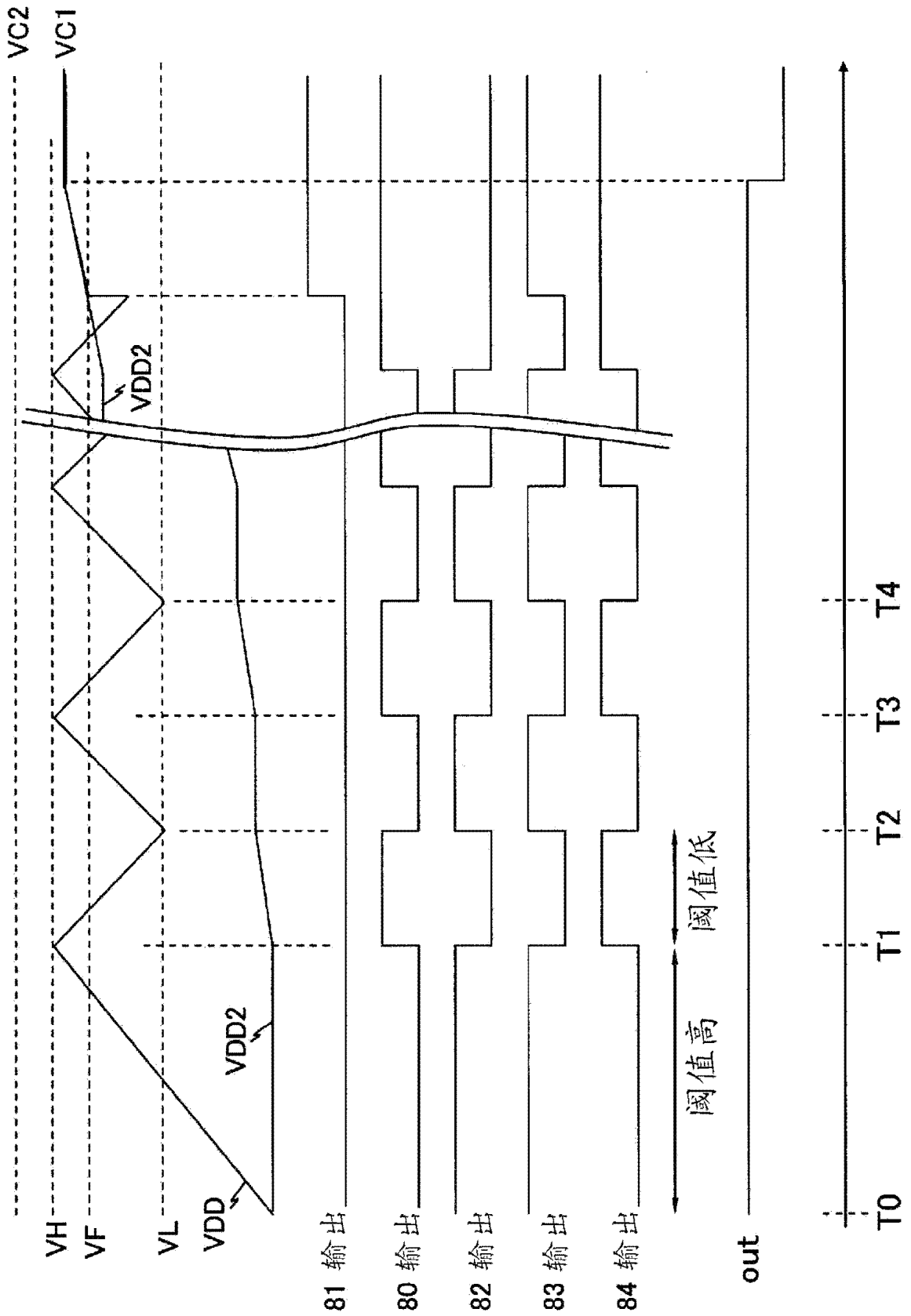

VC2
VC1
VDD2
VDD2
VH
VF
VL
VDD
81 输出
80 输出
82 输出
83 输出
84 输出
out
阈值高
阈值低
T0
T1
T2
T3
T4

图 4

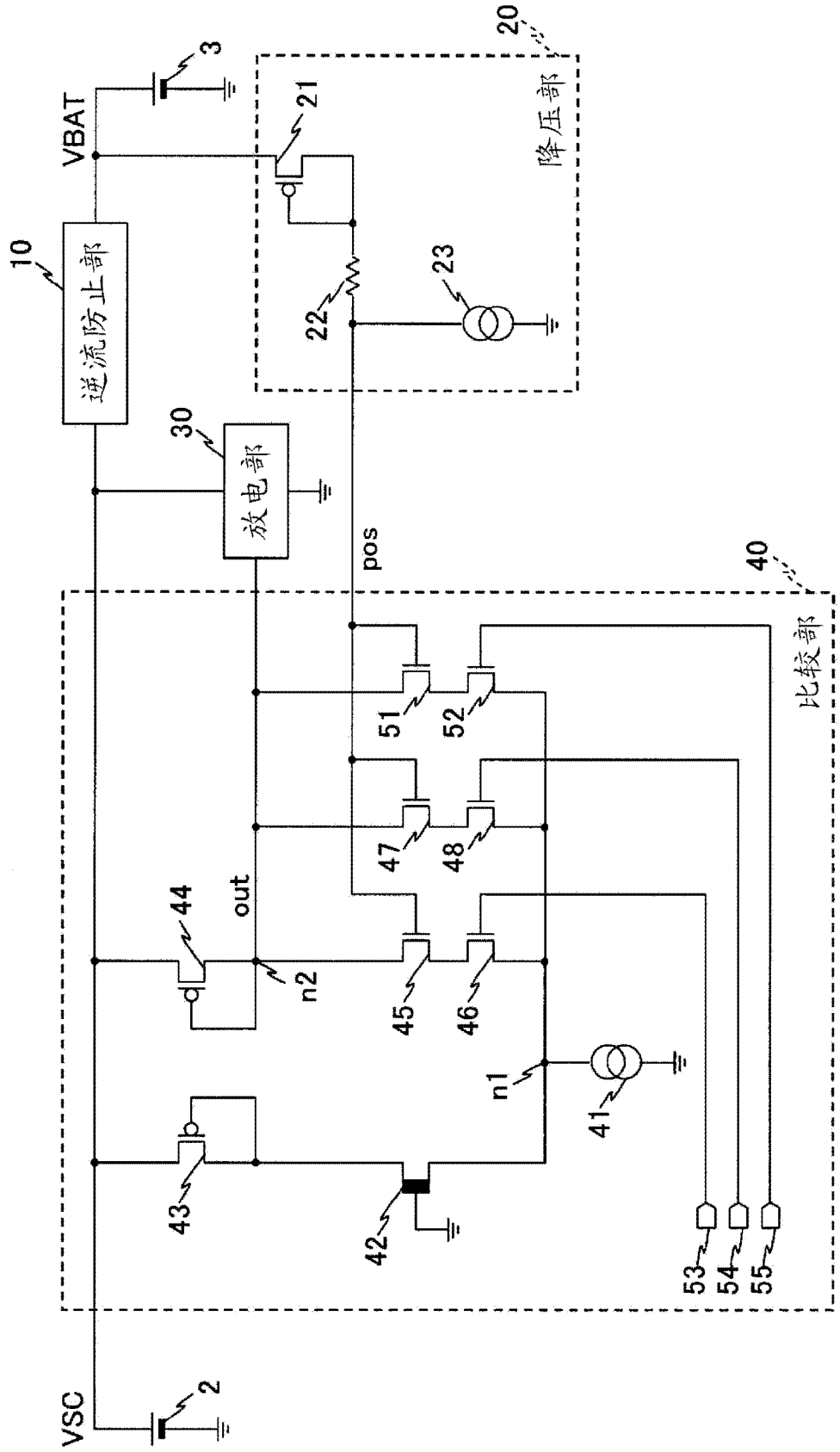

VBAT
VSC
逆流防止部
放电部
降压部
比较部
pos
out
n1
n2
2
3
10
20
21
22
23
30
40
41
42
43
44
45
46
47
48
51
52
53
54
55

图 5