

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5638095号  
(P5638095)

(45) 発行日 平成26年12月10日 (2014. 12. 10)

(24) 登録日 平成26年10月31日 (2014. 10. 31)

(51) Int. Cl.

F I

H O 4 L 5/14 (2006. 01)

H O 4 L 5/14

H O 4 L 25/02 (2006. 01)

H O 4 L 25/02

V

H O 4 B 3/50 (2006. 01)

H O 4 B 3/50

H O 3 K 19/0175 (2006. 01)

H O 4 L 25/02

S

H O 4 L 25/02

R

請求項の数 15 (全 13 頁) 最終頁に続く

(21) 出願番号 特願2012-557256 (P2012-557256)  
 (86) (22) 出願日 平成23年3月10日 (2011. 3. 10)  
 (65) 公表番号 特表2013-527643 (P2013-527643A)  
 (43) 公表日 平成25年6月27日 (2013. 6. 27)  
 (86) 国際出願番号 PCT/US2011/027965  
 (87) 国際公開番号 W02011/112851  
 (87) 国際公開日 平成23年9月15日 (2011. 9. 15)  
 審査請求日 平成26年3月6日 (2014. 3. 6)  
 (31) 優先権主張番号 61/312, 419  
 (32) 優先日 平成22年3月10日 (2010. 3. 10)  
 (33) 優先権主張国 米国 (US)

(73) 特許権者 591150672  
 ナショナル セミコンダクター コーポレ  
 ーション  
 NATIONAL SEMICONDUCTOR CORPORATION  
 アメリカ合衆国 カリフォルニア州 95  
 051 サンタ クララ エム/エス デ  
 ィー3-579 セミコンダクター ドラ  
 イブ 2900  
 (74) 代理人 100098497  
 弁理士 片寄 恭三  
 (72) 発明者 ヴィジャヤ ジー シーカラ  
 アメリカ合衆国 95131 カリフォル  
 ニア州 サンノゼ, ゴーディ ドライブ  
 1440

最終頁に続く

(54) 【発明の名称】 共通の導体ペアを介して同時双方向通信を提供するデータ信号トランシーバ回路

(57) 【特許請求の範囲】

【請求項 1】

それぞれダウンストリーム結合キャパシタを有する、ダウンストリーム端部で終端される共通導体ペアを介して、コンボジットデータ信号として同時に伝送される順方向チャネル及び逆方向チャネルデータ信号をそれぞれ受信及び送出するダウンストリームトランシーバ回路であって、

前記ダウンストリーム結合キャパシタを通して前記導体ペアの前記ダウンストリーム端部に結合されるダウンストリーム信号パスを含むダウンストリームトランシーバ回路要素であって、前記ダウンストリーム信号パス上で順方向チャネルデータ信号を順方向チャネル周波数で受信するように構成される順方向チャネルレシーバと、前記ダウンストリーム信号パス上に逆方向チャネルデータ信号を逆方向チャネル周波数で送出するように構成される逆方向チャネルドライバとを含み、前記順方向チャネル周波数が前記逆方向チャネル周波数よりも実質的に高い、前記ダウンストリームトランシーバ回路要素を含み、

前記ダウンストリームトランシーバ回路要素が、

前記ダウンストリーム信号パス内で、それぞれのダウンストリーム結合キャパシタと前記順方向チャネルレシーバとの間に結合されるそれぞれのフィルタキャパシタであって、前記ダウンストリーム結合キャパシタよりも実質的に小さいキャパシタンス値を有する、前記フィルタキャパシタと、

前記フィルタキャパシタと前記順方向チャネルレシーバへの入力との間に前記フィルタキャパシタからの前記ダウンストリーム信号パスダウンストリームに結合されるレプリカ

信号ドライバであって、前記逆方向チャンネルデータ信号の逆に対応する逆方向チャンネルレプリカ信号を発生するように構成される、前記レプリカ信号ドライバと、

を更に含み、

前記逆方向チャンネルドライバが前記フィルタキャパシタと前記ダウンストリーム結合キャパシタとの間に前記フィルタキャパシタからの前記ダウンストリーム信号パスアップストリームに結合され、

前記逆方向チャンネルデータ信号に対応する信号成分が前記順方向チャンネルレシーバへの前記入力で著しく削減される、回路。

【請求項 2】

請求項 1 に記載の回路であって、

前記フィルタキャパシタと前記レプリカ信号ドライバとが前記順方向チャンネルレシーバへの前記入力で前記逆方向チャンネルデータ信号の信号成分を最小化するように協力的に構成される、回路。

【請求項 3】

請求項 1 に記載の回路であって、

前記逆方向チャンネルドライバが逆方向チャンネル差動増幅器回路要素を含み、前記レプリカ信号ドライバがレプリカ差動増幅器回路要素を含む、回路。

【請求項 4】

請求項 3 に記載の回路であって、

前記レプリカ差動増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する少なくとも 1 つのトランジスタに関連してスケールされる少なくとも 1 つのトランジスタを含み、それにより、前記順方向チャンネルレシーバへの前記入力で逆方向チャンネルデータ信号成分を削減する、回路。

【請求項 5】

請求項 3 に記載の回路であって、

前記レプリカ差動増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する負荷抵抗器に関連してスケールされる負荷抵抗器を含み、それにより、逆方向チャンネルドライバ電流に関連するレプリカ信号ドライバ電流を削減する、回路。

【請求項 6】

それぞれのアップストリーム及びダウンストリーム結合キャパシタにより、アップストリーム端部及びダウンストリーム端部で終端される共通導体ペアを介してコンボジットデータ信号として同時に伝送される順方向チャンネル及び逆方向チャンネルデータ信号をそれぞれ受信及び送出するトランシーバ通信システムであって、

それぞれ前記アップストリーム及びダウンストリーム結合キャパシタを介して、それぞれ前記導体ペアの前記アップストリーム及びダウンストリーム端部に結合されるアップストリームトランシーバ及びダウンストリームトランシーバ回路要素を含み、

前記アップストリームトランシーバ回路要素が、それぞれ、順方向チャンネルデータ信号を送出し、前記コンボジットデータ信号として前記導体ペア上に伝送される逆方向チャンネルデータ信号を受信する、順方向チャンネルドライバ及び逆方向チャンネルレシーバを含み、

前記ダウンストリームトランシーバ回路要素が、前記ダウンストリーム結合キャパシタを通して前記導体ペアの前記ダウンストリーム端部に結合されるダウンストリーム信号パスと、前記ダウンストリーム信号パス上で順方向チャンネルデータ信号を順方向チャンネル周波数で受信するように構成される順方向チャンネルレシーバと、前記ダウンストリーム信号パス上に逆方向チャンネルデータ信号を逆方向チャンネル周波数で送出するように構成される逆方向チャンネルドライバとを含み、前記順方向チャンネル周波数が前記逆方向チャンネル周波数よりも実質的に大きく、

前記ダウンストリームトランシーバ回路要素が、

前記ダウンストリーム信号パス内で、それぞれのダウンストリーム結合キャパシタと前記順方向チャンネルレシーバとの間に結合されるそれぞれのフィルタキャパシタであって、前記ダウンストリーム結合キャパシタよりも実質的に小さいキャパシタンス値を有する、

10

20

30

40

50

前記フィルタキャパシタと、

前記フィルタキャパシタと前記順方向チャンネルレシーバへの入力との間に前記フィルタキャパシタからの前記ダウンストリーム信号パスダウンストリームに結合されるレプリカ信号ドライバであって、前記逆方向チャンネルデータ信号の逆に対応する逆方向チャンネルレプリカ信号を発生するように構成される、前記レプリカ信号ドライバと、

を更に含み、

前記逆方向チャンネルドライバが前記フィルタキャパシタと前記ダウンストリーム結合キャパシタとの間に前記フィルタキャパシタからの前記ダウンストリーム信号パスアップストリームに結合され、

前記逆方向チャンネルデータ信号に対応する信号成分が前記順方向チャンネルレシーバへの前記入力で著しく削減される、システム。

10

【請求項 7】

請求項 6 に記載のトランシーバ通信システムであって、

前記フィルタキャパシタと前記レプリカ信号ドライバとが前記順方向チャンネルドライバへの前記入力で前記逆方向チャンネルデータ信号の信号成分を最小化するように協力的に構成される、システム。

【請求項 8】

請求項 6 に記載のトランシーバ通信システムであって、

前記逆方向チャンネルドライバが逆方向チャンネル差動増幅器回路要素を含み、前記レプリカ信号ドライバがレプリカ差動増幅器回路要素を含む、システム。

20

【請求項 9】

請求項 8 に記載のトランシーバ通信システムであって、

前記レプリカ増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する少なくとも 1 つのトランジスタに関連してスケールされる少なくとも 1 つのトランジスタを含み、それにより、前記順方向チャンネルレシーバへの前記入力で逆方向チャンネルデータ信号成分を削減する、システム。

【請求項 10】

請求項 8 に記載のトランシーバ通信システムであって、

前記レプリカ差動増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する負荷抵抗器に関連してスケールされる負荷抵抗器を含み、それにより、逆方向チャンネルドライバ電流に関連するレプリカ信号ドライバ電流を削減する、システム。

30

【請求項 11】

それぞれのダウンストリーム結合キャパシタを有する、ダウンストリーム端部で終端される共通導体ペアを介して、コンボジットデータ信号として同時に伝送される順方向チャンネル及び逆方向チャンネルデータ信号をそれぞれ受信し送出する方法であって、

前記ダウンストリーム結合キャパシタを通して前記導体ペアの前記ダウンストリーム端部に結合され、前記ダウンストリーム結合キャパシタよりも実質的に小さいキャパシタンス値を有するそれぞれのフィルタキャパシタを含む、ダウンストリーム信号パスを構成することと、

前記ダウンストリーム信号パス上で、順方向チャンネルレシーバに入力される順方向チャンネルデータ信号を順方向チャンネル周波数で受信することと、

40

前記ダウンストリーム信号パス上に、逆方向チャンネルドライバで発生される逆方向チャンネルデータ信号を逆方向チャンネル周波数で送出することであって、前記順方向チャンネル周波数が前記逆方向チャンネル周波数よりも実質的に大きい、前記送出することと、

前記逆方向データ信号の逆に対応する逆方向チャンネルレプリカ信号を発生することと、

前記逆方向チャンネルデータ信号を前記フィルタキャパシタと前記ダウンストリーム結合キャパシタとの間の前記フィルタキャパシタからの前記ダウンストリーム信号パスアップストリーム内に結合し、前記逆方向チャンネルレプリカ信号を前記フィルタキャパシタと前記順方向チャンネルレシーバへの入力との間の前記フィルタキャパシタからの前記ダウンストリーム信号パスダウンストリーム内に結合することと、

50

を含み、

前記逆方向チャンネルデータ信号に対応する信号成分が前記順方向チャンネルレシーバの前記入力で著しく削減される、方法。

【請求項 1 2】

請求項 1 1 に記載の方法であって、

前記逆方向チャンネルレプリカ信号がレプリカ信号ドライバにより発生され、前記フィルタキャパシタと前記レプリカ信号ドライバとが前記順方向チャンネルレシーバへの前記入力で前記逆方向チャンネルデータ信号の信号成分を最小化するように共同的に構成される、方法。

【請求項 1 3】

請求項 1 1 に記載の方法であって、

前記逆方向チャンネルドライバが逆方向チャンネル差動増幅器回路要素を含み、前記逆方向チャンネルレプリカ信号がレプリカ差動増幅器回路要素により発生される、方法。

【請求項 1 4】

請求項 1 3 に記載の方法であって、

前記レプリカ差動増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する少なくとも 1 つのトランジスタに関連してスケールされる少なくとも 1 つのトランジスタを含み、それにより、前記順方向チャンネルレシーバへの前記入力で逆方向チャンネルデータ信号成分を削減する、方法。

【請求項 1 5】

請求項 1 3 に記載の方法であって、

前記レプリカ差動増幅器回路要素が、前記逆方向チャンネル差動増幅器回路要素の対応する負荷抵抗器に関連してスケールされる負荷抵抗器を含み、それにより、逆方向チャンネルドライバ電流に関連するレプリカ信号ドライバ電流を削減する、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、2010年3月10日に提出した米国仮特許出願第61/312,419号に基づき優先権を主張する非仮出願である。

【背景技術】

【0002】

高速のオーディオ/ビデオ通信システムは、カメラやビデオプレイヤーおよびディスプレイのようなデータソースからの高速データ伝送のためのポイント-ポイントのリンクを必要とする。これらのシステムは、ビデオデータを伝送するための専用のポイント-ポイントのリンクを必要とし、他方、制御情報をソースへ伝送し戻すための1つもしくはそれ以上の別個の物理的リンクを必要とする。構成データは、通常、ズームや傾斜など、カメラのための制御情報を提供するために送信される。

【0003】

このようなシステムが使用の増加を見込む1つのエリアは、前方座席またはダッシュボード（リア/サイドカメラなど）と後部座席（DVDプレイヤーなど）のための自動車のメディア通信である。必要とされるのは、一方向のディスプレイデータと、双方向の制御（例えば、カメラの傾斜/ズームおよびDVD制御プレイヤー）の両方である。ある従来の通信リンクは、5つの配線ペア（データ用に3つ、クロック用に1つ、および制御用に1つ）を使用する。他の従来の通信リンクは、2つの配線ペア（クロックが埋め込まれたデータ用に1つ、および制御用に1つ）を使用する。

【0004】

代表的なアプリケーションは、リアビューカメラとダッシュボードのディスプレイ間の通信リンクである。カメラは、順方向チャンネル上でリアビュービデオデータをダッシュボードのディスプレイへ通信する。制御コマンド、例えば、パン（pan）、傾斜またはズームなどは、順方向チャンネルで変調されることにより、逆方向チャンネル上でカメラに

10

20

30

40

50

通信で戻される。カメラは、順方向チャンネルの制御フレームを介してアクノリッジ信号（ACK）で応答する。

【0005】

自動車のインフォテインメントシステムの状況では、制御チャンネルは、主に、2つの場合で使用される：安全および運転者アシストシステム、およびリアシートエンターテインメントシステムである。

【0006】

安全および運転者アシストシステムでは、順方向チャンネルは、カメラからのデータを、さらなる画像処理のためにヘッドユニットへ搬送する。制御チャンネルは、ヘッドユニットからカメラへ管理データを搬送する。典型的な制御コマンドは、例えば、パン、傾斜、ズームなどカメラを制御するためのコマンドを含む。このような従来のシステムは、2ペアの配線を使用し、一方は、高速の順方向チャンネルデータを搬送し、他方は、制御情報を搬送する。

【0007】

リアシートエンターテインメントシステムでは、順方向チャンネルは、DVDまたはブルーレイプレイヤーからの高品位（HD）ビデオなどの高速データを搬送する。制御チャンネルは、コンテンツ保護のためのキーおよびディスプレイのアスペクト比情報をビデオソースとやり取りし、自動ビデオフォーマットする。

【0008】

制御チャンネルの効率を評価するための利点の性能係数は、待ち時間（レイテンシ）、電磁妨害（EMI）、ケーブルやコネクタの数である。待ち時間に関して、車の前方または後方での路上のあらゆる障害物を検出したり、あるいは車線逸脱警告システムを展開したりするときの運転者アシストアプリケーションでは、事故や損傷を防ぐために回避行動が時間内に取られることが必要とされるので、制御チャンネルの待ち時間は、非常に重要なファクタである。EMIに関して、自動車システムは、厳しい排気の規格を有している。自動車内部の配線の周りに及ぶ高いフルスイングのTTL/CMOSレベルは、エンジン動作を制御する他の電子システムと干渉し得る強力なEMI問題を引き起こす恐れがある。ケーブルおよびコネクタの数に関して、多数のケーブルおよびコネクタは、重量およびコストを増加させる。

【0009】

3つのタイプの制御チャンネルアーキテクチャーが使用されてきた：セパレート配線、ブランキング伝送、およびコモンモード変調である。セパレート配線に関して、制御チャンネル情報は、セパレート配線またはケーブルを介して伝送される。これは、非常に良いレイテンシを提供するが、ディジタルスイッチングの遷移がEMIに加わり、余分なケーブルおよびコネクタの必要性が重量とコストを追加する。

【0010】

図1を参照すると、このような双方向通信リンク10の従来の実施例は、順方向チャンネルドライバ12、逆方向チャンネルレシーバ14、順方向チャンネルレシーバ32、および逆方向チャンネルドライバ34を含み、図に示されるようにすべてが実質的に相互に接続される。公知の技術によれば、差動順方向チャンネル信号11fは、順方向チャンネルドライバ12によって増幅され、結合キャパシタ20p、20nを介して差動信号ライン30に結合するため、差動順方向チャンネル信号13を終端抵抗16間に提供する。他方の端部で、信号はさらに結合キャパシタンス40p、40nを介して終端抵抗36に結合され、続いて順方向チャンネル信号は順方向チャンネルレシーバ32によって増幅され、ダウンストリームの処理（図示しない）のために順方向チャンネルデータ信号33を提供する。

【0011】

もう一つの方向では、逆方向チャンネルドライバ34は、差動逆方向チャンネル信号11bを受け取り、結合キャパシタ40p、40nにより差動信号ライン30に結合するため、差動逆方向チャンネル信号11bを増幅して終端抵抗38間に逆方向チャンネル伝送

10

20

30

40

50

信号を提供する。アップストリームの結合キャパシタ $20p$ 、 $20n$ により結合された逆方向チャンネル信号は、終端抵抗 $18$ 間に受け取られ、逆方向チャンネルレシーバ $14$ により増幅されて逆方向チャンネルデータ信号 $15$ を提供する。

【0012】

上記したように、1つの技術はいわゆる「ブランキング伝送」に基づくものであり、逆方向チャンネルデータは、順方向チャンネルのビデオデータのブランキング期間、例えば垂直または水平ブランキング期間、に変調される。例えば、ここに表されるように、逆方向チャンネルデータパルスは、時間ドメインで多重化されたデータ信号のように、垂直ブランキング期間 $Tb$ 内に挿入される。これは、例えば共通の導体ペアといった単一のケーブルで動作させるには合理的な解決法であり得るが、ブランキング期間はビデオフレームにつき一回しか利用できないので、全体の信号の待ち時間が増加する。伝送されるデータまたはアプリケーションのタイプに応じて、これは、比較的長い時間期間になり得、かつマイクロ秒の検出および応答時間が要求される例えば事故のシナリオにおいて重大な差になり得る。

【0013】

図2を参照すると、別の技術はコモンモード変調に基づくものであり、ここでは、例えば制御情報などの逆方向チャンネルデータは、コモンモード変調を使用した同一の導体ペアを介して搬送される。順方向チャンネルデータは、別個に伝送されるので、逆方向のコモンモード変調は、理想的には順方向チャンネルデータ伝送に干渉しない。逆方向チャンネルデータパルス $35$ は、導体ペア $30$ の双方の導体のコモンモード電位で変調される。これは、信号の待ち時間およびコストに関して（すなわち、必要とする導体により少ないことに関して）有利であるが、このような技術は、コモンモード信号のスパイクにより増加されたEMIを有する。これは、他の点で、特にコモンモード信号の拒否という点で、順方向チャンネルレシーバ $32$ の設計に問題ある制約をもたらし得る。

【0014】

従って、信号の待ち時間、EMI、および必要とされる導体の数を最小化しつつ、共通の導体ペアを介して同時の双方向通信を提供する技術を有することは有益であろう。

【図面の簡単な説明】

【0015】

【図1】図1は、ブランキング伝送を使用した共通の導体ペアを介して双方向通信を提供する従来のシステムの機能的なブロック図である。

【0016】

【図2】図2は、コモンモード変調を使用した共通の導体ペアを介して双方向通信を提供する従来のシステムの機能的なブロック図である。

【0017】

【図3】図3は、本発明に係る1つの実施例による共通の導体ペアを介して同時の双方向通信を提供するデータ信号トランシーバ回路を用いるシステムの機能的なブロック図である。

【0018】

【図4】図4は、図3の回路での使用のための逆方向チャンネルドライバ回路の回路図である。

【0019】

【図5】図5は、本発明に係る別の実施例によるデータ信号トランシーバ回路の逆方向チャンネルドライバ回路の回路図である。

【0020】

【図6】図6は、コンピュータ命令に従って動作される製造システムと集積回路設計の代表的な実施例の機能的なブロック図である。

【詳細な説明】

【0021】

以下の詳細な説明は、添付図面を参照する本発明に係る例示的な実施例である。このよ

10

20

30

40

50

うな説明は、例示を意図するものであり、本発明の範囲について限定するものではない。このような実施例は、当業者が本発明を実施することが可能となるように十分に詳細に記載されており、そして、本発明の精神または範囲を逸脱することなく種々の変更を有して他の実施例が実施され得ることを理解されよう。

#### 【0022】

本開示の全体にわたり、内容から反対であるという明らかな指示がない限りは、記載されている個々の回路素子は、単数または複数であり得ることが理解されよう。例えば、用語「回路（“circuit”および“circuitry”）」は、単一の構成要素または複数の構成要素を含むことができ、これらは、能動的および/または受動的であることができ、記載された機能を提供するために互いに接続されるか結合される（例えば、1つまたはそれ以上の集積回路チップのように）ことができる。さらに、用語「信号（signal）」は、1つまたはそれ以上の電流、1つまたはそれ以上の電圧、あるいは1つのデータ信号を指すことができる。図面内で、同様のまたは関連する要素は、同様のまたは関連する英字、数字、英数字の符号を有する。さらに、本発明は、個々の電子回路（好ましくは1つまたはそれ以上の集積回路チップの形態で）を用いた実施の文脈で説明してきたが、このような回路の任意部分の機能は、処理されるべき信号周波数またはデータレートに基づき、1つまたはそれ以上の適切にプログラムされたプロセッサを用いて代替的に実施され得る。さらに、図面は種々の実施例の機能的なブロック図を例示するため、機能的なブロック図は、ハードウェア回路間の区分を必ずしも示していない。従って、例えば、1つもしくはそれ以上の機能的なブロックは、単一片のハードウェアで実施され得る。

#### 【0023】

本発明に係る代表的な実施例による概要として、同時双方向データ伝送のためのシステムおよび方法が提供され、その中で、1つの物理的リンクが、高速のオーディオ/ビデオデータを伝送するために使用され、さらに構成及び他の制御情報を同時に伝送することを可能にする2つの仮想的なチャンネルが使用され得る。これは、追加のケーブルペアの必要性を省き、それゆえ、全体のシステムのコストを減少させる。さらに、これは、インフォテインメントシステムを接続するために使用されるハードウェアの全体の重量を減少させ、かつ自動車の車両のような重量に敏感なシステムの燃料節約を改善する。

#### 【0024】

本発明に係る代表的な実施例による基本的な同時双方向性通信リンクは、データと双方向制御信号の両双方を搬送する単一の物理的メディアチャンネル（例えば、ツイストされた配線ペア）を使用し、例えば、データおよび制御（ソースからヘッドエンドまで）のための高速（ギガビット/秒）順方向チャンネルと、制御（ヘッドエンドからソースまで）のための低速逆方向チャンネルである。順方向チャンネルは、シーケンシャルデータと順方向制御フレームに分離され、他方、本発明の態様により、逆方向チャンネルは、好ましくはDC成分のない（例えば、マンチェスターコード）符号化方式を用いて順方向チャンネル上に変調された逆方向制御を搬送する。AC結合キャパシタの存在によるベースラインのふらつきがないことを保証するため、逆方向チャンネルデータは、マンチェスターコードなどの、DC成分がない符号化方式を用いて符号化され、順方向チャンネルデータは、8b/10b符号化などの、DCバランスの符号化を用いて符号化され、双方のタイプは、他のものと同様に従来技術において良く知られている。

#### 【0025】

図3を参照すると、本発明に係る一つの実施例によるデータ信号トランシーバ回路を用いた通信システム100は、順方向チャンネルドライバ112、逆方向チャンネルレシーバ114、順方向チャンネルレシーバ132、および逆方向チャンネルドライバ134を含み、すべてが図示されるように実質的に相互接続され、図1および図2の回路に類似する（それゆえ、関連する数字の要素識別子を使用）。しかしながら、以下に詳細に述べるように、アップストリームおよびダウンストリームの結合キャパシタ120p、120n、140p、140nに加えて、さらなる結合キャパシタ142p、142nがダウンストリームの結合キャパシタ140p、140nと直列に使用されて、ケーブル130からおよ

びケーブル 130 へ結合されかつコンポジット信号 131b を形成する信号成分の高域周波数フィルタを提供する。

【0026】

順方向チャネルドライバ 112 によって提供されるような順方向チャネル信号は、逆方向チャネルドライバ 134 により提供されるような逆方向チャネルデータ信号（例えば、メガビット/秒）よりも高い周波数（例えば、ギガビット/秒）である。従って、追加の結合キャパシタ 142p、142n により提供された高域フィルタは、順方向チャネルドライバ 112 から生じる順方向チャネルデータ信号成分の受け取り期間中に、同時にケーブル 130 を介して伝送される逆方向チャネル信号成分 135 の除去において効果的に役立つ。その結果、フィルタされた順方向チャネルデータ信号 143 は、逆方向チャネルデータ信号成分 135 の減少されたレベルを含み、これはコンポジットデータ信号 131b に表れる。

10

【0027】

図 4 を参照すると、本発明に係る一つの実施例による逆方向チャネルドライバ回路 134a は、メインドライバ回路 202 とレプリカドライバ回路 204 とを含む。上記したように、ケーブル 130 におよびケーブル 130 から結合する信号は、結合キャパシタ 140p、140n によって提供される。メイン逆方向チャネルドライバ回路 202 は、テール電流源トランジスタ 212a によってバイアスされた差動増幅器を形成する対向するトランジスタ 212p、212n を含み、テール電流源トランジスタのゲート電極は、バイアス電圧 Vbias によりバイアスされる。（好ましい実施例によれば、使用されるトランジスタのタイプは絶縁ゲート電界効果トランジスタであり、金属酸化膜半導体電界効果トランジスタ（metal oxide semiconductor field effect transistor）の頭文字 MOSFET と称される場合もある）。増幅器トランジスタ 212p、212n のゲート電極は、差動逆方向チャネルデータ信号 111b の正 111bp の位相と負 111bn の位相により駆動される。結果として生じるトランジスタ電流 213p、213n は、ケーブル終端抵抗 138p、138n 間に電圧を生成し、これにより、差動の逆方向チャネルデータ信号電圧 135 を生成し、これは、結合キャパシタ 140p、140n によりケーブル 130 に結合される。追加された、例えば内部の、結合キャパシタ 142p、142n は、実質的により小さな容量値であり、これにより、低周波数の逆方向チャネルデータ信号 135 により生成される信号エネルギーの大部分を遮断する高域周波数フィルタを提供する。

20

30

【0028】

レプリカドライバ回路 204 も、別のテール電流源トランジスタ 214a（これもまた、バイアス電圧 Vbias によりバイアスされる）によりバイアスされた、もう一つの差動増幅器を形成する対向するトランジスタ 214p、214n を含む。これらのトランジスタ 214p、214n も、差動逆方向チャネルデータ信号 111b の正 111bp の位相と負 111bn の位相により駆動される。結果として生じるトランジスタ電流 215p、215n が、負荷トランジスタ 216p、216n 間に電圧を生成し、これにより、レプリカ差動逆方向チャネルデータ信号電圧 215 を生成する。このレプリカ信号 215 は、追加の結合キャパシタ 218p、218n（これらはまた、DC 絶縁を提供する）によって順方向チャネルレシーバ 132 の入力端子に結合される。順方向チャネルレシーバ 132 の入力端子は、コモンモードプルアップ抵抗 144p、144n を介してコモンモード電圧 VCM でバイアスされる。

40

【0029】

上記したように、追加の結合キャパシタ 142p、142n は、出て行く逆方向チャネルデータ信号 135 の高域フィルタを提供する。その結果、フィルタされた差動データ信号 143 内の出て行く逆方向チャネルデータ信号に関する信号成分は、その大きさが減少される。これらの信号成分はさらに、出て行く逆方向チャネルデータ信号 135 に対して反転された、結合されたレプリカ逆方向チャネルデータ信号 215 によって減少される。これは、追加のインライン結合キャパシタ 142p、142n により結合された

50



残存信号成分からの反転されたレプリカ逆方向チャンネルデータ信号 2 1 5 の減算となる。フィルタされた順方向チャンネルデータ信号 1 4 3 内の結合された逆方向チャンネルデータ信号成分のこうした減算、またはキャンセルは、逆方向チャンネルドライバ増幅器トランジスタ 2 1 2 p、2 1 2 n の寸法に対するレプリカ増幅器トランジスタ 2 1 4 p、2 1 4 n の寸法の適切なスケールリング（例えば、周知技術による各チャンネル長およびチャンネル幅の寸法のスケールリング）により最大限にすることができる。さらに、レプリカドライバ回路 2 0 4 の動作のための電流の要求は、メイン逆方向チャンネルドライバ回路 2 0 2 の終端 / 負荷抵抗 1 3 8 p、1 3 8 n に対するレプリカドライバ負荷抵抗 2 1 6 p、2 1 6 n を適切にスケールアップすることにより最小限にすることができ、これにより、メイン信号電流 2 1 3 p、2 1 3 n と比較して小さなレプリカ信号電流 2 1 5 p、2 1 5 n を必要とする。

10

#### 【0030】

図 5 を参照すると、本発明に係る他の実施例による逆方向チャンネルドライバ回路 1 3 4 b は、処理されるべき順方向データチャンネル信号内の逆方向チャンネルデータ信号エネルギーの減算、または取消しを提供する。これは、図 4 の回路におけるような周波数分離とは対照的に、逆方向と順方向のチャンネルデータ信号を電氣的に隔離することによって実現される。これは、順方向と逆方向のチャンネルのデータレート（ダウンストリームとアップストリームのそれぞれのデータ信号）間の周波数分離が、図 4 の回路について上記されたようにフィルタリングすることによる効果的な分離が不十分であるアプリケーション（同様に、ダウンストリームとアップストリームのデータ信号が類似または等しいデータレートの場合）に有効である。このような回路は、メイン逆方向チャンネルドライバ回路 3 0 2、レプリカドライバ回路 3 1 2、隔離回路 3 2 2、および組合せまたは加算回路 3 3 2 を含み、全て図示するように実質的に相互接続される。

20

#### 【0031】

メインドライバ回路 3 0 2 は、テール電流源 3 0 6 を有する差動増幅器を形成するトランジスタ 3 0 4 p、3 0 4 n と終端 / 負荷抵抗 3 0 8 p、3 0 8 n を含む。レプリカドライバ回路 3 1 2 もまた、トランジスタ 3 1 4 p、3 1 4 n により形成されテール電流源 3 1 6 を有する差動増幅器と負荷抵抗 3 1 8 p、3 1 8 n を含む。隔離回路 3 2 2 もまた、テール電流源 3 2 6 を有する対向するトランジスタ 3 2 4 p、3 2 4 n により形成された差動増幅器と負荷抵抗 3 2 8 p、3 2 8 n を含む。同様に、組合せ回路 3 3 2 は、テール電流源 3 3 6 を有するトランジスタ 3 3 4 p、3 3 4 n により形成された差動増幅器と負荷抵抗 3 3 8 p、3 3 8 n を含む。

30

#### 【0032】

逆方向チャンネルデータ信号 1 1 1 b の正 1 1 1 b p と負 1 1 1 b n の位相は、メインドライバ回路 3 0 2 のトランジスタ 3 0 4 p、3 0 4 n のゲート電極を駆動する。これは、トランジスタ電流 3 0 5 p、3 0 5 n を生成し、これらは、負荷抵抗 3 0 8 p、3 0 8 n 間に電圧を発生させ、出力電極に差動の逆方向チャンネルデータ信号 3 0 5 を生成する。この逆方向チャンネルデータ信号 3 0 5 の電流は、結合キャパシタ 1 4 0 p、1 4 0 n によりケーブル 1 3 0 から結合された順方向チャンネルデータ信号の電流と組み合わせる。結果として生じるコンボジット信号は、順方向チャンネルと逆方向チャンネルのデータ信号成分からなり、隔離回路 3 2 2 の入力電極を駆動する。これは、出力電流 3 2 5 p、3 2 5 n を生成し、これらは、負荷抵抗 3 2 8 p、3 2 8 n 間に電圧を発生させ、そして出力電極に差動の隔離された信号電圧 3 2 5 を生成する。

40

#### 【0033】

レプリカドライバ回路 3 1 2 の入力電極もまた、逆方向チャンネルデータ信号 1 1 1 b の正 1 1 1 b p と負 1 1 1 b n の位相により駆動される。これは、負荷抵抗 3 1 8 p、3 1 8 n 間に電圧を発生し、出力電極に差動信号電圧 3 1 5 を生成するトランジスタ電流 3 1 5 p、3 1 5 n となる。これらの隔離された信号 3 2 5 およびレプリカの信号 3 1 5 の電流は、隔離回路 3 2 2 とレプリカドライバ回路 3 1 2 の相互接続された出力電極により形成された加算ノードで加算することにより組み合わせる。隔離された信号 3 2 5 は、順

50

方向と逆方向のチャンネルデータ信号成分の合計であり、レプリカ逆方向チャンネルデータ信号 3 1 5 は、逆方向チャンネルデータ信号の反転されたバージョンであるため、組合せ回路トランジスタ 3 3 4 p、3 3 4 n のゲート電極に提示される、結果として生じる組み合わせられた信号は、順方向チャンネルデータ信号成分と実質的にゼロの逆方向チャンネルデータ信号エネルギーを含む。結果として、生成され、かつ負荷抵抗 3 3 8 p、3 3 8 n 間に電圧を発生させるトランジスタ電流 3 3 5 p、3 3 5 n は、実質的に順方向チャンネルデータ信号エネルギーだけを含まる差動出力電圧 3 3 5 を提供する。

【 0 0 3 4 】

したがって、上記に説明したように、順方向と逆方向のチャンネルデータ信号成分を電氣的にまたは信号周波数により隔離し、さらにオリジナル成分に対して位相が反転したレプリカ逆方向チャンネルデータ信号成分を導入することで所望しない逆方向チャンネルデータ信号成分を順方向チャンネルデータ信号から減算することにより、順方向および逆方向のチャンネルデータ信号を共通の導体ペアの双方向に同時に搬送することができる。信号周波数による隔離は、例えば、図 4 に示すような回路 1 3 4 a の直列結合キャパシタ 1 4 2 p、1 4 2 n でフィルタリングすることにより実現され得る。電氣的な隔離は、例えば、図 5 に示すような回路 1 3 4 b のバッファ増幅器の形態の隔離回路 3 2 2 で、信号電圧および / または信号電流をバッファリングすることにより実現され得る。

【 0 0 3 5 】

図 6 を参照すると、集積回路 ( I C ) 設計システム 4 0 4 ( 例えば、ワークステーション、またはディジタルプロセッサを有する他の形態のコンピュータ ) は、コンピュータが読み出し可能な媒体 4 0 2 に蓄積された実行可能な命令に基づき集積回路を生成することが知られており、媒体 4 0 2 は、例えば、これらに限定されるものではないが、C D - R O M、D V D - R O M、他の形態の R O M、R A M、ハードドライブ、分散型メモリ、あるいは他の適切なコンピュータが読み出し可能な媒体を含む。命令は、これに限定されるものではないが、ハードウェア記述言語 ( H D L : hardware descriptor language ) や他の適切なプログラム言語を含む、任意のプログラム言語によって表され得る。コンピュータが読み出し可能な媒体は、I C 設計システム 4 0 4 によって実行されたときに、I C 製造システム 4 0 6 に、本明細書で述べたような装置や回路を含む I C 4 0 8 を製造させる、実行可能な命令 ( 例えば、コンピュータコード ) を含む。従って、本明細書に記載された装置または回路は、このような命令を実行する I C 設計システム 4 0 4 により I C 4 0 8 と

【 0 0 3 6 】

本発明の構造や動作の方法における種々の他の変更および置換は、本発明の精神および範囲から逸脱することなく当業者には明らかである。本発明は、特定の好ましい実施例に関連して説明されたが、請求の範囲の発明は、このような特定の実施例に不当に限定されるべきでないことが理解されるべきである。以下の請求の範囲は、本発明の範囲を規定することを意図し、かつこれらの請求の範囲内の構成および方法ならびに均等物は、請求の範囲によってカバーされる。

【図 1】

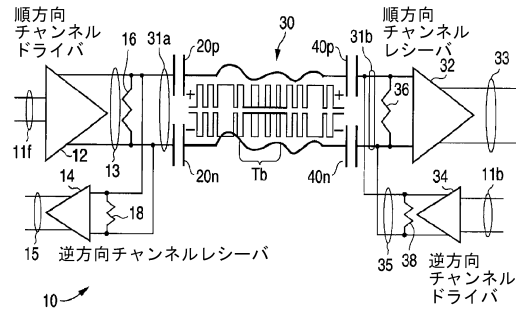


FIG. 1

【図 2】

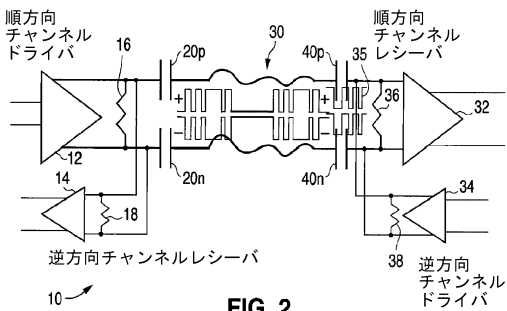


FIG. 2

【図 3】

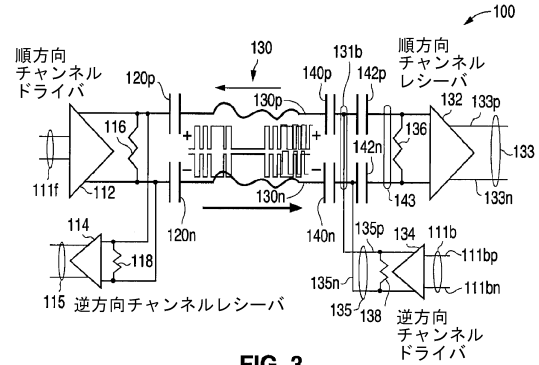


FIG. 3

【図 4】

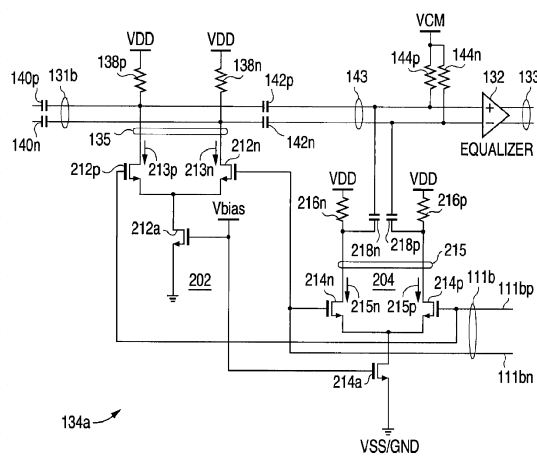


FIG. 4

【図 5】

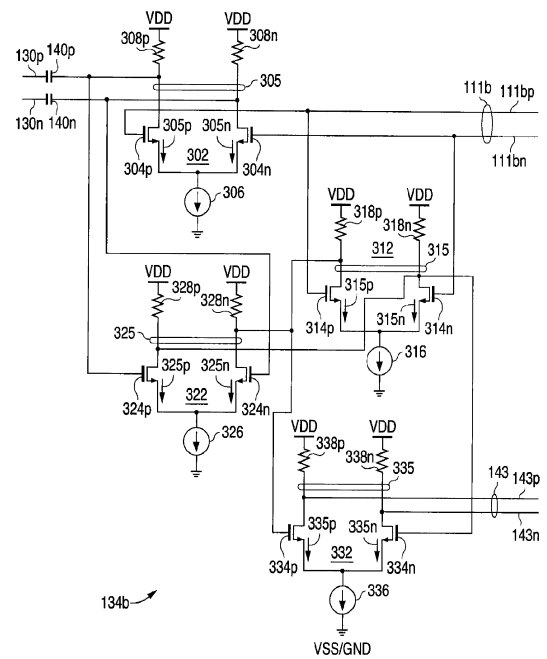


FIG. 5

【図 6】

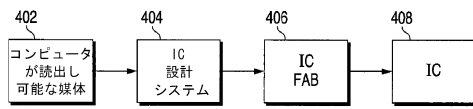


FIG. 6

## フロントページの続き

(51)Int.Cl.

F I

H 0 3 K 19/00 1 0 1 Z

(72)発明者 チンピン ジョン

アメリカ合衆国 9 5 0 7 0 カリフォルニア州 サラトガ, サマービル ドライブ 1 9 6 0  
1

(72)発明者 ミン ドゥー

アメリカ合衆国 9 5 0 0 8 カリフォルニア州 キャンベル, マクシミリアン ドライブ 2  
2 4 9

(72)発明者 シン リウ

アメリカ合衆国 9 4 0 4 0 カリフォルニア州 マウンテン ビュー, ヨークシャー ウェイ  
2 0 7 7

(72)発明者 チャンドラクマル アール パティ

アメリカ合衆国 9 5 1 4 8 カリフォルニア州 サンノゼ, ペティグリュウ ドライブ 2 2  
0 8

(72)発明者 パトリック プラヨゴ

アメリカ合衆国 9 4 5 2 6 カリフォルニア州 ダンビル, ジル プラス ロード 3 3 5

審査官 白井 亮

(56)参考文献 特開昭53-033009(JP,A)

特開昭56-058345(JP,A)

特開昭53-073019(JP,A)

特開昭47-019708(JP,A)

特開2009-278152(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 4 L 5 / 1 4

H 0 3 K 1 9 / 0 1 7 5

H 0 4 B 3 / 5 0

H 0 4 L 2 5 / 0 2