

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年12月23日(23.12.2010)

PCT

(10) 国際公開番号
WO 2010/146694 A1

- (51) 国際特許分類:
H04L 1/00 (2006.01) H04L 27/00 (2006.01)
- (21) 国際出願番号: PCT/JP2009/061126
- (22) 国際出願日: 2009年6月18日(18.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 富士通株式会社(FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 宮崎 俊治(MIYAZAKI, Shunji) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).
- (74) 代理人: 酒井 宏明(SAKAI, Hiroaki); 〒1006020 東京都千代田区霞が関三丁目2番5号 霞が関ビルディング 酒井国際特許事務所 Tokyo (JP).

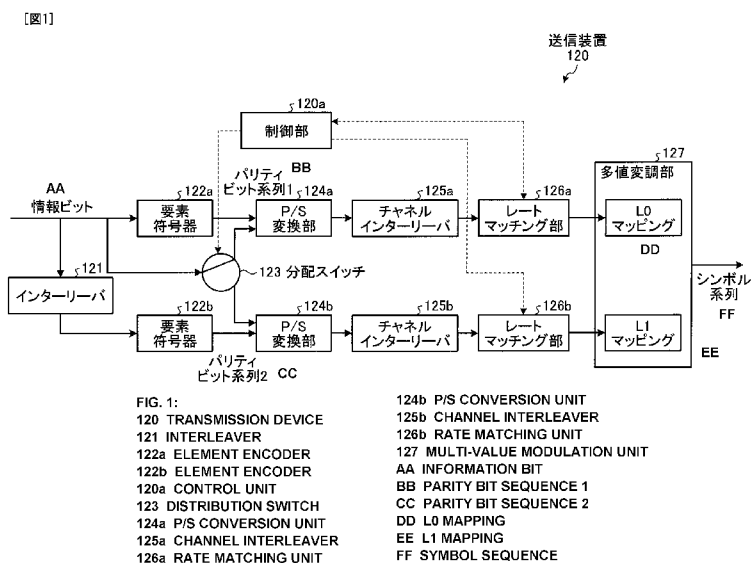
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告(条約第21条(3))

(54) Title: TRANSMISSION DEVICE AND RECEPTION DEVICE

(54) 発明の名称: 送信装置および受信装置



(57) Abstract: A transmission device (120) divides information bits and calculates a parity bit sequences 1, 2 from the divided information bits. The transmission device (120) performs coupling of information bits (encoded information bits) so that the calculated parity bit sequence 1 and the parity bit sequence 2 are not added to the same information bit. The transmission device (120) replaces the order of the coupled information, distributes the replaced information to respective levels L0, L1 so as to execute a multi-value modulation, thereby realizing a constant reliability of each bit.

(57) 要約: 本発明にかかる送信装置(120)は、情報ビットを分割し、分割した情報ビットからパリティビット系列1、2を算出し、算出したパリティビット系列1とパリティビット系列2が同一の情報ビットに付加されないように情報ビット(符号化された情報ビット)と結合する。そして、本発明にかかる送信装置(120)は、結合した情報の順序を置換す

ると共に、置換した情報を各レベルL0、L1に分配して多値変調を実行することで、各ビットの信頼度を一定化する。

明 細 書

発明の名称 : 送信装置および受信装置

技術分野

[0001] 本発明は、情報ビットの符号化および変調を行う送信装置等に関する。

背景技術

[0002] 近年、送信機が受信機に情報ビットを伝送する場合には、情報ビットに対して符号化および変調を行った後に、無線チャンネルを通して伝送する。情報ビットを符号化する符号化方法として、ターボ符号がある。また、情報ビットを変調する変調方法として、多値変調、階層変調などがある。以下において、ターボ符号、多値変調、階層変調について説明する。

[0003] ターボ符号は、複数の要素符号とインターリーバを組合せた符号化方法である。ここでは、3 G P P (3rd Generation Partnership Project) で標準化されているターボ符号を例に説明する。図 1 2 は、従来のターボ符号器の一例を説明するための図である。

[0004] 図 1 2 に示すように、ターボ符号器 1 0 は、要素符号器 2 0、3 0 とインターリーバ 4 0 を有する。要素符号器 2 0 は、遅延器 2 1 ~ 2 3 を有し、要素符号器 3 0 は、遅延器 3 1 ~ 3 3 を有する。要素符号器 2 0 に、情報ビットをそのまま入力することで、帰還型の畳み込み符号化が行われ、パリティビット系列 1 が生成される。

[0005] 一方、要素符号器 3 0 に入力する情報ビットは、インターリーバ 4 0 により、ビット列の順序が置換される。要素符号器 2 0 に、ビット列の順序が置換された情報ビットを入力することで、帰還型の畳み込み符号化が行われ、パリティビット系列 2 が生成される。

[0006] そして、ターボ符号器 1 0 は、情報ビットに対応する組織ビット系列と、パリティビット系列 1 と、パリティビット系列 2 をシリアルに結合したビット列を出力する。

[0007] 続いて、ターボ符号器 1 0 により符号化された情報ビットを復号化する処

理について説明する。図 13 は、従来のターボ復号器の一例を説明するための図である。図 13 に示すように、ターボ復号器 50 は、要素復号器 60、70、インターリーバ 80、デインターリーバ 90 を有する。

- [0008] ターボ復号器 50 は、尤度データ y_s 、 y_{p1} 、 y_{p2} を基にして、符号化された情報ビットを復号化する。尤度データ y_s は、伝送路上で、組織ビット系列に雑音が付加された符号化系列であり、尤度データ y_{p1} は、伝送路上で、パリティビット系列 1 に雑音が付加された符号化系列である。また、尤度データ y_{p2} は、パリティビット系列 1 に雑音が付加された符号化系列である。
- [0009] インターリーバ 80 は、図 12 に示したインターリーバ 40 と同じ順序の置換を行うインターリーバである。デインターリーバ 90 は、インターリーバ 80 で置換された情報ビットを元の順序に戻すインターリーバである。
- [0010] 要素復号器 60、70 は、例えば、MAP 復号 (Maximum A Posteriori Probability decoding; 最大事後確率復号) や、SOVA (Soft Output Viterbi Algorithm; 軟出力ビタビアルゴリズム) の軟出力復号アルゴリズムにより事後確率を求める復号器である。
- [0011] 要素復号器 60 は、尤度データ y_{p1} の冗長ビットと、要素復号器 70 により求められた事後確率を利用して、尤度データ y_s の誤り訂正復号を繰り返し実行し、事後確率を求める。要素復号器 60 は求めた事後確率を、インターリーバ 80 を介して要素復号器 70 に出力する。
- [0012] 要素復号器 70 は、尤度データ y_{p2} の冗長ビットと、要素復号器 60 により求められた事後確率を利用して、尤度データ y_s の誤り訂正復号を繰り返し実行し、事後確率を求める。要素復号器 70 は求めた事後確率を、デインターリーバ 90 を介して要素復号器 60 に出力する。また、要素復号器 70 の求めた事後確率が、復号後の情報ビットとなる。ターボ復号では、要素復号器 60、70 が繰り返し、誤り訂正復号を実行することで、誤り訂正能力を高める。
- [0013] ところで、信号の変調は、基準信号 (ベースバンド) の位相や振幅を変調することで、情報ビットを伝送する。例えば、QPSK (四位相遷移変調)

方式は、振幅を固定し、2ビットの情報を4つの位相に割り当てる変調方式である。図14は、QPSK方式を説明するための図である。図14において縦軸が虚数の軸であり、横軸が実数の軸である。各ビットパターン(00、10、11、01)は、特定の位相によって表現される、シンボルで表す。QPSK方式は、4個のシンボルが存在する。振幅を固定するQPSK方式では、2ビット(1ビット目と2ビット目)の信頼度は同じとなる。

[0014] 一方、多値変調は、異なる振幅と異なる位相の組合せを各バイナリビットに割り当てることで、QPSK方式以上の情報量を伝送する変調方式である。図15は、多値変調方式の一例である16QAMを説明するための図である。図15において縦軸が虚数の軸であり、横軸が実数の軸である。図15に示すように、16QAMでは、4ビットの情報を、4つの振幅と4つの位相の各組合せに割り当てる。16QAMは、16個のシンボルが存在する。16QAMは、4ビット(1ビット目、2ビット目、3ビット目、4ビット目)の信頼度は全てが同じとはならず偏りが生じる。具体的には、1ビット目と3ビット目の信頼度が異なり、2ビット目と4ビット目の信頼度が異なる。

[0015] 続いて、階調化変調方式は、多値変調において、1つのシンボルに割り当てられた情報ビットを異なるユーザに割り当てる方式である。例えば、1つのシンボルに割り当てられた4ビットのうち、1ビット目をユーザAに割り当て、2ビット目をユーザBに割り当て、3ビット目をユーザCに割り当て、4ビット目をユーザDに割り当てる。

[0016] 図16は、階調化変調方式を説明するための図である。図16に示すように、階調化変調方式では、帯域幅Bを複数のリソースブロック(RB)に分割し、リソースブロックの一部にシンボルを割り当てる。そして、シンボルに対応する情報ビット中の1ビットを該当ユーザに割り当てるビットとする。例えば、図16において、RB0、RB1をユーザAに割り当てた場合、RB0、RB1の各シンボルのビット列のうち、1ビット目がユーザAに割り当てられたビットとなる。図17は、ユーザAに送信される電波のフェージングとユーザBに送信される電波のフェージングを示す図である。

[0017] このように、1つのシンボルに割当てられた情報ビットを、単一のユーザに割当てても、1つのシンボルを複数のユーザに割当てて、よりフレキシブルなスケジューリングを行う。また、シンボルに含まれる情報ビットを各ユーザに割り振ることで、図17に示すように、変動する信頼度の影響を各ユーザで平均化し、全体としてのスループットを向上させる。

[0018] 上述した符号方式と変調方式を組合せる伝送方式として、例えば、BICM (Bit Interleaved coded modulation)、MLC (Multi Level Coding) が存在する。

[0019] 図18は、BICM方式の送信機の構成を示す図である。図18に示すように、この送信機100は、ターボ符号器と同様に、情報ビットの符号化を行う符号化部101を有する。また、符号化された情報ビットの順序を並べ替えるチャネルインターリーバ102、多値変調または階層化変調を行う変調部103を有する。

[0020] 一方、MLC方式の送信機は、情報ビットを分割し、分割した各情報ビットを符号化し、多値変調を行う。図19は、MLC方式の送信機の構成を示す図である。図19に示すように、この送信機110は、分割部111、符号化部112a、112b、チャネルインターリーバ113a、113b、多値変調部114を有する。

[0021] 分割部111は、情報ビットを2分割し、分割した一方の情報ビットを符号化部112aに出力し、もう一方の情報ビットを符号化部112bに出力する処理部である。

[0022] 符号化部112aは、情報ビットを符号化し、符号化した情報ビットをチャネルインターリーバ113aに出力する。符号化部112bは、情報ビットを符号化し、符号化した情報ビットをチャネルインターリーバ113bに出力する。

[0023] チャネルインターリーバ113aは、符号化された情報ビットの順序を置換し、置換した情報ビットを多値変調部114に出力する。チャネルインターリーバ113bは、符号化された情報ビットの順序を置換し、置換した情

報ビットを多値変調部 1 1 4 に出力する。

[0024] 多値変調部 1 1 4 は、図 1 5 に示したように 4 ビット毎にシンボルを割当てての場合に、インターリーブ 1 1 3 a から取得した情報ビットを、1 ビット目、2 ビット目 (L 0) に割り当て、インターリーブ 1 1 3 b から取得した情報ビットを 3 ビット目、4 ビット目 (L 1) に割当てて。そして、割当てたシンボルに応じた振幅、位相に信号を変調することで、情報ビットを送送する。

[0025] MLC 方式の送信機では、各レベル L 0、L 1 に割当てられた情報ビットの伝送品質の違いを考慮して、各レベル L 0、L 1 に割当てて情報ビットの符号化率を、符号化部 1 1 2 a、1 1 2 b で調整することで、全体の誤り率特定を改善する。なお、MLC 方式により符号化された情報ビットを復号化するものとして、MSD (Multi Stage Decoding) が知られている。

先行技術文献

特許文献

[0026] 特許文献 1 : 特開 2 0 0 2 - 3 4 4 5 4 8 号公報

非特許文献

[0027] 非特許文献 1 : 3GPP TS 36.212 v8.5.0 (2008-12)

非特許文献 2 : U. Wachsmann, J. Huber, "Power and bandwidth Efficient digital communication using turbo codes in multilevel codes", European Transactions on Telecommunications Vol. 6, No. 5, pp557-567

発明の概要

発明が解決しようとする課題

[0028] しかしながら、ターボ符号と多値変調を組合せて用いる伝送方式では、シンボルに割当てた各ビットの信頼度に偏りが生じるため、情報ビットに含まれる各ビットの信頼度が一定とはならず、信頼度が混合した情報ビットを復号器に入力されてしまうという問題があった。信頼度の偏った情報ビットを復号化する場合と、信頼度が一定となる情報ビットを復号化する場合を比較

すると、信頼度の偏った情報ビットを復号化するほうが、復号化の効率が悪くなる。

[0029] なお、MLC方式では、信頼度を一定にすることができるものの、符号長が小さい場合であっても、符号を二つ以上に分割する必要がある。ターボ符号では、符号長が小さいと特性が劣化する特徴があるので、MLC方式では、符号長に応じて特性が劣化してしまうという問題がある。また、MLC方式では、フェージングにおける、一部尤度データの信頼度の劣化の影響を受けやすい。

[0030] そこで、この発明は、上述した従来技術の課題を解決するためになされたものであり、特性劣化を抑えつつ、情報ビットに含まれる各ビットの信頼度を一定化する送信装置等を提供することを目的とする。

課題を解決するための手段

[0031] 上述した課題を解決し、目的を達成するために、この送信装置は、情報ビットの符号化を行い第1のパリティビット系列を生成する第1の要素符号器と、ビット列が置換された情報ビットの符号化を行い第2のパリティビット系列を生成する第2の要素符号器と、前記情報ビットの一部と前記第1のパリティビット系列を結合した情報を生成し、生成した情報のビットサイズを調整する第1のレートマッチング部と、前記情報ビットの一部と前記第2のパリティビット系列を結合した情報を生成し、生成した情報のビットサイズを調整する第2のレートマッチング部と、前記第1のレートマッチング部から出力される情報と、前記第2のレートマッチング部から出力される情報を組合せたビット列を生成し、当該ビット列に基づいて多値変調を実行する多値変調部を有することを要件とする。

発明の効果

[0032] この送信装置によれば、特性劣化を抑えつつ、情報ビットに含まれる各ビットの信頼度を均等化することが出来る。

図面の簡単な説明

[0033] [図1] 図1は、本実施例1にかかる送信装置の構成を示す図である。

[図2] 図2は、P／S変換部124aが出力する情報の構造を示す図である。
[図3] 図3は、P／S変換部124bが出力する情報の構造を示す図である。
[図4] 図4は、レペションを付加した情報の構造を示す図である。
[図5] 図5は、パンクチャリングを実行した場合の情報の構造を示す図である。

[図6] 図6は、本実施例1にかかる受信装置の構成を示す図である。
[図7] 図7は、本実施例1にかかる送信装置の処理手順を示す図である。
[図8] 図8は、本実施例2にかかる送信装置の構成を示す図である。
[図9] 図9は、符号部が出力する情報の構造を示す図である。
[図10] 図10は、本実施例2にかかる受信装置の構成を示す図である。
[図11] 図11は、多値変調部のその他の処理を説明するための図である。
[図12] 図12は、従来のターボ符号器の一例を説明するための図である。
[図13] 図13は、従来のターボ復号器の一例を説明するための図である。
[図14] 図14は、QPSK方式を説明するための図である。
[図15] 図15は、多値変調方式の一例である16QAMを説明するための図である。
[図16] 図16は、階調化変調方式を説明するための図である。
[図17] 図17は、ユーザAに送信される電波のフェージングとユーザBに送信される電波のフェージングを示す図である。
[図18] 図18は、BICM方式の送信機の構成を示す図である。
[図19] 図19は、MLC方式の送信機の構成を示す図である。

発明を実施するための形態

[0034] 以下に添付図面を参照して、この発明に係る送信装置、受信装置の実施例を詳細に説明する。

実施例 1

[0035] 本実施例1にかかる送信装置の構成について説明する。図1は、本実施例1にかかる送信装置の構成を示す図である。図1に示すように、この送信装置120は、制御部120a、インターリーバ121、要素符号器122a

、 122b、分配スイッチ123、P/S変換部124a、124b、チャネルインターリーバ125a、125b、レートマッチング部126a、126b、多値変調部127を有する。

[0036] 制御部120aは、情報ビットのサイズK、符号化された情報ビットの数に対応する符号ビット数N、レートマッチング126aの符号化率R0を基にして、分配スイッチが分配する情報ビットのサイズK0、K1、レートマッチング126bの符号化率R1を算出する。情報ビットのサイズK、符号ビット数N、符号化率R0は、制御部120aに予め格納されているものとする。

[0037] 制御部120aが、情報ビットのサイズK0を算出する場合には、

$$K0 = N \times R0 / 2 \cdots (1)$$

により算出する。

[0038] 制御部120aが、情報ビットのサイズK1を算出する場合には、

$$K1 = K - K0 \cdots (2)$$

により算出する。

[0039] 制御部120aが、レートマッチング126bの符号化率R1を算出する場合には、

$$R1 = 2 \times (K - K0) / N = 2 \times R - R0 \cdots (3)$$

により算出する。

[0040] 制御部120aは、情報ビットのサイズK0、K1を分配スイッチ123に出力する。また、制御部120aは、符号化率R0をレートマッチング部126aに出力し、符号化率R1をレートマッチング部126bに出力する。

[0041] インターリーバ121は、情報ビットを取得した場合に、情報ビットの順序を置換する処理部である。インターリーバ121は、置換した情報ビットを要素符号器122bに出力する。

[0042] 要素符号器122aは、情報ビットを取得した場合に、図12に示した要素符号器20と同様にして、帰還型の畳み込み符号化を行い、パリティビッ

ト系列 1 を出力する符号器である。

[0043] 要素符号器 1 2 2 a は、インターリーバ 1 2 1 により順序を置換された情報ビットを取得した場合に、図 1 2 に示した要素符号器 3 0 と同様にして、帰還型の畳み込み符号化を行い、パリティビット系列 2 を出力する符号器である。

[0044] 分配スイッチ 1 2 3 は、情報ビットのサイズ K_0 、 K_1 を制御部 1 2 0 a から取得し、外部から取得する情報ビットの全サイズのうち、サイズ K_0 の情報ビットを P/S 変換部 1 2 4 a に出力し、サイズ K_1 の情報ビットを P/S 変換部 1 2 4 b に出力するスイッチである。

[0045] P/S 変換部 1 2 4 a は、要素符号器 1 2 2 a から取得するパリティビット系列 1 と、分配スイッチ 1 2 3 から取得するサイズ K_0 の情報ビットとを結合し、結合した情報をチャンネルインターリーバ 1 2 5 a に出力する処理部である。図 2 は、P/S 変換部 1 2 4 a が出力する情報の構造を示す図である。

[0046] P/S 変換部 1 2 4 b は、要素符号器 1 2 2 b から取得するパリティビット系列 2 と、分配スイッチ 1 2 3 から取得するサイズ K_1 の情報ビットとを結合し、結合した情報をチャンネルインターリーバ 1 2 5 b に出力する処理部である。図 3 は、P/S 変換部 1 2 4 b が出力する情報の構造を示す図である。

[0047] チャンネルインターリーバ 1 2 5 a は、情報ビットとパリティビット系列 1 が結合した情報を取得した場合に、取得した情報を複数のデータ単位に分割し、これらデータ単位を所定の規則に従って並び替える処理部である。チャンネルインターリーバ 1 2 5 a は、並び替えた情報をレートマッチング部 1 2 6 a に出力する。

[0048] チャンネルインターリーバ 1 2 5 b は、情報ビットとパリティビット系列 2 が結合した情報を取得した場合に、取得した情報を複数のデータ単位に分割し、これらデータ単位を所定の規則にしたがって並び替える処理部である。チャンネルインターリーバ 1 2 5 b は、並び替えた情報をレートマッチング部

1 2 6 aに出力する。

[0049] レートマッチング部 1 2 6 aは、符号化率 R_0 に基づいて、物理チャネルのビットサイズを算出し、算出したビットサイズに対応するように、チャネルインターリーバ 1 2 5 aから取得した情報のサイズを調整する処理部である。物理チャネルのビットサイズは、 $K_0 + K$ となる。なお、 K_0 は、上述した式 (1) で算出する。

[0050] レートマッチング部 1 2 6 aは、チャネルインターリーバ 1 2 5 aから取得した情報のビットサイズが物理チャネルのビットサイズよりも小さい場合には、レペティション (repetition) を情報に付加してビットサイズを合わせる。図 4 は、レペティションを付加した場合の情報の構造を示す図である。

[0051] 一方、レートマッチング部 1 2 6 aは、チャネルインターリーバ 1 2 5 aから取得した情報のビットサイズが物理チャネルのビットサイズよりも大きい場合には、ビットサイズが合うように、情報の一部を削除するパンクチャリング (puncturing) を実行する。図 5 は、パンクチャリングを実行した場合の情報の構造を示す図である。レートマッチング部 1 2 6 aは、サイズを調整した情報を、多値変調部 1 2 7に出力する。

[0052] レートマッチング部 1 2 6 bは、符号化率 R_1 に基づいて、物理チャネルのビットサイズを算出し、算出したビットサイズに対応するように、チャネルインターリーバ 1 2 5 bから取得した情報のサイズを調整する処理部である。物理チャネルのビットサイズは、 $K_1 + K$ となる。なお、 K_0 は、例えば、

$$K_0 = N \times R_1 / 2 \cdots (4)$$

により算出する。レートマッチング部 1 2 6 bは、サイズを調整した情報を、多値変調部 1 2 7に出力する。

[0053] 多値変調部 1 2 7は、レートマッチング部 1 2 6 a, 1 2 6 bから取得した情報から 2 ビットずつ計 4 ビットを順次抽出し、抽出した 4 ビットに対応するシンボルをマッピングし、情報ビットを伝送する処理部である。

[0054] 多値変調部 1 2 7は、レートマッチング部 1 2 6 aの情報から抽出した 2

ビットの情報を、シンボルを構成する4ビットの内、1ビット目と2ビット目（L0）に対応させる。また、多値変調部127は、レートマッチング部126bの情報から抽出した2ビットの情報を、シンボルを構成する4ビットの内、3ビット目と4ビット目（L1）に対応させる。

[0055] 例えば、多値変調部127は、レートマッチング部126aの情報から抽出した2ビットの情報が「01」であり、レートマッチング部126bの情報から抽出した2ビットの情報が「10」の場合には、図15の第4象限の右上に該当するシンボルをマッピングする。

[0056] このように、送信装置120は、情報ビットを分割し、分割した情報ビットからパリティビット系列1、2を算出し、算出したパリティビット系列1とパリティビット系列2が同一の情報ビットに付加されないように情報ビット（符号化されて情報ビット）と結合する。そして、送信装置120は、結合した情報の順序を置換すると共に、置換した情報を各レベルL0、L1に分配して多値変調を実行するので、伝送時の雑音の影響を情報ビットの各ビットに同等に与え、情報ビットに含まれる各ビットの信頼度を一定にする。

[0057] 次に、本実施例1にかかる受信装置の構成について説明する。図6は、本実施例1にかかる受信装置130の構成を示す図である。図6に示すように、この受信装置130は、復調部131、分配部132、要素復号器133a、133b、インターリーバ134、デインターリーバ135を有する。

[0058] 復調部131は、送信装置120から変調された情報を取得し、取得した情報を復調する処理部である。復調部131は、復調した情報を、分配部132に出力する。

[0059] 分配部132は、復調部131から情報を取得した場合に、取得した情報から尤度データ y_s 、 y_{p1} 、 y_{p2} を抽出する。そして、分配部132は、尤度データ y_s を要素復号器133a、インターリーバ134に出力し、尤度データ y_{p1} を要素復号器133aに出力する。また、分配部132は、尤度データ y_{p2} を要素復号器133bに出力する。

[0060] 要素復号器133a、133bは、図13に示した要素復号器60、70

と同様にして、例えば、MAP復号や、SOVAの軟出力復号アルゴリズムにより事後確率を求める復号器である。

[0061] 要素復号器133aは、尤度データ y_{p1} の冗長ビットと、要素復号器70により求められた事後確率を利用して、尤度データ y_s の誤り訂正復号を繰り返し実行し、事後確率を求める。要素復号器60は求めた事後確率を、インターリーバ134を介して要素復号器133bに出力する。

[0062] 要素復号器133bは、尤度データ y_{p2} の冗長ビットと、要素復号器60により求められた事後確率を利用して、尤度データ y_s の誤り訂正復号を繰り返し実行し、事後確率を求める。要素復号器133bは求めた事後確率を、デインターリーバ135を介して要素復号器133aに出力する。また、要素復号器133bの求めた事後確率が、復号後の情報ビットとなる。ターボ復号では、要素復号器133a、133bが繰り返し、誤り訂正復号を実行することで、誤り訂正能力を高める。

[0063] インターリーバ134は、尤度データ y_s の順序の置換を行うインターリーバである。デインターリーバ135は、インターリーバ134に対して逆の順序となるように事後確率のビット列の順序を置換するインターリーバである。

[0064] なお、受信装置130は、符号化率の低いものから先に復号処理を行う。例えば、図1において、レートマッチング部126aの符号化率 R_0 が、レートマッチング部126bの符号化率 R_1 よりも低い場合には、尤度データ y_{p2} よりも尤度データ y_{p1} の方が、符号化率が低くなる。この場合、要素復号器133aが先に復号処理を実行し、次いで、要素復号器133bが復号処理を実行する。符号化率 R_0 、 R_1 の情報は、予め、要素復号器133a、133bが保持していても良い。

[0065] 次に、本実施例1にかかる送信装置120の処理手順について説明する。図7は、本実施例1にかかる送信装置の処理手順を示す図である。図7に示すように、制御部120aは、情報ビットのサイズ K 、符号化ビットの数 N 、符号化率 R_0 を取得し（ステップS101）、分割後の情報ビットのサイ

ズ $K0$ 、 $K1$ 、符号化率 $R1$ を算出する（ステップ $S102$ ）。

[0066] 要素符号器 $122a$ 、 $122b$ は、パリティビット系列 1 、 2 を生成し（ステップ $S103$ ）、 P/S 変換部 $124a$ 、 $124b$ が、情報ビット（組織ビット系列）とパリティビット系列を結合する（ステップ $S104$ ）。

[0067] チャネルインターリーバ $125a$ 、 $125b$ が、ビット列の並び順を置換し（ステップ $S105$ ）、レートマッチング部 $126a$ が、符号化率に基づいて、ビットサイズを調整する（ステップ $S106$ ）。そして、多値変調部 127 が、レートマッチング部 $126a$ 、 $126b$ から取得した情報に基づいて変調を行う（ステップ $S107$ ）。

[0068] 上述してきたように、本実施例 1 にかかる送信装置 120 は、情報ビットを分割し、分割した情報ビットからパリティビット系列 1 、 2 を算出し、算出したパリティビット系列 1 とパリティビット系列 2 が同一の情報ビットに付加されないように情報ビット（符号化されて情報ビット）と結合する。そして、送信装置 120 は、結合した情報の順序を置換すると共に、置換した情報を各レベル $L0$ 、 $L1$ に分配して多値変調を実行するので、伝送時の雑音の影響を情報ビットの各ビットに同等に与え、情報ビットに含まれる各ビットの信頼度を均等にする。

[0069] なお、本実施例 1 では一例として、変調方式を多値変調方式として説明を行ったが、変調方式は、多値変調に限定されるものではなく、図 16 にて説明した階層化変調方式を利用しても良い。

実施例 2

[0070] 次に、本実施例 2 にかかる送信装置について説明する。図 8 は、本実施例 2 にかかる送信装置の構成を示す図である。図 8 に示すように、この送信装置 200 は、制御部 $200a$ 、インターリーバ 201 、要素符号器 $202a$ 、 $202b$ 、分配スイッチ 203 、 P/S 変換部 $204a$ 、 $204b$ 、チャネルインターリーバ $205a$ 、 $205b$ 、 209 、レートマッチング部 $206a$ 、 $206b$ 、 210 、分割部 207 、符号部 208 、多値変調部 211 を有する。

- [0071] このうち、インターリーバ201、要素符号器202a、202b、分配スイッチ203、P/S変換部204a、204b、チャネルインターリーバ205a、205b、レートマッチング部206a、206bの説明は、図1に示した制御部120a、インターリーバ121、要素符号器122a、122b、分配スイッチ123、P/S変換部124a、124b、チャネルインターリーバ125a、125b、レートマッチング部126aとそれぞれ同じである。
- [0072] 分割部207は、予め設定された割合に基づいて情報ビットを分割する処理部である。分割部207は、分割した一方の情報ビットを符号部208に出力し、もう一方の情報ビットを、インターリーバ201、要素符号器202a、分配スイッチ203に出力する。
- [0073] 符号部208は、情報ビットを取得した場合に、取得した情報ビットを符号化することでパリティビットを生成する処理部である。符号部208は、情報ビットとパリティビットを結合した情報を、チャネルインターリーバ209に出力する。図9は、符号部208が出力する情報の構造を示す図である。
- [0074] チャネルインターリーバ209は、情報ビットとパリティビットが結合した情報を取得した場合に、取得した情報を複数のデータ単位に分割し、これらデータ単位を所定の規則にしたがって並び替える処理部である。チャネルインターリーバ210は、並び替えた情報をレートマッチング部210に出力する。
- [0075] レートマッチング部210は、予め設定されたビットサイズに対応するように、チャネルインターリーバ125aから取得した情報のサイズを調整する処理部である。レートマッチング部210は、サイズを調整した情報を、多値変調部211に出力する。
- [0076] 多値変調部211は、レートマッチング部126a、126b、210から取得した情報に基づいて、情報ビットを伝送する処理部である。多値変調部211は、レートマッチング部206aから取得した情報と、レートマッ

チング部 210 から取得した情報を結合し、結合した情報から 2 ビットの情報を順次抽出する。また、多値変調部 211 は、レートマッチング部 126 b から取得した情報から 2 ビットずつ順次抽出する。

[0077] 多値変調部 211 は、4 ビットの情報を抽出するたびに、抽出した 4 ビットに対応するシンボルをマッピングし、情報ビットを伝送する。多値変調部 211 は、レートマッチング部 126 a の情報とレートマッチング部 210 の情報を結合した情報から抽出した 2 ビットの情報を、シンボルを構成する 4 ビットの内、1 ビット目と 2 ビット目 (L0) に対応させる。また、多値変調部 127 は、レートマッチング部 126 b の情報から抽出した 2 ビットの情報を、シンボルを構成する 4 ビットの内、3 ビット目と 4 ビット目 (L1) に対応させる。

[0078] 次に、本実施例 2 にかかる受信装置の構成について説明する。図 10 は、本実施例 2 にかかる受信装置 300 の構成を示す図である。図 10 に示すように、この受信装置 300 は、復調部 301、分配部 302、要素復号器 303 a、303 b、インターリーバ 304、デインターリーバ 305、復号部 306、結合部 307 を有する。

[0079] このうち、復調部 301、要素復号器 303 a、303 b、インターリーバ 304、デインターリーバ 305 は、図 6 に示した復調部 131、要素復号器 133 a、133 b、インターリーバ 134、デインターリーバ 135 とそれぞれ同じである。

[0080] 分配部 302 は、復調部 131 から情報を取得した場合に、取得した情報から、符号部 208 が生成した情報 (伝送時の雑音も含む) と、尤度データ y_s 、 y_{p1} 、 y_{p2} を抽出する。分配部 302 は、符号部 203 が生成した情報を、復号部 306 に出力する。また、分配部 302 は、尤度データ y_s を要素復号器 303 a、インターリーバ 304 に出力し、尤度データ y_{p1} を要素復号器 303 a に出力する。また、分配部 302 は、尤度データ y_{p2} を要素復号器 303 b に出力する。

[0081] 復号部 306 は、分配部 302 から情報を取得した場合に、取得した情報

のパリティビットに基づいて、情報ビットの誤り訂正復号を実行し、復号した情報ビットを結合部307に出力する。

[0082] 結合部307は、デインターリーバ305から取得する情報ビットと、復号部306から取得する情報ビットを結合する処理部である。結合部307が結合した情報ビットが、復号後の情報ビットとなる。

[0083] 上述してきたように、本実施例2にかかる送信装置200は、情報ビットを分割し、分割した情報ビットの一方を、実施例1とは異なる符号化を行い、もう一方の情報ビットを、実施例1と同様の符号化を行うことで、伝送後の情報ビットに含まれる各ビットの信頼度を一定にする。

[0084] なお、本実施例2にかかる多値変調部11は、各レートマッチング部206a, 206b, 210から取得した情報を、2つのレベルL0、L1に振り分けてシンボルのマッピングを実行していたがこれに限定されるものではない。例えば、各レートマッチング部206a, 206b, 210から取得した情報を、3つのレベルL0、L1、L2に振り分けてもよい。

[0085] 例えば、多値変調部211は、レートマッチング部210の情報から1ビットの情報を順次抽出し、抽出した1ビットの情報を、シンボルを構成する4ビットの内、1ビット目（L0）に対応させる。また、レートマッチング部126aの情報から1ビットの情報を順次抽出し、抽出した1ビットの情報を、シンボルを構成する4ビットの内、2ビット目（L1）に対応させる。また、レートマッチング部126bの情報から2ビットの情報を順次抽出し、抽出した2ビットの情報を、シンボルを構成する4ビットの内、3ビット目と4ビット目（L2）に対応させる。

[0086] また、多値変調部211は、レートマッチング部206bから取得する情報を分割すると共に、レートマッチング部206bから取得する情報を分割し、分割した各情報をそれぞれ組合せた後に、変調を行っても良い。図11は、多値変調部211のその他の処理を説明するための図である。

[0087] 図11において、情報Aを、レートマッチング部206aから取得する情報とし、情報Bを、レートマッチング部206bから取得する情報とする。

多値変調部 211 は、情報 A を情報 A 1, A 2 に分割し、情報 B を情報 B 1, 情報 B 2 に分割する。

[0088] そして、多値変調部 211 は、情報 A 1 と情報 B 1 を結合した情報 C を生成し、情報 B 2 と情報 A 2 を結合した情報 D を生成する。多値変調部 211 は、情報 C, D から 2 ビットずつ計 4 ビットを順次抽出し、抽出した 4 ビットに対応するシンボルをマッピングし、情報ビットを伝送する。

[0089] 例えば、多値変調部 211 は、情報 C から抽出した 2 ビットの情報を、シンボルを構成する 4 ビットの内、1 ビット目と 2 ビット目 (L 0) に対応させる。また、多値変調部 211 は、情報 D から抽出した 2 ビットの情報を、シンボルを構成する 4 ビットの内、3 ビット目と 4 ビット目 (L 1) に対応させる。

[0090] ところで、本実施例において説明した各処理のうち、自動的におこなわれるものとして説明した処理の全部または一部を手動的におこなうこともでき、あるいは、手動的におこなわれるものとして説明した処理の全部または一部を公知の方法で自動的におこなうこともできる。この他、上記文書中や図面中で示した処理手順、制御手順、具体的名称、各種のデータやパラメータを含む情報については、特記する場合を除いて任意に変更することができる。

[0091] また、図示した各装置の各構成要素は機能概念的なものであり、必ずしも物理的に図示の如く構成されていることを要しない。すなわち、各装置の分散・統合の具体的形態は図示のものに限られず、その全部または一部を、各種の負荷や使用状況などに応じて、任意の単位で機能的または物理的に分散・統合して構成することができる。

符号の説明

[0092] 10 ターボ符号器

20, 30, 122a, 122b, 133a, 133b, 202a, 20

2b 要素符号器

21, 22, 23, 31, 32, 33 遅延器

40, 80, 121, 134, 201, 304 インターリーバ
60, 70, 303a, 303b 要素復号器
90, 135, 305 デインターリーバ
100, 110 送信機
101 符号化部
102, 113a, 113b, 125a, 125b, 205a, 205b,
209 チャネルインターリーバ
103 変調部
111 分割部
112a, 112b 符号化部
114, 127, 211 多値変調部
120, 200 送信装置
120a, 200 制御部
123 分配スイッチ
124a, 124b, 204a, 204b P/S変換部
126a, 126b, 206a, 206b, 210 レートマッチング部
130 受信装置
131, 301 復調部
132, 302 分配部
207 分割部
208 符号部

請求の範囲

- [請求項1] 情報ビットの符号化を行い第1のパリティビット系列を生成する第1の要素符号器と、
- ビット列が置換された情報ビットの符号化を行い第2のパリティビット系列を生成する第2の要素符号器と、
- 前記情報ビットの一部と前記第1のパリティビット系列を結合した情報を生成し、生成した情報のビットサイズを調整する第1のレートマッチング部と、
- 前記情報ビットの一部と前記第2のパリティビット系列を結合した情報を生成し、生成した情報のビットサイズを調整する第2のレートマッチング部と、
- 前記第1のレートマッチング部から出力される情報と、前記第2のレートマッチング部から出力される情報を組合せたビット列を生成し、当該ビット列に基づいて多値変調を実行する多値変調部
- を有することを特徴とする送信装置。
- [請求項2] 多値変調部は、階層化変調方式に基づいて変調を実行することを特徴とする請求項1に記載の送信装置。
- [請求項3] 前記第1のレートマッチング部は、第1の符号化率に基づいてビットサイズを調整し、前記第2のレートマッチング部は、前記第1の符号化率に基づいて算出される第2の符号化率に基づいてビットサイズを調整することを特徴とする請求項1または2に記載の送信装置。
- [請求項4] 情報ビットを分割する分割部と、前記分割部が分割した情報ビットのうち、一部の情報ビットからパリティビットを生成する符号部と、
- 前記一部の情報ビットと、前記符号部が生成したパリティビットとを結合した情報を生成し、生成した情報ビットサイズを調整する第3のレートマッチング部を有し、前記第1の要素符号器は、前記分割部が分割した情報ビットのうち、一部の情報ビットから第1のパリティビット系列を生成し、前記第2の要素符号器は、前記第1の要素符号器

と等しい一部の情報ビットから第2のパリティビット系列を生成し、前記多値変調部は、前記第1、2、3のレートマッチング部から出力される情報を組合せたビット列を生成し、当該ビット列に基づいて多値変調を実行することを特徴とする請求項1または2に記載の送信装置。

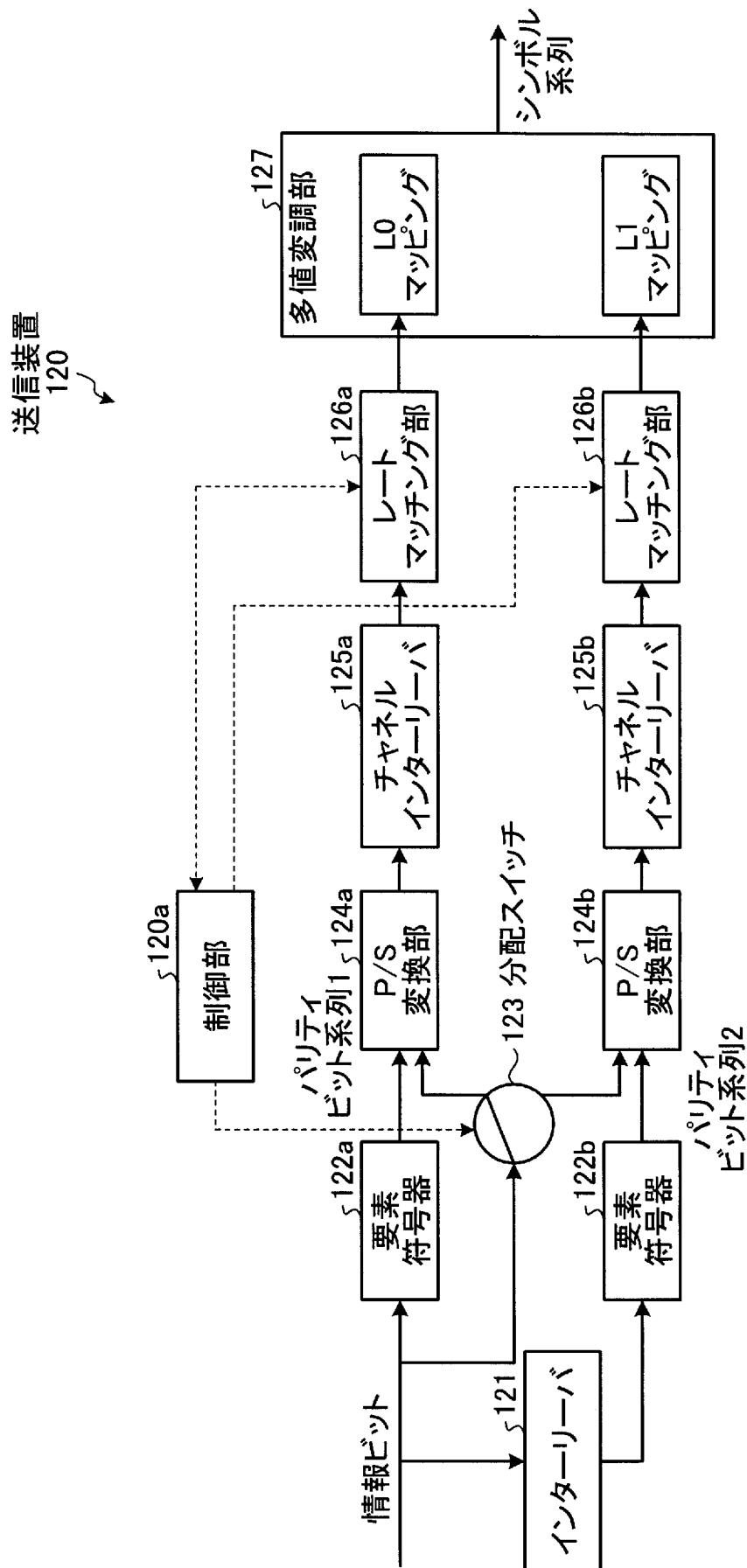
[請求項5]

第2の要素復号器の復号結果と、情報ビットに対応する第1の尤度データと、第1のパリティビット系列に対応する第2の尤度データを基にして、前記第1の尤度データの誤り訂正復号を繰り返し実行する第1の要素復号器と、

前記第1の要素復号器の復号結果と、情報ビットに対応する第1の尤度データと、第2のパリティビット系列に対応する第3の尤度データを基にして、前記第1の尤度データの誤り訂正復号を繰り返し実行する第2の要素復号器とを有し、

前記第1の要素復号器と前記第2の要素復号器は、請求項3に記載の第1の符号化率および第2の符号化率に基づいて復号を行う順序を特定することを特徴とする受信装置。

[図1]



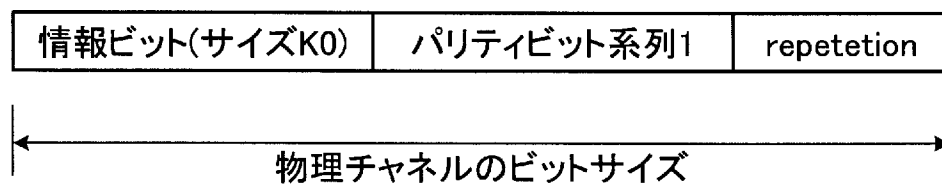
[図2]

情報ビット(サイズK0)	パリティビット系列1
--------------	------------

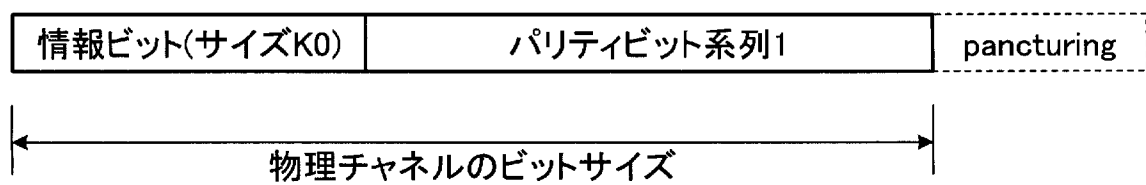
[図3]

情報ビット(サイズK1)	パリティビット系列2
--------------	------------

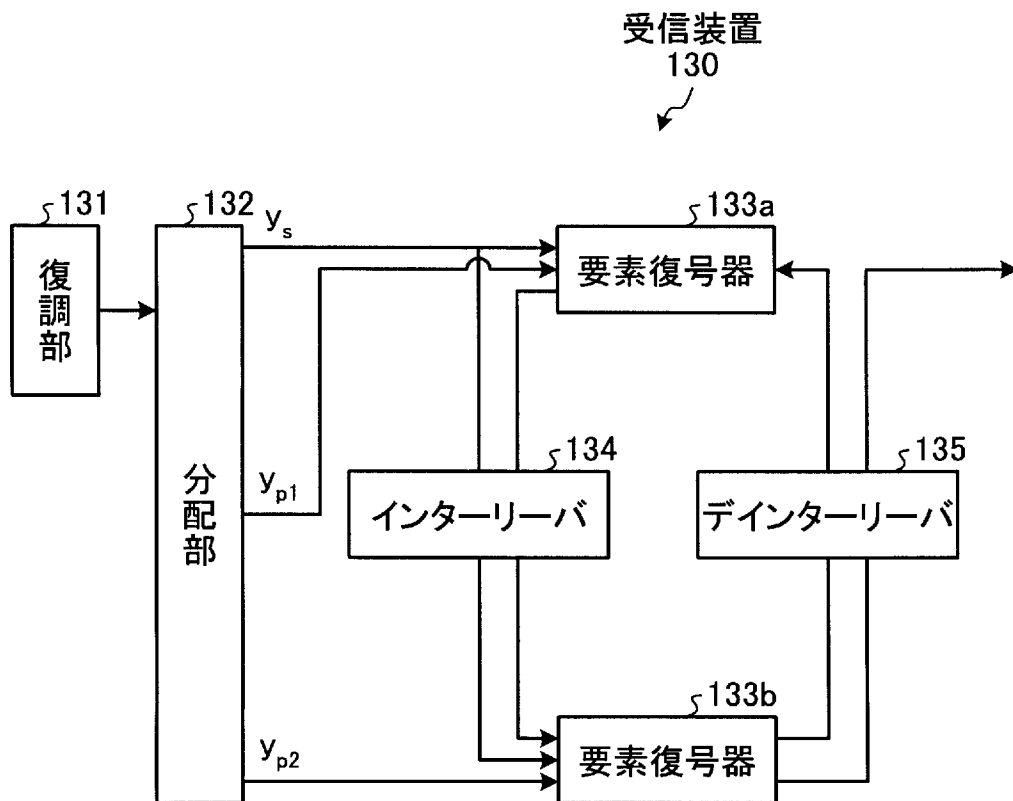
[図4]



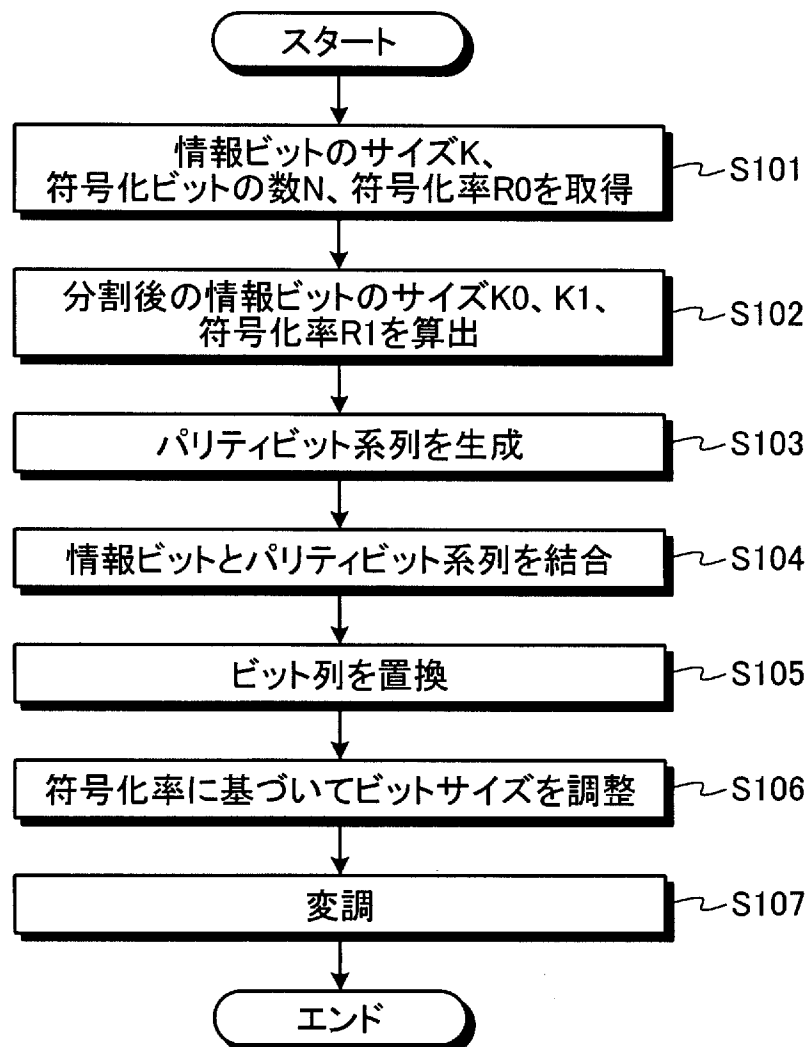
[図5]



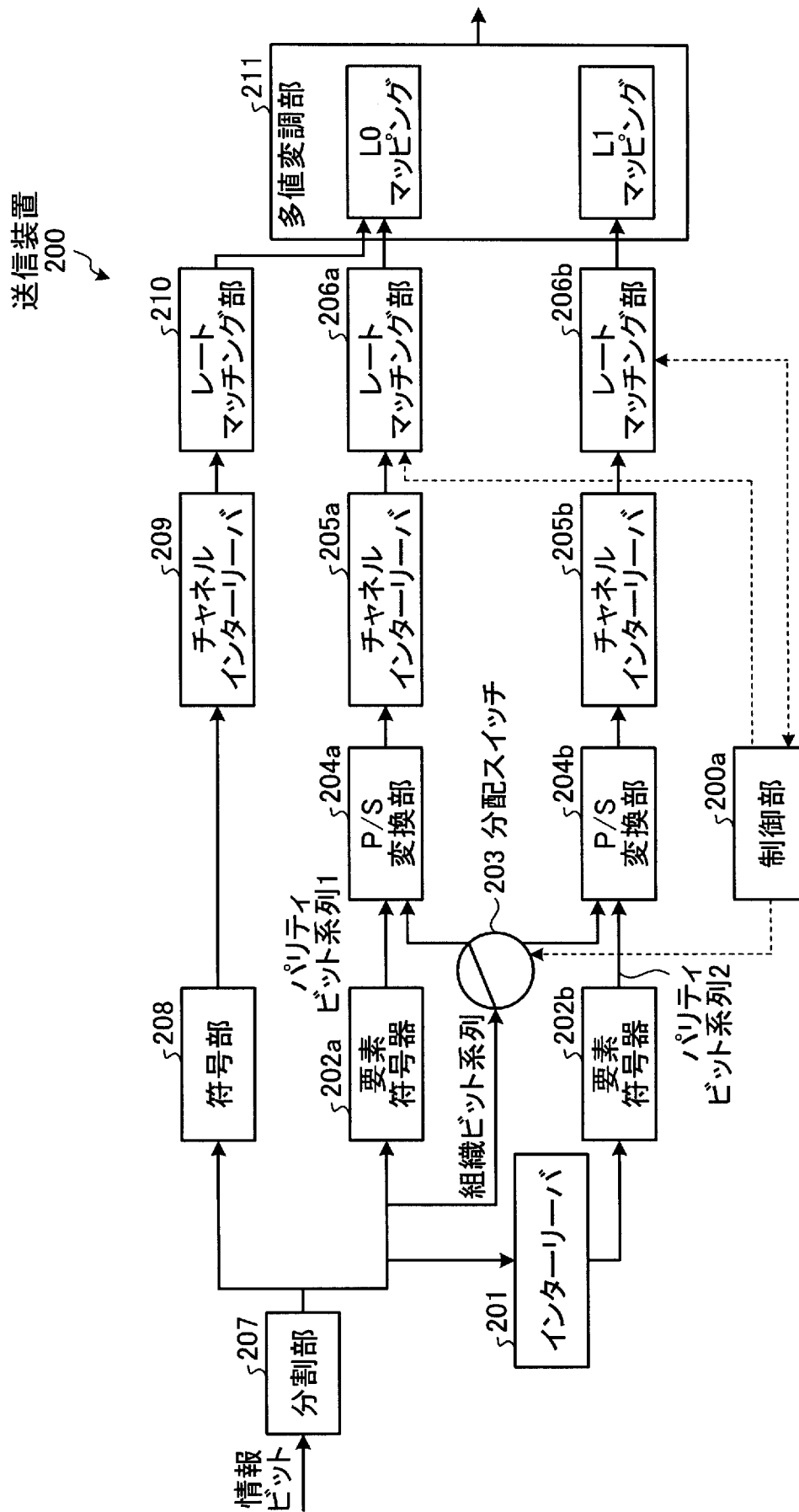
[図6]



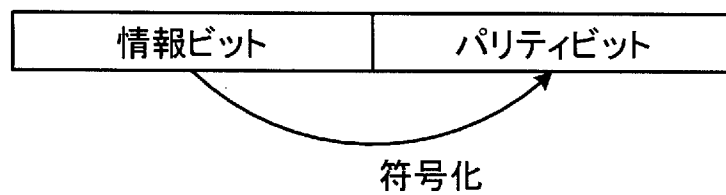
[図7]



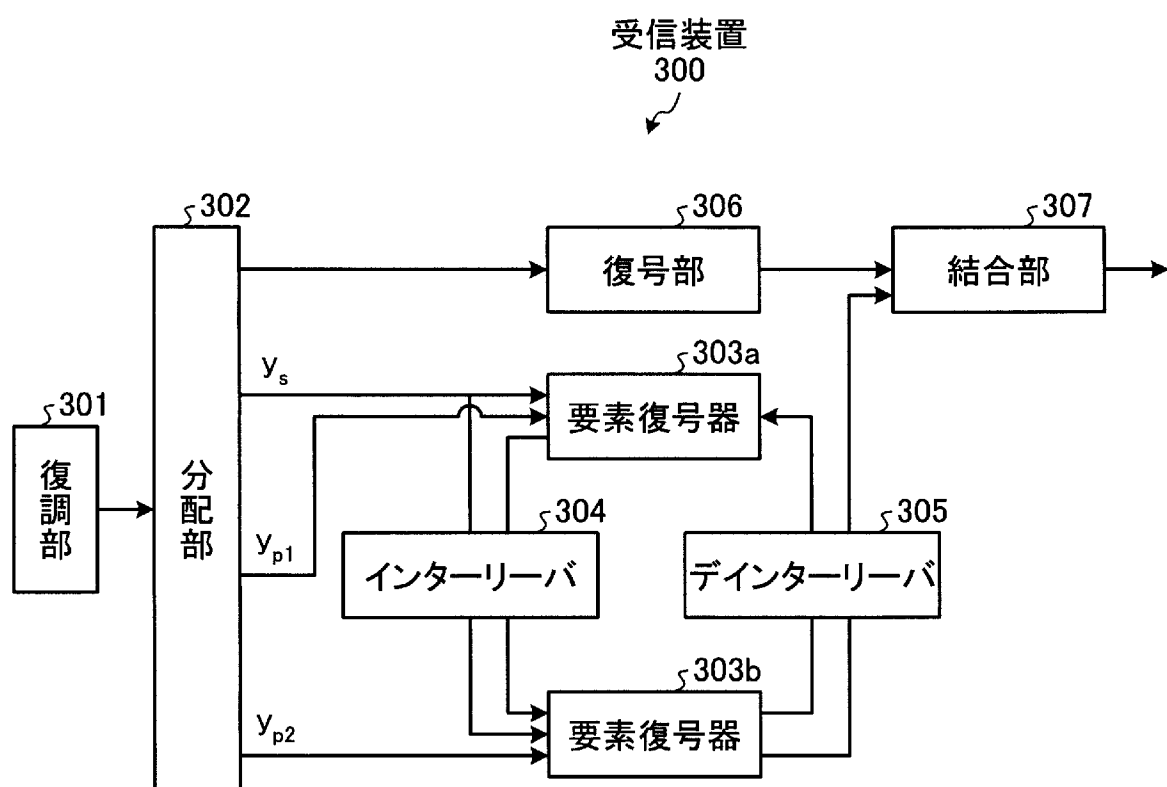
[図8]



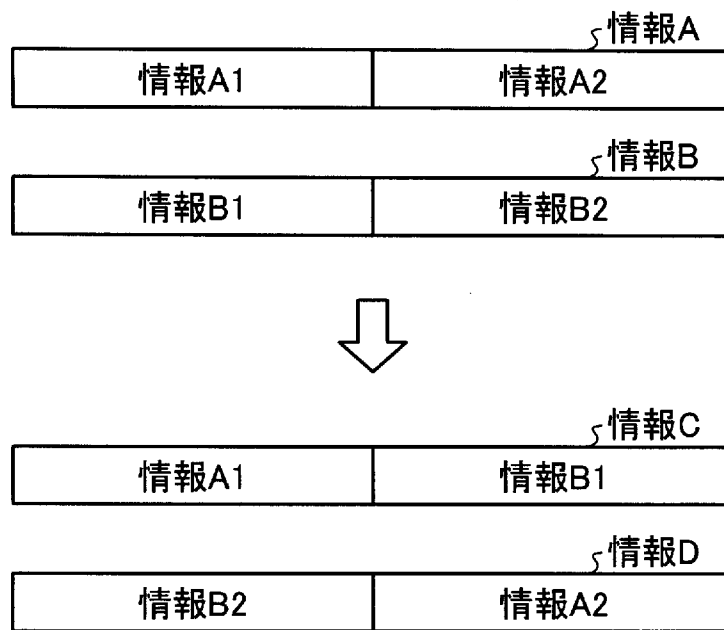
[図9]



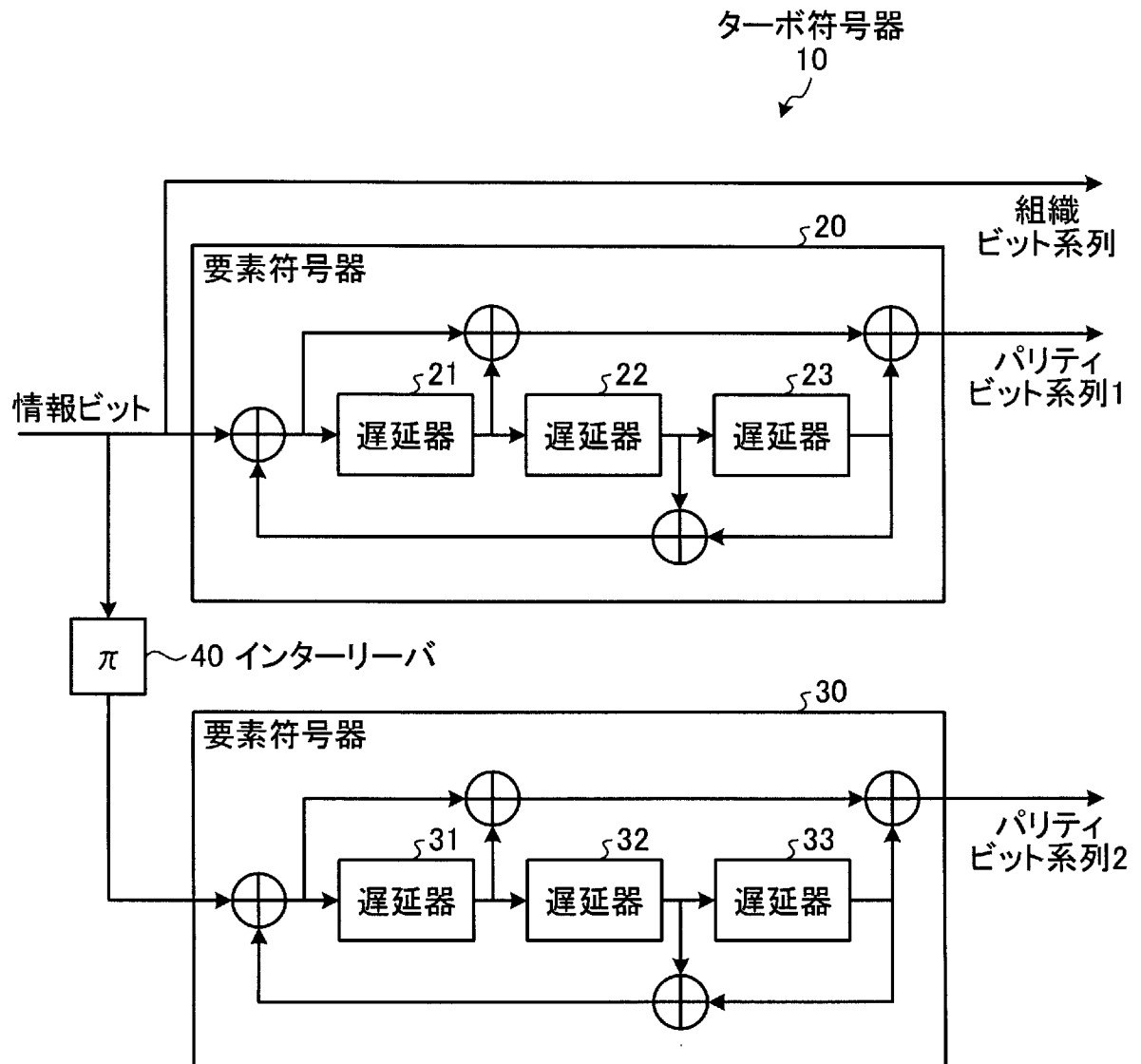
[図10]



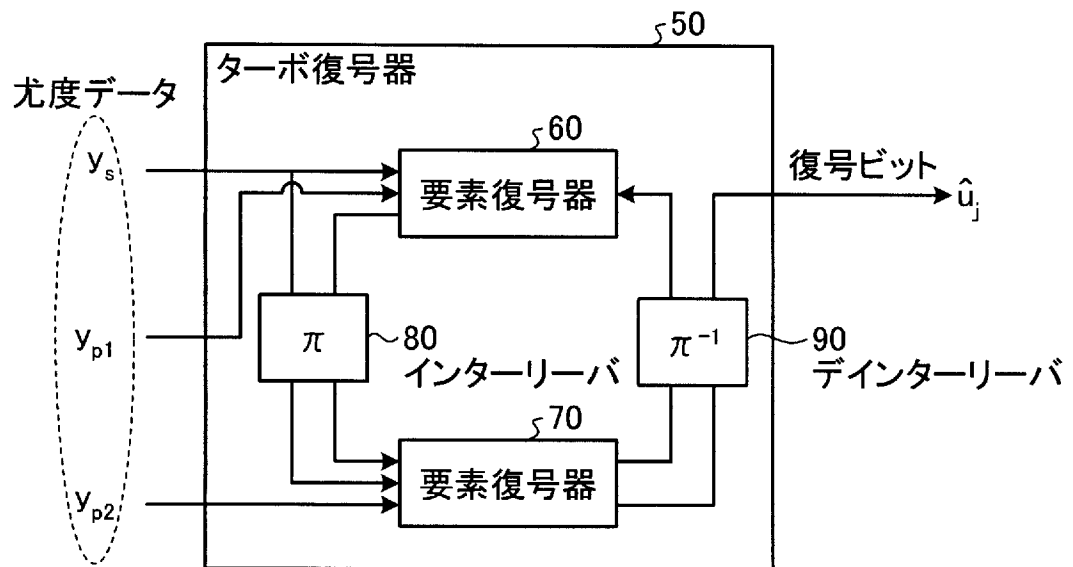
[図11]



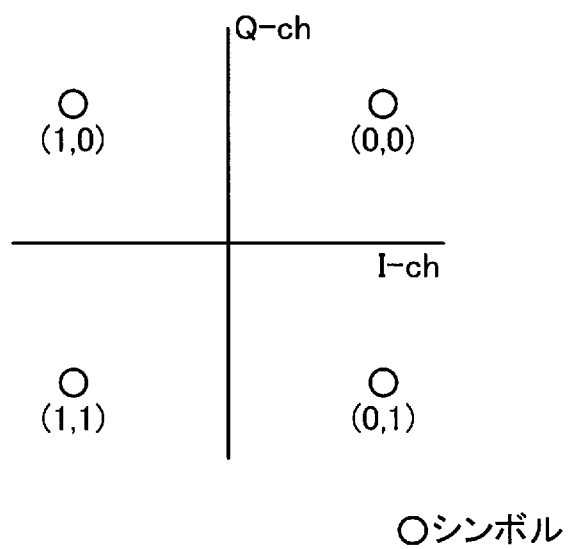
[図12]



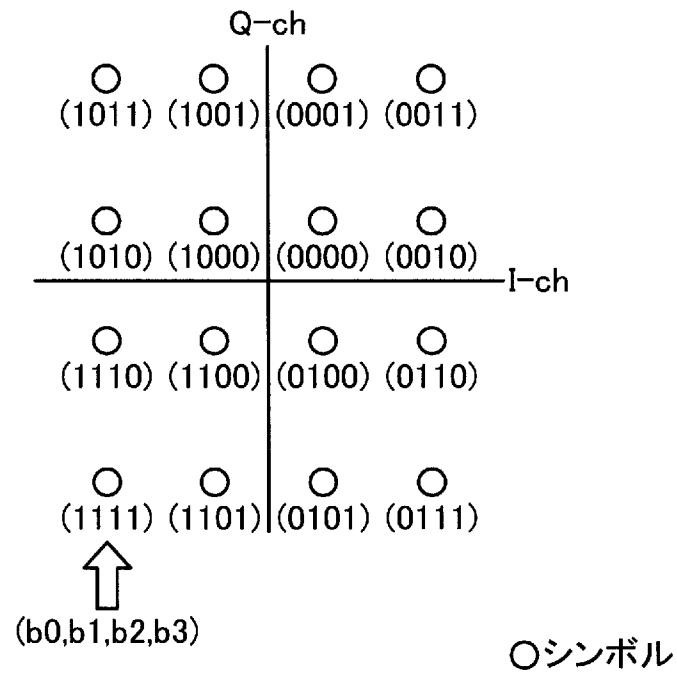
[図13]



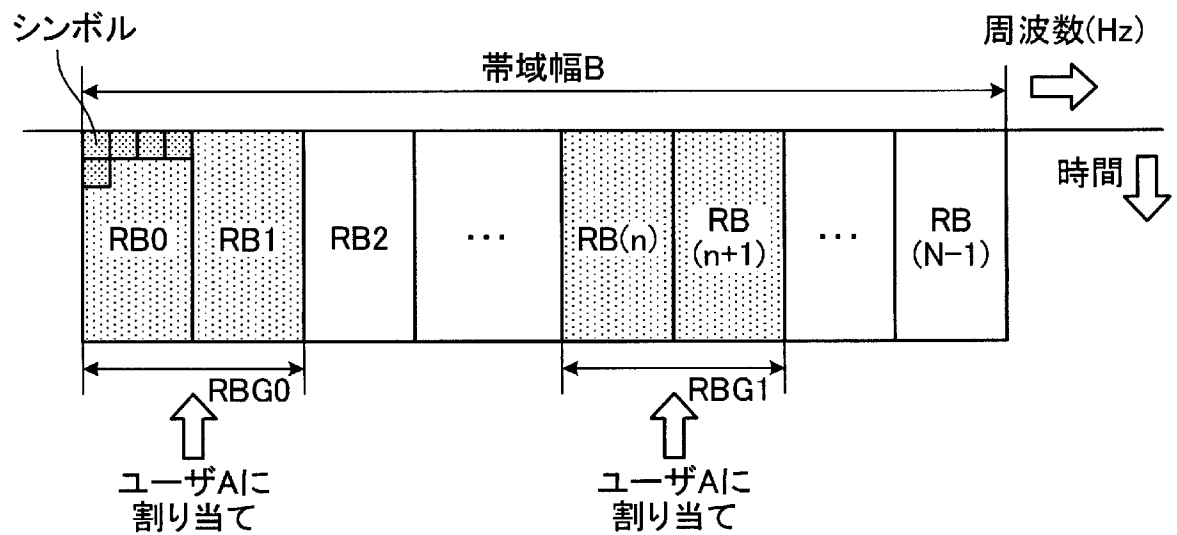
[図14]



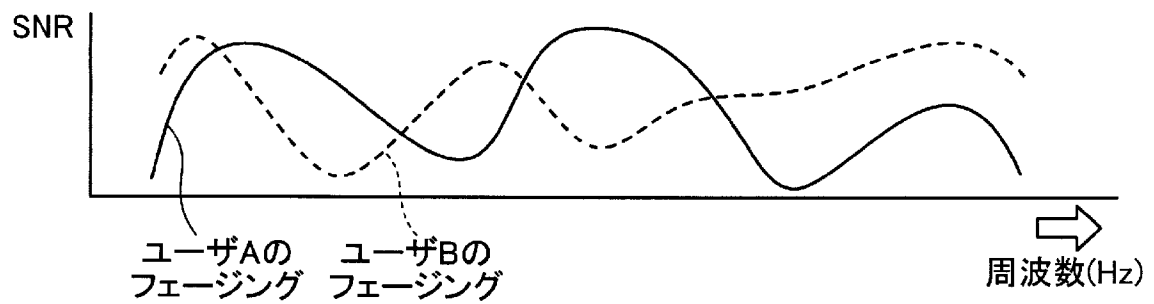
[図15]



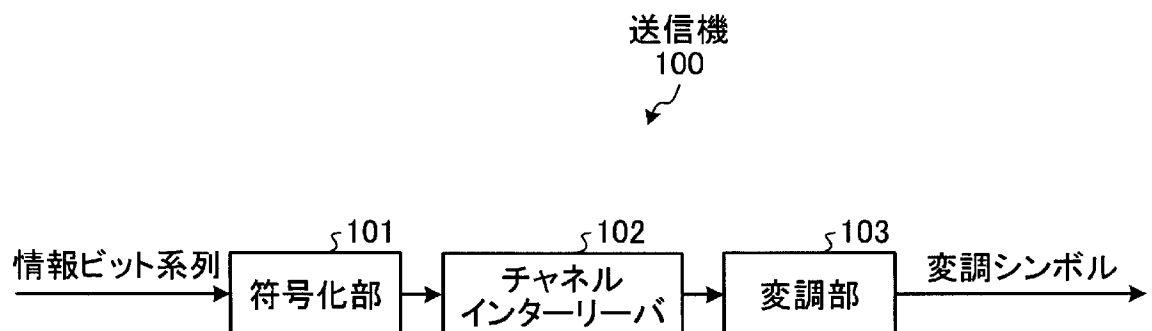
[図16]



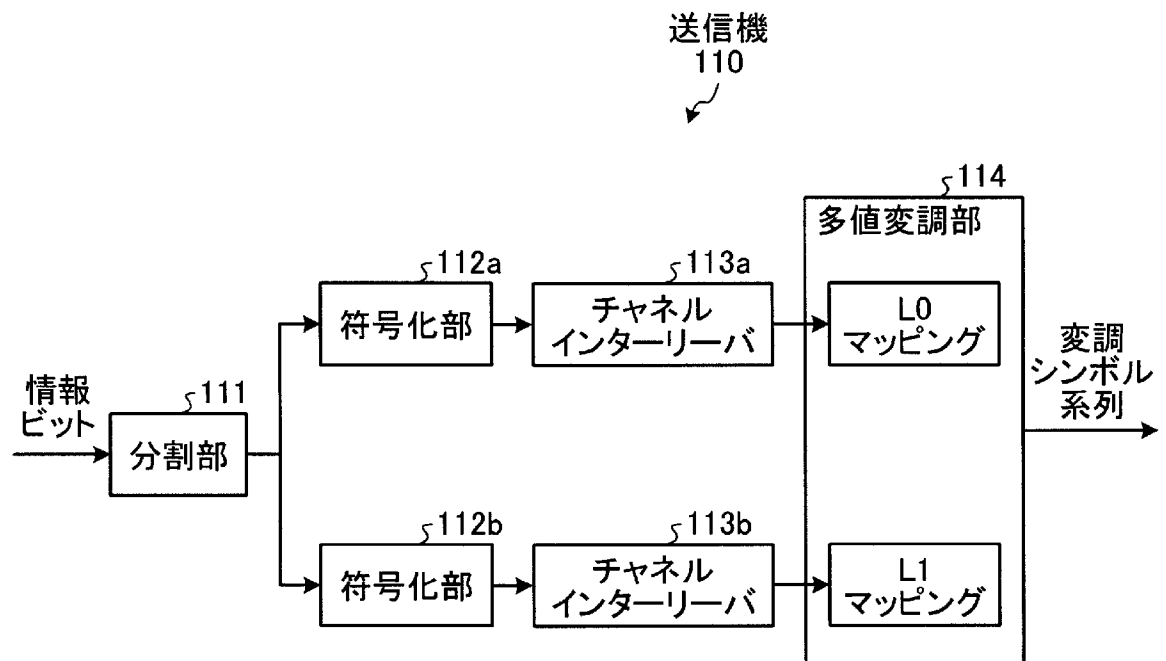
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/061126

A. CLASSIFICATION OF SUBJECT MATTER

H04L1/00(2006.01)i, H04L27/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L1/00, H04L27/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2007/29734 A1 (KDDI Corp.), 15 March, 2007 (15.03.07), Par. Nos. [0028], [0033], [0069] & US 2009/0122903 A	1-5
A	JP 2005-229319 A (Fujitsu Ltd.), 25 August, 2005 (25.08.05), Full text & US 2005/0180363 A1 & EP 1564954 A2 & CN 1655491 A	1-5
A	JP 2002-164948 A (Texas Instruments Inc.), 07 June, 2002 (07.06.02), Full text & US 2002/0126763 A1 & EP 1189380 A2 & KR 10-2002-0021351 A	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
09 September, 2009 (09.09.09)

Date of mailing of the international search report
29 September, 2009 (29.09.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04L1/00(2006.01)i, H04L27/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04L1/00, H04L27/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2007/29734 A1 (KDD I 株式会社) 2007.03.15, 段落 [0028]、[0033]、[0069] & US 2009/0122903 A	1 - 5
A	JP 2005-229319 A (富士通株式会社) 2005.08.25, 全文 & US 2005/0180363 A1 & EP 1564954 A2 & CN 1655491 A	1 - 5

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 9 . 0 9 . 2 0 0 9

国際調査報告の発送日

2 9 . 0 9 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

谷岡 佳彦

5 K

3 4 6 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-164948 A (テキサス インストルメンツ インコーポレイ テッド) 2002.06.07, 全文 & US 2002/0126763 A1 & EP 1189380 A2 & KR 10-2002-0021351 A	1 - 5