

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4122972号  
(P4122972)

(45) 発行日 平成20年7月23日(2008.7.23)

(24) 登録日 平成20年5月16日(2008.5.16)

(51) Int.Cl.

F I

**G06F 12/16 (2006.01)**  
**G06F 12/00 (2006.01)**

G06F 12/16 310A  
G06F 12/16 340P  
G06F 12/00 542M  
G06F 12/00 597U

請求項の数 6 (全 13 頁)

(21) 出願番号 特願2002-554876 (P2002-554876)  
(86) (22) 出願日 平成13年12月28日(2001.12.28)  
(86) 国際出願番号 PCT/JP2001/011678  
(87) 国際公開番号 W02002/054247  
(87) 国際公開日 平成14年7月11日(2002.7.11)  
審査請求日 平成16年9月24日(2004.9.24)  
(31) 優先権主張番号 特願2000-403461 (P2000-403461)  
(32) 優先日 平成12年12月28日(2000.12.28)  
(33) 優先権主張国 日本国(JP)

前置審査

(73) 特許権者 000002185  
ソニー株式会社  
東京都港区港南1丁目7番1号  
(74) 代理人 100067736  
弁理士 小池 晃  
(74) 代理人 100096677  
弁理士 伊賀 誠司  
(72) 発明者 中西 健一  
日本国東京都品川区北品川6丁目7番35号  
ソニー株式会社  
内

審査官 堀江 義隆

最終頁に続く

(54) 【発明の名称】 データ記録装置及びフラッシュメモリに対するデータ書き込み方法

(57) 【特許請求の範囲】

【請求項1】

所定のデータ量のページ単位でデータが書き込まれ、書き込まれた上記データが複数の上記ページからなるブロック単位で一括消去されるフラッシュメモリにデータを書き込み、データを記録させるデータ記録装置において、

上記フラッシュメモリに記憶されている管理情報を読み出し、記憶する記憶手段と、

上記記憶手段に記憶されている管理情報を更新する更新手段と、

上記フラッシュメモリのデータ書き込み単位である上記ページに上記更新手段で更新された管理情報を書き込む管理情報書き込み手段と、

更新した上記管理情報を、上記管理情報書き込み手段によって上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が記録されているページを含むブロック以外の上記ブロックを選択し、この選択した上記ブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した管理情報を書き込むよう上記管理情報書き込み手段を制御する制御手段とを備え、

上記制御手段は、上記選択したブロックに空ページがないとき、このブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込むことを特徴とするデータ記録装置。

【請求項2】

上記フラッシュメモリのデータ消去単位であるブロックが、偶数ブロックと、奇数ブロックとからなり、

上記制御手段は、更新した上記管理情報を、上記管理情報書き込み手段によって上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が上記偶数ブロックに書き込まれている場合は、上記奇数ブロックを選択し、選択した上記奇数ブロックの空ページに更新した上記管理情報を書き込むよう制御し、

最新の更新前管理情報が上記奇数ブロックに書き込まれている場合は、上記偶数ブロックを選択し、選択した上記偶数ブロックの空ページに更新した上記管理情報を書き込むよう制御することを特徴とする請求項1記載のデータ記録装置。

【請求項3】

上記フラッシュメモリのデータ消去単位であるブロックが、偶数ブロックと、奇数ブロックとからなり、

10

上記制御手段は、更新した上記管理情報を、上記管理情報書き込み手段によって上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が上記偶数ブロックに書き込まれている場合は、この最新の更新前管理情報が上記偶数ブロックの先頭ページに書き込まれているとき、上記奇数ブロックを選択し、選択した上記奇数ブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込むよう制御することを特徴とする請求項1記載のデータ記録装置。

【請求項4】

所定のデータ量のページ単位でデータが書き込まれ、書き込まれた上記データが複数の上記ページからなるブロック単位で一括消去されるフラッシュメモリに対するデータ書き込み方法において、

20

上記フラッシュメモリに記憶されている管理情報を読み出し、

所定の記憶手段に記憶させ、

上記記憶手段に記憶されている管理情報を更新し、

更新した上記管理情報を上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が記録されているページを含むブロック以外の上記ブロックを選択し、

上記選択した上記ブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した上記管理情報を書き込み、

上記選択したブロックに空ページがないとき、このブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込むことを特徴とするフラッシュメモリに対するデータ書き込み方法。

30

【請求項5】

上記フラッシュメモリのデータ消去単位であるブロックが、偶数ブロックと、奇数ブロックとからなり、

更新した上記管理情報を上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が上記偶数ブロックに書き込まれている場合は、上記奇数ブロックを選択し、

選択した上記奇数ブロックの空ページに更新した上記管理情報を書き込み、

最新の更新前管理情報が上記奇数ブロックに書き込まれている場合は、上記偶数ブロックを選択し、

選択した上記偶数ブロックの空ページに更新した上記管理情報を書き込むことを特徴とする請求項4記載のフラッシュメモリに対するデータ書き込み方法。

40

【請求項6】

上記フラッシュメモリのデータ消去単位であるブロックが、偶数ブロックと、奇数ブロックとからなり、

更新した上記管理情報を上記管理情報書き込み手段によって上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が上記偶数ブロックに書き込まれている場合は、この最新の更新前管理情報が上記偶数ブロックの先頭ページに書き込まれているとき、上記奇数ブロックを選択し、選択した上記奇数ブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込むことを特徴とする請求項4記載のフラッシュメモリに対するデータ書き込み方法。

【発明の詳細な説明】

50

## 【技術分野】

## 【0001】

本発明は、フラッシュメモリに書き込まれた管理情報に関するものであり、詳しくは管理情報の更新に伴う書き込みエラーから管理情報を保護するデータ記録装置及びフラッシュメモリに対するデータ書き込み方法に関する。

## 【背景技術】

## 【0002】

電氣的にデータを一括消去でき、何度でもデータを書き込める不揮発性のPROM (Programmable Read-Only Memory) であるフラッシュメモリは、小型、軽量、高速性、低消費電力といった特性を有することから携帯型PC (Personal Computer) のHDD (Hard Disk Drive) に代わる補助記憶媒体などに用いられている。またフラッシュメモリをリムーバブルにしたものに、メモリーカードがある。メモリーカードは、データ記録装置に装着され画像データや音楽データなどが記録される。メモリーカードに記録された画像データや音楽データは、メモリーカードをPC、デジタルカメラ、音楽再生装置などに装着し再生させることができる。

10

## 【0003】

続いて、図1を用いて、上述したフラッシュメモリのメモリ構成について説明をする。フラッシュメモリは、データの消去単位である所定のデータ量の複数のブロックによって構成されている。さらに各ブロックはデータの読み出し、書き込みの単位である所定のデータ量の複数のページで構成されている。また、各ページはデータを書き込む、例えば、512 Byteのデータ領域と、パリティデータなどを書き込む16 Byteの拡張領域 (Extra領域) とを備えている。フラッシュメモリは、データ記録装置で記録される画像データ、音楽データ以外に装置が動作するために必要な情報である装置起動情報、装置管理情報などの重要な情報 (以下、管理情報と呼ぶ) を上述したデータ領域に記憶している。この管理情報は、フラッシュメモリを使用する際に装置内のRAM (Random Access Memory) に読み込まれ記憶及び管理される。記憶された管理情報は、必要に応じて、例えば、音楽データや画像データの書き込みによって記憶データが変化したことに応じて、データ記憶装置のCPUの制御により更新され、更新された管理情報は、再びフラッシュメモリのデータ領域に書き込まれる。

20

## 【0004】

次に、図2に示すフローチャートを用いて、フラッシュメモリの管理情報を更新する際の動作について説明をする。ここでは、ある管理情報がフラッシュメモリ内の所定のブロックに書き込まれているとする。まず、ステップS21において、CPUは、フラッシュメモリ内の所定のブロックを検索し、ブロック内に空ページがあるかどうかを判断する。ブロック内に空ページがない場合は工程をステップS22へと進め、ブロック内に空ページがある場合は工程をステップS23へと進める。

30

## 【0005】

ステップS22において、CPUは、更新直前の管理情報が書き込まれているページと同一のブロックにある空ページを、更新した管理情報を書き込むための新しいページとして確保する。管理情報が書き込まれているページが当該ブロックの最後のページの場合は、次のブロックの先頭ページに管理情報が書き込まれる。

40

## 【0006】

ステップS23において、CPUは、フラッシュメモリ内の全てのブロックに空ページがなかったことに応じて、先頭のブロックに書き込まれている更新前の管理情報を全て消去し、更新した管理情報を書き込むためのブロックを用意する。そしてCPUは、更新前の管理情報を消去したブロックの先頭ページを更新した新しい情報を書き込むための新しいページとして確保する。

## 【0007】

ステップS24において、CPUは、ステップS22又はステップS23で確保した新しいページに更新した管理情報を書き込む。ステップS24が終了すると管理情報の更新

50

処理は終了する。

【 0 0 0 8 】

図2のフローチャートを用いて説明したように管理情報の更新が行われると、フラッシュメモリのブロックは図3に示すように管理情報が更新されていく。管理情報が書き込まれるブロックをブロック100a、ブロック100bとすると、まず、ブロック100aのページ番号0から管理情報は書き込まれ、ページ番号nまで書き込まれる。続いて、ブロック100bへと移り、ブロック100bのページ番号0から管理情報が書き込まれる。このようにして、フラッシュメモリのブロックへは、ブロック毎に順番に管理情報が更新されていく。また、フラッシュメモリの管理情報の更新処理で、更新処理に失敗した場合、CPUは、更新直前の管理情報を用いて再び更新処理を行うことになる。

10

【 0 0 0 9 】

ところで、フラッシュメモリは、ページにデータを書き込む処理においてエラーが発生した場合、そのページが属するブロック内のデータ全体にエラーが及ぶ串刺しエラーという現象を生じてしまう特性がある。串刺しエラーとは、図4に示すように、ブロック内のページのあるビットにエラーが生じると、ブロック内の他の全てのページの同一ビットもエラーが生じブロック内全てのデータがダメージを被るというものである。

【 0 0 1 0 】

上述のフローチャートで示した、フラッシュメモリ内の管理情報の更新では、ブロック内の更新前の管理情報が書き込まれているページの次の空きページに管理情報を書き込むので、更新処理に失敗しエラーが生じた場合、エラーが生じたページを有するブロック内の全ての管理情報にエラーが生じてしまう。したがって、更新処理に失敗した場合に必要な更新直前の管理情報にもエラーが生じてしまい、再び更新処理を行えなくなるといった問題がある。

20

【 0 0 1 1 】

さらに、従来フラッシュメモリの一つのメモリセルには1bitの情報しか記憶できなかったが、フラッシュメモリの低コスト化、大容量化のために一つのメモリセルに2bit、さらには4bitといった情報を記憶する多値化が行われた場合、上述の串刺しエラーは広範囲のビットに及ぶことになり、誤り訂正コードだけでは対処できないといった問題がある。

【 発明の開示 】

30

【 0 0 1 2 】

そこで、本発明は上述したような問題を解決するために案出されたものであり、管理情報の更新に伴う書き込みエラーから、管理情報を保護するデータ記録装置及びフラッシュメモリに対するデータ書き込み方法を提供することを目的とする。

【 0 0 1 3 】

本発明に係るデータ記録装置は、所定のデータ量のページ単位でデータが書き込まれ、書き込まれた上記データが複数の上記ページからなるブロック単位で一括消去されるフラッシュメモリにデータを書き込み、データを記録させるデータ記録装置において、上記フラッシュメモリに記憶されている管理情報を読み出し、記憶する記憶手段と、上記記憶手段に記憶されている管理情報を更新する更新手段と、上記フラッシュメモリのデータ書き込み単位である上記ページに上記更新手段で更新された管理情報を書き込む管理情報書き込み手段と、更新した上記管理情報を、上記管理情報書き込み手段によって上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が記録されているページを含むブロック以外の上記ブロックを選択し、この選択した上記ブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した管理情報を書き込むよう上記管理情報書き込み手段を制御する制御手段とを備え、上記制御手段は、上記選択したブロックに空ページがないとき、このブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込む。

40

【 0 0 1 4 】

このデータ記録装置では、管理情報の更新に必要な更新直前の管理情報を保護する

50

ことができる。

【0015】

本発明に係るフラッシュメモリに対するデータ書き込み方法は、所定のデータ量のページ単位でデータが書き込まれ、書き込まれた上記データが複数の上記ページからなるブロック単位で一括消去されるフラッシュメモリに対するデータ書き込み方法において、上記フラッシュメモリに記憶されている管理情報を読み出し、所定の記憶手段に記憶させ、上記記憶手段に記憶されている管理情報を更新し、更新した上記管理情報を上記フラッシュメモリのページに書き込む際、最新の更新前管理情報が記録されているページを含むブロック以外の上記ブロックを選択し、上記選択した上記ブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した上記管理情報を書き込み、上記選択したブロックに空ページがないとき、このブロックに書き込まれている古い管理情報を消去して先頭のページに、上記更新した管理情報を書き込む。

10

【0016】

このフラッシュメモリに対するデータ書き込み方法では、管理情報の更新に必要となる更新直前の管理情報を保護することができる。

【発明を実施するための最良の形態】

【0017】

以下、本発明に係るデータ記録装置及びフラッシュメモリに対するデータ書き込み方法の実施の形態を図面を参照にして詳細に説明する。

本発明は、図5に示すデータ記録装置1に適用される。データ記録装置1は、フラッシュメモリ2と、インターフェース( I F ) 3と、メモリ4と、ディスプレイ5と、I / O ( Input / Output ) 6と、C P U ( Central Processing Unit ) 7と、バス8とを備えている。

20

【0018】

フラッシュメモリ2は、電氣的にデータの一括消去が行え、データの書き込みが何度でも行える不揮発性のP R O M ( Programmable Read-only Memory ) である。ユーザの命令に応じて、データ記録装置1はフラッシュメモリ2に音楽データや画像データを書き込む。また、フラッシュメモリ2は、データ記録装置1に固定されていてもよいし、データ記録装置1から着脱自在なリムーバブルメディアであってもよい。

【0019】

インターフェース3は、フラッシュメモリ2を接続し、フラッシュメモリ2に記憶されているデータの読み出し、フラッシュメモリ2へのデータの書き込みを行うインターフェースである。

30

【0020】

メモリ4は、データ記録装置1の主記憶装置であり、書き込み読み出し自在なR A M ( Random Access Memory ) である。メモリ4は、C P U 7の制御に応じて、フラッシュメモリ2から読み出された管理情報を記憶する。

【0021】

ディスプレイ5は、フラッシュメモリ2にデータを書き込む際の操作を支援するプログラムを表示させたり、フラッシュメモリ2の空き容量などを表示したりする表示装置である。

40

【0022】

I / O 6は、入出力インターフェースであり、ユーザの当該データ記録装置1への命令を入力したり、フラッシュメモリ2内に記録されている画像データや音楽データを出力したりする。

【0023】

C P U 7は、データ記録装置1の各部を統括的に制御する。また、C P U 7は、フラッシュメモリ2に書き込まれている管理情報を読み出してメモリ4へ記憶させ、メモリ4へ記憶させた管理情報の書き換えや管理などを行う。

【0024】

50

またCPU7は、メモリ4へ記憶させた管理情報に基づいて、フラッシュメモリ2へ画像データや音楽データを書き込む際の制御を行う。

【0025】

バス8は、上述の各部を接続するバスであり、ここでは区別していないが、CPU7からの制御を各部へ伝える制御バスと、各種データを伝えるデータバスとを備えている。

【0026】

続いてフラッシュメモリ2に記憶されている管理情報が更新される際の動作の概要について図6に示すフローチャートを用いて説明をする。

【0027】

まず、ステップS1において、管理情報の更新処理に入ると、CPU7は、フラッシュメモリ2内を検索し、更新した管理情報を書き込むための新しいページを取得する。

【0028】

ステップS2において、CPU7は、ステップS1で取得したフラッシュメモリ2の新しいページに更新した管理情報を書き込む。

【0029】

続いて、ステップS3において、CPU7は書き込んだ管理情報にエラーがあるかどうかの判断をする。エラーがない場合は工程を終了し、エラーがある場合は工程をステップS4に進める。

【0030】

ステップS4において、CPU7は、フラッシュメモリ2を検索して、上述のステップS2で書き込んだデータが書き込まれたページを備えるブロック以外の新しいブロックを取得する。ステップS4が終了すると工程はステップS1へと戻り、書き込みエラーがなくなるまでこの工程は続けられる。

【0031】

このようにして、データ記録装置1は、更新した管理情報を書き込むページを、更新直前の管理情報が書き込まれているページが属するブロックとは異なるブロックに確保するので、管理情報を更新する際に書き込みエラーが生じた場合でも、更新前の直前の情報は必ず保護される。

【0032】

続いて、上述のフローチャートで示したステップS1の工程及びステップS2の工程の具体的な動作について図7に示すフローチャートを用いて説明をする。

【0033】

ここで、図7に示したフローチャートの説明をする前に、図8を用いてフラッシュメモリ2のブロック構造について説明をする。フラッシュメモリ2は、1つのブロックサイズが16KByteであるブロックが複数集まって構成されている。フラッシュメモリ2を構成する複数のブロックは、512ブロック毎のまとまりがセグメントとして定義され、セグメント毎に後述する論理アドレス、予備ブロックの管理が行われる。

【0034】

例えば、図8に示すように、16MByteのメモリサイズであるフラッシュメモリ2の場合、セグメント番号"0"及び"1"のセグメントから構成され、32MByteのメモリサイズであるフラッシュメモリ2の場合、セグメント番号"0"～"3"のセグメントから構成され、64MByteのメモリサイズであるフラッシュメモリ2の場合、セグメント番号"0"～"7"のセグメントから構成され、128MByteのメモリサイズであるフラッシュメモリ2の場合、セグメント番号"0"～"15"のセグメントから構成される。

【0035】

また、セグメントを使用することにより、論理アドレスの設定されている物理ブロック番号の範囲が決まることになる。例えば、図8に示すように、物理ブロック番号0～511(ブロック数:512)で構成されるセグメントは、セグメント番号"0"と定義される。セグメント番号"0"のセグメントに設定される論理アドレスは、括弧内に示すよう

10

20

30

40

50

に 0 ~ 493 と決まっています、残りのブロックが予備ブロックとして管理される。

【0036】

同様に、セグメント番号 " 1 " ~ " 15 " と定義された各セグメントにおいても物理ブロック番号に対応した論理アドレスが設定され、論理アドレスの対応づけがなされていないブロックが予備ブロックとなる。

【0037】

管理情報を書き込むブロックは、上述したこの予備ブロックとすることが好ましい。なぜなら、予備ブロックには、実データによるアクセスがなされず、論理番号と物理番号との対応づけがなされていないため、管理データ領域として独立して管理することができ、奇数ブロック及び偶数ブロックにまたがるような複雑な更新処理をしても対応付けが容易だからである。また、上記管理情報としては論理物理の変換テーブルデータや実データのディレクトリエントリなどが考えられる。

10

【0038】

ここでは、フラッシュメモリ 2 内に更新した管理情報を書き込むブロックを 2 つ用意し、それぞれを偶数ブロック、奇数ブロックと呼ぶことにする。さらに偶数ブロック、奇数ブロック内のページには、通し番号を 0 から与える。更新された管理情報は、この通し番号の順にフラッシュメモリ 2 に記憶される。例えば、図 9 に示すように、偶数用ブロック 10 a には 0, 2, 4, 6 ... と通し番号が与えられ、奇数用ブロック 10 b には、1, 3, 5, 7 ... と通し番号が与えられる。更新された管理情報は、通し番号 0, 1, 2, 3, 4, 5, 6, 7 ... の順番にページ内に書き込まれていくことになる。

20

【0039】

また、偶数用ブロック 10 a、奇数用ブロック 10 b の各ページにはそれぞれページ番号が与えられていて、上述の通し番号と対応させると通し番号 0 と通し番号 1 のページ番号は 0、通し番号 2 と通し番号 3 のページ番号は 1 というような関係になる。

【0040】

なお、偶数用ブロック 10 a、奇数用ブロック 10 b の各ページに与える通し番号は、説明のために便宜的に与えるものである。したがって、CPU 7 は、実際の処理において管理情報を書き込む際、直接通し番号を指定するのではなく、ブロック内の所定の基準となるページから数えて N 番目のページに所望の管理情報を書き込むというように指定をする。

30

【0041】

まず、ステップ S 11 において、管理情報の更新処理に入ると、CPU 7 は、フラッシュメモリ 2 で更新直前の管理情報が書き込まれているページを検索する。奇数用ブロック 10 b のページに更新直前の管理情報が書き込まれている場合は工程をステップ S 12 へと進め、奇数用ブロック 10 b のページに書き込まれていない場合、つまり偶数用ブロック 10 a に書き込まれている場合は工程をステップ S 15 へと進める。更新された管理情報は、更新直前の管理情報が書き込まれているページの次の通し番号が与えられたページに書き込まれることになる。

【0042】

ステップ S 12 において、奇数用ブロック 10 b のページに更新直前の管理情報が書き込まれていることから、更新した管理情報を書き込むのは偶数用ブロック 10 a となるため、CPU 7 は、更新直前の管理情報が書き込まれている奇数用ブロック 10 b のページ番号を 1 だけインクリメントしたページ番号の偶数用ブロック 10 a のページを、更新した管理情報を書き込むページとして確保する。

40

【0043】

ステップ S 13 において、CPU 7 は、偶数用ブロック 10 a に空ページがあるかどうかの判断をし、空ページがない場合は工程をステップ S 14 へと進め、空ページがある場合は工程をステップ S 18 へと進める。これは、更新直前の管理情報が書き込まれている奇数用ブロック 10 b のページが当該奇数用ブロック 10 b の最後のページであるかどうかを判断する工程である。つまり奇数用ブロック 10 b の最後のページである場合は上述

50

のステップS 1 2において、偶数用ブロック1 0 aのページ番号を1 インクリメントしても該当するページは存在しないことになる。したがってこのステップS 1 3で空ページが存在するかどうかを判断することで、更新した管理情報を書き込むページがないという状態を防止する。

【0 0 4 4】

ステップS 1 4において、CPU 7は、偶数用ブロック1 0 aには空ページがないことから、偶数用ブロック1 0 aに書き込まれている古い管理情報を消去して先頭のページ、つまりページ番号0 (通し番号0)のページを更新した管理情報を書き込むページとして確保する。ステップS 1 4が終了すると工程はステップS 1 8へと進む。

【0 0 4 5】

ステップS 1 5において、CPU 7は、更新直前の管理情報が書き込まれているページのページ番号が偶数用ブロック1 0 aの先頭のページ、つまりページ番号0 (通し番号0)であるかどうかを判断する。先頭ページである場合は工程をステップS 1 6へと進め、先頭ページでない場合は工程をステップS 1 7へと進める。

【0 0 4 6】

ステップS 1 6において、CPU 7は、偶数用ブロック1 0 aの先頭ページ、つまりページ番号0 (通し番号0)に更新直前の管理情報が書き込まれていることから、奇数用ブロック1 0 bに書き込まれている全ての情報を消去して、先頭のページ、つまりページ番号0 (通し番号1)を更新した管理情報を書き込む領域として確保する。

【0 0 4 7】

ステップS 1 7において、CPU 7は、偶数用ブロック1 0 aの先頭ページ、つまりページ番号0 (通し番号0)以外のページに更新直前の管理情報が書き込まれていることから、更新直前の管理情報が書き込まれている偶数用ブロック1 0 aのページ番号と同じページ番号の奇数用ブロック1 0 bのページを更新した管理情報を書き込む領域として確保する。

【0 0 4 8】

ステップS 1 8において、CPU 7は、更新した管理情報が確保したページに書き込まれるようインターフェース3を制御する。

【0 0 4 9】

このようにして、データ記録装置1では、フラッシュメモリ2に更新した管理情報を書き込むページを、更新前の更新直前の管理情報が書き込まれているページを備えるブロックとは異なるブロックに確保することで、書き込みエラーが生じた際に必要となる更新前の更新直前の管理情報を保護することができる。

【0 0 5 0】

また、本発明は、フラッシュメモリ2の管理情報の更新及び管理をデータ記録装置1のCPU 7とメモリ4とで行うばかりでなく、フラッシュメモリと、フラッシュメモリへのデータ書き込みを制御するコントロールICとでリムーバルメディアを形成し、このコントロールICで管理情報の更新及び管理を行ってもよい。例えば、上述したようなフラッシュメモリ2にコントロールICを備え、管理情報の更新及び管理を行うリムーバルメディアにメモリーカードがある。

【0 0 5 1】

続いて、図1 0を用いて、フラッシュメモリ2と、コントロールICとを備えたメモリーカード2 0の構成について説明をする。メモリーカード2 0は、フラッシュメモリ3 0と、コントロールIC 4 0とを備えている。また、メモリーカード2 0は、電源端子となるVCC 2 1と、グランドとなるVSS 2 2とを備えており、データ記録装置に装着されることで電源が供給されることになる。

【0 0 5 2】

フラッシュメモリ3 0は上述したフラッシュメモリ2と同様の構成をしており、データの消去単位である所定のデータ量の複数のブロックによって構成されている。さらに各ブロックはデータの読み出し、書き込みの単位である所定のデータ量の複数のページを備え

10

20

30

40

50



ている。さらに各ページはデータを書き込む、例えば、512 Byteのデータ領域と、パリティデータを書き込む16 Byteの拡張領域(Extra領域)とを備えている。コントロールIC40は、レジスタ41と、ページバッファ42と、アトリビュートROM43と、フラッシュメモリI/F44と、OSCコントローラ45と、IF46とを備えている。

#### 【0053】

レジスタ41は、フラッシュメモリ30から読み出すデータのパラメータ、例えば、上述した通り番号など、を記憶しコマンドに応じてフラッシュメモリ30から該当するデータを読み出し、ページバッファ42へ送出するパラメータレジスタである。ページバッファ42は、上述のレジスタ41に記憶されたパラメータに従って読み出されたデータを一時的に記憶する。レジスタ41は、上述したデータ記録装置1におけるメモリ4の機能を担う。アトリビュートROM43は、メモリーカードのメモリ情報などを記憶している読み出し専用のメモリである。フラッシュメモリI/F44は、フラッシュメモリ30とコントロールICとを接続するインターフェースであり、レジスタ41から送出される命令に応じてフラッシュメモリ30へのデータの書き込み、フラッシュメモリからのデータの読み出しをする。OSCコントローラ45は、コントロールIC40のクロックを発生し、コントロールICの動作タイミングを制御する。IF46は、メモリーカード20のコントロールIC40へ、メモリーカード20を装着したデータ記録装置からの制御信号の入力、データ記録装置とメモリーカード20間でのデータ入出力をするためのインターフェースである。

#### 【0054】

IF46には、BS(バスステート)47と、DIO(DATE I/O)48と、SCLK(シリアルクロック)49とが備えられている。BS47は、メモリーカード20に入出力するデータの入出力制御をするCPU7から送出される制御信号を伝送する。DIO48は、データ記録装置からフラッシュメモリ30に入力されるデータと、フラッシュメモリ30からデータ記録装置1へ出力されるデータを伝送する。SCLK49は、コントロールICを制御するクロックを伝送する。

#### 【0055】

以上のようにフラッシュメモリ30と、コントロールIC40とを備えることで、メモリーカード20は管理情報を更新する際に、上述の図6及び図7のフローチャートで示した動作を実行することができる。これにより、メモリーカード20に備えられたフラッシュメモリ30で、管理情報の更新時に書き込みエラーが発生しても、管理情報の更新に必要な更新直前の管理情報を保護することができる。

産業上の利用可能性

#### 【0056】

以上の説明からも明らかなように、本発明のデータ記録装置は、フラッシュメモリに記憶されている管理情報を更新する際に、制御手段によって、最新の更新前管理情報が記録されているページを含むブロック以外のブロックを選択し、選択したブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した管理情報を書き込むよう管理情報書き込み手段を制御することで、管理情報更新時に発生する書き込みエラーに伴うブロック内全管理情報のエラーから更新直前管理情報を保護することができ、書き込みエラーが発生した場合でも保護された更新直前管理情報を用いて管理情報の更新処理を行うことを可能とする。

#### 【0057】

また、以上の説明からも明らかなように、本発明のフラッシュメモリに対するデータ書き込み方法は、フラッシュメモリに記憶されている管理情報を更新する際に、最新の更新前管理情報が記録されているページを含むブロック以外のブロックを選択し、選択したブロック内の最新の更新前管理情報が記録されているページの次の空ページに更新した管理情報を書き込むことで、管理情報更新時に発生する書き込みエラーに伴うブロック内全管理情報のエラーから更新直前管理情報を保護することができ、書き込みエラーが発生した

場合でも保護された更新直前管理情報を用いて管理情報の更新処理を行うことを可能とする。

【図面の簡単な説明】

【0058】

【図1】 図1は、フラッシュメモリのメモリ構成を説明するための図である。

【図2】 図2は、背景技術として示す、データ記録装置において、管理情報の更新処理動作について説明するためのフローチャートである。

【図3】 図3は、同データ記録装置において、管理情報が書き込まれるブロックについて説明するための図である。

【図4】 図4は、同データ記録装置において、管理情報のフラッシュメモリへの書き込み時にブロックに発生する串刺しエラーについて説明するための図である。

【図5】 図5は、本発明の実施の形態として示すデータ記録装置の要部構成を説明するためのブロック図である。

【図6】 図6は、同データ記録装置において、管理情報の更新処理動作の概要を説明するためのフローチャートである。

【図7】 図7は、同データ記録装置において、具体的な管理情報の更新処理動作を説明するためのフローチャートである。

【図8】 図8は、同データ記録装置において、フラッシュメモリのブロック構造について説明するための概略図である。

【図9】 図9は、同データ記録装置において、管理情報が書き込まれる偶数ブロック及び奇数ブロックについて説明するための図である。

【図10】 図10は、本発明の実施の形態として示すメモリーカードの要部構成を説明するためのブロック図である。

10

20

【図1】

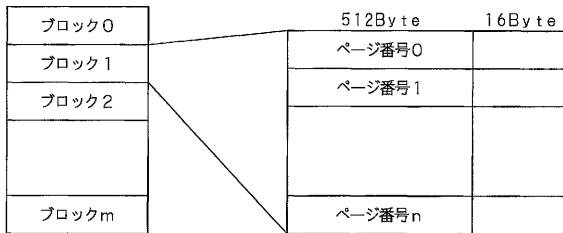


Fig.1

【図3】

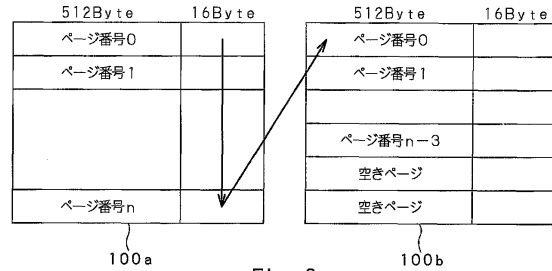


Fig.3

【図2】

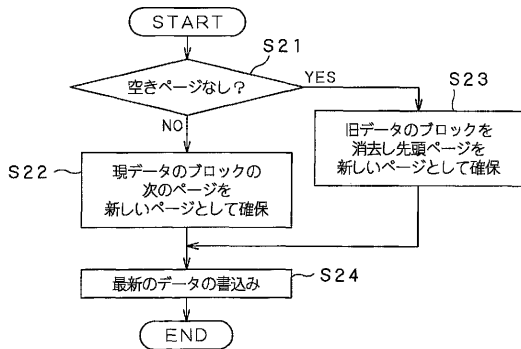


Fig.2

【図4】

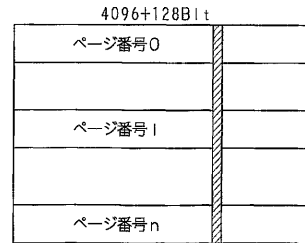


Fig.4

【図5】

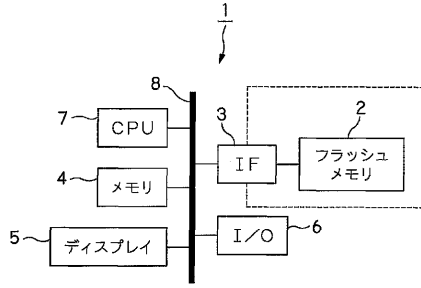


Fig. 5

【図6】

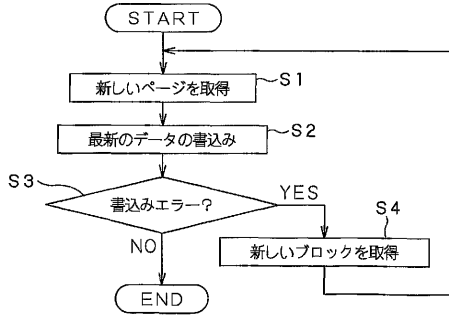


Fig. 6

【図7】

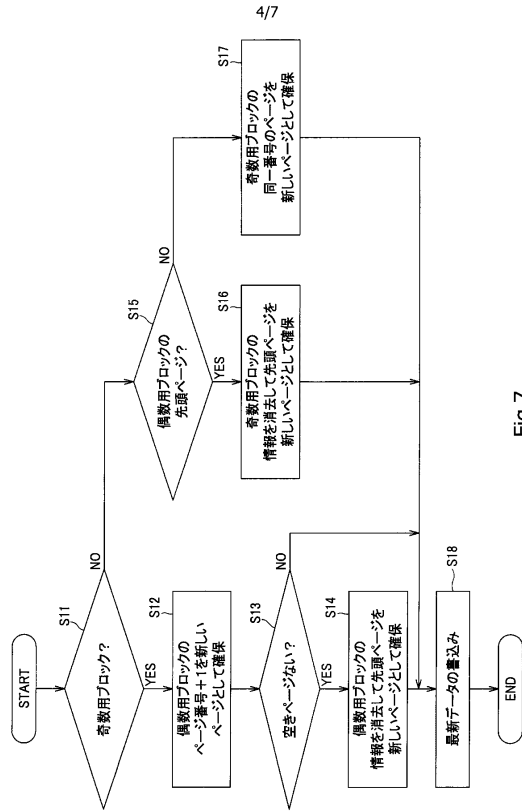


Fig. 7

【図8】

セグメント番号	物理ブロック番号	論理アドレス
セグメント番号 "0"	物理ブロック番号0~511	論理アドレス0~493
セグメント番号 "1"	物理ブロック番号512~1023	論理アドレス494~989
セグメント番号 "2"	物理ブロック番号1024~1535	論理アドレス990~1485
セグメント番号 "3"	物理ブロック番号1536~2047	論理アドレス1486~1981
セグメント番号 "4"	物理ブロック番号2048~2559	論理アドレス1982~2477
セグメント番号 "5"	物理ブロック番号2560~3071	論理アドレス2478~2973
セグメント番号 "6"	物理ブロック番号3072~3583	論理アドレス2974~3469
セグメント番号 "7"	物理ブロック番号3584~4095	論理アドレス3470~3965
セグメント番号 "8"	物理ブロック番号4096~4607	論理アドレス3966~4461
セグメント番号 "9"	物理ブロック番号4608~5119	論理アドレス4462~4957
セグメント番号 "10"	物理ブロック番号5120~5631	論理アドレス4958~5453
セグメント番号 "11"	物理ブロック番号5632~6143	論理アドレス5454~5949
セグメント番号 "12"	物理ブロック番号6144~6655	論理アドレス5950~6445
セグメント番号 "13"	物理ブロック番号6656~7167	論理アドレス6446~6941
セグメント番号 "14"	物理ブロック番号7168~7679	論理アドレス6942~7437
セグメント番号 "15"	物理ブロック番号7680~8191	論理アドレス7438~7933

Fig. 8

【図9】

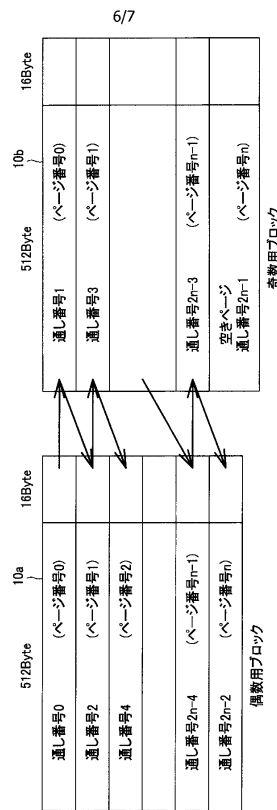
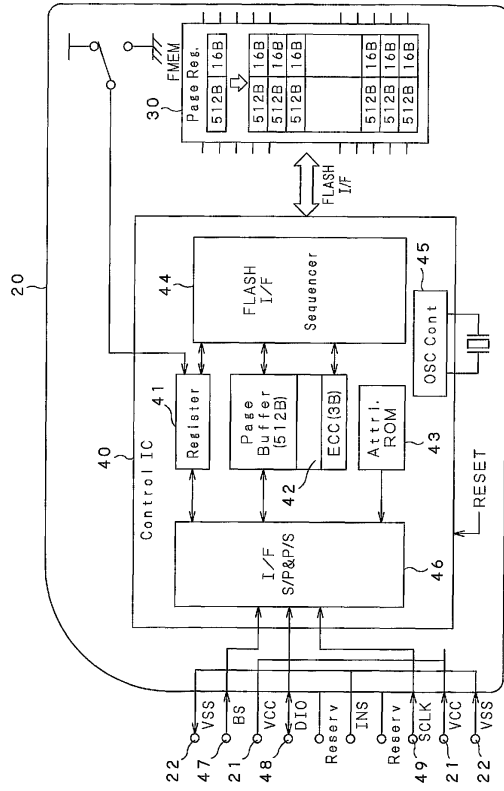


Fig. 9

【 10 】



Fi g. 10

---

フロントページの続き

(56)参考文献 特開平 1 1 - 1 4 4 4 7 8 ( J P , A )  
特開平 1 1 - 2 4 9 9 6 8 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G06F 12/16

G06F 12/00