



[12] 发明专利申请公布说明书

[21] 申请号 200810179632.3

[43] 公开日 2009 年 6 月 3 日

[11] 公开号 CN 101447408A

[22] 申请日 2008.11.28

[21] 申请号 200810179632.3

[30] 优先权

[32] 2007.11.29 [33] JP [31] 2007 - 308390

[71] 申请人 东京毅力科创株式会社

地址 日本东京都

[72] 发明人 山本雄一

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 何欣亭 王丹昕

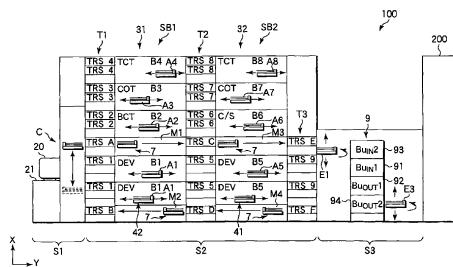
权利要求书 6 页 说明书 24 页 附图 11 页

[54] 发明名称

基板处理系统及基板处理方法

[57] 摘要

本发明提供一种基板处理系统及基板处理方法。该基板处理系统包括：承载块(S1)；处理块(S2)，具有对从承载块(S1)逐块搬入的基板进行第1次涂敷处理的第一涂敷处理部(31)、进行第1次显影处理的第一显影处理部(41)、进行第2次涂敷处理的第二涂敷处理部(32)、以及进行第2次显影处理的第二显影处理部(42)；接口块(S3)，在与曝光装置之间交接基板；以及在它们之间搬运基板的基板搬运机构，可对应对一个基板进行至少两次曝光的曝光装置。



1. 一种基板处理系统，其特征在于包括：

承载块，进行收容多块基板的承载器的搬入及搬出；

处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；

接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及

基板搬运机构，在它们之间搬运基板，

所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，

所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部。

2. 如权利要求1所述的基板处理系统，其特征在于：所述接口块具有进行多块基板的缓冲的缓冲部。

3. 一种基板处理系统，其特征在于包括：

承载块，进行收容多块基板的承载器的搬入及搬出；

处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；

接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及

基板搬运机构，在它们之间搬运基板，

所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，

所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，

所述接口块具有进行多块基板的缓冲的缓冲部，

用所述缓冲部进行基板的缓冲，以使处理量成为曝光装置处理量的一半。

4. 如权利要求2或权利要求3所述的基板处理系统，其特征在于：所述缓冲部具有将基板搬入曝光装置时进行缓冲的搬入用缓冲盒。

5. 如权利要求4所述的基板处理系统，其特征在于：所述缓冲部还具有对从曝光装置搬出的基板进行缓冲的搬出用缓冲盒。

6. 如权利要求5所述的基板处理系统，其特征在于：所述搬入用缓冲盒及所述搬出用缓冲盒的一方或双方包括用于第1次曝光的和用于第2次曝光的。

7. 如权利要求3所述的基板处理系统，其特征在于：

还具备控制所述基板搬运机构对基板的搬运的搬运控制机构，

所述搬运控制机构控制所述搬运机构，以使基板从所述承载块的承载器搬运到所述处理部的所述第一涂敷处理部，在所述第一涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第1次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第一显影处理部，在所述第一显影处理部中的显影处理结束后，使该基板搬运到所述第二涂敷处理部，在所述第二涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第2次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第二显影处理部，在所述第二显影处理部中的显影处理结束后，使该基板收容于所述承载块的承载器中。

8. 如权利要求4所述的基板处理系统，其特征在于：

还具备控制所述基板搬运机构对基板的搬运的搬运控制机构，

所述搬运控制机构控制所述搬运机构，以使基板从所述承载块的承载器搬运到所述处理部的所述第一涂敷处理部，在所述第一涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第1次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第一显影处理部，在所述第一显影处理部中的显影处理结束后，使该基板搬运到所述第二涂敷处理部，在所述第二涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第2次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第二显影处理部，在所述第二显影处理部中的显影处理结束后，使该基板收容于所述承载块的承载器中。

9. 如权利要求1至权利要求3中任一项所述的基板处理系统，其特征在于：所述第一涂敷处理部、所述第一显影处理部、所述第二涂敷处理部和所述第二显影处理部是上下层叠的结构。

10. 如权利要求9所述的基板处理系统，其特征在于：并排设置了在所述第二显影处理部上层叠所述第一涂敷处理部而成的第一层叠体和在所述第一显影处理部上层叠所述第二涂敷处理部而成的第二层叠体。

11. 如权利要求10所述的基板处理系统，其特征在于：

所述第一涂敷处理部及所述第二涂敷处理部具有集成了用于涂敷感光材料膜的单元的感光材料膜涂敷处理层，

所述第一显影处理部及所述第二显影处理部具有集成了用于进行显影处理的单元的显影处理层，

所述搬运机构包括：在所述感光材料膜涂敷处理层内和所述显影处理层内分别向各单元搬运基板的主搬运装置，和分别对所述第一层叠体和所述第二层叠体纵向连接各处理层的交接机构。

12. 如权利要求11所述的基板处理系统，其特征在于：

所述第一涂敷处理部除了包括所述感光材料膜涂敷处理层以外，还包括集成了用于在所述感光材料膜的下部形成防反射膜的单元的下

部防反射膜涂敷处理层和集成了用于在所述感光材料膜的上部形成防反射膜的单元的上部防反射膜涂敷处理层中的至少一个。

13. 如权利要求 11 所述的基板处理系统，其特征在于：

所述第二涂敷处理部除了包括所述感光材料膜涂敷处理层以外，还包括集成了对第一涂敷处理部中涂敷处理来形成的涂敷膜进行清洗处理和表面处理中的至少一种的单元的清洗/表面处理层。

14. 如权利要求 13 所述的基板处理系统，其特征在于：所述清洗/表面处理层进行的表面处理是固化处理。

15. 如权利要求 11 所述的基板处理系统，其特征在于：所述第二涂敷处理部除了包括所述感光材料膜涂敷处理层以外，还包括集成了用于在所述感光材料膜的上部形成防反射膜的单元的上部防反射膜涂敷处理层。

16. 一种基板处理方法，所采用的基板处理系统包括：

承载块，进行收容多块基板的承载器的搬入及搬出；
处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；

接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及

基板搬运机构，在它们之间搬运基板，
所述处理部包括：进行对应于第 1 次曝光的第 1 次涂敷处理的第一涂敷处理部、进行第 1 次显影处理的第一显影处理部、进行对应于第 2 次曝光的第 2 次涂敷处理的第二涂敷处理部、以及进行第 2 次显影处理的第二显影处理部，

所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，其特征在于：

使基板从所述承载块的承载器搬运到所述处理部的所述第一涂敷处理部，在所述第一涂敷处理部中的涂敷处理结束后，使该基板经由

所述接口块搬运到所述曝光装置，在所述曝光装置中第1次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第一显影处理部，在所述第一显影处理部中的显影处理结束后，使该基板搬运到所述第二涂敷处理部，在所述第二涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第2次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第二显影处理部，在所述第二显影处理部中的显影处理结束后，使该基板收容于所述承载块的承载器中。

17. 一种基板处理方法，所采用的基板处理系统包括：

承载块，进行收容多块基板的承载器的搬入及搬出；

处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；

接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及

基板搬运机构，在它们之间搬运基板，

所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，

所述基板处理系统可对一个基板进行至少两次曝光的曝光装置，其特征在于：

用所述接口块进行基板的缓冲，使处理量成为曝光装置处理量的一半。

18. 一种计算机可读存储介质，该介质中存储了计算机上工作的用于控制基板处理系统的程序，该基板处理系统包括：承载块，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝

光图案曝光的所述感光材料膜显影的显影处理；接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，其特征在于：

所述程序在执行时，令计算机对所述基板处理系统进行控制，以进行权利要求16或权利要求17的基板处理方法。

基板处理系统及基板处理方法

技术领域

本发明涉及例如适合对半导体晶片等基板的被加工膜进行多次图案化的技术的基板处理系统及基板处理方法。

背景技术

在半导体器件的制造过程中，为了在被处理基板即半导体晶片（以下，只称为晶片）上形成电路图案，采用光刻技术。在采用光刻法形成电路图案时，按以下步骤进行：在晶片上涂敷抗蚀剂液而形成抗蚀剂膜，对该抗蚀剂膜照射光，以与电路图案对应的方式对抗蚀剂膜进行曝光，然后，对它进行显影处理。

最近，半导体器件因提高动作速度等需求而具有高集成化的倾向，因此在光刻技术上要求形成在晶片上的电路图案的精密化。因此，一直以来致力于曝光用光的短波长化，但是目前不能充分对应 45nm 节点（node）以下超精密的半导体器件。

于是，作为能够应对 45nm 节点以下超精密半导体器件的图案化技术，提出了在形成一层图案时进行多次图案化的技术方案（例如，日本特开平 7-147219 号公报）。其中，将进行两次图案化的技术称为双重图案化（double patterning）。

在双重图案化中为了形成一层图案，在不同曝光图案的情况下进行两次曝光，因此在采用传统装置时需要重复两次的光刻和蚀刻工序。但是，该方法中，用以形成一层图案的成本会变成两倍，并且，工序也变长，因此生产性方面有问题。为了解决这种问题，研究了在不同曝光图案的情况下重复两次的光刻后进行蚀刻的方式。

但是，目前还没有建立在这种方式下高效率地进行双重图案化的

系统或方法。

发明内容

本发明的目的在于提供可对1层高效率地进行多次图案化的基板处理系统及基板处理方法。

本发明的第一观点中提供一种基板处理系统，包括：承载块(carry block)，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；接口块(interface block)，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部。

在上述第一观点中，所述接口块的结构可包括进行多块基板的缓冲的缓冲部。

本发明的第二观点中提供一种基板处理系统，包括：承载块，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影

处理部，所述接口块具有进行多块基板的缓冲的缓冲部，用所述缓冲部进行基板的缓冲，以使处理量（through put）成为曝光装置处理量的一半。

在上述第一和第二观点中，能够将所述缓冲部作成具有将基板搬入曝光装置时进行缓冲的搬入用缓冲盒。另外，能够将所述缓冲部作成还具有对从曝光装置搬出的基板进行缓冲的搬出用缓冲盒。还有，所述搬入用缓冲盒或所述搬入用及所述搬出用缓冲盒最好包括用于第1次曝光的和用于第2次曝光的。

另外，最好还具备搬运控制机构，用于对所述基板搬运机构进行的基板的搬运进行控制，所述搬运控制机构控制所述搬运机构，以使基板从所述承载块的承载器搬运到所述处理部的所述第一涂敷处理部，在所述第一涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第1次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第一显影处理部，在所述第一显影处理部中的显影处理结束后，使该基板搬运到所述第二涂敷处理部，在所述第二涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第2次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第二显影处理部，在所述第二显影处理部中的显影处理结束后，使该基板收容于所述承载块的承载器中。

另外，所述第一涂敷处理部、所述第一显影处理部、所述第二涂敷处理部和所述第二显影处理部可作成为上下层叠的结构。这时，可以作成使在所述第二显影处理部上层叠所述第一涂敷处理部而成的第一层叠体和在所述第一显影处理部上层叠所述第二涂敷处理部而成的第二层叠体并排的结构。另外，最好是，所述第一涂敷处理部及所述第二涂敷处理部包括集成了用于涂敷感光材料膜的单元的感光材料膜涂敷处理层，所述第一显影处理部及所述第二显影处理部包括集成了用于进行显影处理的单元的显影处理层，所述搬运机构包括：

主搬运装置，在所述感光材料膜涂敷处理层内及所述显影处理层内进行分别对各单元的基板搬运；以及交接机构，分别对所述第一层叠体及所述第二层叠体纵向连接各处理层。

另外，所述第一涂敷处理部能够作成除了包括所述感光材料膜涂敷处理层以外，还包括：集成了用于在所述感光材料膜的下部形成防反射膜的单元的下部防反射膜涂敷处理层及集成了用于在所述感光材料膜的上部形成防反射膜的单元的上部防反射膜涂敷处理层中的至少一个。另外，所述第二涂敷处理部能够作成除了包括所述感光材料膜涂敷处理层以外，还包括：集成了对第一涂敷处理部中涂敷处理来形成的涂敷膜进行清洗处理及表面处理中的至少一种的单元的清洗/表面处理层。这时，所述清洗/表面处理层进行的表面处理可为固化（cure）处理。另外，所述第二涂敷处理部能够作成除了包括所述感光材料膜涂敷处理层以外，还包括：集成了用于在所述感光材料膜的上部形成防反射膜的单元的上部防反射膜涂敷处理层。

本发明的第三观点中提供一种基板处理方法，所采用的基板处理系统包括：承载块，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，所述基板处理系统可对对应一个基板进行至少两次曝光的曝光装置，在该基板处理方法中，使基板从所述承载块的承载器搬运到所述处理部的所述第一涂敷处理部，在所述第一涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第1次曝光之后，使该基板经由所述

接口块搬运到所述处理部的所述第一显影处理部，在所述第一显影处理部中的显影处理结束后，使该基板搬运到所述第二涂敷处理部，在所述第二涂敷处理部中的涂敷处理结束后，使该基板经由所述接口块搬运到所述曝光装置，在所述曝光装置中第2次曝光之后，使该基板经由所述接口块搬运到所述处理部的所述第二显影处理部，在所述第二显影处理部中的显影处理结束后，使该基板收容于所述承载块的承载器中。

本发明的第四观点中提供一种基板处理方法，所采用的基板处理系统包括：承载块，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，在该基板处理方法中，用所述接口块进行基板的缓冲，使处理量成为曝光装置处理量的一半。

本发明的第五观点中提供一种计算机可读存储介质，该介质中存储了计算机上工作的用于控制基板处理系统的程序，该基板处理系统包括：承载块，进行收容多块基板的承载器的搬入及搬出；处理部，对从承载块逐块搬入的基板进行形成包含感光材料膜的涂敷膜的涂敷处理及将以规定的曝光图案曝光的所述感光材料膜显影的显影处理；接口块，在所述处理部与将所述感光材料膜以规定的曝光图案曝光的曝光装置之间交接基板；以及基板搬运机构，在它们之间搬运基板，所述处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部、进行第1次显影处理的第一显影处理部、进行对应于

第2次曝光的第2次涂敷处理的第二涂敷处理部、以及进行第2次显影处理的第二显影处理部，所述基板处理系统可对应对一个基板进行至少两次曝光的曝光装置，所述程序在执行时，令计算机对所述基板处理系统进行控制，以进行上述任一种基板处理方法。

附图说明

图1是表示本发明的一实施方式的基板处理系统的概略透视图。

图2是表示图1的基板处理系统的DEV层部分的概略水平剖视图。

图3是图1的基板处理系统的概略侧视图。

图4是表示DEV层的布局的透视图。

图5A及图5B是表示DEV层的显影单元的概略水平剖视图及概略纵剖面。

图6是表示DEV层的加热单元和主臂的纵剖视图。

图7是表示C/S层中的固化单元的剖视图。

图8是表示搬运层的剖视图。

图9是示意地表示接口臂的透视图。

图10是控制本实施方式的基板处理系统的控制系统的示图。

图11A至图11F是用于说明重复两次光刻的图案化的类型的双重图案化的顺序的图。

图12是本实施方式的基板处理系统和曝光装置中的处理动作的示意图。

具体实施方式

以下，参照附图，就本发明的实施方式进行具体说明。图1是表示本发明的一实施方式的基板处理系统的概略透视图；图2是表示图1的基板处理系统的DEV层部分的概略水平剖视图；图3是图1的基板处理系统的概略侧视图。

该基板处理系统 100 构成为对晶片进行包含光刻胶的涂敷膜的涂敷处理及曝光后的显影处理，且对应于进行两次图案化的双重图案化，设置在大气气氛中的无尘室（clean room）内。基板处理系统 100 包括用于搬入或搬出收容多块被处理基板即晶片 W 的承载器 20 的承载块 S1；对晶片 W 进行形成包含感光材料即光刻胶膜的涂敷膜的涂敷处理和将以规定的曝光图案曝光的光刻胶膜显影的显影处理的处理块 S2；以及接口块 S3，在接口块 S3 上连接了曝光装置 200 的状态下被使用。

如图 1 所示，承载块 S1 的下部设有控制基板处理系统 100 全体的控制部 10。对该控制部 10 在后面作详细说明。另外，在曝光装置 200 中也设有控制部（未图示）。

还有，在图 1~图 3 中，基板处理系统 100 的宽度方向为 X 方向，与 X 方向正交的承载块 S1、处理块 S2、接口块 S3 的排列方向为 Y 方向，竖直方向为 Z 方向。

承载块 S1 设有可载放多个承载器 20 的载放台 21、从该载放台 21 看设置在前方壁面的开合部 22、以及用于经由开合部 22 进行对承载器 20 的晶片 W 的搬运的转接（transfer）臂 C。该转接臂 C 构成为自由进退、自由升降、绕竖直轴自由旋转、在承载器 20 的排列方向上自由移动。

处理块 S2 成为周围被框体 24 包围的状态，并连接在承载块 S1 上。处理块 S2 具有多个处理层层叠而成的第一和第二子块 SB1、SB2，它们在 Y 方向上并排。

在第一子块 SB1 中，下侧配置了进行第 2 次显影处理的第二显影处理部 42，其上配置了进行第 1 次涂敷处理的第一涂敷处理部 31。第二显影处理部 42 构成为两个具有相同结构的显影处理层（DEV 层）B1 呈上下层叠的状态。第一涂敷处理部 31 具有由下而上依次将用于进行在抗蚀剂膜的下层侧形成下部防反射膜的涂敷处理的下部防反射膜涂敷处理层（BCT 层）B2、用于进行抗蚀剂液的涂敷处理的抗蚀

剂涂敷处理层 (COT 层) B3、以及用于进行在抗蚀剂膜的上层侧形成上部防反射膜的涂敷处理的上部防反射膜涂敷处理层 (TCT 层) B4 的结构。另外，第一子块 SB1 在第二显影处理部 42 和第一涂敷处理部 31 之间具有第一搬运层 M1，在最下级具有第二搬运层 M2。

在第二子块 SB2 中，下侧配置了进行第 1 次显影处理的第一显影处理部 41，其上配置了进行第 2 次涂敷处理的第二涂敷处理部 32。第一显影处理部构成为两个具有相同结构的显影处理层 (DEV 层) B5 呈上下层叠的状态。该 DEV 层 B5 具有与 DEV 层 B1 相同的结构。第二涂敷处理部 32 具有在对第 1 次涂敷处理时的最上层即上部防反射膜上进行第 2 次涂敷处理时，为防止在表面上附着了微粒 (particle) 的状态下进行涂敷处理或产生滤取 (leaching) 等情况而设置的结构，即由下而上依次将用于进行上部防反射膜的清洗处理和/或固化处理等表面处理的清洗/表面处理层 (C/S 层) B6、用于进行抗蚀剂液的涂敷处理的抗蚀剂涂敷层 (COT 层) B7、以及用于进行在抗蚀剂膜的上层侧形成上部防反射膜的涂敷处理的上部防反射膜涂敷处理层 (TCT 层) B8 层叠的结构。另外，第二子块 SB2 在第一显影处理部 41 和第二涂敷处理部 32 之间设有第三搬运层 M3，在最下级具有第四搬运层 M4。还有，在第一和第二子块 SB1、SB2 的各层之间是由隔板 (基体) 来划分。

另外，处理块 S2 在其承载块 S1 侧部分具有沿着处理层 B1 ~ B4 及搬运层 M1、M2 在竖直方向层叠多个交接台 (stage) 而成的第一搬运用搁置单元 T1，并且在第一子块 SB1 和第二子块 SB2 之间的部分具有沿着处理层 B1 ~ B4、搬运层 M1、M2 以及处理层 B5 ~ B8 和搬运层 M3、M4 在竖直方向层叠多个交接台而成的第二搬运用搁置单元 T2，在接口块 S3 侧部分具有沿着处理层 B5 ~ B8 及搬运层 M3、M4 在竖直方向上层叠了多个交接台而成的第三搬运用搁置单元 T3。

接着，就处理层 B1 ~ B8 及搬运层 M1 ~ M4 的结构进行说明。

在本实施方式中这些处理层 B1 ~ B8 包含很多共同部分，各处理

层以大致相同的布局构成。因此以 DEV 层 B1 为代表例并参照图 4 进行说明。在该 DEV 层 B1 的中央部，形成有用于沿 Y 方向搬运晶片 W 的主搬运臂（主臂）A1 移动的搬运用通路 R1。

在该搬运用通路 R1 的一侧，沿着搬运用通路 R1 设有显影单元 3，该显影单元具备多个涂敷部，作为进行显影液的涂敷处理的液处理单元。另外，在搬运用通路 R1 的另一侧，沿着搬运用通路 R1 设有将加热/冷却系统的热处理单元多级化的 4 个搁置单元 U1、U2、U3、U4、排气单元 5。因而显影单元 3 和搁置单元 U1～U4 配置成为夹着搬运用通路 R1 而相对。

如图 5A 及图 5B 所示，显影单元 3 具有框体 30，其内部排列了 3 个作为晶片保持部的旋转卡盘（spin chuck）31，各旋转卡盘 31 构成为通过驱动部 32 可绕竖直轴旋转，且可升降。另外，在旋转卡盘 31 的周围设有杯（cup）33，在该杯 33 的底面设有包括排气管或排水管等的排液部（未图示）。图中 34 是药液供给喷嘴，该药液供给喷嘴 34 设置成可升降，并且构成为通过驱动部 35 可沿引导部 36 在 Y 方向移动。

在该显影单元 3 中，晶片 W 通过主臂 A1 来经过面向搬运用通路 R1 设置的搬运口 37 搬入到框体 30 内，交接给旋转卡盘 31。搬运口 37 可通过百叶（shutter）38 来开合，通过用百叶 38 来堵塞搬运口 37，能够防止微粒流入框体 30 内。然后从供给喷嘴 34 向该晶片 W 的表面供给显影液，以在晶片 W 的表面形成显影液的液膜，然后利用来自清洗液供给机构（未图示）的清洗液来冲洗晶片 W 表面的显影液，其后旋转晶片 W 并加以干燥，从而结束显影处理。

搁置单元 U1～U4 层叠了两级的热处理单元，该热处理单元用于进行显影单元 3 进行的处理的前处理及后处理。另外，在该搁置单元 U1～U4 的下部设有排气单元 5。而且，热处理单元中包含了例如对曝光后的晶片 W 进行加热处理或者为了干燥显影处理后的晶片 W 而进行加热处理的加热单元 4，或者该加热单元 4 中的在处理后将晶片 W

调整为规定温度的冷却单元等。具体地说 DEV 层 B1 中的搁置单元 U1、U2、U3 中加热单元 4 层叠两级，搁置单元 U4 中冷却单元层叠两级。

如图 6 所示，加热单元 4 具有框体 40，其内部设置了基座 41。在面向框体 40 的搬运用通路 R1 的部分形成了晶片 W 的搬运口 42。在框体 40 中，设有用于取得粗热的冷却板 43 和热板 44。冷却板 43 构成为可在图示的冷却位置和热板 44 上的搬运位置之间移动。图中 45 是用于整流的板。通过升降销 47 进行晶片 W 对冷却板 43 的交接，通过升降销 48 进行晶片 W 对热板 44 的交接及冷却板 43 和热板 44 之间的晶片 W 的交接。

另外，省略了构成搁置单元 U4 的冷却单元的详细说明，但是与加热单元 4 同样地具备朝着搬运用通路 R1 开设了搬运口 42 的框体，该框体内部使用例如具备水冷式冷却板结构的装置。

另外，如图 6 所示，排气单元 5 具备框体 50 中面向搬运用通路 R1 而开口的吸引口 51 和将框体内部的排气室 53 内吸引排气的排气管 54，通过将排气室 53 内排气而呈负压状态，吸引搬运用通路 R1 中气体并除去微粒。

主臂 A1 构成为在搁置单元 U1~U4 的各处理单元、显影单元 3、第一搬运用搁置单元 T1 的交接台及第二搬运用搁置单元 T2 的交接台之间进行晶片 W 的交接。如图 6 所示，主臂 A1 具备例如用于支持晶片 W 的背面侧周边区域的 2 条臂体 61、62，这些臂体 61、62 构成为在搬运基体 63 上彼此独立地自由进退。另外，搬运基体 63 设置成为在升降基体 64 上绕竖直轴自由旋转。升降基体 64 可沿着升降引导轨道 67 升降。在搁置单元 U1~U4 的 4 个排气单元 5 的前面水平配置了引导轨道 65，沿着该引导轨道 65，主臂 A1 经由升降引导轨道 67 可在水平方向移动。在水平引导轨道 65 上对应于吸引口 51 的位置设有孔 66，通过该孔 66 进行搬运用通路 R1 的排气。升降引导轨道 67 的下端部横跨引导轨道 65 的下端而到达排气室 5 内部，并结合到用于

使升降引导轨道 67 沿着引导轨道 65 移动的驱动带 55 上。

接着，对其它处理层作简单说明。

如上所述，DEV 层 B5 构成为与 DEV 层 B1 完全相同，通过与主臂 A1 完全相同结构的主臂 A5 来进行晶片 W 的搬运。另外，BCT 层 B2、COT 层 B3、B7、TCT 层 B4、B8 的不同点是采用涂敷防反射膜用药液或者抗蚀剂膜形成用药液（抗蚀剂液）的涂敷单元来取代 DEV 层 B1 的显影单元 3。这些涂敷单元的基本结构虽然与显影单元 3 大致相同，但是与显影单元 3 不同的是，一边旋转旋转卡盘一边向晶片中心滴下涂敷用药液，利用离心力来进行扩展，从而形成涂敷膜。另外，这些涂敷系统的处理层 B2～B4、B7、B8 在构成搁置单元 U1～U4 的一部分单元上与 DEV 层 B1 不同。即，除了包含与 DEV 层 B1 的搁置单元 U1～U4 同样的加热单元及冷却单元以外，在任一处理层上设置了曝光晶片 W 周边部的周边曝光单元，且 COT 层 B3、B7 的搁置单元 U1～U4 中包含了对晶片 W 进行疏水化处理的单元。还有，这些处理层 B2、B3、B4、B7、B8 中设有与主臂 A1 完全相同结构的主臂 A2、A3、A4、A7、A8，由它们来进行晶片 W 的搬运。

清洗/表面处理层（C/S 层）B6 的不同点是取代 DEV 层 B1 的显影单元 3 而使用清洗单元。清洗单元的基本结构具有与显影单元 3 同样在旋转卡盘周围配置杯的结构，但与显影单元 3 不同的是一边使旋转卡盘旋转一边向晶片中心滴下纯水或清洗用药液，利用离心力来扩展，从而清洗晶片 W 的表面。另外，清洗/表面处理层（C/S 层）B6 在构成搁置单元 U1～U4 的一部分单元上与 DEV 层 B1 不同。即，除了包含与 DEV 层 B1 的搁置单元 U1～U4 同样的加热单元及冷却单元以外，还设有固化单元。如图 7 所示，固化单元 8 具有在框体 81 内设置晶片支持台 82、并在晶片支持台 82 上被支持的晶片 W 的上方配置了紫外线灯 83 的结构，通过对晶片 W 照射紫外线来对其最上层实施固化处理。另外，在该 C/S 层 B6 中，通过具有与主臂 A1 完全相同结构的主臂 A6 来搬运晶片 W。

如上所述，第一搬运层 M1 设于第一子块 SB1 上侧的 DEV 层 B1 与 BCT 层 B2 之间，用于将晶片 W 从与承载块 S1 邻接的第一搬运用搁置单元 T1 直接搬运到中间的第二搬运用搁置单元 T2。如图 8 所示，该第一搬运层 M1 包含由隔板 7a 来与 DEV 层 B1 的搬运用通路 R1 相隔开的搬运区域 P1 和直通搬运部件即穿梭臂 7。穿梭臂 7 具有用于支持晶片 W 的背面侧周边区域的臂体 71，该臂体 71 构成为在搬运基体 72 上自由进退。另外，搬运基体 72 设置成为在移动基体 73 上绕竖直轴自由旋转。在穿梭臂 7 的背面侧沿着搬运区域 P1 水平设置框体 70。在框体 70 内部排气室 70a 中包含用于移动穿梭臂 7 的驱动部（未图示）。在框体 70 的前面设有用于在水平方向引导穿梭臂 7 的引导轨道 74，该引导轨道 74 沿着框体 70 的前面在水平方向延伸。

另外，框体 70 具备面向搬运区域 P1 而开口的吸引口 75，在所述引导轨道 74 上沿着横向隔着间隔设有孔 74a，以使该孔 74a 与该吸引口 75 重叠。在排气室 70a 的与搬运区域 P1 的相反侧，在横向隔着间隔多处开设了排气口 77，排气口 77 上连接了用于将排气室 70a 内吸引排气的排气管 78。经由该排气管 78 使排气室 70a 呈负压状态，以使搬运区域 P1 中的气体流入排气室 70a 中。在搬运区域 P1 设置例如气体导入部 79，使该气体导入部 79 在横向覆盖整个搬运区域 P1。在气体导入部 79 隔着一定间隔设有气体导入口（未图示），以向搬运区域 P1 供给洁净气体。如此通过向搬运区域 P1 供给洁净气体的同时，通过所述排气室 70a 对搬运区域 P1 进行排气，能够除去搬运区域 P1 的微粒。这时，通过调整洁净气体的供给和排气，控制搬运区域 P1 的压力，使该压力与无尘室内的压力相比稍呈正压，能够抑制微粒从外部流入搬运区域 P1。

第二搬运层 M2 设于第一子块 SB1 的最下级，除了从第二搬运用搁置单元 T2 以直行方式将晶片 W 搬运到第一搬运用搁置单元 T1 以外，构成为与第一搬运层 M1 完全相同。另外，第三搬运层 M3 设于第二子块 SB2 上侧的 DEV 层 B5 和 C/S 层 B6 之间，除了从中间的第

第二搬运用搁置单元 T2 以直行方式将晶片 W 搬运到与接口块 S3 邻接的第三搬运用搁置单元 T3 以外，构成为与第一搬运层 M1 完全相同。第四搬运层 M4 设于第二子块 SB2 的最下级，除了从第三搬运用搁置单元 T3 搬运晶片到第二搬运用搁置单元 T2 以外，构成为与第一搬运层 M1 完全相同。

第一子块 SB1 的处理层 B1 ~ B4 的搬运用通路 R1 及搬运层 M1、M2 的搬运区域 P1 中的与承载块 S1 邻接的区域，成为第一晶片交接区域 R2，所述第一搬运用搁置单元 T1 设置在该交接区域 R2 中。另外，在交接区域 R2 中设有用于对该搬运用搁置单元 T1 进行晶片 W 的交接的升降搬运部件即交接臂 D1。

该第一搬运用搁置单元 T1 在对应于第二搬运层 M2 的位置设有交接台 TRSB，在对应于各 DEV 层 B1 的位置设有交接台 TRS1，在对应于第一搬运层 M1 的位置设有交接台 TRSA，在对应于 BCT 层 B2 的位置设有两个交接台 TRS2，在对应于 COT 层 B3 的位置设有两个交接台 TRS3，在对应于 TCT 层 B4 的位置设有两个交接台 TRS4。

转接臂 C 可从与第一搬运用搁置单元 T1 的最下级的第二搬运层 M2 对应的交接台 TRSB 进入 (access) 到与 BCT 层 B2 对应的交接台 TRS2。另外，交接臂 D1 可从最下级的交接台 TRSB 进入到与 TCT 层 B4 对应的最上级的交接台 TRS4。

交接臂 D1 构成为可进退及升降，以能够从最下级的第二搬运层 M2 移动到最上级的 TCT 层 B4 的各层，向设于各层中的交接台 TRSB ~ TRS4 交接晶片 W。

另外，穿梭臂 7 可进入与第一和第二搬运层 M1、M2 对应的交接台 TRSA、TRSB 中，各处理层的主臂 A1 ~ A4 可分别进入与 DEV 层 B1、BCT 层 B2、COT 层 B3、TCT 层 B4 分别对应的交接台 TRS1 ~ TRS4 中。

第一子块 SB1 的处理层 B1 ~ B4 的搬运用通路 R1 及搬运层 M1、M2 的搬运区域 P1 与第二子块 SB2 的处理层 B5 ~ B8 的搬运用通路

R1 及搬运层 M3、M4 的搬运区域 P1 之间的区域，成为第二晶片交接区域 R3，所述第二搬运用搁置单元 T2 设于该交接区域 R3 中。另外，在交接区域 R3 中设有用于对该搬运用搁置单元 T2 进行晶片 W 的交接的升降搬运部件即交接臂 D2。

该第二搬运用搁置单元 T2 在对应于第四搬运层 M4 的位置设有交接台 TRSD，在对应于各 DEV 层 B5 的位置设有交接台 TRS5，在对应于第三搬运层 M3 的位置设有交接台 TRSC，在对应于 C/S 层 B6 的位置设有两个交接台 TRS6，在对应于 COT 层 B7 的位置设有两个交接台 TRS7，在对应于 TCT 层 B8 的位置设有两个交接台 TRS8。

第二交接臂 D2 可从最下级的交接台 TRSD 进入到与 TCT 层 B8 对应的最上级的交接台 TRS8。因而，第二交接臂 D2 构成为可进退及升降，以能够从最下级的第四搬运层 M4 移动到最上级的 TCT 层 B8 的各层，对设于各层中的交接台 TRSD ~ TRS8 进行晶片 W 的交接。

另外，穿梭臂 7 可进入与第三和第四搬运层 M3、M4 对应的交接台 TRSC、TRSD 中，各处理层的主臂 A5 ~ A8 可分别进入与 DEV 层 B5、C/S 层 B6、COT 层 B7、TCT 层 B8 分别对应的交接台 TRS5 ~ TRS8 中。

与 DEV 层 B5 的搬运用通路 R1 及第三和第四搬运层 M3、M4 的搬运区域 P1 中的接口块 S3 邻接的区域，成为第三晶片交接区域 R4，如图 2 所示，所述第三搬运用搁置单元 T3 设置在该区域 R4 中。

该第三搬运用搁置单元 T3 在对应于第四搬运层 M4 的位置设有交接台 TRSF，在对应于各 DEV 层 B1 的位置设有交接台 TRS9，在对应于第三搬运层 M3 的位置设有交接台 TRSE。

而且，穿梭臂 7 可进入与第三和第四搬运层 M3、M4 对应的交接台 TRSE、TRSF 中，主臂 A5 可进入与 DEV 层 B5 对应的交接台 TRS9 中。

交接台 TRS1 ~ TRS9 及 TRSA ~ TRSF 具有完全相同的结构，例如具备直方体形的框体，在该框体内设有载放晶片 W 的台，另外，设

有在该台上自由突没的销。另外，台包括将晶片 W 的温度调节为予定温度的机构。而且，各臂经由框体的朝着各臂的侧面上设置的搬运口进入到所述框体内，经由所述销，各臂保持从台面浮上的晶片 W 的背面并可搬运，另外，将晶片 W 交接给从各臂突出的所述销上，通过降下所述销来能够在台上载放晶片 W。

另外，在本实施方式中处理层 B2 ~ B4、B6 ~ B8 各设有两个交接台，DEV 层 B1、B5 及搬运层 M1 ~ M4 中各设有一个，但并不受此限，各层的交接台的个数可根据预定的搬运顺序来适当地决定。

接口块 S3 设有向曝光装置 200 搬入晶片 W 时，以及从曝光装置 200 搬出晶片 W 时可令多个晶片 W 一时待机的缓冲部 9。缓冲部 9 包括：收容第 1 次曝光时要搬入到曝光装置 200 的晶片 W 的第一搬入缓冲盒 (Bu_{IN1}) 91；收容第 1 次曝光结束后从曝光装置 200 取出的晶片 W 的第一搬出缓冲盒 (Bu_{OUT1}) 92；收容第 2 次曝光时要搬入到曝光装置 200 的晶片 W 的第二搬入缓冲盒 (Bu_{IN2}) 93；以及收容第 2 次曝光结束后从曝光装置 200 取出的晶片 W 的第二搬出缓冲盒 (Bu_{OUT2}) 94，由上而下配置了第二搬入缓冲盒 (Bu_{IN2}) 93、第一搬入缓冲盒 (Bu_{IN1}) 91、第一搬出缓冲盒 (Bu_{OUT1}) 92、第二搬出缓冲盒 (Bu_{OUT2}) 94（图 3 参照）。

另外，在缓冲部 9 的处理块 S2 侧设有用于将涂敷后的晶片 W 搬入到搬入缓冲盒 91 或 93 的搬入用接口臂 E1 及用于从搬出缓冲盒 92 或 94 搬出晶片 W 的搬出用接口臂 E2。这些接口臂 E1 及 E2 还可进入上述搬运用搁置单元 T3 的交接台 TRS9、TRSE、TRSF，将晶片 W 向搬入缓冲盒 91 或 93 搬入时，利用第三搬运层 M3 的穿梭臂 7 将晶片 W 交接给交接台 TRSE 后，利用搬入用接口臂 E1 来搬入，要将从搬出缓冲盒 92 或 94 搬出的晶片 W 回交给时，利用搬出用接口臂 E2 来交接给交接台 TRS9 或 TRSF。

另外，设有在缓冲部 9 与曝光装置 200 之间搬运用于第 1 次曝光的晶片 W 的第 1 次曝光用接口臂 E3 和在缓冲部 9 与曝光装置 200 之

间搬运用于第 2 次曝光的晶片的第 2 次曝光用接口臂 E4。

这些接口臂 E1 ~ E4 具有相同的结构，例如图 9 所示，用于支持晶片 W 背面侧中央区域的 1 条臂 111 设置成沿基座 112 自由进退。所述基座 112 设置成在升降台 113 上安装为通过旋转机构 114 绕竖直轴自由旋转，并沿着升降轨道 115 自由升降。从而，臂 111 结构是可进退、升降、绕竖直轴旋转。还有，上述交接臂 D1、D2 除了不绕竖直轴旋转外，具有与接口臂 E1 ~ E4 相同的结构。

接着，对控制部 10 进行说明。图 10 是表示控制部 10 的要部的块图。

该控制部 10 包括：控制器 11，该控制器 11 具备微处理器（MPU），该微处理器对基板处理系统 100 的主臂 A1 ~ A8、穿梭臂 7、转接臂 C、交接臂 D1、D2、接口臂 E1 ~ E4 等晶片搬运系统、承载块 S1、处理块 S2、接口块 S3 的各单元等各构成部进行控制；用户接口 12，由操作员为了管理基板处理系统 100 的各构成部而进行诸如指令的输入操作的键盘或以可视化方式显示基板处理系统 100 各构成部的运行状况的诸如显示器来构成；以及存储部 13，存储了处理所需的处理方案（recipe）等信息。

存储部 13 存放了用于由控制器 11 的控制来实现基板处理系统 100 中执行的各种处理的控制程序、或提供诸如基板处理系统 100 的处理顺序或晶片 W 的搬运调度（schedule）的程序即处理方案等。搬运调度的处理方案依照处理种类指定晶片 W 的搬运路径（放置晶片 W 的交接台或单元等模块的序号），令操作员可从多个处理方案中选择执行的处理方案。处理方案等控制程序存储在存储部 13 中的存储介质中。存储介质可为硬盘等固定物，也可为 CDROM、DVD、快闪存储器等可携带物。另外，也可从其它装置例如经由专线适当地传输处理方案。

接着，就如上构成的基板处理系统 100 对晶片 W 的处理动作进行说明。

开始，先参照图 11A 至图 11F，就本实施方式的基板处理系统 100 中实施的、用于在晶片 W 的规定膜上形成精密图案的双重图案化进行说明。还有，在这里为了简化目的，仅绘出了基板、被蚀刻膜和抗蚀剂膜，但实际图案中适当地配置了防反射膜、基底膜、硬膜(hard mask)层、蚀刻阻挡层等。

首先，如图 11A 所示，在半导体基板(晶片) 301 上形成的被蚀刻膜 302 上，进行第 1 次抗蚀剂涂敷处理来形成抗蚀剂膜 303(第 1 次涂敷)。

接着，如图 11B 所示，进行第 1 次曝光及第 1 次显影处理来形成具有图案部分 304 的第 1 次抗蚀剂图案(第 1 次图案化)。

接着，如图 11C 所示，对图案部分 304 进行表面处理(固化(cure)、涂敷等)，形成表面处理部分 305，以防止第 1 次图案部分 304 和其后的第 2 次涂敷时的抗蚀剂发生滤取等而对图案部分 304 产生的负面影响(图案的表面处理)。

接着，如图 11D 所示，从第 1 次的抗蚀剂图案上方开始进行第 2 次抗蚀剂涂敷处理来形成抗蚀剂膜 306(第 2 次涂敷)。

接着，如图 11E 所示，进行第 2 次曝光及第 2 次显影处理，在第 1 次图案部分 304 的彼此邻接的图案之间形成图案部分 307，得到精密图案(第 2 次图案化)。

然后，用个别设置的蚀刻装置来蚀刻已结束第 2 次图案化的晶片，形成如图 11F 所示的精密的蚀刻图案(蚀刻)。

在基板处理系统 100 中，通过以下的处理动作进行如图 11 中所示的两次图案化。

图 12 是本实施方式的基板处理系统 100 和曝光装置 200 中的处理动作的示意图。图 12 中，黑箭头表示第 1 次图案化的处理，白箭头表示第 2 次图案化的处理。本实施方式中，如图 12 所示，在承载块 S1 上放置收容了第一批的多个晶片 W 的承载器 20，从该承载器 20 中逐块地取出晶片 W，在第一涂敷处理部 31 中进行第 1 次抗蚀剂膜

等的形成，然后，依次搬入接口块 S3 的缓冲部 9 的第一搬入缓冲盒 (Bu_{IN1}) 91 中。在一批的晶片 W 停滞在第一搬入缓冲盒 (Bu_{IN1}) 91 的时刻，向曝光装置 200 的台 201 依次搬运晶片 W，开始第 1 次曝光处理。

将搭载了随后的第二批晶片 W 的承载器 20 置于承载块 S1 上，从该承载器 20 中逐块取出晶片 W，同样地进行第 1 次的抗蚀剂膜形成，并依次搬入第一搬入缓冲盒 (Bu_{IN1}) 91 中，在一批的晶片 W 停滞在第一搬入缓冲盒 (Bu_{IN1}) 91 的时刻，将晶片 W 依次向曝光装置 200 的台 201 搬运，同样地开始第 1 次曝光处理。

另一方面，结束第 1 次曝光而被搬出到台 201 上的第一批晶片 W 依次被搬入第一搬出缓冲盒 (Bu_{OUT1}) 92 中。然后，从该第一搬出缓冲盒 (Bu_{OUT1}) 92 依次取出晶片 W，在第一显影处理部 41 进行第 1 次显影处理。然后，对第 1 次显影处理后的晶片 W 继续在第二涂敷处理部 32 进行第 2 次的抗蚀剂膜等的形成，然后，依次搬入接口块 S3 的缓冲部 9 的第二搬入缓冲盒 (Bu_{IN2}) 93 中。

这时，在曝光装置 200 中，第二批晶片 W 的第 1 次曝光结束的时刻交换调制盘 (retiule) 来对应第 2 次曝光。在该作业结束后，首批晶片 W 停滞在第二搬入缓冲盒 (Bu_{IN2}) 93 中的时刻，向曝光装置 200 的台 201 依次搬运晶片，开始第 2 次曝光处理。

在这些处理中途的适当时期，开始第三批、第四批晶片 W 的处理。

在第 2 次曝光结束之后，被搬出到台 201 上的第一批晶片 W，被依次搬入第二搬出缓冲盒 (Bu_{OUT2}) 94 中。然后，依次从该第二搬出缓冲盒 (Bu_{OUT2}) 94 取出晶片 W，在第二显影处理部 42 进行第 2 次显影处理，结束了第 2 次显影处理的晶片 W 返回到承载器 20 上。第二批晶片 W 也同样在第 1 次曝光之后，同样进行第一显影处理部 41 中的第 1 次显影处理、以及第二涂敷处理部 32 中的第 2 次的抗蚀剂膜形成处理，在进行了第 2 次曝光之后，进行第 2 次显影处理而返回到承载器 20 上。

对多批晶片 W 连续实施以上处理，但是如上所述，在本实施方式的基板处理系统 100 中，由独立的处理部进行第 1 次涂敷、显影处理及第 2 次涂敷、显影处理，因此无需将晶片 W 取到外部而能够连续进行两次图案化。因此，可以极高的效率进行双重图案化。另外，如此在曝光装置 200 中进行两次曝光动作，而基板处理系统 100 用独立的处理部来进行第 1 次涂敷、显影处理及第 2 次涂敷、显影处理。因而，在正常状态下，基板处理系统 100 中的整体晶片处理的处理量可为曝光装置 200 处理量一半，可不必跟随曝光装置的高处理量，可减轻对基板处理系统 100 的负担。即，在双重图案化处理中，曝光装置的处理量要求在 200 ~ 300 块/小时，采用传统的涂敷/显影系统时，必须配合曝光装置的处理量，将目前的 100 ~ 150 块/小时提高到 200 ~ 300 块/小时，这对装置会产生极大的负担，但是通过采用本实施方式的基板处理系统 100，处理量在当前的 100 ~ 150 块/小时即可，可减轻装置负担。

但是，连接这种处理量不同的装置后在它们之间搬运晶片时，该连接部需要晶片的缓冲。因此，在本实施方式中，设置缓冲部 9 进行晶片 W 的缓冲。具体地说，从处理量低的基板处理系统 100 向处理量的高的曝光装置 200 搬运晶片 W 时，若没有缓冲器，则在该部分局部处理量成为两倍，用普通的搬运臂向曝光装置 200 供给晶片 W 就跟不上，另外，在曝光装置 200 中的第 1 次曝光和第 2 次曝光需要交换调制盘，因此必须按批运用。因而，在本实施方式的场合，搬入用缓冲器是必须的。与之相比，从曝光装置 200 搬出晶片 W 时，只要搬运臂的性能与曝光装置 200 的处理量对应就可应对，因此搬出用缓冲器并不是必须的，但考虑到处理量差异，目前最好使用搬出用缓冲器。

另外，在本实施方式中，将第一涂敷处理部 31、第二涂敷处理部 32、第一显影处理部 41、第二显影处理部 42 层叠设置，因此不仅是分别独立地进行每两次的抗蚀剂等的涂敷处理及显影处理的系统，而且可减小印痕（foot print）。特别是，作成在第二显影处理部 42 上设

置第一塗布处理部 31 的层叠体，且作成在第一显影处理部 41 上设置第二涂敷处理部 32 的层叠体，通过并排它们，可高效率地进行晶片搬运。

而且，将进行各处理的区域（section）汇集在一层的处理层中，并将它层叠，因此从这构思也能减小系统的印痕。

另外，将各处理层配置为有效率地一笔进行每两次的抗蚀剂等的涂敷处理及显影处理时的搬运，可进一步提高处理效率。

接着，对更具体的处理动作进行说明。

从外部向承载块 S1 搬入收容了多个晶片的承载器 20，通过转接臂 C，从该承载器 20 内取出 1 块晶片 W，搬入处理块 S2。然后，首先在第一子块 SB1 的第一涂敷处理部 31 进行第 1 次涂敷处理。具体地说，首先，将晶片 W 从转接臂 C 交接给第一搬运用搁置单元 T1 的交接台 TRS2，BCT 层 B2 的主臂 A2 接受交接台 TRS2 上的晶片 W，将晶片 W 按照冷却单元→防反射膜形成单元（与图 5 的显影单元 3 对应的单元）→加热单元的顺序搬运，通过依次进行规定的处理来形成下部防反射膜（BARC）。然后，将晶片 W 回交给交接台 TRS2。

接着，通过交接臂 D1，将交接台 TRS2 的晶片 W 搬运到 COT 层 B3 的交接台 TRS3，COT 层 B3 的主臂 A3 接受交接台 TRS3 上的晶片 W，将晶片 W 按照冷却单元→抗蚀剂涂敷单元（与图 5 的显影单元 3 对应的单元）→加热单元的顺序搬运，通过依次进行规定的处理来在下部防反射膜的上层形成抗蚀剂膜。然后，将晶片 W 搬运到周边曝光单元进行周边部曝光处理，然后，回交给交接台 TRS3。

接着，通过交接臂 D1，将交接台 TRS3 的晶片 W 搬运到 TCT 层 B4 的交接台 TRS4，TCT 层 B4 的主臂 A4 接受交接台 TRS4 上的晶片 W，将晶片 W 按照冷却单元→第二防反射膜形成单元（与图 5 的显影单元 3 对应的单元）→加热单元的顺序搬运，通过依次进行规定的处理来在抗蚀剂膜的上层形成上部防反射膜（TARC）。然后，将晶片 W 回交给交接台 TRS4。

通过以上步骤，结束第1次涂敷处理。

然后，通过交接臂D1，将交接台TRS4的晶片W搬运到交接台TRSA。接着第一搬运层M1的穿梭臂7接受交接台TRSA上的晶片W，将朝向改变为第二搬运用搁置单元T2侧，向第二搬运用搁置单元T2侧移动，使晶片W搬运到第二搬运用搁置单元T2的交接台TRSC上。属于第二子块SB2的第三搬运层M3的穿梭臂7接受该台TRSC上的晶片W，将朝向改变为第三搬运用搁置单元T3侧，向第三搬运用搁置单元T3侧移动，使晶片W搬运到第三搬运用搁置单元T3的交接台TRSE上。通过接口块S3的搬入用接口臂E1，交接台TRSE上的晶片W搬入到缓冲部9的第一搬入缓冲盒(Bu_{IN1})91中。

在第一搬入缓冲盒(Bu_{IN1})91中停滞了一批晶片W的时刻，通过第1次曝光用接口臂E3，将其中的晶片W搬运到曝光装置200。然后，对搬运到曝光装置200的晶片W实施第1次曝光。

已结束了第1次曝光的晶片W，搬出到接口块S3。具体地说，通过第1次曝光用接口臂E3来搬入到第一搬出缓冲盒(Bu_{OUT1})92。

然后，将第一搬出缓冲盒(Bu_{OUT1})92的晶片W搬入处理块S2中，通过第二子块SB2的第一显影处理部41来进行第1次显影处理。具体地说，通过搬出用接口臂E2来取出第一搬出缓冲盒(Bu_{OUT1})92的晶片W，搬运到对应于第三搬运用搁置单元T3的任一个DEV层B5的交接台TRS9中。然后，DEV层B5的主臂A5接受交接台TRS9上的晶片W，在该DEV层B5中，按照搁置单元U1~U4所包含的加热单元4→冷却单元→显影单元3→加热单元4→冷却单元的顺序搬运，在曝光后进行烘干(bake)处理、显影处理、二次烘干处理等规定的处理。这样将进行了显影处理的晶片W搬运到第二搬运用搁置单元T2的交接台TRS5中。通过以上步骤，结束第1次显影处理。

然后，接着由第二子块SB2的第二涂敷处理部32进行第2次涂敷处理。具体地说，首先，通过交接臂D2，将交接台TRS5上的晶片W交接给交接台TRS6，C/S层B6的主臂A6接受交接台TRS6上的

晶片 W, 将晶片按照清洗处理单元(与图 5 的显影单元 3 对应的单元) → 加热单元 → 冷却单元 → 固化单元 8 的顺序搬运, 进行已由第 1 次涂敷/曝光/显影处理来形成的图案的清洗处理及表面处理, 例如进行紫外线照射的固化处理。从而防止第 2 次涂敷处理时附着微粒或产生滤取的情况。然后, 将晶片 W 回交给交接台 TRS6。

接着, 通过交接臂 D2, 将交接台 TRS6 的晶片 W 搬运到 COT 层 B7 的交接台 TRS7 上, COT 层 B7 的主臂 A7 接受交接台 TRS7 上的晶片 W, 将晶片 W 按照冷却单元 → 抗蚀剂涂敷单元 (与图 5 的显影单元 3 对应的单元) → 加热单元的顺序搬运, 通过依次进行规定的处理, 在第 1 次涂敷处理时的上部防反射膜的上层形成抗蚀剂膜。然后, 将晶片 W 搬运到周边曝光单元进行周边部曝光处理, 然后, 回交给交接台 TRS7。

接着, 通过交接臂 D2, 将交接台 TRS7 的晶片 W 搬运到 TCT 层 B8 的交接台 TRS8 上, TCT 层 B8 的主臂 A8 接受交接台 TRS8 上的晶片 W, 将晶片 W 按照冷却单元 → 第二防反射膜形成单元 (与图 5 的显影单元 3 对应的单元) → 加热单元的顺序搬运, 通过依次进行规定的处理来在抗蚀剂膜的上层形成上部防反射膜 (TARC)。然后, 将晶片 W 回交给交接台 TRS8。

通过以上步骤, 结束第 2 次涂敷处理。

然后, 通过交接臂 D2, 将交接台 TRS8 的晶片 W 搬运到第二搬运用搁置单元 T2 的交接台 TRSC 上。属于第二子块 SB2 的第三搬运层 M3 的穿梭臂 7 接受该台 TRSC 上的晶片 W, 将朝向改变为第三搬运用搁置单元 T3 侧, 向第三搬运用搁置单元 T3 侧移动, 使晶片 W 搬运到第三搬运用搁置单元 T3 的交接台 TRSE。通过接口块 S3 的搬入用接口臂 E1, 交接台 TRSE 上的晶片 W 搬入到缓冲部 9 的第二搬入缓冲盒 (Bu_{IN2}) 93 中。

在第二搬入缓冲盒 (Bu_{IN2}) 93 中停滞了一批的晶片 W 的时刻, 通过第 2 次曝光用接口臂 E4, 将其中的晶片 W 搬运到曝光装置 200。

然后，对搬运到曝光装置 200 的晶片 W 实施第 2 次曝光。

已结束第 2 次曝光的晶片 W，搬出到接口块 S3。具体地说，通过第 2 次曝光用接口臂 E4 来搬入第二搬出缓冲箱 (Bu_{OUT2}) 94。

然后，将第二搬出缓冲盒 (Bu_{OUT2}) 94 的晶片 W 搬入处理块 S2 中，由第一子块 SB1 的第二显影处理部 42 进行第 2 次显影处理。具体地说，利用搬出用接口臂 E2 取出第二搬出缓冲盒 (Bu_{OUT2}) 94 的晶片 W，搬运到与第三搬运用搁置单元 T3 的第四搬运层 M4 对应的交接单元 TRSF。接着，第四搬运层 M4 的穿梭臂 7 接受交接台 TRSF 上的晶片 W，将朝向改变为第二搬运用搁置单元 T2 侧，向第二搬运用搁置单元 T2 侧移动，使晶片 W 搬运到第二搬运用搁置单元 T2 的交接台 TRSD 上。然后，利用交接臂 D2，将交接台 TRSD 的晶片 W 搬运到与属于第一子块 SB1 的第二显影处理部 42 的任一 DEV 层 B1 对应的交接台 TRS5 上。然后，DEV 层 B1 的主臂 A1 接受交接台 TRS5 上的晶片 W，在该 DEV 层 B1 中，按照搁置单元 U1 ~ U4 所包含的加热单元 4 → 冷却单元 → 显影单元 3 → 加热单元 4 → 冷却单元的顺序搬运，在曝光后进行烘干处理、显影处理、二次烘干处理等规定的处理。这样将进行了显影处理的晶片 W 搬运到第一搬运用搁置单元 T1 的交接台 TRS1 上。通过以上步骤，结束第 2 次显影处理。还有，在这种搬运顺序中，无需使用第二搬运层 M2，但在系统中产生一些诸如故障的场合，可用作旁路部件，或者在处理错综复杂时可用作另一路径的搬运部件。

已结束了第 2 次显影处理的交接台 TRS1 上的晶片 W，通过转接臂 C 收容到承载器 20 内。这种处理对多批晶片 W 连续进行。

在这种搬运程序中，在各处理层中用主臂来将晶片搬运到各单元，并进行规定的处理，在层叠的其它处理层中通过纵向的搬运机构来搬运晶片，而且利用搬运层的穿梭臂可进行旁路，因此可进行效率极高的搬运。

依据本发明的上述实施方式，可对应对一个基板进行至少两次曝

光的曝光装置，且处理部包括：进行对应于第1次曝光的第1次涂敷处理的第一涂敷处理部；进行第1次显影处理的第一显影处理部；进行对应于第2次曝光的第2次涂敷处理的第二涂敷处理部；以及进行第2次显影处理的第二显影处理部。因此无需将晶片W取出到外部而能连续地进行多次图案化。因此能够以极高的效率进行多次图案化。

另外，通过在接口块设置缓冲部，使基板处理系统中的处理量成为曝光装置的一半，因此无需跟随曝光装置的高处理量，可减轻对基板处理系统的负担。

以上是本发明的典型实施方式，但本发明并不限于上述实施方式，可作各种变形。例如，在上述实施方式中，基板处理系统具有按每个处理层层叠的结构，但是只要能进行第一涂敷处理、第一显影处理、第二涂敷处理及第二显影处理，就不限于这种结构。

另外，在上述实施方式中，第1次涂敷处理形成下部防反射膜、抗蚀剂膜、上部防反射膜，但是也可只形成下部防反射膜及上部防反射膜中的任一方，也可不设置这些而仅形成抗蚀剂膜。另外，作为第2次涂敷处理，进行了作为清洗及表面处理的固化处理，然后形成了抗蚀剂膜、上部防反射膜，但是清洗及表面处理可为任一种。还有，作为表面处理进行了紫外线照射的固化处理，但可为其它能量线或采用热的处理，也可进行涂敷等其它表面处理来取代固化处理。

还有，在上述实施方式中就被处理体为半导体晶片的场合进行了说明，但本发明显然可适用于半导体晶片以外的基板，例如LCD玻璃基板等的处理系统。

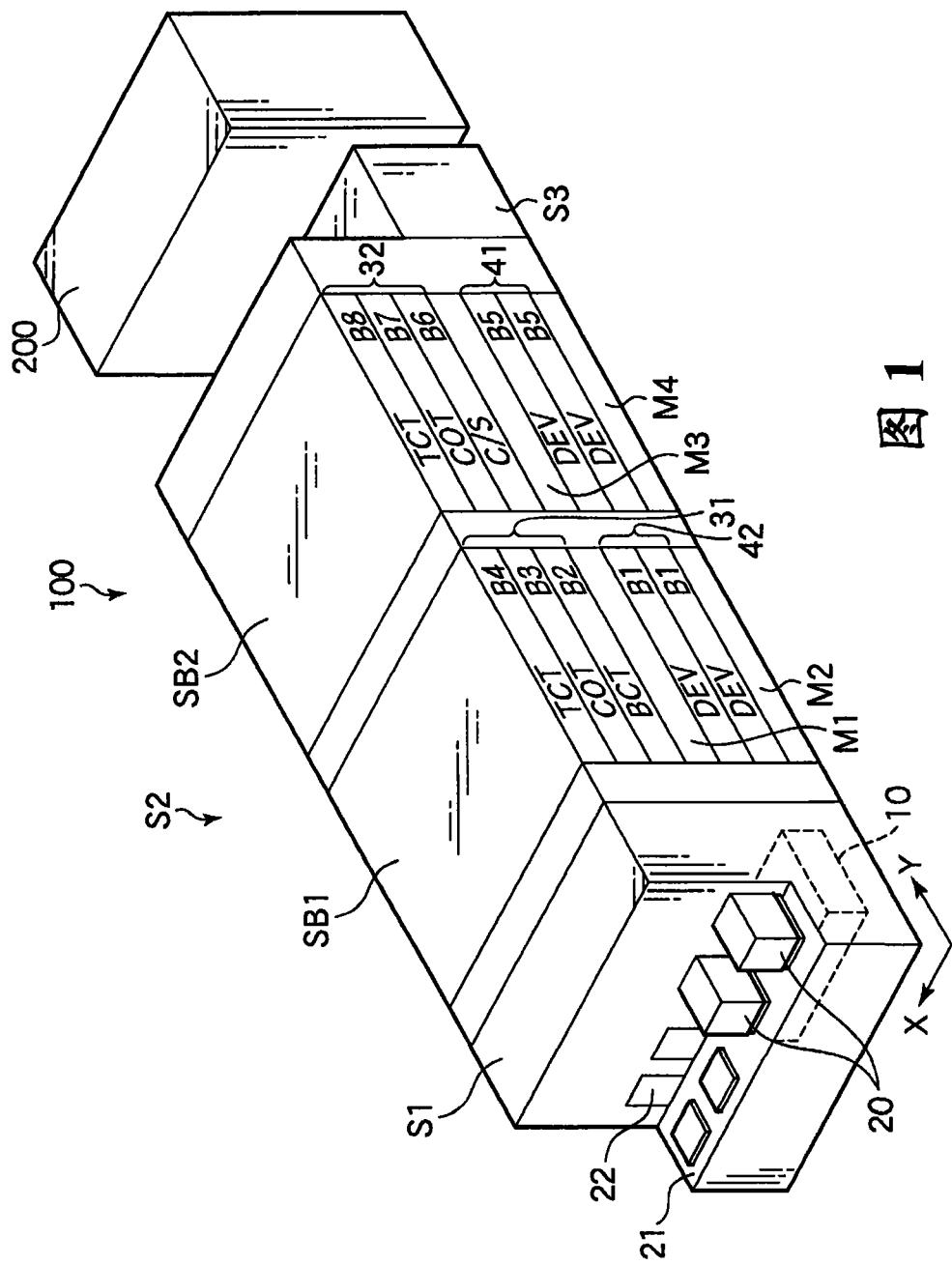


图 1

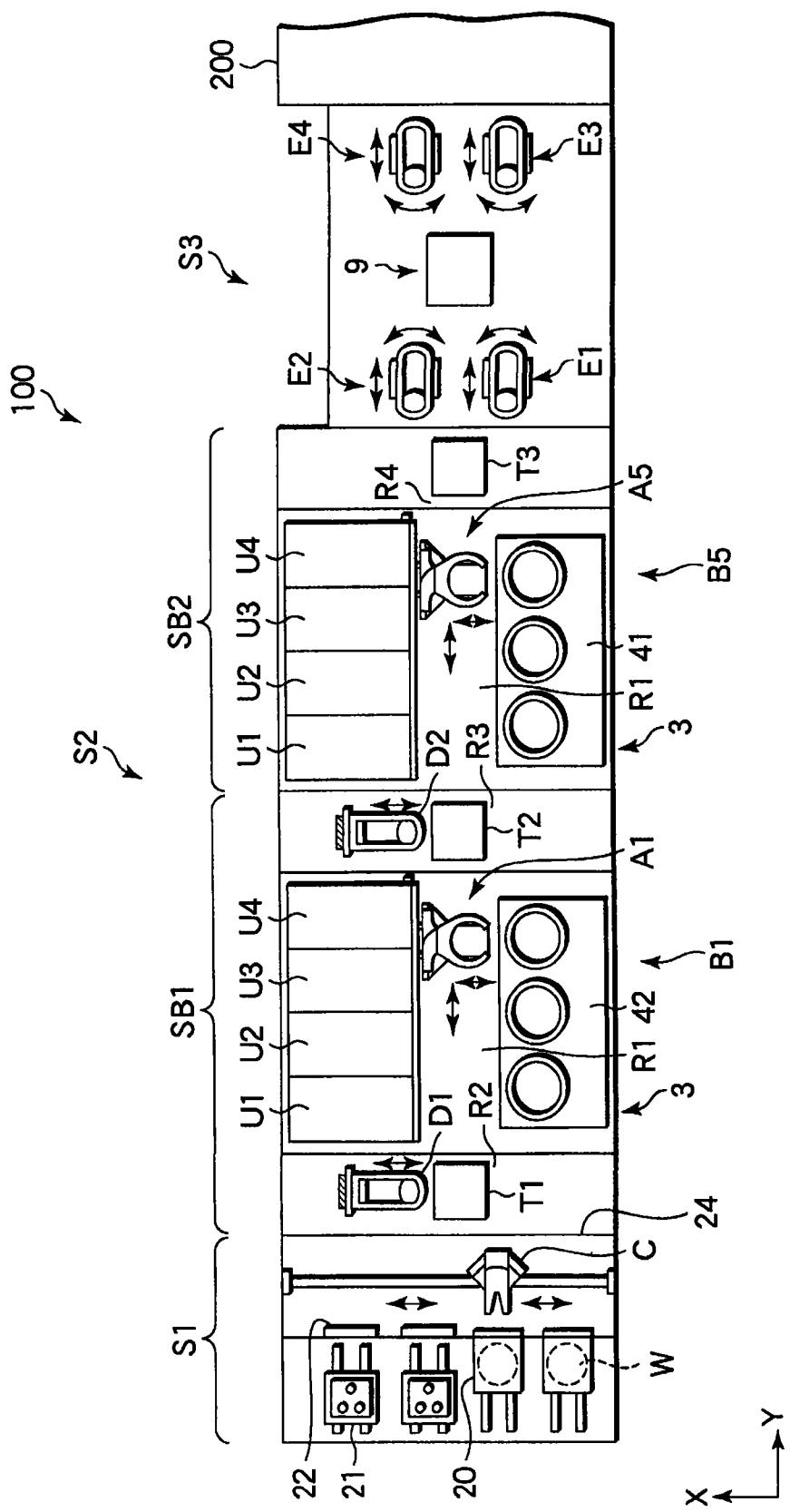


图 2

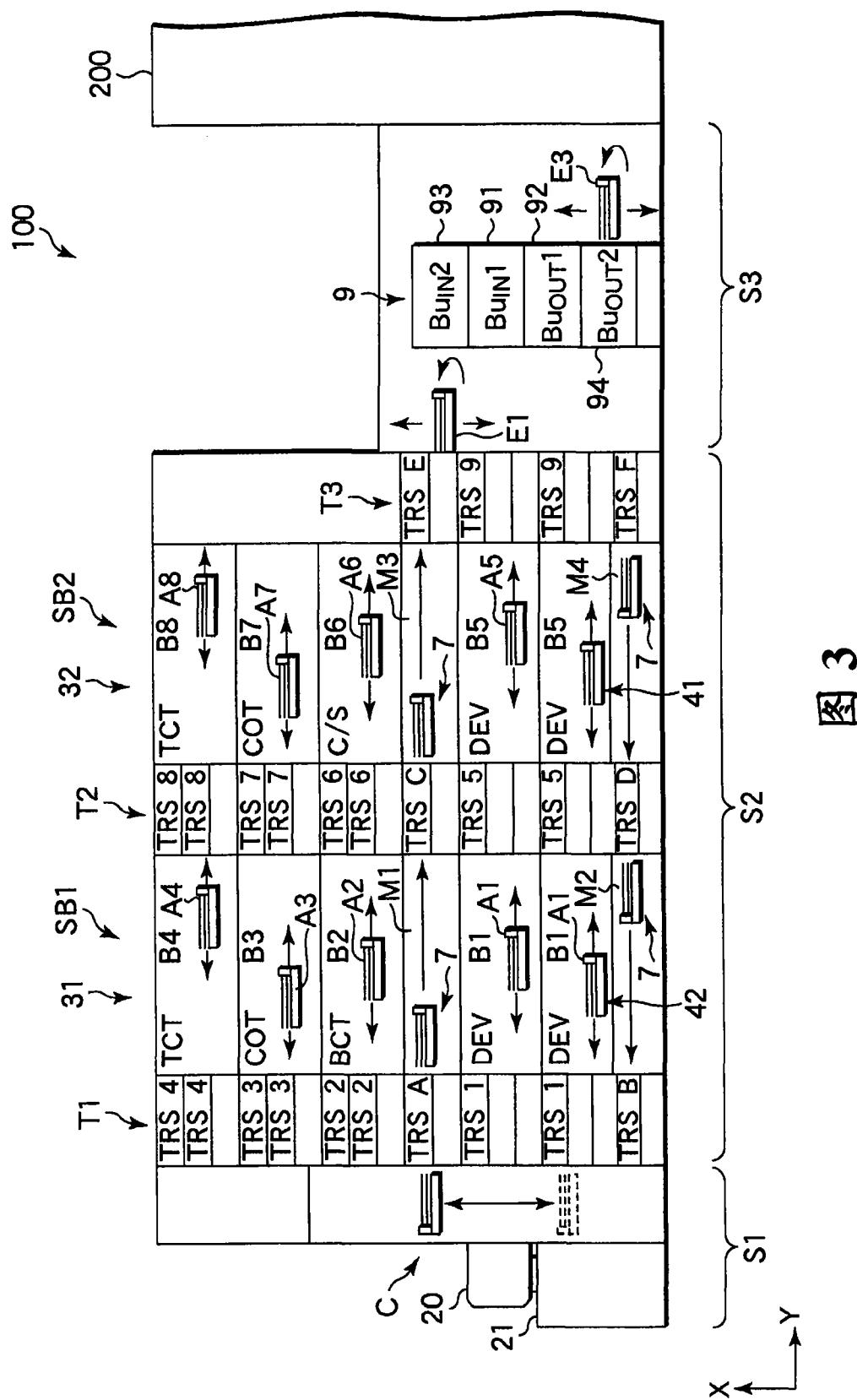


图 3

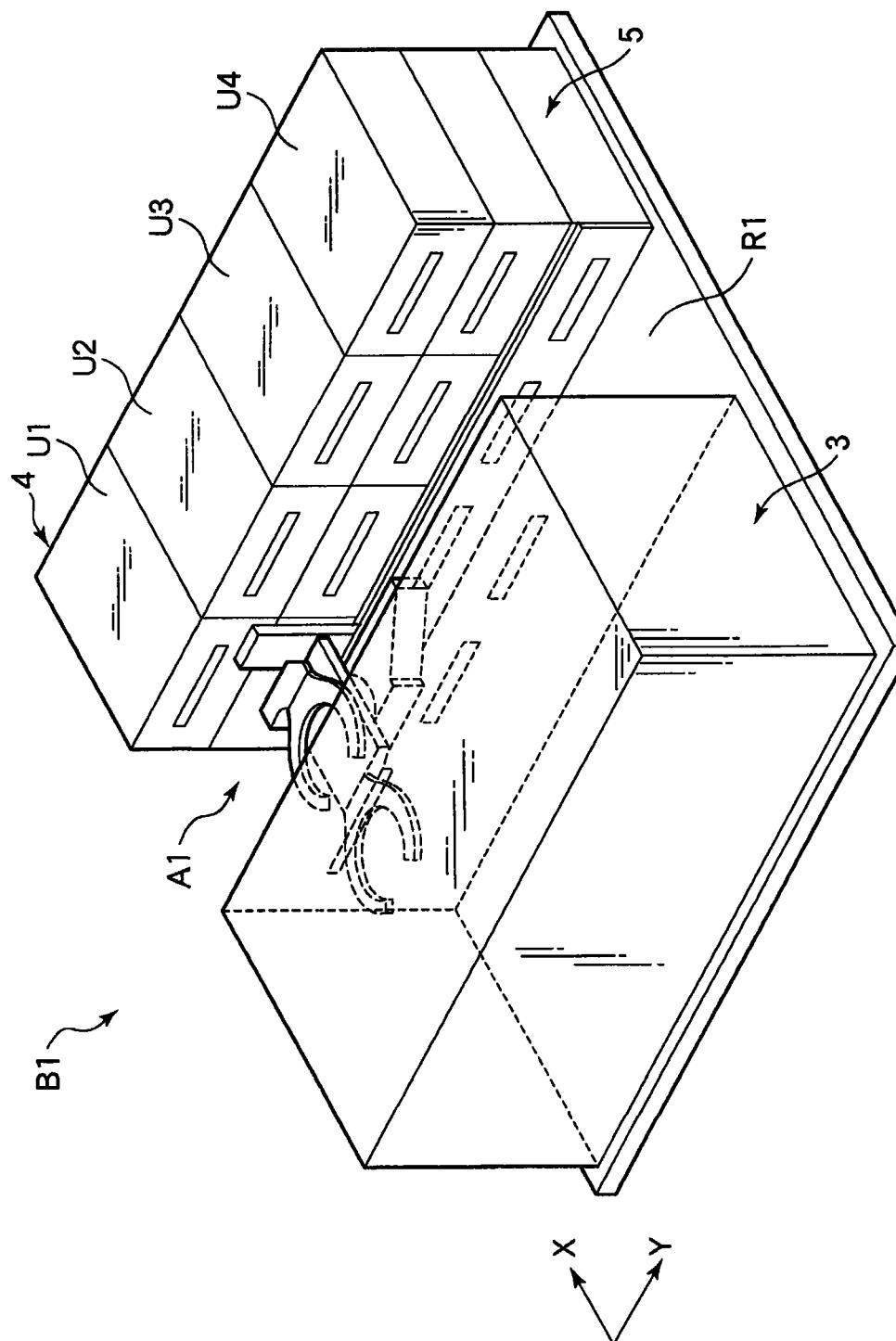


图 4

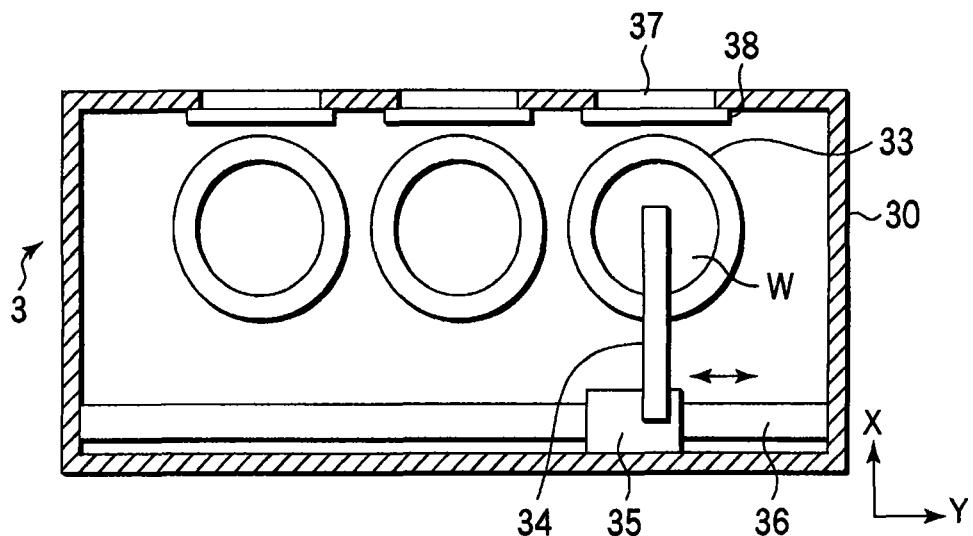


图 5A

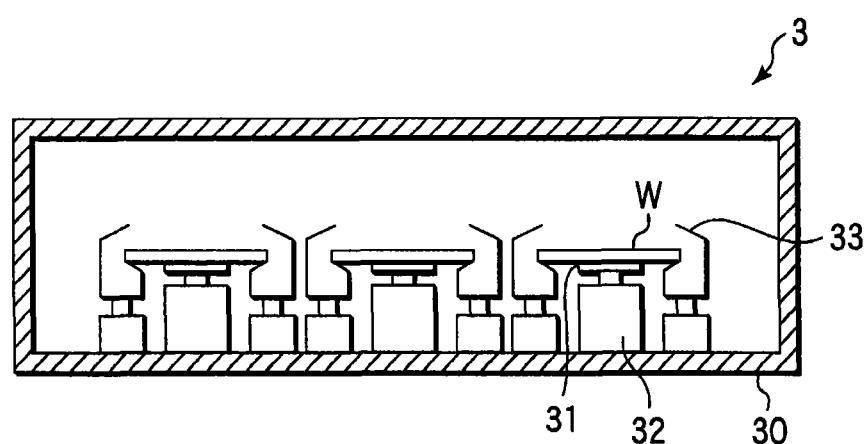


图 5B

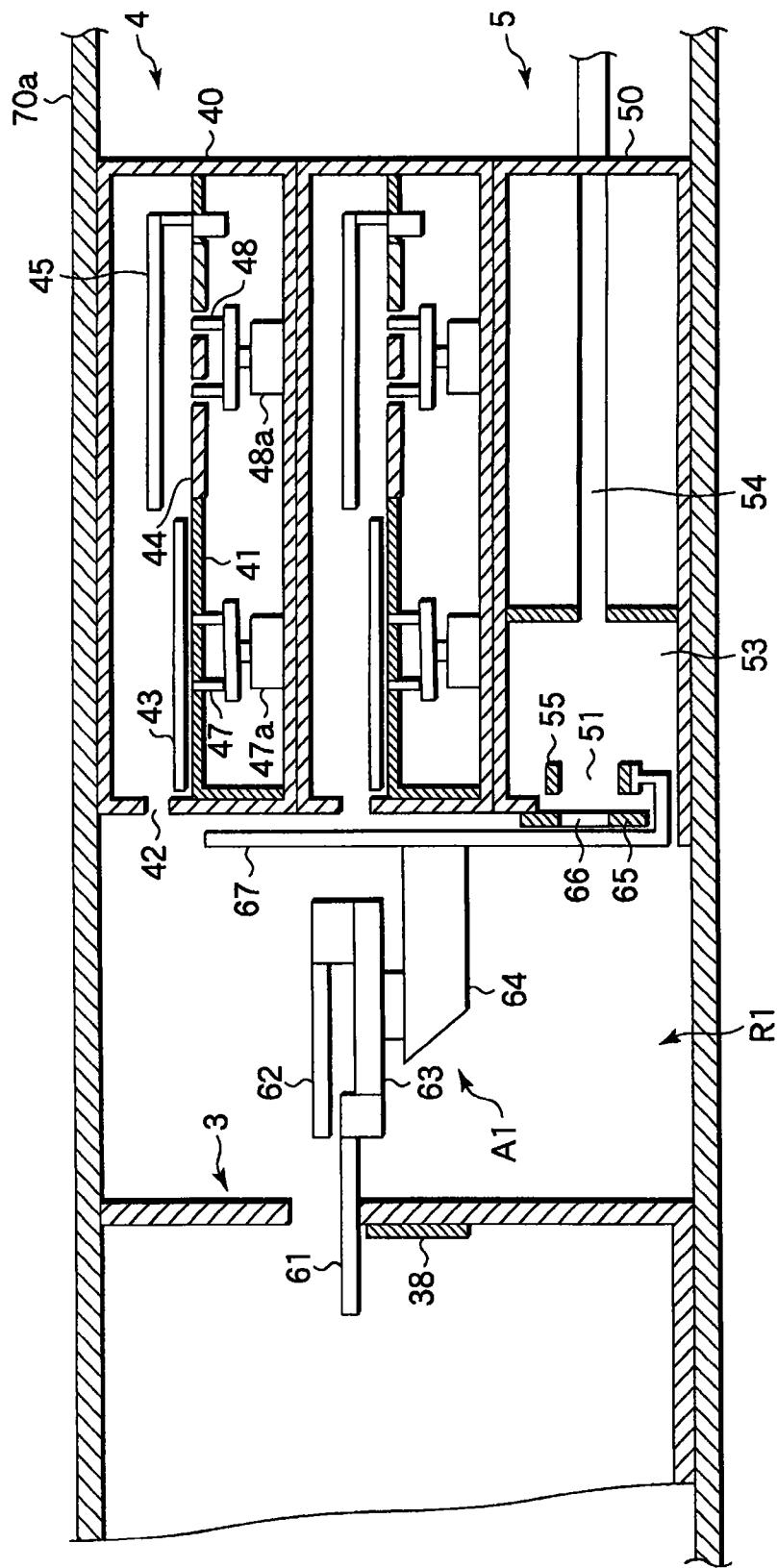


图 6

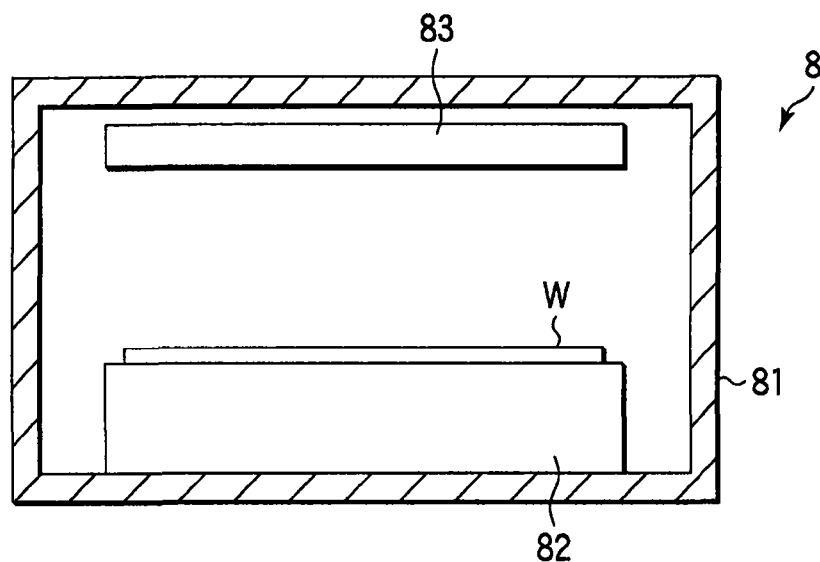


图 7

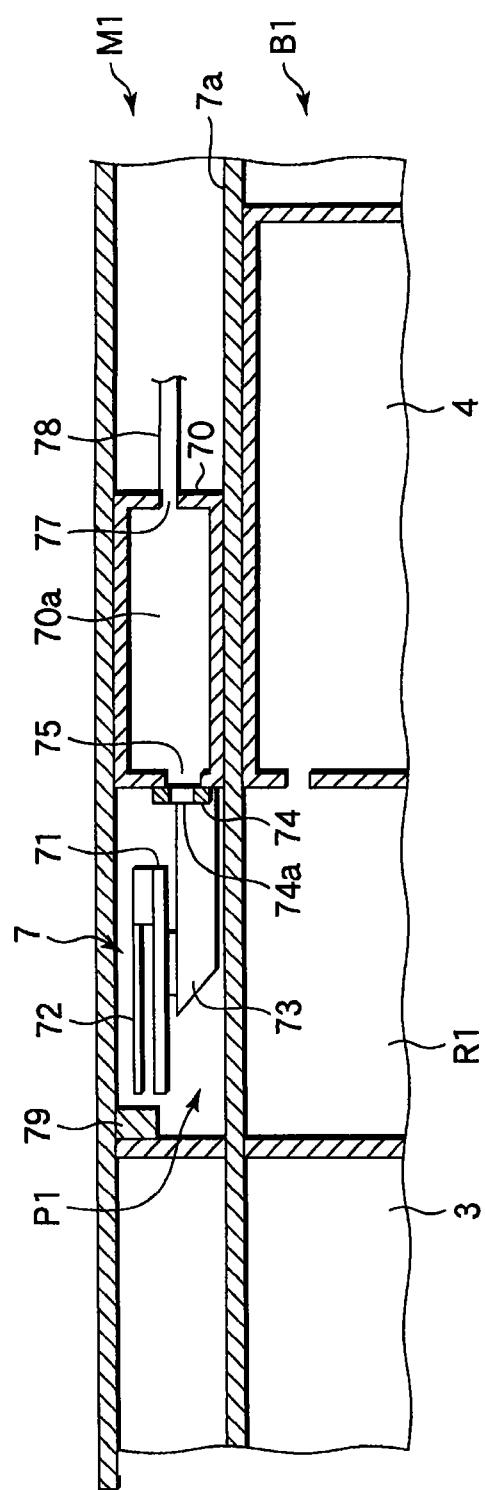


图 8

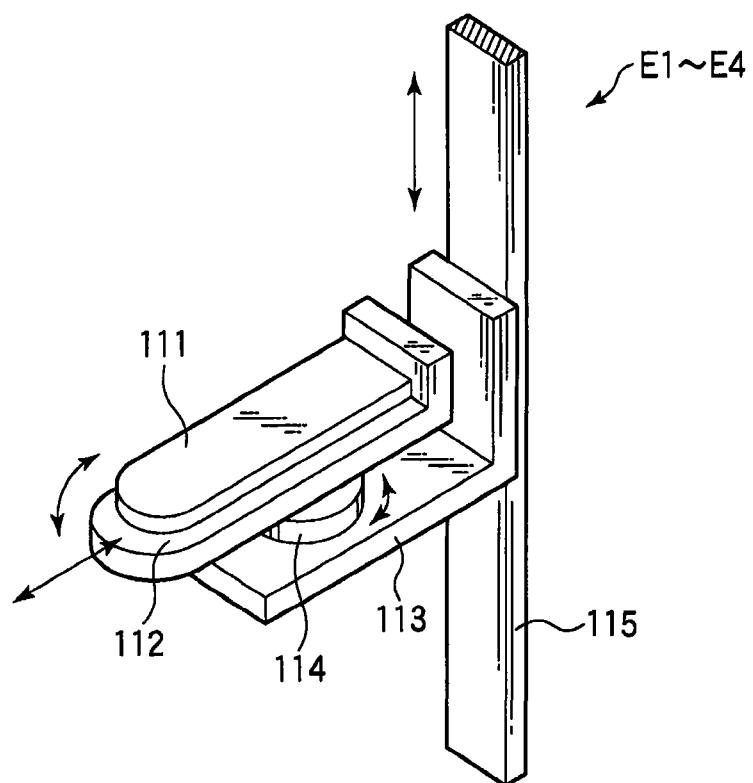


图 9

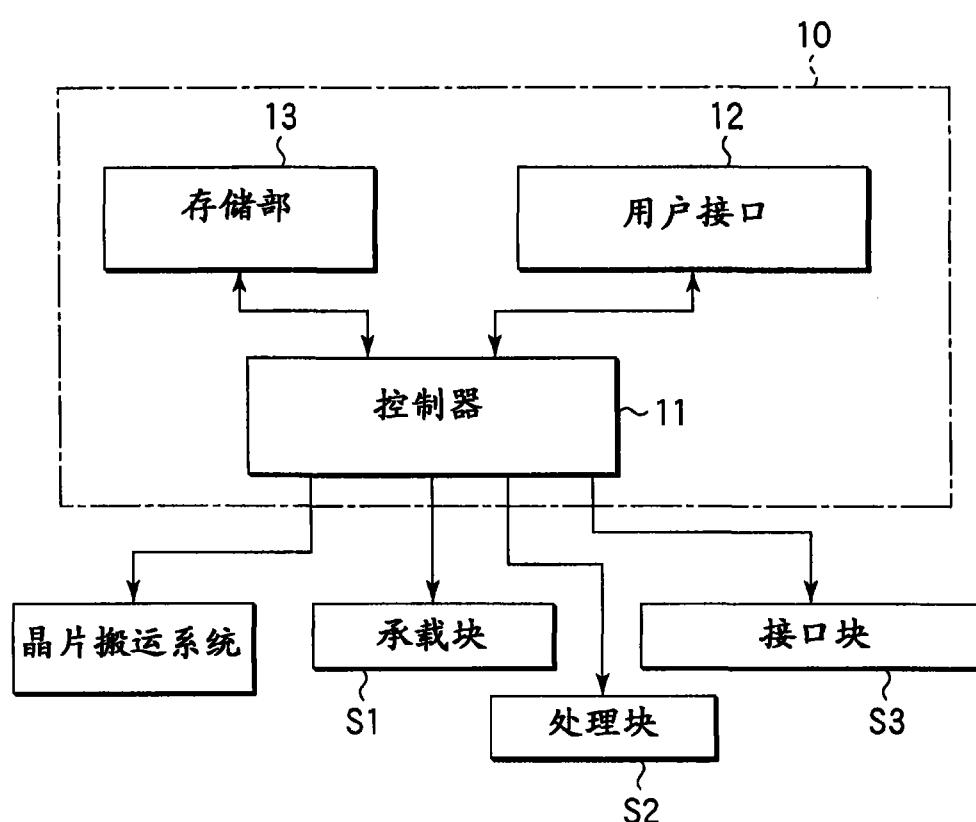
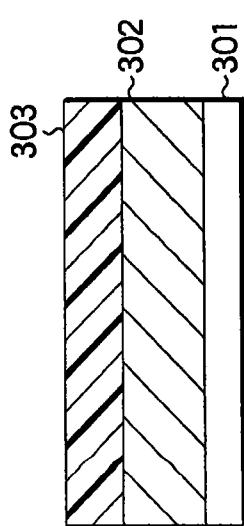
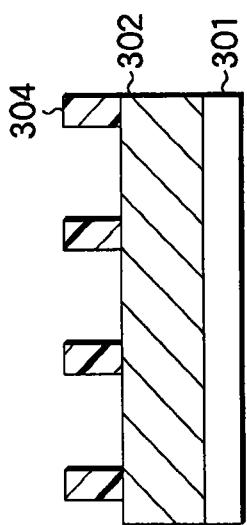


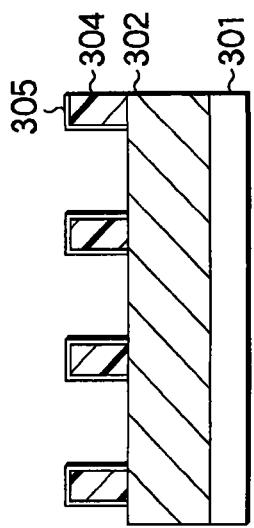
图 10



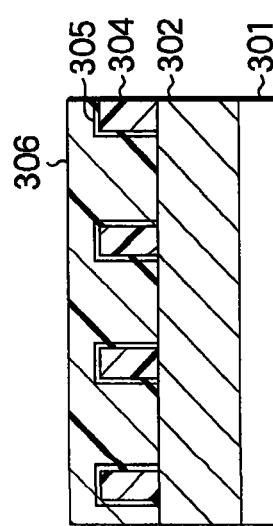
第 1 次涂敷
图 11A



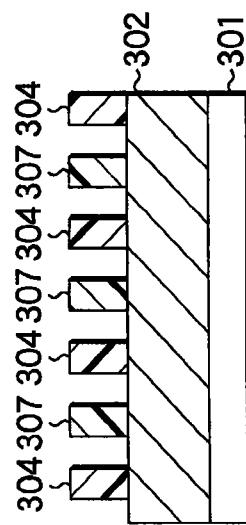
第 1 次图案化
(曝光 + 显影)
图 11B



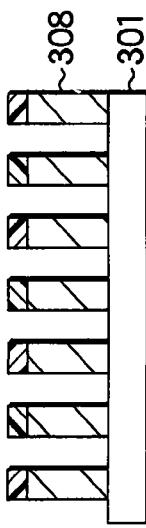
图案的表面处理
图 11C



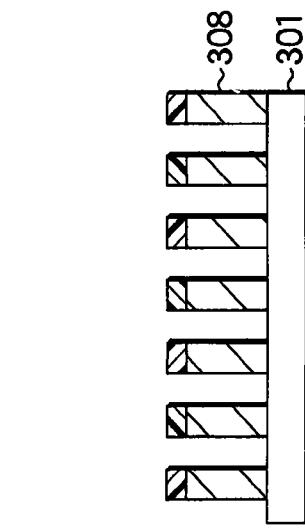
第 2 次涂敷
图 11D



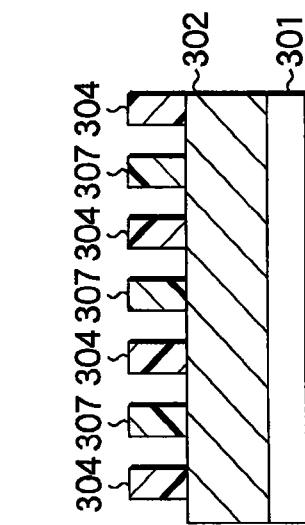
第 2 次图案化
(曝光 + 显影)
图 11E



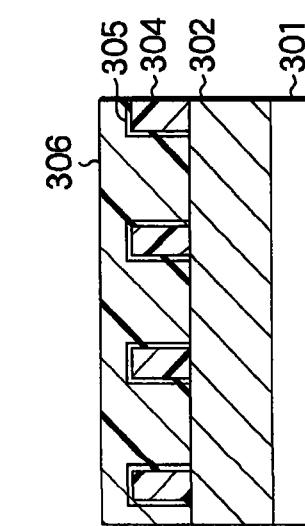
蚀刻
图 11F



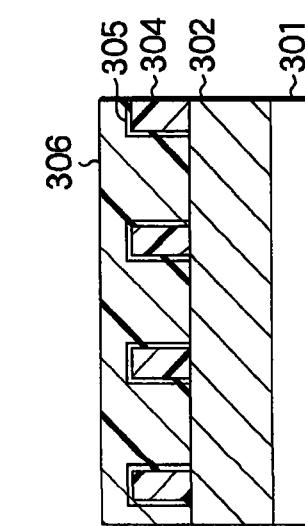
图案的表面处理
图 11G



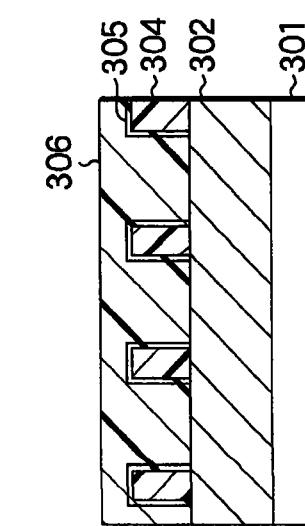
图案的表面处理
图 11H



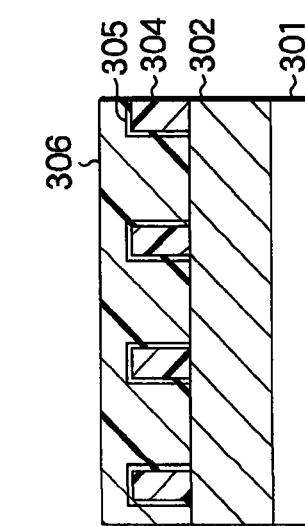
图案的表面处理
图 11I



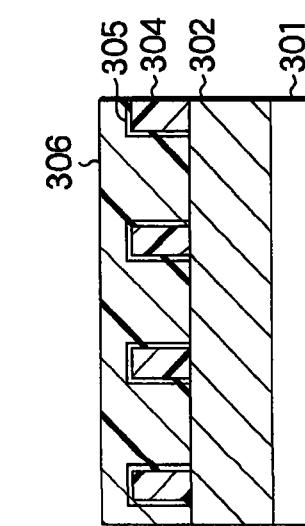
图案的表面处理
图 11J



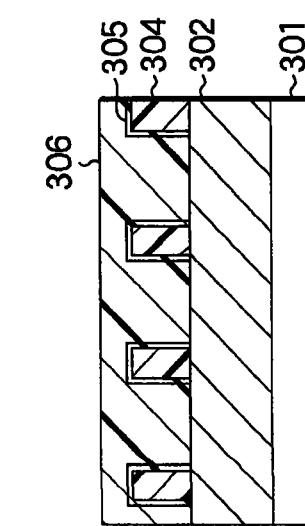
图案的表面处理
图 11K



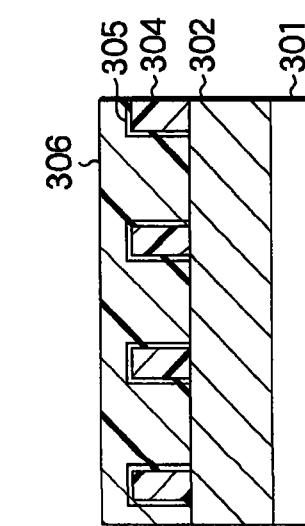
图案的表面处理
图 11L



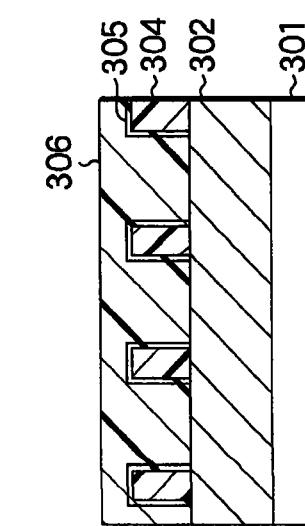
图案的表面处理
图 11M



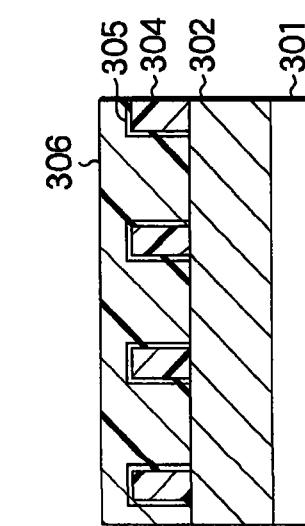
图案的表面处理
图 11N



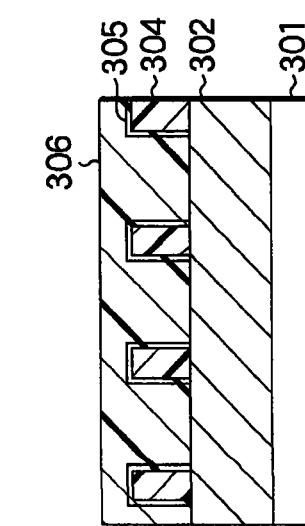
图案的表面处理
图 11O



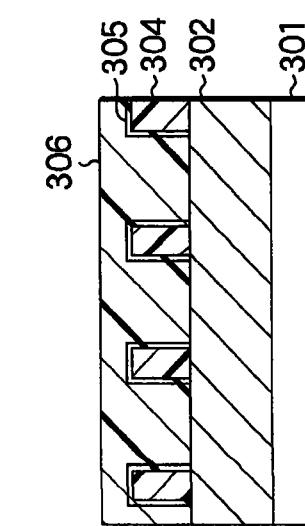
图案的表面处理
图 11P



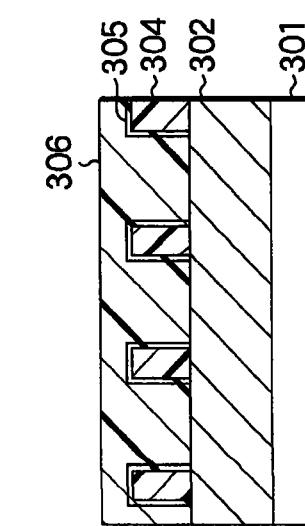
图案的表面处理
图 11Q



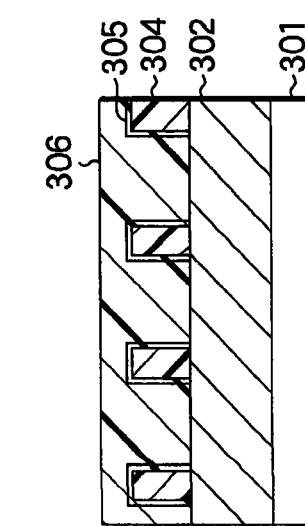
图案的表面处理
图 11R



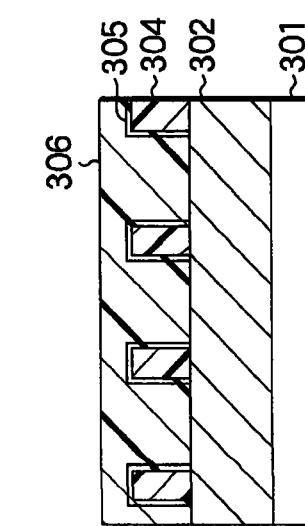
图案的表面处理
图 11S



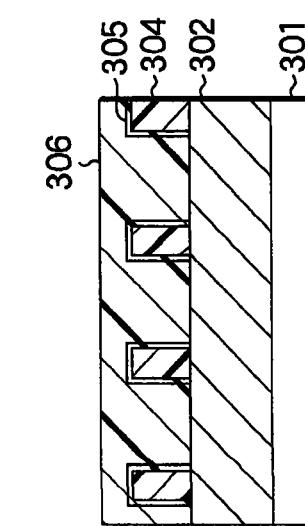
图案的表面处理
图 11T



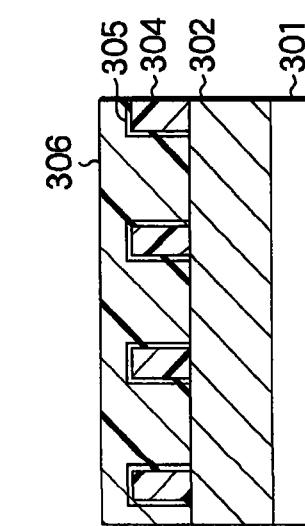
图案的表面处理
图 11U



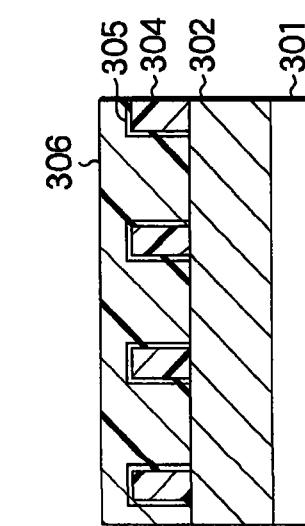
图案的表面处理
图 11V



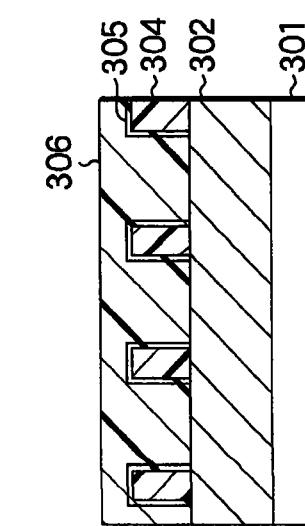
图案的表面处理
图 11W



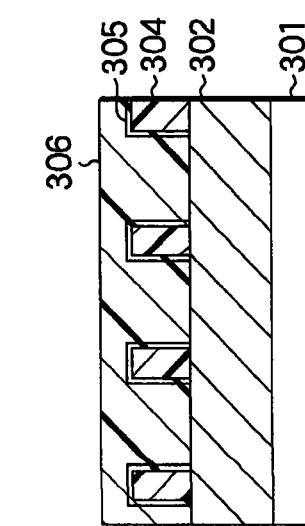
图案的表面处理
图 11X



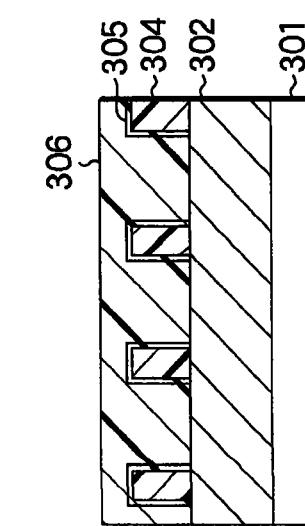
图案的表面处理
图 11Y



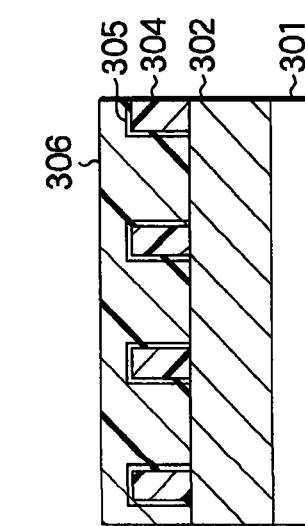
图案的表面处理
图 11Z



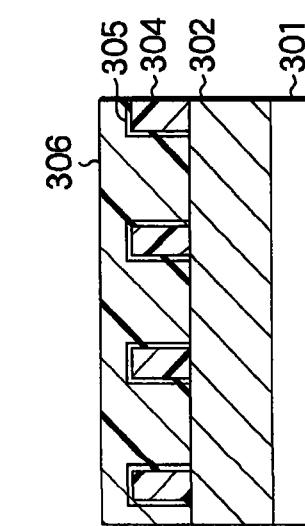
图案的表面处理
图 11AA



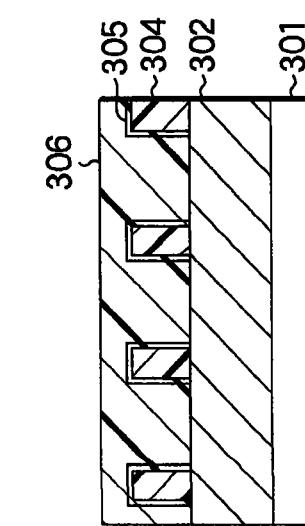
图案的表面处理
图 11BB



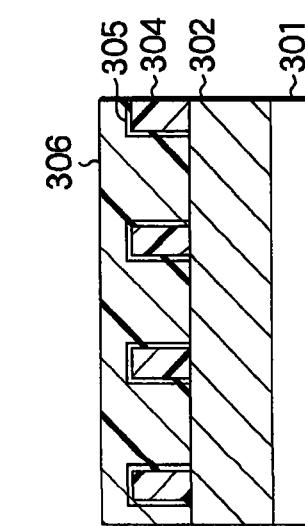
图案的表面处理
图 11CC



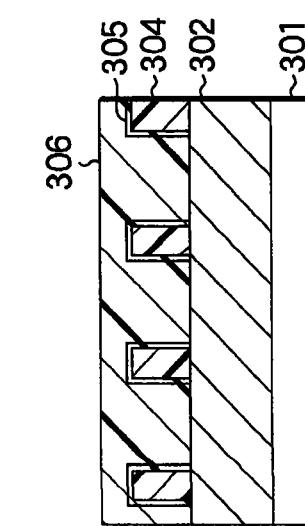
图案的表面处理
图 11DD



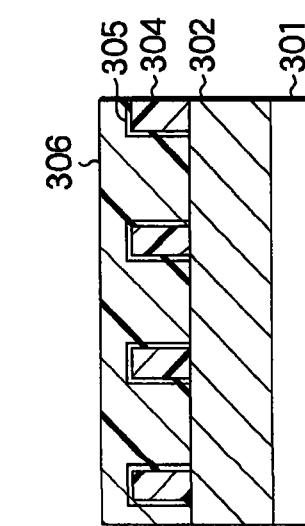
图案的表面处理
图 11EE



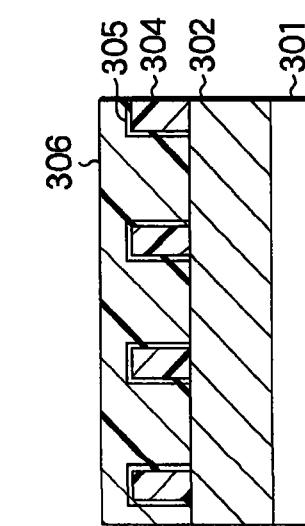
图案的表面处理
图 11FF



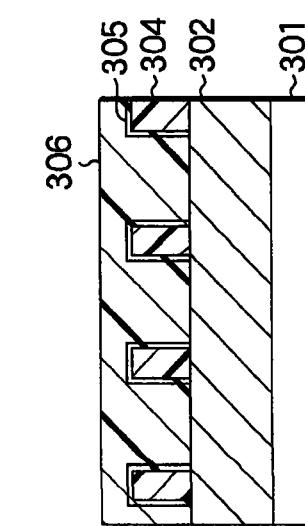
图案的表面处理
图 11GG



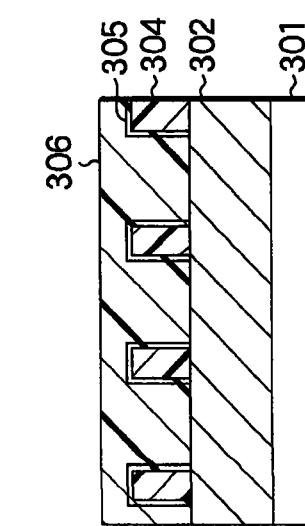
图案的表面处理
图 11HH



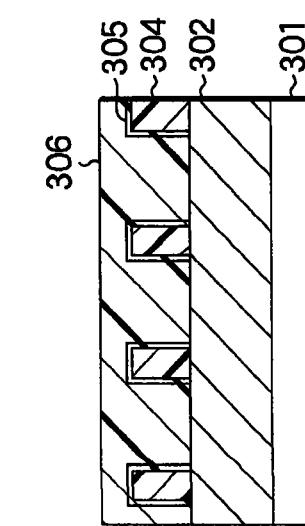
图案的表面处理
图 11II



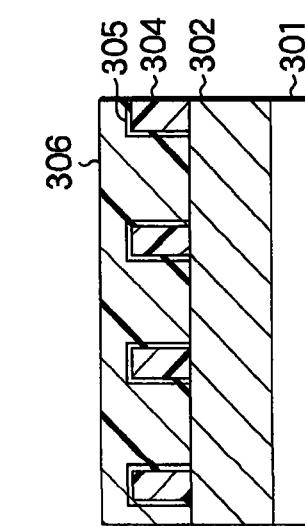
图案的表面处理
图 11JJ



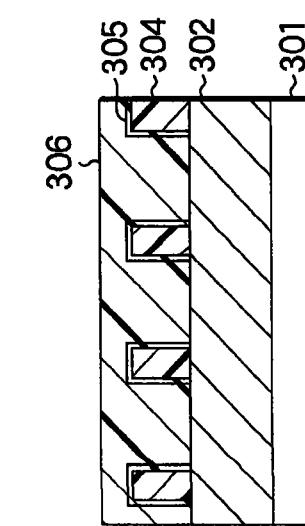
图案的表面处理
图 11KK



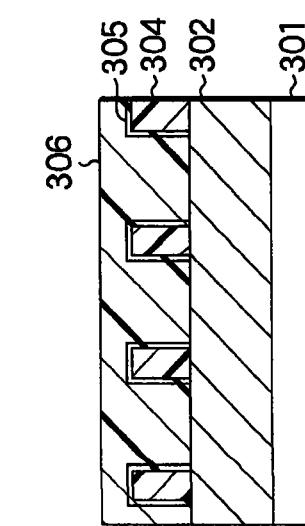
图案的表面处理
图 11LL



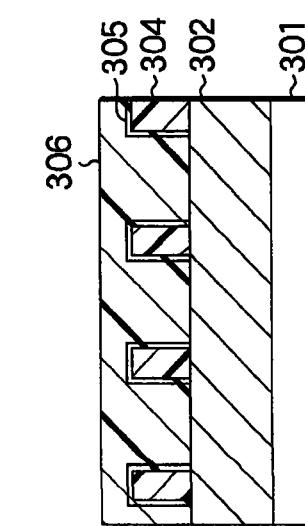
图案的表面处理
图 11MM



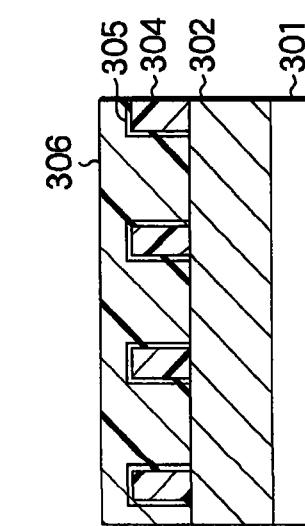
图案的表面处理
图 11NN



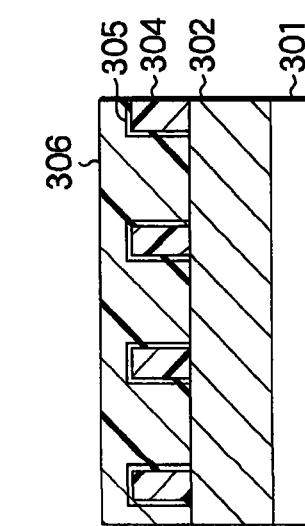
图案的表面处理
图 11OO



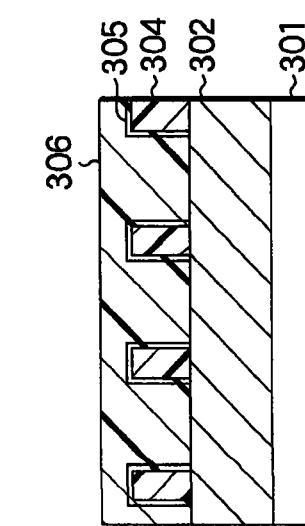
图案的表面处理
图 11PP



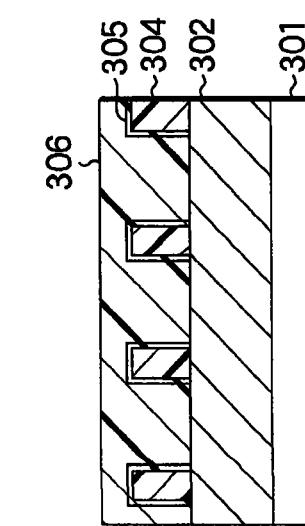
图案的表面处理
图 11QQ



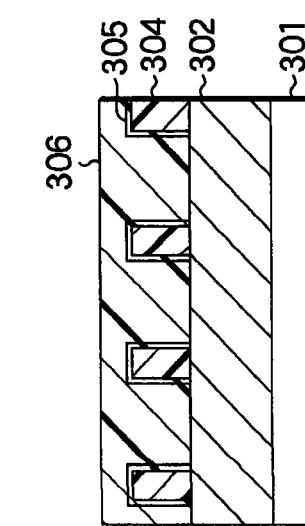
图案的表面处理
图 11RR



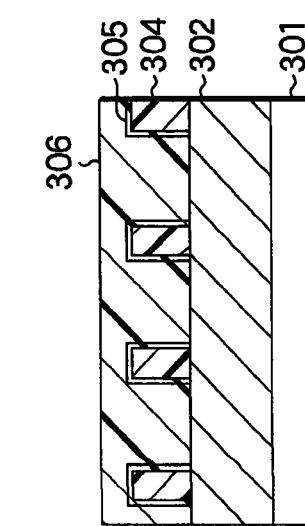
图案的表面处理
图 11SS



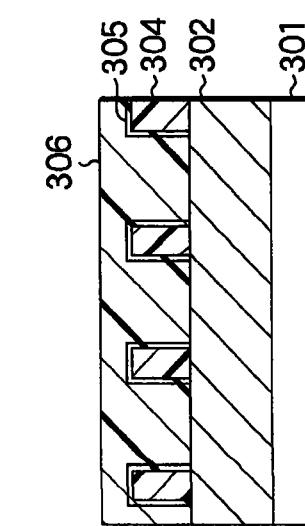
图案的表面处理
图 11TT



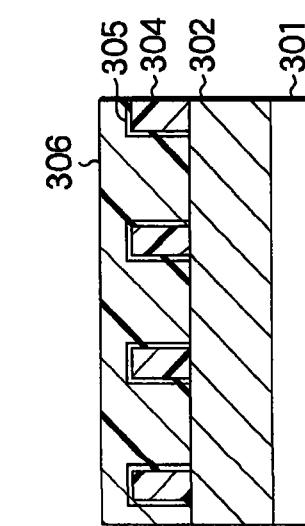
图案的表面处理
图 11UU



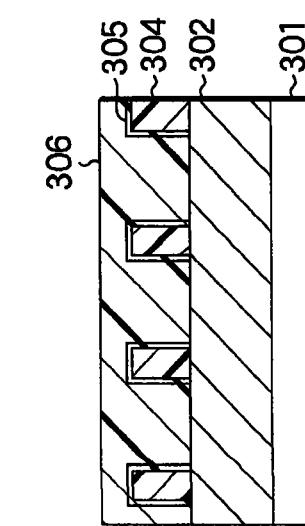
图案的表面处理
图 11VV



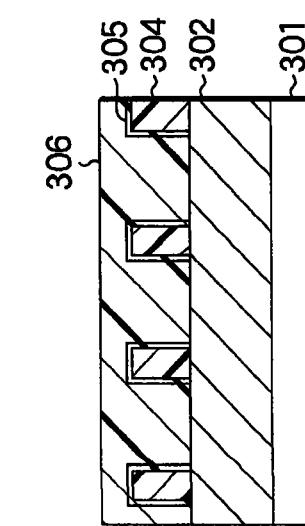
图案的表面处理
图 11WW



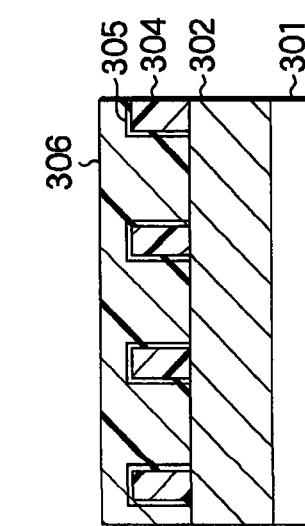
图案的表面处理
图 11XX



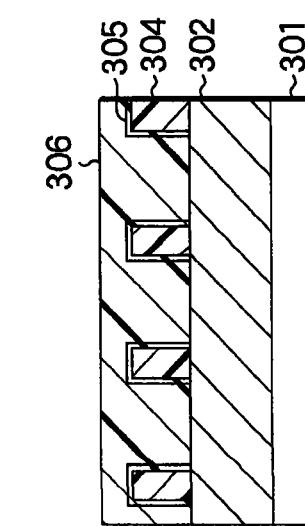
图案的表面处理
图 11YY



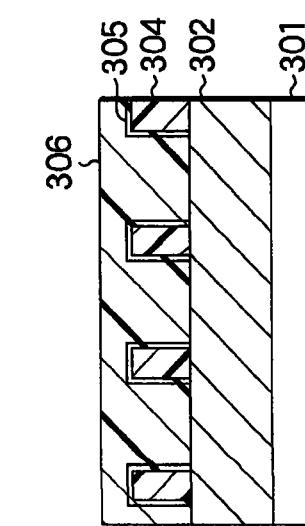
图案的表面处理
图 11ZZ



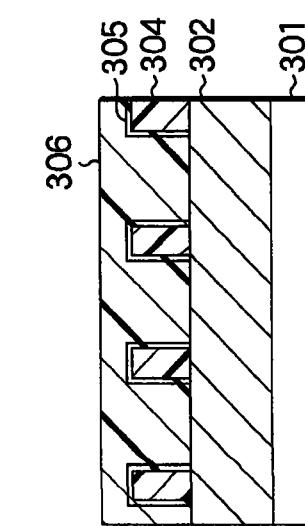
图案的表面处理
图 11AA



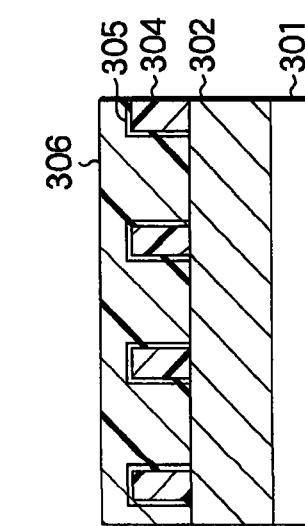
图案的表面处理
图 11BB



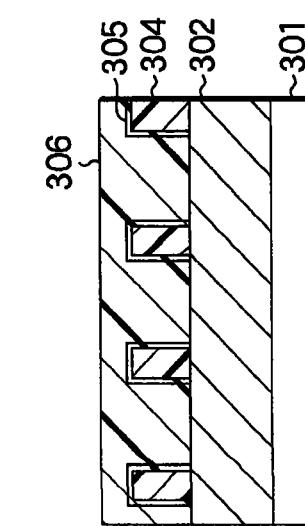
图案的表面处理
图 11CC



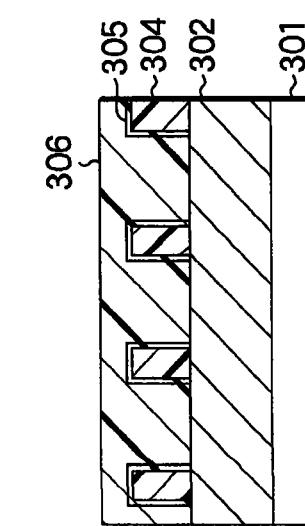
图案的表面处理
图 11DD



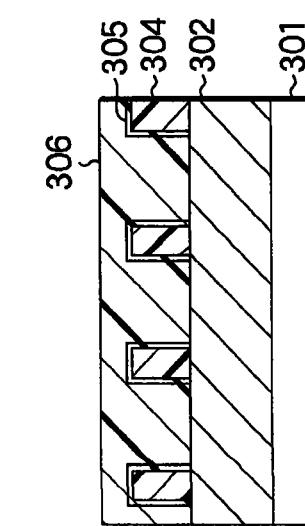
图案的表面处理
图 11EE



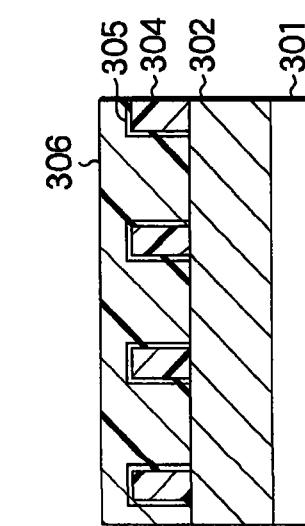
图案的表面处理
图 11FF



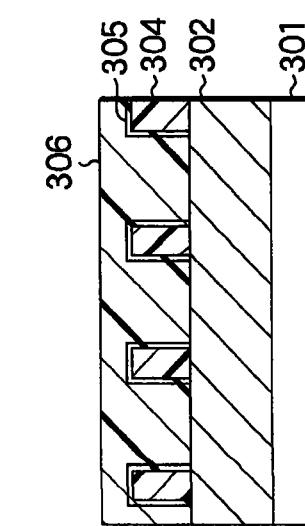
图案的表面处理
图 11GG



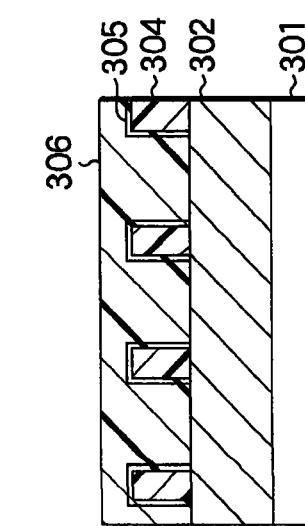
图案的表面处理
图 11HH



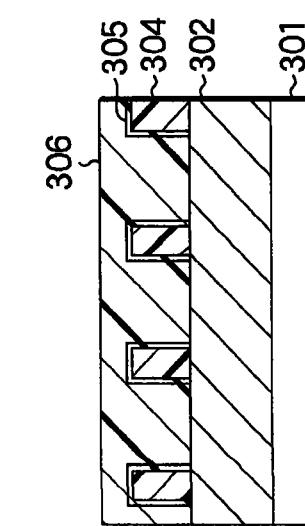
图案的表面处理
图 11II



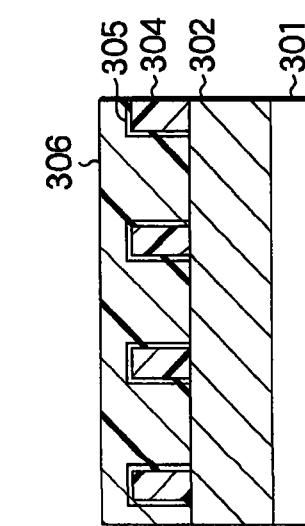
图案的表面处理
图 11JJ



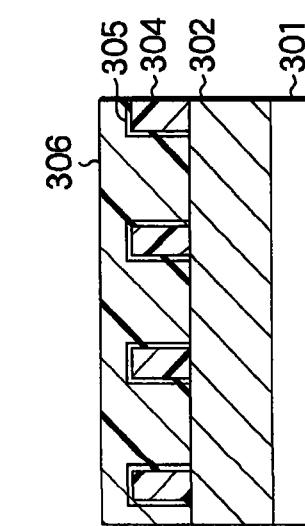
图案的表面处理
图 11KK



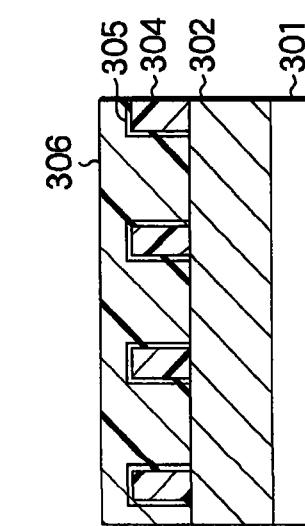
图案的表面处理
图 11LL



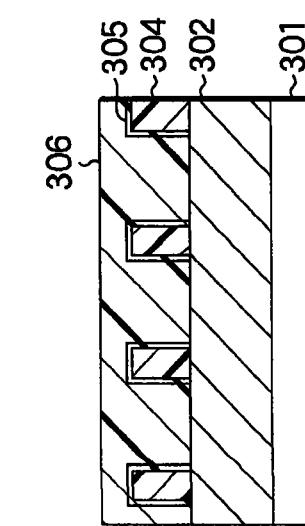
图案的表面处理
图 11MM



图案的表面处理
图 11NN



图案的表面处理
图 11OO



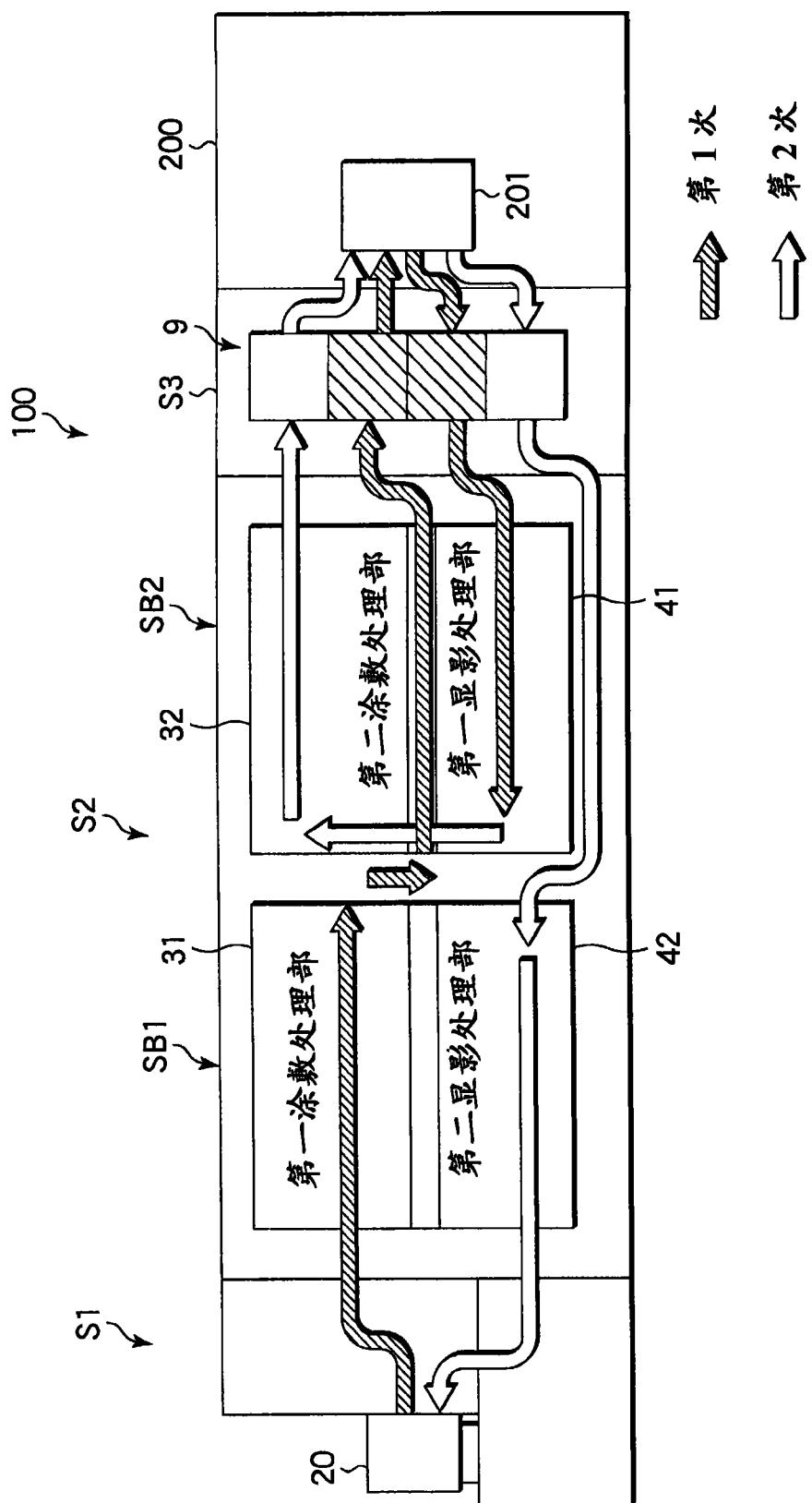


图 12