СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1164896 A

4(51) H 04 J 3/17

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

[illegible]

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3503349/24-09
(22) 20.10.82
(46) 30.06.85. Бюл.№ 24
(72) И.Н.Ерохин и Н.Н.Новиков
(53) 621.395.44:621.376.56(088.8)
(56)1.Патент США № 3832493, кл. H 04 J 3/17, опублик. 1974.

2. Авторское свидетельство СССР по заявке № 3467612/09, кл. H 04 J 3/17, 1982.

(54)(57) ОБНАРУЖИТЕЛЬ АКТИВНОСТИ КАНАЛА В СИСТЕМЕ С ДЕЛЬТА-МОДУЛЯЦИЕЙ, содержащий последовательно соединенные детектор мгновенных значений сигнала и суммирующий счетный блок, при этом детектор мгновенных значений сигнала содержит первую линию задержки, первый элемент ИЛИ, последовательно соединенные вторую линию задержки и второй элемент ИЛИ, первый, второй элементы И, инвертор и третью линию задержки, о т л и ч а ю щ и й с я тем, что, с целью повышения точности, в детектор мгновенных значений сигнала введены синхронный RS-триггер и элемент ЗАПРЕТ, при этом вход инвертора объединен с входом первой линии задержки и третьим входом синхронного RS-триггера и является входом детектора мгновенных значений сигнала, а выход инвертора соединен с первым входом элемента ЗАПРЕТ, вторым входом первого элемента И и первым входом второго элемента И, выходы первого и второго элементов И соединены соответственно с первым входом синхронного RS-триггера и с вторым входом первого элемента ИЛИ, второй вход элемента ЗАПРЕТ соединен с выходом первой линии задержки, а выход элемента ЗАПРЕТ соединен с входом третьей линии задержки, выход которой соединен с первым входом первого элемента И, вход третьей линии задержки соединен с первым входом первого элемента ИЛИ, выход которого соединен с входом второй линии задержки, вход третьей линии задержки соединен с первым входом второго элемента ИЛИ, выход которого является выходом детектора мгновенных значений сигнала, при этом выход синхронного RS-триггера соединен с вторым входом второго элемента И, а второй вход синхронного RS-триггера является тактовым входом детектора мгновенных значений сигнала.

SU (11) 1164896 A (19)

Изобретение относится к связи и может быть использовано в аппаратуре каналообразования, учитывающей статистику передаваемых сообщений.

Известен обнаружитель активности канала в системе с дельта-модуляцией, содержащий последовательно соединенные детектор мгновенных значений сигнала и суммирующий счетный блок.

Детектор мгновенных значений сигнала определяет квантованную амплитуду каждой кодовой группы последовательно и образует сигнал единичного отсчета, когда обнаруженная квантованная амплитуда больше первого порогового значения или меньше второго порогового значения. При этом второе пороговое значение меньше первого порогового значения. Сигнал нулевого отсчета образуется при обнаружении квантованной амплитуды, занимающей промежуточное значение между двумя пороговыми значениями. Суммирующий счетный блок суммирует сигнал единичного и нулевого отсчета и образует результирующее значение, полученное в процессе суммирования. Суммирующий счетный блок образует выходной сигнал, отображающий наличие речевого сигнала в кодовых группах, когда суммарное значение превышает третье пороговое значение, и образует второй выходной сигнал, отображающий отсутствие речевого сигнала в кодовых группах, когда суммарное значение ниже третьего порогового значения [1].

Недостатками данного обнаружителя активности канала в системе с дельта-модуляцией являются сложный алгоритм определения состояния канала, следствием чего является сложность технической реализации, а также невозможность определения состояния ложной активности канала при поступлении на его вход ошибок.

Наиболее близким техническим решением к изобретению является обнаружитель активности канала в системе с дельта-модуляцией, содержащий последовательно соединенные детектор мгновенных значений сигнала и суммирующий счетный блок, при этом детектор мгновенных значений сигнала содержит последовательно соединенные интегратор и первый элемент И, второй вход которого является тактовым входом детектора мгновенных значений сигнала, первая линия задержки, выход которой соединен с входом интегратора, подключенным к линии связи, причем выход первой линии задержки соединен с первым входом второго элемента И и входом инвертора, выход которого соединен с первым входом третьего элемента И, второй вход которого соединен с выходом первого элемента И и вторым входом второго элемента И, выход которого соединен с первым входом первого элемента ИЛИ, и, через третью линию задержки - с вторым входом первого элемента ИЛИ, выход которого соединен с первым входом сумматора, второй вход которого соединен с выходом второго элемента ИЛИ, первый вход которого соединен с выходом третьего элемента И и входом второй линии задержки, выход которой соединен с вторым входом второго элемента ИЛИ, причем выход сумматора является выходом детектора мгновенных значений сигнала [2].

Недостатком известного обнаружителя активности канала в системе с дельта-модуляцией является низкая точность определения состояния канала с дельта-модуляцией.

Цель изобретения - повышение точности.

Указанная цель достигается тем, что в обнаружителе активности канала в системе с дельта-модуляцией, содержащем последовательно соединенные детектор мгновенных значений сигнала и суммирующий счетный блок, при этом детектор мгновенных значений сигнала содержит первую линию задержки, первый элемент ИЛИ, последовательно соединенные вторую линию задержки и второй элемент ИЛИ, первый, второй элементы И, инвертор и третью линию задержки, в детектор мгновенных значений сигнала введены синхронный RS-триггер и элемент ЗАПРЕТ, при этом вход инвертора объединен с входом первой линии задержки и третьим входом синхронного RS-триггера и является входом детектора мгновенных значений сигнала, а выход инвертора соединен с первым входом элемента ЗАПРЕТ, вторым входом первого элемента И и первым входом второго элемента И, выходы первого и второго элементов И

соединены соответственно с первым входом синхронного RS-триггера и с вторым входом первого элемента ИЛИ, второй вход элемента ЗАПРЕТ соединен с выходом первой линии задержки, а выход элемента ЗАПРЕТ соединен с входом третьей линии задержки, выход которой соединен с первым входом первого элемента И, вход третьей линии задержки соединен с первым входом первого элемента ИЛИ, выход которогс соединен с входом второй линии задержки, вход третьей линии задержки соединен с первым входом второго элемента ИЛИ, выход которого является выходом детектора мгновенных значений сигнала, при этом выход синхронного RS-триггера, соединен с вторым входом второго элемента И, а второй вход синхронного RS-триггера является тактовым входом детектора мгновенных значений сигнала.

На фиг.1 представлена электрическая функциональная схема обнаружителя активности канала в системе с дельта-модуляцией; на фиг.2 - эпюры, поясняющие работу обнаружителя активности канала в системе с дельта-модуляцией.

Обнаружитель активности канала в системе с дельта-модуляцией содержит детектор 1 мгновенных значений сигнала, содержащий первую линию задержки 2, элемент ЗАПРЕТ 3, первый элемент И 4, синхронный RS-триггер 5, второй элемент И 6, первый элемент ИЛИ 7, вторую линию задержки 8, второй элемент ИЛИ 9, инвертор 10, третью линию задержки 11, и суммирующий счетный блок 12.

Обнаружитель активности канала в системе с дельта-модуляцией работает следующим образом.

Канальный сигнал "а" с дельта-модуляцией поступает на входы инвертора 10, первую линию задержки 2 на n тактов и третий вход синхронного RS-триггера 5. Первая линия задержки 2 на n тактов предназначена для защиты от ложного обнаружения активного состояния канала при поступлении ошибок на вход обнаружителя активности канала в системе с дельта-модуляцией. Эти ошибки, возникающие в результате воздействия на вход различных помех, имеют вид последовательности пачек импульсов и нулей малой плотности. Поэтому на основе статистических данных плотности вероятности длительности пачек ошибок устанавливаются синхронно в соответствующие положения первая и вторая линии задержки 2 и 8 на n тактов. При этом вторая линия задержки 8 на n тактов предназначена для устранения влияния задержки (фиг.2 к), осуществляемой в первой линии задержки 2 на n тактов, на результат анализа в суммирующем счетном блоке 12.

Импульсы сигнала (фиг.2 а) устанавливают синхронный RS-триггер 5 в состояние, при котором на его первом выходе формируется нуль.

Сигнал (фиг.2 б) с выхода инвертора 10 подается на запрещающий вход элемента ЗАПРЕТ 3, тем самым запрещается сигнал (фиг.2 в) с выхода первой линии задержки 2 на n тактов в случае следования в сигнале (фиг. 2 а) с дельта-модуляцией пачки импульсов длиной n.

Если в сигнале (фиг.2 а) следует пачка импульсов m больше длины n, то на выходе элемента ЗАПРЕТ 3 появляется сигнал (фиг.2 г), соответствующий длине пачки импульсов m-n.

Чтобы устранить влияние задержки первой линии задержки 2 на результат анализа, происходит дополнительная задержка сигнала (фиг.2 г) во второй синхронной линии задержки 8 также на n тактов.

В результате на суммирующий счетный блок 12 поступит пачка импульсов (фиг. 2 л) длины m.

Выделение пачек нулей, отображающих активное состояние канала, осуществляется третьей линией задержки 11 на один такт первым и вторым элементами И 4 и 6 и синхронным RS-триггером 5.

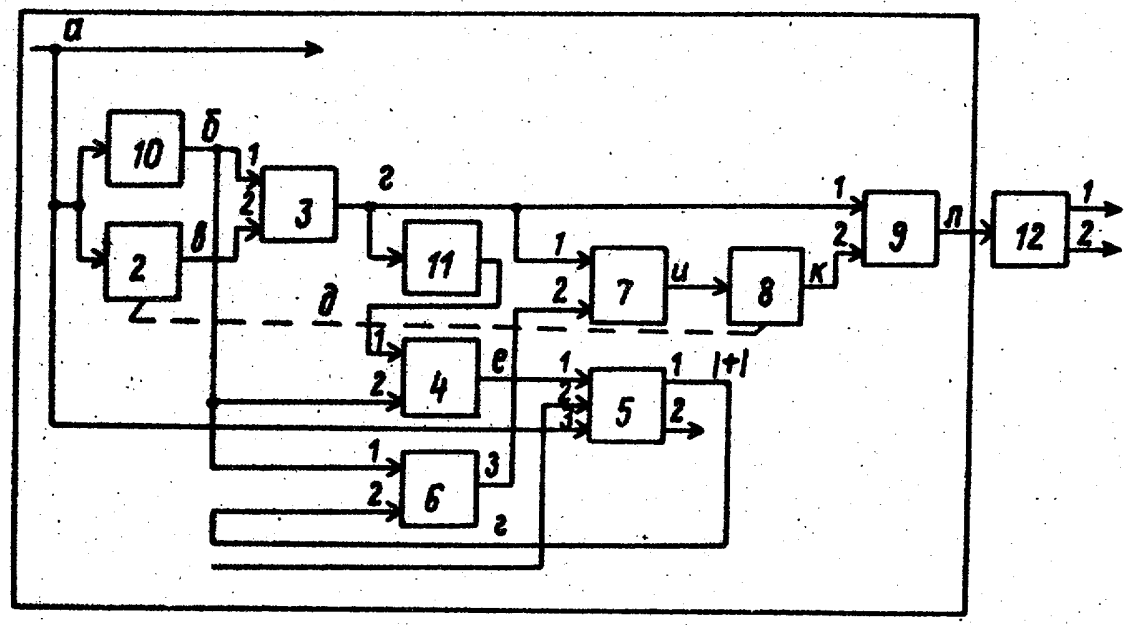
Алгоритм выделения следующий.

Последний импульс пачки (фиг.2 е), задержанный на один такт (фиг.2 д) в третьей линии задержки 11, подается на первый вход первого элемента И 4 одновременно с первым нулем пачки, инвертированным (фиг.2б) в инверторе 10. Импульс (фиг.2 е) с выхода первого элемента И 4 поступает на первый вход синхронного RS-триггера 5, что вызывает появление на его первом выходе сигнала (фиг.2 ж), разрешающего прохождение

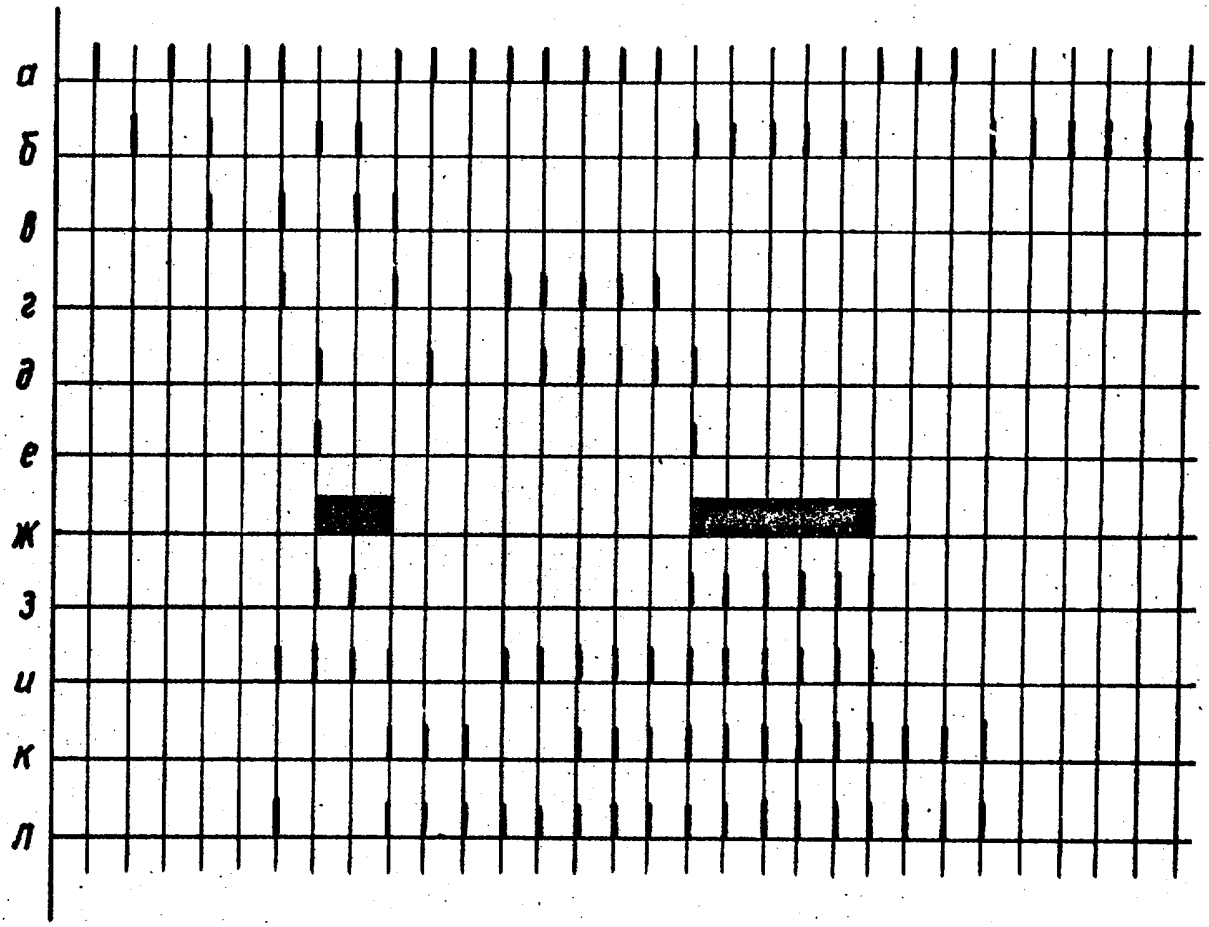
через второй элемент И 6 (фиг.2 з) инвертированной пачки нулей (фиг. 2 б). Цепочка, состоящая из первого элемента ИЛИ 7, сигнал на выходе которого показан на фиг.2 и, и второй линии задержки 8, обеспечивает в этом случае компенсацию погрешности выделения импульсов счета на суммирующем счетном блоке 12, вызываемую работой элементов детектора 1 мгновенных значений.

Суммирующий счетный блок 12 выдает на своем первом выходе сигнал об активном состоянии канала в том случае, если за время t_a анализа было обнаружено $K_1 = \frac{t_a}{2\tau}$ символов, где τ - длительность тактового интервала, отображающих активное состояние канала. С его второго выхода снимается сигнал о пассивном состоянии канала в том случае, если на вход суммирующего счетного блока 12 поступит $K_2 < \frac{t_a}{2\tau}$ импульсов.

Таким образом, предлагаемое устройство обеспечивает выделение пачек импульсов и нулей, соответствующих активному состоянию канала, и защиту от пачек импульсов и нулей малой плотности, образующихся при воздействии помех, что приводит к повышению точности определения состояния канала в сигнале с дельта-модуляцией.



Фиг.1



Фиг. 2

Составитель Л.Ананьева
Редактор М.Дылин Техред И.Асталош Корректор М. Пожо

Заказ 4199/55 Тираж 659 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4