

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2013-507055

(P2013-507055A)

(43) 公表日 平成25年2月28日 (2013. 2. 28)

(51) Int. Cl. F I テーマコード (参考)
H04N 7/32 (2006.01) H04N 7/137 Z 5C159

審査請求 未請求 予備審査請求 未請求 (全 30 頁)

(21) 出願番号	特願2012-532241 (P2012-532241)	(71) 出願人	392026693
(86) (22) 出願日	平成22年9月28日 (2010. 9. 28)		株式会社エヌ・ティ・ティ・ドコモ
(85) 翻訳文提出日	平成24年5月1日 (2012. 5. 1)		東京都千代田区永田町二丁目11番1号
(86) 国際出願番号	PCT/US2010/050572	(74) 代理人	100088155
(87) 国際公開番号	W02011/041321		弁理士 長谷川 芳樹
(87) 国際公開日	平成23年4月7日 (2011. 4. 7)	(74) 代理人	100113435
(31) 優先権主張番号	61/247, 875		弁理士 黒木 義樹
(32) 優先日	平成21年10月1日 (2009. 10. 1)	(74) 代理人	100121980
(33) 優先権主張国	米国 (US)		弁理士 沖山 隆
(31) 優先権主張番号	12/890, 400	(74) 代理人	100128107
(32) 優先日	平成22年9月24日 (2010. 9. 24)		弁理士 深石 賢治
(33) 優先権主張国	米国 (US)	(72) 発明者	ボッセン, フランク
			アメリカ合衆国, カリフォルニア州, パロ アルト, ヒルビュー アヴェニュー ー 3240

最終頁に続く

(54) 【発明の名称】 ビデオ符号化における動きベクトル予測

(57) 【要約】

本明細書では、動きベクトル予測及び符号化のための方法及び装置が開示される。一実施形態では、方法は、参照フレームのうちのN個のリストと現在フレームとに対応するN個の動きベクトルを有する第1のブロックについて、N個の動きベクトルプレディクタを導出するステップであって、第1のブロックに隣接し、予測のために使用される第2のブロックが、少なくとも1つの無効な動きベクトルを有するときに、N個の動きベクトルプレディクタの1つを構成するサブステップを含み、Nが1よりも大きい整数である、ステップと、N個の動きベクトルとN個の動きベクトルプレディクタとに基づいて、N個の差分動きベクトルを生成するステップと、N個の差分動きベクトルを符号化するステップとを含む。

【選択図】 図4

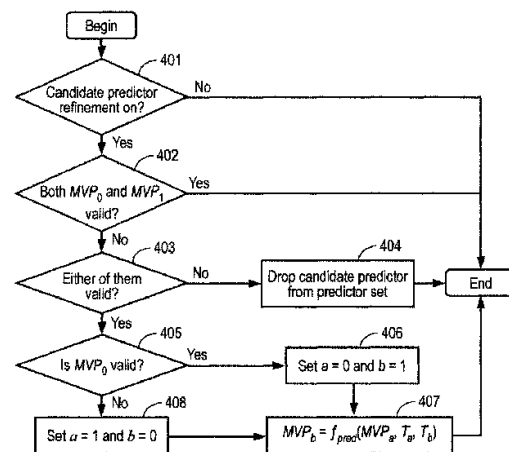


FIG. 4

【特許請求の範囲】**【請求項 1】**

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の動きベクトルを有する第 1 のブロックについて、 N 個の動きベクトルプレディクタを導出するステップであって、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成するサブステップを含み、 N が 1 よりも大きい整数である、ステップと、

前記 N 個の動きベクトルと N 個の動きベクトルプレディクタとに基づいて、 N 個の差分動きベクトルを生成するステップと、

前記 N 個の差分動きベクトルを符号化するステップと
を含む方法。

10

【請求項 2】

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の動きベクトルを有する第 1 のブロックについて、 N 個の動きベクトルプレディクタを導出する動きベクトルプレディクタモジュールであって、 N 個の動きベクトルプレディクタの導出が、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成することを含み、 N が 1 よりも大きい整数である、動きベクトルプレディクタモジュールと、

前記 N 個の動きベクトルと N 個の動きベクトルプレディクタとに基づいて、 N 個の差分動きベクトルを生成する差分動きベクトル生成器と、

20

前記 N 個の差分動きベクトルを符号化するエントロピエンコーダと
を備える符号化装置。

【請求項 3】

ビットストリームを受け取り、前記ビットストリームを復号して、差分動きベクトルを含む復号されたビットストリームを生成するエントロピデコーダと、

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の差分動きベクトルを有する第 1 のブロックについて、 N 個の動きベクトルプレディクタを導出する動きベクトルプレディクタモジュールであって、 N 個の動きベクトルプレディクタの導出が、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成することを含み、 N が 1 よりも大きい整数である、動きベクトルプレディクタモジュールと、

30

前記復号されたビットストリームからの前記 N 個の差分動きベクトルと前記 N 個の動きベクトルプレディクタとに基づいて、 N 個の動きベクトルを生成する動きベクトル生成器と

を備える復号装置。

【請求項 4】

システムによって実行されたときに、前記システムに、

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の動きベクトルを有する第 1 のブロックについて、 N 個の動きベクトルプレディクタを導出するステップであって、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成するサブステップを含み、 N が 1 よりも大きい整数である、ステップと、

40

前記 N 個の動きベクトルと前記 N 個の動きベクトルプレディクタとに基づいて、 N 個の差分動きベクトルを生成するステップと、

前記 N 個の差分動きベクトルを符号化するステップと

を含む方法を実行させる実行可能命令を記憶するコンピュータ可読記憶媒体を有するコンピュータ製品。

【請求項 5】

50

N個の動きベクトルとN個の動きベクトルプレディクタとに基づいて、N個の差分動きベクトルを生成するステップであって、前記N個の差分動きベクトルの1つを生成するステップが、別の差分動きベクトルを使用する関数を実行するサブステップを含み、Nが1よりも大きい整数である、ステップと、

前記N個の差分動きベクトルを符号化するステップとを含む方法。

【請求項6】

システムによって実行されたときに、前記システムに、

N個の動きベクトルとN個の動きベクトルプレディクタとに基づいて、N個の差分動きベクトルを生成するステップであって、前記N個の差分動きベクトルの1つを生成するステップが、別の差分動きベクトルを使用する関数を実行するサブステップを含み、Nが1よりも大きい整数である、ステップと、

前記N個の差分動きベクトルを符号化するステップと

を含む方法を実行させる実行可能命令を記憶するコンピュータ可読記憶媒体を有するコンピュータ製品。

10

20

【発明の詳細な説明】

【優先権】

【0001】

[0001]本特許出願は、2009年10月1日に出願された、「Motion Vector Prediction in Video Coding」と題する、対応する特許仮出願第61/247,875号の優先権を主張し、同特許仮出願を参照により組み込む。

30

【技術分野】

【0002】

[0002]本発明の実施形態は、圧縮のためのビデオ符号化の分野に関する。詳細には、本発明の実施形態は、動きベクトル(motion vector)の予測及び差分符号化(differential coding)に関する。

【背景技術】

【0003】

[0003]ブロックベースの動き補償(block-based motion compensation)は、時間的相関を利用してビデオデータの圧縮を達成する、様々なビデオコーデックにおける不可欠な操作である。しかし、動き補償のプロセスをデコーダにおいて再現できるように、各ブロックの動きベクトル(複数可)をデコーダに伝達する必要がある。動き補償によって達成される圧縮の効率は、動きベクトルを伝達する効率に依存する。一般に、各動きベクトルに対して、プレディクタ(predictor)が、因果的近傍(causal neighborhood)から導出され、差分のみが、ビットストリームの一部として符号化される。既存の技法は、プレディクタを導出する際に、すべての冗長性を利用するわけではなく、したがって、改善の余地がある。

40

【発明の概要】

【0004】

[0004]本明細書では、動きベクトル予測及び符号化のための方法及び装置が開示される。一実施形態では、方法は、参照フレームのうちのN個のリストと現在フレームとに対応

50

するN個の動きベクトルを有する第1のブロックについて、N個の動きベクトルプレディクタを導出するステップであって、第1のブロックに隣接し、予測のために使用される第2のブロックが、少なくとも1つの無効な動きベクトルを有するときに、N個の動きベクトルプレディクタの1つを構成するサブステップを含み、Nが1よりも大きい整数である、ステップと、N個の動きベクトルとN個の動きベクトルプレディクタとに基づいて、N個の差分動きベクトル(differential motion vector)を生成するステップと、N個の差分動きベクトルを符号化するステップとを含む。

【図面の簡単な説明】

【0005】

[0005]本発明は、以下で行われる詳細な説明から、また本発明の様々な実施形態についての添付の図面からより完全に理解されるが、それらは、本発明を特定の実施形態に限定するものと見なされるべきではなく、もっぱら説明及び理解のためのものである。

【図1】別のブロックの動きベクトルのためのプレディクタを構成するのに使用される因果的近傍ブロックを示す図である。

【図2】プレディクタ集合を構成するためのプロセスの一実施形態のフロー図である。

【図3】プレディクタが近傍ブロックから構成されるケースを示す図である。

【図4】候補プレディクタを精緻化するためのプロセスの一実施形態のフロー図である。

【図5】MVPを生成する一例を示す図である。

【図6】動きベクトルプレディクタを導出するためのプロセスの一実施形態のフロー図である。

【図7】エンコーダにおいて差分動きベクトルを計算するためのプロセスの一実施形態のフロー図である。

【図8】デコーダにおいて動きベクトルを再構成するためのプロセスの一実施形態のフロー図である。

【図9】一方のMVDをスケーリングして、第2のMVDを予測する一例を示す図である。

【図10A】エンコーダにおいて動きベクトルを符号化するプロセスの一実施形態のフロー図である。

【図10B】デコーダにおいて動きベクトルを復号するプロセスの一実施形態のフロー図である。

【図11】動きベクトルエンコーダのブロック図である。

【図12】動きベクトルデコーダのブロック図である。

【図13】コンピュータシステムのブロック図である。

【発明を実施するための形態】

【0006】

[0006]本発明の実施形態は、プレディクタを強化し、それによって、動きベクトルを伝達するために費やされるビットの数を削減する方法を含む。特に、本発明の実施形態は、参照フレームのうちの2つ以上のリストの間の相関を利用することによって、双予測(bi-predictive)モード又はマルチ予測(multi-predictive)モードで符号化されるブロックについて、動きベクトルの予測を強化する技法を含む。

【0007】

[0007]以下の説明では、本発明についてのより完全な説明を提供するために、多くの細部が説明される。しかし、これらの特定の細部を備えずとも、本発明を実施できることは、当業者には明らかであろう。他の例では、本発明を曖昧にするのを避けるために、よく知られた構造及びデバイスは、詳細に示す代わりに、ブロック図形式で示される。

【0008】

[0008]以下の詳細な説明のいくつかの部分は、コンピュータメモリ内のデータビットに施される操作のアルゴリズム及びシンボル表現によって提示される。これらのアルゴリズムによる説明及び表現は、自分の仕事の内容を他の当業者に最も効率的に伝えるために、データ処理分野の当業者によって使用される手段である。ここでは、また一般的にも、ア

10

20

30

40

50

ルゴリズムは、所望の結果に到達する自己矛盾のないステップの系列であると考えられている。ステップは、物理量の物理的操作を必要とするステップである。必ずではないが、通常、これらの量は、保存、転送、組み合わせ、比較、及び他の操作を可能にする、電気的信号又は磁気的信号の形態を取る。主として、それが慣例であるため、これらの信号を、ビット、値、要素、シンボル、文字、項、又は数などと呼ぶと便利なおことがあることが分かっている。

【 0 0 0 9 】

[0009]しかし、これらの用語及び同様の用語はすべて、適切な物理量に関連付けられるべきであり、これらの量に付けられた便利なラベルにすぎないことに留意されたい。別途具体的に述べられない限り、以下の説明から明らかなように、説明の全体にわたって、「処理する」又は「計算する」又は「算出する」又は「決定する」又は「表示する」などの語を利用する説明は、コンピュータシステムのレジスタ及びメモリ内の物理（電子的）量として表されるデータを操作及び変換して、コンピュータシステムのメモリ若しくはレジスタ内の、又はそのような情報を保存、送信、若しくは表示する他のデバイス内の物理量として同様に表される他のデータにする、コンピュータシステム又は類似の電子的コンピューティングデバイスのアクション及びプロセスに言及していることが理解されよう。

10

【 0 0 1 0 】

[0010]本発明は、本明細書における操作を実行するための装置にも関する。この装置は、必要とされる目的のために特別に構成することができ、又はコンピュータ内に記憶されたコンピュータプログラムによって選択的に活動化又は再構成される汎用コンピュータを備えることができる。そのようなコンピュータプログラムは、フロッピディスク、光ディスク、CD-ROM、及び光磁気ディスクを含む任意のタイプのディスク、リードオンリメモリ（ROM）、ランダムアクセスメモリ（RAM）、EPROM、EEPROM、磁気カード若しくは光カード、又は電子的命令を記憶するのに適した任意のタイプの媒体などの、コンピュータ可読記憶媒体内に記憶することができるが、コンピュータ可読記憶媒体は、これらに限定されず、各々は、コンピュータシステムバスに結合される。

20

【 0 0 1 1 】

[0011]本明細書で提示されるアルゴリズム及び表示は、いずれか特定のコンピュータ又は他の装置に本質的には関係しない。様々な汎用システムを、本明細書の教示に従ったプログラムとともに使用することができ、又は必要とされる方法ステップを実行するために、より特殊化した装置を構成することが便利であると分かることもある。様々なこれらのシステムに必要とされる構造は、以下の説明から現れる。加えて、本発明は、いずれか特定のプログラミング言語に関して説明されない。本明細書で説明される本発明の教示を実施するために、様々なプログラミング言語を使用することが理解されよう。

30

【 0 0 1 2 】

[0012]機械可読媒体は、機械（例えばコンピュータ）によって可読な形式で情報を記憶又は送信するための任意の機構を含む。例えば、機械可読媒体は、リードオンリメモリ（「ROM」）、ランダムアクセスメモリ（「RAM」）、磁気ディスク記憶媒体、光記憶媒体、フラッシュメモリデバイスなどを含む。

40

【 0 0 1 3 】

概要

[0013]従来技術では、動きベクトル（MV）は、差分動きベクトル（MVD）を符号化することによって伝達され、差分動きベクトルは、動きベクトルと動きベクトルブレディクタ

【 数 1 】

$$(\overline{MVP})$$

の間の差分、すなわち、

【数 2】

$$MVD = MV - \overline{MVP}$$

である。

【0014】

[0014] 双予測ブロックは、参照フレームのうちの2つのリスト、リスト0及びリスト1にそれぞれ対応して、2つの動きベクトル、MV0及びMV1を有し、2つの動きベクトルはともに、差分動きベクトルを使用して伝達される。

【数 3】

$$MVD_0 = MV_0 - \overline{MVP_0}$$

$$MVD_1 = MV_1 - \overline{MVP_1}$$

ここで、MVD0及びMVD1は、差分動きベクトルを表し、

【数 4】

$$\overline{MVP_0}$$

及び

【数 5】

$$\overline{MVP_1}$$

は、それぞれリスト0及びリスト1に関する動きベクトルプレディクタを表す。マルチ予測ブロックは、双予測ブロックの概念を一般化したものである。マルチ予測ブロックは、参照フレームのうちのN個のリストに対応するN個の動きベクトルを有し、ここで、Nは1よりも大きい整数である。以下の説明では、明瞭となるように、双予測ブロックに関連して、本発明を説明する。しかし、マルチ予測ブロックの一般的なケースにも本発明が適用可能であることに留意されたい。

【0015】

[0015] 動きベクトルプレディクタは、プレディクタ集合 (predictor set) と呼ばれる1組の候補プレディクタ (candidate predictor) を使用して形成される。各候補プレディクタは、目標ブロック (その動きベクトル (複数可) が伝達されようとしているブロック) の因果的近傍ブロック (その動きベクトル (複数可) がすでに伝達された近傍内のブロック) の動きベクトル (複数可) を表す。図1は、ブロックCの動きベクトルのためのプレディクタを構成するのに使用される、因果的近傍ブロックL及びTを示している。

【0016】

プレディクタ集合を構成する

[0016] 一実施形態では、双予測ブロックの場合、プレディクタ集合の構成は、因果的近傍ブロックに対応する追加される候補プレディクタが、近傍ブロックの動きベクトル (複数可) を正確に表す必要がないような方法で行うことができる。一実施形態では、目標ブロックと近傍ブロックが、あるリストの同じ参照フレームを参照する場合、そのリストに関する候補プレディクタの動きベクトルは、同じリストに関する近傍ブロックの動きベクトルに等しく設定され、それ以外の場合は、そのリストに関する候補プレディクタの動きベクトルは、無効なステータスに設定される。

【0017】

[0017]図2は、プレディクタ集合を構成するためのプロセスの一実施形態のフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行される。

【0018】

[0018]図2を参照すると、プロセスは、処理ロジックが、プレディクタ集合を空集合に初期化する(処理ブロック201)ことによって開始する。次に、処理ロジックは、目標ブロックのリスト0及びリスト1の動きベクトルについて、参照フレームインデックスをフェッチ(fetch)する(処理ブロック202)。その後、処理ロジックは、まだ他に因果的近傍ブロックが存在するかどうかを判定する(処理ブロック203)。存在しない場合、プロセスは終了する。まだ他に因果的近傍ブロックが存在する場合、プロセスは、処理ブロック204に推移し、処理ロジックは、リスト0及びリスト1の動きベクトルが無効に設定された、候補プレディクタを生成する。

10

【0019】

[0019]その後、処理ロジックは、現在の近傍ブロックがリスト0の動きベクトルを有するかどうかを判定する(処理ブロック205)。有さない場合、プロセスは、処理ブロック209に推移する。有する場合、プロセスは、処理ブロック206に推移し、処理ロジックは、現在の近傍ブロックのリスト0の動きベクトルについて、参照フレームインデックスをフェッチし、その後、リスト0の参照フレームインデックスが、目標ブロックと近傍ブロックとで同じであるかどうかを判定する(処理ブロック207)。同じである場合、処理ロジックは、候補プレディクタのリスト0の動きベクトルを現在の近傍ブロックの動きベクトルに等しく設定し(処理ブロック208)、プロセスは、処理ブロック209に推移する。リスト0の参照フレームインデックスが、目標ブロックと近傍ブロックとで同じでない場合、プロセスは、直接に処理ブロック209に推移する。

20

【0020】

[0020]処理ブロック209において、処理ロジックは、現在の近傍ブロックがリスト1の動きベクトルを有するかどうかを判定する。有さない場合、プロセスは、処理ブロック213に推移する。現在の近傍ブロックがリスト1の動きベクトルを有する場合、処理ロジックは、現在の近傍ブロックのリスト1の動きベクトルについて、参照フレームインデックスをフェッチする(処理ブロック210)。次に、処理ロジックは、リスト1の参照フレームインデックスが、目標と近傍とで同じであるかどうかをテストする(処理ブロック211)。同じである場合、処理ロジックは、候補プレディクタのリスト1の動きベクトルを現在の近傍ブロックの動きベクトルに等しく設定し(処理ブロック212)、プロセスは、処理ブロック213に推移する。同じでない場合、プロセスは、直接に処理ブロック213に推移する。

30

【0021】

[0021]処理ブロック213において、処理ロジックは、候補プレディクタをプレディクタ集合に追加し、その後、プロセスは、処理ブロック203に推移する。

【0022】

プレディクタ集合を精緻化する

[0022]一実施形態では、プレディクタ集合は、参照フレームインデックスが、参照フレームのうちの2つのリストの一方について一致する場合、近傍ブロックからプレディクタを構成することによって精緻化される。これは、参照インデックスが一方のリストでだけ一致する場合、又は近傍ブロックが一方のリストだけを使用する場合に生じる。図3は、プレディクタが近傍ブロックから構成されるケースを示している。

40

【0023】

[0023]一実施形態では、プレディクタ集合は、以下で説明するように、プレディクタ集合内の1つ(又は複数)の候補プレディクタを精緻化することによって精緻化され、すなわち、一方のリスト(リストa)に対応する候補プレディクタの動きベクトルMVPaが有効であり、他方のリスト(リストb)に対応する候補プレディクタの動きベクトルMVPbが無効である場合、MVPbについての有効値は、MVPaを使用して計算される。

50

$MVPb = fpred(MVPa, Ta, Tb)$

【0024】

[0024] 本明細書における目的では、 Ta 及び Tb は、現在フレームから、 MVa 及び MVb によってそれぞれ参照される参照フレームまでの符号付き時間距離 (signed temporal distance) を表す。

【0025】

[0025] 一実施形態では、候補プレディクタ精緻化フラグが「オン」である場合に、候補プレディクタが精緻化される。図4は、候補プレディクタ精緻化フラグ (candidate predictor refinement flag) のステータスに基づいて、候補プレディクタを精緻化するためのプロセスの一実施形態のフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行される。

【0026】

[0026] 図4を参照すると、プロセスは、処理ロジックが、候補プレディクタ精緻化フラグがオンであるかどうかを判定する (処理ブロック401) ことによって開始する。オンでない場合、プロセスは終了する。オンである場合、プロセスは、処理ブロック402に推移し、処理ロジックは、 $MVP0$ と $MVP1$ の両方が有効であるかどうかを判定する。ともに有効である場合、プロセスは終了する。どちらかが有効ではない場合、プロセスは、処理ブロック403に推移し、処理ロジックは、 $MVP0$ 又は $MVP1$ のどちらかが有効であるかどうかをテストする。どちらも有効でない場合、プロセスは、処理ブロック404に推移し、処理ロジックは、候補プレディクタをプレディクタ集合から削除し、その後、プロセスは終了する。 $MVP0$ 又は $MVP1$ のどちらかが有効である場合、プロセスは、処理ブロック405に推移し、処理ロジックは、 $MVP0$ が有効であるかどうかを判定する。 $MVP0$ が有効である場合、処理ロジックは、 a を0に等しく、 b を1に等しく設定し (処理ブロック406)、 $MVPb$ を $fpred(MVPa, Ta, Tb)$ に等しく設定し (処理ブロック407)、その後、プロセスは終了する。処理ロジックが $MVP0$ は有効でないと判定した場合、処理ロジックは、 a を1に等しく、 b を0に等しく設定し (処理ブロック408)、処理ブロック407において、 $MVPb$ を $fpred(MVPa, Ta, Tb)$ に等しく設定する。その後、プロセスは終了する。

【0027】

[0027] 一実施形態では、候補プレディクタ精緻化フラグは、すべての候補プレディクタについて「オン」である。

【0028】

[0028] 一実施形態では、候補プレディクタ精緻化フラグは、1つ (又は複数) の制約が満たされた場合に限って「オン」になる。代替実施形態では、実施される制約は、以下のうちの1つ (又は複数) とすることができる。

1.

【数6】

$$\frac{MVP_a^T \times \overline{\overline{MVP_b}}}{\|MVP_a\|_2 \times \|\overline{\overline{MVP_b}}\|_2} > \overline{\overline{\delta}}$$

ここで、

【数7】

$$\overline{\overline{\delta}}$$

は、所定のパラメータである。一実施形態では、

【数 8】

$$\overline{\delta}$$

は、ゼロに等しい。

2. MVP a × T a の各要素の符号 (s i g n) が、

【数 9】

$$\overline{\overline{MVP_b}} \times \overline{T_b}$$

10

の対応する要素の符号と一致する。

3. MVP a × T a の 1 つの要素の符号が、

【数 10】

$$\overline{\overline{MVP_b}} \times \overline{T_b}$$

の対応する要素の符号と一致する。

4. MVP a の各要素の符号が、

【数 11】

$$\overline{\overline{MVP_b}}$$

20

の対応する要素の符号と一致する。

5. MVP a の 1 つの要素の符号が、

【数 12】

$$\overline{\overline{MVP_b}}$$

の対応する要素の符号と一致する。

【0029】

30

[0029] 本明細書における目的では、

【数 13】

$$\overline{\overline{MVP_b}}$$

は、候補プレディクタによって表される近傍ブロックのリスト b の動きベクトルであり、

【数 14】

$$\overline{T_b}$$

40

は、現在フレームから、

【数 15】

$$\overline{\overline{MVP_b}}$$

によって参照される参照フレームまでの符号付き時間距離を表す。

【0030】

[0030] 代替実施形態では、関数 $f_{pred}(MVP_a, T_a, T_b)$ は、以下のうちの 1 つとすることができる。

1. $f_{pred}(MVP_a, T_a, T_b) = ((MVP_a \times T_b \times f_T(T_a)) + (1$ 50

(Nprec1 - 1)) Nprec1)、ここで、 $f_T(T_a)$ は、
【数 16】

$$f_T(x) = \frac{1 \ll N_{prec1}}{x}$$

であり、Nprec1が所定の正の整数となるように、そのエントリが満たされた、ルックアップテーブルである。

2.

【数 17】

$$f_{pred}(MVP_a, T_a, T_b) = \frac{MVP_a \times T_b}{T_a}$$

10

3. $f_{pred}(MVP_a, T_a, T_b) = MVP_a$

4. $f_{pred}(MVP_a, T_a, T_b) = MVP_a \times f_{scale}(T_a, T_b)$ 、
ここで、 $f_{scale}(T_a, T_b)$ は、ルックアップテーブルである。

5. $f_{pred}(MVP_a, T_a, T_b)$ が、ルックアップテーブルである。

【0031】

[0031] 図5は、MVPが一方のリストでだけ利用可能である2つのケースについて、MVPを生成する一例を示している。このケースでは、使用される関数は、上記の選択肢「2」である。

20

【0032】

動きベクトルプレディクタを導出する

[0032] 一実施形態では、プレディクタ集合が空集合でない場合、動きベクトルプレディクタ(

【数 18】

$$\overline{MVP_0}$$

30

及び

【数 19】

$$\overline{MVP_1}$$

)は、プレディクタ集合内の候補プレディクタを使用して形成され、それ以外の場合は、両方のリストに関する動きベクトルプレディクタは、デフォルト値に設定される。図6は、動きベクトルプレディクタを導出するためのプロセスの一実施形態のフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行することができる。

40

【0033】

[0033] 図6を参照すると、プロセスは、処理ロジックが、プレディクタ集合が空集合であるかどうかを判定する(処理ブロック601)ことによって開始する。空集合である場合、処理ロジックは、動きベクトルプレディクタをデフォルト値に設定し(処理ブロック602)、プロセスは終了する。空集合でない場合、処理ロジックは、プレディクタ集合を使用して、動きベクトルプレディクタを形成し(処理ブロック603)、プロセスは終了する。一実施形態では、デフォルト値は、ゼロベクトル

【数 2 0】

$$\begin{pmatrix} 0 \\ 0 \end{pmatrix}$$

である。

【0 0 3 4】

[0034]代替実施形態では、動きベクトルプレディクタは、以下の方法の一方において、プレディクタ集合を使用して形成される。以下の方法では、記法 $PS = \{CP_i; 1 \leq i \leq NCP_S\}$ は、プレディクタ集合に対して使用され、ここで、 CP_i は、第 i の候補プレディクタを表し、 NCP_S は、プレディクタ集合内の候補プレディクタの総数を表す。

1 .

【数 2 1】

$$\overline{MVP_0}$$

及び

【数 2 2】

$$\overline{MVP_1}$$

は、候補プレディクタ CP_i に関する、リスト 0 及びリスト 1 の動きベクトルにそれぞれ等しく設定される。候補プレディクタのインデックス「 i 」は、 $NCP_S > 1$ である場合、ビデオビットストリームの一部として含まれる。

2 .

【数 2 3】

$$\overline{MVP_0}$$

は、プレディクタ集合内のすべての候補プレディクタの、リスト 0 の動きベクトルの中央値に等しく設定される。

【数 2 4】

$$\overline{MVP_1}$$

は、プレディクタ集合内のすべての候補プレディクタの、リスト 1 の動きベクトルの中央値に等しく設定される。

【0 0 3 5】

差分動きベクトル計算及び動きベクトル再構成

[0035]一実施形態では、双予測ブロックの場合、一方のリスト（リスト c ）の差分動きベクトルも、他方のリスト（リスト d ）の差分動きベクトルを計算する際に使用することができる。

【数 2 5】

$$MVD_c = MV_c - \overline{MVP_c}$$

$$MVD_d = MV_d - f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d)$$

【0 0 3 6】

[0036] 本明細書における目的では、 T_c 及び T_d は、現在フレームから、 MV_c 及び MV_d によってそれぞれ参照される参照フレームまでの符号付き時間距離を表す。図 7 は、エンコーダにおいて差分動きベクトルを計算するためのプロセスの一実施形態のフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行される。

【0037】

[0037] 図 7 を参照すると、プロセスは、処理ロジックが、差分動きベクトル予測についてのオン/オフステータスを決定する（処理ブロック 701）ことによって開始する。次に、処理ロジックは、差分動きベクトル予測のステータスがオンであるかどうかを判定する（処理ブロック 702）。オンである場合、処理ロジックは、リスト 0 及びリスト 1 のリスト c 及びリスト d へのマッピングを決定し（処理ブロック 703）、以下の式に従って、 c 及び d の動きベクトル差分を設定し

10

【数 26】

$$MVD_c = MV_c - \overline{MVP_c}$$

$$MVD_d = MV_d - f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d)$$

（処理ブロック 704）、その後、プロセスは終了する。

20

【0038】

[0038] 差分動きベクトル予測のステータスがオンでない場合、処理ロジックは、以下の式に従って、リスト 0 及びリスト 1 の差分動きベクトルを設定し

【数 27】

$$MVD_0 = MV_0 - \overline{MVP_0}$$

$$MVD_1 = MV_1 - \overline{MVP_1}$$

30

（処理ブロック 705）、その後、プロセスは終了する。

【0039】

[0039] 図 8 は、デコーダにおいて動きベクトルを再構成するためのプロセスの一実施形態のフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行される。

【0040】

[0040] 図 8 を参照すると、プロセスは、処理ロジックが、差分動きベクトル予測についてのオン/オフステータスを決定する（処理ブロック 801）ことによって開始する。次に、処理ロジックは、差分動きベクトル予測のステータスがオンであるかどうかを判定する（処理ブロック 802）。オンである場合、処理ロジックは、リスト 0 及びリスト 1 のリスト c 及びリスト d へのマッピングを決定し（処理ブロック 803）、以下の式に従って、 c 及び d の動きベクトルを設定し

40

【数 28】

$$MV_c = \overline{MVP_c} + MVD_c$$

$$MV_d = f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) + MVD_d$$

（処理ブロック 804）、その後、プロセスは終了する。

50

【 0 0 4 1 】

[0041] 差分動きベクトル予測のステータスがオンでない場合、処理ロジックは、以下の式に従って、リスト 0 及びリスト 1 の動きベクトルを設定し

【 数 2 9 】

$$MV_0 = \overline{MVP_0} + MVD_0$$

$$MV_1 = \overline{MVP_1} + MVD_1$$

10

(処理ブロック 8 0 5)、その後、プロセスは終了する。

【 0 0 4 2 】

[0042] さらなる一実施形態では、手法

【 数 3 0 】

$$MVD_d = MV_d - f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d)$$

(言い換えると、差分動きベクトル予測のステータスがオンに設定される) は、1 つ (又は複数) の制約が満たされた場合に限って使用され、それ以外の場合は、標準的な手法

20

【 数 3 1 】

$$MVD_d = MV_d - \overline{MVP_d}$$

が使用される (言い換えると、差分動きベクトル予測のステータスがオフに設定される) 。代替実施形態では、実施される制約は、以下のうちの 1 つ (又は複数) とすることができる。

1 .

【 数 3 2 】

$$\frac{\overline{MVP_c}^T \times \overline{MVP_d}}{\| \overline{MVP_c} \|_2 \times \| \overline{MVP_d} \|_2} > \overline{\delta}$$

30

ここで、

【 数 3 3 】

$$\overline{\delta}$$

40

は、所定のパラメータである。一実施形態では、

【 数 3 4 】

$$\overline{\delta}$$

は、ゼロに等しい。

2 .

【 数 3 5 】

$$\overline{MVP_c} \times T_c$$

50

の各要素の符号 (s i g n) が、

【数 3 6】

$$\overline{MVP_d} \times T_d$$

の対応する要素の符号と一致する。

3 .

【数 3 7】

$$\overline{MVP_c} \times T_c$$

10

の 1 つの要素の符号が、

【数 3 8】

$$\overline{MVP_d} \times T_d$$

の対応する要素の符号と一致する。

4 .

【数 3 9】

$$\overline{MVP_c}$$

20

の各要素の符号が、

【数 4 0】

$$\overline{MVP_d}$$

の対応する要素の符号と一致する。

5 .

【数 4 1】

$$\overline{MVP_c}$$

30

の 1 つの要素の符号が、

【数 4 2】

$$\overline{MVP_d}$$

の対応する要素の符号と一致する。

40

【0 0 4 3】

[0043]代替実施形態では、c 及び d は、以下の方法の一方で決定される。

1 . | T 0 | < | T 1 | である場合、c = 0 及び d = 1、それ以外の場合は、c = 1 及び d = 0

2 . | T 0 | > | T 1 | である場合、c = 1 及び d = 0、それ以外の場合は、c = 0 及び d = 1

【0 0 4 4】

[0044]代替実施形態では、関数

【数 4 3】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d)$$

は、以下のうちの1つとすることができる。

1 .

【数 4 4】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) = \overline{MVP_d} + ((MVD_c \times T_d \times f_T(T_c) + (1 \ll (N_{prec2} - 1))) \gg N_{prec2})$$

10

ここで、 $f_T(T_c)$ は、

【数 4 5】

$$f_T(x) = \frac{1 \ll N_{prec2}}{x}$$

であり、 N_{prec2} が所定の正の整数となるように、そのエントリが満たされた、ルックアップテーブルである。

2 .

【数 4 6】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) = \overline{MVP_d} + \frac{MVD_c \times T_d}{T_c}$$

20

3 .

【数 4 7】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) = \overline{MVP_d} + MVD_c$$

4 .

【数 4 8】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) = \overline{MVP_d} + MVD_c \times f_{scale}(T_c, T_d)$$

30

ここで、 $f_{scale}(T_c, T_d)$ は、ルックアップテーブルである。

5 .

【数 4 9】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d) = \overline{MVP_d} + \hat{f}_{diff}(MVD_c, T_c, T_d)$$

40

ここで、

【数 5 0】

$$\hat{f}_{diff}(MVD_c, T_c, T_d)$$

は、ルックアップテーブルである。

6 .

【数 5 1】

$$f_{diff}(\overline{MVP_d}, MVD_c, T_c, T_d)$$

50

が、ルックアップテーブルである。

【 0 0 4 5 】

[0045] 図 9 は、上記の選択肢「2」を使用して、一方のリストの M V D をスケーリング (s c a l i n g) して、他方のリストの M V D を予測する一例を示している。

【 0 0 4 6 】

[0046] 図 1 0 A 及び図 1 0 B は、エンコーダにおいて動きベクトルを符号化するプロセスと、デコーダにおいて動きベクトルを復号するプロセスとをそれぞれ説明するフロー図である。プロセスは、ハードウェア、ソフトウェア、又は両方の組み合わせを含むことができる処理ロジックによって実行される。

【 0 0 4 7 】

[0047] 図 1 0 A を参照すると、エンコーダにおいて動きベクトルを符号化するプロセスは、処理ロジックが、プレディクタ集合を構成する (処理ブロック 1 0 0 1) ことによって開始する。次に、処理ロジックは、プレディクタ集合を精緻化し (処理ブロック 1 0 0 2) 、動きベクトルプレディクタを導出する (処理ブロック 1 0 0 3) 。動きベクトルプレディクタを導出した後、処理ロジックは、差分動きベクトルを計算し (処理ブロック 1 0 0 4) 、差分動きベクトルを符号化する (処理ブロック 1 0 0 5) 。その後、プロセスは終了する。

【 0 0 4 8 】

[0048] 図 1 0 B を参照すると、デコーダにおいて動きベクトルを復号するプロセスは、処理ロジックが、プレディクタ集合を構成し (処理ブロック 1 0 1 1) 、プレディクタ集合を精緻化し (処理ブロック 1 0 1 2) 、動きベクトルプレディクタを導出する (処理ブロック 1 0 1 3) ことによって開始する。処理ロジックは、差分動きベクトルを復号し (処理ブロック 1 0 1 4) 、導出された動きベクトルプレディクタを使用して、動きベクトルを再構成する (処理ブロック 1 0 1 5) 。その後、プロセスは終了する。

【 0 0 4 9 】

[0049] 図 1 1 は、ビデオエンコーダの一部である例示的な動きベクトルエンコーダのブロック図である。図 1 1 (及び図 1 2) における目標ブロックのために使用される属性は、以下のように説明される。

: これは、因果的近傍ブロックを識別するのに使用できる目標ブロックのインデックスを表す。

T y p e : これは、目標ブロックによって使用されるリストを示す。

R e f _ i n f o : これは、使用される各リストについての参照フレーム情報を表す。

M V _ i n f o : これは、使用される各リストについての動きベクトルを表す。

【 0 0 5 0 】

[0050] 図 1 1 を参照すると、動き情報メモリ 1 1 0 1 は、先に符号化されたブロックの属性を記憶している。目標ブロックと、動き情報メモリ 1 1 0 1 からの動き情報との受け取りに応答して、プレディクタ集合構成器 1 1 0 2 が、プレディクタ集合を構成する。一実施形態では、これは、上で図 2 において説明されたように構成される。プレディクタ集合を構成した後、プレディクタ集合精緻化器 1 1 0 3 が、プレディクタ集合を精緻化する。一実施形態では、プレディクタ集合の精緻化は、1 つ (又は複数) の候補プレディクタの精緻化を含む。一実施形態では、候補プレディクタの精緻化は、上で図 4 において説明されたように実行される。プレディクタ集合精緻化器 1 1 0 3 がプレディクタ集合を精緻化した後、プレディクタ生成器 1 1 0 4 が、動きベクトルプレディクタを導出する。一実施形態では、プレディクタ生成器 1 1 0 4 は、上で図 6 において説明されたように、動きベクトルプレディクタを、差分動きベクトル生成器 1 1 0 5 に送り、差分動きベクトル生成器 1 1 0 5 は、動きベクトルプレディクタと、目標ブロックの動きベクトルとに回答して、差分動きベクトルを計算する。差分動きベクトル生成器 1 1 0 5 は、計算された差分動きベクトルを、エントロピエンコーダ (e n t r o p y e n c o d e r) 1 1 0 6 に送り

10

20

30

40

50

、エントロピエンコーダ 1 1 0 6 は、差分動きベクトルを符号化し、それらをビデオビットストリームの一部に含める。その後、目標ブロックの属性は、記憶のために動き情報メモリ 1 1 0 1 に送られる（ブロック図の Z - 1 は、目標ブロックの動きベクトルが符号化されるまで、これが起こらないことを示す）。

【 0 0 5 1 】

[0051] 図 1 2 は、ビデオデコーダの一部である例示的な動きベクトルデコーダのブロック図である。図 1 2 を参照すると、動き情報メモリ 1 2 0 1 は、先に復号されたブロックの属性を記憶している。プレディクタ集合構成器 1 2 0 2 が、動き情報メモリ 1 2 0 1 からの動き情報と、目標ブロック情報とを受け取る。これらの入力に応答して、プレディクタ集合構成器 1 2 0 2 が、プレディクタ集合を構成する。一実施形態では、プレディクタ集合の構成は、上で図 2 において説明されたように実行される。プレディクタ集合構成器 1 2 0 2 は、プレディクタ集合を、プレディクタ集合精緻化器 1 2 0 3 に送り、プレディクタ集合精緻化器 1 2 0 3 は、プレディクタ集合を精緻化する。一実施形態では、プレディクタ集合の精緻化は、1 つ（又は複数）の候補プレディクタの精緻化を含む。一実施形態では、候補プレディクタの精緻化は、上で図 4 において説明されたように実行される。プレディクタ集合精緻化器 1 2 0 3 は、精緻化されたプレディクタ集合を、プレディクタ生成器 1 2 0 4 に送る。精緻化されたプレディクタ集合に応答して、プレディクタ生成器 1 2 0 4 は、動きベクトルプレディクタを導出する。一実施形態では、プレディクタ生成器 1 2 0 4 は、上で図 6 において説明されたように、動きベクトルプレディクタを導出する。プレディクタ生成器 1 2 0 4 は、導出された動きベクトルプレディクタを、動きベクトル生成器 1 2 0 6 に送る。エントロピデコーダ 1 2 0 5 が、ビデオビットストリームを受け取り、ビデオビットストリームに対してエントロピ復号を実行する。これが、復号された差分動きベクトルを含む、復号されたビットストリームを生成する。エントロピデコーダ 1 2 0 5 は、復号された差分動きベクトルを、動きベクトル生成器 1 2 0 6 に送る。導出された動きベクトルプレディクタと、復号された差分動きベクトルとに応答して、動きベクトル生成器 1 2 0 6 は、目標ブロックのための動きベクトルを再構成する。その後、動きベクトル生成器 1 2 0 6 は、目標ブロックの属性に含まれるように再構成された動きベクトルを送る。最後に、目標ブロックの属性は、記憶のために動き情報メモリ 1 2 0 1 に送られる（ブロック図の Z - 1 は、目標ブロックの動きベクトルが再構成されるまで、これが起こらないことを示す）。

【 0 0 5 2 】

[0052] 本明細書で説明された動きベクトルエンコーダ及びデコーダは、当技術分野でよく知られた任意のブロックベースのハイブリッドビデオエンコーダ/デコーダの一部とすることができることに留意されたい。

【 0 0 5 3 】

コンピュータシステムの例

[0053] 図 1 3 は、本明細書で説明された操作の 1 つ又は複数を実行できる、例示的なコンピュータシステムのブロック図である。図 1 3 を参照すると、コンピュータシステム 1 3 0 0 は、例示的なクライアント又はサーバコンピュータシステムを含むことができる。コンピュータシステム 1 3 0 0 は、情報を伝達するための通信機構又はバス 1 3 1 1 と、バス 1 3 1 1 に結合された、情報を処理するためのプロセッサ 1 3 1 2 とを備える。プロセッサ 1 3 1 2 は、例えば、ペンティアム（Pentium）（商標）、Power PC（商標）、アルファ（Alpha）（商標）などのマイクロプロセッサを含むが、マイクロプロセッサに限定されるわけではない。

【 0 0 5 4 】

[0054] システム 1 3 0 0 はさらに、バス 1 3 1 1 に結合された、プロセッサ 1 3 1 2 によって実行される情報及び命令を記憶するための（メインメモリと呼ばれる）ランダムアクセスメモリ（RAM）又は他の動的記憶デバイス 1 3 0 4 を備える。メインメモリ 1 3 0 4 は、プロセッサ 1 3 1 2 による命令の実行中に一時変数又は他の中間情報を記憶するためにも使用することができる。

10

20

30

40

50

【 0 0 5 5 】

[0055] コンピュータシステム 1 3 0 0 は、バス 1 3 1 1 に結合された、プロセッサ 1 3 1 2 のための静的情報及び命令を記憶するためのリードオンリメモリ (R O M) 及び / 又は他の静的記憶デバイス 1 3 0 6 と、磁気ディスク又は光ディスク及び対応するディスクドライブなどのデータ記憶デバイス 1 3 0 7 も備える。情報及び命令を記憶するためのデータ記憶デバイス 1 3 0 7 は、バス 1 3 1 1 に結合される。

【 0 0 5 6 】

[0056] コンピュータシステム 1 3 0 0 はさらに、バス 1 3 1 1 に結合された、コンピュータユーザに情報を表示するためのブラウン管 (C R T) 又は液晶ディスプレイ (L C D) などの表示デバイス 1 3 2 1 に結合することができる。プロセッサ 1 3 1 2 に情報及びコマンド選択を伝達するための、英数字キー及び他のキーを含む英数字入力デバイス 1 3 2 2 も、バス 1 3 1 1 に結合することができる。追加的なユーザ入力デバイスは、プロセッサ 1 3 1 2 に方向情報及びコマンド選択を伝達するための、またディスプレイ 1 3 2 1 上のカーソルの動きを制御するための、バス 1 3 1 1 に結合された、マウス、トラックボール、トラックパッド、スタイラス、又はカーソル方向キーなどのカーソルコントロール 1 3 2 3 である。

【 0 0 5 7 】

[0057] バス 1 3 1 1 に結合できる別のデバイスは、ハードコピー・デバイス 1 3 2 4 であり、ハードコピー・デバイス 1 3 2 4 は、紙、フィルム、又は同様のタイプの媒体などの媒体上に情報をマーキングするために使用することができる。バス 1 3 1 1 に結合できる別のデバイスは、電話又はハンドヘルドパームデバイスと通信するための有線 / 無線通信機能 1 3 2 5 である。

【 0 0 5 8 】

[0058] システム 1 3 0 0 のコンポーネント及び関連するハードウェアのいずれか又はすべてを、本発明において使用できることに留意されたい。しかし、コンピュータシステムの他の構成は、デバイスのいくつか又はすべてを含むことができることが理解できよう。

【 0 0 5 9 】

[0059] 上記の説明を読んだ後では、本発明の多くの代替形態及び変更形態が、当業者には疑いもなく明らかになるが、例として示され、説明された特定の実施形態はいずれも、限定的なものとは見なされることを決して意図していないことを理解されたい。したがって、様々な実施形態の細部についての言及は、それ自体が本発明に必須と見なされる特徴だけを列挙したものである、特許請求の範囲を限定することを意図していない。

10

20

30

【図 1】

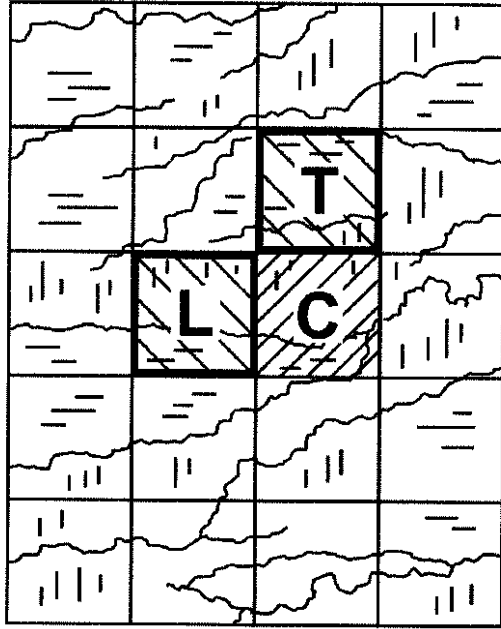
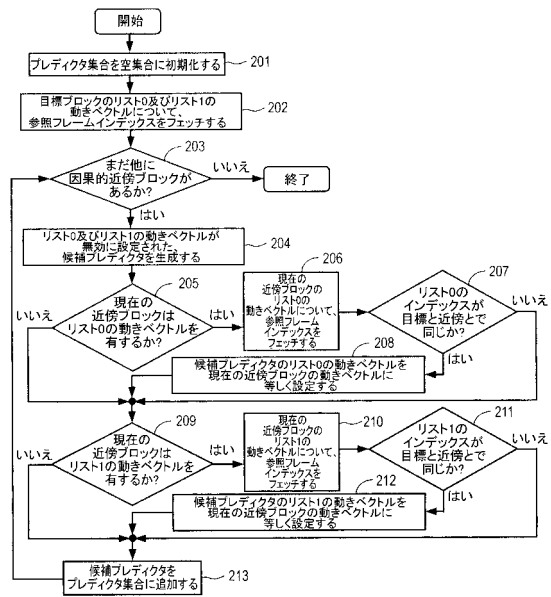
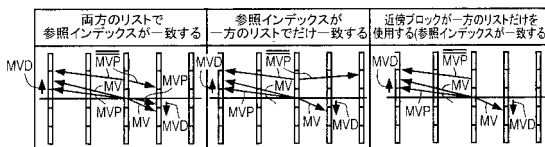


FIG. 1

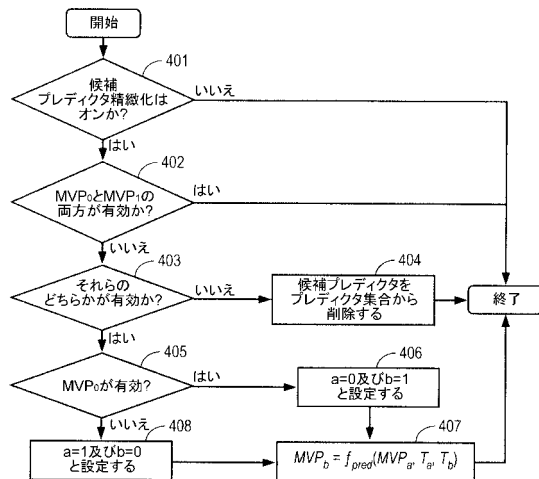
【図 2】



【図 3】



【図 4】



【図5】

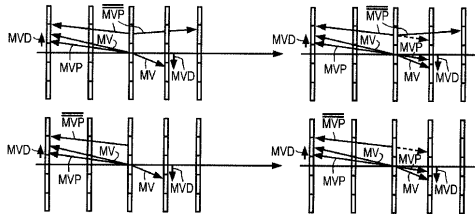
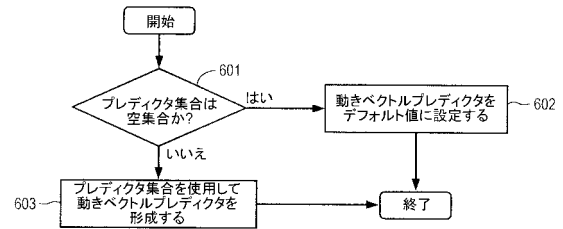
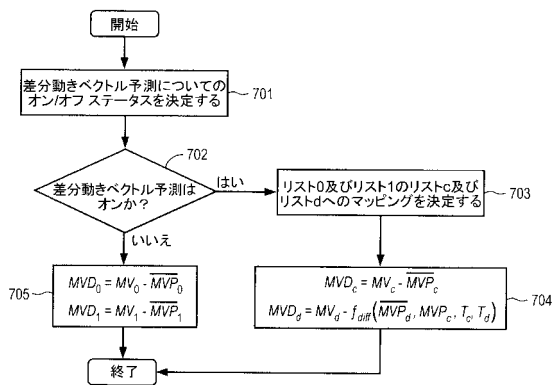


FIG. 5

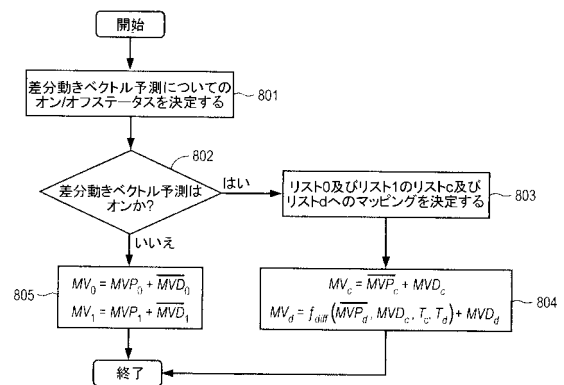
【図6】



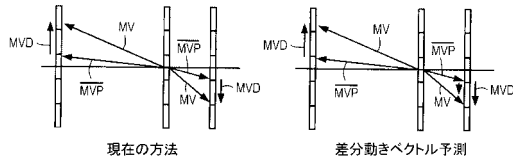
【図7】



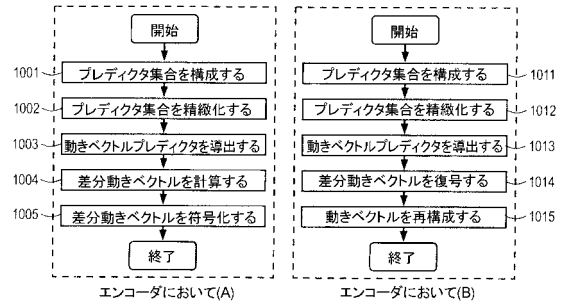
【図8】



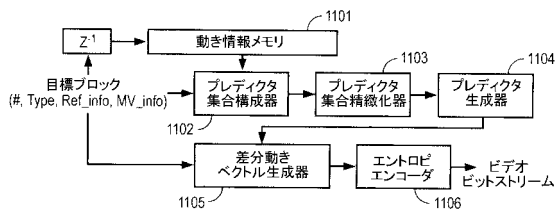
【図 9】



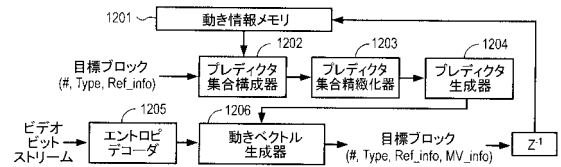
【図 10】



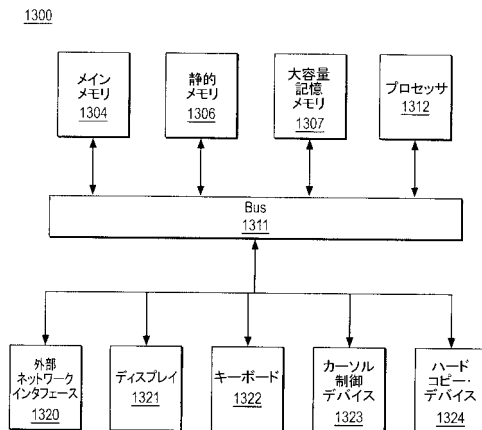
【図 11】



【図 12】



【図 13】



【手続補正書】

【提出日】平成24年5月7日(2012.5.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

参照フレームのうちのN個のリストと現在フレームとに対応するN個の動きベクトルを有する第1のブロックについて、N個の動きベクトルプレディクタを導出するステップであって、前記第1のブロックに隣接し、予測のために使用される第2のブロックが、少なくとも1つの無効な動きベクトルを有するときに、前記N個の動きベクトルプレディクタの1つを構成するサブステップを含み、Nが1よりも大きい整数である、ステップと、

前記N個の動きベクトルとN個の動きベクトルプレディクタとに基づいて、N個の差分動きベクトルを生成するステップと、

前記N個の差分動きベクトルを符号化するステップとを含む方法。

【請求項 2】

N個の動きベクトルプレディクタを導出するステップが、1対の動きベクトルプレディクタを導出するサブステップを含み、前記第1のブロックが、参照フレームのうちの2つのリストに対応する1対の動きベクトルを有する、請求項1に記載の方法。

【請求項 3】

参照フレームのうちの前記2つのリストの少なくとも一方について、第2のブロックの動きベクトルによって使用される参照フレームが、第1のブロックの動きベクトルによ

て使用される参照フレームと一致しない場合、又は前記第 2 のブロックが、参照フレームのうちのどちらのリストも使用しない場合、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有する、請求項 2 に記載の方法。

【請求項 4】

前記 1 対の動きベクトルプレディクタの一方を構成するステップが、前記 1 対のうちの他方の動きベクトルプレディクタと、前記第 1 のブロックの前記 1 対の動きベクトルのうちの各動きベクトルに関連付けられた、前記現在フレームから前記参照フレームまでの符号付き時間距離と、に基づいた関数を適用することによって実行される、請求項 2 に記載の方法。

【請求項 5】

前記 1 対の動きベクトルプレディクタの一方を構成するステップが、参照フレームのうちの前記 2 つのリストの少なくとも一方について、第 2 のブロックの動きベクトルによって使用される参照フレームが、第 1 のブロックの動きベクトルによって使用される参照フレームと一致しないために、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、一方のリストに対応する前記第 2 のブロックの有効な動きベクトルから、他方のリスト上の参照フレームを推定するサブステップを含む、請求項 4 に記載の方法。

【請求項 6】

前記関数が、

$$\left(\left(MVP_a \times T_b \times f_T(T_a) + (1 - (N_{precl} - 1)) \right) \right) N_{precl}$$
、ここで、 $f_T(T_a)$ は、

【数 1】

$$f_T(x) = \frac{1 \ll N_{precl}}{x}$$

であり、 N_{precl} が所定の正の整数となるように、そのエントリが満たされたルックアップテーブル、

【数 2】

$$\frac{MVP_a \times T_b}{T_a}$$

前記他方の動きベクトルプレディクタ、

$MVP_a \times f_{scale}(T_a, T_b)$ 、ここで、 $f_{scale}(T_a, T_b)$ は、ルックアップテーブル、及び

ルックアップテーブル

から成る群から選択される 1 つであり、

ここで、 MVP_a は、前記 1 対のうちの前記他方の動きベクトルプレディクタであり、 T_a 及び T_b は、前記第 1 のブロックの前記 1 対の動きベクトルのうちの各動きベクトルに関連付けられた、前記現在フレームから前記参照フレームまでの前記符号付き時間距離を表す、請求項 4 に記載の方法。

【請求項 7】

前記第 2 のブロックの前記無効な動きベクトルが、前記第 2 のブロックの有効な動きベクトルに関する制約を満たす場合に限り、構成された前記一方の動きベクトルプレディクタが使用される、請求項 1 に記載の方法。

【請求項 8】

前記 N 個の差分動きベクトルの 1 つを生成するステップが、別の差分動きベクトルを使用する関数を実行するサブステップを含む、請求項 1 に記載の方法。

【請求項 9】

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の動きベクトルを

有する第 1 のブロックについて、N 個の動きベクトルプレディクタを導出する動きベクトルプレディクタモジュールであって、N 個の動きベクトルプレディクタの導出が、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成することを含み、N が 1 よりも大きい整数である、動きベクトルプレディクタモジュールと、

前記 N 個の動きベクトルと N 個の動きベクトルプレディクタとに基づいて、N 個の差分動きベクトルを生成する差分動きベクトル生成器と、

前記 N 個の差分動きベクトルを符号化するエントロピエンコーダと
を備える符号化装置。

【請求項 10】

参照フレームのうちの前記 N 個のリストの少なくとも 1 つについて、第 2 のブロックの動きベクトルによって使用される参照フレームが、第 1 のブロックの動きベクトルによって使用される参照フレームと一致しない場合、又は前記第 2 のブロックが、参照フレームのうちの N 個のすべてのリストを使用しない場合、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有する、請求項 9 に記載の装置。

【請求項 11】

動きベクトルプレディクタモジュールが、関数を適用して、1 つの動きベクトルプレディクタを構成するように動作可能であり、前記関数が、前記 N 個の動きベクトルプレディクタのうちの別の動きベクトルプレディクタと、前記関数に係わる 2 つの動きベクトルプレディクタに対応する、前記第 1 のブロックの前記動きベクトルに関連付けられた、前記現在フレームから前記参照フレームまでの符号付き時間距離と、に基づく、請求項 9 に記載の装置。

【請求項 12】

前記差分動きベクトル生成器が、別の差分動きベクトルを使用する関数を実行することによって、前記 N 個の差分動きベクトルの 1 つを生成するように動作可能である、請求項 9 に記載の装置。

【請求項 13】

前記関数が、生成される差分動きベクトルを予測するために、前記別の差分動きベクトルをスケーリングするような、スケーリング関数である、請求項 12 に記載の装置。

【請求項 14】

前記エンコーダが、関連する 2 つの差分動きベクトルに対応する前記 2 つの動きベクトルプレディクタが、所定の関係を有する場合に限って、前記別の差分動きベクトルを使用するように動作可能である、請求項 9 に記載の装置。

【請求項 15】

ビットストリームを受け取り、前記ビットストリームを復号して、差分動きベクトルを含む復号されたビットストリームを生成するエントロピデコーダと、

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の差分動きベクトルを有する第 1 のブロックについて、N 個の動きベクトルプレディクタを導出する動きベクトルプレディクタモジュールであって、N 個の動きベクトルプレディクタの導出が、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成することを含み、N が 1 よりも大きい整数である、動きベクトルプレディクタモジュールと、

前記復号されたビットストリームからの前記 N 個の差分動きベクトルと前記 N 個の動きベクトルプレディクタとに基づいて、N 個の動きベクトルを生成する動きベクトル生成器と

を備える復号装置。

【請求項 16】

参照フレームのうちの前記 N 個のリストの少なくとも 1 つについて、第 2 のブロックの

動きベクトルによって使用される参照フレームが、第 1 のブロックの動きベクトルによって使用される参照フレームと一致しない場合、又は前記第 2 のブロックが、参照フレームのうちの N 個のすべてのリストを使用しない場合、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有する、請求項 15 に記載の装置。

【請求項 17】

プレディクタ集合精緻化器が、関数を適用して、動きベクトルプレディクタを精緻化するように動作可能であり、前記関数が、別の動きベクトルプレディクタと、前記関数に係わる 2 つの動きベクトルプレディクタに対応する、前記第 1 のブロックの前記動きベクトルに関連付けられた、前記現在フレームから前記参照フレームまでの符号付き時間距離とに基づき、請求項 15 に記載の装置。

【請求項 18】

前記デコーダが、動きベクトルを生成する際に通常使用される差分動きベクトルに加えて、別の差分動きベクトルを使用する関数を実行することによって、前記 N 個の動きベクトルの 1 つを生成するように動作可能である、請求項 15 に記載の装置。

【請求項 19】

システムによって実行されたときに、前記システムに、

参照フレームのうちの N 個のリストと現在フレームとに対応する N 個の動きベクトルを有する第 1 のブロックについて、N 個の動きベクトルプレディクタを導出するステップであって、前記第 1 のブロックに隣接し、予測のために使用される第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、前記 N 個の動きベクトルプレディクタの 1 つを構成するサブステップを含み、N が 1 よりも大きい整数である、ステップと、

前記 N 個の動きベクトルと前記 N 個の動きベクトルプレディクタとに基づいて、N 個の差分動きベクトルを生成するステップと、

前記 N 個の差分動きベクトルを符号化するステップと

を含む方法を実行させる実行可能命令を記憶するコンピュータ可読記憶媒体を有するコンピュータ製品。

【請求項 20】

参照フレームのうちの前記 N 個のリストの少なくとも 1 つについて、第 2 のブロックの動きベクトルによって使用される参照フレームが、第 1 のブロックの動きベクトルによって使用される参照フレームと一致しない場合、又は前記第 2 のブロックが、参照フレームのうちの N 個のすべてのリストを使用しない場合、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有する、請求項 19 に記載のコンピュータ製品。

【請求項 21】

前記 N 個の動きベクトルプレディクタの 1 つを構成するステップが、関数を適用することによって実行され、前記関数が、前記 N 個の動きベクトルプレディクタのうちの別の動きベクトルプレディクタと、前記関数に係わる 2 つの動きベクトルプレディクタに対応する、前記第 1 のブロックの前記動きベクトルに関連付けられた、前記現在フレームから前記参照フレームまでの符号付き時間距離とに基づき、請求項 19 に記載のコンピュータ製品。

【請求項 22】

前記 N 個の動きベクトルプレディクタの 1 つを構成するステップが、参照フレームのうちの前記 N 個のリストの少なくとも 1 つについて、第 2 のブロックの動きベクトルによって使用される参照フレームが、第 1 のブロックの動きベクトルによって使用される参照フレームと一致しないために、前記第 2 のブロックが、少なくとも 1 つの無効な動きベクトルを有するときに、1 つのリストに対応する前記第 2 のブロックの有効な動きベクトルから、別のリスト上の参照フレームを推定するサブステップを含む、請求項 21 に記載のコンピュータ製品。

【請求項 23】

N 個の動きベクトルと N 個の動きベクトルプレディクタとに基づいて、N 個の差分動きベクトルを生成するステップであって、前記 N 個の差分動きベクトルの 1 つを生成するス

ステップが、別の差分動きベクトルを使用する関数を実行するサブステップを含み、 N が1よりも大きい整数である、ステップと、

前記 N 個の差分動きベクトルを符号化するステップとを含む方法。

【請求項 2 4】

前記関数が、生成される差分動きベクトルを予測するために、前記別の差分動きベクトルをスケーリングするような、スケーリング関数である、請求項 2 3 に記載の方法。

【請求項 2 5】

システムによって実行されたときに、前記システムに、

N 個の動きベクトルと N 個の動きベクトルプレディクタとに基づいて、 N 個の差分動きベクトルを生成するステップであって、前記 N 個の差分動きベクトルの1つを生成するステップが、別の差分動きベクトルを使用する関数を実行するサブステップを含み、 N が1よりも大きい整数である、ステップと、

前記 N 個の差分動きベクトルを符号化するステップと

を含む方法を実行させる実行可能命令を記憶するコンピュータ可読記憶媒体を有するコンピュータ製品。

【請求項 2 6】

前記関数が、生成される差分動きベクトルを予測するために、前記別の差分動きベクトルをスケーリングするような、スケーリング関数である、請求項 2 5 に記載のコンピュータ製品。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2010/050572

A. CLASSIFICATION OF SUBJECT MATTER INV. H04N7/26 H04N7/36 H04N7/46 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04N		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, COMPENDEX, INSPEC, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 377 067 A1 (TOSHIBA KK [JP]) 2 January 2004 (2004-01-02) paragraph [0014] - paragraph [0032]; figures 1,2 paragraph [0098] - paragraph [0123]; figures 11,12,13 paragraph [0128]	1-6
X	TOURAPIS A M ET AL: "Motion Vector Prediction With Reference Frame Consideration" PROCEEDINGS OF THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING (SPIE), SPIE, USA, vol. 5203, 1 January 2003 (2003-01-01), pages 440-447, XP002550052 ISSN: 0277-786X the whole document	1-6
-/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "Z" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
18 November 2010		25/11/2010
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Martinière, Anthony

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2010/050572

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1 482 742 A2 (NTT DOCOMO INC [JP]) 1 December 2004 (2004-12-01) the whole document	1-6
A	GUILLAUME LAROCHE ET AL: "Competition Based Prediction for Skip Mode Motion Vector Using Macroblock Classification for the H.264 JM KTA Software" 28 August 2007 (2007-08-28), ADVANCED CONCEPTS FOR INTELLIGENT VISION SYSTEMS; [LECTURE NOTES IN COMPUTER SCIENCE], SPRINGER BERLIN HEIDELBERG, BERLIN, HEIDELBERG, PAGE(S) 789 - 799 , XP019069087 ISBN: 978-3-540-74606-5 page 790, paragraph 2.1 - page 791, paragraph 2.2; figure 1 page 794, paragraph 3.3 - page 795	1-6
A	XIANGYANG JI ET AL: "New Bi-prediction techniques for B pictures coding" 2004 IEEE INTERNATIONAL CONFERENCE ON MULTIMEDIA AND EXPO (ICME): JUNE 27 - 30, 2004, TAIPEI, TAIWAN, PISCATAWAY, NJ : IEEE OPERATIONS CENTER, US LNKD-DOI:10.1109/ICME.2004.1394135, vol. 1, 27 June 2004 (2004-06-27), pages 101-104, XP010770754 ISBN: 978-0-7803-8603-7 the whole document	1-6

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2010/050572

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1377067	A1	02-01-2004	CN 1469632 A	21-01-2004
			CN 1832575 A	13-09-2006
			JP 2004023458 A	22-01-2004
			KR 20040002582 A	07-01-2004
			KR 20060004627 A	12-01-2006
			US 2004008784 A1	15-01-2004
			US 2007211802 A1	13-09-2007
EP 1482742	A2	01-12-2004	CN 1592421 A	09-03-2005
			JP 4373702 B2	25-11-2009
			JP 2004336369 A	25-11-2004
			US 2004223548 A1	11-11-2004

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 カヌムリ, サンディーブ

アメリカ合衆国, カリフォルニア州, パロ アルト, ヒルビュー アヴェニュー 3240
Fターム(参考) 5C159 MA05 MA14 NN10 NN11 NN21 RC16 RC38 RC40 TA62 TB08
TC12 TC35 TC42 TD05 TD15 TD16 UA02 UA05