

公告本

522307

申請日期	39 年 6 月 15 日
案 號	89111752
類 別	G06F 13/14, 15/163

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	資料傳送設備，資料傳送系統以及資料傳送方法
	英 文	Data transfer apparatus, data transfer system, and data transfer method
二、發明 創作人	姓 名	(1) 山上馨
	國 籍	(1) 日本
	住、居所	(1) 日本國東京都港區赤坂七丁目一番一號 新力電腦娛樂股份有限公司內
三、申請人	姓 名 (名稱)	(1) 新力電腦娛樂股份有限公司 株式会社ソニー・コンピュータエンタテインメント
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都港區赤坂七丁目一番一號
	代 表 人 姓 名	(1) 久多良木健

人代碼：
類：
PC分類：

A6
B6

案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權
 日本 1999年 6月 16日 11-170325 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

發明領域

本發明係相關於一種資料傳送設備，資料傳送系統以及一資料傳送方法，其使用記憶體以自資料傳送來源傳送資料至資料傳送目的地。

近年來，次要(secondary)儲存裝置(像是CD-ROM(精簡碟片唯讀記憶體)、硬碟等)具有大量增加之儲存容量，以儲存像是音樂聲音資料之大量資料。

當前存在可簡易使用之即時產生高表現性的音樂聲音資料之處理器。

亦可使得使用者經由網路或公共電路系統而得到音樂聲音資料。

如此得到之聲音係以像是未經壓縮之資料而自次要儲存裝置、處理器或公共電路系統而直接傳送至音樂聲音資料播放裝置，該裝置可即時連續產生音樂聲音。

爲了使音樂聲音資料播放裝置再生連續之即時音樂聲音資料，該音樂聲音播放裝置執行一雙重緩衝器記憶體處理，其採用RAM(唯讀存取記憶體)之分割式記憶體區或者是FIFO(先進先出)記憶體。

根據該雙重緩衝器記憶體處理，當一兩個緩衝記憶體中之一個充滿(full)資料時，該資料自緩衝器記憶體讀取，以開始再生音樂聲音資料，而在自緩衝記憶體之資料讀取結束之前，資料被傳送至其他緩衝記憶體直到其充滿資料。當正被讀取之緩衝記憶體變成空的(empty)時，該

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

資料讀取被切換至另一緩衝記憶體。依此，該所儲存資料可連續自緩衝記憶體讀取，而使得音樂聲音資料被連續再生。

該習知雙重緩衝記憶體處理結合中斷處理，以標示該等緩衝記憶體中之一個的空白 (empty) 狀態標示給像是 CPU (中央處理單元) 之處理器，而作為資料傳送來源。

然而，該中斷處理會有問題，因為其在處理器上有一大負擔，因為中斷處理需要在儲存處理器中之註冊資料以及各種項目之資訊之後而執行。根據該雙重緩衝記憶體處理之輸出資料，其必須使該緩衝記憶體中之一個於起始資料傳送階段 (stage) 中填滿資料，使得輸出資料不會被中斷。為了快速回應播放指令而執行一第一播放間期 (session) ，該緩衝記憶體最好是具有越小之儲存電容越好。然而該緩衝記憶體如果為小儲存電容，則需要更常執行中斷處理，而使處理器之負擔將重。

發明之簡要敘述

本發明之目的在於提供一種資料傳送設備、資料傳送系統以及一資料傳送方法，其減少執行中斷處理之次數，藉此以實質減少由於資料傳送來源所造成對於處理器之負擔。

根據本發明之資料傳送設置，包括一資料傳送來源處理器，實質的可在寫入以及讀出記憶體之間切換之兩個緩

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

請求至主機處理器，當資料係自主機處理器傳送時，寫入資料至緩衝記憶體中指定為寫入用記憶體直到緩衝記憶體係被填滿，而之後等待直到作為讀取用記憶體之緩衝記憶體變成空白，發送一資料傳送請求至該主機處理器，將緩衝記憶體切換於讀取記憶體以及寫入記憶體之間，以及當指定為讀取用記憶體變成空白時控制對於緩衝記憶體之資料讀取以及資料寫入，以及擇序控制對於緩衝記憶體之資料讀取以及資料寫入直到整個傳送資料之大小已經被寫入。該音樂聲音處理器可在不中斷下而執行資料讀取處理。

在該資料傳送系統中，在單一週期之資料傳送可以預設為一不會造成緩衝記憶體填滿之資料大小。

該每個之二緩衝記憶體可包含多數個緩衝記憶體以允許在本發明之原理下而找出一較寬廣之應用。

該多數個緩衝記憶體可儲存左以及右之立體聲 (stereophonic) 之音樂聲音資料。

根據本發明之資料傳送系統，包括一匯流排，一連接至匯流排之主機處理器，一連接至匯流排之音樂聲音處理器，以及可間續在寫入記憶體以及讀取記憶體之間切換之二緩衝記憶體，該緩衝記憶體係連接至該音樂聲音處理器，經由該建構使得音樂聲音資料係經由匯流排而自音樂聲音處理器而傳送至主機處理器，該音樂聲音處理器包含一機構，以在當資料傳送至主機處理器時，將該兩緩衝記憶體中一個切換為寫入用記憶體而將該兩緩衝記憶體中另一個切換為讀取用之記憶體，並控制自該兩緩衝記憶體之資

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(6)

料寫入以及資料讀取。

藉由以上建構，資料可自音樂聲音處理器而傳送至主機處理器並減少中斷之次數。

該音樂聲音處理器可包含一機構作為在將資料寫入至緩衝記憶體中之一個完成之前，自該另外一個緩衝記憶體完全讀取資料，並將該所讀取之資料傳送至主機處理器，並在當寫入至另一緩衝記憶體完成寫入資料時，開始將資料寫入至係為空白之另一緩衝記憶體。該自音樂聲音處理器而將資料傳送傳送至緩衝記憶體將不會被中斷。因為該音樂聲音處理器主要係控制資料之傳送，將可減少主機處理器在資料傳送之負擔。

根據本發明，亦提供一種在資料傳送系統中之傳送資料之方法，該系統具有一匯流排，一連接至匯流排之主機處理器，一連接至匯流排之輸出處理器，實質之兩緩衝記憶體以及連接至輸出處理器之一輸出裝置，該方法包含以下步驟：自該主機處理器處理器傳送資料至輸出處理器直到該緩衝記憶體中之一個充滿資料，之後，暫時停止資料傳送，以輸出處理器自另一個緩衝記憶體讀取資料並自輸出處理器輸出所讀取資料至該輸出裝置，當另一緩衝記憶體變成空的時，設定該另一緩衝記憶體為傳送目的地記憶體並取消暫時停止之資料傳送，以及自該主機處理器傳送資料至另一緩衝記憶體。

藉由以上方法，傳送資料至緩衝記憶體主要係由輸出處理器所控制，而減少資料傳送時主機處理器之負擔。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(7)

在上述方法中，資料可包含音樂聲音資料。

本發明之上述以及其他之目的、特徵以及優點，在藉由將本發明較佳實施例之附圖所示之例子之解釋而變得更為清楚。

圖形之簡要敘述

圖 1 係根據本發明之實施例之資料記錄以及再生裝置之方塊圖；

圖 2 係圖一之資料記錄以及再生設備之操作順序之流程圖；

圖 3 係依照資料傳送之順序之儲存在主要記憶體中之資料之圖；

圖 4 係在個別頻道之儲存於主要記憶體中之圖；

圖 5 係表示儲存在個別頻道中之資料讀出位址之參考標籤圖；

圖 6 係圖 2 所示之操作順序之自動 D M A 傳送處理之詳細流程圖；

圖 7 係展示一充滿資料之緩衝記憶體之圖；

圖 8 係展示資料傳送讀取處理中儲存於緩衝記憶體中之資料的圖；

圖 9 係根據比較例之操作順序之流程圖；

圖 10 係展示傳送資料至緩衝記憶體以及將資料讀取出緩衝記憶體之圖；

圖 11 係根據本發明之另一實施例之資料記錄以及再

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

生設備之方塊圖；

圖 1 2 係展示圖 1 1 之資料記錄以及再生設備之資料傳送再生處理之圖；

圖 1 3 係圖 1 1 所示之資料記錄以及再生設備之資料傳送再生處理之流程圖；

圖 1 4 係展示根據本發明之該另一實施例之資料傳送順序格式中之多重頻道資料傳送處理之圖；

圖 1 5 係展示根據本發明之另一實施例之在參考標籤格式中之多重頻道資料傳送處理之圖；

圖 1 6 係展示將資料自緩衝記憶體傳送至主要記憶體之圖；以及

圖 1 7 係將數個資料自緩衝記憶體傳送至主要記憶體之圖。

主要元件對照表

1 0	資料記錄以及再生設備
1 2	匯流排
1 4	主機 C P U (主機處理器)
1 6	主要記憶體
2 0	次要儲存裝置
2 4	聲音處理器 (聲音處理單元)
2 4 a , 2 4 b	中央處理器
2 8	揚聲器
3 2	麥克風

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(9)

4 0 , 4 1 , 4 2	緩衝器記憶體
4 4	直接記憶體存取控制器
5 0 , 5 0 B	參考標籤
1 0 0	記憶體區域

較佳實施例之詳細描述

以下參考附圖而描述本發明之一實施例。

圖 1 係展示根據本發明之實施例之資料記錄以及再生設備 1 0 之方塊圖。

如圖 1 所示，該資料記錄以及再生設備 1 0 具有一匯流排 1 2 連接至一主機 C P U (主機處理器) 1 4 ，以控制整體之資料記錄以及再生設備 1 0 。該主機 C P U 1 4 作為資料傳送來源處理器或資料傳送目的地處理器。

至於匯流排 1 2 ，係連接至主要記憶體 1 6 ，該主要記憶體包含一 D R A M (動態隨機存取記憶體) 以及經由一次要儲存裝置機 1 8 而連接一次要儲存裝置 2 0 (像是硬碟等) 。

一公共電路系統 2 3 ，係經由一網路介面 2 2 而連接至匯流排 1 2 。另一網路 (未顯示) 亦係連接至該匯流排 1 2 。資料可經由使用公共電路系統 2 3 以及其他網路而送至以及來自於資料記錄以及再生設備 1 0 。

至於匯流排 1 2 ，進一步連接一聲音處理器或聲音處理單元 (S P U) 2 4 ，其係一作為資料傳送目的地處理器以及作為資料傳送來源處理器之聲音音樂處理器。該聲

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

音處理器 2 4 具有兩個 C P U 2 4 a 以及 2 4 b 以整體控制聲音處理器 2 4 。

該聲音處理器 2 4 除了該兩個 C P U 2 4 a , 2 4 b 之外，並具有一 R O M 以儲存一控制程式等、一工作 R A M 、一計數器、一計時器、一 D A C (數位至類比轉換器) 、以及一 A D C (類比至數位轉換器) 。該聲音處理器 2 4 可傳送資料以及產生音樂聲音資料。

一揚聲器 2 8 作為聲音輸出裝置 (輸出單元) 而經由一介面 2 6 而連接至聲音處理器 2 4 ，而一麥克風 3 2 作為聲音輸入裝置 (輸入單元) 而經由一介面 3 0 而連接至聲音處理器 2 4 。因此，該聲音處理器 2 4 亦作為輸入 / 輸出處理器。

至於聲音處理器 2 4 ，係連接至作為雙重緩衝記憶體之緩衝記憶體 4 0 ，其包含兩個腦「 4 1 ， 4 2 ，經控制而由聲音處理器 2 4 而執行資料讀取以及寫入。該緩衝記憶體 4 1 ， 4 2 可包含單一記憶體之分割記憶體區 (如圖 1 所示) ，或可具有兩獨立記憶體。因此，該緩衝記憶體 4 0 可包含虛擬之兩緩衝記憶體。該分割之緩衝記憶體 4 1 ， 4 2 亦可分別稱為頻道 4 1 ， 4 2 。

每個緩衝記憶體 4 1 ， 4 2 可進一步被分割為多數個記憶體以驅動一四頻道揚聲器系統。

每個緩衝記憶體 4 1 ， 4 2 具有一儲存容量為 2 5 6 字元，而每個字元為 1 6 位元。該緩衝記憶體 4 1 ， 4 2 具有個別前導記憶體位址 A S 1 ， A S 2 。實際上，該緩

五、發明說明(11)

衝記憶體 4 1 , 4 2 具有至少為 5 1 2 字元之儲存容量 , 而作為聲音處理器 2 4 之區域記憶體。

該聲音處理器 2 4 之 C P U 2 4 a 將資料寫入至緩衝記憶體 (例如緩衝記憶體 4 1) , 而另一 C P U 2 4 b 係自另一緩衝記憶體 (例如緩衝記憶體 4 2) 而讀取資料。

為了避免在讀取緩衝記憶體 4 0 時受到中斷 , 當緩衝記憶體 4 2 在緩衝記憶體 4 1 填滿資料之後而變成空白時 , 該 C P U 2 4 a 將自緩衝記憶體 4 1 讀取資料 , 而 C P U 2 4 b 開始將資料寫入至空白之緩衝記憶體 4 2 。

該 C P U 2 4 a , 2 4 b 寫入資料至緩衝記憶體之速度係較自該緩衝記憶體 4 0 讀取資料之速度為快。依此 , 該聲音處理器 2 4 可以即時之方式而自緩衝記憶體 4 0 讀取資料以及自緩衝記憶體 4 0 寫入資料 , 而不會有自緩衝記憶體 4 0 讀取資料之中斷。

特別是 , 當聲音處理器 2 4 自揚聲器 2 8 而輸出聲音時 , 為了不使 C P U 2 4 a 或 2 4 b 中斷緩衝記憶體 4 1 或 4 2 之資料讀取 , 由另一 C P U 2 4 b 或 2 4 a 之將資料寫入至另一緩衝記憶體 4 2 或 4 1 係較從之讀取為快。

當聲音係自麥克風 3 2 而輸入時 , 為了使資料寫入至緩衝記憶體 4 1 或 4 2 不受到中斷 , 即 , 為了連續記錄資料 , 讀取自另一緩衝記憶體 4 2 或 4 1 之資料讀取之速度係較寫入其中之速度為快。

一 D M A C (直接記憶體存取控制器) 4 4 係連接至匯流排 1 2 以直接傳送資料於次要儲存裝置 2 0 以及主要

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (12)

記憶體 1 6 之間，或在主要記憶體 1 6 以及聲音處理器 2 4 之緩衝記憶體 4 0 之間。

該 D M A C 4 4 一般係作為資料傳送來源處理器，以在主要記憶體 1 6 以及緩衝記憶體 4 0 之間傳送資料，而當需要時亦可作為資料傳送目的地處理器。

參考圖 2 而描述一在資料記錄以及再生設備 1 0 中之自主要記憶體（即，主要記憶體 1 6）而傳送資料至區域記憶體（即，緩衝記憶體 4 0）之資料傳送之資料傳送處理，其整體大小為 2 5 6 0 字元。在此資料傳送處理，在資料開始自主機處理器 1 6 而傳送至緩衝記憶體 4 0 之後，當經過一旦非常短之時間週期之後（即，當緩衝記憶體 4 0 變成填滿資料時），該揚聲器 2 8 開始輸出 2 5 6 0 字元之聲因而不會中斷。

因為該 D M A C 4 4 自主要記憶體 1 6 至該緩衝記憶體 4 0 在每一週期之資料傳送容量係為 3 2 字元，經執行整個資料傳送循環以傳送 2 5 6 0 個字元。

首先，該主機 C P U 1 4 步驟 S 1 執行一資料傳送之準備程序。在該準備程序中，主機 C P U 1 4 讀取 2 5 6 0 字元之資料（音樂聲音資料（聲音資料）），藉此該整批之 2 5 6 字元係經由聲音處理器 2 4 而連續交錯的自次要儲存裝置 2 0 而傳送至緩衝記憶體 4 1，4 2，而傳送該 2 5 6 0 字元至以預設順序寫入之主要記憶體。

該來自於次要儲存裝置 2 0 之所讀取資料包括事先儲存在次要儲存裝置 2 0 之資料，或經由網路介面 2 2 而自

（請先閱讀背面之注意事項再填寫本頁）

訂 線

五、發明說明 (15)

回應於該匯流排請求信號，主機 C P U 1 4 暫時停止現有程序，就像是被中斷，並儲存暫存器資料等，並於之後發出允許單獨使用匯流排 1 2 之匯流排請求認知 (acknowledge) 至該 D M A C 4 4 。該匯流排現在係由主機 C P U 1 4 而處於高阻抗浮動狀態。

在步驟 S 4 d 中接收匯流排請求認知之 D M A C 4 4 發送一資料請求認知而回應於步驟 S 4 a 所發出之資料請求，至聲音處理器 2 4 (於步驟 S 4 e) 。

回應於資料請求回應，該聲音處理器 2 4 指定傳送資料之緩衝記憶體 4 1 ， 4 1 中之一個 (即，指定經設定首先接收所傳送之資料的緩衝記憶體 4 1) (在步驟 S 4 f) 。在步驟 S 4 g ，聲音處理器 2 4 發出一資料傳送接收核准至 D M A C 4 4 。

在步驟 S 4 h ，該 D M A C 4 4 開始將儲存於位址 A 1 中之第一個 2 5 6 字元資料 (圖 3 所示之資料 D 1 或者係圖 4 所示之資料 D a 1) 傳送至聲音處理器。

假如儲存在主要記憶體 1 6 之資料包含如圖 3 之資料 D n 所建構之順序而建構之資料 D a ，之後 2 5 6 字元之資料 D 1 之開始 3 2 字元自位址 A 1 而開始傳送。

或者，假如參考標籤 5 0 以及序列資料 D β 係儲存在圖 4 以及 5 所示之主要記憶體 1 6 中，則參考號 5 0 將被參考，2 5 6 字元之資料 D a 1 之開始 3 2 字元自位址 A 1 而開始傳送。

當完成將開始 3 2 字元資料之傳送至聲音處理器 2 4

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (16)

時，該 D M A C 4 4 發送一匯流排請求取消信號至主機 C P U 1 4 (在步驟 S 4 h a)。

回應於該匯流排要求取消信號，該主機 C P U 1 4 使用匯流排 1 2 之權利至本身。

在步驟 S 4 h b 中，該 D M A C 4 4 將資料傳送循環之次數自 8 0 改成 7 9 (即將資料傳送循環次數減一)。

當資料之開始 3 2 個字元被傳送至聲音處理器 2 4 中，該聲音處理器 2 4 在緩衝器記憶體 4 1 之位址 A S 0 中將所傳送之 3 2 個字元資料寫入 (在步驟 S 4 I)。

在步驟 S 4 j 中，該聲音處理器 2 4 確認正在寫入資料之緩衝器記憶體 4 1 是否充滿資料，即，該緩衝器記憶體 4 1 是否儲存 2 5 6 字元之資料。

因為緩衝器記憶體 4 1 在此時並未充滿資料，控制回到步驟 S 4 a 中，而該聲音處理器 2 4 發送對於下 3 2 字元資料之資料請求至 D M A C 4 4。如上述，該 D M A C 4 4 由資料傳送循環之現有次數而確認剩下資料傳送之大小 (在步驟 S 4 b)。因為此時之資料傳送循環之數目為 7 9，該 D M A C 4 4 發送一匯流排請求至主機 C P U 1 4 (在步驟 S 4 c)，並在步驟 S 4 d 中確認匯流排請求認知。在步驟 S 4 e 中，該 D M A C 4 4 發送在步驟 S 4 a 中所發出之資料請求之資料請求認知至聲音處理器 2 4。

在步驟 S 4 f 中，該聲音處理器 2 4 指定資料將被傳送之緩衝器記憶體。此時，因為資料之開始 2 5 6 字元正

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(17)

在被傳送，而仍指定該緩衝器記憶體 4 1，該聲音處理器發送一資料傳送接收許可至 D M A C 4 4。

在步驟 S 4 h 中，該 D M A C 4 4 自資料 D 1 傳送下 3 2 字元之資料（假如該資料 D α 已被傳送），或將資料 D α 1 之下一 3 2 字元資料（假如資料 D β 已被傳送）傳送至聲音處理器 2 4。

在步驟 S 4 I 中，該聲音處理器將所傳送之 3 2 字元資料寫入至已經將 3 2 字元資料儲存於緩衝器記憶體 4 1 中之位址處的下一位址。

當步驟 S 4 a 至步驟 S 4 j 之處理重複 8 次時，該緩衝器記憶體 4 1（其係為具有緩衝器記憶體 4 0 之開始位址 A S 0 之儲存區域）將在 C P U 2 4 a 之控制下而儲存 2 5 6 字元之資料（如圖 7 所示），而充滿資料 D 1 或 D α 1。此時，作為資料寫入之緩衝器記憶體 4 0 之下個開始位址被設定為 A S 1。

之後在步驟 S 4 k 中，該 C P U 2 4 a 確認在 C P U 2 4 b 之控制下的緩衝器記憶體 4 2 之再生資料是否已經完成（即，另一緩衝器記憶體 4 2 是否為空白）。

此時，沒有資料再生被開始，而另一緩衝器記憶體 4 2 係為空白。

當該聲音處理器 2 4 確認該緩衝器記憶體 4 2 係為空白，該聲音處理器 2 4 在資料傳送記憶體（資料寫入記憶體）以及一資料再生記憶體（資料讀取記）之間切換（在步驟 S 4 l）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (18)

特別是，該聲音處理器 2 4 將緩衝器記憶體 4 1 自寫入資料之記憶體改變成讀取資料之記憶體，而亦將該緩衝器記憶體 4 2 自讀取資料之記憶體改變成寫入資料之記憶體。

在該記憶體之切換之後，該 CPU 2 4 a 開始自記憶體 4 1 中再生（讀取）資料（在步驟 S 4 m 中）。特別的，該 CPU 2 4 a 連續自緩衝器記憶體 4 1 之位址 A S 0 連續讀取資料，並經由介面 2 6 而發送資料至揚聲器 2 8 而再生語音聲音（音樂聲音）。

而音樂聲音係在 CPU 2 4 a 之控制下而正由揚聲器 2 8 而再生，而 CPU 2 4 b 再次發送一資料請求至 D M A C 4 4 （在步驟 S 4 a ）。

當步驟 S 4 a 至 S 4 j 之程序重複八次時，圖 3 之資料 D a 之自位址 A 2 起之 2 5 6 字元 D 2 ，或者是圖 4 所示自位址 A 6 算起之 2 5 6 字元資料 D b 1 ，係如圖 8 而自位址 A S 1 處而儲存於緩衝器記憶體 4 2 ，而使緩衝器記憶體 4 2 變成填滿資料。

該資料由 CPU 2 4 b 而寫入至緩衝器記憶體 4 2 之速度係較由 CPU 2 4 a 讀取之速度為快，使得資料被讀取中而緩衝器記憶體 4 2 填滿資料時，仍在緩衝器記憶體 4 1 中（如圖 8 所示）。

因此，該 CPU 2 4 b （經操作以寫入資料至緩衝器記憶體 4 2 ）係在步驟 S 4 j 滿足時而在等待狀態。

假如根據讀取自緩衝器記憶體 4 1 之音樂聲音之再生

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(19)

係在資料傳送記憶體(資料寫入記憶體)以及資料再生記憶體(資料寫入記)之間切換(步驟S41)。

現在填滿資料之緩衝器記憶體42現在變成資料再生記憶體，而該CPU24b自緩衝器記憶體42讀取並再生資料。同時，該緩衝器記憶體41係作為資料傳送記憶體。

當聲音處理器24發送第81個資料請求至該DMAC44，該DMAC44決定出所有之資料D α 或D β 已經被刪除(即，沒有剩下資料)(在步驟S4b)，而之後發出一中斷信號以終止至CPU14中之2560字元資料之傳送。

圖2之步驟中，主機CPU14之後執行資料傳送結束處理，以自主要記憶體中刪除D α 或D β ，並亦自主要記憶體16中移除參考標籤50。

在以上實施例中，如上述，當2560個字元資料經自主機CPU14而傳送至聲音處理器24，該結束資料傳送之中斷(即，步驟S4n中之程序)只執行一次。於是，主機CPU14之處理負擔可以大大的減少。

圖九將解釋當將2560字元資料自主要記憶體16而傳送至緩衝器記憶體40(根據DMA傳送程序)以藉由聲音處理器24而再生音樂聲音之中斷數目之比較例。

在該比較例中，主機CPU14表示至聲音處理器24之寫入開始位址(例如，緩衝器記憶體41之開始位址SA0)(在步驟S11中)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(20)

在步驟 S 1 2 中，該主機 C P U 1 4 指示 D M A C 4 4 將 2 5 6 字元資料傳送至聲音處理器 2 4 。

在步驟 S 1 3 中，該 D M A C 4 4 傳送 2 5 6 字元資料至聲音處理器 2 4。此時，該 D M A C 4 4 發送一匯流排請求信號以請求該主機 C P U 1 4，且在每次傳送 3 2 字元資料時，發送一匯流排請求取消信號至主機 C P U 1 4，即，當傳送 2 5 6 字元資料至聲音處理器 2 4 時，發送 8 個匯流排請求信號以及 8 個匯流排請求取消信號。而在此時節數將 2 5 6 字元資料之傳送以將至寫入至緩衝器記憶體 4 1 中（即，D M A 傳送）。

當 D M A 傳送結束時，該 D M A C 4 4 發送一標示 D M A 傳送結束之中斷信號至主機 C P U（步驟 S 1 4）。

該主機 C P U 1 4 現在執行一中斷程序。

當 2 5 6 字元資料在步驟 S 1 1 中傳送以及在步驟 S 1 3 中寫入該 2 5 6 字元資料之時以及之後，該聲音處理器 2 4 自另一更緩衝器記憶體 4 2 而讀取資料。當自另一個緩衝器記憶體 4 2 讀取 2 5 6 字元資料結束時，該聲音處理器 2 4 發送一表示讀取 2 5 6 字元資料結束之中斷信號至主機 C P U 1 4（在步驟 S 1 5）。

此時該主機 C P U 1 4 再次執行中斷程序。

之後，該主機 C P U 1 4 再次表示一寫入開始位址（即，緩衝器記憶體 4 2 之前導位址 S A 1）至聲音處理器 2 4（在步驟 S 1 1）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (21)

在該比較例（如上述），步驟 S 1 1 至步驟 S 1 4 之程序係重複十次直到藉由聲音處理器 2 4 對於 2 5 6 0 字元資料之音樂聲音資料之再生結束。

在該比較例中，接著，當 2 5 6 0 字元資料正在被再生時，對於主機 C P U 1 4 將發生總數 2 0 次之中斷（在步驟 S 1 4 中有十次，而在步驟 S 1 5 中有十次）。

因此，對於主機 C P U 1 4 之處理負擔係相當的大。

根據上述圖 6 所示之資料傳送處理，當該雙重緩衝器記憶體 4 0 之緩衝器記憶體中之一個變成空白時，在另一緩衝器記憶體中之音樂聲音資料根據一中斷程序將不會被傳送。

特別時如圖 1 0 所示，當音樂聲音資料係自主機 C P U 1 4 而作為資料傳送來源而被傳送時，該主機 C P U 1 4 以及 D M A C 1 4（作為資料傳送來源）而處理 2 5 6 0 字元大小（其係大於緩衝器記憶體 4 1（4 2）之 2 5 6 字元之儲存容量）。該作為資料傳送目的地處理器之聲音處理器 2 4，在音樂聲音資料被傳送至緩衝器記憶體 4 1 之後，將暫時停止資料傳送直到其根據資料傳送程序 5 1 而變成填滿時。當在另一緩衝器記憶體 4 2 中之音樂聲音資料係由該聲音處理器 2 4 而再生，且該緩衝器記憶體 4 2 根據資料再生傳送程序（輸出傳送程序）而變成空白時，該聲音處理器 2 4 將空白的緩衝器記憶體 4 2 設定為資料目的地記憶體。該聲音處理器 2 4 之後取消該暫時之資料傳送暫停，並重新一資料傳送

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(22)

程序 5 2 以將音樂聲音資料傳送至空白的緩衝器記憶體 4 2。因為該聲音處理器 2 4 在緩衝器記憶體 4 1，4 2 之間切換，該主機 C P U 1 4 不需要執行產生負擔的中斷程序，而可執行該資料傳送程序而不中斷。

在上述實施例中，因此，在執行資料傳送之後，可將 2 5 6 0 字元資料再生並只藉由資料傳送之握手協定而在 D M A C 4 4 以及聲音處理器 2 4 之間切換，且在 2 5 6 0 字元資料之傳送結束之後，只有一個中斷信號作為結束 2 5 6 字元資料之傳送被發送至主機 C P U 1 4 中。

接著，根據上述實施例之資料傳送程序係較上述資料傳送程序之比較例，在對於主機 C P U 1 4 之中斷程序減少為 1 / 2 0 上係具有顯著的優點。

圖 1 1 展示根據本發明之另一實施例之資料記錄以及再生設備 1 0 a 之方塊圖，其記錄以及再生立體聲資料為音樂聲音資料。

此資料之記錄以及再生設備 1 0 A (其係與圖 1 所示之該資料記錄以及再生設備 1 0 相同)，係以相同於圖 1 之標號為標記，而將詳細解釋於後。

該資料記錄以及再生設備 1 0 A 包括一緩衝器記憶體 4 0 A，該緩衝器記憶體 4 0 A 包含四個緩衝器記憶體 4 1 L，4 1 R，4 1 L，4 2 R，每個具有 2 5 6 字元之儲存容量。該緩衝器記憶體 4 2 L，4 1 R 經結合而成為一緩衝器記憶體 4 1 A，而該緩衝器記憶體 4 2 L，

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (23)

4 2 R 經結合而成爲緩衝器記憶體 4 2 A 。該緩衝器記憶體 4 0 A 因此具有兩個緩衝器記憶體 4 1 A ， 4 2 A ，其係交錯而切換爲寫入以及讀取資料。

對於聲音處理器 2 4 ，係竟由一介面 2 6 而連接一右側揚聲器 2 8 R 以及左側揚聲器 2 8 L 而作爲輸出裝置。該揚聲器 2 8 R ， 2 8 L 係統稱爲揚聲器 2 8 。

置於聲音處理器 2 4 ，液晶由一介面 3 0 而連接至一右側麥克風 3 2 R 以及左側麥克風 3 2 L ，而作爲聲音輸入裝置。該麥克風 3 2 R ， 3 2 L 係統稱爲麥克風 3 2 。

以下藉由參考圖 1 2 以及圖 1 3 (其展示再生立體聲音樂聲音資料之資料傳送再生程序) 而描述該資料記錄以及再生設備 1 0 A 。在圖 1 3 所示之步驟 S 2 1 ， 2 5 6 字元資料係根據資料傳送程序 6 1 而自主記憶體 1 6 而傳送至緩衝器記憶體 4 1 L 之開始位址 A S 0 (4 1 L) 。在步驟 S 2 2 中， 2 5 6 字元資料係根據資料傳送程序 6 2 而自主記憶體 1 6 而傳送至緩衝器記憶體 4 1 R 之開始位址 A S 1 (4 1 R) 。

在再生傳送程序 6 5 中，該資料係同步自緩衝器記憶體 4 1 L 以及緩衝器記憶體 4 1 R 而同步讀取，並自揚聲器 2 8 L ， 2 8 R 而輸出。而在再生傳送程序 6 5 中， 2 5 6 字元資料係根據資料傳送程序 6 3 而自主記憶體 1 6 而傳送至緩衝器記憶體 4 2 L 之開始位址 A S 0 (4 2 L) (步驟 S 2 3) ，而 2 5 6 字元資料係根據資料傳送程序 6 4 而自主記憶體 1 6 而傳送至緩衝器記憶體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (24)

4 2 R 之開始位址 A S 1 (4 2 R) 。

於再生傳送程序 6 5 之後 (圖 1 3) ，或換句話說當緩衝器記憶體 4 1 L ， 4 1 R 變成空白時，開始下一個的再生傳送程序 6 6 。在下一個的再生傳送程序 6 6 中，該資料係同步自緩衝器記憶體 4 2 L 以及緩衝器記憶體 4 2 R 而同步傳送，並自揚聲器 2 8 L 以及 2 8 R 而輸出。

在該再生傳送程序 6 6 結束之前，2 5 6 字元資料係根據資料傳送程序 6 1 (步驟 S 2 1) 而再次自主記憶體 1 6 而傳送至緩衝器記憶體 4 1 L 之開始位址 A S 0 (4 1 L) (步驟 S 2 3) ，而 2 5 6 字元資料係根據資料傳送程序 6 2 (步驟 S 2 2) 而自主記憶體 1 6 而傳送至緩衝器記憶體 4 1 R 之開始位址 A S 1 (4 1 R) 。

上述程序經重複而間斷傳送以及連續再生立體聲音樂聲音資料。

圖 1 4 係展示根據本發明之另一實施例之以資料傳送次序格式之多重頻道資料傳送程序之圖。在圖 1 4 中，儲存在主要記憶體 1 6 中之四個頻道揚聲器系統 (頻道 L 1 ， R 1 ， L 2 ， R 2) 之資料 $D \alpha a$ (資料 D 0 - D 1 1) 係傳送至以及連續再生於包含緩衝器記憶體 1 4 1 L 1 ， 1 4 1 R 1 ， 1 4 1 L 2 ， 1 4 1 R 2 以及緩衝器記憶體 1 4 2 L 1 ， 1 4 2 R 1 ， 1 4 2 L 2 ， 1 4 2 R 2 之緩衝器記憶體 4 0 B 。

在圖 1 4 中，根據個別順序的資料傳送程序 7 1 ，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (25)

7 2 , 7 3 , 7 4 , 資料 D 0 , D 1 , D 2 , D 3 (其係將被傳送之第一個資料) 係自主要記憶體而傳送並寫入至緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 。

該資料 D 0 , D 1 , D 2 , D 3 之後同時自緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 而讀取 , 並根據資料再生傳送程序而當作音樂聲音而聲音而輸出。

在該資料再生傳送程序結束之前 , 該資料 D 4 , D 5 , D 6 , D 7 (其係將被傳送之第二資料) 係自該主機 C P U 1 6 而傳送 , 並根據個別順序之資料傳送程序 7 5 , 7 6 , 7 7 , 7 8 而連續寫入至緩衝器記憶體 1 4 2 L 1 , 1 4 2 R 1 , 1 4 2 L 2 , 1 4 2 R 2 。

當緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 (資料 D 0 , D 1 , D 2 , D 3 自其中同步讀取) 變成空白時 , 該資料 D 4 , D 5 , D 6 , D 7 將同步自緩衝器記憶體 1 4 2 L 1 , 1 4 2 R 1 , 1 4 2 L 2 , 1 4 2 R 2 而讀取 , 使得資料再生傳送程序在無中斷下而執行。

當緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 根據個別順序之資料傳送程序 7 9 , 8 0 , 8 1 , 8 2 而變成空白時 , 資料 D 8 , D 9 , D 1 0 , D 1 1 將連續寫入至空白的緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (26)

依此，該資料可以多重頻道之方式而傳送。

圖 1 5 展示根據本發明之另一實施例之多重頻道資料傳送程序。在該多重頻道資料傳送程序（圖 1 5 所示），類似於圖 1 4 所示之資料 D 0 - D 1 2 之資料，係使用參考標籤 5 0 B 而傳送。在該參考標籤中，包含序列資料 D 0，D 4，D 8，D 1 2，D 1，D 5，D 9，D 1 3，D 2，D 6，D 1 0，D 1 4，D 3 之資料 $D \beta \alpha$ （每個為在頻道 L 1，R 1，L 2，R 2 之 2 5 6 字元）係事先寫入至開始記憶體位址 A 1 - A 1 3，而依照該順序而事先寫入資料至該參考標籤 5 0 B。

在圖 1 5 中，係參考到該參考標籤 5 0 B 之第一至第四位址 A 1，A 5，A 9，A 1 3，而資料 D 0，D 1，D 2，D 3 係根據資料傳送程序 9 1，9 2，9 3，9 4 而連續寫入至緩衝器記憶體 1 4 1 L 1，1 4 1 R 1，1 4 1 L 2，1 4 1 R 2。

之後資料 D 0，D 1，D 2，D 3 係同步自緩衝器記憶體 1 4 1 L 1，1 4 1 R 1，1 4 1 L 2，1 4 1 R 2 而讀取，並再生。

在對於資料 D 0，D 1，D 2，D 3 之再生結束之前，係參考到該參考標籤 5 0 B 之第五至第八位址 A 2，A 6，A 1 0，A 1 4，而資料 D 4，D 5，D 6，D 7 係根據資料傳送程序 9 5，9 6，9 7，9 8 而連續寫入至緩衝器記憶體 1 4 2 L 1，1 4 2 R 1，1 4 2 L 2，1 4 2 R 2。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(28)

之資料至作為主機處理器之主機CPU14。當完成將資料寫入至緩衝器記憶體41時，該聲音處理器24開始將資料寫入至係正為空白的另一緩衝器記憶體42。因此，資料傳送或自聲音處理器24而傳送至緩衝器記憶體40之資料（即，緩衝器記憶體41或緩衝器記憶體42）將不會被中斷。

當資料係自聲音處理器24而傳送至主機CPU14，因為傳送至緩衝器記憶體40之資料主要係由聲音處理器24所控制，施加於作為傳送程序之主機CPU14之負擔係非常小。

實際上，如圖17所示，具有記憶體區域，可儲存對應於雙重緩衝器記憶體記憶體40之儲存音樂聲音資料之能力，該40每個包含緩衝器記憶體41，42，該41以及42每個具有256字元之儲存容量，即，一記憶體區域100係為512字元 \times 14=7168字元。

根據作為自聲音處理器24而傳送資料至主機CPU14之自動DMA傳送程序，當該雙重緩衝器記憶體40之例如所有該14個緩衝器記憶體41係填滿由聲音處理器24所產生音樂聲音資料時，該聲音處理器24發送一資料傳送請求至DMAC44，以繼續將資料寫入至另一14個緩衝器記憶體42。

每次皆收到資料傳送請求時，該DMAC44將位於緩衝器記憶體40之整個記憶體區域100中之資料傳送至主要記憶體16。因此，因為藉由聲音處理器24而記

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (29)

錄於該 1 4 個緩衝器記憶體 4 2 中之資料係同步被傳送至主要記憶體 1 6 ，當一資料傳送請求被發出時，該聲音處理器 2 4 指定已經填滿寫入資料之緩衝器記憶體 4 1 之開始位址，而發出對於每個所指定開始位址之 D M A C 4 4 之中斷信號。

依此，由該聲音處理器 2 4 所產生之資料可在最小之中斷下而傳送至主要記憶體 1 6 。

根據上述之本發明，在資料傳送目的地處理器交錯切換作為讀取以及寫入之緩衝器記憶體時，發送至資料傳送來源處理器之中斷數目可以減少以減少對於資料傳送來源處理器之負擔。

進一步，因為音樂聲音處理器交錯切換作為讀取以及寫入資料之緩衝器記憶體，發送至主機處理器之中斷數目而減少對於主機處理器之負擔。

而且，資料可以在最小中斷數目下，而自音樂聲音處理器而傳送至主機處理器。

雖然本發明之此些較佳實施例已經予以詳細描述，應注意各種改變以及修改可不在離開以下所附之申請專利範圍而予以修改以及描述。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：資料傳送設備，資料傳送系統以及資料傳送方法)

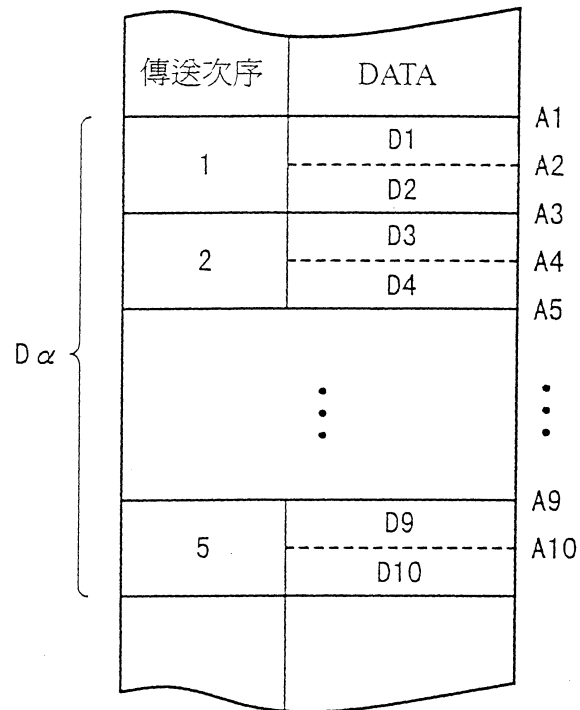
當資料自主機CPU(14)而傳送至即時再生音樂聲音之聲音處理器(24)時，將可減少主機CPU(14)之負擔。當自作為傳送來源之主機CPU(14)而傳送音樂聲音資料時，該主機CPU(14)以及DMAC(44)處理較該等緩衝器記憶體(41)，(42)之256字元儲存容量為大的2560字元之資料大小。在音樂聲音資料已經攢送至該等緩衝器記憶體中之一個而填滿資料時之後，該聲音處理器(24)暫停資料傳送。當在另一緩衝器記憶體(42)中一資料由聲音處理器(24)而再生以及該緩衝器記憶體(42)變成空白時，該聲音處理器(24)設定該空白之緩衝器記憶體(42)為傳送目的地記憶體，而取消該資料傳送暫停，並開始將資料傳送至空白之緩衝器記憶體(42)。

英文發明摘要(發明之名稱：Data transfer apparatus, data transfer system, and data transfer method.)

When data are transferred from a host CPU (14) to a sound processor (24) which reproduces music sounds on a real-time basis, the burden on the host CPU (14) is greatly reduced. Upon transfer of music sound data from the host CPU (14) as a transfer source, the host CPU (14) and a DMAC (44) handle a data size of 2560 words that is greater than the storage capacity of 256 words of buffer memories (41), (42). After music sound data have been transferred to one of the buffer memories (41) until it becomes full of the data, the sound processor (24) temporarily suspends the transfer of the data. When music sound data in the other buffer memory (42) are reproduced by the sound processor (24) and the buffer memory (42) becomes empty, the sound processor (24) sets the empty buffer memory (42) as a transfer destination memory, cancels the temporary suspension of the transfer of the data, and resumes the transfer of the data to the empty buffer memory (42).

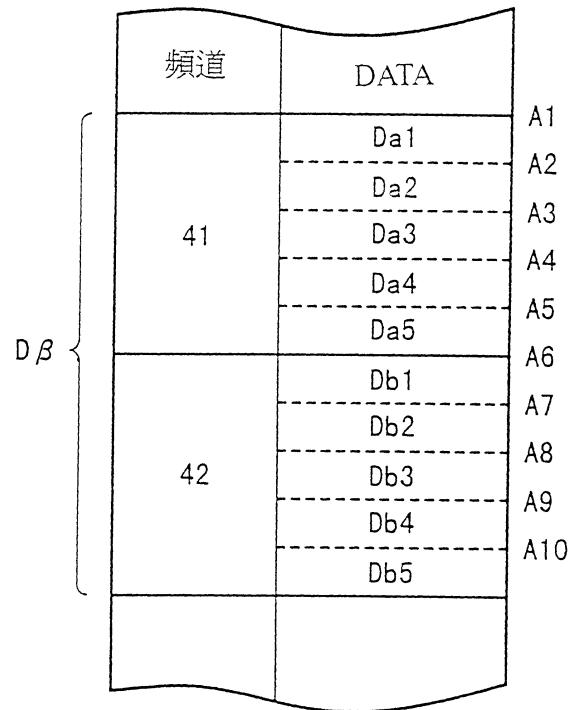
第 3 圖

主要記憶體 16



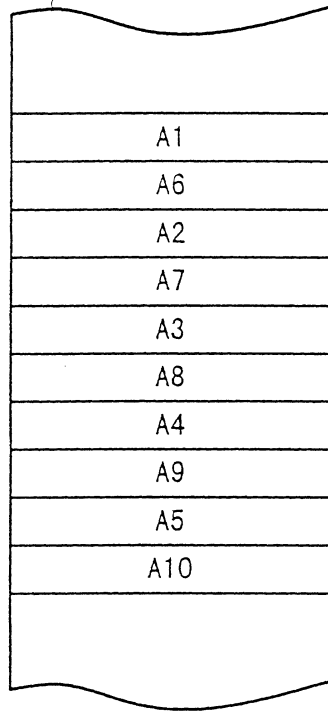
第 4 圖

主要記憶體 16

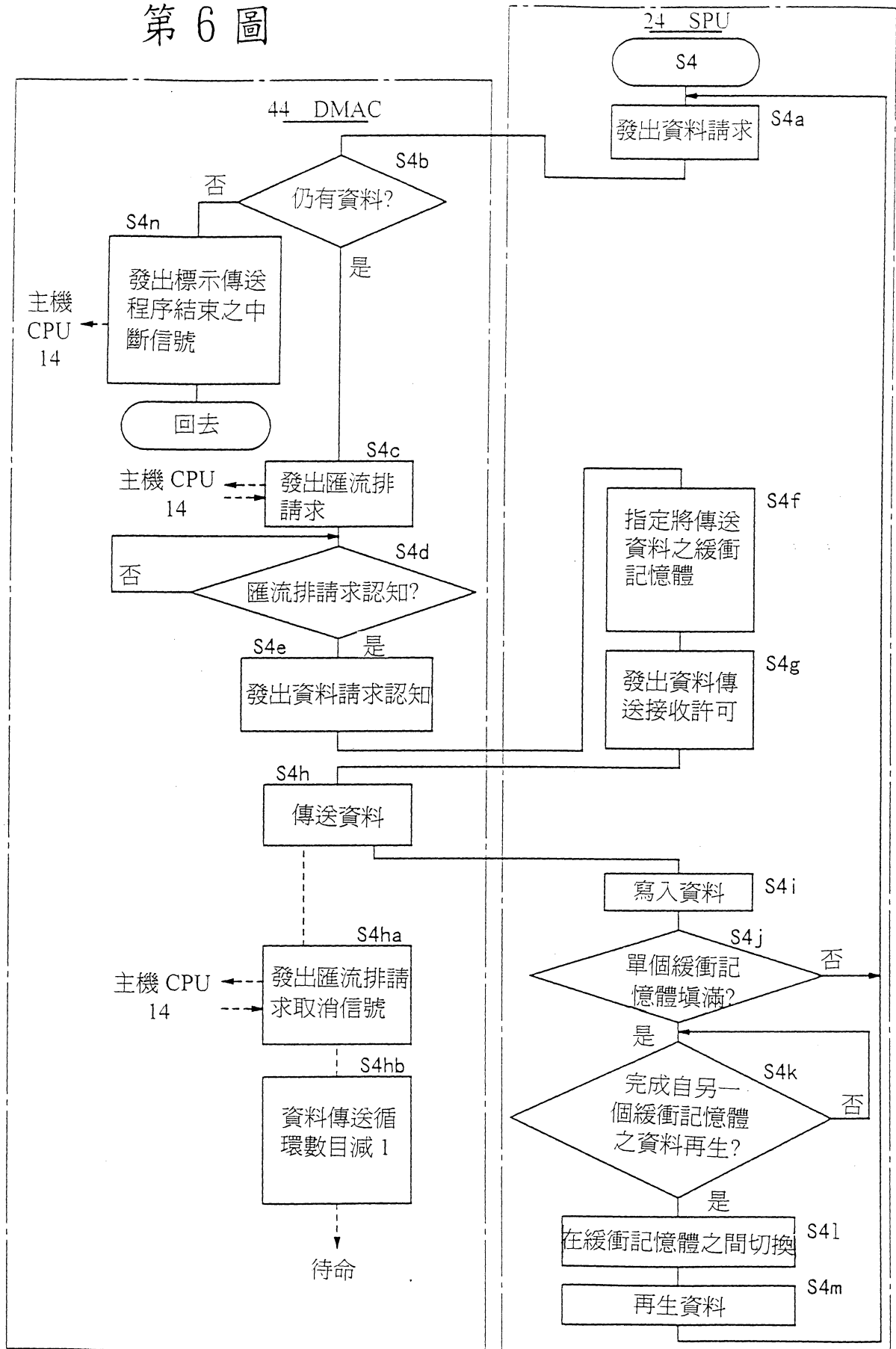


第 5 圖

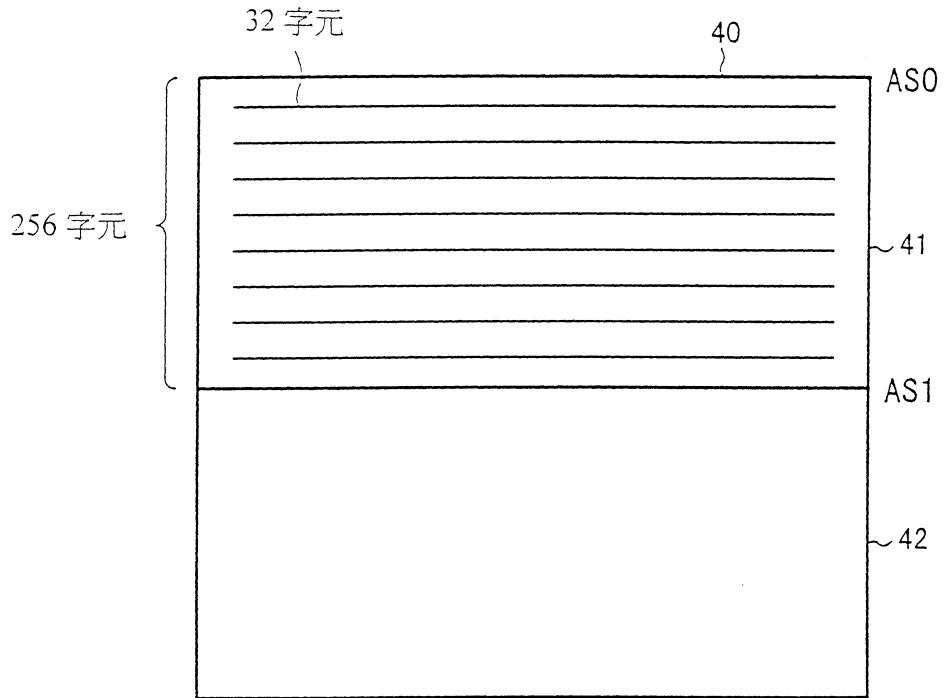
主要記憶體 16
50 參考標籤



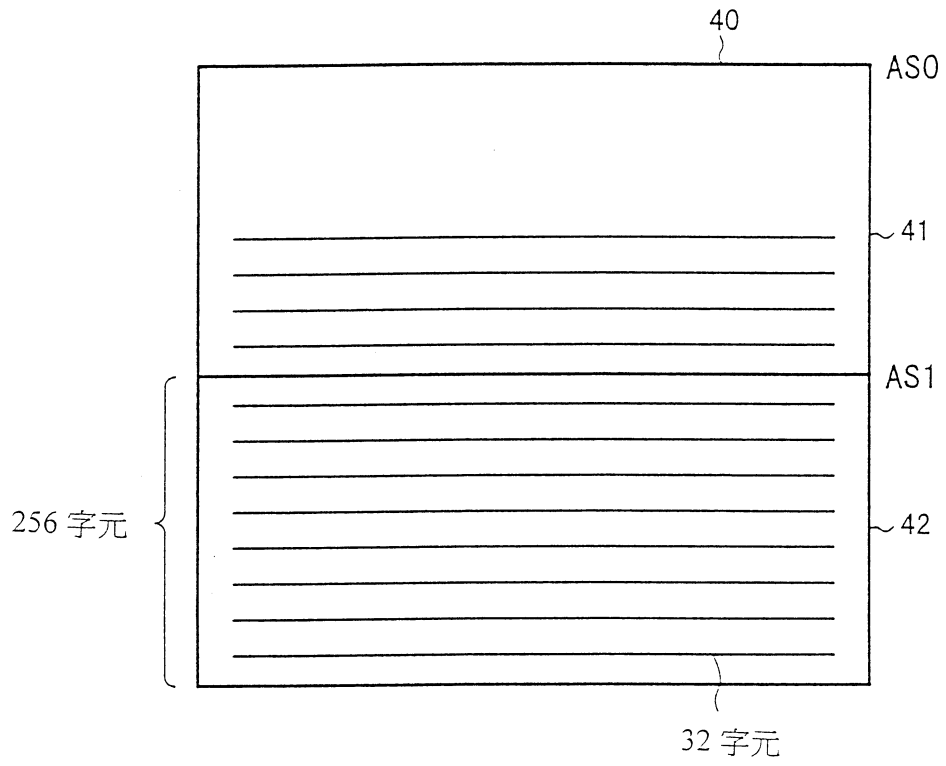
第 6 圖



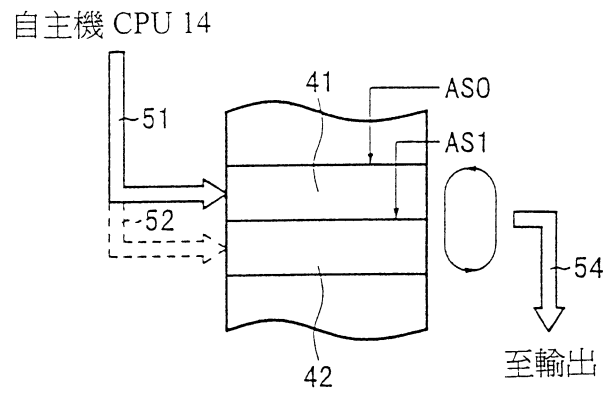
第 7 圖



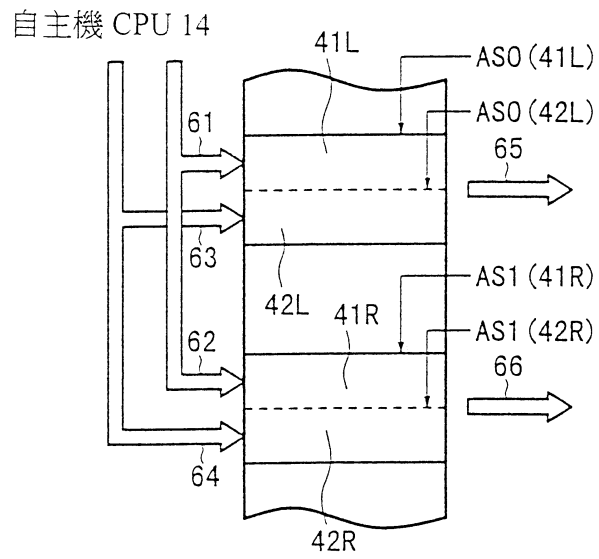
第 8 圖



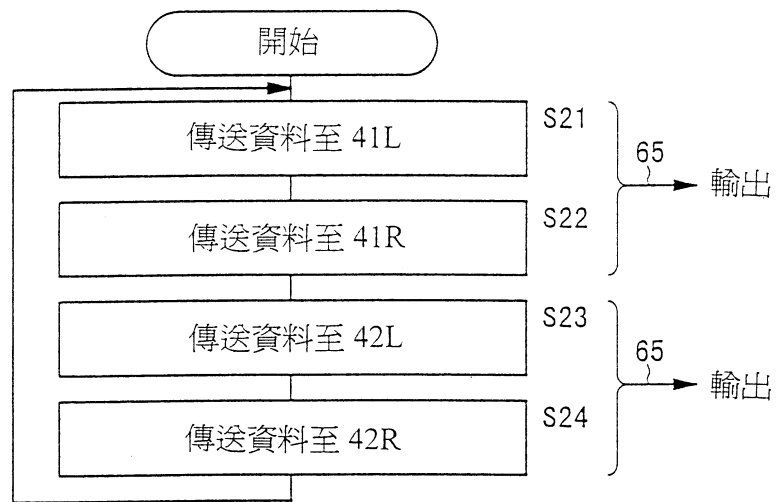
第 10 圖



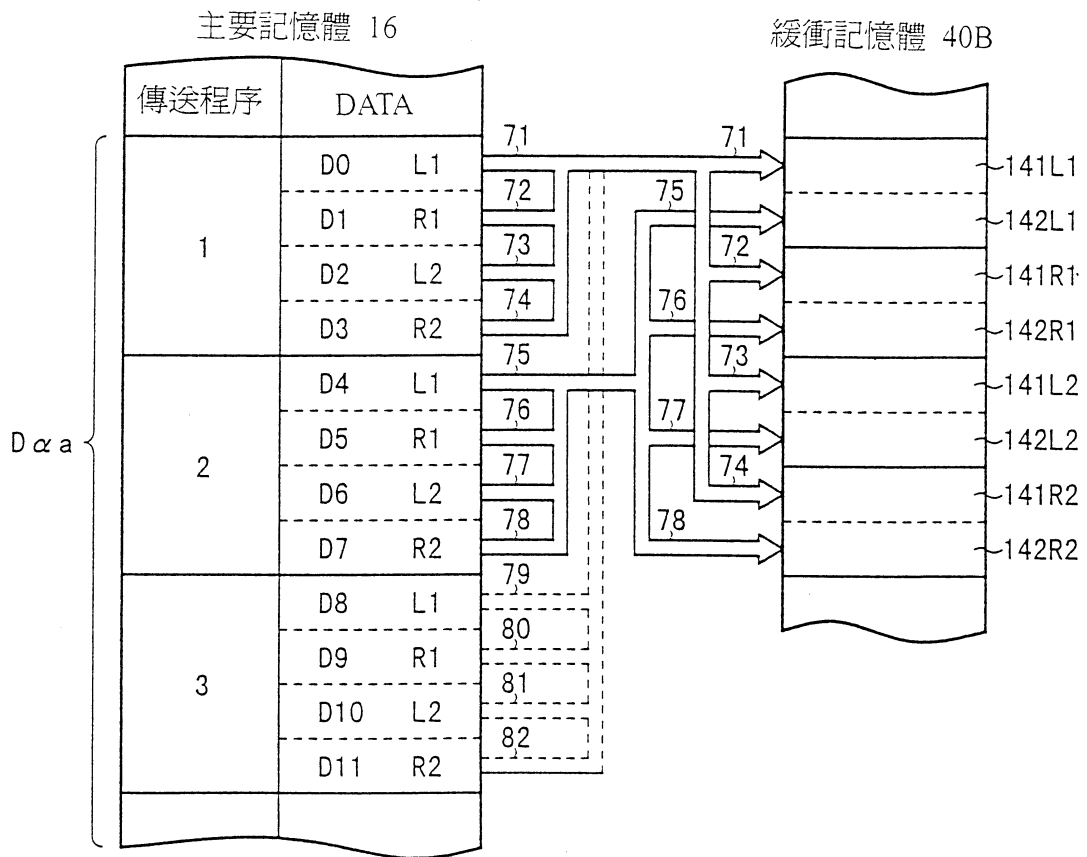
第 12 圖



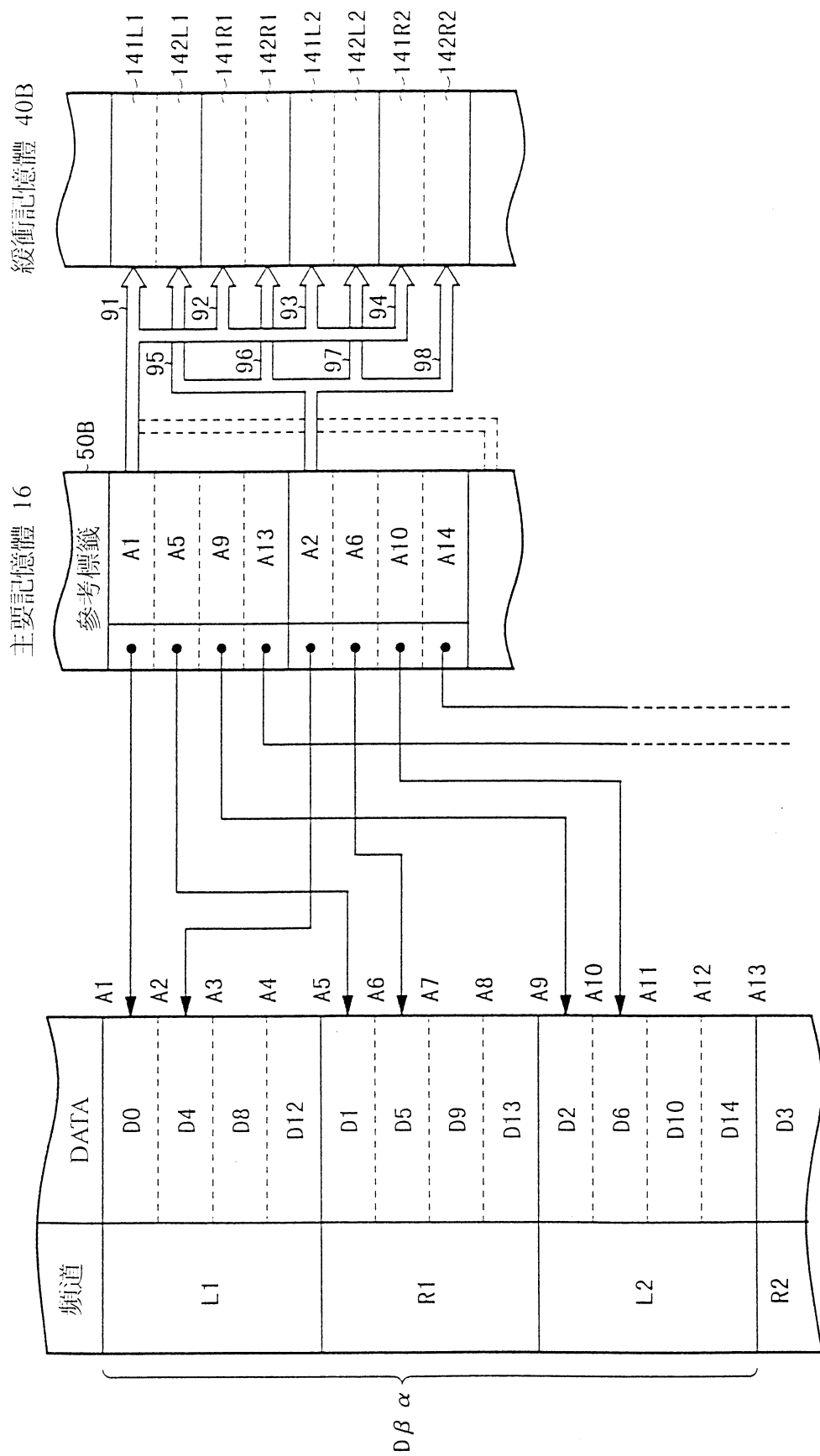
第 13 圖



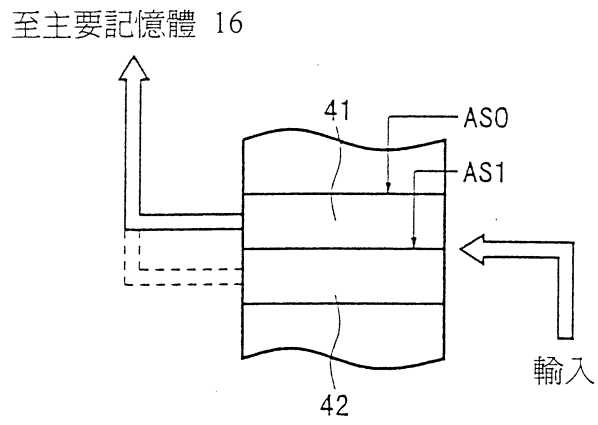
第 14 圖



第 15 圖



第 16 圖



第 17 圖

音樂聲音	緩衝記憶體 41	緩衝記憶體 42	~ 40
1	256 字元	256 字元	~ 40
2	256 字元	256 字元	~ 40
3	256 字元	256 字元	~ 40
4	256 字元	256 字元	~ 40
5	256 字元	256 字元	~ 40
6	256 字元	256 字元	~ 40
7	256 字元	256 字元	~ 40
8	256 字元	256 字元	~ 40
9	256 字元	256 字元	~ 40
10	256 字元	256 字元	~ 40
11	256 字元	256 字元	~ 40
12	256 字元	256 字元	~ 40
13	256 字元	256 字元	~ 40
14	256 字元	256 字元	~ 40

100

五、發明說明 (3)

修正
補充

衝記憶體，以及一資料傳送目的地處理器，經由此建構使得資料傳送來源處理器發送一指令以開始將資料傳送至資料傳送目的地處理器，該資料傳送目的地處理器切換該兩個緩衝記憶體中之一個成為寫入用之記憶體而將該兩個緩衝記憶體中之另一個變成為讀取記憶體，並控制自該兩緩衝記憶體之資料讀取以及資料寫入。

藉由以上架構，因為資料傳送目的地處理器將該兩緩衝記憶體中一個切換為寫入用之記憶體，而將兩緩衝記憶體中另一個切換為讀取用之記憶體，可減少資料傳送來源處理器之中斷數目，因此減少在資料傳送來源處理器之負擔。

7.26 該資料傳送目的地處理器，包含一機構，其指定一非為讀取記憶體的一緩衝記憶體作為寫入記憶體，並當開始傳送資料之指令自該資料傳送來源處理器處發送時，而發送一資料傳送請求至該資料傳送來源處理器，

而當資料自該資料傳送來源處理器而傳送時，寫入資料至指定作為寫入記憶體之該緩衝記憶體，直到該緩衝記憶體被填滿，且之後，等待直到被指定作為該讀取記憶體之該緩衝記憶體變成空的，

發送一資料傳輸請求至該資料傳輸來源處理器，

將該緩衝記憶體在讀取記憶體以及寫入記憶體之間切換，

且當指定作為讀取記憶體之該緩衝記憶體變為空的時，控制自該等緩衝記憶體中讀取資料以及寫入資料，

且連續控制自該等緩衝記憶體中讀取資料以及寫入資料，直到整個所傳送資料大小被寫入為止。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

煩請委員明示
修正本頁無誤後
91年7月26日
准予修正。

五、發明說明(4)

91年7月26日
修正
補充

該資料傳輸目的處理器可執行連續之資料讀取程序，而無中斷。

在單一週期之資料傳送大小可以預設為一不會造成緩衝記憶體填滿之資料大小。

該每個之二緩衝記憶體可包含多數個緩衝記憶體以允許在本發明之原理下而找出一較寬廣之應用。

該所傳送之資料可包含音樂聲音資料。

根據本發明之資料傳送系統，包括一匯流排，一連接至匯流排之主機處理器，一連接至匯流排之音樂聲音處理器，以及可在寫入記憶體以及讀取記憶體之間切換之二緩衝記憶體，該緩衝記憶體係連接至該音樂聲音處理器，經由該建構使得音樂聲音資料係經由匯流排以及音樂聲音處理器而傳送至緩衝記憶體，該音樂聲音處理器包含一機構，以在當主機處理器發送一指令以開始將資料傳送至音樂聲音處理器時，將該兩緩衝記憶體中一個切換為寫入用記憶體而將該兩緩衝記憶體中另一個切換為讀取用之記憶體，並控制自該兩緩衝記憶體之資料寫入以及資料讀取。

藉由以上建構，因為音樂聲音處理器係將兩緩衝記憶體中一個切換為寫入用記憶體而將兩緩衝記憶體中另一個切換為讀取用記憶體，可減少對於主機處理器之所發生之中斷數目，因此減少主機處理器之負擔。

該音樂聲音處理器可包含一機構作為當開始傳送資料之指令係自主機處理器而發送時，確認兩緩衝記憶體中一個為寫入用記憶體而非讀取用記憶體，並發送一資料傳送

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

修正
91年7月26日
補充

五、發明說明 (13)

公共電路系統 2 3 而送至次要儲存裝置 2 0 之資料。

爲了自該次要儲存裝置 2 0 而將資料寫入至主要記憶體 1 6 (如圖 3 所示)，該傳送至緩衝記憶體 4 1, 4 2 之資料 D_n 係經分割成 1 0 份，每份係爲 2 5 6 字元 ($D_n = D_1, D_2, \dots, D_{10}$)，而此些資料切份 (batch) 係以資料 D_α 而以傳送之順序而連續寫入至主要記憶體 1 6 前導位址 $A_1 - A_{10}$ 。

或者，如圖 4 所示，將被傳送至緩衝記憶體 4 1, 4 2 之資料 D_n 係以在個別頻道之順序資料 D_β 結合儲存標示傳送資料順序之前導位址之參考標籤 (參見圖 5) 而寫入至主要記憶體 1 6。

特別是，根據圖 3 之傳送順序格式，2 5 6 字元之資料 D_1 係儲存於位址 A_1 ，2 5 6 字元之資料 D_2 係儲存於位址 A_2 ，接續之資料係儲存在接續之位址中，而最後之 2 5 6 字元之資料 D_{10} 係儲存在位址 A_{10} 中。依此，該資料 D_α 係以所傳送之順序而寫入至主要記憶體 1 6 (在圖 3 中，該資料傳送之順序係爲 1 - 5)。

根據圖 4 以及圖 5 所示之參考標籤格式，資料 $D_{a1} - D_{a5}$ ， $D_{b1} - D_{b5}$ 每個係爲 2 5 6 字元而係依照頻道 4 1 而接續，係個別寫入至記憶體位址 $A_1 - A_{10}$ ，而寫入該資料 $D_{a1} - D_{a5}$ ， $D_{b1} - D_{b5}$ 之順序 (前導位址 (資料) 爲 $A_1, A_6, A_2, \dots, A_5, A_{10}$) 係事先寫入至參考標籤 5 0。

依此，經經由聲音處理器 2 4 而自 D M A C 4 4 而傳

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14) 91年7月26日

送至緩衝記憶體 4 0 而作為音樂聲音 (語音聲音) 而自揚聲器 2 8 所輸出之資料，將以所要之格式 (即，傳送順序格式或參考標籤格式) 而儲存在主要記憶體 1 6 。

經由以上準備程序之後，主機 C P U 1 4 標示一傳送開始位址 (即，位址 A 1) 以及一完全傳送資料大小 (即，2 5 6 0 字元) 至該 D M A C 4 4 ，並設定數個資料傳送循環 (即，3 2 字元 \times 8 = 2 5 6 字元) \times 1 0 = 8 0 ，於 D M A C 4 4 (步驟 S 2) 。

在步驟 S 3 中，主機 C P U 1 4 指示聲音處理器 2 4 對於儲存在主要記憶體 1 6 之資料予以再生。

在步驟 S 4 中由 D M A C 4 4 所執行之自動 D M A 傳送程序將參考圖 6 而詳細描述於後。

圖 6 係展示自動 D M A 傳送程序，其係分割為操作順序 (展示在右側) ，而由聲音處理器 2 4 所執行，以及一操作順序 (展示在左側) 而由 D M A C 4 4 所執行。

在該自動 D M A 傳送程序中，聲音處理器 2 4 之 C P U 2 4 a 發出一資料請求至 C P U 4 4 (在步驟 S 4 a) 。

回應於資料請求，該 D M A C 4 4 自資料傳送循環之現有次數而確認剩下之資料傳送大小 (在步驟 S 4 b) 。因為沒有資料開始傳送，資料傳送循環係為 8 0 。

在步驟 S 4 c 中，該 D M A C 4 4 發出一匯流排請求信號，以請求該主機 C P U 1 4 允許單獨使用匯流排 1 2 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (27)

91年7月6日

修正
補充

當完成對於資料 D 0 , D 1 , D 2 , D 3 之自緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 之同步讀取時, 資料 D 4 , D 5 , D 6 , D 7 開始自緩衝器記憶體 1 4 2 L 1 , 1 4 2 R 1 , 1 4 2 L 2 , 1 4 2 R 2 而同步讀取。此時, 係參考該參考標籤 5 0 B 之第九至第十二位址, 而資料 D 8 , D 9 , D 1 0 , D 1 1 開始被連續的寫入至緩衝器記憶體 1 4 1 L 1 , 1 4 1 R 1 , 1 4 1 L 2 , 1 4 1 R 2 。

依此, 可使用參考標籤 5 0 B 而在多重頻道下而將資料傳送以及再生。

關於圖 1 以及圖 1 1 之資料記錄以及再生設備 1 0 , 1 0 A , 藉由緩衝器記憶體 4 0 以及揚聲器 2 8 而自主要記憶體 1 6 而連續再生之程序已經予以描述。在該資料記錄以及再生設備 1 0 , 1 0 A 中, 當音樂聲音係自麥克風 3 2 或作為聲音輸入裝置而輸入時, 或當音樂聲音資料係由聲音處理器 2 4 而產生時, 2 5 6 字元之音樂聲音資料可被寫入至緩衝器記憶體 4 1 中, 而該資料可自緩衝器記憶體 4 2 而較寫入至緩衝器記憶體 4 1 之 2 5 6 音樂聲音資料為快的被傳送。

該來自於作為聲音音樂處理器之聲音處理器 2 4 而傳送至主機 C P U 1 4 之資料將詳細描述於後。在圖 1 中, 在將資料寫入至緩衝器記憶體 4 1 , 4 2 中之一個 (即, 緩衝器記憶體 4 1) 完成之前, 該聲音處理器 2 4 完成自另一緩衝器記憶體 4 2 之讀取資料, 而將自傳送該所讀取

(請先閱讀背面之注意事項再填寫本頁)

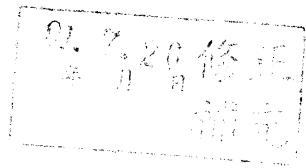
裝

訂

線

六、申請專利範圍

附件 2: 第 89111752 號專利申請案
中文申請專利範圍修正本



民國 91 年 7 月 26 日修正

1. 一種資料傳送設備，包含：
一資料傳送來源處理器（14）；
一實質的兩個緩衝器記憶體（41），（42），其可交錯的在寫入用記憶體以及讀取用記憶體之間切換；以及

一資料傳送目的地處理器（24）；

經有該建構使得當資料傳送來源處理器發送一指令至資料傳送目的地處理器以開始資料傳送，該資料傳送目的地處理器將該兩個緩衝器記憶體中之一個切換為寫入用記憶體而將該兩個緩衝器記憶體中之另一個切換為讀取用記憶體，而控制對於該兩個緩衝器記憶體之資料讀取以及資料寫入，

其中該資料傳送目的地處理器（24）包含具有以下做用之機構：當開始資料傳送之指令自該資料傳送來源處理器發送時予以指定緩衝器記憶體中之一個不是讀取用之記憶體為寫入用之記憶體並發送一資料傳送請求至該資料傳送來源處理器（14），當資料自該資料傳送來源處理器而傳送時予以寫入資料至緩衝器記憶體中指定為寫入用之記憶體直到緩衝器記憶體變成填滿而之後等待緩衝器記憶體中指定作為讀取用記憶體變成空白，發送一資料傳送請求至該資料傳送來源處理器，將該等緩衝器記憶體在讀

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

91年7月26日

取用記憶體以及寫入用記憶體之間切換，並當緩衝器記憶體中指定作為讀取用記憶體變成空白時予以控制該緩衝器記憶體之讀取資料以及寫入資料，以連續控制對於該緩衝器記憶體等之讀取資料以及寫入資料直到整個要傳送資料已經被寫入為止。

2. 一種資料傳送設備，包含：

一資料傳送來源處理器（14）；

一實質的兩個緩衝器記憶體（41），（42），其可交錯的在寫入用記憶體以及讀取用記憶體之間切換；以及

一資料傳送目的地處理器（24）；

經有該建構使得當資料傳送來源處理器發送一指令至資料傳送目的地處理器以開始資料傳送，該資料傳送目的地處理器將該兩個緩衝器記憶體中之一個切換為寫入用記憶體而將該兩個緩衝器記憶體中之另一個切換為讀取用記憶體，而控制對於該兩個緩衝器記憶體之資料讀取以及資料寫入，

其中該資料傳送目的地處理器（24）包含具有以下作用之機構：當開始資料傳送之指令自該資料傳送來源處理器發送時予以指定緩衝器記憶體中之一個不是讀取用之記憶體為寫入用之記憶體並發送一資料傳送請求至該資料傳送來源處理器（14），寫入一預設大小之資料至指定作為寫入用記憶體之緩衝器記憶體中而之後在當該預設大小之資料已經自該資料傳送來源處理器傳送時等待直到指

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

91年7月26日修正補充

定作為讀取用記憶體之緩衝器記憶體變成空白，發送一資料傳送請求至該資料傳送來源處理器，將該緩衝器記憶體於讀取用以及寫入用之間切換，以及當緩衝器記憶體中指定作為讀取用記憶體變成空白時對於該等緩衝器記憶體控制資料之讀取以及寫入，以連續控制對於該等緩衝器記憶體之資料讀取以及資料寫入直到整個傳送資料之大小已經寫入為止。

3. 如申請專利範圍第1項或第2項之設備，其中每個該兩緩衝器記憶體包含多數個緩衝器記憶體（41L），（41R），（42L），（42R）。

4. 如申請專利範圍第1項或第2項之設備，其中該資料傳送目的地處理器（24）包含一音樂聲音處理器（24），而該所傳送之資料包含音樂聲音資料。

5. 一種資料傳送系統，包含：

一匯流排（12）；

一主機處理器（14）連接至該匯流排；

一音樂聲音處理器（24）連接至該匯流排；以及

實質的兩個緩衝器記憶體（41），（42），該而緩衝器記憶體可在寫入用記憶體以及讀取用記憶體之間切換，該緩衝器記憶體係被連接至該音樂聲音處理器；

經由該建構使得該音樂聲音資料經由該匯流排以及該音樂聲音處理器而自該主機處理器而傳送至該緩衝器記憶體；

該音樂聲音處理器包含具有以下作用之機構：將該兩

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

91-7-26
六、申請專利範圍

緩衝器記憶體中之一個切換為寫入用記憶體並將該兩緩衝器記憶體中另一個切換為讀取用之記憶體，並當該主機發送一指定至該音樂聲音處理器以開始資料傳送時，對於該二緩衝器記憶體控制資料之讀取以及寫入，

其中該音樂聲音處理器（24）包含具有以下做用之機構：當開始資料傳送之指令自該主機處理器發送時予以指定緩衝器記憶體中之一個不是讀取用之記憶體為寫入用之記憶體並發送一資料傳送請求至該主機處理器，當資料自該主機處理器而傳送時予以寫入資料至緩衝器記憶體中指定為寫入用之記憶體直到緩衝器記憶體變成填滿而之後等待緩衝器記憶體中指定作為讀取用記憶體變成空白，發送一資料傳送請求至該主機處理器，將該等緩衝器記憶體在讀取用記憶體以及寫入用記憶體之間切換，並當緩衝器記憶體中指定作為讀取用記憶體變成空白時予以控制該緩衝器記憶體之讀取資料以及寫入資料，以連續控制對於該緩衝器記憶體等之讀取資料以及寫入資料直到整個要傳送資料已經被寫入為止。

6. 一種資料傳送系統，包含：

一匯流排（12）；

一主機處理器（14）連接至該匯流排；

一音樂聲音處理器（24）連接至該匯流排；以及

實質的兩個緩衝器記憶體（41），（42），該而緩衝器記憶體可在寫入用記憶體以及讀取用記憶體之間切換，該緩衝器記憶體係被連接至該音樂聲音處理器；

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

91年7月26日修正補充

經由該建構使得該音樂聲音資料經由該匯流排以及該音樂聲音處理器而自該主機處理器而傳送至該緩衝器記憶體；

該音樂聲音處理器包含具有以下作用之機構：將該兩緩衝器記憶體中之一個切換為寫入用記憶體並將該兩緩衝器記憶體中另一個切換為讀取用之記憶體，並當該主機發送一指定至該音樂聲音處理器以開始資料傳送時，對於該二緩衝器記憶體控制資料之讀取以及寫入，

其中該音樂聲音處理器（24）包含具有以下作用之機構：當開始資料傳送之指令自該主機處理器發送時予以指定緩衝器記憶體中之一個不是讀取用之記憶體為寫入用之記憶體並發送一資料傳送請求至該主機處理器（14），寫入一預設大小之資料至指定作為寫入用記憶體之緩衝器記憶體中而之後在當該預設大小之資料已經自該主機處理器傳送時等待直到指定作為讀取用記憶體之緩衝器記憶體變成空白，發送一資料傳送請求至該主機處理器，將該緩衝器記憶體於讀取用以及寫入用之間切換，以及當緩衝器記憶體中指定作為讀取用記憶體變成空白時對於該等緩衝器記憶體控制資料之讀取以及寫入，以連續控制對於該等緩衝器記憶體之資料讀取以及資料寫入直到整個傳送資料之大小已經寫入為止。

7. 如申請專利範圍第5項或第6項之資料傳送系統，其中每個該兩緩衝器記憶體包含多數個緩衝器記憶體（41L），（41R），（42L），（42R）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

91年7月26日 修正
補充

六、申請專利範圍

8 . 如申請專利範圍第 7 項之資料傳送系統，其中該多數個緩衝器記憶體儲存左端以及右端之立體聲音樂聲音資料。

9 . 一種資料傳送系統，包含：

一 匯流排 (1 2) ；

一 主機處理器 (1 4) 連接至該匯流排；

一 音樂聲音處理器 (2 4) 連接至該匯流排；以及實質的兩個緩衝器記憶體 (4 1) ， (4 2) ，該而緩衝器記憶體可在寫入用記憶體以及讀取用記憶體之間切換，該緩衝器記憶體係被連接至該音樂聲音處理器；

經由該建構使得該音樂聲音資料經由該匯流排而自該音樂聲音處理器而傳送至該主機處理器；

該音樂聲音處理器包含具有以下作用之機構：將該兩緩衝器記憶體中之一個切換為寫入用記憶體並將該兩緩衝器記憶體中另一個切換為讀取用之記憶體，並當該資料傳送至該主機處理器時，控制該二緩衝器記憶體控制資料之讀取以及寫入，

其中該音樂聲音處理器 (2 4) 包含具有以作用之機構：在完成資料寫入至該等緩衝器記憶體之前，完成自另一緩衝器記憶體之資料讀取並將該資料傳送至該主機處理器，並在當完成將資料寫入至該等緩衝器記憶體中之一個時，開始將資料寫入至該緩衝器記憶體中之另一個為空白的記憶體中。

1 0 . 一種在資料傳送系統傳送資料之方法，該系統

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

91年7月26日
修正
補充

六、申請專利範圍

具有一匯流排（12），一主機處理器（14）連接至該匯流排，一輸出處理器（24）連接至該匯流排，實質的兩個緩衝器記憶體（41），（42）以及一連接至該輸出處理器之一輸出裝置（28），包含以下步驟：

自該主機處理器傳送資料至該輸出處理器直到該緩衝器記憶體填滿資料；

之後，暫時停止資料傳送；

以該輸出處理器自該緩衝器記憶體中之另一個讀取資料並自該輸出處理器而輸出該所讀取之資料至該輸出裝置；

當另一緩衝器記憶體變為空白時，設定該另一緩衝器記憶體為一傳送目的地記憶體並取消資料傳送之暫停；以及開始自該主機處理器而傳送資料至該另一緩衝器記憶體。

11. 如申請專利範圍第10項之方法，其中該資料包含音樂聲音資料。

（請先閱讀背面之注意事項再填寫本頁）

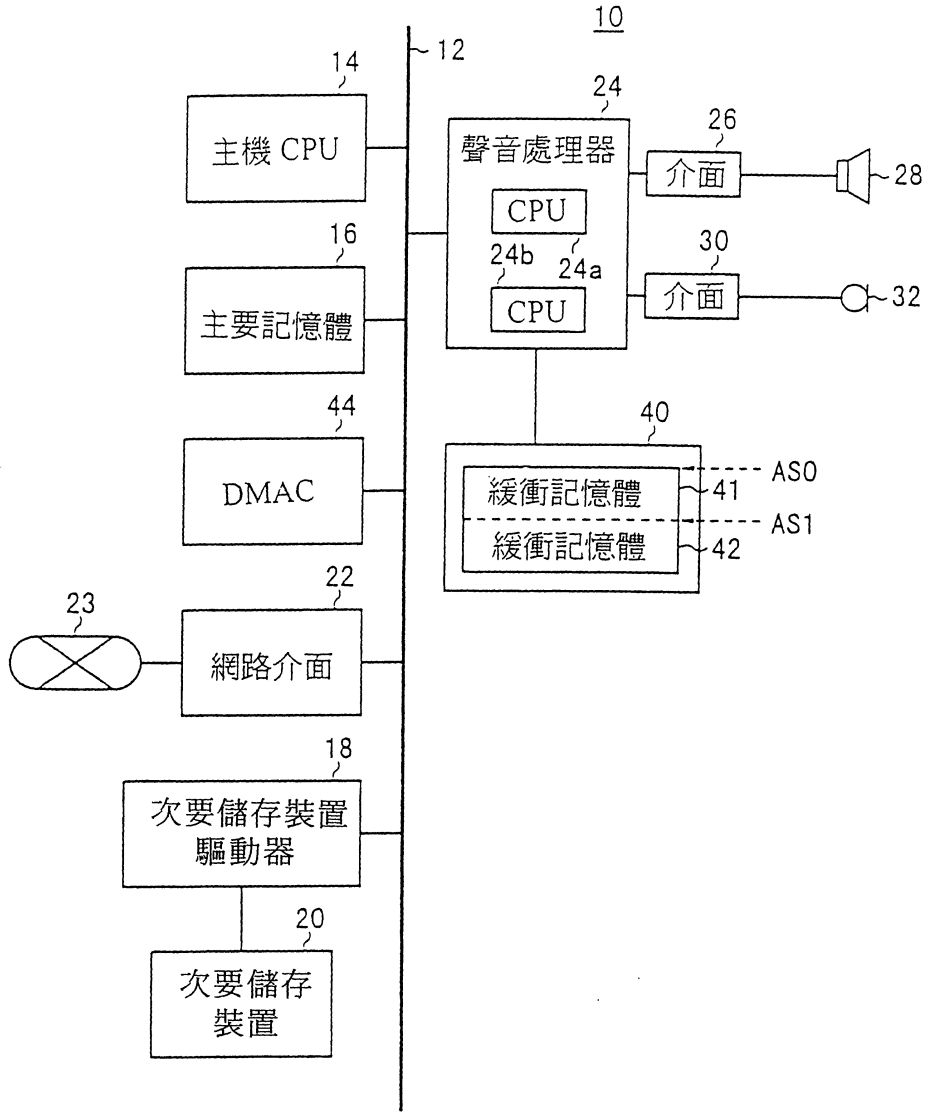
裝

訂

線

91. 7. 26 修正
年 月 日 補充

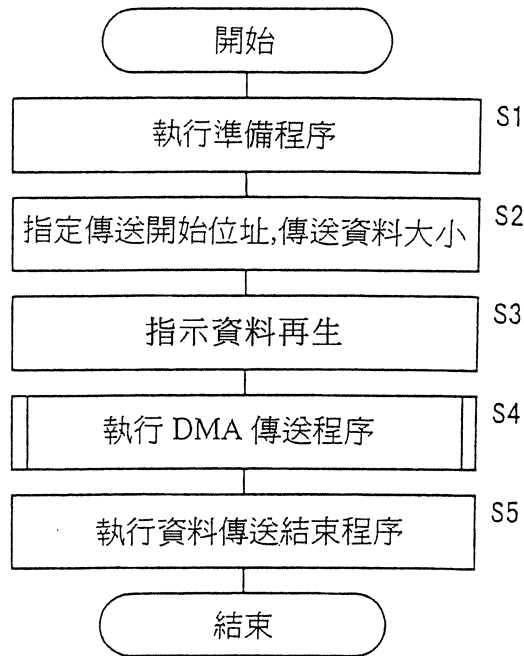
第 1 圖



煩請委員明示
 修正本有無變更實質內容是否准予修正。
 91. 7. 26 年 月 日所提之
 煩請委員明示
 是否准予修正。

91.7.26

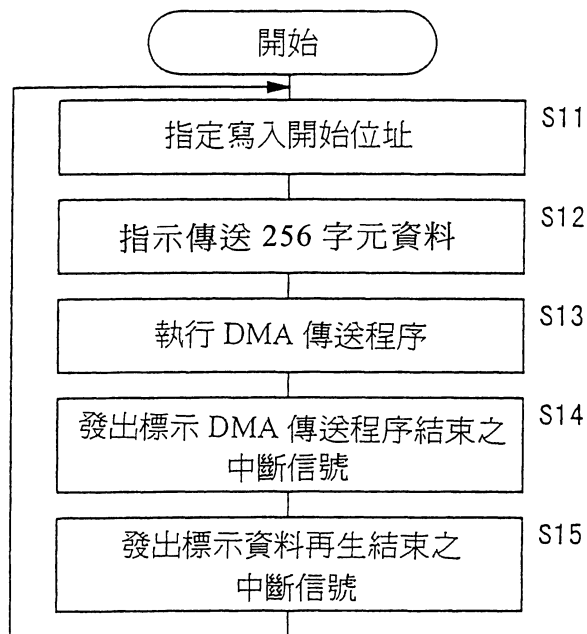
第 2 圖



91年7月26日 修正
補充

第 9 圖

比較例



91年7月26日 修正
補充

第 11 圖

