(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 103875238 B
(45)授权公告日 2017.08.04

(21)申请号 201280050010.5

(22)申请日 2012.10.11

(65)同一申请的已公布的文献号
申请公布号 CN 103875238 A

(43)申请公布日 2014.06.18

(30)优先权数据
2011-230676 2011.10.20 JP

(85)PCT国际申请进入国家阶段日
2014.04.11

(86)PCT国际申请的申请数据
PCT/JP2012/076351 2012.10.11

(87)PCT国际申请的公布数据
WO2013/058167 JA 2013.04.25

(73)专利权人 索尼半导体解决方案公司
地址 日本神奈川县

(72)发明人 若林准人 植野洋介

(74)专利代理机构 北京市柳沈律师事务所 11105
代理人 赵碧洋

(51)Int.Cl.
H04N 5/374(2006.01)
H01L 27/146(2006.01)
H04N 5/357(2006.01)

(56)对比文件
JP 特开2004-112077 A,2004.04.08,
JP 特开2002-158550 A,2002.05.31,
JP 特开2011-23966 A,2011.02.03,
Alireza Mahmoodi et al..Optimization of Delta-Sigma ADC for Column-Level Data Conversion in CMOS Image Sensors.《IEEE Instrumentation and Measurement Technology Conference》.2007,第1-6页.
Masaki Sakakibara et al..A High-Sensitivity CMOS Image Sensor With Gain-Adaptive Column Amplifiers.《IEEE JOURNAL OF SOLID-STATE CIRCUITS》.2005,第40卷(第5期),第1147-1155页.

审查员 盛建军

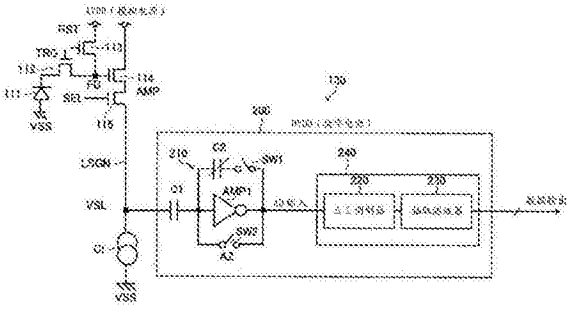
权利要求书3页 说明书14页 附图11页

(54)发明名称

固态图像传感器和相机系统

(57)摘要

本发明涉及固态图像传感器和相机系统，其使得能够提供能够在低亮度下提供低噪声而不增加过采样次数的实现高图像质量的固态图像传感器和相机系统。该固态图像传感器和相机系统具有：其中像素包括将光信号转换为电信号的光电二极管的像素阵列单元；和读取单元，从像素读取模拟图像信号到信号线并以列处理读取的模拟像素信号。读取单元包括具有将模拟图像像素信号转换为数字信号的功能的ΔΣ调制器，和位于ΔΣ调制器的输入侧上并通过要设置的增益的方式放大读取到信号线的模拟像素信号以将该模拟像素信号输入到ΔΣ调制器的放大器。



CN 103875238 B

1.一种固态图像传感器,包括:

像素阵列单元,其中排列像素,所述像素包括将光信号转换为电信号的光电二极管;和

读出单元,将模拟图像信号从像素读出到信号线并以列为单位处理读出的模拟像素信号,

其中,

所述读出单元包括

ΔΣ调制器,具有将所述模拟像素信号转换为数字信号的功能;和

放大器,布置在所述ΔΣ调制器的输入侧并使用设置增益放大读出到信号线的模拟像素信号以将信号输入到所述ΔΣ调制器;其中,

所述ΔΣ调制器形成为n维调制器,n是包括1的正数,所述ΔΣ调制器包括

至少一个积分器,具有反相器类型积分器;

量化器,量化作为最后一级的积分器的输出信号并输出数字信号,和

数模转换器,将所述量化器的数字信号转换为模拟信号并反馈在所述积分器的输入侧上,和

其中,所述放大器包括

反相器类型放大器或者差分放大器,具有与所述积分器的所述反相器类型积分器相同的配置。

2.根据权利要求1的固态图像传感器,

其中,所述放大器能够执行与所述模拟像素信号的输入振幅对应的增益设置并执行放大以使得所述ΔΣ调制器的满刻度输入幅度恒定。

3.根据权利要求2的固态图像传感器,

其中,所述ΔΣ调制器具有执行电平移位由所述放大器放大的像素信号以将所述信号输入到积分器的输入部分,和

其中,所述电平移位的量设置为固定值。

4.根据权利要求1的固态图像传感器,

其中,所述ΔΣ调制器的积分器包括

输入电容,连接在所述反相器类型积分器的输入端侧上,和

反馈电容,连接在所述反相器类型积分器的输出端和输入端之间,和

其中,所述放大器包括

输入电容,连接在所述反相器类型放大器的输入端侧上,和

反馈电容,连接在所述反相器类型放大器的输出端和输入端之间。

5.根据权利要求1的固态图像传感器,

其中,所述ΔΣ调制器的积分器包括

输入电容,连接在所述反相器类型积分器的输入端侧上,和

反馈电容,连接在所述反相器类型积分器的输出端和输入端之间,和

其中,所述放大器包括

输入电容,连接在所述差分放大器的一个输入端侧上,

反馈电容,连接在所述差分放大器的输出端和一个输入端之间,和

基准电压生成部分,将使用等于形成所述反相器类型积分器的元件的尺寸比率产生的

基准电压提供到所述差分放大器的另一输入端。

6.根据权利要求4或者5的固态图像传感器，

其中，所述放大器改变所述输入电容和所述反馈电容之间的电容比，且能够设置与所述模拟像素信号的输入振幅对应的增益。

7.根据权利要求4或者5的固态图像传感器，

其中，所述放大器包括将所述放大器的输出端和输入端的电位复位到预定电位的复位开关。

8.根据权利要求7的固态图像传感器，

其中，所述像素包括复位浮动扩散的电荷的复位功能，和

其中，所述放大器的复位开关与所述像素的复位操作并行地维持在导通状态，并复位所述放大器的输出端和输入端的电位。

9.根据权利要求1的固态图像传感器，

其中，所述读出单元包括将所述ΔΣ调制器的数字信号转换为多个比特的抽取滤波器电路。

10.根据权利要求9的固态图像传感器，

其中，所述抽取滤波器电路相对于特定时间积分压缩波信号，并累加其数据，以及

所述抽取滤波器电路在进行叠加积分之后，执行比特反转。

11.一种相机系统，包括：

固态图像传感器；和

光学系统，在所述固态图像传感器上形成被摄体图像，

其中，所述固态图像传感器包括

像素阵列单元，其中排列像素，所述像素包括将光信号转换为电信号的光电二极管，和

读出单元，将模拟图像信号从像素读出到信号线并以列为单位处理读出的模拟像素信号，

其中，所述读出单元包括

ΔΣ调制器，具有将所述模拟像素信号转换为数字信号的功能，和

放大器，布置在所述ΔΣ调制器的输入侧上并使用设置增益放大读出到信号线的所述模拟像素信号以将所述信号输入到所述ΔΣ调制器；

其中，所述ΔΣ调制器形成为n维调制器，n是包括1的正数，所述ΔΣ调制器包括

至少一个积分器，具有反相器类型积分器；

量化器，量化作为最后一级的积分器的输出信号并输出数字信号，和

数模转换器，将所述量化器的数字信号转换为模拟信号并反馈在所述积分器的输入侧上，和

其中，所述放大器包括

反相器类型放大器或者差分放大器，具有与所述积分器的所述反相器类型积分器相同的配置。

12.根据权利要求11的相机系统，

其中，所述放大器能够执行与所述模拟像素信号的输入振幅对应的增益设置并执行放大以使得所述ΔΣ调制器的满刻度输入幅度恒定。

13.根据权利要求12的相机系统，

其中，所述ΔΣ调制器具有执行电平移位由所述放大器放大的像素信号以将所述信号输入到积分器的输入部分，和

其中，所述电平移位的量设置为固定值。

14.根据权利要求11的相机系统，

其中，所述ΔΣ调制器的积分器包括

输入电容，连接在所述反相器类型积分器的输入端侧上，和

反馈电容，连接在所述反相器类型积分器的输出端和输入端之间，和

其中，所述放大器包括

输入电容，连接在所述反相器类型放大器的输入端侧上，和

反馈电容，连接在所述反相器类型放大器的输出端和输入端之间。

15.根据权利要求11的相机系统，

其中，所述ΔΣ调制器的积分器包括

输入电容，连接在所述反相器类型积分器的输入端侧上，和

反馈电容，连接在所述反相器类型积分器的输出端和输入端之间，和

其中，所述放大器包括

输入电容，连接在所述差分放大器的一个输入端侧上，

反馈电容，连接在所述差分放大器的输出端和一个输入端之间，和

基准电压生成部分，将使用等于形成所述反相器类型积分器的元件的尺寸比率产生的基准电压提供到所述差分放大器的另一输入端。

16.根据权利要求14或者15的相机系统，

其中，所述放大器改变所述输入电容和所述反馈电容之间的电容比，且能够设置与所述模拟像素信号的输入振幅对应的增益。

17.根据权利要求14或者15的相机系统，

其中，所述放大器包括将所述放大器的输出端和输入端的电位复位到预定电位的复位开关。

18.根据权利要求17的相机系统，

其中，所述像素包括复位浮动扩散的电荷的复位功能，和

其中，所述放大器的复位开关与所述像素的复位操作并行地维持在导通状态，并复位所述放大器的输出端和输入端的电位。

19.根据权利要求11的相机系统，

其中，所述读出单元包括将所述ΔΣ调制器的数字信号转换为多个比特的抽取滤波器电路。

20.根据权利要求19的相机系统，

其中，所述抽取滤波器电路相对于特定时间积分压缩波信号，并累加其数据，以及

所述抽取滤波器电路在进行叠加积分之后，执行比特反转。

固态图像传感器和相机系统

技术领域

[0001] 本发明涉及由CMOS图像传感器代表的固态图像传感器和相机系统。

背景技术

[0002] 近年来，CMOS(互补金属氧化物半导体)图像传感器已经作为代替CCD的固态图像传感器(图像传感器)引起了注意。

[0003] 这是由于CMOS图像传感器克服了以下问题。

[0004] 换句话说，需要专用处理以制造CCD像素，且需要多个电源电压用于其操作，且进一步，需要组合多个外围IC以进行操作。

[0005] 通过CMOS图像传感器克服了包括在这种CCD的情况下系统可能非常复杂的各种问题。

[0006] 可对CMOS图像传感器可以应用类似于用于一般CMOS类型集成电路的处理，且可以由单个电源驱动，且进一步使用CMOS处理的模拟电路和逻辑电路可以以混合方式布置在同一芯片中。

[0007] 因此，CMOS图像传感器具有外围IC的数目可以减少等多个很大的优点。

[0008] 利用低功耗和高速度方面的优越性的优点，这种CMOS图像传感器广泛地用作包括数码相机、摄像机、高清晰度单镜头反光式相机、监控相机、车载相机和导航系统的成像设备中的成像传感器。

[0009] 另外，近年来，其中比如图像处理之类的功能电路块也一起在芯片上制成的具有高性能和高图像质量的图像传感器已经出现。

[0010] CCD的输出电路的主流是使用具有浮动扩散层(FD:浮动扩散)的FD放大器的一个信道(ch)输出。

[0011] 另一方面，CMOS图像传感器具有用于每一像素的FD放大器且其输出的主流是其中像素阵列中的一列被选择并在列方向上同时读出的列并行输出类型。

[0012] 这是由于在像素中布置的FD放大器中难以获得足够的驱动性能，且因此需要降低数据速率，这给予并行处理优势。

[0013] 对于该列并行输出类型CMOS图像传感器的信号输出电路，已经确实地提出其多种类型。其一个形式是其中对于每一列提供模数转换装置(在下文中，缩写为ADC(模拟数字转换器))且提取像素信号作为数字信号的类型。

[0014] 例如，在非专利文献1或者专利文献1中公开了具有在其中安装的列并行类型ADC的CMOS图像传感器。

[0015] 已经提出了使用ΔΣ调制器以实现高度精确的AD转换的CMOS图像传感器(例如，参考专利文献2和非专利文献2)。

[0016] 专利文献2描述了在模拟CDS之后执行delta-sigma(ΔΣ)AD转换的转换器。该专利文献2的CMOS图像传感器中的用于图像信号的处理技术将接收的光信号从像素中的光电二极管传递通过对于每一列布置的模拟CDS电路以除去信号中包含的噪声，且之后执行Δ

ΣAD转换。

[0017] 非专利文献2描述了在其中具有数字CDS功能的ΔΣ类型AD转换器。非专利文献2中描述的技术可以增加过采样次数的数目以减少噪声。

[0018] 引文列表

[0019] 专利文献

[0020] 专利文献1:JP2005-323331A

[0021] 专利文献2:JP3904111B,图1

[0022] 非专利文献

[0023] 非专利文献1:W.Yang等(W.Yan等,"An Integrated800x600CMOS Image System",ISSCC Digest of Technical Papers,pp.304-305,1999年2月)

[0024] 非专利文献2:A2.1M Pixels,120frame/s CMOS Image Sensor with column-parallelΔΣADC Architecture(具有列并行ΔΣADC架构的2.1M像素、120帧/秒CMOS图像传感器),图1,图5。

发明内容

[0025] 技术问题

[0026] 但是,因为专利文献2中描述的技术在CDS之后关于信号执行AD转换,所以保持了采样中的噪声。

[0027] 换句话说,在该技术中,保持在CDS之后在采样模拟信号时的kTC噪声,因此,为了减少影响的电容值等的增加导致芯片面积的增大。

[0028] 另外,非专利文献2中描述的技术必须执行增益设置以宽泛地保证低亮度的成像状态下的输出数字值,且不利地噪声变得乘以增益。

[0029] 换句话说,该技术必须执行增益设置以宽泛地保证低亮度的成像状态下的输出数字值,且不利地噪声变得被乘以增益。

[0030] 本发明提供能够实现用于减少低亮度下的噪声的高图像质量而不增加过采样次数的数目的固态图像传感器和相机系统。

[0031] 技术方案

[0032] 根据本发明的第一实施例,提供了固态图像传感器,包括:其中排列像素的像素阵列单元,像素包括将光信号转换为电信号的光电二极管;和读出单元,从像素读出模拟图像信号到信号线并以列为单位处理读出的模拟像素信号。读出单元包括具有将模拟像素信号转换为数字信号的功能的ΔΣ调制器,和布置在ΔΣ调制器的输入侧上并使用设置增益放大读出到信号线的模拟像素信号以将该信号输入ΔΣ调制器的放大器。

[0033] 根据本发明的第二实施例,提供了包括固态图像传感器和在固态图像传感器上形成被摄体图像的光学系统的相机系统。固态图像传感器包括:其中排列像素的像素阵列单元,像素包括将光信号转换为电信号的光电二极管;和读出单元,从像素读出模拟图像信号到信号线并以列为单位处理读出的模拟像素信号。读出单元包括具有将模拟像素信号转换为数字信号的功能的ΔΣ调制器,和布置在ΔΣ调制器的输入侧上并使用设置增益放大读出到信号线的模拟像素信号以将该信号输入ΔΣ调制器的放大器。

[0034] 技术效果

[0035] 根据本发明，可以实现用于减少低亮度下的噪声的高图像质量而不增加过采样次数的数目。

附图说明

[0036] 图1是图示根据本实施例的CMOS图像传感器(固态图像传感器)的配置实例的图。

[0037] 图2是图示根据本实施例的CMOS图像传感器的示例性像素的图。

[0038] 图3是图示根据本实施例与像素和信号线连接的列电路的基本配置的图。

[0039] 图4是图示根据本实施例的ΔΣAD转换器的基本配置的图。

[0040] 图5是图示根据本实施例的二维ΔΣ调制器的基本配置的图。

[0041] 图6是根据本实施例的包括应用有二维ΔΣAD转换器的ΔΣAD转换器的列电路的特定电路配置的图。

[0042] 图7是图示在本实施例中的像素和列电路的操作定时实例的时序图。

[0043] 图8是用于解释根据本实施例在高亮度期间和低亮度期间列电路的电平图的图。

[0044] 图9是用于解释比较实例中在高亮度期间和低亮度期间电路的电平图的图。

[0045] 图10是图示根据本实施例差分放大器应用于与像素和信号线连接的列电路中的放大器的另一配置的图。

[0046] 图11是图示应用有根据本实施例的固态图像传感器的相机系统的示例性配置的图。

具体实施方式

[0047] 在下文中，将关于附图给出本发明的实施例的说明。

[0048] 这里，以下面次序给出说明。

[0049] 1.固态图像传感器配置的概况

[0050] 2.读出电路配置的概况

[0051] 3.放大器和ΔΣAD转换器的电路配置实例

[0052] 4.相机系统的配置实例

[0053] <1.固态图像传感器配置的概况>

[0054] 图1是图示根据本实施例的CMOS图像传感器(固态图像传感器)的配置实例的图。

[0055] CMOS图像传感器100包括像素阵列单元110、作为像素驱动部分的行选择电路(Vdec)120和具有用于每一列的通过ΔΣ调制的AD转换功能的列读出电路130。

[0056] 在本实施例中，AD转换部分由具有ΔΣ调制功能的ΔΣ调制器、布置在ΔΣ调制器的输入级的放大器和布置在ΔΣ调制器的输出级的抽取滤波器电路构成。例如，使用ΔΣ调制器和抽取滤波器电路的ΔΣAD转换器配置为以像素单元输出像素信号。

[0057] 在本实施例中，在列读出电路130中的AD转换之后执行CDS处理。

[0058] 这里，行选择电路120和列读出电路130构成读出单元。

[0059] 本实施例的CMOS图像传感器100在ΔΣ转换器的输入级布置放大器以使得可以改进低亮度下的噪声，这在之后详细地描述。

[0060] 本实施例的CMOS图像传感器100可以通过由放大器将AD输入幅度调整到恒定幅度而实现，而不需要ΔΣAD转换器的恒定数字的改变。

[0061] CMOS图像传感器100可以通过由于放大器导致的效应而放宽ΔΣAD转换器的噪声规格，以减小电容值、采样次数的数目等。

[0062] CMOS图像传感器100使用与例如用于ΔΣ调制器的反相器相同的配置作为放大器，以使得可以独立于增益固定地设置要电平移位的值，且容易地保证可以执行AD转换的输入幅度。另外，差分类型可以用作放大器。

[0063] 另外，CMOS图像传感器100使用ΔΣAD转换器以使得可以减小放大器的电容值。

[0064] 像素阵列单元110具有以M行×N列的二维(矩阵)排列的多个像素电路110A。

[0065] 图2是图示根据本实施例的CMOS图像传感器的示例性像素的图。

[0066] 该像素电路110A具有光电二极管(PD:光电二极管，在下文中可以仅称为“PD”)111作为光电转换元件。

[0067] 然后，像素电路110A相对于该一个光电二极管111具有四个晶体管，即，转移晶体管112、复位晶体管113、放大晶体管114和选择晶体管115作为有源元件。

[0068] 转移晶体管112、复位晶体管113、放大晶体管114和选择晶体管115由绝缘栅类型场效应晶体管(FET)形成。在图2的实例中，应用N沟道FET，但是也可以应用P沟道FET。

[0069] 注意到这里示出了四个晶体管类型的像素电路，但是也可以应用具有选择晶体管等的三个晶体管类型。

[0070] 光电二极管111将入射光光电地转换为与其光量对应的量的电荷(这里，电子)。

[0071] 转移晶体管112连接在光电二极管111和作为输出节点的浮动扩散FD(在下文中，可以仅称为“FD”)之间。经由在其栅极(转移栅极)的转移控制线LTRG给予转移晶体管112转移信号TRG作为控制信号。

[0072] 这允许转移晶体管112将由光电二极管111光电地转换的电荷(电子)转移到浮动扩散FD。

[0073] 复位晶体管113连接在电源线LVDD和浮动扩散FD之间，且经由在其栅极的复位控制线LRST给予其复位信号RST作为控制信号。

[0074] 这允许复位晶体管113将浮动扩散FD的电位复位到电源线LVDD的电位。

[0075] 浮动扩散FD与放大晶体管114的栅极连接。放大晶体管114经由选择晶体管115与信号线LSGN连接并与像素外部的恒流源CI一起配置源极跟随器。

[0076] 然后，将作为与地址信号对应的控制信号的选择信号SEL经由选择控制线LSEL给予选择晶体管115的栅极以导通选择晶体管115。

[0077] 当选择晶体管115导通时，放大晶体管114放大浮动扩散FD的电位以输出与该电位对应的电压到信号线LSGN。从每一像素通过信号线LSGN输出的电压被输出到列读出电路130。

[0078] 因为例如，转移晶体管112、复位晶体管113和选择晶体管115的各自的栅极以行为单位连接，所以相对于一行的像素同时进行这些操作。

[0079] 在像素阵列单元110中布线的复位控制线LRST、转移控制线LTRG和选择控制线LSEL被布线为像素阵列的行单元中的一组。

[0080] 控制线LRST、LTRG和LSEL中的每一个提供有M条线。

[0081] 这些复位控制线LRST、转移控制线LTRG和选择控制线LSEL由行选择电路120驱动。

[0082] 行选择电路120控制像素阵列单元110中任意行中布置的像素的操作。行选择电路

120通过控制线LSEL、LRST和LTRG控制像素。

[0083] 列读出电路130经由信号线LSGN接收由行选择电路120读出和控制的像素行的数据，并转移到在后级的信号处理电路。

[0084] 读出电路130包括放大器和AD转换器(与在每一列中的输出连接)。

[0085] 使用具有ΔΣ调制功能的ΔΣ调制器形成ADC，且使用ΔΣ调制器的ADC配置为例如以像素为单位输入和输出像素信号。

[0086] <2.读出电路配置的概况>

[0087] 图3是图示根据本实施例与像素和信号线连接的列电路的基本配置的图。

[0088] 如图3所示的列电路200配置为包括其输入连接信号线LSGN的放大器210、以及顺次连接到放大器210的输出的ΔΣ调制器220和抽取滤波器电路。

[0089] 然后，顺次连接的ΔΣ调制器220和抽取滤波器电路230构成ΔΣAD转换器240。

[0090] 图3的实例示出了其中像素110A设置为模拟电源(AVDD)，且放大器210、ΔΣ调制器220和抽取滤波器电路230设置为数字电源(DVDD)的配置。

[0091] 如以下将要描述的，取决于像素的振幅电平，可以代替放大器使用具有数字电压或更大电压的电源，例如，模拟电源。

[0092] 放大器210配置为包括反相器类型放大器AMP1、输入电容C1、可变反馈电容C2、增益开关SW1和自动调零(AZ)开关SW2。

[0093] 输入电容C1的第一端子与信号线LSGN连接，且其第二端子与反相器类型放大器AMP1的输入端连接。

[0094] 反馈电容C2和增益开关SW1连接在反相器类型放大器AMP1的输出端和输入端之间。

[0095] 自动调零开关SW2连接在反相器类型放大器AMP1的输出端和输入端之间。

[0096] 在放大器210中，自动调零开关SW2在复位像素110A时导通以取消反相器类型放大器AMP1的偏置等，且例如，输入电位和输出电位设置为大约(1/2)DVDD。

[0097] 放大器210可以以作为变量的输入电容C1和可改变的反馈电容C2之间的电容比C1:C2改变增益，且具有在改变作为AD转换器的ΔΣ调制器220的增益时恒定地维持满刻度输入幅度的功能。

[0098] 另外，作为另一实施例，差分放大器可以用于改进电源电压噪声抵抗力(resistance)。

[0099] 图4是图示根据本实施例的ΔΣAD转换器的基本配置的图。

[0100] 图4一起图示ΔΣAD转换器240的操作概况。

[0101] ΔΣ调制器220配置为至少包括形成用于像素电路110A的反馈系统的一部分的积分器221、量化器222和数模转换器(DAC)223和具有电平移位功能的加法器224。

[0102] 在ΔΣ调制器220中，从像素电路110A获取的信号作为一比特数据通过积分器221和量化器222输出。

[0103] 用于将一比特数据转换为多个比特的抽取电路(抽取滤波器电路)230布置在ΔΣAD转换器240的量化器的输出侧上。

[0104] 抽取滤波器电路230基本上对于每个时隙数字地加上数字“1”。

[0105] 图4示出了作为示例的一维ΔΣAD调制器220，但是如图5和图6所示优选地应用n

维，例如，二维ΔΣ调制器220A。

[0106] 另外，在图5和图6的实例中，二维抽取滤波器电路230A应用为抽取滤波器电路。但是，第三抽取滤波器电路可应用于该抽取滤波器电路。

[0107] <3.放大器和ΔΣAD转换器的电路配置实例>

[0108] 图5是图示根据本实施例的二维ΔΣ调制器的基本配置的图。

[0109] 图6是根据本实施例的包括应用有二维ΔΣAD转换器的ΔΣAD转换器的列电路的特定电路配置的图。

[0110] 图6图示作为本发明的特征的其中多个电容从在输入信号的前级的斩波放大器(放大器)切换以使得可以放大像素信号的电路配置。

[0111] 二维ΔΣ调制器220A配置为如图5所示的递增ΔΣAD转换器，且配置为包括两个积分器2211和2212、两个DAC2231和2232以及两个加法器224和225作为ΔΣ调制器。

[0112] 这里，在图5中，u表示模拟信号且v表示数字信号。

[0113] 加法器224用作输入部分。

[0114] 图6中的列电路200A具有在ΔΣ调制器220A的前级(输入级)布置的用于像素信号VSL的放大器210以实现在高增益(低亮度)设置下减少的噪声。

[0115] 另外，列电路200A可以允许放大器210的电路配置和ΔΣ调制器的电路配置的一部分类似，以促进AD转换的输入电平的调整。

[0116] 二维ΔΣ调制器220A配置为递增ΔΣAD转换器，且配置为包括两个积分器2211和2212、两个DAC2231和2232以及两个加法器224和225作为ΔΣ调制器。

[0117] 具有在其中安装的递增ΔΣAD转换器的CMOS图像传感器具有取决于过采样次数的数目M的噪声抑制效果。

[0118] 加法器224接收由放大器210放大的像素信号VSL或者经由DAC2231反馈的信号。

[0119] 在由放大器210接收像素信号VSL时，加法器224将其电平移位(在图6的实例中向下)到第一级中的积分器2211。

[0120] 加法器224包括电容C11(Cs)和C12、节点ND11到ND13和开关SW11到SW14。

[0121] 电容C11连接在节点ND11和节点ND13之间，且电容C12连接在节点ND12和节点ND13之间。

[0122] SW11连接在放大器210的输出和节点ND11之间，且开关SW12连接在节点ND12和参考电位(例如，地)VSS之间。

[0123] 开关SW13连接在DAC2231的输出和节点ND11之间，且开关SW14连接在节点ND12和偏压信号Vbias的供应线之间。

[0124] 开关SW11和SW12在信号Φ1有效(例如，高电平)时维持导通状态，且开关SW13和SW14在信号Φ2有效(例如，高电平)时维持导通状态。

[0125] 信号Φ1和信号Φ2采取互补电平。因此，在开关SW11和SW12维持导通状态时，开关SW13和SW14维持非导通状态。另一方面，在开关SW13和SW14维持导通状态时，开关SW11和SW12维持非导通状态。

[0126] 在加法器224中，电容C12和开关SW12用作电平移位器。

[0127] 在第一级的积分器2211包括用作积分电路的反相器类型放大器AMP21、输入电容C21、反馈电容C22、节点ND21到ND24和开关SW21到SW25。

[0128] 节点ND21与加法器224的输出节点ND13连接。

[0129] 反相器类型放大器AMP21具有与节点ND22连接的输入端和与节点ND23连接的输出端。

[0130] 输入电容C21连接在节点ND21和节点ND22之间，且反馈电容C22连接在节点ND24和节点ND23之间。

[0131] 开关SW21连接在节点ND22和节点ND24之间。换句话说，反馈电容C22和开关SW21串联连接在反相器类型放大器AMP21的输出端和输入端之间。

[0132] 开关SW22连接在节点ND21和参考电位(例如，地)VSS之间。

[0133] 开关SW23连接在节点ND21和节点ND24之间，且开关SW24连接在节点ND23和节点ND24之间。换句话说，用于复位的开关SW24连接在反相器类型放大器AMP21的输出端和输入端之间。

[0134] 开关SW25与作为在第一级的积分器2211的输出节点的节点ND23连接。

[0135] 开关SW21和SW22在信号Φ1有效(例如，高电平)时维持导通状态，且开关SW23在信号Φ2有效(例如，高电平)时维持导通状态。

[0136] 信号Φ1和信号Φ2采取互补电平。因此，在开关SW21和SW22维持导通状态时，开关SW23维持非导通状态。另一方面，在开关SW23维持导通状态时，开关SW21和SW22维持非导通状态。

[0137] 开关SW24在复位信号ΦRST有效(例如，高电平)时维持导通状态。复位信号ΦRST以与像素的复位信号RST相同的相位同步。

[0138] 开关SW25在信号Φ2有效时维持导通状态，并将在第一级的积分器2211的输出输入到在后级的加法器225。

[0139] 加法器225包括电容C30、节点ND30和开关SW30。

[0140] 节点ND30与在第一级的积分器2211的输出开关SW25连接。

[0141] 开关SW30连接在DAC2232的输出和节点ND30之间，且电容C30连接在节点ND30和在作为后级的第二级的积分器2212的输入节点(ND31)之间。

[0142] 开关SW30在信号Φ1有效(例如，高电平)时维持导通状态。

[0143] 在第二级的积分器2212包括用作积分电路的反相器类型放大器AMP31、输入电容C31、反馈电容C32、节点ND31到ND34和开关SW31到SW35。

[0144] 节点ND31与加法器225的电容C30连接。

[0145] 反相器类型放大器AMP31具有与节点ND32连接的输入端和与节点ND33连接的输出端。

[0146] 输入电容C31连接在节点ND31和节点ND32之间，且反馈电容C32连接在节点ND34和节点ND33之间。

[0147] 开关SW31连接在节点ND32和节点ND34之间。换句话说，反馈电容C32和开关SW31串联连接在反相器类型放大器AMP31的输出端和输入端之间。

[0148] 开关SW32连接在节点ND31和参考电位(例如，地)VSS之间。

[0149] 开关SW33连接在节点ND31和节点ND34之间，且开关SW34连接在节点ND33和节点ND34之间。换句话说，用于复位的开关SW34连接在反相器类型放大器AMP31的输出端和输入端之间。

[0150] 开关SW35与作为在第二级的积分器2212的输出节点的节点ND33连接。

[0151] 开关SW31和SW32在信号Φ2有效(例如,高电平)时维持导通状态,且开关SW23在信号Φ1有效(例如,高电平)时维持导通状态。

[0152] 信号Φ1和信号Φ2采取互补电平。因此,在开关SW31和SW32维持导通状态时,开关SW33维持非导通状态。另一方面,开关SW33维持导通状态,开关SW31和SW22维持非导通状态。

[0153] 因此,在第二级的积分器2212以与在第一级的积分器2211相反的相位操作以执行互补处理。

[0154] 开关SW34在复位信号ΦRST有效(例如,高电平)时维持导通状态。复位信号ΦRST以与像素的复位信号RST相同的相位同步。

[0155] 开关SW35在信号Φ1有效时维持导通状态,并将在第二级的积分器2212的输出输入到在后级的量化器222的输入端之一。

[0156] 量化器222的一个输入端与在它自己和参考电位(例如,地)VSS之间的电容C40连接,且另一输入端与参考电位VSS连接。

[0157] 从量化器222输出的数字信号D222反馈到一比特DAC2232的反馈信号并经由触发器FF11反馈到一比特DAC2231。

[0158] 从量化器222输出的数字信号D222输出到在后级的抽取滤波器230。

[0159] 二维抽取滤波器电路230A由积分器(波纹计数器)231和用于保存和相加数据的累加装置(累加器)232构成。累加器232配置为包括加法器、寄存器REG等。

[0160] 如上所述,该列电路200A应用有反相器(类型放大器)作为用于ΔΣADC220A的积分器。这允许不仅通过减少用于布局效率和降低消耗的元件的数目而且通过进行自动调零,取消反相器的偏置和闪烁噪声。

[0161] 采取在复位时的像素信号和来自一比特DAC2231和2232之间的差异,且像素信号输入到在第一级和第二级的积分器(反相器类型放大器)2211和2212。

[0162] 在这里积分之后,像素信号输入到量化器(比较器)222,且与某个恒定电压相比输出1或者0。然后,该来自量化器222的输出通过反馈环输入到一比特DAC2231和2232。

[0163] 该一比特1DAC2231和2232从响应于来自量化器222的1或者0的输入信号减去恒定电压,并将结果经由加法器224和225输入到(反相器类型放大器)2211和2212。

[0164] 抽取滤波器电路230A相对于某个时间(现有技术1中每7比特)积分1或者0的压缩波信号,并累加其数据以转换为14比特数字输出。

[0165] 另外,在抽取滤波器230关于作为压缩波信号的像素的复位信号进行叠加积分之后,执行比特反转以类似于累加像素的数据信号并实现数字CDS,这通过开关实现了减少的电荷喷射噪声。

[0166] 该实施例使用二维抽取滤波器电路配置,但是可以使用二维或更多维的配置。

[0167] [模拟增益和输入幅度]

[0168] 接下来,将给出在ΔΣADC200A的输入级布置的放大器210的模拟增益和ΔΣADC200A的输入幅度(range)的说明。

[0169] 表1示出了在本实施例中放大器210的模拟增益设置实例。

[0170] 模拟增益设置和电路常数的示例

[0171]

模拟增益[dB]	信号振幅[mV]	增益[C1/C2]	ADC 输入幅度[mV]
0	1000	0.5	500
6	500	1	
12	250	2	
18	125	4	

[0172] 在表1的实例中，在高亮度期间(例如，输入振幅是1V)，放大器210的输入电容和反馈电容之间的电容比C1:C2设置为1:2，且由此像素信号乘以1/2并输入到ΔΣ调制器。此时，ΔΣADC220A的输入幅度是0.5V。

[0173] 另外，在具有更少入射光量的低亮度期间(输入振幅是125mV)，电容比设置为1:0.25，且由此实现18dB(八倍)的信号放大以将AD的输入幅度调整到0.5V。

[0174] 换句话说，从ΔΣADC220A看到的满刻度输入幅度即使在改变增益时也是恒定的，配置可以使得比如ΔΣ调制器的电容比等的恒定数字被固定。

[0175] 这里，在表1的实例中，当输入振幅是500mV时，电容比设置为1:1，且由此实现6dB(两倍)的信号放大以将AD的输入幅度调整到0.5V。

[0176] 当输入振幅是250mV时，电容比设置为1:0.5，且由此实现12dB(四倍)的信号放大以将AD的输入幅度调整到0.5V。

[0177] [像素和列电路的操作定时实例]

[0178] 图7的(A)到(H)是图示在本实施例中的像素和列电路的操作定时实例的时序图。

[0179] 图7的(A)图示表示一个水平扫描时段的水平同步信号HSYNC，且图7的(B)图示像素的选择信号SEL，图7的(C)图示像素的复位信号RST，且图7的(D)表示像素的转移信号TRG。

[0180] 图7的(E)图示提供给放大器210的开关SW2的自动调零信号AZ。图7的(F)图示抽取滤波器电路230A的波纹计数器231的复位信号ΦR1，图7的(G)图示抽取滤波器电路230A的累加器232的复位信号ΦR2。图7的(H)图示读出到信号线LSGN的像素信号VSL。

[0181] 在像素110A中，在行的选择信号SEL上升之后，在复位信号RST中复位浮动扩散FD。在那时，执行放大器210的复位(自动调零AZ)以决定放大器210的偏置取消和复位信号的操作电压(在本说明中大约DVDD的1/2)。

[0182] 此后，使用转移信号(转移脉冲)TRG读出像素信号VSL以输出数据信号。

[0183] ΔΣADC220A通过积分器2211和2212执行复位信号和数据信号的多次采样(过采样M)以进行平均。

[0184] 在那时，通过脉冲ΦR1和ΦR2复位抽取滤波器电路230的波纹计数器231和复位累加装置(累加器)232。

[0185] [电平图]

[0186] 接下来，将给出根据本实施例的高亮度期间和低亮度期间列电路的电平图的说明。这里，非专利文献2的图5中高亮度期间和低亮度期间的电路的电平图示为比较实例。

[0187] 图8的(A)和(B)是用于解释根据本实施例的高亮度期间和低亮度期间的列电路的

电平图的图。

[0188] 图9的(A)和(B)是用于解释比较实例中在高亮度期间和低亮度期间电路的电平图的图。

[0189] 如图9所示，在比较实例的配置中，如果高亮度和低亮度的输入信号以固定值电平移位，则作为AD转换器的输入幅度从大约DVDD的1/2变化，且难以保证稳定性。

[0190] 为了防止该问题，如果采取用于通过入射光量改变电平移位值的方法，则偏压(Vbias)电路配置变得复杂。

[0191] 在本实施例中，对于放大器210采用积分器2211和2212(PMOS/NMOS)的相同尺寸比率，且由此如图8所示，自动调零时的反转电平设置为大约DVDD的1/2而无论入射光量如何。

[0192] 当在自动调零时的信号作为复位信号输入到ΔΣ调制器时，必须执行电平移位以匹配AD输入幅度。

[0193] 在本实施例中，不仅通过放大器210中的增益设置使输入振幅幅度唯一，而且ΔΣ调制器220A具有与放大器210相同大小比率的配置以将操作点设置到类似程度，且由此电平移位量也可以设置为固定值。

[0194] 这消除了特别改变偏压值Vbias的需要并允许电路配置简单。

[0195] 这里，使用反相器类型放大器(放大器)作为示例解释本发明，但是如图10所示，可以甚至使用具有使用ΔΣ调制器200的积分器(反相器类型)和大小比率(PMOS/NMOS)产生的基准电压(Vref)的差分放大器实现本发明。

[0196] 图10是图示根据本实施例，差分放大器应用于与像素和信号线连接的列电路中的放大器的另一配置的图。

[0197] 放大器210A配置为包括差分放大器AMP1A、输入电容C1、可变反馈电容C2、增益开关SW1、自动调零(AZ)开关SW2和基准电压生成部分211。

[0198] 输入电容C1的第一端子与信号线LSGN连接，且第二端子与差分放大器AMP1A的一个输入端连接。

[0199] 反馈电容C2和增益开关SW1串联连接在差分放大器AMP1A的输出端和一个输入端之间。

[0200] 自动调零开关SW2连接在差分放大器AMP1A的输出端和一个输入端之间。

[0201] 然后，基准电压生成部分211由串联连接在数字电源DVDD和参考电位VSS之间的PMOS晶体管PT1和NMOS晶体管NT1形成。PMOS晶体管PT1的漏极和NMOS晶体管NT1的漏极之间的连接点形成节点ND211且其栅极之间的连接点形成节点ND212。这些节点ND211和ND212彼此连接以与差分放大器AMP1A的另一输入端连接。

[0202] 基准电压生成部分211将使用与形成上述反相器类型积分器的元件一样大的尺寸比率(PMOS/NMOS)产生的基准电压Vref提供到差分放大器AMP1A的另一输入端。

[0203] 也在该实例中，不仅通过放大器210A中的增益设置使输入振幅幅度唯一，而且ΔΣ调制器220具有与放大器210A相同大小比率的配置以将操作点设置到类似程度，且由此电平移位量也可以设置为固定值。

[0204] 这消除了特别改变偏压值Vbias的需要并允许电路配置简单。

[0205] 图3和图10描述了放大器210和210A的电源与ΔΣAD转换器是相同电源，但是即使代替放大器210和210A使用具有数字电压或更多电压的电源，例如，模拟电源(AVDD)，仅增

大电平移位值且可以使用固定值。

[0206] 另外，可以通过进行自动调零吸收像素的复位电位的变化。

[0207] [通过模拟增益的降噪效果]

[0208] 另外，在通过递增类型的平均之外，在根据本实施例的列电路的配置中可以期待通过模拟增益的降噪效果。

[0209] 将给出递增类型中的量化噪声、kTC噪声和放大器中的噪声的说明。

[0210] 在使用二维ΔΣ调制器和抽取滤波器电路的情况下的总噪声Vn可以由使用过采样M的平均表示如下。

[0211] 其由$Vn^2=Vs^2*4/(3M)$表示。

[0212] 这里，Vs^2=Vsf(源极跟随器)^2+Vadc(AD转换器)^2。

[0213] 归因于由模拟增益G导致的拉回效应和由于过采样M导致的平均效应，ΔΣ调制器的放大器热噪声$Vamp^2$、量化噪声$VSLB^2$、kTC噪声$Vadc^2$可以表示为如下。

[0214] $Vamp^2=4/3M*kT/3G^2*(1+G)/(Cs+C1/(1+G))$

[0215] $VLSB^2=4/(G*(M+1)*M)^2*VFS^2$

[0216] $Vadc^2=4/(3G^2*M)*5*k*T/Cs$，

[0217] 其中，C11=Cs，G=C1/C2，VFS是量化器满刻度电压，k是Boltzmann系数。

[0218] 也就是，如果存在其中必须执行增益设置以保证输出的信号以低亮度的状态的情况，则可以通过上述模拟增益拉回效应改进噪声特性。

[0219] 另一方面，在比较实例的配置中，数字输出必须乘以增益，不仅导致信号的增大而且导致噪声的增大。

[0220] 在本实施例中，也在放大器210中，与ΔΣ电路配置结合的过采样效应减少热噪声。

[0221] 因此，与简单的放大器和AD转换器的配置相比可以使用更小的电容，这允许更小的布局安装区域或者小型化像素的处理的成本降低效果。

[0222] 使用二维抽取滤波器解释该实施例，但是可以使用更多维的(三维的)滤波器配置获得相同的效果。

[0223] 如上所述，根据本实施例，可以获得下列效果。

[0224] 放大器安装在CMOS图像传感器中，CMOS图像传感器具有在其中安装的ΔΣAD转换器以使得可以改进低亮度下的噪声。

[0225] 由放大器将输入信号调节为在恒定幅度内以使得可以进行增益设置而不改变ΔΣAD转换器的恒定数字。电路不必须添加到AD转换部分，这允许芯片面积更小。另外，可以独立于放大比率固定电平移位值，简化电路配置。

[0226] ΔΣAD转换器的噪声规格可以由放大器效果放宽，归因于能够使得电容值更小而实现芯片面积的缩小，或者归因于能够减少采样次数的数目和能够降低时钟频率而实现低功耗。

[0227] 另外，放大器可以具有由ΔΣAD转换的平均效应减小的安装面积。

[0228] 具有这种效果的固态图像传感器可以应用为成像装置，比如数码相机和摄像机。

[0229] <4.相机系统的配置实例>

[0230] 图11是图示应用有根据本实施例的固态图像传感器的相机系统的示例性配置的

图。

[0231] 如图11所示，该相机系统300具有可应用有根据本实施例的CMOS图像传感器(固态图像传感器)100的成像装置310。

[0232] 另外，该相机系统300包括在成像装置310的像素区域上引导入射光(形成被摄体图像)的光学系统，例如，在图像区域上从入射光(图像光)形成图像的镜头320。

[0233] 该相机系统300包括驱动成像装置310的驱动电路(DRV)330，和处理成像装置310的输出信号的信号处理电路(PRC)340。

[0234] 驱动电路330具有产生用于驱动成像装置310中的电路的、包括起动脉冲和时钟脉冲的各种定时信号的定时发生器(在图中未示出)从而以预定定时信号驱动成像装置310。

[0235] 另外，信号处理电路340关于成像装置310的输出信号执行预定信号处理。

[0236] 信号处理电路340中处理的图像信号记录在例如存储器的记录介质中。记录在记录介质中的图像信息由打印机等硬拷贝。另外，信号处理电路340中处理的图像信号作为运动画面显示在包括液晶显示器的监视器上。

[0237] 如上所述，上述的固态图像传感器100作为成像装置310安装在比如数码静态相机的成像设备中，实现低功耗和高度精确的相机。

[0238] 另外，本技术还可以如下配置。

[0239] (1)一种固态图像传感器，包括：

[0240] 像素阵列单元，其中排列像素，像素包括将光信号转换为电信号的光电二极管；和

[0241] 读出单元，将模拟图像信号从像素读出到信号线并以列为单位处理读出的模拟像素信号，

[0242] 其中，

[0243] 读出单元包括

[0244] ΔΣ调制器，具有将模拟像素信号转换为数字信号的功能；和

[0245] 放大器，布置在ΔΣ调制器的输入侧并使用设置增益放大读出到信号线的模拟像素信号以将该信号输入到ΔΣ调制器。

[0246] (2)根据(1)的固态图像传感器

[0247] 其中，放大器可以执行与模拟像素信号的输入振幅对应的增益设置并执行放大以使得ΔΣ调制器的满刻度输入幅度恒定。

[0248] (3)根据(2)的固态图像传感器，

[0249] 其中，ΔΣ调制器具有执行电平移位由放大器放大的像素信号以将该信号输入到积分器的输入部分，和

[0250] 其中，电平移位的量设置为固定值。

[0251] (4)根据(1)到(3)中任何一个的固态图像传感器，

[0252] 其中，ΔΣ调制器形成为n维调制器，n是包括1的正数，该ΔΣ调制器包括

[0253] 至少一个积分器，具有反相器类型积分器；

[0254] 量化器，量化作为最后一级的积分器的输出信号并输出数字信号，和

[0255] 数模转换器，将量化器的数字信号转换为模拟信号并反馈在积分器的输入侧上，和

[0256] 其中，放大器包括

[0257] 反相器类型放大器或者差分放大器，具有与积分器的反相器类型积分器相同的配置。

[0258] (5)根据(4)的固态图像传感器，

[0259] 其中，ΔΣ调制器的积分器包括

[0260] 输入电容，连接在反相器类型积分器的输入端侧上，和

[0261] 反馈电容，连接在反相器类型积分器的输出端和输入端之间，和

[0262] 其中，放大器包括

[0263] 输入电容，连接在反相器类型放大器的输入端侧上，和

[0264] 反馈电容，连接在反相器类型放大器的输出端和输入端之间。

[0265] (6)根据(4)的固态图像传感器，

[0266] 其中，ΔΣ调制器的积分器包括

[0267] 输入电容，连接在反相器类型积分器的输入端侧上，和

[0268] 反馈电容，连接在反相器类型积分器的输出端和输入端之间，和

[0269] 其中，放大器包括

[0270] 输入电容，连接在差分放大器的一个输入端侧上，

[0271] 反馈电容，连接在差分放大器的输出端和一个输入端之间，和

[0272] 基准电压生成部分，将使用等于形成反相器类型积分器的元件的尺寸比率产生的基准电压提供到差分放大器的另一输入端。

[0273] (7)根据(5)或者(6)的固态图像传感器，

[0274] 其中，放大器改变输入电容和反馈电容之间的电容比，且可以设置与模拟像素信号的输入振幅对应的增益。

[0275] (8)根据(5)到(7)的任意一个的固态图像传感器，

[0276] 其中，放大器包括将放大器的输出端和输入端的电位复位到预定电位的复位开关。

[0277] (9)根据(8)的固态图像传感器，

[0278] 其中，像素包括复位浮动扩散的电荷的复位功能，和

[0279] 其中，放大器的复位开关与像素的复位操作并行地维持导通状态，并复位放大器的输出端和输入端的电位。

[0280] (10)根据(1)到(9)的任何一个的固态图像传感器，

[0281] 其中，读出单元包括将ΔΣ调制器的数字信号转换为多个比特的抽取滤波器电路。

[0282] (11)一种相机系统，包括：

[0283] 固态图像传感器；和

[0284] 光学系统，在固态图像传感器上形成被摄体图像，

[0285] 其中，固态图像传感器包括

[0286] 像素阵列单元，其中排列像素，像素包括将光信号转换为电信号的光电二极管，和

[0287] 读出单元，将模拟图像信号从像素读出到信号线并以列为单位处理读出的模拟像素信号，

[0288] 其中，读出单元包括

[0289] ΔΣ调制器，具有将模拟像素信号转换为数字信号的功能，和

[0290] 放大器，布置在ΔΣ调制器的输入侧并使用设置增益放大读出到信号线的模拟像素信号以将该信号输入到ΔΣ调制器。

[0291] 附图标记列表

[0292]	100	固态图像传感器
[0293]	110	像素阵列单元
[0294]	110A	像素电路
[0295]	111	光电转换元件
[0296]	112	转移晶体管
[0297]	113	复位晶体管
[0298]	114	放大晶体管
[0299]	115	选择晶体管
[0300]	120	行选择电路(像素驱动部分)
[0301]	130	列读出电路
[0302]	200,200A	列电路
[0303]	210,210A	放大器
[0304]	220,220AΔΣ	调制器
[0305]	221,2211,2212	积分器
[0306]	222	量化器
[0307]	223,2231,2232	DAC
[0308]	224,225	加法器
[0309]	230	抽取滤波器电路
[0310]	240ΔΣAD	转换器
[0311]	300	相机系统
[0312]	310	成像装置
[0313]	320	驱动电路
[0314]	330	镜头(光学系统)
[0315]	340	信号处理电路

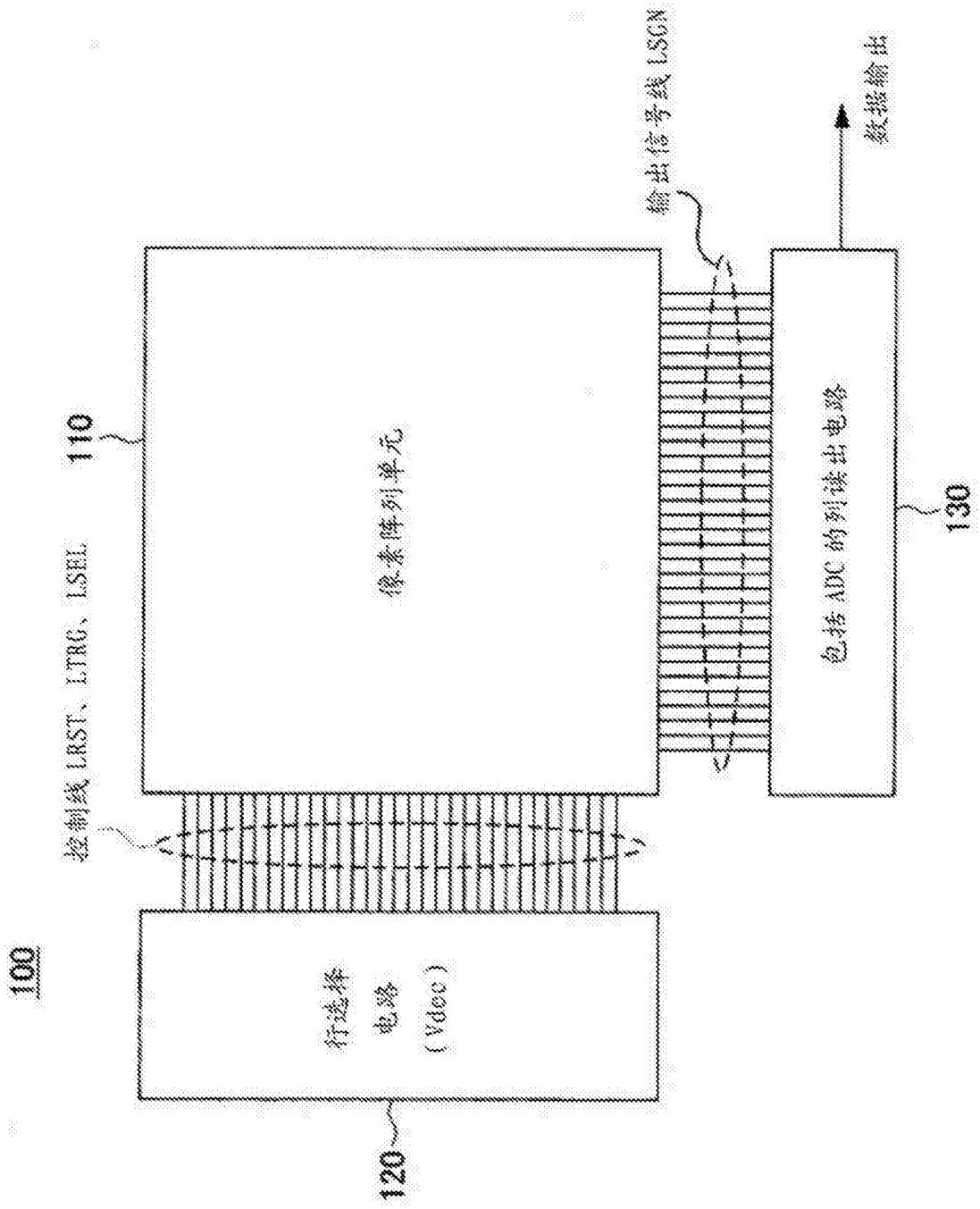

输出信号线 LSCN
数据输出
110
像素阵列单元
130
包括 ADC 的列读出电路
控制线 LRST、LTRG、LSEL
100
行选择电路（Vdec）
120

图1

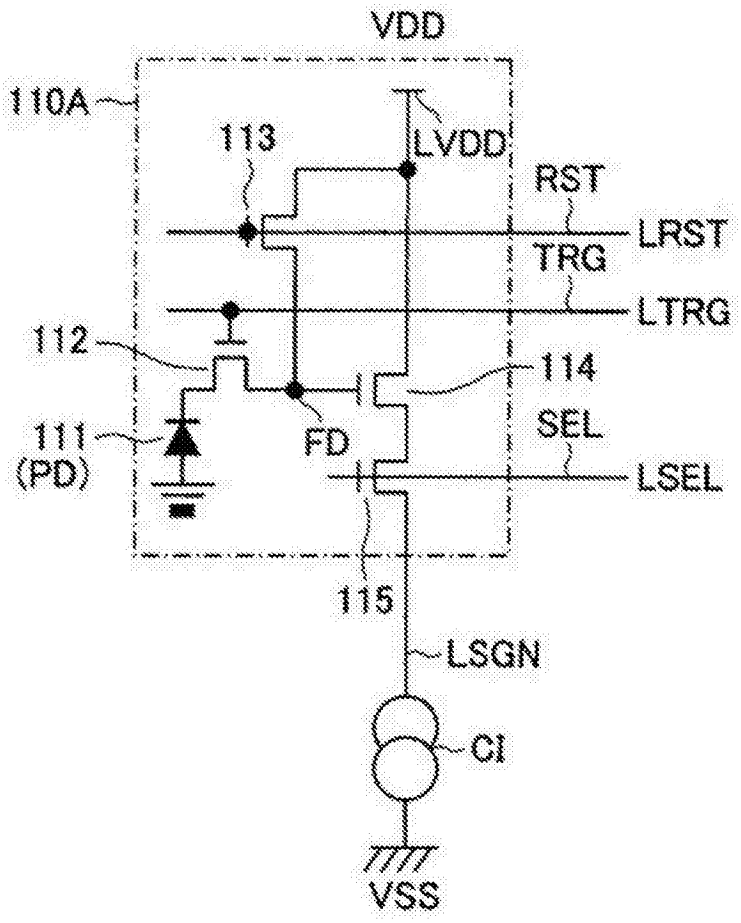

VDD
110A
113
LVDD
RST
LRST
TRG
LTRG
112
114
111
(PD)
FD
SEL
LSEL
115
LSGN
CI
VSS

图2

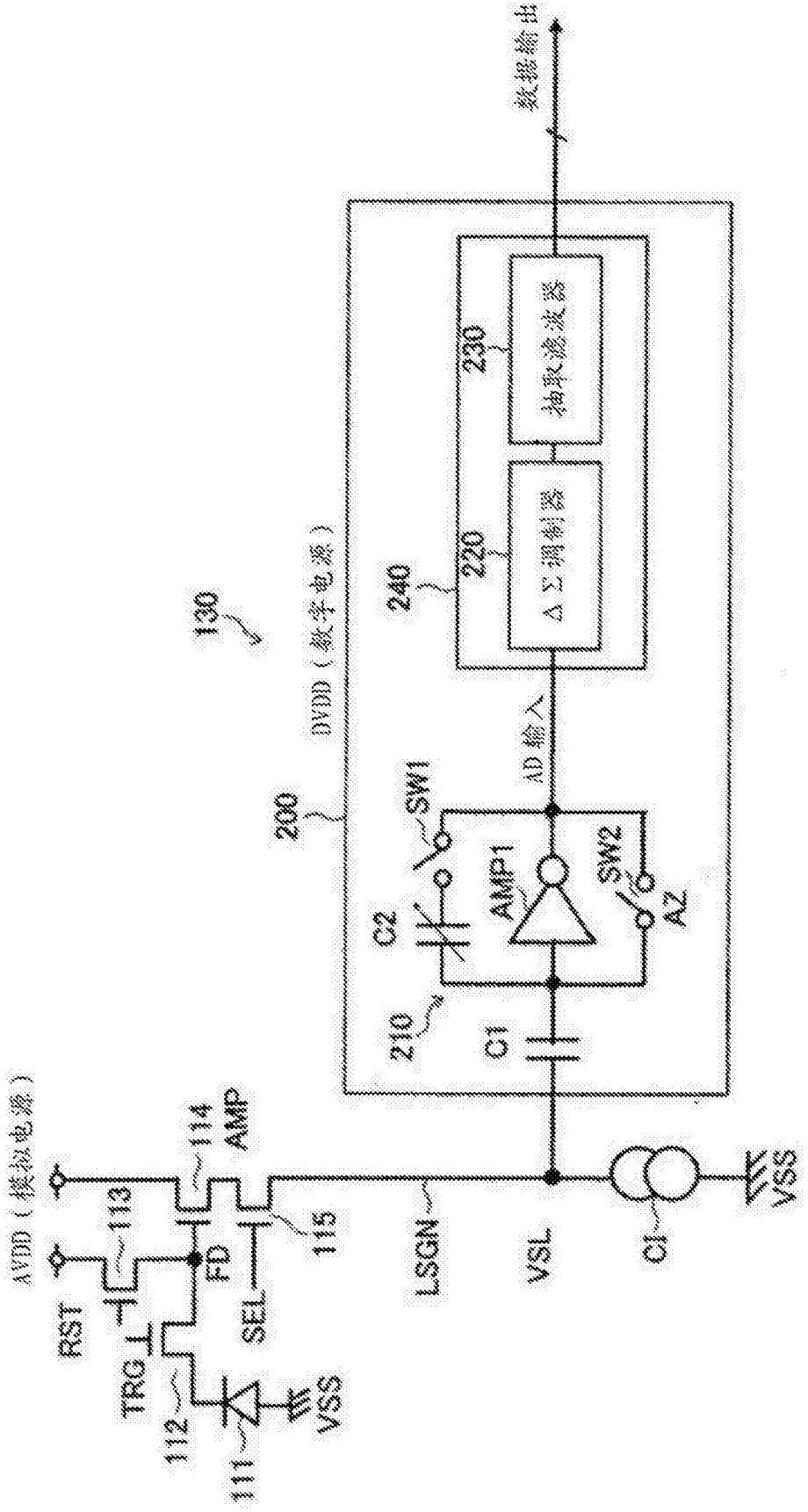

数据输出
230
抽取滤波器
220
ΔΣ调制器
240
130
DVDD（数字电源）
200
AD输入
SW1
AMP1
SW2
AZ
C2
210
C1
AVDD（模拟电源）
114
AMP
113
RST
FD
115
TRG
SEL
112
111
VSS
LSGN
VSL
CI
VSS

图3

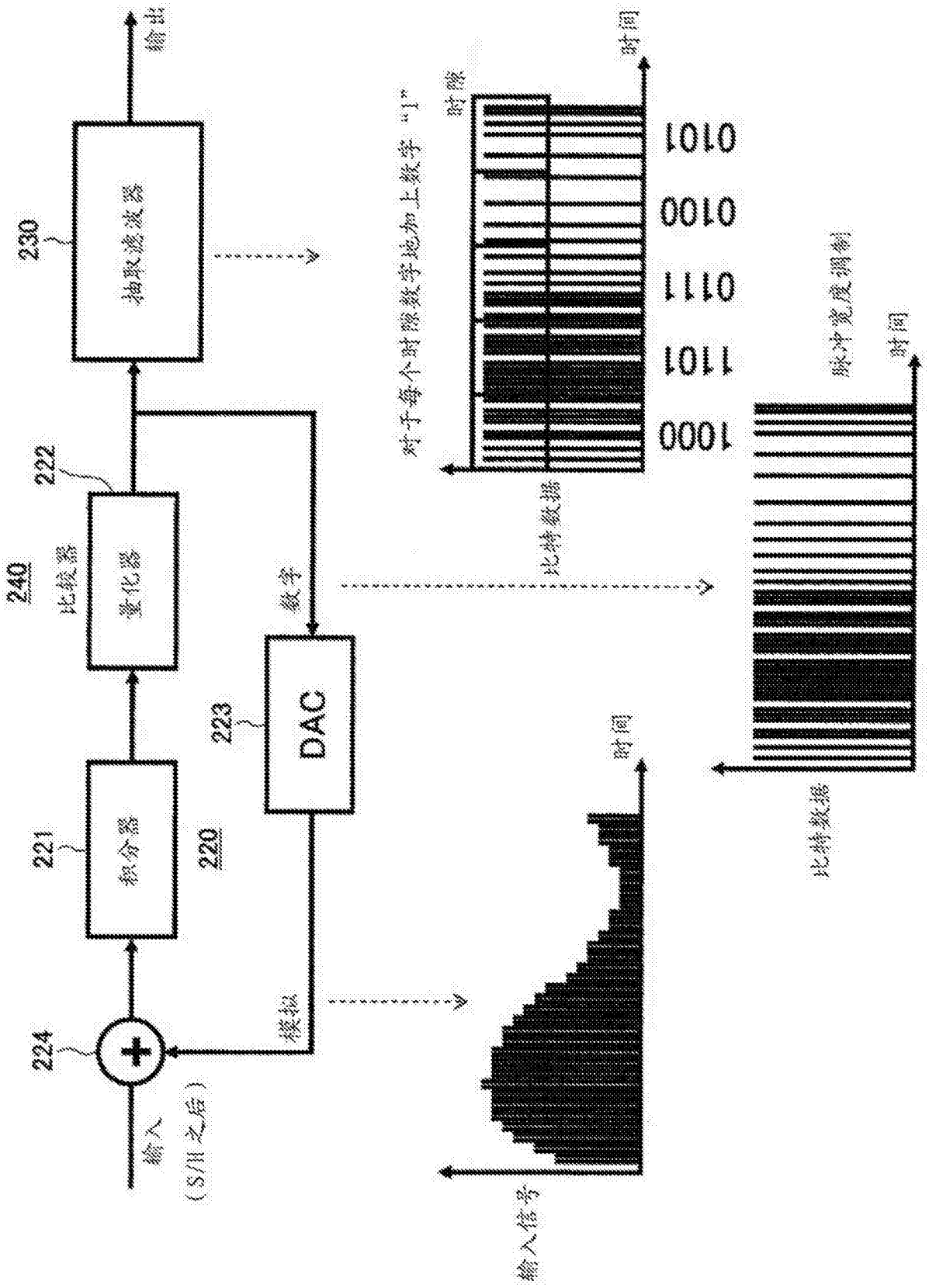

输出
230
抽取波波器
222
量化器
比较器
240
数字
223
DAC
221
积分器
220
224
模拟
输入
(S/H 之后)
对于每个时隙数字地加上数字“1”
时隙
时间
0101
0100
0111
1101
1000
比特数据
脉冲宽度调制
时间
比特数据
时间
输入信号

图4

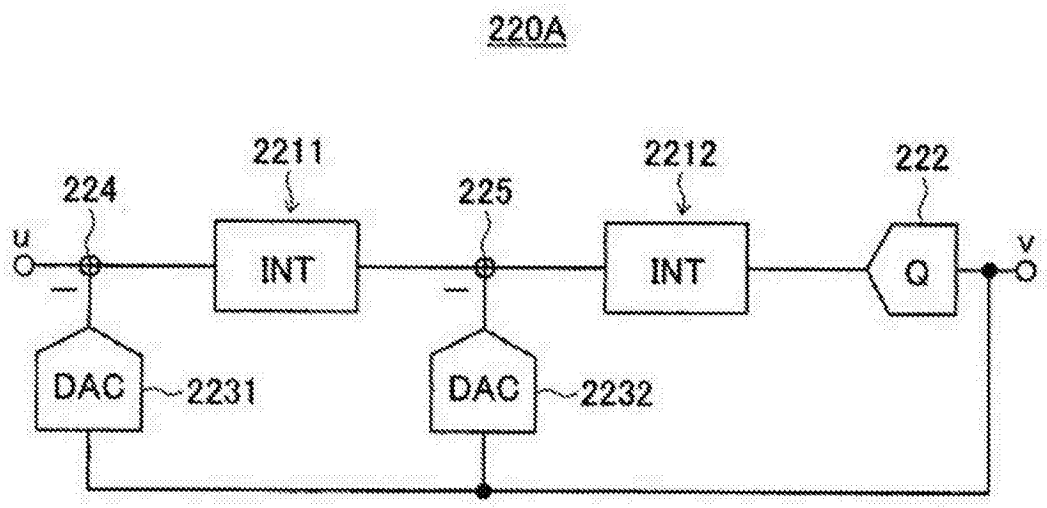


图5

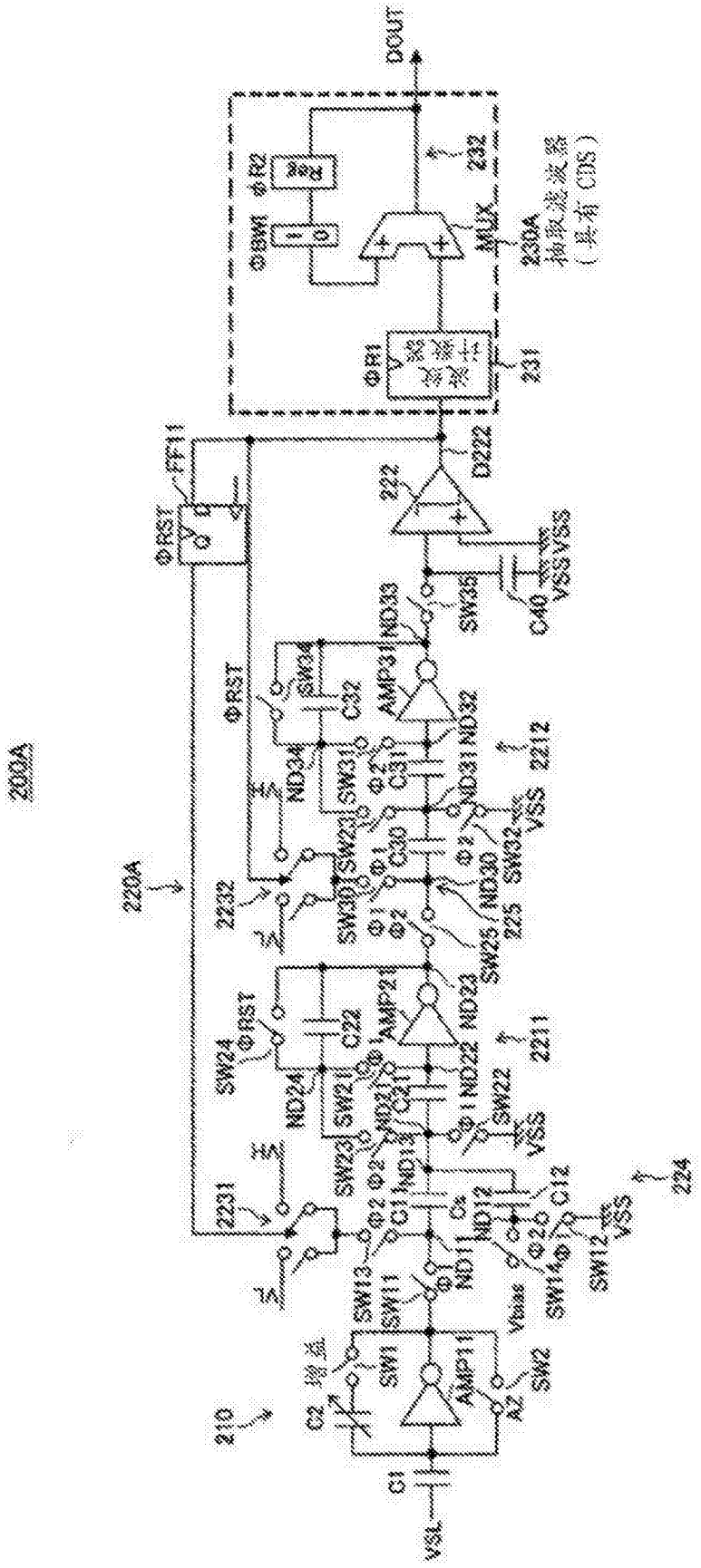

DOUT
232
MUX
230A
取樣濾波器
(具有 CDS)
231
222
C40
VSS
SW39
ND33
AMP31
SW34
C32
ND34
SW31
C31
ND31
ND32
2212
SW32
ND30
SW25
225
SW21
C30
SW30
2232
SW24
C22
AMP21
ND23
2211
ND24
SW22
C21
ND21
ND22
2231
SW23
C11
ND11
ND12
C12
224
SW12
SW13
SW11
SW14
SW1
SW2
AMP11
C2
C1
210
220A
200A
RST
FF11
Vbias
VSS

图6

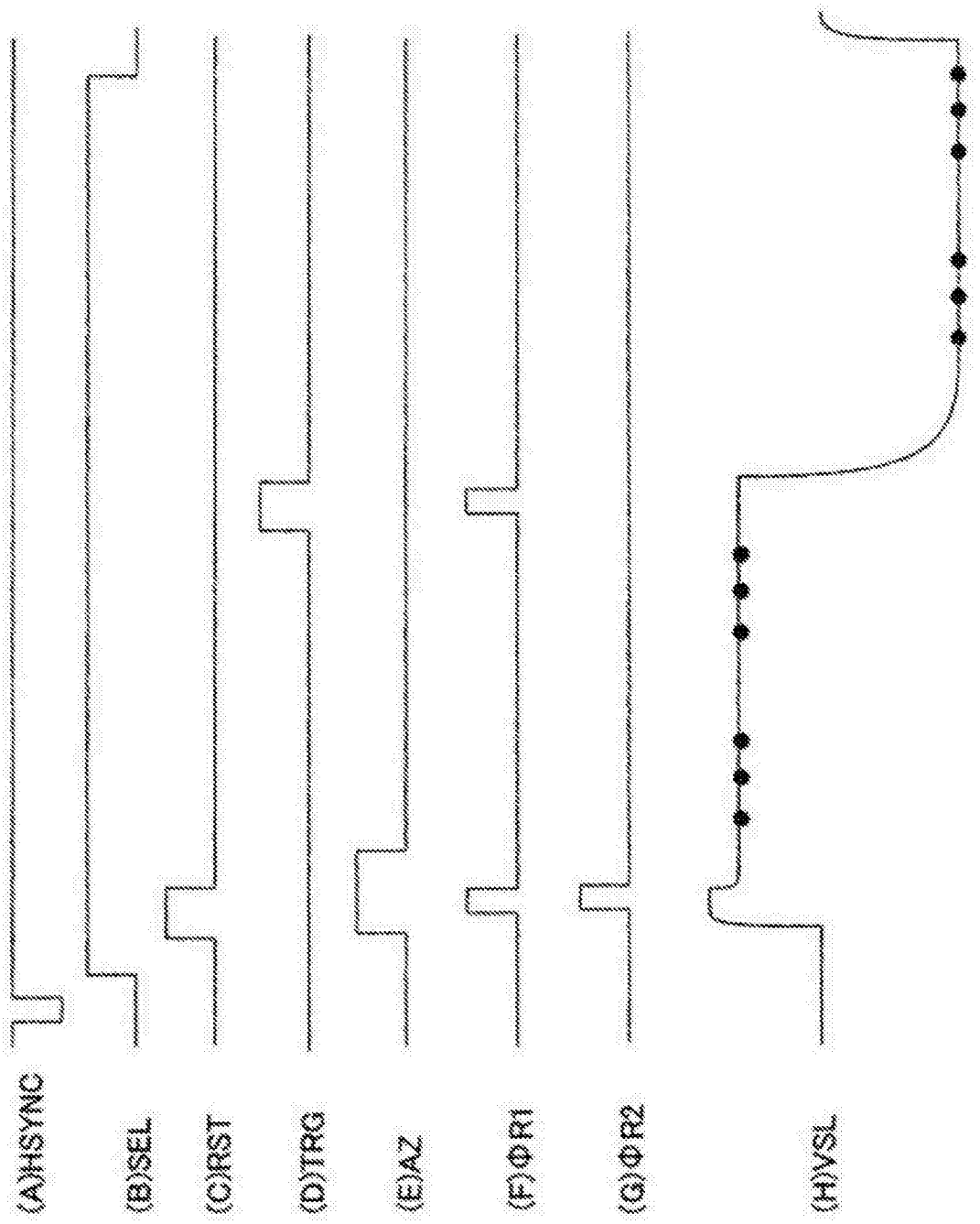


图7

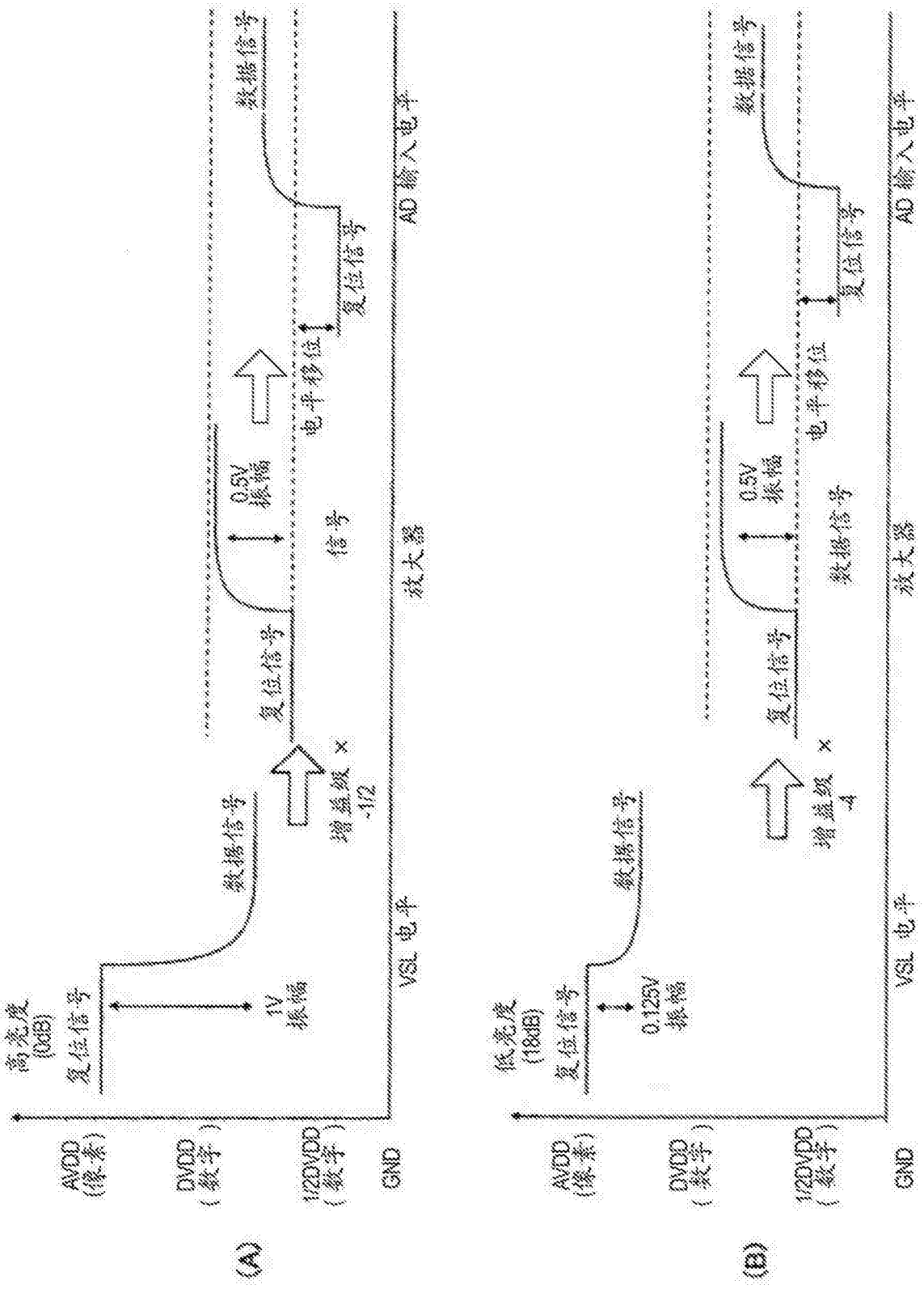

高亮度
(0dB)
复位信号
1V
振幅
数据信号
增益级
×
-1/2
复位信号
0.5V
振幅
电平移位
复位信号
数据信号
AD 输入电平
AVDD
(像素)
DVDD
(数字)
1/2DVDD
(数字)
GND
VSL 电平
放大器
信号
(A)
低亮度
(18dB)
复位信号
0.125V
振幅
数据信号
增益级
×
4
复位信号
0.5V
振幅
电平移位
复位信号
数据信号
AD 输入电平
AVDD
(像素)
DVDD
(数字)
1/2DVDD
(数字)
GND
VSL 电平
放大器
(B)

图8

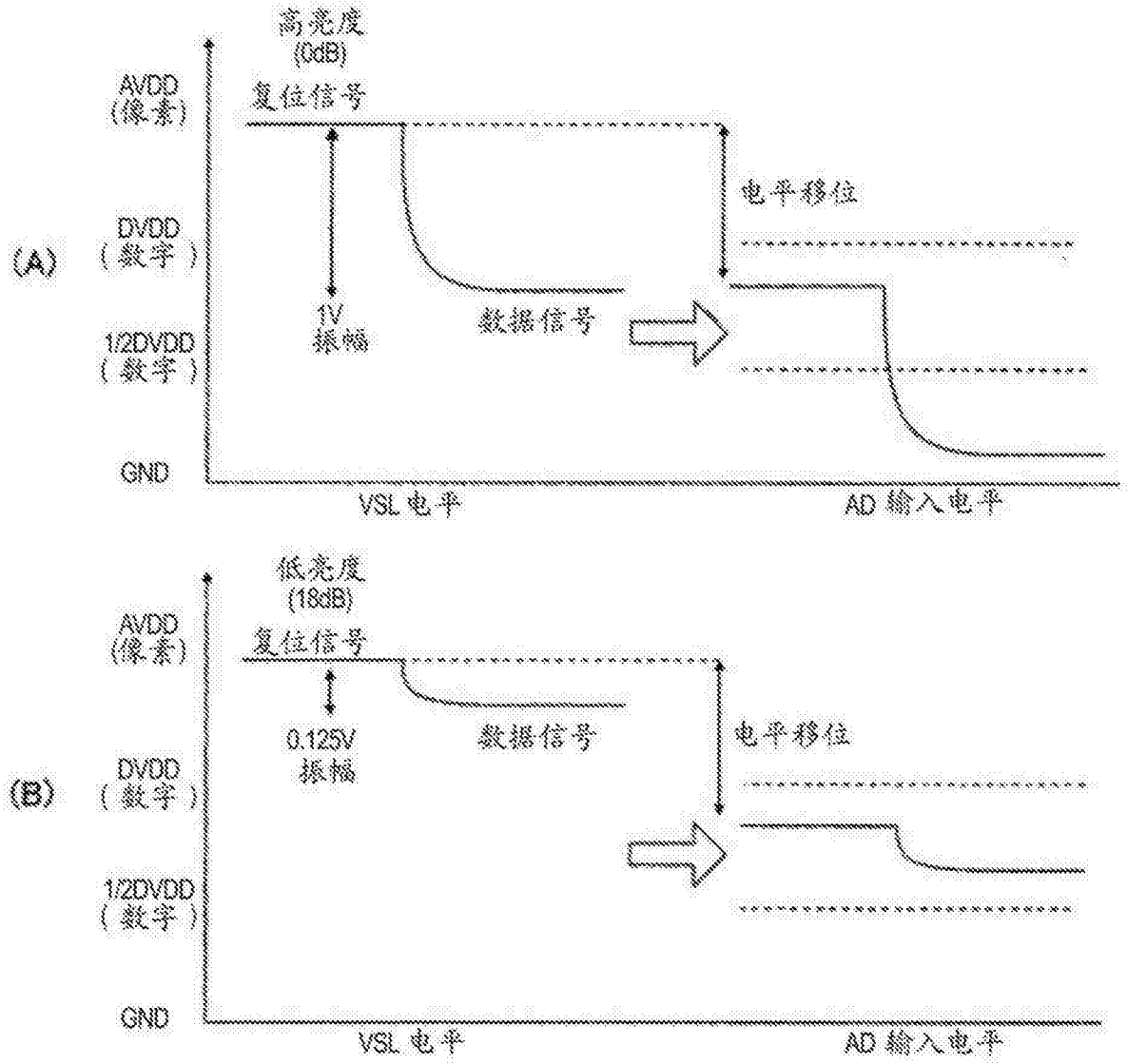

高亮度
(0dB)
AVDD
(像素)
复位信号
电平移位
(A)
DVDD
(数字)
1V
振幅
数据信号
1/2DVDD
(数字)
GND
VSL 电平
AD 输入电平
低亮度
(18dB)
AVDD
(像素)
复位信号
0.125V
振幅
数据信号
电平移位
(B)
DVDD
(数字)
1/2DVDD
(数字)
GND
VSL 电平
AD 输入电平

图9

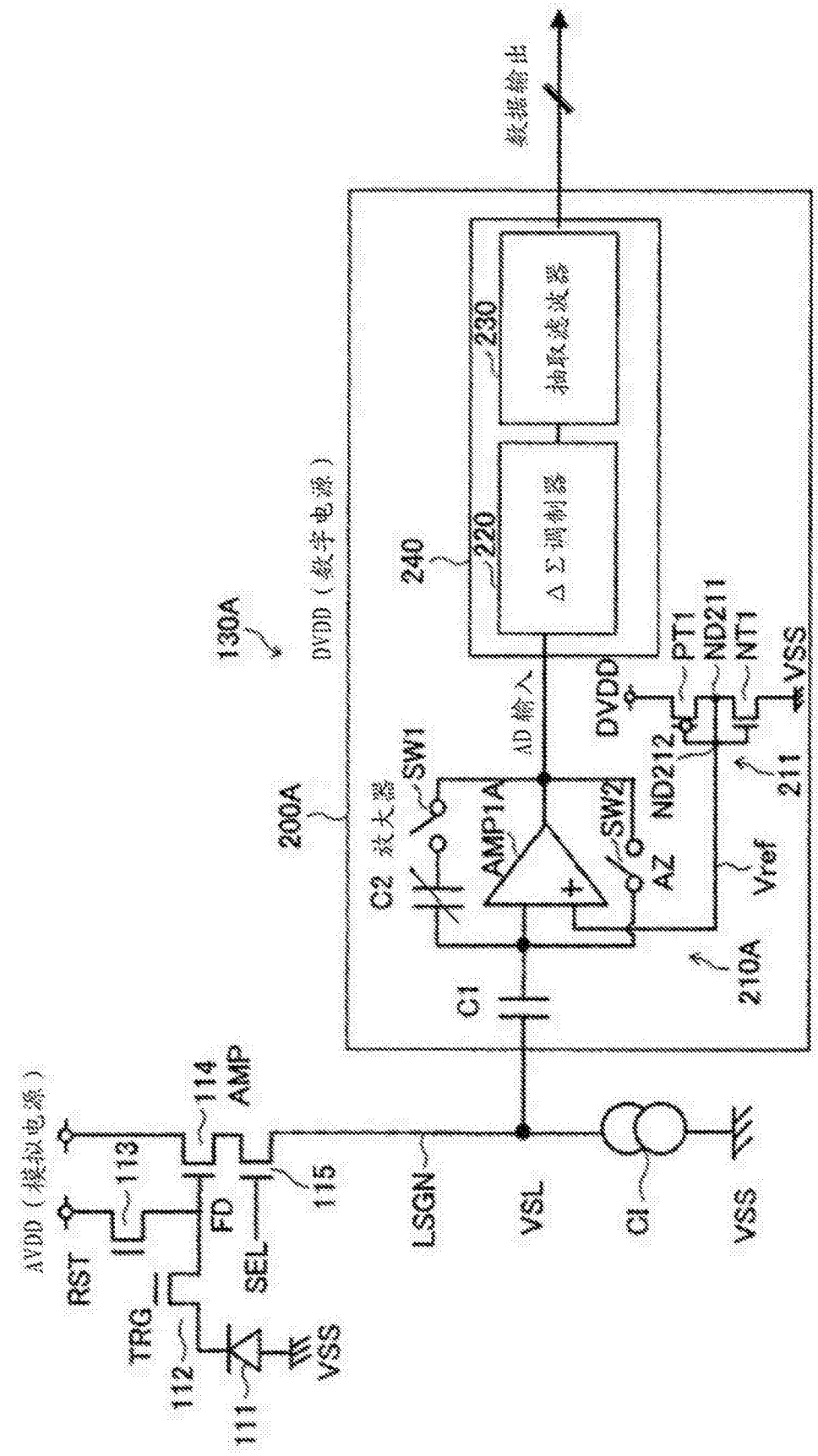

数据输出
130A
DVDD（数字电源）
240
220
230
ΔΣ调制器
抽取滤波器
AD输入
200A
C2
放大器
SW1
AMP1A
SW2
AZ
DVDD
PT1
ND211
NT1
VSS
ND212
211
Vref
210A
C1
AVDD（模拟电源）
114
AMP
113
FD
115
RST
SEL
LSGN
VSL
CI
VSS
TRG
112
111
VSS

图10

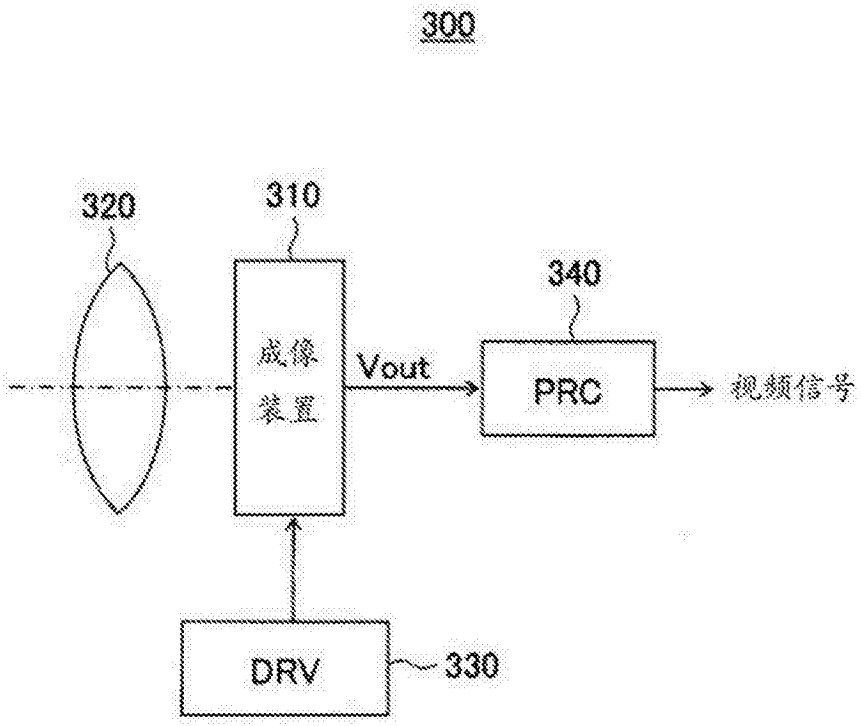


图11