

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月16日(16.06.2022)



(10) 国際公開番号

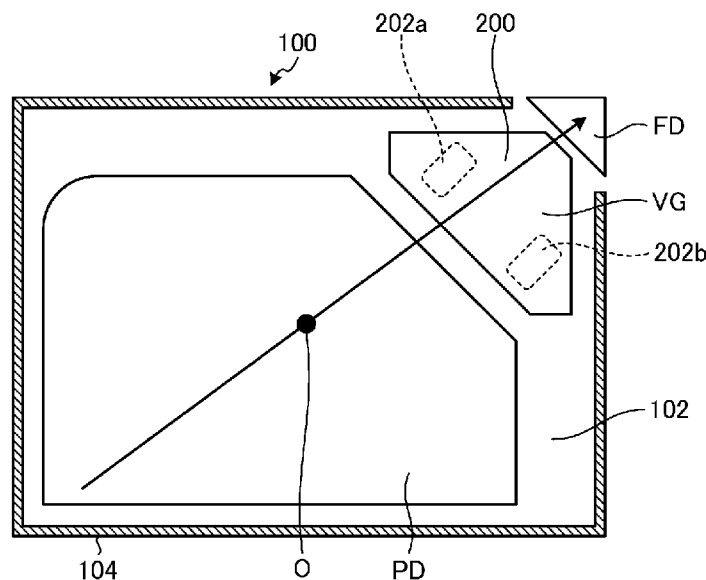
WO 2022/124131 A1

- (51) 国際特許分類:
H01L 31/10 (2006.01) H04N 5/374 (2011.01)
H01L 27/146 (2006.01) H04N 5/3745 (2011.01)
H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2021/043778
- (22) 国際出願日: 2021年11月30日(30.11.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-206044 2020年12月11日(11.12.2020) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).
- (72) 発明者: 片山 泰志 (KATAYAMA, Hiroshi); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: LIGHT-RECEIVING ELEMENT, LIGHT-RECEIVING DEVICE, AND ELECTRONIC APPARATUS

(54) 発明の名称: 受光素子、受光装置及び電子機器

【図7】



(57) Abstract: Provided is a light-receiving element having: a semiconductor substrate (102); a photoelectric conversion part (PD) that is disposed in the semiconductor substrate and that converts light to charge; a charge holding part (FD) that is disposed in the semiconductor substrate and that holds the charge; and a transfer transistor (VG) that transfers the charge from the photoelectric conversion part to the charge holding part. The transfer transistor has a gate electrode (200) having a pair of first embedded gate parts (202a) that are embedded in the semiconductor substrate.



WO 2022/124131 A1

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))
-

(57) 要約 : 半導体基板 (102) と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部 (PD) と、前記半導体基板内に設けられ、前記電荷を保持する電荷保持部 (FD) と、前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタ (VG) とを備え、前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋め込みゲート部 (202a) を持つゲート電極 (200) を有する、受光素子を提供する。

明 細 書

発明の名称： 受光素子、受光装置及び電子機器

技術分野

[0001] 本開示は、受光素子、受光装置及び電子機器に関する。

背景技術

[0002] 被写体の撮影を行う撮像装置（受光装置）には、画素（受光素子）として、MOS（Metal-Oxide-Semiconductor）集積回路と同様のプロセスで製造することができるCMOS（Complementary MOS）型固体撮像素子を適用することができる。当該CMOS型固体撮像素子は、受光量に応じて電荷を発生するフォトダイオードと、フォトダイオードからの電荷を転送するためのMOSトランジスタと、電荷を蓄積する浮遊拡散領域とを有する。そして、CMOS型固体撮像素子において一時的に蓄積された電荷は、所定の信号処理回路によって処理され、映像信号として外部に出力される。例えば、このような固体撮像素子としては、下記特許文献1に記載の素子を挙げるができる。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-114273号公報

発明の概要

発明が解決しようとする課題

[0004] CMOS型固体撮像素子（受光素子）においては、上記MOSトランジスタのゲート電極によって半導体基板内のポテンシャルを変調することにより、フォトダイオードから浮遊拡散領域への電荷の転送を行う。しかしながら、従来のCMOS型固体撮像素子においては、所望するポテンシャルになるように変調することが難しく、電荷の転送不良が生じることがあった。

[0005] 転送不良を防ぐ方法としては、例えば、半導体基板に埋め込まれた埋め込み部を有する縦型転送トランジスタを用いて、半導体基板内の深い領域まで

ポテンシャルを変調することが考えられる。しかしながら、変調度が大きくなりすぎて、局所的にポテンシャルが深い部分が生じる場合がある。そして、その部分に電荷が留まりやすいことから、縦型転送トランジスタがOFFになった際には、本来浮遊拡散領域に転送されなくてはならない電荷が当該部分からフォトダイオードへ戻り、電荷の転送不良が発生することとなる。

[0006] そこで、本開示では、電荷の転送不良が生じることを避けることができる、受光素子、受光装置及び電子機器を提案する。

課題を解決するための手段

[0007] 本開示によれば、半導体基板と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタとを備え、前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋め込みゲート部を持つゲート電極を有する、受光素子が提供される。

[0008] また、本開示によれば、複数の受光素子を備える受光装置であって、前記各受光素子は、半導体基板と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタとを有し、前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋め込みゲート部を持つゲート電極を有する、受光装置が提供される。

[0009] さらに、本開示によれば、複数の受光素子を有する受光装置を搭載する電子機器であって、前記各受光素子は、半導体基板と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタとを有し、前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋め込みゲート部を持つゲート電極を有する、電子機器が提供される。

図面の簡単な説明

- [0010] [図1]本開示の各実施形態に適用される撮像装置1の一例の概略構成を示す図である。
- [図2]本開示の実施形態に係る撮像素子100の等価回路図である。
- [図3]比較例に係る撮像素子100aの平面模式図である。
- [図4]比較例に係る撮像素子100aにおけるポテンシャルを示すグラフである。
- [図5]比較例に係る撮像素子100bの平面模式図である。
- [図6]比較例に係る撮像素子100bにおけるポテンシャルを示すグラフである。
- [図7]本開示の第1の実施形態に係る撮像素子100の平面模式図である。
- [図8]本開示の第1の実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。
- [図9]本開示の第1の実施形態に係る撮像装置1の平面模式図である。
- [図10]本開示の第1の実施形態に係る撮像装置1の断面模式図である。
- [図11]本開示の第2の実施形態に係る撮像素子100の平面模式図である。
- [図12]本開示の第2の実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。
- [図13]本開示の第3の実施形態を説明するための説明図である。
- [図14]本開示の第3の実施形態に係る撮像素子100の平面模式図である。
- [図15]本開示の第3の実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。
- [図16]本開示の第3の実施形態の変形例に係る撮像素子100の平面模式図である。
- [図17]本開示の第3の実施形態の変形例に係る撮像素子100におけるポテンシャルを示すグラフである。
- [図18]本開示の第4の実施形態に係る撮像素子100の平面模式図である。
- [図19]本開示の第4の実施形態に係る撮像素子100におけるポテンシャル

を示すグラフである。

[図20]本開示の第4の実施形態の変形例に係る撮像素子100の平面模式図である。

[図21]本開示の第4の実施形態の変形例に係る撮像素子100におけるポテンシャルを示すグラフである。

[図22]本開示の第5の実施形態に係る撮像素子100の平面模式図である。

[図23]本開示の第5の実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。

[図24]本開示の第6の実施形態に係る撮像素子100の製造方法を説明するための模式図である。

[図25]本開示の第6の実施形態の変形例に係る撮像素子100の製造方法を説明するための模式図である。

[図26]撮像装置1を搭載する電子機器10の構成例を示すブロック図である。

[図27]内視鏡手術システムの概略的な構成の一例を示す図である。

[図28]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

[図29]車両制御システムの概略的な構成の一例を示すブロック図である。

[図30]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0011] 以下に、添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0012] また、本明細書及び図面において、実質的に同一又は類似の機能構成を有する複数の構成要素を、同一の符号の後に異なる数字を付して区別する場合がある。ただし、実質的に同一又は類似の機能構成を有する複数の構成要素の各々を特に区別する必要がない場合、同一符号のみを付する。また、異なる実施形態の類似する構成要素については、同一の符号の後に異なるアルフ

アベットを付して区別する場合がある。ただし、類似する構成要素の各々を特に区別する必要がない場合、同一符号のみを付する。

[0013] また、以下の説明で参照される図面は、本開示の実施形態の説明とその理解を促すための図面であり、わかりやすくするために、図中に示される形状や寸法、比などは実際と異なる場合がある。さらに、図中に示される素子や装置に含まれる構成要素等は、以下の説明と公知の技術を参酌して適宜、設計変更することができる。

[0014] また、以下の説明においては、本開示の実施形態を裏面照射型受光装置（撮像装置）に適用した場合を例に説明し、従って、当該受光装置においては、半導体基板の裏面側から光が入射されることとなる。従って、以下の説明においては、半導体基板の表面とは、光が入射される側を裏面とした場合に、裏面と対向する面となる。なお、本開示の実施形態は、裏面照射型受光装置に適用されることに限定されるものではなく、例えば、表面照射型受光装置に適用されてもよい。

[0015] 以下の説明における具体的な形状についての記載は、幾何学的に定義される形状だけを意味するものではない。詳細には、以下の説明における具体的な形状等についての記載は、素子、その製造工程、及び、その使用・動作において許容される程度の違い（誤差・ひずみ）がある場合やその形状に類似する形状をも含むものとする。例えば、以下の説明において「円形状」又は「略円形状」と表現した場合には、真円に限定されるものではなく、楕円形等といった真円に類似する形状をも含むことを意味することとなる。

[0016] さらに、以下の回路（電気的な接続）の説明においては、特段の断りがない限りは、「電気的に接続」とは、複数の要素の間を電気（信号）が導通するように接続することを意味する。加えて、以下の説明における「電気的に接続」には、複数の要素を直接的に、且つ、電気的に接続する場合だけでなく、他の要素を介して間接的に、且つ、電気的に接続する場合も含むものとする。

[0017] また、以下の説明において、「共有している」とは、特段の断りがない限

りは、複数の一の要素が共有するように他の要素が設けられていることを意味し、言い換えると、他の要素は、所定の数の一の要素のそれぞれに共有されていることを意味する。

[0018] なお、説明は以下の順序で行うものとする。

1. 本開示の実施形態に係る撮像装置1の構成例
2. 本開示の実施形態に係る撮像素子100の等価回路例
3. 本実施形態を創作するに至る背景
4. 第1の実施形態
5. 第2の実施形態
6. 第3の実施形態
7. 第4の実施形態
8. 第5の実施形態
9. 第6の実施形態
10. まとめ
11. 電子機器の構成例
12. 内視鏡手術システムへの応用例
13. 移動体への応用例
14. 補足

[0019] <<1. 本開示の実施形態に係る撮像装置1の構成例>>

図1を参照して、本開示の各実施形態に適用されるCMOS (Complementary metal oxide semiconductor) 固体撮像装置 (受光装置) 1の一例の概略構成を説明する。図1は、本開示の各実施形態に適用される撮像装置1の一例の概略構成を示す図である。

[0020] 詳細には、図1に示すように、撮像装置1は、例えばシリコン基板といった半導体基板102に設けられた、撮像素子 (受光素子) 100が規則的に2次元的 (マトリックス状) に並ぶ画素領域 (いわゆる撮像領域) 30と、周辺回路部とを有する。さらに、撮像素子100は、光電変換部となる例えばフォトダイオードと、複数の画素トランジスタ (いわゆるMOSトランジスタ

タ)とを有する。複数の画素トランジスタは、例えば、転送トランジスタ、リセットトランジスタ及び増幅トランジスタを含むことができる。さらに、複数の画素トランジスタは、選択トランジスタを含むこともできる。また、撮像素子100は、複数の撮像素子100間で、1つの浮遊拡散領域(電荷保持部)と、複数の画素トランジスタとを共有するような共有画素構造を持つように構成されてもよい。

[0021] 周辺回路部は、垂直駆動回路部32と、カラム信号処理回路部34と、水平駆動回路部36と、出力回路部38と、制御回路部40とを有する。

[0022] 制御回路部40は、入力クロックと、動作モード等を指令するデータとを受け取り、撮像装置1の内部情報等のデータを出力する。すなわち、制御回路部408では、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路部32、カラム信号処理回路部34及び水平駆動回路部36等の動作の基準となるクロック信号や制御信号を生成する。そして、これらの信号を垂直駆動回路部32、カラム信号処理回路部34及び水平駆動回路部36等に入力する。

[0023] 垂直駆動回路部32は、例えばシフトレジスタによって構成され、画素駆動配線42を選択し、選択された画素駆動配線42に撮像素子100を駆動するためのパルスを供給し、行単位で撮像素子100を駆動する。すなわち、垂直駆動回路部32は、画素領域30の各撮像素子(画素)100を行単位で順次垂直方向に選択走査する。そして、各撮像素子100の光電変換部となる例えばフォトダイオードにおける受光量に応じて生成した信号電荷に基づいて、垂直信号線44を介して、画素信号をカラム信号処理回路部34に供給する。

[0024] カラム信号処理回路部34は、例えば撮像素子100の列ごとに配置されており、1行分の撮像素子100から出力される信号に対してノイズ除去などの信号処理を行う。すなわちカラム信号処理回路部34は、撮像素子100固有の固定パターンノイズを除去するためのCDS(Correlated Double Sampling: 相関2重サンプリング)や、信号増幅

、AD (Analog-Digital) 変換等の信号処理を行う。コラム信号処理回路部34の出力段と水平信号線46との間には、水平選択スイッチ(図示省略)が設けられる。

[0025] 水平駆動回路部36は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、コラム信号処理回路部34の各々を順番に選択し、コラム信号処理回路部34の各々から画素信号を水平信号線46に出力させる。

[0026] 出力回路部38は、コラム信号処理回路部34の各々から水平信号線46を介して順次に供給される信号に対し、信号処理を行って出力する。例えば、出力回路部38は、バッファリングだけする場合や、黒レベル調整、列ばらつき補正、各種デジタル信号処理等が行われる場合もある。入出力端子48は、外部と信号のやりとりをする。

[0027] <<2. 本開示の実施形態に係る撮像素子100の等価回路例>>

次に、図2を参照して、本開示の実施形態に係る撮像素子100の等価回路の例について説明する。図2は、本開示の実施形態に係る撮像素子100の等価回路図である。

[0028] 詳細には、図2に示すように、撮像素子100は、光を電荷に変換する光電変換部としてフォトダイオードPDと、転送トランジスタTGと、浮遊拡散領域FDと、リセットトランジスタRSTと、増幅トランジスタAMPと、選択トランジスタSELとを有する。さらに、撮像素子100は、図2に示すように、変換効率切替トランジスタFDGと、容量FCとを有する。

[0029] 図2に示すように、撮像素子100においては、転送トランジスタTGのソース/ドレインの一方は、フォトダイオードPDに電氣的に接続され、転送トランジスタTGのソース/ドレインの他方は、浮遊拡散領域FDに電氣的に接続される。そして、転送トランジスタTGは、自身のゲート(転送ゲート)に印加された電圧に応じて導通状態になり、フォトダイオードPDで発生した電荷を浮遊拡散領域FDに転送することができる。

[0030] また、浮遊拡散領域FDは、電荷を電圧に変換(増幅)して信号(画素信

号)として出力する増幅トランジスタAMPのゲートに電氣的に接続される。また、増幅トランジスタAMPのソース／ドレインの一方は、選択信号に従って、変換によって得た上記信号を信号線VSLに出力する選択トランジスタSELのソース／ドレインの一方に電氣的に接続される。さらに、増幅トランジスタAMPのソース／ドレインの他方は、電源回路(電源電位VDD)に電氣的に接続される。

[0031] また、選択トランジスタSELのソース／ドレインの他方は、変換された電圧を信号として伝達する上記信号線VSLに電氣的に接続され、さらに上述したカラム信号処理回路部34に電氣的に接続される。さらに、選択トランジスタSELのゲートは、信号を出力する行を選択する選択線(図示省略)に電氣的に接続され、さらに上述した垂直駆動回路部32に電氣的に接続される。すなわち、浮遊拡散領域FDに蓄積された電荷は、選択トランジスタSELの制御により、増幅トランジスタAMPによって電圧に変換され、信号線VSLに出力されることとなる。

[0032] また、図2に示されるように、変換効率切替トランジスタFDGのソース／ドレインの一方は、浮遊拡散領域FDに電氣的に接続され、変換効率切替トランジスタFDGのソース／ドレインの他方は、容量FCに電氣的に接続される。変換効率切替トランジスタFDGは、撮像素子100への入射光の光量が多く、発生する電荷量が多い場合には、自身のゲートに印加された電圧に応じて導通状態になり、浮遊拡散領域FDと容量FCとを電氣的に接続し、蓄積することができる電荷量を調整する。

[0033] さらに、図2に示すように、浮遊拡散領域FDは、変換効率切替トランジスタFDGを介して、蓄積した電荷をリセットするためのリセットトランジスタRSTのドレイン／ソースの一方に電氣的に接続される。リセットトランジスタRSTのゲートは、リセット信号線(図示省略)に電氣的に接続され、さらに上述した垂直駆動回路部32に電氣的に接続される。また、リセットトランジスタRSTのドレイン／ソースの他方は、電源回路(電源電位VDD)に電氣的に接続される。そして、リセットトランジスタRSTは、

自身のゲートに印加された電圧に応じて導通状態になり、浮遊拡散領域FDに蓄積された電荷をリセット（電源回路（電源電位VDD）へ排出）することができる。

[0034] なお、本実施形態に係る撮像素子100の等価回路は、図2に示される例に限定されるものではなく、例えば、他の素子等を含んでもよく、特に限定されるものではない。

[0035] <<3. 本実施形態を創作するに至る背景>>

以上、本開示の実施形態に係る撮像装置1の構成例、及び、本開示の実施形態に係る撮像素子100の等価回路例について説明した。ここで、本開示の実施形態の詳細を説明する前に、図3及び図4を参照して、本発明者が本開示の実施形態を創作するに至る背景について簡単に説明する。図3及び図5は、比較例に係る撮像素子100a及び100bの平面模式図であり、図4及び図6は、比較例に係る撮像素子100a及び100bにおけるポテンシャルを示すグラフである。なお、ここで、比較例とは、本発明者が本開示の実施形態をなす前に検討を重ねていた撮像素子100a、100bのことを意味するものとする。

[0036] 本発明者が当初検討していた比較例に係る撮像素子100aは、図3に示すような平面構造を有する。詳細には、図3に示すように、撮像素子100aは、半導体基板102に設けられた隣り合う撮像素子100a同士を分離する画素分離部104と、画素分離部104に囲まれた半導体基板102の領域に設けられ、入射光を電荷に変換するフォトダイオード（光電変換部）PDとを有する。さらに、撮像素子100aは、フォトダイオードPDで発生した電荷を蓄積する浮遊拡散領域（電荷保持部）FDと、フォトダイオードPDから浮遊拡散領域FDへと電荷を転送する転送トランジスタTG（図3に示されるのは、転送トランジスタTGのゲート電極）とを有する。そして、矩形状の撮像素子100aにおいては、図3に示すように、フォトダイオードPDと、転送トランジスタTGと、浮遊拡散領域FDとが、撮像素子100aの対角線上に順に一行に並ぶように配置されている。また、比較例

に係る撮像素子100aにおいては、転送トランジスタTGは、絶縁膜（図示省略）を介して半導体基板102上に積層された平板状のゲート電極を有する。

[0037] 図4は、コンピュータシミュレーションによる、撮像素子100aにおける半導体基板102内のポテンシャルを示し、図4の右から左に向かって、図3の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。そして、当該撮像素子100aにおいては、転送トランジスタTGのゲート電極に所定の電圧が印加されることにより、図4に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオードPD（図4の右端部）から浮遊拡散領域FD（図4の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。

[0038] しかしながら、平板状のゲート電極を有する転送トランジスタTGでは、ポテンシャルの変調度が弱く、半導体基板102の深くまでポテンシャルを変調することが難しい。このため、比較例に係る撮像素子100aでは、フォトダイオードPD内や、転送トランジスタTGの近傍等に、図4では破線で囲む領域に示すようなポテンシャルのピーク（障壁）が生じる場合がある。例えば、浮遊拡散領域FDにおける電荷の蓄積の飽和を避けるために、浮遊拡散領域FDのポテンシャルをより深くしたり（ポテンシャルを下げたり）、浮遊拡散領域FDの幅を広げる（ポテンシャルが深い箇所の幅を広げる）場合がある。このような場合、フォトダイオードPDと浮遊拡散領域FDとの間のマージンが少なくなり、上述のような障壁が生じやすい。そして、このような障壁に妨げられることから、フォトダイオードPDで発生した電荷を浮遊拡散領域FDに向かってスムーズに転送することが難しくなり、電荷の転送不良が生じることとなる。

[0039] そこで、本発明者は、このような転送不良が生じることを避けるために、転送トランジスタTGを、縦型構造(Vertical Gate; VG構造

)を持つ縦型転送トランジスタVGに置き換えることを着想した。本発明者は、縦型転送トランジスタVGのゲート電極が縦型構造を持つことから、半導体基板102の深くまでポテンシャルを変調することが期待できるため、上記障壁の発生を抑え、上述のような転送不良を防ぐことができるのではないかと考えたのである。次に、このような状況を踏まえ、本発明者が次に着想した比較例に係る撮像素子100bについて説明する。

[0040] 本発明者が次に着想した撮像素子100bにおいては、図5に示すように、上述した撮像素子100aと同様に、フォトダイオードPDと、縦型転送トランジスタVGと、浮遊拡散領域FDとが、矩形状の撮像素子100bの対角線上に順に並ぶように配置されている。さらに、縦型転送トランジスタVGは、絶縁膜(図示省略)を介して半導体基板102上に積層された平板状のゲート電極と、絶縁膜(図示省略)を介して半導体基板102内に埋め込まれた埋め込み部202(図5では、破線で示されている)とを有する。縦型転送トランジスタVGは、半導体基板102に埋め込まれた埋め込み部202を有することにより、半導体基板102内の深い領域までポテンシャルを変調することができる。従って、本発明者は、このような縦型転送トランジスタVGを用いることにより、半導体基板102内の深い領域までポテンシャルを変調することができることから、フォトダイオードPD内や、転送トランジスタTGの近傍等に、ポテンシャルのピーク(障壁)が生じることを避けることが期待できると考えた。

[0041] 図6は、コンピュータシミュレーションによる、撮像素子100bにおける半導体基板102内のポテンシャルを示し、図6の右から左に向かって、図5の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。そして、当該撮像素子100bにおいては、縦型転送トランジスタVGのゲート電極に所定の電圧が印加されることにより、図6に示されるように、半導体基板102内のポテンシャルが変調される。そして、変調されたポテンシャルは、フォトダイオードPD(図6の右端部)から浮遊拡散領域FD(図6の左端部)に向かって下がる勾配を有する。そのため

、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。さらに、図6に示されるように、撮像素子100bにおいては、フォトダイオードPD内や、縦型転送トランジスタVGの近傍等にポテンシャルのピーク（障壁）が生じていない。そのため、電荷は、障壁に妨げられることなく、フォトダイオードPDから拡散領域FDに向かってスムーズに転送することができ、電荷の転送不良が生じることはない。

[0042] しかしながら、撮像素子100bにおいては、図6の破線で囲まれた領域に示すように、縦型転送トランジスタVGの下方の半導体基板102内において、変調度が大きくなりすぎて、局所的にポテンシャルが深い部分が生じる。そして、このようなポテンシャルが深い部分には、電荷が留まりやすくなる。さらに、電荷が、このような局所的にポテンシャルが深い部分に留まってしまった場合、縦型転送トランジスタVGがOFFになった際には、本来浮遊拡散領域FDに転送されなくてはならない電荷が当該部分からフォトダイオードPDへ戻り（信号戻り、汲み上げ）、やはり電荷の転送不良が発生することとなる。

[0043] そこで、本発明者は、上述した状況を鑑み、転送不良の発生を避けようと、撮像素子100の構造について、鋭意検討を重ね、以下に説明する本開示の第1の実施形態を創作するに至った。本発明者が創作した本開示の第1の実施形態においては、転送トランジスタとして、半導体基板102に埋め込まれた一对の埋め込み部202を有する、fin型縦型転送トランジスタVGを用いる。本実施形態においては、このような縦型転送トランジスタVGを用いることにより、半導体基板102内の深い領域までポテンシャルをより所望するように変調することができる。従って、本実施形態によれば、比較例に係る撮像素子100aと異なり、フォトダイオードPD内や、転送トランジスタTGの近傍等にポテンシャルのピーク（障壁）が生じることを避けることができる。さらには、本実施形態によれば、比較例に係る撮像素子100bと異なり、局所的にポテンシャルが深い部分が生じることを避ける

ことができる。すなわち、本実施形態によれば、障壁や局所的にポテンシャルが深い部分は生じることを避けることができることから、電荷の転送不良が生じることを避けることができる。以下、このような本開示の第1の実施形態の詳細を順次説明する。

[0044] <<4. 第1の実施形態>>

まずは、図7を参照して、本開示の第1の実施形態に係る撮像素子100の平面構造の一例について説明する。図7は、本実施形態に係る撮像素子100の平面模式図である。

[0045] 詳細には、図7に示すように、本実施形態に係る撮像素子（受光素子）100は、半導体基板102に設けられた隣り合う撮像素子100同士を分離する画素分離部104を有する。そして、当該撮像素子100は、画素分離部104に囲まれた半導体基板102の領域に設けられ、入射光を電荷に変換するフォトダイオード（光電変換部）PDを有する。さらに、当該撮像素子100は、フォトダイオードPDで発生した電荷を蓄積（保持）する浮遊拡散領域（電荷保持部）FDと、フォトダイオードPDから浮遊拡散領域FDへと電荷を転送する縦型転送トランジスタVG（図7に示されるのは、縦型転送トランジスタVGのゲート電極200）とを有する。そして、図7に示すように、矩形状の撮像素子100においては、フォトダイオードPDと、縦型転送トランジスタVGと、浮遊拡散領域FDとが、撮像素子100の対角線上に順に並ぶように配置されている。さらに具体的には、本実施形態に係る撮像素子100においては、撮像素子100の中央部にフォトダイオードPDが設けられ、矩形状の撮像素子100の隅（端部）に、浮遊拡散領域FDが設けられる。また、縦型転送トランジスタVGは、フォトダイオードPDと浮遊拡散領域FDとの間に設けられる。

[0046] さらに、本実施形態に係る撮像素子100においては、縦型転送トランジスタVGは、絶縁膜（図示省略）を介して半導体基板102上に積層された平板状のゲート電極200と、半導体基板102に埋め込まれた一対の埋め込み部（第1の埋め込みゲート部）202a、202b（図7では破線で示

されている)とを有する。さらに、一对の埋め込み部202のそれぞれは、図7で示す平面(半導体基板102の表面と平行な方向に沿って撮像素子100を切断した断面)において、略矩形状に設けられている。詳細には、各埋め込み部202は、上記平面において、撮像素子100の中心Oから浮遊拡散領域FDの中心に向かう方向(図7の矢印)に沿って延伸する長辺を持つ矩形状に形成されている。従って、一对の埋め込み部202は、互いに平行な位置関係になっている。また、埋め込み部202と半導体基板102の間には、図示しない、酸化シリコン(SiO₂)等からなる絶縁膜(第1の酸化膜)が設けられており、言い換えると、埋め込み部202は、当該絶縁膜に覆われている。

[0047] なお、本実施形態においては、一对の埋め込み部202a、202bの間の距離を自由に広くすることができることから、半導体基板102内の広い領域(平面視において広い領域)のポテンシャルを変調することができる。従って、本実施形態によれば、上述のような転送不良の発生を抑えるだけでなく、ブルーミングの発生を抑えることができる。ここで、ブルーミングとは、電荷が隣接する撮像素子100へ流れ出し、隣接する撮像素子100において、意図しない画素信号を発生し、本来あるべき像を撮像することができない現象のことをいう。本実施形態においては、半導体基板102内の広い領域(平面視において広い領域)のポテンシャルを変調することができることから、フォトダイオードPDで発生した多くの電荷を浮遊拡散領域FDに転送することができることから、電荷が隣接する撮像素子100へ流れ出すことを抑えることができる。

[0048] 図8は、コンピュータシミュレーションによる、撮像素子100における半導体基板102内のポテンシャルを示し、図8の右から左に向かって、図7の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本実施形態においては、縦型転送トランジスタVGのゲート電極200に所定の電圧が印加されることにより、図8に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャル

は、フォトダイオードPD（図8の右端部）から浮遊拡散領域FD（図8の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。さらに、本実施形態によれば、図8に示すように、比較例に係る撮像素子100aと異なり、フォトダイオードPD内や、転送トランジスタTGの近傍等にポテンシャルのピーク（障壁）が生じていない。そのため、本実施形態によれば、障壁に妨げられることなく、フォトダイオードPDで発生した電荷が浮遊拡散領域FDに向かってスムーズに転送されることとなる。

[0049] 加えて、本実施形態においては、図8に示すように、一对の埋め込み部202a、202bにより、縦型転送トランジスタVGのゲート電極200の下方の半導体基板102内全体でほぼ均一にポテンシャルが深くなる。従って、本実施形態においては、比較例に係る撮像素子100bと異なり、局所的にポテンシャルが深い部分が生じることはない。従って、本実施形態によれば、局所的にポテンシャルが深い部分に電荷が留まることがないことから、縦型転送トランジスタVGがOFFになった際に、当該部分からフォトダイオードPDへ戻る（信号戻り、汲み上げ）といった電荷の転送不良の発生を抑えることができる。

[0050] なお、本実施形態においては、埋め込み部202は、図7で示す平面（半導体基板102の表面と平行な方向に沿って撮像素子100を切断した断面）において、矩形状に設けられることに限定されるものではなく、例えば略楕円状に設けられてもよい。詳細には、各埋め込み部202は、上記平面において、撮像素子100の中心Oから浮遊拡散領域FDの中心に向かう方向（図7の矢印）に沿って延伸する長軸を持つ楕円状に形成されていてもよい。従って、この変形例の場合も、一对の埋め込み部202は、互いに平行な位置関係になっている。

[0051] また、上述した本実施形態に係る撮像素子100を複数個用いて、撮像装置1の画素領域30を構成することもできる。以下、図9を参照して、撮像

装置 1、詳細には、撮像装置 1 の画素領域 30 の一部の平面構成の一例について説明する。図 9 は、本実施形態に係る撮像装置 1 の平面模式図である。

[0052] 図 9 に示すように、撮像装置 1 の画素領域 30 においては、例えば、4 つの撮像素子 100 を 1 つのユニットとして構成することができる。詳細には、図 9 に示す例では、4 つの撮像素子 100 が 2 行×2 列で並んでおり、これら 4 つの撮像素子 100 は、中央に位置する 1 つの浮遊拡散領域 FD を共有する。さらに、これら 4 つの撮像素子 100 は、1 つの、選択トランジスタ SEL、増幅トランジスタ AMP、リセットトランジスタ RST、変換効率切替トランジスタ FDG を共有する。なお、本実施形態においては、上記ユニットが 2 行×2 列に並ぶ 4 つの撮像素子 100 で構成されることに限定されるものではなく、図 9 に示す例とは異なる数や配列の撮像素子 100 によって構成されてもよい。

[0053] 次に、図 10 を参照して、撮像素子 100 の断面構成の一例を説明する。図 10 は、本実施形態に係る撮像装置 1 の断面模式図であり、詳細には、図 9 の A-A' 線で撮像装置 1 を切断した断面を示す。なお、図 10 においては、図の上側が半導体基板 102 の裏面側となり、図中の下側が半導体基板 102 の表面側となる。

[0054] まずは、図 10 に示すように、撮像素子 100 は、シリコン基板等からなる p 型の半導体基板 102 を有する。さらに、p 型の半導体基板 102 内には、n 型半導体領域と p 型半導体領域とが形成されることにより、半導体基板 102 内にフォトダイオード PD が形成される。

[0055] 次に、図 10 中の上側、すなわち、半導体基板 102 の裏面側から説明する。半導体基板 102 の裏面の上方には、被写体からの反射光が入射される、スチレン系樹脂、アクリル系樹脂、スチレン-アクリル共重合系樹脂、又はシロキサン系樹脂等からなるオンチップレンズ 300 が設けられている。オンチップレンズ 300 の下方には、例えば、酸化シリコン (SiO₂)、窒化シリコン (SiN)、酸窒化シリコン (SiON) 等からなる平坦化膜 302 が設けられている。さらに、平坦化膜 302 の下方には、絶縁膜からな

る反射防止膜304が設けられている。例えば、反射防止膜304は、酸化ハフニウム(HfO₂)、酸化アルミニウム(Al₂O₃)、酸化チタン(TiO₂)、酸化シリコン等、もしくは、これらの積層から形成することができる。

[0056] 半導体基板102の裏面上であって、隣接する撮像素子100との境界領域には、被写体からの反射光が隣接する撮像素子100への入射を防止する遮光膜306が設けられている。遮光膜306は、光を遮るような材料からなり、例えば、タングステン(W)、アルミニウム(Al)、銅(Cu)等の金属材料を用いて形成することができる。

[0057] さらに、遮光膜306の下方の半導体基板102内には、隣接する撮像素子100へと入射光が入り込むことを防止するための画素分離部104が設けられている。当該画素分離部104は、例えば、半導体基板102に設けられたトレンチ(溝)と、当該トレンチに埋め込まれた酸化シリコン等の絶縁膜とからなる。

[0058] 次に、図10中の下側、すなわち、半導体基板102の表面側を説明する。半導体基板102内に設けられたn型半導体領域である浮遊拡散領域FDを挟むようにして、縦型トランジスタである2つの縦型転送トランジスタVGが形成されている。詳細には、縦型転送トランジスタVGは、半導体基板102の表面上に、例えば数nm程度の膜厚を持つ絶縁膜(図示省略)を介して設けられた、例えばポリシリコン膜からなるゲート電極200を有する。さらに、縦型転送トランジスタVGは、半導体基板102に埋め込まれたポリシリコン膜からなる埋め込み部202を有する。埋め込み部202は、図10に示す断面においては、略矩形状に設けられていてもよく、もしくは、上から下に向かって広がる、又は、下から上に向かって広がるテーパ形状に設けられていてもよい。さらに、埋め込み部202は、図10では、図示を省略した、例えば数nm程度の膜厚を持つ絶縁膜によって覆われている。

[0059] さらに、半導体基板102の表面上には、配線層400が設けられている。配線層400は、酸化シリコン、窒化シリコン、酸窒化シリコン等からな

る絶縁膜402と、ポリシリコン、タングステン、アルミニウム、銅等からなる配線404とを含む。配線層400には、図示しないものの、各種のトランジスタ等からなる回路が形成されていてもよい。

[0060] なお、本実施形態に係る撮像素子100の断面構造は、図10に示される例に限定されるものではなく、例えば、他の素子等を含んでもよく、特に限定されるものではない。

[0061] 以上のように、本実施形態においては、半導体基板102に埋め込まれた一对の埋め込み部202a、202bを有するゲート電極を持つfin型縦型転送トランジスタVGを用いる。このようにすることで、本実施形態においては、半導体基板102内の深い領域までポテンシャルを所望するように変調することができる。従って、本実施形態によれば、比較例に係る撮像素子100aと異なり、フォトダイオードPD内や、転送トランジスタTGの近傍等にポテンシャルのピーク（障壁）が生じることを避けることができる。そのため、本実施形態によれば、障壁に妨げられることなく、フォトダイオードPDで発生した電荷が浮遊拡散領域FDに向かってスムーズに転送されることとなる。加えて、本実施形態においては、比較例に係る撮像素子100bと異なり、局所的にポテンシャルが深い部分が生じることを避けることができる。従って、本実施形態によれば、局所的にポテンシャルが深い部分に電荷が留まることのないことから、縦型転送トランジスタVGがOFFになった際に、当該部分からフォトダイオードPDへ戻る（信号戻り、汲み上げ）といった電荷の転送不良の発生を抑えることができる。すなわち、本実施形態によれば、電荷の転送不良が生じることを避けることができる。

[0062] <<5. 第2の実施形態>>

次に、図11及び図12を参照して、本開示の第2の実施形態に係る撮像素子100を説明する。図11は、本実施形態に係る撮像素子100の平面模式図であり、図12は、本実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。

[0063] 上述した第1の実施形態においては、一对の埋め込み部202a、202

bのそれぞれは、図7で示す平面において、互いに平行な位置関係になるように設けられていた。一方、第2の実施形態においては、一对の埋め込み部202a、202bは、互いに平行ではない位置関係になるように設けられる。本実施形態によれば、このように埋め込み部202a、202bを設けることにより、縦型転送トランジスタVGのゲート電極200の下において、より好適に浮遊拡散領域FDへ向かうポテンシャルの勾配を好適に作り出し、電荷の転送をさらにスムーズにすることができる。

[0064] 詳細には、図11に示すように、本実施形態に係る撮像素子100においては、上述した第1の実施形態と同様に、縦型転送トランジスタVGは、絶縁膜（図示省略）を介して半導体基板102上に積層された平板状のゲート電極200と、半導体基板102に埋め込まれた一对の埋め込み部（第1の埋め込みゲート部）202a、202bとを有する。また、本実施形態においては、上述した第1の実施形態と同様に、一对の埋め込み部202a、202bのそれぞれは、図11で示す平面（半導体基板102の表面と平行な方向に沿って撮像素子100を切断した断面）において、矩形状に設けられている。

[0065] さらに、本実施形態においては、図11に示す平面において、一对の埋め込み部202a、202bは、一方の埋め込み部202aと他方の埋め込み部202bとの間の距離が、撮像素子100の中心Oから浮遊拡散領域FDの中心に向かう方向（図11の矢印）に沿って延びる方向に沿って漸次拡大するように、設けられている。なお、本実施形態においては、当該平面において、一方の埋め込み部202aと他方の埋め込み部202bとがなす角度Dは、45～120度であればよく、半導体基板102内の所望の領域が所望のポテンシャルになるように、適宜選択することができる。すなわち、本実施形態においては、ポテンシャルを変調したい範囲及び深さや、所望のポテンシャルの勾配に応じて、一方の埋め込み部202aと他方の埋め込み部202bとがなす角度Dを適宜調整することができる。

[0066] 図12は、コンピュータシミュレーションによる、撮像素子100におけ

る半導体基板102内のポテンシャルを示し、図12の右から左に向かって、図11の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本実施形態においては、縦型転送トランジスタVGのゲート電極200に所定の電圧が印加されることにより、図12に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオードPD（図12の右端部）から浮遊拡散領域FD（図12の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。

[0067] さらに、本実施形態においては、図12に示すように、縦型転送トランジスタVGのゲート電極200の下の半導体基板102内において、浮遊拡散領域FDへ向かうポテンシャルの勾配を左肩下がりにより好適に作り出すことができる。従って、本実施形態によれば、電荷の転送をさらにスムーズにすることができる。

[0068] <<6. 第3の実施形態>>

まずは、図13を参照して、本発明者が本開示の第3の実施形態を創作するに至る背景を説明する。図13は、本実施形態を説明するための説明図である。

[0069] 図13の左側には、上述した第2の実施形態における縦型転送トランジスタVGが示されている。第2の実施形態においては、一对の埋め込み部202は、それぞれ、酸化シリコン等からなる、例えば数nm程度の膜厚を持つ絶縁膜（第1の酸化膜）206に覆われており、一方の埋め込み部202と他方の埋め込み部202との間の距離が、撮像素子100の中心Oから浮遊拡散領域FDの中心へと向かう方向に沿って暫時拡大するように、設けられている。このような構造においては、一对の埋め込み部202により、一对の埋め込み部202の間のポテンシャルが好適に変調されていることから、一对の埋め込み部202の間を通過する電荷は、スムーズに浮遊拡散領域FDへと転送されることことができる。しかしながら、このような構造においては

、一对の埋め込み部202の外側を通過する電荷は、トラップされ、浮遊拡散領域FDへの転送が難しくなる場合がある。

[0070] そこで、本発明者は、一对の埋め込み部202の外側で電荷がトラップされることを防ぐため、埋め込み部202の外側に電荷のトラップ防止として機能する要素を追加することを着想した。このような要素として、例えば、p型の導電型を持つp-wellを一对の埋め込み部202の外側に設けることが考えられる。このような要素を設けることにより、電荷が埋め込み部202の外側を通過することができなくなることから、電荷が埋め込み部202の外側にトラップされることを防ぐことができる。しかしながら、本発明者が検討を重ねたところ、p-wellを用いた場合、縦型転送トランジスタVGのゲート電極200に寄生する寄生容量が大幅に増加することが分かった。そして、このような大きな寄生容量により、電荷の転送の際に縦型転送トランジスタVGのゲート電極200に所定の電圧を印加しても、印加電圧の信号波形がなまり、半導体基板102内のポテンシャルをスムーズに変調させることができなくなる。そのため、電荷のトラップ防止として機能する要素としてp-wellを用いた場合、電荷が転送できない又は転送が難しくなるといった転送不良又は転送劣化が発生することとなる。

[0071] また、これまで説明した本開示の実施形態においては、平板型の転送トランジスタTGから縦型転送トランジスタVGに変更し、且つ、一对の埋め込み部202a、202bを設けている。そのため、絶縁膜（図示省略）を介して埋め込み部202を含むゲート電極200と半導体基板102との接触面積が広くなり、縦型転送トランジスタVGのゲート電極200に寄生する寄生容量が大幅に増加する。そして、このような大きな寄生容量により、電荷の転送の際に縦型転送トランジスタVGのゲート電極200に所定の電圧を印加しても、印加電圧の信号波形がなまり、半導体基板102内のポテンシャルをスムーズに変調させることができなくなり、転送劣化が発生することとなる。

[0072] そこで、本発明者は、上述のような問題を解消すべく、一对の埋め込み部

202の外側に、埋め込み部202の外側にトラップ防止として機能する要素を、シリコン酸化膜等の酸化膜で形成することを着想した。シリコン酸化膜等の酸化膜を用いることにより、比誘電率の関係により、 $p-well$ （シリコン）を用いた場合に比べて、寄生容量の増加を抑えることができる。

[0073] 詳細には、図13の右側に示すように、埋め込み部202の側面のうち、他方の埋め込み部202と向かい合う側面と反対側に位置する側面は、当該向かい合う側面を覆う絶縁膜（第1の酸化膜）（例えば、2nm~15nm程度の膜厚を持つ）。よりも厚い絶縁膜（第2の酸化膜）204で覆われている（例えば、絶縁膜204は、数100nm程度の膜厚を持つ）。より詳細には、絶縁膜204は、電荷が埋め込み部202の外側を通過することができなくなるように、埋め込み部202と画素分離部104との間に広がるように設けられることが好ましい。そして、本実施形態においては、厚い絶縁膜204は、寄生容量の増加を抑えるために、シリコン酸化膜等の酸化膜で形成する。このようにすることで、本実施形態によれば、寄生容量を増加させることを避けつつ、電荷が埋め込み部202の外側でトラップされることを避けることができる。また、本実施形態は、厚い絶縁膜204は、埋め込み部202の、フォトダイオードPDと向かい合う側面を覆うことが好ましい。このようにすることで、埋め込み部202のフォトダイオードPDと向かい合う側面に、電荷がトラップされることを防ぎ、電荷を浮遊拡散領域FDへスムーズに転送することができる。

[0074] 次に、図14及び図15を参照して、本開示の第3の実施形態に係る撮像素子100を説明する。図14は、本実施形態に係る撮像素子100の平面模式図であり、図15は、本実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。

[0075] 詳細には、図14に示すように、本実施形態に係る撮像素子100においては、縦型転送トランジスタVGは、絶縁膜（図示省略）を介して半導体基板102上に積層された平板状のゲート電極200と、半導体基板102に埋め込まれた一对の埋め込み部（第1の埋め込みゲート部）202とを有す

る。さらに、埋め込み部202は、他方の埋め込み部202と向かい合う側面とは反対側の側面を覆う絶縁膜204を有する。当該絶縁膜204は、他方の埋め込み部202と向かい合う側面を覆う絶縁膜（例えば、膜厚数nm程度）に比べて、膜厚が例えば10倍～20倍以上も厚い（例えば、膜厚数100nm程度）。このようにすることで、絶縁膜204を埋め込み部202と画素分離部104との間に広がるように設け、電荷が埋め込み部202の外側を通過することができなくなるようにする。そして、本実施形態においては、厚い絶縁膜204は、寄生容量の増加を抑えるために、シリコン酸化膜等の酸化膜で形成する。このようにすることで、本実施形態によれば、寄生容量を増加させることを避けつつ、電荷が埋め込み部202の外側でトラップされることを避けることができる。

[0076] 図15は、コンピュータシミュレーションによる、撮像素子100における半導体基板102内のポテンシャルを示し、図15の右から左に向かって、図14の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本実施形態においては、縦型転送トランジスタVGのゲート電極200に所定の電圧が印加されることにより、図15に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオードPD（図15の右端部）から浮遊拡散領域FD（図15の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。

[0077] 次に、図16及び図17を参照して、本開示の第3の実施形態の変形例に係る撮像素子100を説明する。図16は、本実施形態の変形例に係る撮像素子100の平面模式図であり、図17は、本実施形態の変形例に係る撮像素子100におけるポテンシャルを示すグラフである。

[0078] 詳細には、図16に示すように、本実施形態に係る撮像素子100においては、上述した第2の実施形態の構成に対して、本実施形態に係る絶縁膜204を設けている。このようにすることで、本変形例によれば、寄生容量を

増加させることを避けつつ、電荷が埋め込み部 202 の外側でトラップされることを避けることができる。

[0079] 図 17 は、コンピュータシミュレーションによる、撮像素子 100 における半導体基板 102 内のポテンシャルを示し、図 17 の右から左に向かって、図 16 の矢印に沿ったフォトダイオード PD から浮遊拡散領域 FD へ向かう距離を示している。本実施形態においては、縦型転送トランジスタ VG のゲート電極 200 に所定の電圧が印加されることにより、図 17 に示されるように、半導体基板 102 内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオード PD (図 17 の右端部) から浮遊拡散領域 FD (図 17 の左端部) に向かって下がる勾配を有する。そのため、フォトダイオード PD で発生した電荷は、当該勾配に従って、浮遊拡散領域 FD に向かって転送されることとなる。

[0080] <<7. 第 4 の実施形態>>

本実施形態においては、上述した第 3 の実施形態の構成に、さらなる埋め込み部 210 を設けることにより、より好適にポテンシャルの変調を行い、電荷をよりスムーズに転送することができる。図 18 及び図 19 を参照して、本開示の第 4 の実施形態に係る撮像素子 100 を説明する。図 18 は、本実施形態に係る撮像素子 100 の平面模式図であり、図 19 は、本実施形態に係る撮像素子 100 におけるポテンシャルを示すグラフである。

[0081] 詳細には、図 18 に示すように、本実施形態においては、上述した第 3 の実施形態の構成に係る一对の埋め込み部 (第 1 のゲート埋め込みゲート部) 202 の間に、さらなる埋め込み部 (第 2 の埋め込みゲート部) 210 を設けている。埋め込み部 210 は、図 18 で示す平面 (半導体基板 102 の表面と平行な方向に沿って撮像素子 100 を切断した断面) において、略円状に設けられている。また、埋め込み部 210 と半導体基板 102 との間には、図示しない、酸化シリコン (SiO_2) 等からなる絶縁膜 (第 3 の酸化膜) 212 (例えば、膜厚 2 nm ~ 15 nm 程度) が設けられており、言い換えると、埋め込み部 210 は、当該絶縁膜に覆われている。さらに、本実施形

態においては、図18の平面において、埋め込み部210は、埋め込み部202の中心に比べて、浮遊拡散領域FDの近くに位置する。このようにすることで、埋め込み部210により、浮遊拡散領域FDの近傍のポテンシャルがより好適に変調される。

[0082] 図19は、コンピュータシミュレーションによる、撮像素子100における半導体基板102内のポテンシャルを示し、図19の右から左に向かって、図18の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本実施形態においては、縦型転送トランジスタVGのゲート電極200に所定の電圧が印加されることにより、図19に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオードPD（図19の右端部）から浮遊拡散領域FD（図19の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。

[0083] さらに、本実施形態においては、図19に示すように、一对の埋め込み部202により、縦型転送トランジスタVGのゲート電極200の下方の半導体基板102内全体でほぼ均一にポテンシャルがより深くなる。加えて、本実施形態においては、図19に示すように、埋め込み部210により、浮遊拡散領域FDの近傍のポテンシャルがより好適に深くなり、よりスムーズに電荷を転送することができる。

[0084] 次に、図20及び図21を参照して、本開示の第4の実施形態の変形例に係る撮像素子100を説明する。図20は、本実施形態の変形例に係る撮像素子100の平面模式図であり、図21は、本実施形態の変形例に係る撮像素子100におけるポテンシャルを示すグラフである。

[0085] 詳細には、図20に示すように、本実施形態の変形例に係る撮像素子100においては、上述した本実施形態と異なり、図20に示す平面において、埋め込み部210は、埋め込み部202の中心に比べて、浮遊拡散領域FDの遠くに位置する。このようにすることで、フォトダイオードPDの近傍で

のポテンシャルの障壁の発生を抑えられ、フォトダイオードPDの近傍のポテンシャルがより好適に深くなり、よりスムーズに電荷を転送することができる。

[0086] 図21は、コンピュータシミュレーションによる、撮像素子100における半導体基板102内のポテンシャルを示し、図21の右から左に向かって、図20の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本変形例においては、図21に示すように、一对の埋め込み部202により、縦型転送トランジスタVGのゲート電極200の下方の半導体基板102内全体でほぼ均一にポテンシャルがより深くなる。加えて、本変形例においては、図21に示すように、埋め込み部210により、フォトダイオードPDの近傍でのポテンシャルの障壁の発生を抑えられ、フォトダイオードPDの近傍のポテンシャルがより好適に深くなり、よりスムーズに電荷を転送することができる。

[0087] <<8. 第5の実施形態>>

さらに、本開示においては、埋め込み部202の形状を様々に変えることにより、半導体基板102内のポテンシャルをより好適に変調することができる。電荷の転送不良の発生をより抑え、さらには電荷をよりスムーズに転送することができる。例えば、以下に説明する本開示の第5の実施形態においては、埋め込み部202を弓なりに曲げることにより、縦型転送トランジスタVGのゲート電極200下の電界を均一にすることができ、電荷の転送をより改善することができる。

[0088] 図22及び図23を参照して、本開示の第5の実施形態に係る撮像素子100を説明する。図22は、本実施形態に係る撮像素子100の平面模式図であり、図23は、本実施形態に係る撮像素子100におけるポテンシャルを示すグラフである。

[0089] 詳細には、図22に示すように、本実施形態に係る撮像素子100においては、縦型転送トランジスタVGは、絶縁膜（図示省略）を介して半導体基板102上に積層された平板状のゲート電極200と、半導体基板102に

埋め込まれた一对の埋め込み部（第1の埋め込みゲート部）202とを有する。また、一对の埋め込み部202のそれぞれは、図22で示す平面（半導体基板102の表面と平行な方向に沿って撮像素子100を切断した断面）において、それぞれの中心線が円弧を描くように設けられている。さらに、本実施形態においては、図22に示す平面において、一对の埋め込み部202は、一方の埋め込み部202と他方の埋め込み部202との間の距離が、撮像素子100の中心Oから浮遊拡散領域FDの中心に向かう方向（図22の矢印）に沿って延びる方向に沿って漸次拡大するように、設けられていることが好ましい。なお、本実施形態においては、埋め込み部202は、図22に示すような形状であることに限定されるものではなく、所望のポテンシャルの変調が得られるように様々な形状に変えることができる。

[0090] 図23は、コンピュータシミュレーションによる、撮像素子100における半導体基板102内のポテンシャルを示し、図23の右から左に向かって、図22の矢印に沿ったフォトダイオードPDから浮遊拡散領域FDへ向かう距離を示している。本実施形態においては、縦型転送トランジスタVGのゲート電極200に所定の電圧が印加されることにより、図23に示されるように、半導体基板102内のポテンシャルが変調される。変調されたポテンシャルは、フォトダイオードPD（図23の右端部）から浮遊拡散領域FD（図23の左端部）に向かって下がる勾配を有する。そのため、フォトダイオードPDで発生した電荷は、当該勾配に従って、浮遊拡散領域FDに向かって転送されることとなる。さらに、本実施形態においては、図23に示すように、一对の埋め込み部202により、縦型転送トランジスタVGのゲート電極200の下方全体でほぼ均一にポテンシャルがより深くなり、電荷の転送をより改善することができる。

[0091] <<9. 第6の実施形態>>

次に、図24を参照して、本実施形態に係る撮像素子100の製造方法を説明する。図24は、本実施形態に係る撮像素子100の製造方法を説明するための模式図であり、詳細には、各図面は、製造工程における各段階にお

ける、撮像素子100の縦型転送トランジスタVGのゲート電極200及び埋め込み部202の断面図である。なお、これら図においては、図中下側が半導体基板102の裏面側となり、図中上側が半導体基板102の表面側となる。

[0092] 図24に示す製造工程では、埋め込み部202は、画素分離部104と同時に作りこむことにより、画素分離部104のトレンチの深さと埋め込み部202の深さとを同一にして、工程数の増加や、トレンチ形成による欠陥の増加を抑えることができる。

[0093] 図24の上段左側に示すように、シリコン基板からなる半導体基板102上に、酸化膜、窒化シリコン(SiN)膜、酸化膜を順次積層し、その上に、所望のパターンを有するフォトリソグを形成する。次に、図24の上段の左側から2番目の図に示すように、リソグを細くなるように加工する(スリミング)。そして、図24の上段の左側から3番目の図に示すように、細くしたリソグの形状に従って、酸化膜、窒化シリコン(SiN)膜、及び酸化膜を加工することにより、ハードマスク(HM)を形成する。

[0094] 次に、図24の上段の左側から4番目の図に示すように、ハードマスクの形状に従って、半導体基板をドライエッチングして、トレンチを形成する。さらに、図24の上段の左側から5番目の図に示すように、リソグを除去した後、熱を印加することにより、表面を熱酸化する。次に、図24の中段左側に示すように、表面の酸化膜を除去した後、トレンチに酸化膜を埋め込み、表面をCMP(Chemical Mechanical Polishing)法により平坦化する。そして、図24の中段の左側から2番目の図に示すように、トレンチに埋め込んだ酸化膜の表面をウェットエッチングする。

[0095] 次に、図24の中段の左側から3番目の図に示すように、所望のパターンを有するフォトリソグを形成し、リソグの形状に従って酸化膜に掘り込み、トレンチを形成する。さらに、図24の中段の左側から4番目の図に示すように、リソグを除去した後、アニールすることにより、窒化シリコン

(SiN)膜の表面を犠牲酸化させる。

[0096] 次に、図24の中段の左側から5番目の図に示すように、窒化シリコン(SiN)膜を除去する。そして、図24の下段左側に示すように、トレンチ等を埋め込むようにレジストを形成した後、半導体基板に各種のイオンを注入する。次に、図24の下段の左側から2番目の図に示すように、レジストや犠牲酸化膜を除去する。さらに、図24の下段の左側から3番目の図に示すように、トレンチの表面を酸化させた後、図24の下段の左側から4番目の図に示すように、トレンチにポリシリコンを埋め込み、埋め込み部202を形成する。

[0097] 以上のように、本開示の実施形態に係る撮像素子100は、既存の半導体装置の製造工程を用いて、容易に、且つ、安価に製造することが可能である。

[0098] さらに、図25に示すような製造工程を適用することもできる。図25は、本実施形態の変形例に係る撮像素子100の製造方法を説明するための模式図であり、詳細には、各図面は、製造工程における各段階における、撮像素子100の縦型転送トランジスタVGのゲート電極200及び埋め込み部202の断面図である。なお、これら図においては、図中下側が半導体基板102の裏面側となり、図中上側が半導体基板102の表面側となる。

[0099] 図25に示す製造工程では、埋め込み部202は、画素分離部104と別に作りこむことにより、埋め込み部202の深さを、画素分離部104のトレンチの深さに比べて深くすることができる。このようにすることで、埋め込み部202により、半導体基板102のより深くのポテンシャルを変調することができる。特に、赤外光を検出する撮像素子100においては、赤外光は、半導体基板102の深い領域で吸収されるため、埋め込み部202の深さをより深くすることが好ましい。なお、図25に示す製造工程は、図24に示す製造工程と共通点が多いことから、ここでは詳細な説明を省略する。

[0100] <<10. まとめ>>

以上のように、本開示の実施形態においては、半導体基板102に埋め込まれた一对の埋め込み部202a、202bを有するゲート電極を持つfin型縦型転送トランジスタVGを用いる。このようにすることで、本実施形態においては、半導体基板102内の深い領域までポテンシャルをより所望するように変調することができる。従って、本実施形態によれば、フォトダイオードPD内や、転送トランジスタTGの近傍等にポテンシャルのピーク（障壁）が生じることを避けることができる。そのため、本実施形態によれば、障壁に妨げられることなく、フォトダイオードPDで発生した電荷が浮遊拡散領域FDに向かってスムーズに転送されることとなる。加えて、本実施形態においては、局所的にポテンシャルが深い部分が生じることを避けることができる。従って、本実施形態によれば、局所的にポテンシャルが深い部分に電荷が留まることのないことから、縦型転送トランジスタVGがOFFになった際に、当該部分からフォトダイオードPDへ戻る（信号戻り、汲み上げ）といった電荷の転送不良の発生を抑えることができる。すなわち、本実施形態によれば、電荷の転送不良が生じることを避けることができる。

[0101] 以上、複数の実施形態を挙げて本開示を説明したが、本開示は上記実施形態等に限定されるものではなく、種々変形や組み合わせが可能である。

[0102] なお、上述した本開示の実施形態においては、上述した各半導体領域の導電型を逆にしてもよく、例えば、本実施形態は、電子の代わりに、正孔を電荷として用いる撮像素子に適用することが可能である。

[0103] また、上述した本開示の実施形態においては、半導体基板102は、必ずしもシリコン基板でなくてもよく、他の基板（例えば、SOI（Silicon On Insulator）基板やSiGe基板等）であってもよい。また、上記半導体基板102は、このような種々の基板上に半導体構造等が形成されたものであってもよい。

[0104] さらに、本開示の実施形態に係る撮像装置1は、可視光の入射光量の分布を検知した画像として撮像する撮像装置に限定されるものではない。例えば、本実施形態は、赤外線やX線、あるいは粒子等の入射量の分布を画像とし

て撮像する撮像装置や、圧力や静電容量等、他の物理量の分布を検知して画像として撮像する指紋検出センサ等の撮像装置（物理量分布検知装置）に対して適用することができる。さらに、本開示の実施形態は、撮像装置1に適用されることに限定されるものではなく、他の用途で用いられる各種の半導体装置に適用されてもよい。

[0105] なお、本開示の実施形態においては、上述の各層、各膜、各素子等を形成する方法としては、例えば、物理気相成長法（PVD（Physical Vapor Deposition）法）及びCVD（Chemical Vapor Deposition）法等を挙げることができる。PVD法としては、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB（電子ビーム）蒸着法、各種スパッタリング法（マグネトロンスパッタリング法、RF（Radio Frequency）-DC（Direct Current）結合形バイアスパッタリング法、ECR（Electron Cyclotron Resonance）スパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法等）、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー（Molecular Beam Epitaxy；MBE）法、レーザ転写法等を挙げることができる。また、CVD法としては、プラズマCVD法、熱CVD法、MO（Metal Organic）CVD法、光CVD法等を挙げることができる。さらに、他の方法としては、電解メッキ法や無電解メッキ法、スピンコート法；浸漬法；キャスト法；マイクロコンタクトプリント法；ドロップキャスト法；スクリーン印刷法やインクジェット印刷法、オフセット印刷法、グラビア印刷法、フレキソ印刷法といった各種印刷法；スタンプ法；スプレー法；エアドクタコーター法、ブレードコーター法、ロッドコーター法、ナイフコーター法、スクイズコーター法、リバーロールコーター法、トランスファーロールコーター法、グラビアコーター法、キスコーター法、キャストコーター法、スプレーコーター法、スリットオリフィスコーター法、カレンダーコーター法といった各種コーティング法を挙げることができる。また、

各層のパターニング法としては、シャドーマスク、レーザ転写、フォトリソグラフィ等の化学的エッチング、紫外線やレーザ等による物理的エッチング等を挙げることができる。加えて、平坦化技術としては、CMP (Chemical Mechanical Polishing) 法、レーザ平坦化法、リフロー法等を挙げることができる。すなわち、本開示の実施形態に係る撮像素子100は、既存の半導体装置の製造工程を用いて、容易に、且つ、安価に製造することが可能である。

[0106] <<11. 電子機器の構成例>>

また、上述したような撮像装置1は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0107] 図26は、撮像装置1を搭載する電子機器10の構成例を示すブロック図である。

[0108] 図26に示すように、電子機器10は、光学系12、撮像装置1、DSP (Digital Signal Processor) 14を備えており、バス17を介して、DSP14、表示装置15、操作系16、メモリ18、記録装置19、及び電源系20が接続されて構成され、静止画像および動画像を撮像可能である。

[0109] 光学系12は、1枚または複数枚のレンズを有して構成され、被写体からの像光(入射光)を撮像装置1に導き、撮像装置1の受光面(センサ部)に結像させる。

[0110] 撮像装置1としては、上述したいずれかの構成例の撮像装置1が適用される。撮像装置1には、光学系12を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、撮像装置1に蓄積された電子に応じた信号がDSP14に供給される。

[0111] DSP14は、撮像装置1からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータを、メモリ18に一時的に記憶させる。メモ

り18に記憶された画像のデータは、記録装置19に記録されたり、表示装置15に供給されて画像が表示されたりする。また、操作系16は、ユーザによる各種の操作を受け付けて電子機器10の各ブロックに操作信号を供給し、電源系20は、電子機器10の各ブロックの駆動に必要な電力を供給する。

[0112] <<12. 内視鏡手術システムへの応用例>>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0113] 図27は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0114] 図27では、術者（医師）11131が、内視鏡手術システム11000を用いて、患者ベッド11133上の患者11132に手術を行っている様子が図示されている。図示するように、内視鏡手術システム11000は、内視鏡11100と、気腹チューブ11111やエネルギー処置具11112等の、その他の術具11110と、内視鏡11100を支持する支持アーム装置11120と、内視鏡下手術のための各種の装置が搭載されたカート11200と、から構成される。

[0115] 内視鏡11100は、先端から所定の長さの領域が患者11132の体腔内に挿入される鏡筒11101と、鏡筒11101の基端に接続されるカメラヘッド11102と、から構成される。図示する例では、硬性の鏡筒11101を有するいわゆる硬性鏡として構成される内視鏡11100を図示しているが、内視鏡11100は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0116] 鏡筒11101の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡11100には光源装置11203が接続されており、当該光源装置11203によって生成された光が、鏡筒11101の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者11132の体腔内の観察対象に向かって照射される。なお、内視

鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0117] カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU:Camera Control Unit）1 1 2 0 1 に送信される。

[0118] CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0119] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

[0120] 光源装置 1 1 2 0 3 は、例えばLED（Light Emitting Diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

[0121] 入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0122] 処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患

者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0123] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば LED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0124] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0125] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍

光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 11203 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0126] 図 28 は、図 27 に示すカメラヘッド 11102 及び CCU 11201 の機能構成の一例を示すブロック図である。

[0127] カメラヘッド 11102 は、レンズユニット 11401 と、撮像部 11402 と、駆動部 11403 と、通信部 11404 と、カメラヘッド制御部 11405 と、を有する。CCU 11201 は、通信部 11411 と、画像処理部 11412 と、制御部 11413 と、を有する。カメラヘッド 11102 と CCU 11201 とは、伝送ケーブル 11400 によって互いに通信可能に接続されている。

[0128] レンズユニット 11401 は、鏡筒 11101 との接続部に設けられる光学系である。鏡筒 11101 の先端から取り込まれた観察光は、カメラヘッド 11102 まで導光され、当該レンズユニット 11401 に入射する。レンズユニット 11401 は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0129] 撮像部 11402 を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部 11402 が多板式で構成される場合には、例えば各撮像素子によって RGB それぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部 11402 は、3D (dimensional) 表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための 1 対の撮像素子を有するように構成されてもよい。3D 表示が行われることにより、術者 11131 は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部 11402 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 11401 も複数系統設

けられ得る。

[0130] また、撮像部11402は、必ずしもカメラヘッド11102に設けられなくてもよい。例えば、撮像部11402は、鏡筒11101の内部に、対物レンズの直後に設けられてもよい。

[0131] 駆動部11403は、アクチュエータによって構成され、カメラヘッド制御部11405からの制御により、レンズユニット11401のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部11402による撮像画像の倍率及び焦点が適宜調整され得る。

[0132] 通信部11404は、CCU11201との間で各種の情報を送受信するための通信装置によって構成される。通信部11404は、撮像部11402から得た画像信号をRAWデータとして伝送ケーブル11400を介してCCU11201に送信する。

[0133] また、通信部11404は、CCU11201から、カメラヘッド11102の駆動を制御するための制御信号を受信し、カメラヘッド制御部11405に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0134] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU11201の制御部11413によって自動的に設定されてもよい。後者の場合には、いわゆるAE (Auto Exposure) 機能、AF (Auto Focus) 機能及びAWB (Auto White Balance) 機能が内視鏡11100に搭載されていることになる。

[0135] カメラヘッド制御部11405は、通信部11404を介して受信したCCU11201からの制御信号に基づいて、カメラヘッド11102の駆動を制御する。

- [0136] 通信部 11411 は、カメラヘッド 11102 との間で各種の情報を送受信するための通信装置によって構成される。通信部 11411 は、カメラヘッド 11102 から、伝送ケーブル 11400 を介して送信される画像信号を受信する。
- [0137] また、通信部 11411 は、カメラヘッド 11102 に対して、カメラヘッド 11102 の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。
- [0138] 画像処理部 11412 は、カメラヘッド 11102 から送信された RAW データである画像信号に対して各種の画像処理を施す。
- [0139] 制御部 11413 は、内視鏡 11100 による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部 11413 は、カメラヘッド 11102 の駆動を制御するための制御信号を生成する。
- [0140] また、制御部 11413 は、画像処理部 11412 によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置 11202 に表示させる。この際、制御部 11413 は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部 11413 は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 11112 の使用時のミスト等を認識することができる。制御部 11413 は、表示装置 11202 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 11131 に提示されることにより、術者 11131 の負担を軽減することや、術者 11131 が確実に手術を進めることが可能になる。
- [0141] カメラヘッド 11102 及び CCU 11201 を接続する伝送ケーブル 11400 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。
- [0142] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が

行われていたが、カメラヘッド11102とCCU11201との間の通信は無線で行われてもよい。

[0143] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、内視鏡11100や、カメラヘッド11102の撮像部11402、CCU11201の画像処理部11412等に適用され得る。

[0144] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0145] <<13. 移動体への応用例>>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0146] 図29は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0147] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図29に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（Interface）12053が図示されている。

[0148] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆

動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0149] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0150] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0151] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0152] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状

態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0153] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む ADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0154] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0155] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12030 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0156] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 29 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボード

ディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0157] 図30は、撮像部12031の設置位置の例を示す図である。

[0158] 図30では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0159] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0160] なお、図30には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部12102、12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0161] 撮像部12101ないし12104の少なくとも一つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも一つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0162] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0163] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0164] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパ

ターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0165] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031等に適用され得る。

[0166] <<14. 補足>>

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0167] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0168] なお、本技術は以下のような構成も取ることができる。

(1)

半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタと、

を備え、

前記転送トランジスタは、前記半導体基板に埋め込まれた一对の第1の埋め込みゲート部を持つゲート電極を有する、

受光素子。

(2)

前記半導体基板の上方から見た場合、

前記光電変換部は、前記受光素子の中央部に設けられ、

前記電荷保持部は、前記受光素子の端部に設けられ、

前記転送トランジスタは、前記光電変換部と前記電荷保持部との間に設けられる、

上記(1)に記載の受光素子。

(3)

前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一对の第1の埋め込みゲート部のそれぞれは、略矩形状に設けられる、上記(2)に記載の受光素子。

(4)

前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一对の第1の埋め込みゲート部のそれぞれは、略楕円状に設けられる、上記(2)に記載の受光素子。

(5)

前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一对の第1の埋め込みゲート部のそれぞれは、中心線が円弧を描くように、設けられる、上記(2)に記載の受光素子。

(6)

前記断面において、前記一对の第1の埋め込みゲート部は、一方の第1の埋め込みゲート部と他方の第1の埋め込みゲート部との間の距離が前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って漸次拡大するように、設けられている、上記(3)～(5)のいずれか1つに記載の受光素

子。

(7)

前記断面において、前記略矩形の長辺は、前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って延伸する、上記(3)に記載の受光素子。

(8)

前記断面において、前記略楕円の長軸は、前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って延伸する、上記(4)に記載の受光素子。

(9)

前記一对の第1の埋め込みゲート部の側面の一部は、第1の酸化膜に覆われており、

前記一对の第1の埋め込みゲート部の側面の残りは、前記第1の酸化膜に比べて膜厚が厚い第2の酸化膜に覆われている、上記(1)～(8)のいずれか1つに記載の受光素子。

(10)

前記第2の酸化膜は、前記一方の第1の埋め込みゲート部の、前記他方の第1の埋め込みゲート部と向かい合う側面と反対側に位置する側面を覆う、上記(9)に記載の受光素子。

(11)

前記受光素子を取り囲む画素分離部をさらに備え、

前記第2の酸化膜は、前記一对の第1の埋め込みゲート部と前記画素分離部との間に広がるように設けられる、上記(10)に記載の受光素子。

(12)

前記第2の酸化膜は、前記一对の第1の埋め込みゲート部の、前記光電変換部と向かい合う側面を覆う、上記(10)又は(11)に記載の受光素子。

(13)

前記転送トランジスタの前記ゲート電極は、前記一对の第1の埋め込みゲート部の間に、前記半導体基板に埋め込まれた第2の埋め込みゲート部をさらに有する、上記(2)～(12)のいずれか1つに記載の受光素子。

(14)

前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記第2の埋め込みゲート部は、略円状に設けられる、上記(13)に記載の受光素子。

(15)

前記第2の埋め込みゲート部の側面は、第3の絶縁膜に覆われている、上記(13)又は(14)に記載の受光素子。

(16)

前記半導体基板の上方から見た場合、前記第2の埋め込みゲート部は、前記第1の埋め込みゲート部の中心に比べて、前記電荷保持部の近くに位置する、上記(13)～(15)のいずれか1つに記載の受光素子。

(17)

前記半導体基板の上方から見た場合、前記第2の埋め込みゲート部は、前記第1の埋め込みゲート部の中心に比べて、前記電荷保持部の遠くに位置する、上記(13)～(15)のいずれか1つに記載の受光素子。

(18)

複数の受光素子を備える受光装置であって、
前記各受光素子は、
半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタと、
を有し、
前記転送トランジスタは、前記半導体基板に埋め込まれた一对の第1の埋

め込みゲート部を持つゲート電極を有する、
受光装置。

(19)

前記複数の受光素子は、前記電荷保持部を共有する、上記(18)に記載
の受光装置。

(20)

複数の受光素子を有する受光装置を搭載する電子機器であって、
前記各受光素子は、
半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタと、
を有し、
前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋
め込みゲート部を持つゲート電極を有する、
電子機器。

符号の説明

[0169]	1	撮像装置
	10	電子機器
	12	光学系
	14	DSP
	15	表示装置
	16	操作系
	17	バス
	18	メモリ
	19	記録装置
	20	電源系

30	画素領域	
32	垂直駆動回路部	
34	カラム信号処理回路部	
36	水平駆動回路部	
38	出力回路部	
40	制御回路部	
42	画素駆動配線	
44	垂直信号線	
46	水平信号線	
48	入出力端子	
100、100a、100b	撮像素子	
102	半導体基板	
104	画素分離部	
200	ゲート電極	
202、202a、202b、210	埋め込み部	
204、206、212、402	絶縁膜	
300	オンチップレンズ	
302	平坦化膜	
304	反射防止膜	
306	遮光膜	
400	配線層	
404	配線	
AMP	増幅トランジスタ	
FC	容量	
FD	浮遊拡散領域	
FDG	変換効率切替トランジスタ	
PD	フォトダイオード	
RST	リセットトランジスタ	

S E L 選択トランジスタ
T G 転送トランジスタ
V D D 電源電位
V G 縦型転送トランジスタ
V S L 信号線

請求の範囲

- [請求項1] 半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタと、
を備え、
前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第1の埋め込みゲート部を持つゲート電極を有する、
受光素子。
- [請求項2] 前記半導体基板の上方から見た場合、
前記光電変換部は、前記受光素子の中央部に設けられ、
前記電荷保持部は、前記受光素子の端部に設けられ、
前記転送トランジスタは、前記光電変換部と前記電荷保持部との間に設けられる、
請求項1に記載の受光素子。
- [請求項3] 前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一対の第1の埋め込みゲート部のそれぞれは、略矩形状に設けられる、請求項2に記載の受光素子。
- [請求項4] 前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一対の第1の埋め込みゲート部のそれぞれは、略楕円状に設けられる、請求項2に記載の受光素子。
- [請求項5] 前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記一対の第1の埋め込みゲート部のそれぞれは、中心線が円弧を描くように、設けられる、請求項2に記載の受光素子。
- [請求項6] 前記断面において、前記一対の第1の埋め込みゲート部は、一方の第1の埋め込みゲート部と他方の第1の埋め込みゲート部との間の距

離が前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って漸次拡大するように、設けられている、請求項3に記載の受光素子。

[請求項7] 前記断面において、前記略矩形の長辺は、前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って延伸する、請求項3に記載の受光素子。

[請求項8] 前記断面において、前記略楕円の長軸は、前記受光素子の中心から前記電荷保持部の中心へ向かう方向に沿って延伸する、請求項4に記載の受光素子。

[請求項9] 前記一对の第1の埋め込みゲート部の側面の一部は、第1の酸化膜に覆われており、

前記一对の第1の埋め込みゲート部の側面の残りは、前記第1の酸化膜に比べて膜厚が厚い第2の酸化膜に覆われている、請求項1に記載の受光素子。

[請求項10] 前記第2の酸化膜は、前記一方の第1の埋め込みゲート部の、前記他方の第1の埋め込みゲート部と向かい合う側面と反対側に位置する側面を覆う、請求項9に記載の受光素子。

[請求項11] 前記受光素子を取り囲む画素分離部をさらに備え、

前記第2の酸化膜は、前記一对の第1の埋め込みゲート部と前記画素分離部との間に広がるように設けられる、請求項10に記載の受光素子。

[請求項12] 前記第2の酸化膜は、前記一对の第1の埋め込みゲート部の、前記光電変換部と向かい合う側面を覆う、請求項10に記載の受光素子。

[請求項13] 前記転送トランジスタの前記ゲート電極は、前記一对の第1の埋め込みゲート部の間に、前記半導体基板に埋め込まれた第2の埋め込みゲート部をさらに有する、請求項2に記載の受光素子。

[請求項14] 前記半導体基板の表面と平行な方向に沿って前記受光素子を切断した断面において、前記第2の埋め込みゲート部は、略円状に設けられ

る、請求項 1 3 に記載の受光素子。

[請求項15] 前記第 2 の埋め込みゲート部の側面は、第 3 の酸化膜に覆われている、請求項 1 3 に記載の受光素子。

[請求項16] 前記半導体基板の上方から見た場合、前記第 2 の埋め込みゲート部は、前記第 1 の埋め込みゲート部の中心に比べて、前記電荷保持部の近くに位置する、請求項 1 3 に記載の受光素子。

[請求項17] 前記半導体基板の上方から見た場合、前記第 2 の埋め込みゲート部は、前記第 1 の埋め込みゲート部の中心に比べて、前記電荷保持部の遠くに位置する、請求項 1 3 に記載の受光素子。

[請求項18] 複数の受光素子を備える受光装置であって、
前記各受光素子は、
半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トランジスタと、
を有し、
前記転送トランジスタは、前記半導体基板に埋め込まれた一対の第 1 の埋め込みゲート部を持つゲート電極を有する、
受光装置。

[請求項19] 前記複数の受光素子は、前記電荷保持部を共有する、請求項 1 8 に記載の受光装置。

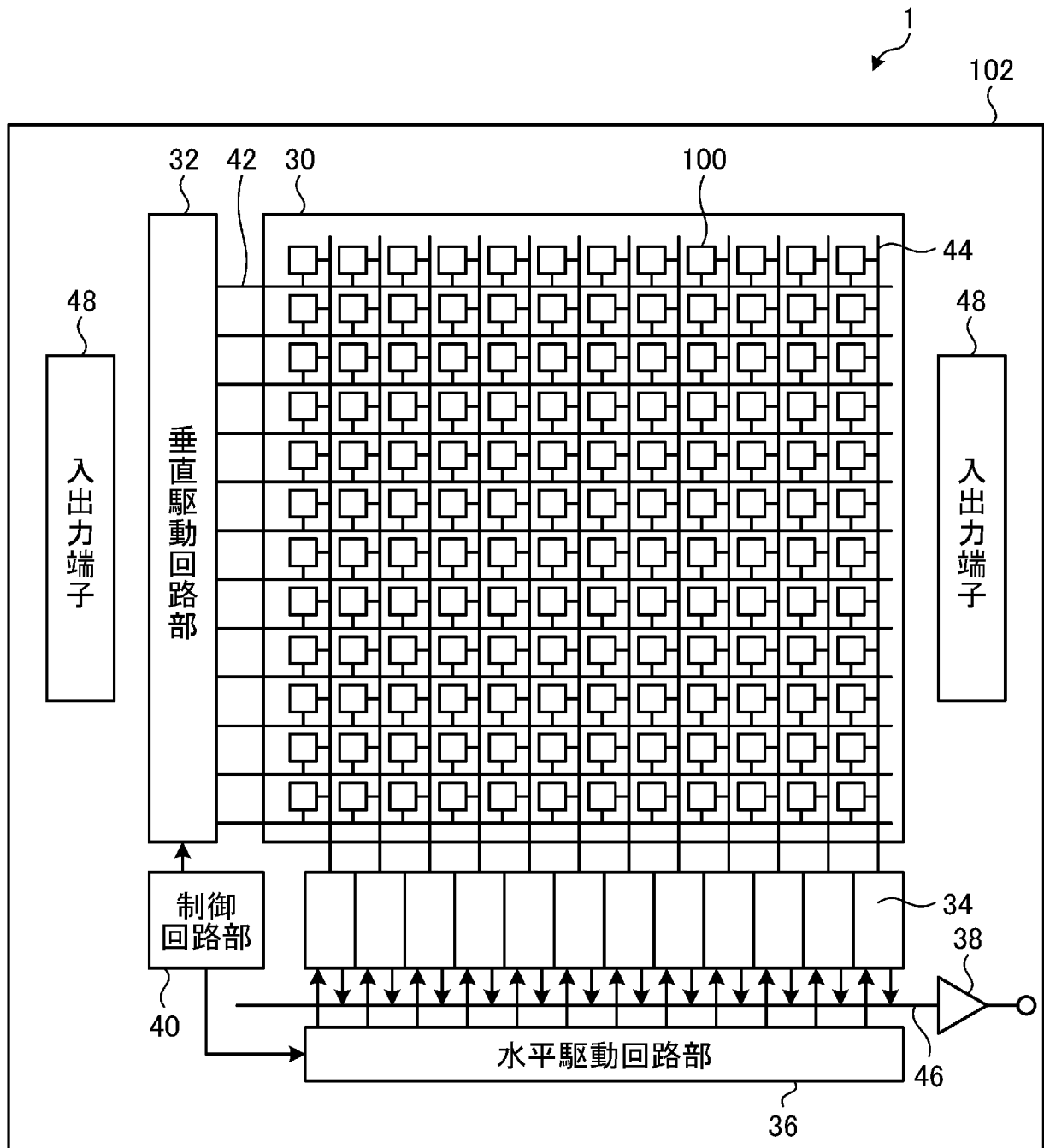
[請求項20] 複数の受光素子を有する受光装置を搭載する電子機器であって、
前記各受光素子は、
半導体基板と、
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、
前記半導体基板内に設けられ、前記電荷を保持する電荷保持部と、
前記電荷を前記光電変換部から前記電荷保持部に転送する転送トラ

ンジスタと、

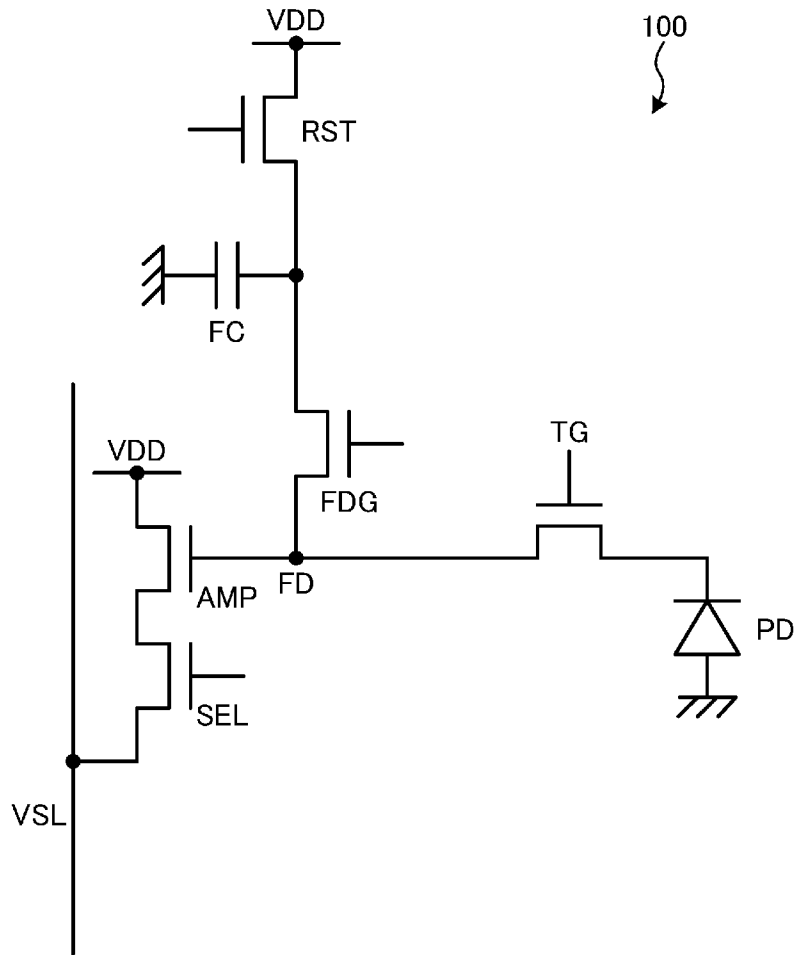
を有し、

前記転送トランジスタは、前記半導体基板に埋め込まれた一对の第1の埋め込みゲート部を持つゲート電極を有する、
電子機器。

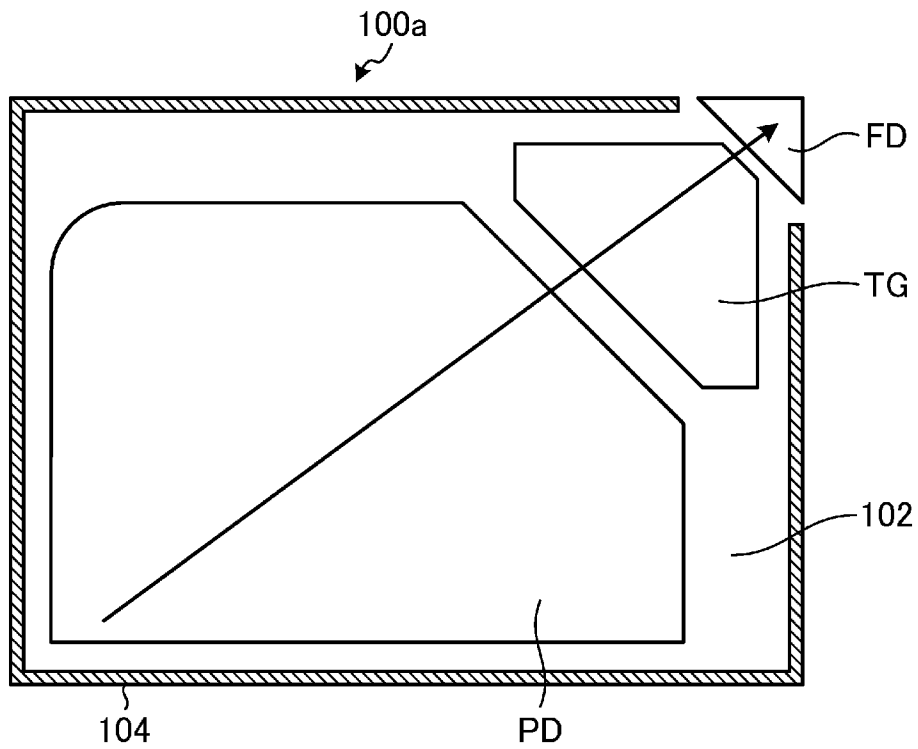
[図1]



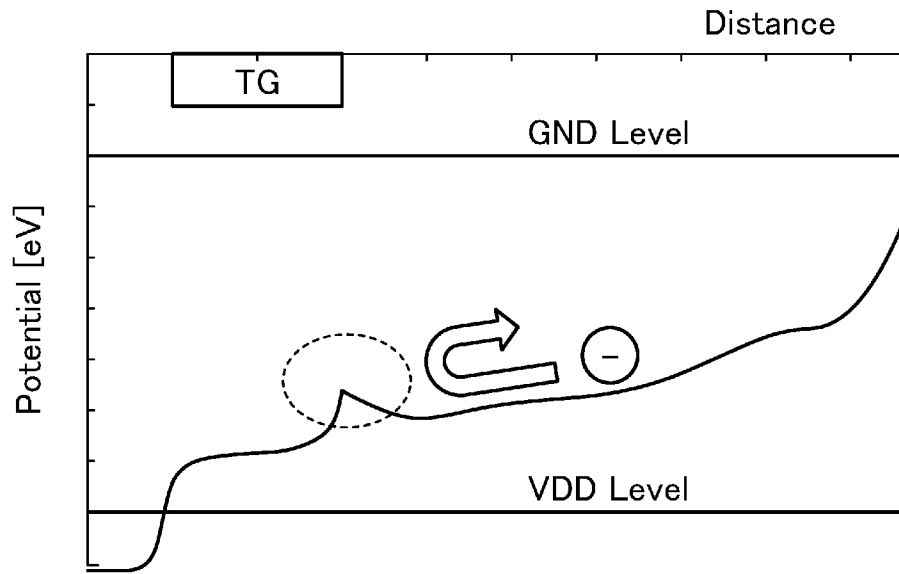
[図2]



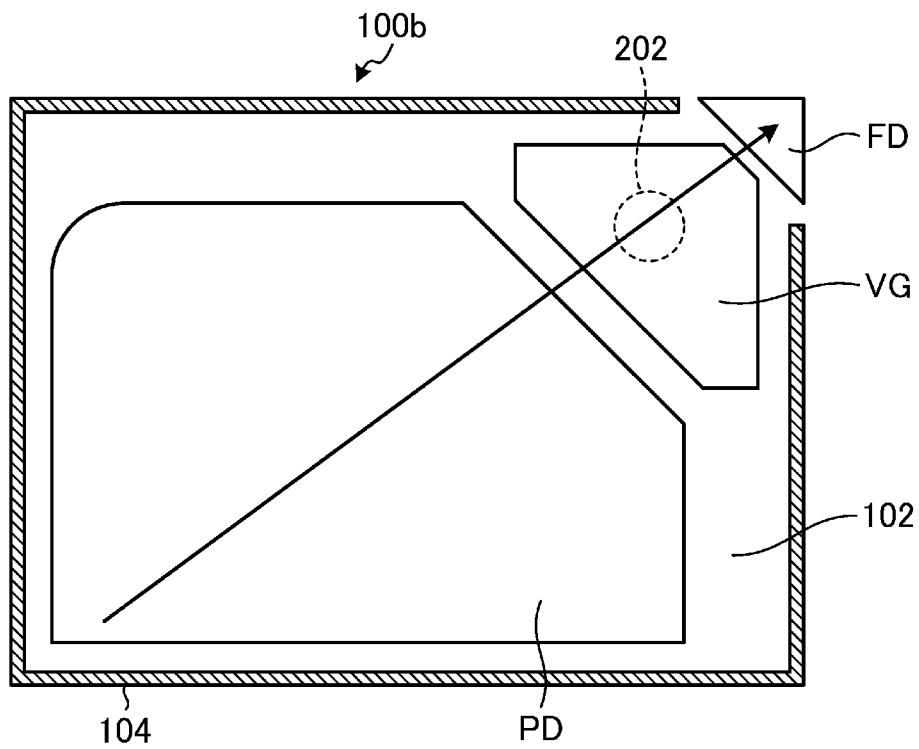
[図3]



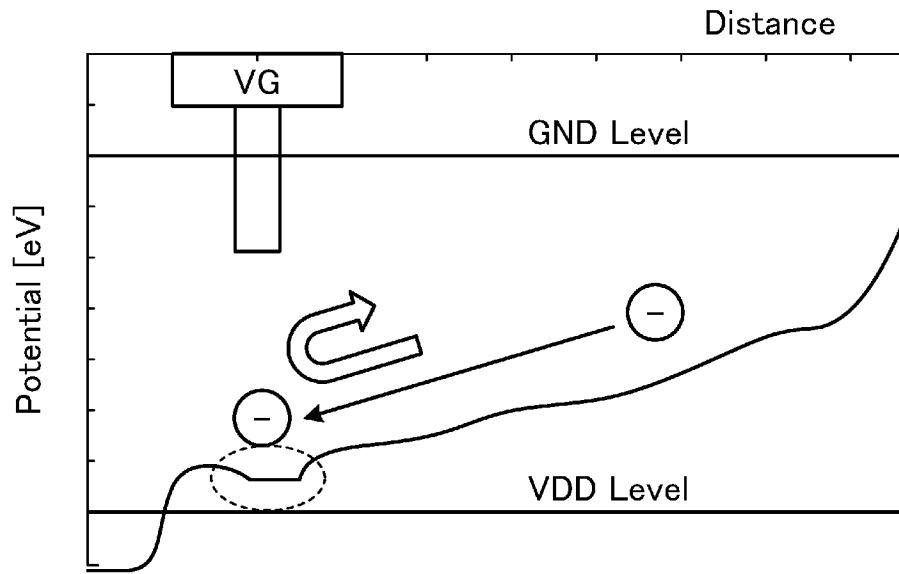
[図4]



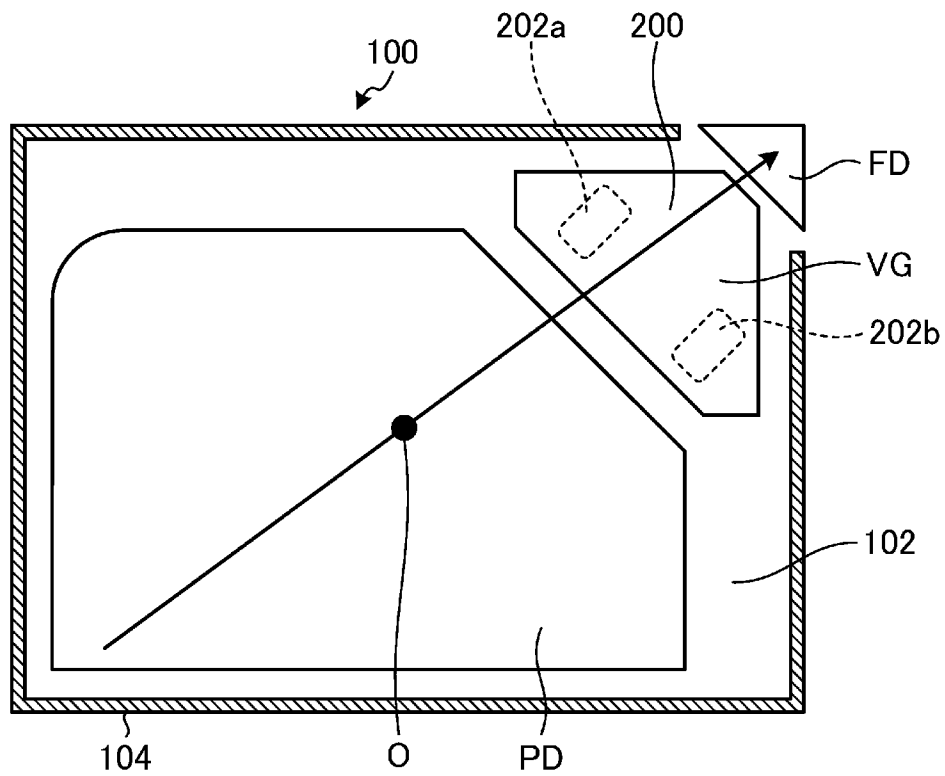
[図5]



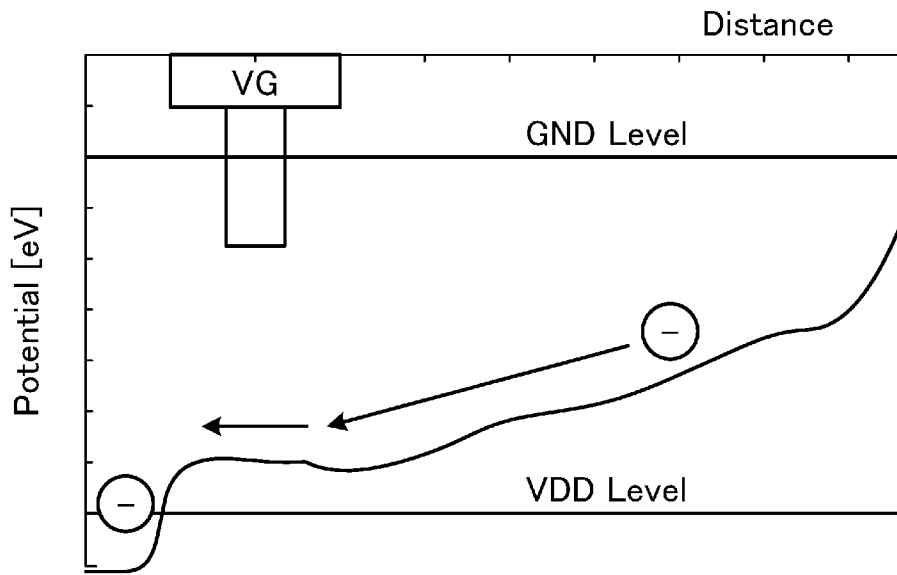
[圖6]



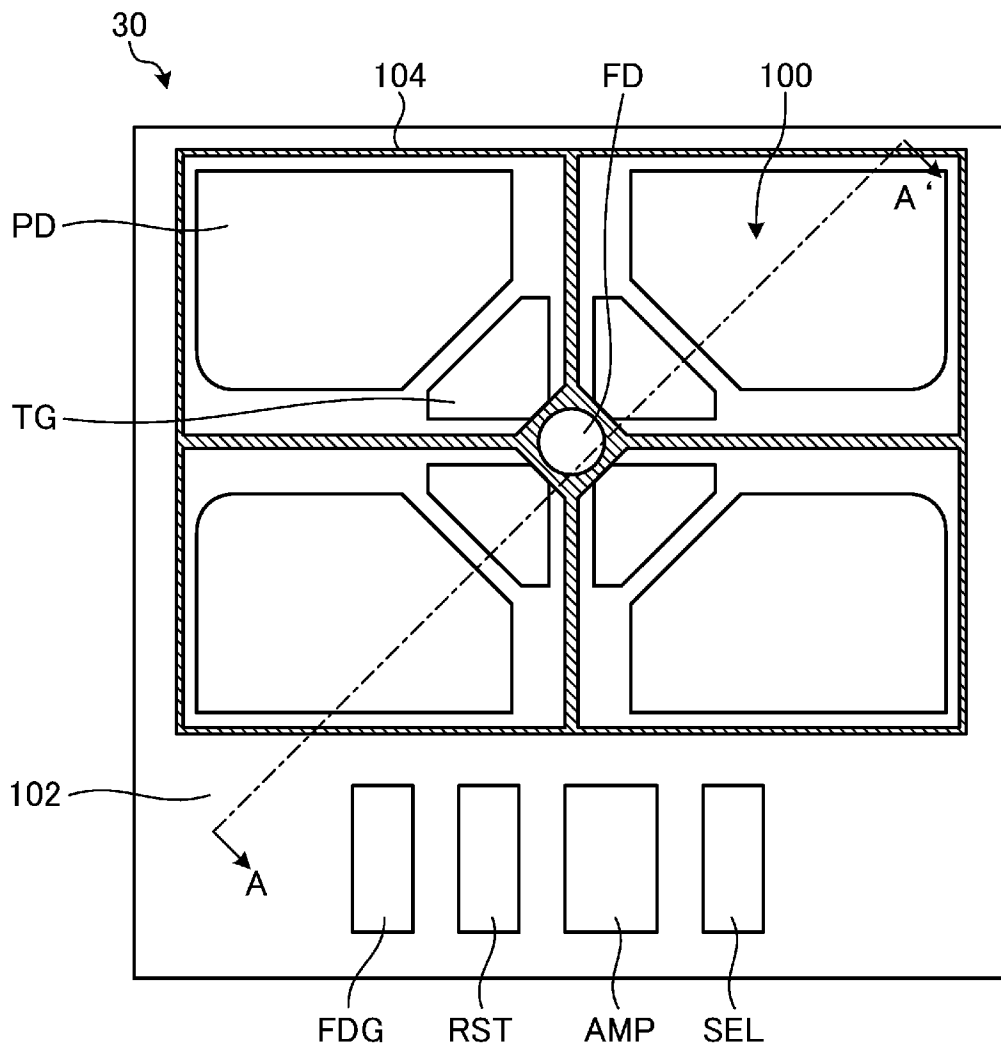
[圖7]



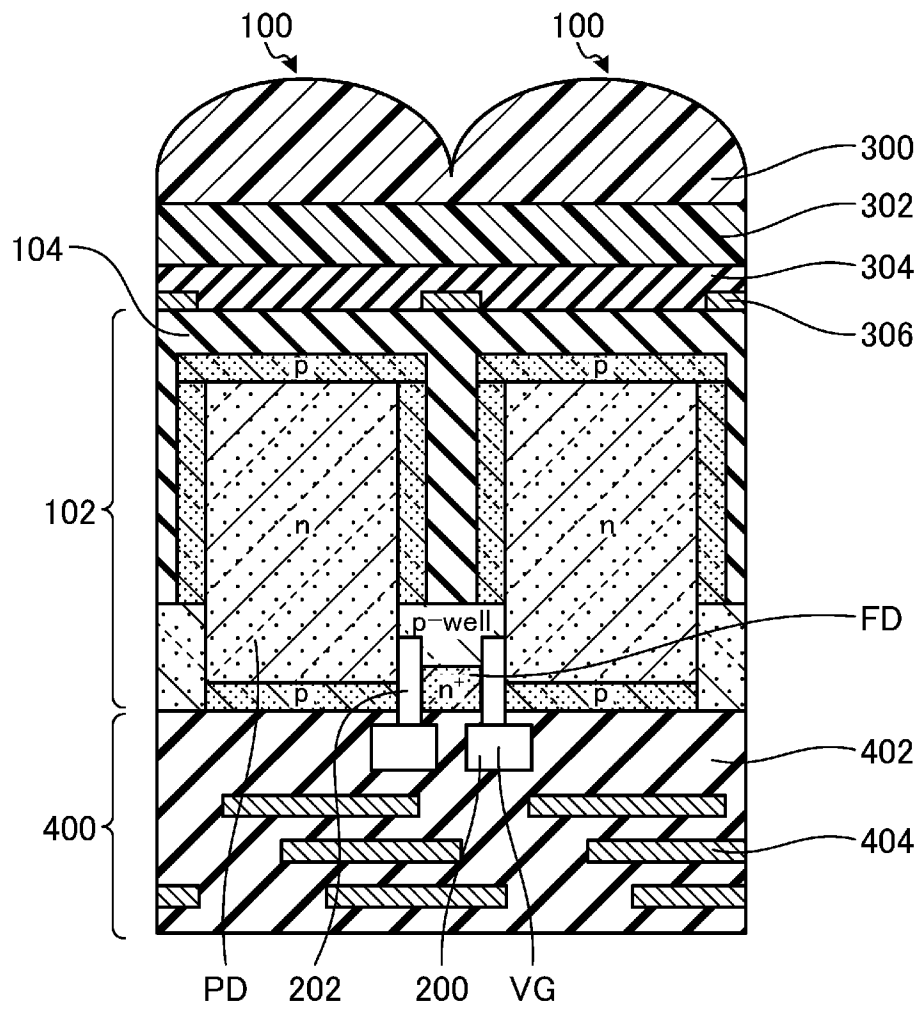
[圖8]



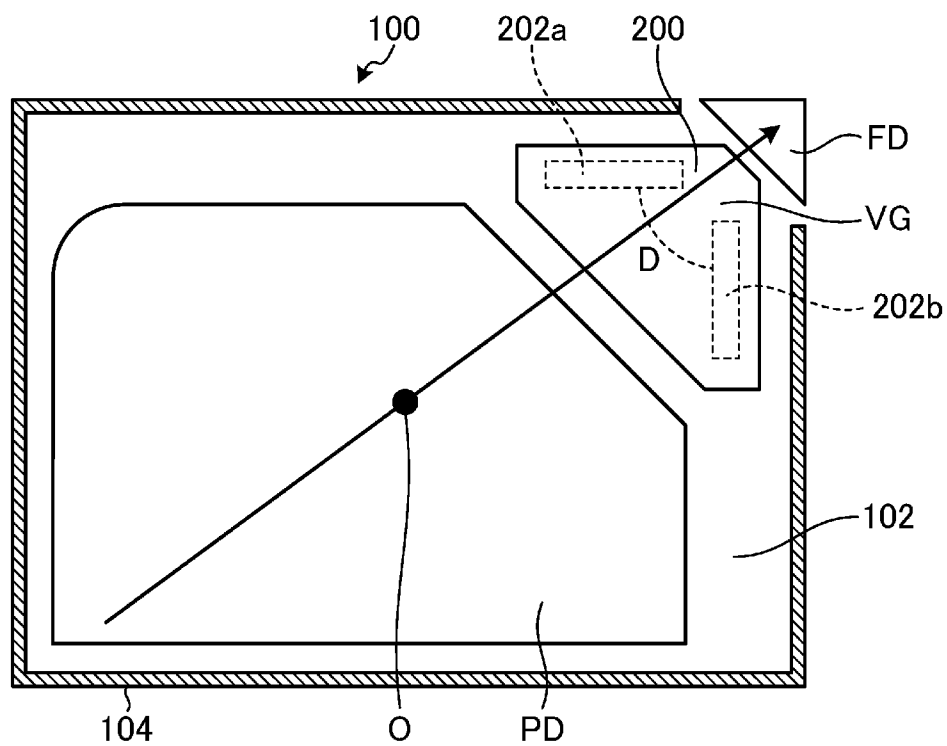
[圖9]



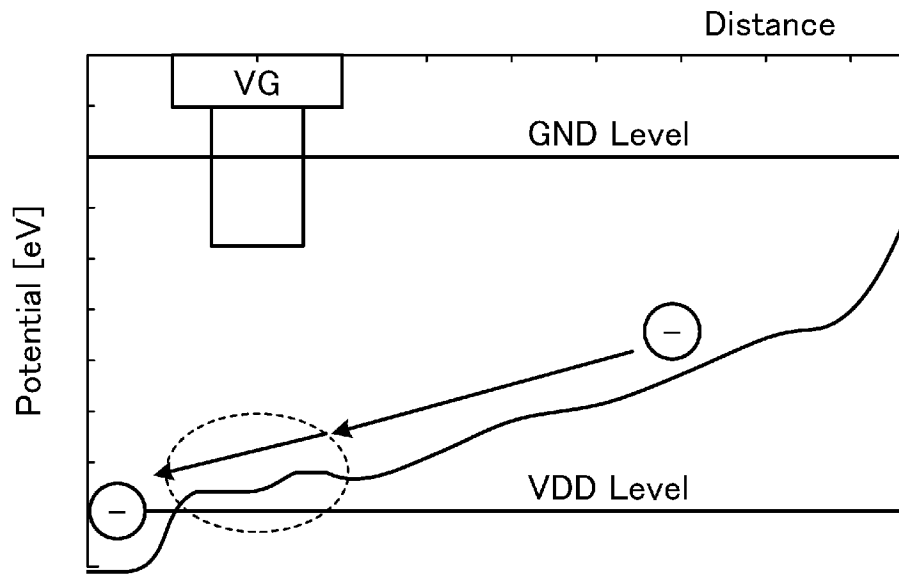
[図10]



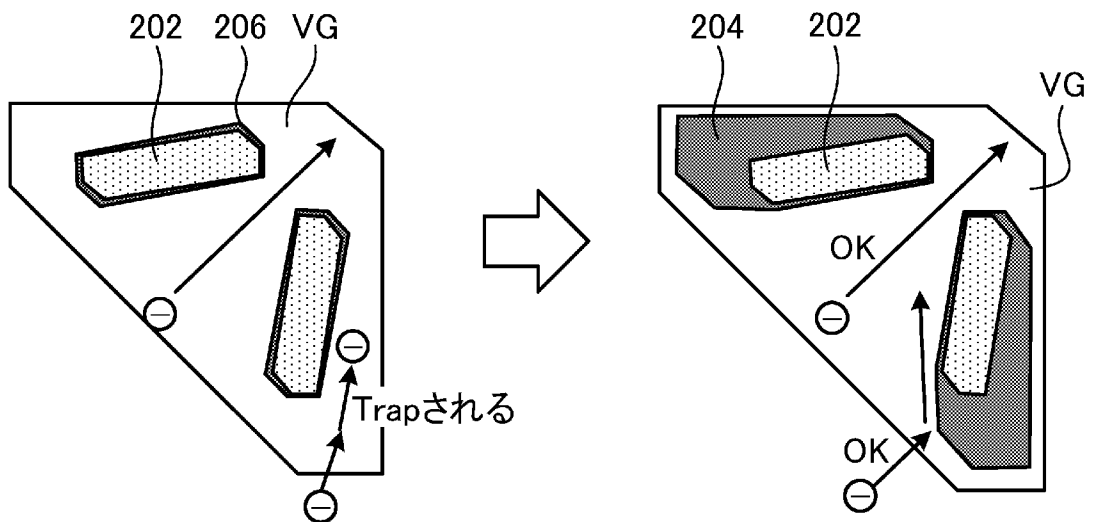
[図11]



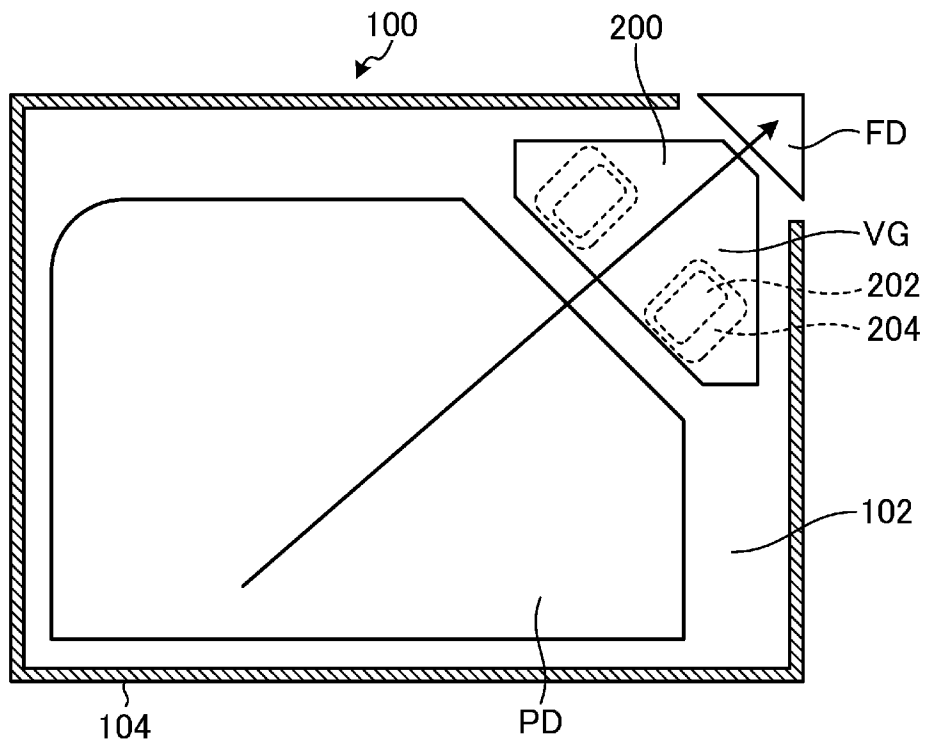
[図12]



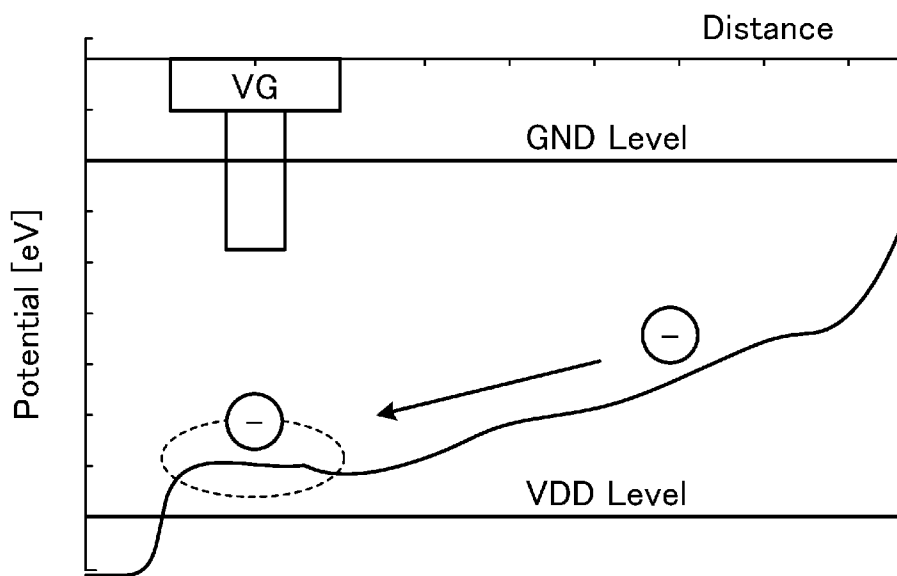
[図13]



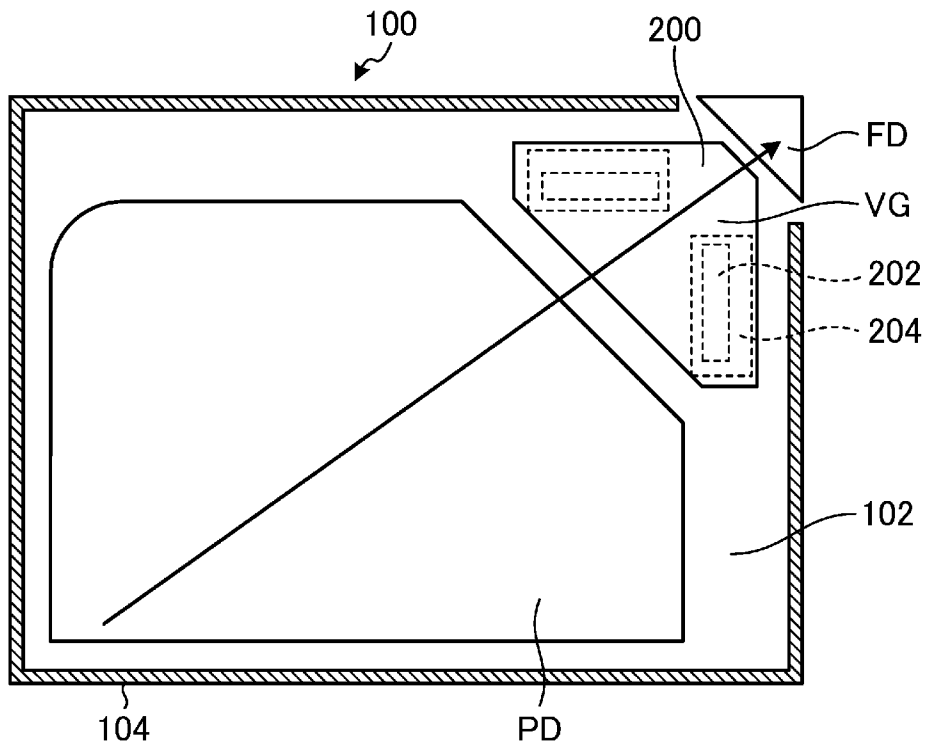
[図14]



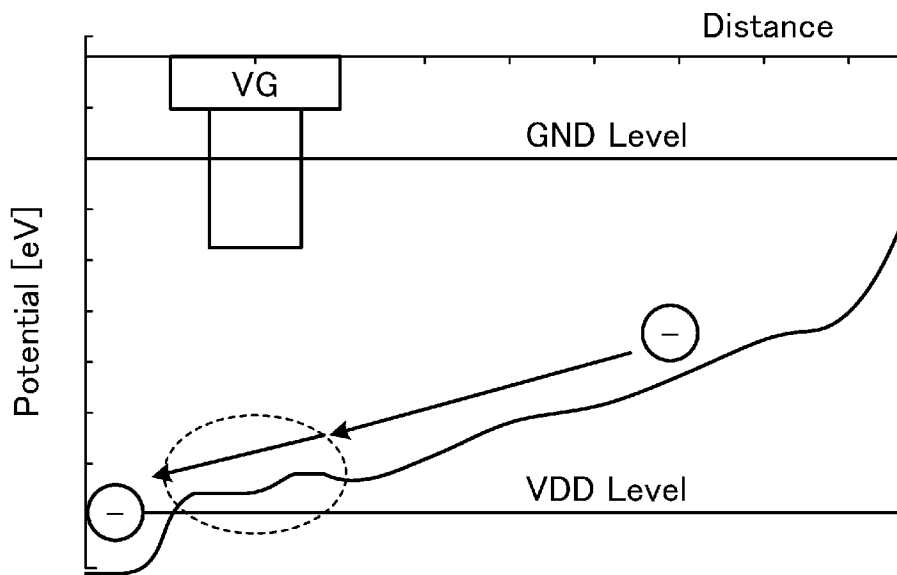
[図15]



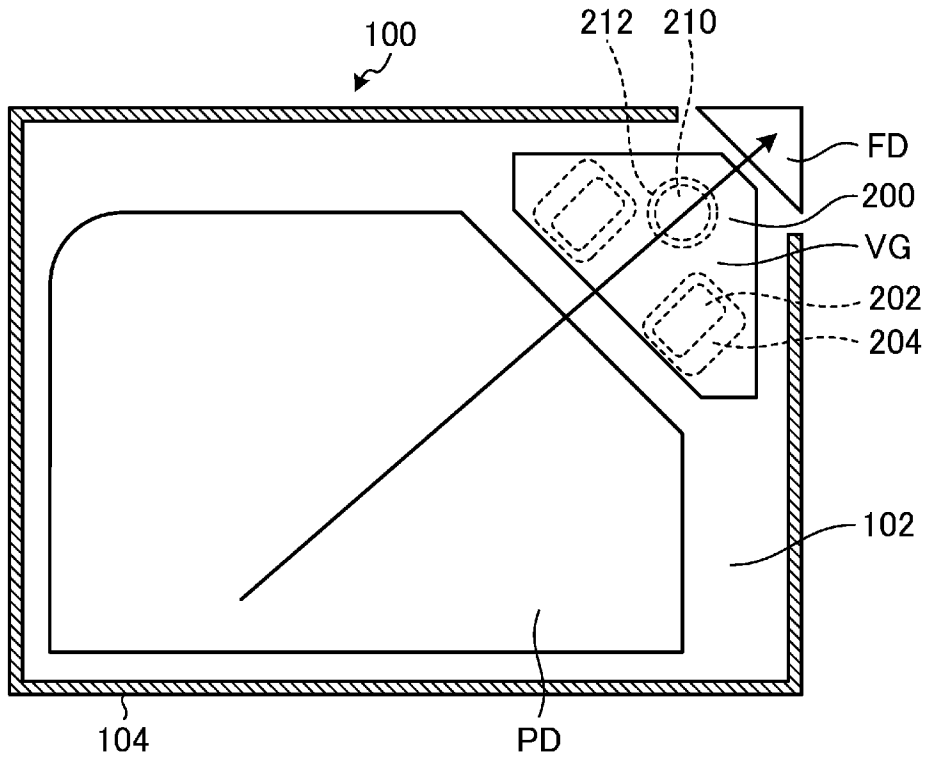
[圖16]



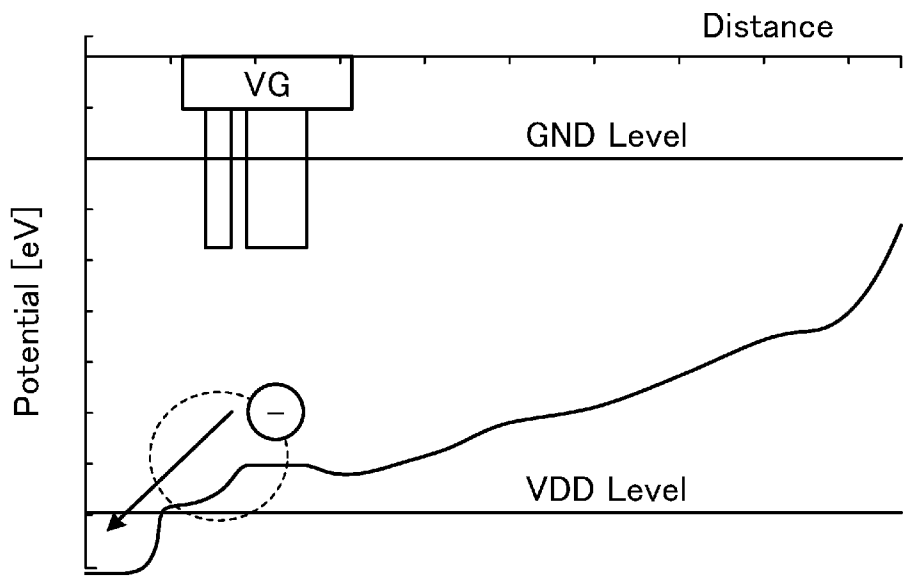
[圖17]



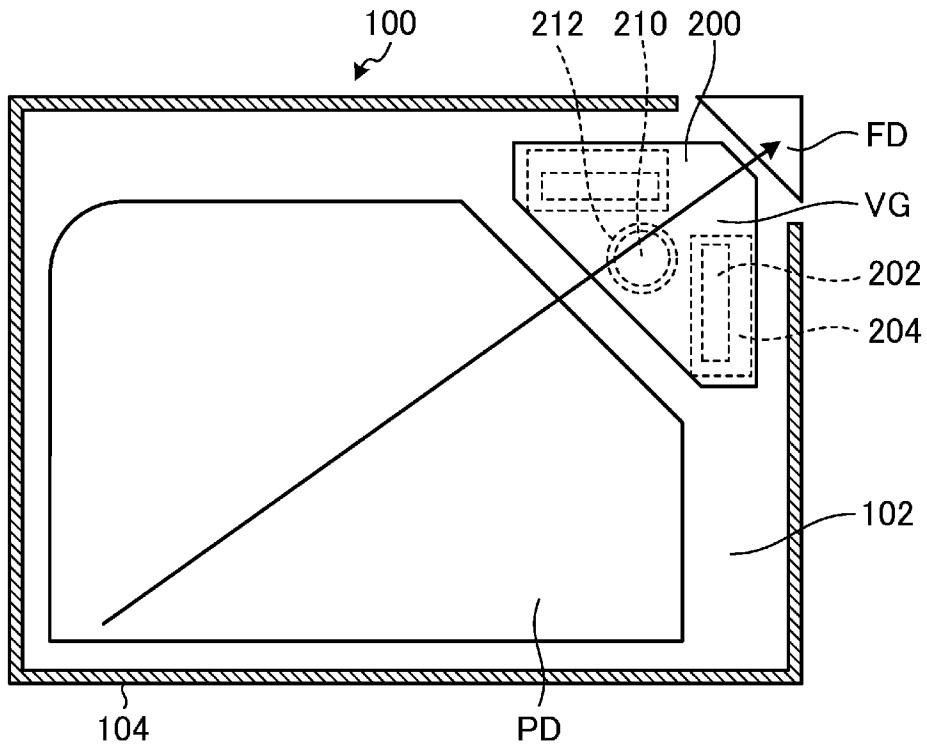
[圖18]



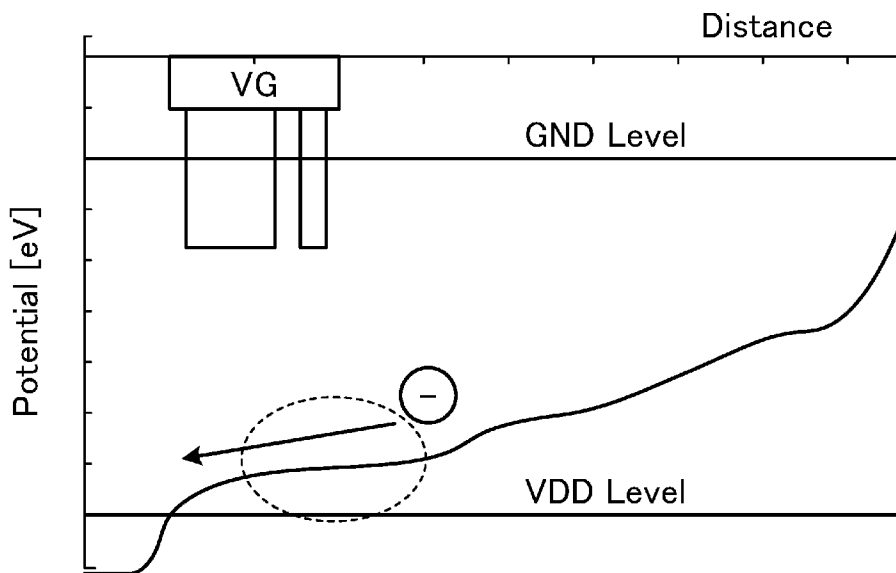
[圖19]



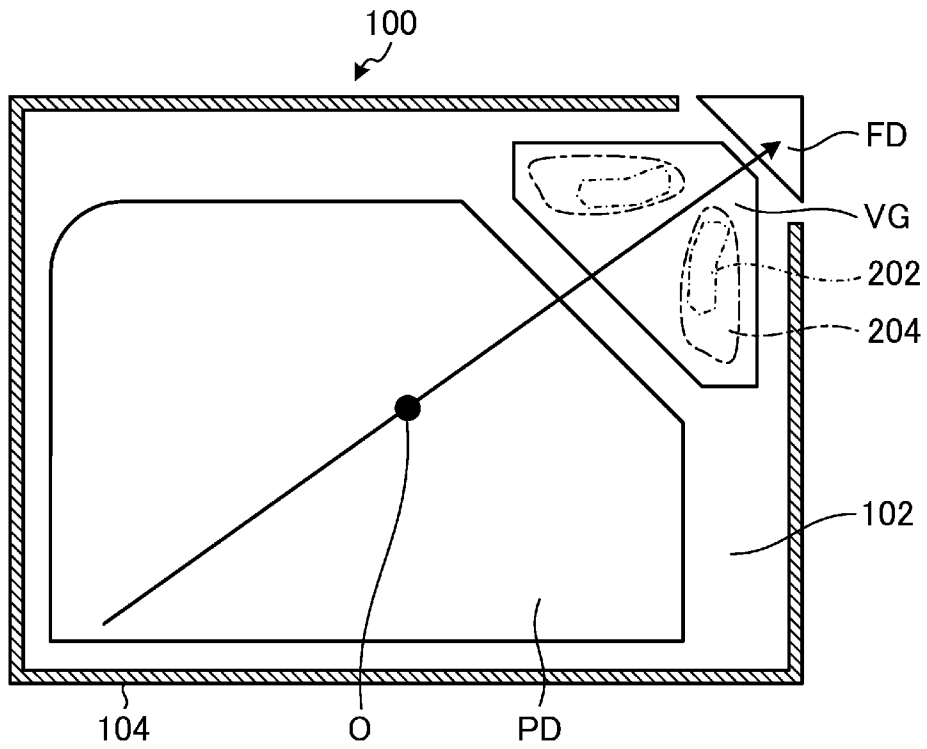
[図20]



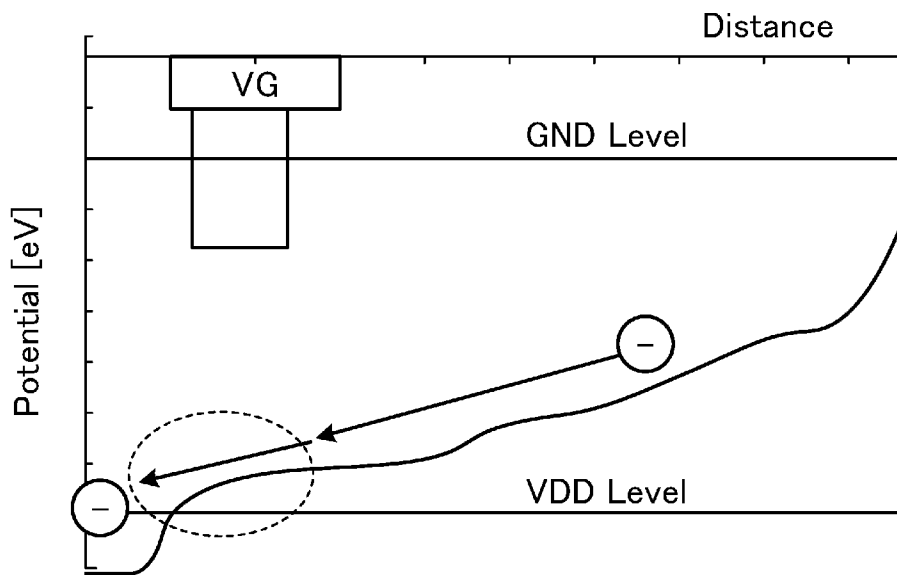
[図21]



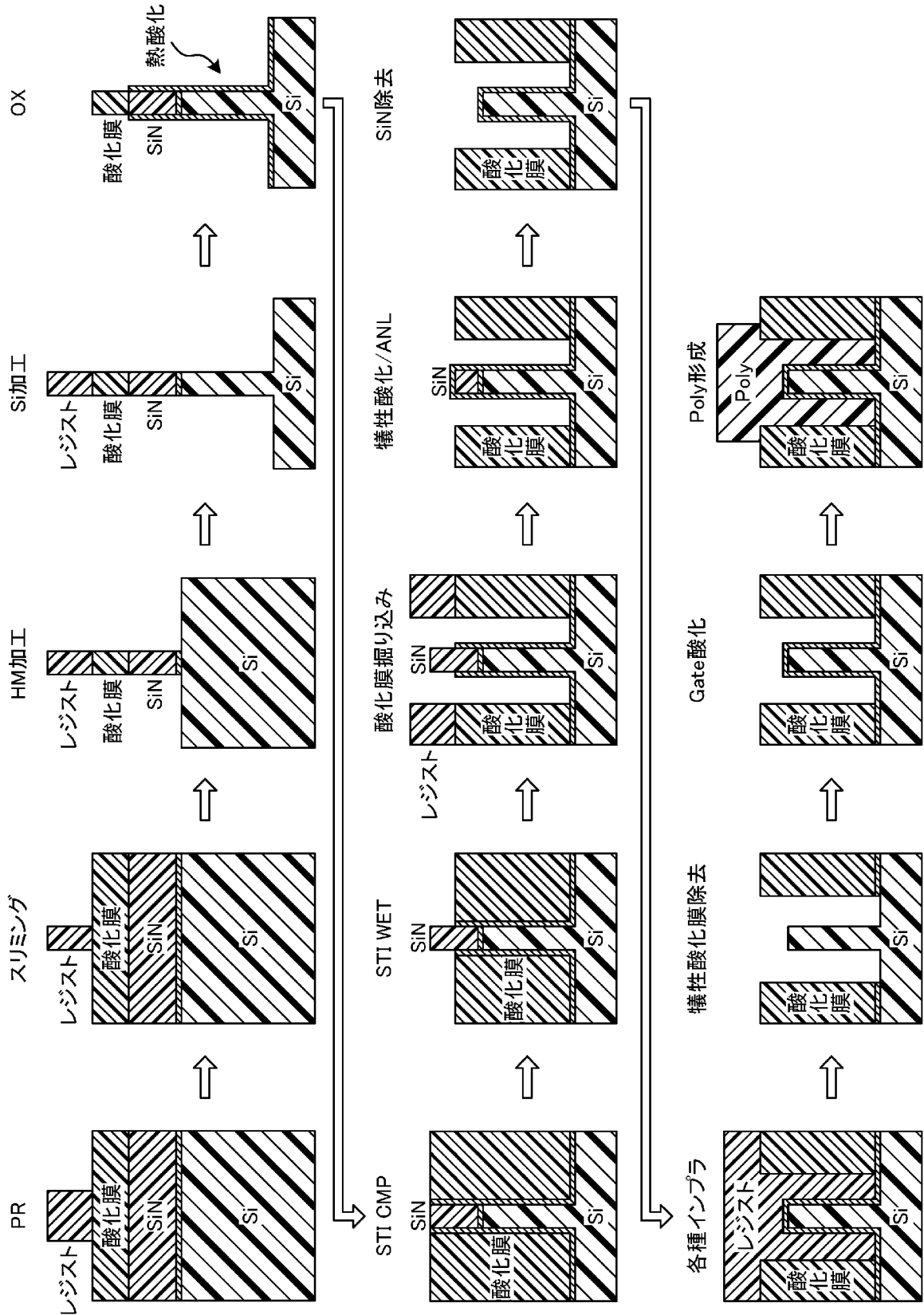
[図22]



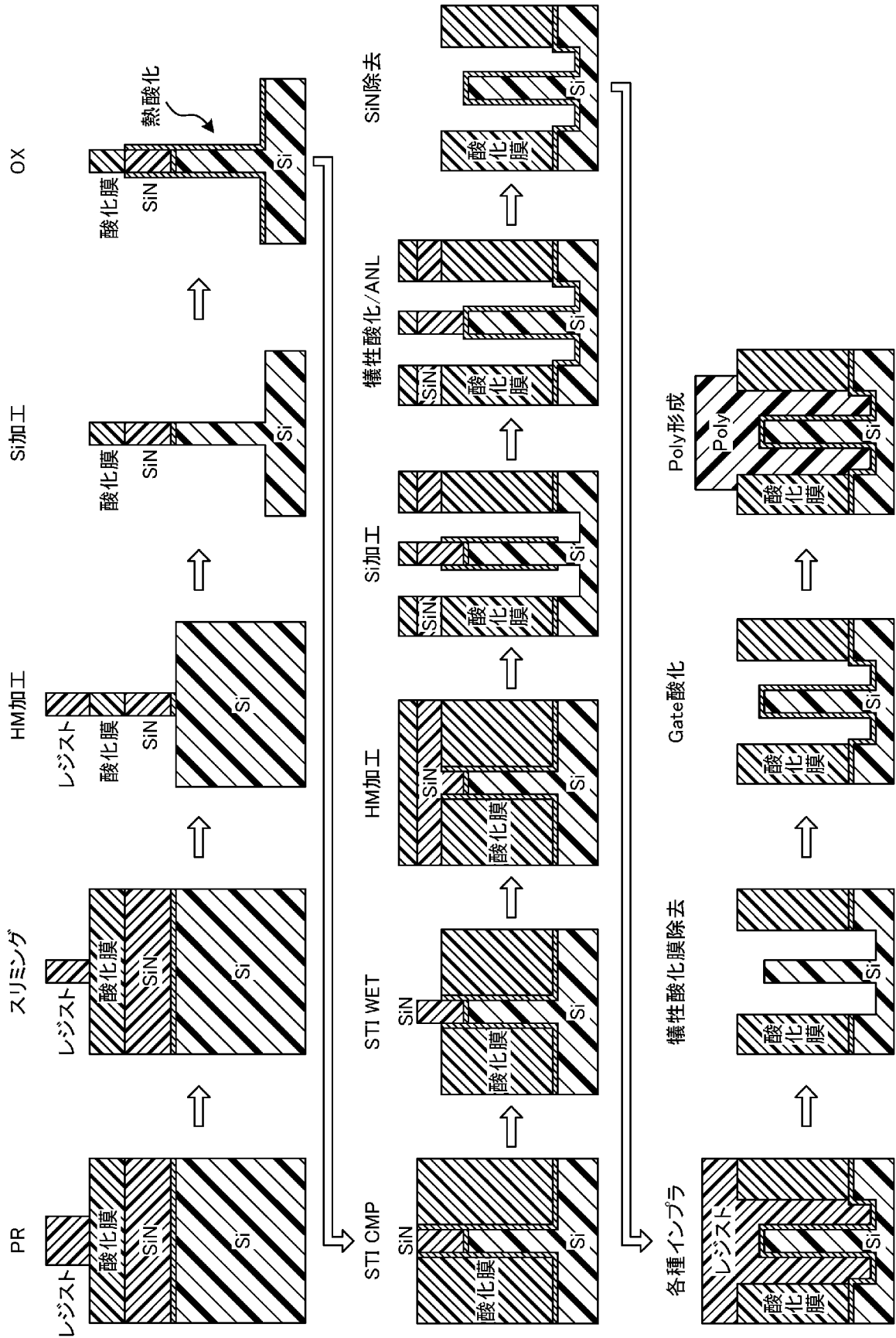
[図23]



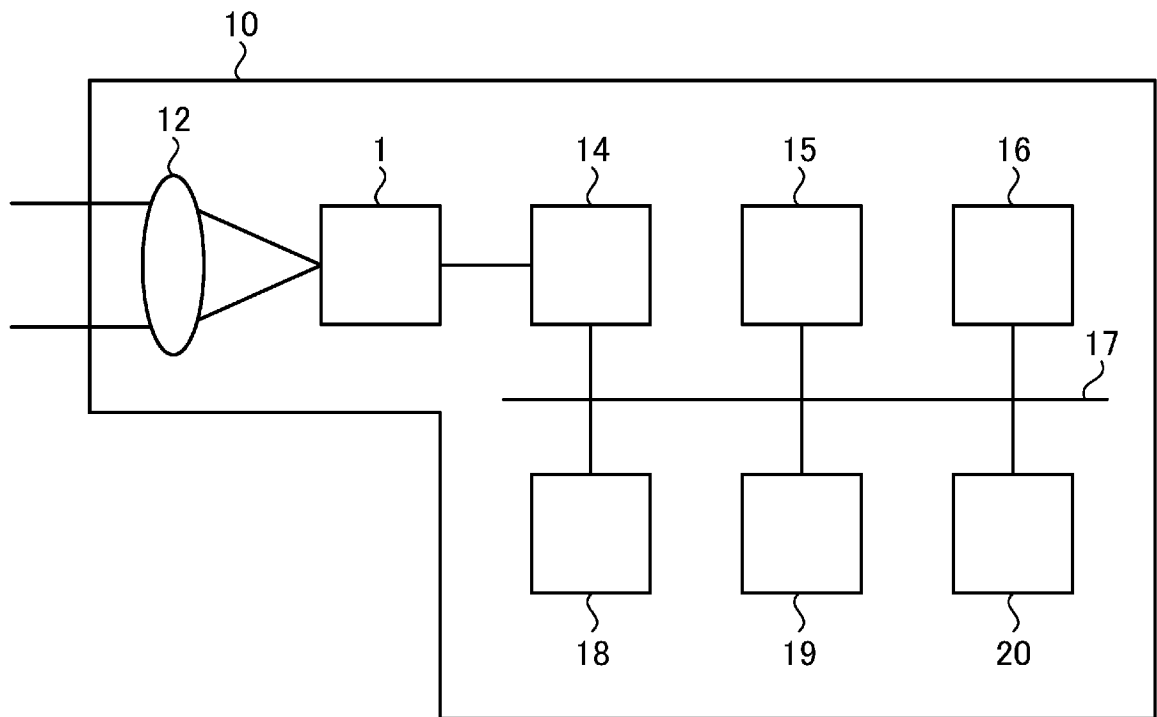
[図24]



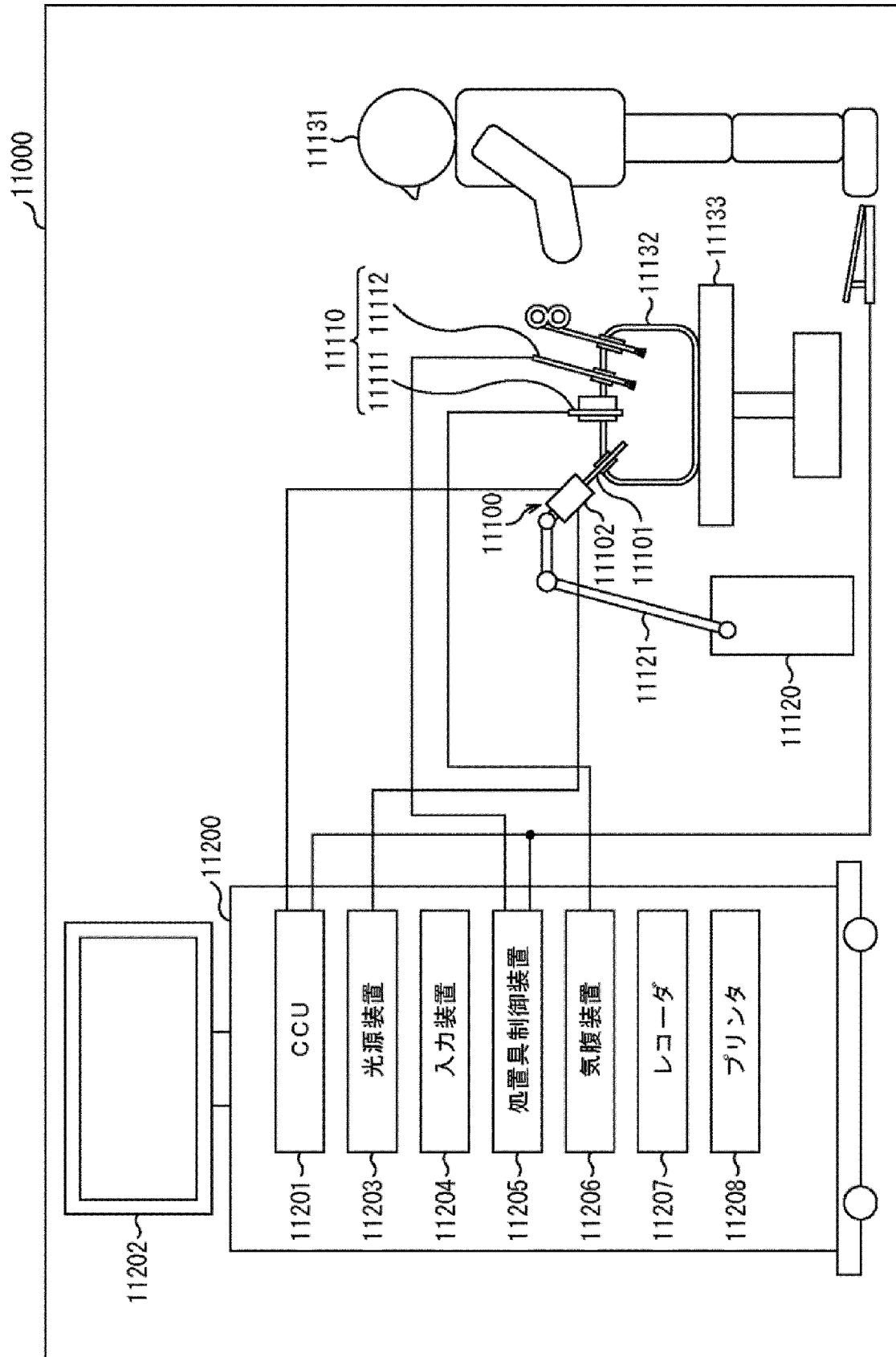
[図25]



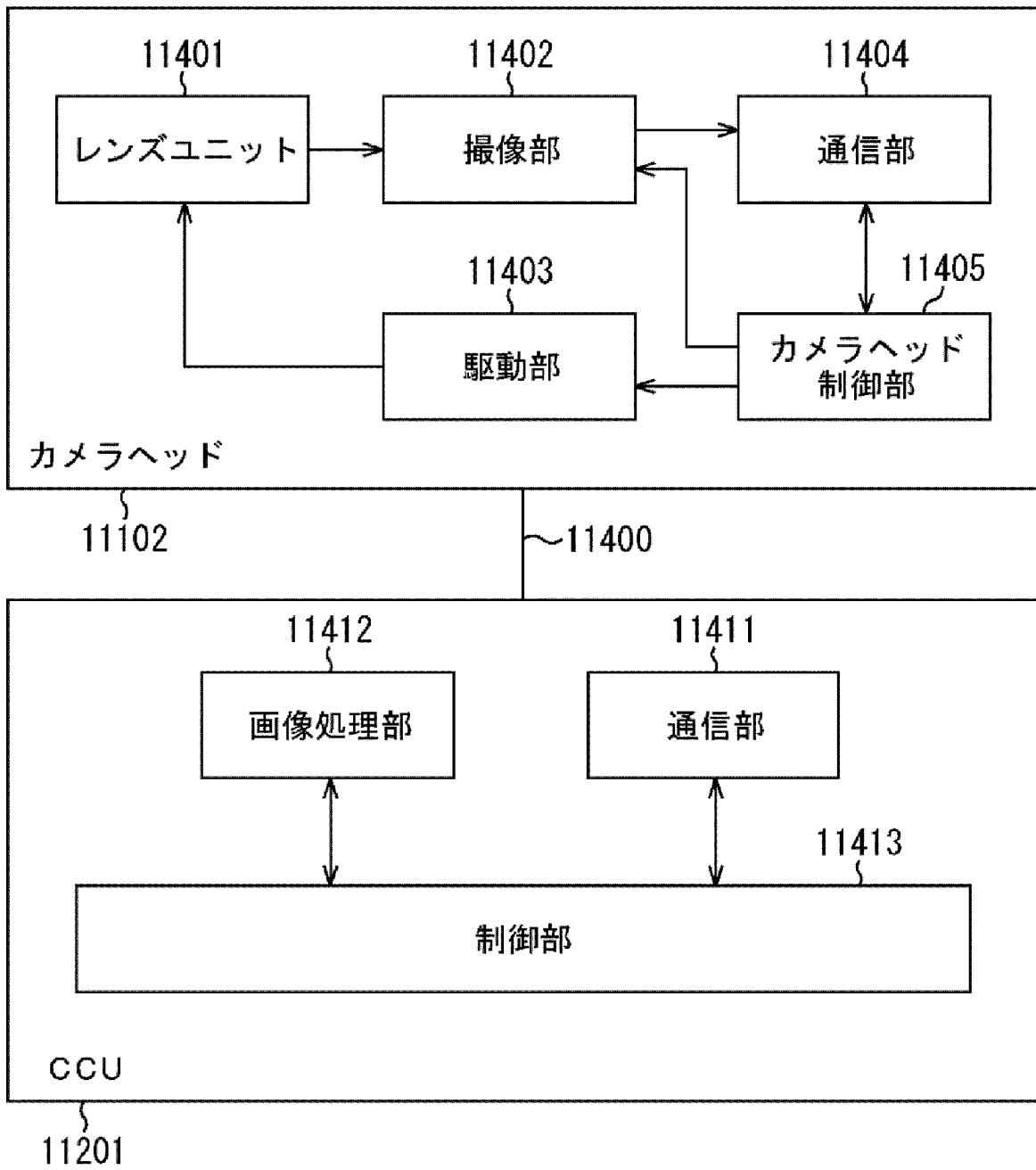
[図26]



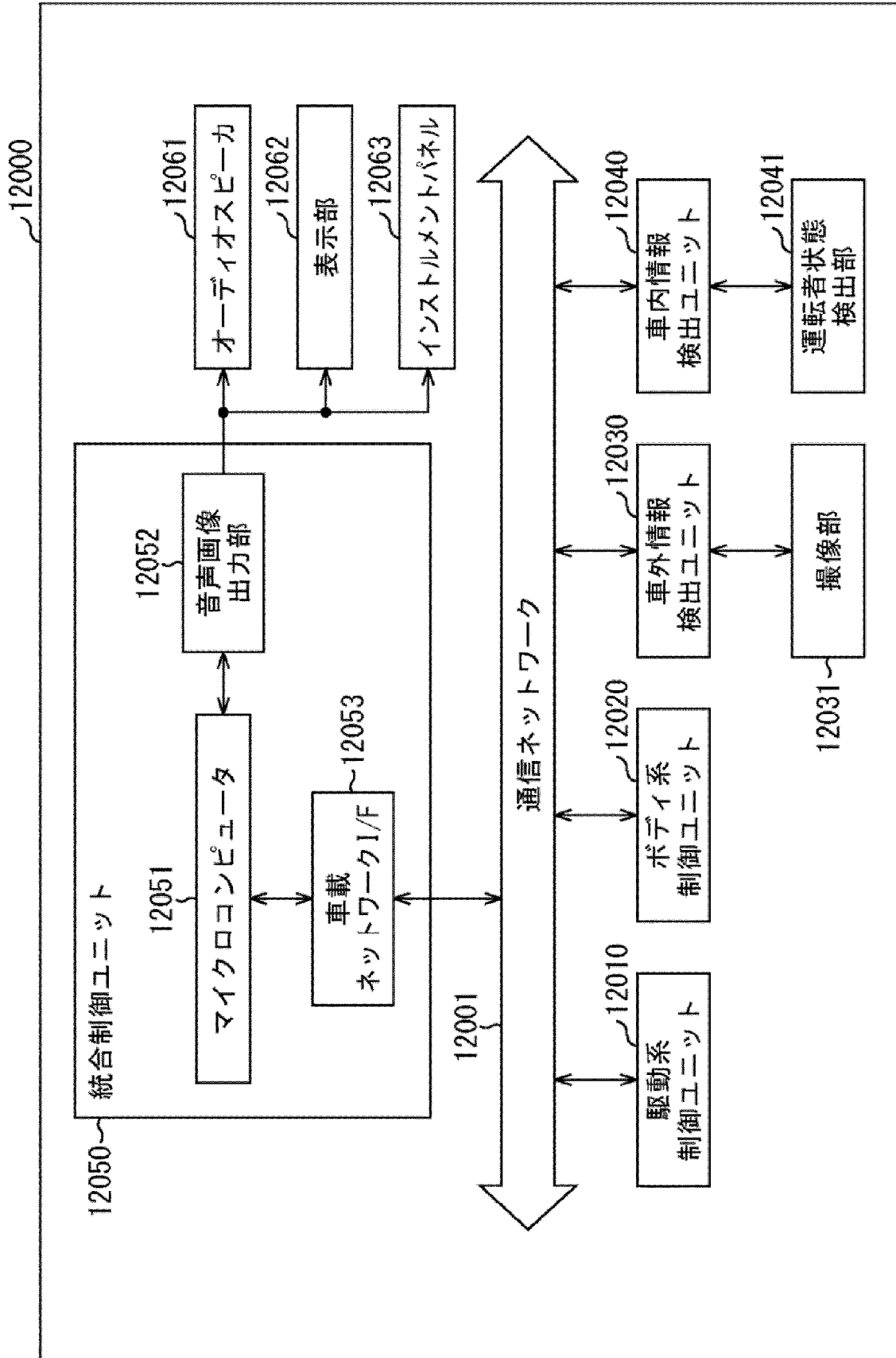
[図27]



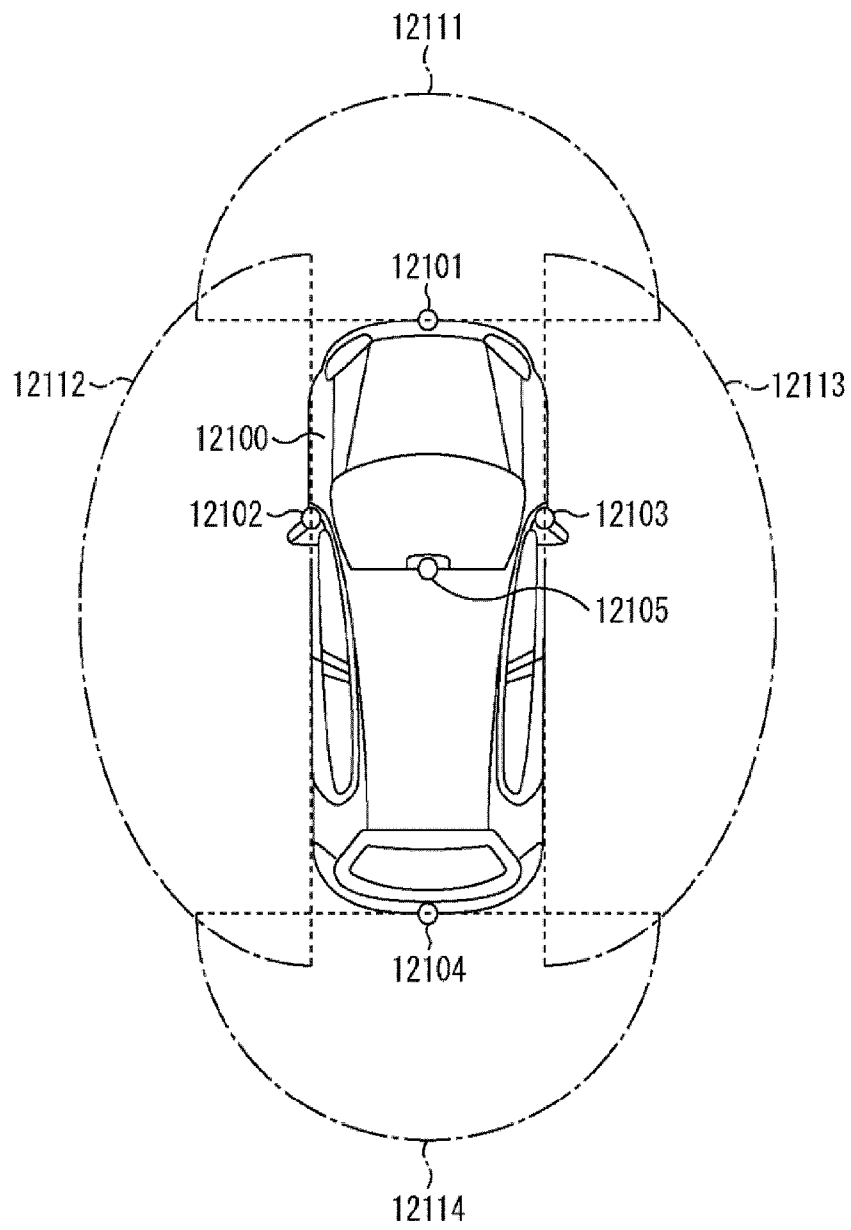
[図28]



[図29]



[図30]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/043778

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 31/10</i> (2006.01)i; <i>H01L 27/146</i> (2006.01)i; <i>H04N 5/369</i> (2011.01)i; <i>H04N 5/374</i> (2011.01)i; <i>H04N 5/3745</i> (2011.01)i FI: H01L27/146 A; H01L31/10 G; H04N5/369; H04N5/374; H04N5/3745		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L31/10; H01L27/146; H04N5/369; H04N5/374; H04N5/3745		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2010-114273 A (SONY CORP) 20 May 2010 (2010-05-20) paragraphs [0050]-[0336], fig. 7, 8, 55, 67	1-3, 6, 18-20 4, 7-9, 13-15 5, 10-12, 16, 17
Y	JP 2017-055050 A (TOSHIBA CORP) 16 March 2017 (2017-03-16) paragraphs [0074]-[0076], fig. 10	4, 8
Y	WO 2020/008907 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 09 January 2020 (2020-01-09) paragraphs [0065]-[0101], fig. 4, 8	7, 8, 13-15
Y	WO 2016/136487 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 01 September 2016 (2016-09-01) paragraphs [0078]-[0081], fig. 11	9
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 10 February 2022		Date of mailing of the international search report 22 February 2022
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/043778

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2010-114273	A	20 May 2010	US 2009/0303371 A1 paragraphs [0218]-[0835], fig. 11, 12, 59, 108 EP 2133918 A2 CN 101609837 A KR 10-2009-0127828 A TW 201003907 A	
JP	2017-055050	A	16 March 2017	(Family: none)	
WO	2020/008907	A1	09 January 2020	US 2021/0255282 A1 paragraphs [0105]-[0144], fig. 4, 8 KR 10-2021-0027288 A CN 112219280 A TW 202011616 A	
WO	2016/136487	A1	01 September 2016	US 2018/0033816 A1 paragraphs [0103]-[0106], fig. 11 CN 107251228 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 31/10(2006.01)i; H01L 27/146(2006.01)i; H04N 5/369(2011.01)i; H04N 5/374(2011.01)i; H04N 5/3745(2011.01)i FI: H01L27/146 A; H01L31/10 G; H04N5/369; H04N5/374; H04N5/3745		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L31/10; H01L27/146; H04N5/369; H04N5/374; H04N5/3745 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2010-114273 A (ソニー株式会社) 20.05.2010 (2010-05-20) [0050]-[0336], 図7, 8, 55, 67	1-3, 6, 18-20 4, 7-9, 13-15 5, 10-12, 16, 17
Y	JP 2017-055050 A (株式会社東芝) 16.03.2017 (2017-03-16) [0074]-[0076], 図10	4, 8
Y	WO 2020/008907 A1 (ソニーセミコンダクタソリューションズ株式会社) 09.01.2020 (2020-01-09) [0065]-[0101], 図4, 8	7, 8, 13-15
Y	WO 2016/136487 A1 (ソニーセミコンダクタソリューションズ株式会社) 01.09.2016 (2016-09-01) [0078]-[0081], 図11	9
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	10.02.2022	国際調査報告の発送日 22.02.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 加藤 俊哉 5F 9554 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/JP2021/043778

引用文献	公表日	パテントファミリー文献	公表日
JP 2010-114273 A	20.05.2010	US 2009/0303371 A1 [0218]-[0835], FIGS. 11, 12, 59, 108 EP 2133918 A2 CN 101609837 A KR 10-2009-0127828 A TW 201003907 A	
JP 2017-055050 A	16.03.2017	(ファミリーなし)	
WO 2020/008907 A1	09.01.2020	US 2021/0255282 A1 [0105]-[0144], FIGS. 4, 8 KR 10-2021-0027288 A CN 112219280 A TW 202011616 A	
WO 2016/136487 A1	01.09.2016	US 2018/0033816 A1 [0103]-[0106], FIG. 11 CN 107251228 A	