

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4542811号  
(P4542811)

(45) 発行日 平成22年9月15日(2010.9.15)

(24) 登録日 平成22年7月2日(2010.7.2)

(51) Int.Cl.

F I

GO 1 R 31/3183 (2006.01)

GO 1 R 31/28

Q

請求項の数 5 (全 19 頁)

(21) 出願番号	特願2004-128401 (P2004-128401)	(73) 特許権者	000221199 東芝マイクロエレクトロニクス株式会社
(22) 出願日	平成16年4月23日(2004.4.23)		神奈川県川崎市川崎区駅前本町25番地1
(65) 公開番号	特開2005-308637 (P2005-308637A)	(73) 特許権者	000003078
(43) 公開日	平成17年11月4日(2005.11.4)		株式会社東芝
審査請求日	平成19年2月22日(2007.2.22)		東京都港区芝浦一丁目1番1号
		(74) 代理人	100083806 弁理士 三好 秀和
		(74) 代理人	100100712 弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929 弁理士 川又 澄雄
		(74) 代理人	100108707 弁理士 中村 友之

最終頁に続く

(54) 【発明の名称】 テストプログラム自動生成装置、テストプログラム自動生成方法及びテストプログラム自動生成プログラム

(57) 【特許請求の範囲】

【請求項1】

試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報を格納する製品情報記憶装置と、

前記製品情報と異なる追加テスト分の製品情報を格納する追加テスト分製品情報記憶装置と、

前記製品情報に基づいて前記複数の半導体装置に共通の初期中間データを生成する初期中間データ生成手段と、

前記初期中間データに基づいて、前記複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを前記複数の試験装置毎に生成する初期プログラム生成手段と、

前記テストプログラムが修正されたときに、前記テストプログラムの修正内容を前記初期中間データに反映し、前記複数の半導体装置に共通の調整中間データを生成する調整中間データ生成手段と、

前記追加テスト分の製品情報に基づいて、前記複数の試験装置に共通の追加中間データを生成する追加中間データ生成手段と、

前記追加中間データ及び前記調整中間データがインスタンスによりそれぞれ関係付けられており、少なくとも前記追加中間データに含まれるテストフローと前記調整中間データに含まれるテストフローを併合することにより、前記複数の試験装置に共通の併合中間データを生成する併合手段

とを備えることを特徴としたテストプログラム自動生成装置。

## 【請求項2】

試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報を格納する製品情報記憶装置と、

前記製品情報と異なる追加テスト分の製品情報を格納する追加テスト分製品情報記憶装置と、

前記製品情報に基づいて前記複数の半導体装置に共通の初期中間データを生成する初期中間データ生成手段と、

前記追加テスト分の製品情報に基づいて、前記複数の試験装置に共通の追加中間データを生成する追加中間データ生成手段と、

前記追加中間データ及び前記初期中間データがインスタンスによりそれぞれ関係付けられており、少なくとも前記追加中間データに含まれるテストフローと前記初期中間データに含まれるテストフローを併合することにより、前記複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを前記複数の試験装置毎に生成するための、前記複数の試験装置に共通の併合中間データを生成する併合手段

とを備えることを特徴としたテストプログラム自動生成装置。

10

## 【請求項3】

初期中間データ生成手段が、試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて前記複数の半導体装置に共通の初期中間データを生成する手順と、

初期プログラム生成手段が、前記初期中間データに基づいて、前記複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを前記複数の試験装置毎に生成する手順と、

20

前記テストプログラムが修正されたときに、調整中間データ生成手段が、前記テストプログラムの修正内容を前記初期中間データに反映し、前記複数の半導体装置に共通の調整中間データを生成する手順と、

追加中間データ生成手段が、前記製品情報と異なる追加テスト分の製品情報に基づいて、前記複数の試験装置に共通の追加中間データを生成する手順と、

前記追加中間データ及び前記調整中間データがインスタンスによりそれぞれ関係付けられており、併合手段が、少なくとも前記追加中間データに含まれるテストフローと前記調整中間データに含まれるテストフローを併合することにより、前記複数の試験装置に共通の併合中間データを生成する手順

30

とを含むことを特徴とするテストプログラム自動生成方法。

## 【請求項4】

初期中間データ生成手段が、試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて、前記複数の半導体装置に共通の初期中間データを生成する手順と、

追加中間データ生成手段が、追加テスト分の製品情報に基づいて、前記複数の試験装置に共通の追加中間データを生成する手順と、

前記追加中間データ及び前記初期中間データがインスタンスによりそれぞれ関係付けられており、併合手段が、少なくとも前記追加中間データに含まれるテストフローと前記初期中間データに含まれるテストフローを併合することにより、前記複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを前記複数の試験装置毎に生成するための、前記複数の試験装置に共通の併合中間データを生成する手順

40

とを含むことを特徴とするテストプログラム自動生成方法。

## 【請求項5】

テストプログラム自動生成装置に、

製品情報記憶装置に格納された試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて前記複数の半導体装置に共通の初期中間データを生成する手順と、

前記初期中間データに基づいて、前記複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを前記複数の試験装置毎に生成する手順と、

前記テストプログラムが修正されたときに、前記テストプログラムの修正内容を前記初期中間データに反映し、前記複数の半導体装置に共通の調整中間データを生成する手順と

50

追加テスト分製品情報記憶装置に格納された前記製品情報と異なる追加テスト分の製品情報に基づいて、前記複数の試験装置に共通の追加中間データを生成する手順と、

前記追加中間データ及び前記調整中間データがインスタンスによりそれぞれ関係付けられており、少なくとも前記追加中間データに含まれるテストフローと前記調整中間データに含まれるテストフローを併合することにより、前記複数の試験装置に共通の併合中間データを生成する手順

とを実行させることを特徴とするテストプログラム自動生成プログラム。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、試験装置に用いるテストプログラムの生成技術に係り、特に、テストプログラム自動生成装置、テストプログラム自動生成方法及びテストプログラム自動生成プログラムに関する。

【背景技術】

【0002】

種々な用途に使用される半導体装置（LSI）に対しては、試験装置（LSIテスト）を用いて所望の特性を満たすか判定するためのテストが行われる。一般的に、半導体装置の種類毎に要求される特性が異なるので、試験のためのテストプログラムは、半導体装置の種類毎に生成する必要がある。

20

【0003】

半導体装置の種類毎に効率良くテストプログラムを生成するために、複数の半導体装置に固有の言語で記述された製品情報を複数の半導体装置に共通の言語に変換することにより、テストプログラムの生成に必要な、複数の半導体装置に共通の「中間データ」を生成する方法が知られている（例えば、特許文献1参照。）。生成された中間データを利用することにより、複数の半導体装置毎のテストプログラムをそれぞれ生成することができる。

【0004】

テストプログラムは、試験装置におけるスペック調整、タイミング調整や、テストシーケンスの追加及び修正等により修正される。ここで、ある半導体装置のテストプログラムが修正された後に、テストプログラムが修正された半導体装置と種類の異なる半導体装置のテストプログラムの同様の修正等のために、テストプログラムの再生成が必要な場合がある。従来、テストプログラムの修正内容を即座に中間データに反映することができなかった。このため、テストプログラムの再生成が必要な場合には、テストプログラムを再生成したうえで、再生成されたテストプログラムに修正内容のすべてを手作業にて盛り込む必要がある。したがって、多大な労力と時間を費やし、手修正による修正ミスが発生する問題点もある。

30

【0005】

また、半導体装置の開発過程においては、再設計、歩留向上、及び設計データを出力するタイミング調整などの要因で、テストパターンやテスト項目等の追加テスト分の製品情報をテストプログラムに追加する場合がある。追加テスト分の製品情報が少ない場合にはテストプログラムに手作業で追加する。しかし、追加テスト分の製品情報が多い場合には、もとの製品情報に追加テスト分の製品情報を含めて、テストプログラムの自動生成を最初からやり直さなければならない。したがって、多大な時間を費やす問題点がある。

40

【特許文献1】特許第3388190号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明の目的は、テストプログラムを再生成するための作業時間を短縮することができるテストプログラム自動生成装置、テストプログラム自動生成方法及びテストプログラム

50

自動生成プログラムを提供することである。

【課題を解決するための手段】

【0007】

本発明の第1の特徴は、(イ)試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報を格納する製品情報記憶装置と、(ロ)製品情報と異なる追加テスト分の製品情報を格納する追加テスト分製品情報記憶装置と、(ハ)製品情報に基づいて複数の半導体装置に共通の初期中間データを生成する初期中間データ生成手段と、(ニ)初期中間データに基づいて、複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを複数の試験装置毎に生成する初期プログラム生成手段と、(ホ)テストプログラムが修正されたときに、テストプログラムの修正内容を初期中間データに反映し、複数の半導体装置に共通の調整中間データを生成する調整中間データ生成手段と、(ヘ)追加テスト分の製品情報に基づいて、複数の試験装置に共通の追加中間データを生成する追加中間データ生成手段と、(ト)追加中間データ及び調整中間データがインスタンスによりそれぞれ関係付けられており、少なくとも追加中間データに含まれるテストフローと調整中間データに含まれるテストフローを併合することにより、複数の試験装置に共通の併合中間データを生成する併合手段とを備えるテストプログラム自動生成装置であることを要旨とする。

10

【0008】

本発明の第2の特徴は、(イ)試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報を格納する製品情報記憶装置と、(ロ)製品情報と異なる追加テスト分の製品情報を格納する追加テスト分製品情報記憶装置と、(ハ)製品情報に基づいて複数の半導体装置に共通の初期中間データを生成する初期中間データ生成手段と、(ニ)追加テスト分の製品情報に基づいて、複数の試験装置に共通の追加中間データを生成する追加中間データ生成手段と、(ホ)追加中間データ及び初期中間データがインスタンスによりそれぞれ関係付けられており、少なくとも追加中間データに含まれるテストフローと初期中間データに含まれるテストフローを併合することにより、複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを複数の試験装置毎に生成するための、複数の試験装置に共通の併合中間データを生成する併合手段とを備えるテストプログラム自動生成装置であることを要旨とする。

20

【0009】

本発明の第3の特徴は、(イ)初期中間データ生成手段が、試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて複数の半導体装置に共通の初期中間データを生成する手順と、(ロ)初期プログラム生成手段が、初期中間データに基づいて、複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを複数の試験装置毎に生成する手順と、(ハ)テストプログラムが修正されたときに、調整中間データ生成手段が、テストプログラムの修正内容を初期中間データに反映し、複数の半導体装置に共通の調整中間データを生成する手順と、(ニ)追加中間データ生成手段が、製品情報と異なる追加テスト分の製品情報に基づいて、複数の試験装置に共通の追加中間データを生成する手順と、(ホ)追加中間データ及び調整中間データがインスタンスによりそれぞれ関係付けられており、併合手段が、少なくとも追加中間データに含まれるテストフローと調整中間データに含まれるテストフローを併合することにより、複数の試験装置に共通の併合中間データを生成する手順とを含むテストプログラム自動生成方法であることを要旨とする。

30

40

【0010】

本発明の第4の特徴は、(イ)初期中間データ生成手段が、試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて、複数の半導体装置に共通の初期中間データを生成する手順と、(ロ)追加中間データ生成手段が、追加テスト分の製品情報に基づいて、複数の試験装置に共通の追加中間データを生成する手順と、(ハ)追加中間データ及び初期中間データがインスタンスによりそれぞれ関係付けられており、併合手段が、少なくとも追加中間データに含まれるテストフローと初期中間データに含まれるテスト

50

フローを併合することにより、複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを複数の試験装置毎に生成するための、複数の試験装置に共通の併合中間データを生成する手順とを含むテストプログラム自動生成方法であることを要旨とする。

【0011】

本発明の第5の特徴は、テストプログラム自動生成装置に、(イ)製品情報記憶装置に格納された試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて複数の半導体装置に共通の初期中間データを生成する手順と、(ロ)初期中間データに基づいて、複数の半導体装置をそれぞれ試験する試験装置で用いるテストプログラムを複数の試験装置毎に生成する手順と、(ハ)テストプログラムが修正されたときに、テストプログラムの修正内容を初期中間データに反映し、複数の半導体装置に共通の調整中間データを生成する手順と、(ニ)追加テスト分製品情報記憶装置に格納された製品情報と異なる追加テスト分の製品情報に基づいて、複数の試験装置に共通の追加中間データを生成する手順と、(ホ)追加中間データ及び調整中間データがインスタンスによりそれぞれ関係付けられており、少なくとも追加中間データに含まれるテストフローと調整中間データに含まれるテストフローを併合することにより、複数の試験装置に共通の併合中間データを生成する手順とを実行させるテストプログラム自動生成プログラムであることを要旨とする。

10

【発明の効果】

【0012】

本発明によれば、テストプログラムを再生成するための作業時間を短縮することができるテストプログラム自動生成装置、テストプログラム自動生成方法及びテストプログラム自動生成プログラムを提供することができる。

20

【発明を実施するための最良の形態】

【0013】

次に、図面を参照して、本発明の第1～第3の実施の形態を説明する。以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。ただし、図面は模式的なものである。この発明の技術的思想は、特許請求の範囲において、種々の変更を加えることができる。

【0014】

(第1の実施の形態)

本発明の第1の実施の形態に係るテストプログラム自動生成装置は、図1に示すように、中央処理装置(CPU)1、製品情報記憶装置2、ライブラリ3、中間データ記憶装置4、プログラム生成用記憶装置5、テストプログラム記憶装置6、主記憶装置7、入力装置8、及び出力装置9を備える。図1に示したテストプログラム自動生成装置は、半導体装置をそれぞれ試験する複数(第1～第n)の試験装置21, 22, 23, …, 2n(nは4以上の整数)で使用されるテストプログラムを自動生成する。複数(第1～第n)の試験装置21, 22, 23, …, 2nは、例えばインターネットやイントラネット等の通信ネットワーク10を介してCPU1に接続されている。

30

【0015】

製品情報記憶装置2は、それぞれ試験対象となる互いに種類の異なる複数の半導体装置毎の製品情報を格納する。製品情報は、被テスト対象となる半導体装置のパッケージ規格、ピンの配列及びピンの名称を含む。製品情報は、互いに種類の異なる複数の半導体装置毎の言語で記述されている。また、ライブラリ3は、中間データを生成するために必要な、互いに種類の異なる複数の半導体装置に共通の中間データ生成用情報や、互いに種類の異なる複数の半導体装置毎のテンプレートファイルを格納する。中間データ生成用情報は、テスト方法及びテストシーケンスを含む。また、プログラム生成用記憶装置5は、例えばウェハテスト用の情報、チップテスト用の情報、及びパッケージテスト用の情報等の、テストプログラムを生成するために必要なプログラム生成用情報を格納する。

40

【0016】

CPU1は、初期中間データ生成手段11、初期プログラム生成手段12、調整中間デ

50

ータ生成手段 1 3、調整プログラム生成手段 1 4、及び送信手段 1 8を備える。初期中間データ生成手段 1 1は、製品情報記憶装置 2に格納された製品情報、及びライブラリ 3に格納された中間データ生成用情報を読み込んで、互いに種類の異なる複数の半導体装置に共通の言語のデータに変換することにより、テストプログラムを生成するために必要な、互いに種類の異なる複数の半導体装置に共通の中間データ（以下、「初期中間データ」という。）を自動生成する。

【 0 0 1 7 】

初期中間データは、例えば図 2に示すように、半導体装置に対して行うテストのテスト項目やテスト順序が記述されたテストフローファイル 4 0、テストフローファイル 4 0のテストフローのインスタンスが記述されたインスタンスファイル 4 2テストプログラム内  
10  
で定義され使用される変数や演算式が記述された変数ファイル 4 3、試験装置 2 1, 2 2, 2 3, . . . . ., 2 nのユニットの電源オン/オフの順序及び時間が記述されたパワーシーケンスファイル 4 4、半導体装置に入出力する信号の電圧値が記述されたレベルファイル 4 5、半導体装置に入出力する信号波形の波形モードやタイミング値が記述された波形ファイル 4 6、テストパターンの実行開始アドレスや停止アドレスの情報が記述されたパターンリストファイル 4 7、DCテスト条件が記述されたDCテスト条件ファイル 4 8、及び半導体装置の接触子（デバイスピン）と試験装置 2 1, 2 2, 2 3, . . . . ., 2 nの接触子（テストピン）との接続関係が記述されたピンファイル 4 9を含む。

【 0 0 1 8 】

更に、図 1に示した初期中間データ生成手段 1 1は、ライブラリ 3に格納された複数（  
20  
第 1～第 n）のテンプレートファイル 4 1 1～4 1 nを図 2に示すように中間データ記憶装置 4に転送する。テンプレートファイル 4 1 1～4 1 nのテンプレートには、パワーシーケンスファイル 4 4、レベルファイル 4 5、波形ファイル 4 6、パターンリストファイル 4 7、DCテスト条件ファイル 4 8、及びピンファイル 4 9の各パラメータが挿入されるテストシーケンスが記述されている。テンプレートファイル 4 1 1～4 1 nも、初期中間データに含まれる。

【 0 0 1 9 】

例えば図 3に示すように、図 2に示したテストフローファイル 4 0のテストフロー 4 0  
30  
aにおいて、ヘッダ情報部 T 1にはテストで用いる半導体装置のデバイスピン及び対応するテストピン等のピン名、変数定義部 T 2にはテストプログラムで定義され用いられる変数の変数名、及びテスト項目 T 3, T 4内のそれぞれにはテスト項目 T 3, T 4を実現するために必要なインスタンスのインスタンス名 A, B等が記述されている。ピン名に対応するピン 4 9 a、変数名に対応する変数 4 3 a、及びインスタンス名 A, Bに対応するインスタンス 4 2 a, 4 2 bのそれぞれは、図 2に示したピンファイル 4 9、変数ファイル 4 3、及びインスタンスファイル 4 2に記述されている。

【 0 0 2 0 】

また、図 3に示したインスタンス 4 2 a, 4 2 bのそれぞれには、テストプログラムの生成に必要なテンプレート名、パワーシーケンス名、レベル名、波形名、DCテスト条件名、パターンリスト名等が記述されている。テンプレート名に対応するテンプレート 4 1  
40  
a, 4 1 b、パワーシーケンス名に対応するパワーシーケンス 4 4 a, 4 4 b、レベル名に対応するレベル 4 5 a, 4 5 b、波形名に対応する波形 4 6 a, 4 6 b、DCテスト条件名に対応するDCテスト条件 4 8 a, 4 8 b、及びパターンリスト名に対応するパターンリスト 4 7 a, 4 7 bのそれぞれは、図 2に示したテンプレートファイル 4 1 1、パワーシーケンスファイル 4 4、レベルファイル 4 5、波形ファイル 4 6、DCテスト条件ファイル 4 8、及びパターンリストファイル 4 7に記述されている。

【 0 0 2 1 】

図 1に示した初期プログラム生成手段 1 2は、初期中間データ生成手段 1 1により生成された初期中間データ、及びプログラム生成用記憶装置 5に格納されたプログラム生成用情報を読み込んで、互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。テストプログラムは、以下の手順のように生成可能である。  
50

## 【 0 0 2 2 】

( a ) 初めに、テストプログラムを使用する試験装置名、及び実施するテストのテストフロー名を取得する。試験装置名、及びテストフロー名は、例えば図 1 に示したプログラム生成用記憶装置 5 にプログラム生成用情報として予め格納されていても良く、入力装置 8 を介して入力されても良い。そして、図 2 に示したテストフローファイル 4 0 に記述された図 3 に示したテストフロー 4 0 a を読み込んで、テストフロー 4 0 a に記述されたピン名、変数名、及びインスタンス名 A , B を取得する。更に、図 3 に示すように、インスタンス名 A , B に対応する図 2 に示したインスタンスファイル 4 2 のインスタンス 4 2 a , 4 2 b を読み込んで、テストプログラムの生成に必要なテンプレート名、パワーシーケンス名、レベル名、波形名、DC テスト条件名、及びパターンリスト名等を取得する。

10

## 【 0 0 2 3 】

( b ) 更に、取得されたピン名、変数名、パワーシーケンス名、レベル名、波形名、DC テスト条件名、及びパターンリスト名にそれぞれ対応する図 2 に示したピンファイル 4 9 のピン 4 9 a、変数ファイル 4 3 の変数 4 3 a、パワーシーケンスファイル 4 4 のパワーシーケンス 4 4 a , 4 4 b、レベルファイル 4 5 のレベル 4 5 a , 4 5 b、波形ファイル 4 6 の波形 4 6 a , 4 6 b、DC テスト条件ファイル 4 8 の DC テスト条件 4 8 a , 4 8 b、及びパターンリストファイル 4 7 のパターンリスト 4 7 a , 4 7 b を読み込んで、試験対象となる半導体装置の固有の言語に変換する。

## 【 0 0 2 4 】

( c ) 引き続き、取得されたテンプレート名に対応するテンプレートファイル 4 1 1 ~ 4 1 n のテンプレート 4 1 a , 4 1 b を読み込んで、変換されたパワーシーケンス 4 4 a , 4 4 b、レベル 4 5 a , 4 5 b、波形 4 6 a , 4 6 b、DC テスト条件 4 8 a , 4 8 b、及びパターンリスト 4 7 a , 4 7 b を、テンプレート 4 1 a , 4 1 b 内の指定された書き込み場所へ書き込む。更にピン 4 9 a、変数 4 3 a、及びテンプレート 4 1 a , 4 1 b を、テストフロー 4 0 a の指定された展開場所であるヘッダ情報部 T 1、変数定義部 T 2、及びテスト項目 T 3 , T 4 に書き込む。この結果、テストプログラムが生成される。

20

## 【 0 0 2 5 】

例えば図 4 に示すように、テストプログラム P 1 には、変数宣言部 (Globals) P 1 1、DC パラメータ部 (DCParameter) P 1 2、AC パラメータ部 (ACParameter) P 1 3、ピンリスト (Pinmap) P 1 4、ピングループ (Signal Group) P 1 5、テスト部 (Test部) P 1 6、テスト順序 (Flow) P 1 7、テストプラン (Test Plan) P 1 8、前処理 (Pre Process) P 1 9 等が記述されている。更に、図 5 に具体的なテストプログラム P 2 を一例として示す。テストプログラム P 2 には、変数宣言部 P 2 0、ピンリスト P 2 1、ピングループ P 2 2、テスト部 P 2 3、及びテスト順序 P 2 4 等が記述されている。

30

## 【 0 0 2 6 】

ここで、テストプログラムは、試験装置 2 1 , 2 2 , 2 3 , . . . . . , 2 n においてスペック調整やタイミング調整、テストシーケンスの追加、修正等の調整作業が実施された場合に、入力装置 8 を介したソースコード修正等により修正される。例えば、図 5 に示したテストプログラム P 2 において、変数宣言部 P 2 0 の変数 " GCL " や " FPIHB " の値、ピンリスト P 2 1 のピン " GPPDDetect " , " FCH3IO\_0 " , " FCH3IO\_1 " , " FCH3IO\_2 "、ピングループ P 2 2 のレベル " vih " , " vil " , " voh " , " vol " の値や波形 " wavekind 1 " , " timingt 1 " , " drekind 1 " , " timingd 1 " , " timings 1 " の値、テスト部 P 2 3 のテンプレート " fc1\_1\_1 "、パワーシーケンス " powerT0 " , " punit1 " , " punit2 " , " signalT0 " , " sunit1 " , " sunit2 " , " sunit3 " の値、パターンリスト " STA " , " SPA " のアドレス、レベル " SVal " , " MRng " の値、波形 " rate " の値、及びテスト順序 P 2 4 のテストフロー " fff " , " ccm\_1\_gr1 " , " psc1\_1\_gr2 " 等が修正される。

40

## 【 0 0 2 7 】

図 1 に示した調整中間データ生成手段 1 3 は、修正されたテストプログラムを読み込んで、テストプログラムの修正内容を初期中間データに反映することにより、互いに種類の異なる複数の半導体装置に共通の中間データ (以下、「調整中間データ」という。)を生

50

成する。調整中間データは、例えば以下の手順で生成可能である。

【 0 0 2 8 】

( a ) 例えば、図 4 に示したテストプログラム P 1 に記述された変数宣言部 P 1 1 から変数 4 3 x、DC パラメータ部 P 1 2 からレベル 4 5 1 x を読み込み、AC パラメータ部 P 1 3 から波形 4 6 1 x 及びレベル 4 5 2 x を読み込み、ピンリスト P 1 4 からピン 4 9 x、DC テスト条件 4 8 1 x、及び波形 4 6 2 x を読み込み、ピングループ P 1 5 からレベル 4 5 3 x、波形 4 6 3 x、及びインスタンス 4 2 1 x を読み込み、テスト部 P 1 6 からインスタンス 4 2 2 x、DC テスト条件 4 8 2 x、パワーシーケンス 4 4 x、パターンリスト 4 7 x、テンプレート 4 1 x、及びテストフロー 4 0 1 x を読み込み、テスト順序 P 1 7、テストプラン P 1 8、及び前処理 P 1 9 のそれぞれからテストフロー 4 0 2 x、4 0 3 x、4 0 4 x を読み込む。

10

【 0 0 2 9 】

( b ) 次に、テストフロー 4 0 1 x、4 0 2 x、4 0 3 x、4 0 4 x、インスタンス 4 2 1 x、4 2 2 x、変数 4 3 x、レベル 4 5 1 x、4 5 2 x、4 5 3 x、波形 4 6 1 x、4 6 2 x、4 6 3 x、パワーシーケンス 4 4 x、パターンリスト 4 7 x、DC テスト条件 4 8 1 x、4 8 2 x、及びピン 4 9 x を、互いに種類の異なる複数の半導体装置に共通の言語に変換する。

【 0 0 3 0 】

( c ) 更に、テンプレート 4 1 x と、共通の言語に変換されたテストフロー 4 0 1 x、4 0 2 x、4 0 3 x、4 0 4 x、インスタンス 4 2 1 x、4 2 2 x、変数 4 3 x、レベル 4 5 1 x、4 5 2 x、4 5 3 x、波形 4 6 1 x、4 6 2 x、4 6 3 x、パワーシーケンス 4 4 x、パターンリスト 4 7 x、DC テスト条件 4 8 1 x、4 8 2 x、及びピン 4 9 x を、図 2 に示したテストフローファイル 4 0、テンプレートファイル 4 1 1、インスタンスファイル 4 2、変数ファイル 4 3、パワーシーケンスファイル 4 4、レベルファイル 4 5、波形ファイル 4 6、パターンリストファイル 4 7、DC テスト条件ファイル 4 8、ピンファイル 4 9 のそれぞれに書き込む。この結果、図 1 に示した互いに種類の異なる複数の半導体装置に共通の調整中間データが生成される。

20

【 0 0 3 1 】

また、調整中間データ生成手段 1 3 は、例えば図 5 に示したテストプログラムを読み込んだ場合には、例えば変数宣言部 P 2 0 から " GCL " や " FPIHB " の値等の変数 4 3 y を取得し、ピンリスト P 2 1 から " GPPDDetect "、" FCH3IO\_0 "、" FCH3IO\_1 "、" FCH3IO\_2 " 等のピン 4 9 y を取得し、ピングループ P 2 2 から " vih "、" vil "、" voh "、" vol " の値等のレベル 4 5 1 y、及び " wavekind 1 "、" timingt 1 "、" drekind 1 "、" timingd 1 "、" timings 1 " 等の波形 4 6 1 y を取得し、テスト部 P 2 3 から " fc1\_1\_1 " 等のテンプレート 4 1 y、" powerT0 "、" punit1 "、" punit2 "、" signalT0 "、" sunit1 "、" sunit2 "、" sunit3 " の値等のパワーシーケンス 4 4 y、" STA "、" SPA " のアドレス等のパターンリスト 4 7 y、" SVal "、" MRng " の値等のレベル 4 5 2 y、及び " rate " の値等の波形 4 6 2 y を取得し、テスト順序 P 2 4 等から " fff "、" ccm\_1\_gr1 "、" psc1\_1\_gr2 " 等のテストフロー 4 0 y を取得して、調整中間データを生成する。なお、調整中間データ生成手段 1 3 は、テストプログラムを読み込んだ後、及びテストプログラムから変換されたデータを初期中間データに書き込んだ後に、読み込み及び書き込みが正常に終了したか否か逐次判断可能である。

30

40

【 0 0 3 2 】

図 1 に示した調整プログラム生成手段 1 4 は、調整中間データ生成手段 1 3 により生成された調整中間データ、及びプログラム生成用記憶装置 5 に格納されたプログラム生成用情報に基づいて、調整中間データを互いに種類の異なる複数の半導体装置毎の言語に変換することにより、互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。

【 0 0 3 3 】

送信手段 1 8 は、調整プログラム生成手段 1 4 により生成された互いに種類の異なる複

50

数の半導体装置毎のテストプログラムを、通信ネットワーク10を介して対応する試験装置21, 22, 23, …… , 2nに送信可能である。なお、生成されたテストプログラムは、送信手段18を用いる代わりに、コンピュータ読取り可能な記録媒体に記録されて、試験装置21, 22, 23, …… , 2nにおいて読み出して用いても良い。

【0034】

また、CPU1は、図示を省略した記憶装置管理手段を備える。製品情報記憶装置2及びライブラリ3等との入出力が必要な場合は、この記憶装置管理手段を介して、必要なファイルの格納場所を探し、ファイルの読み出し・書き込み処理がなされる。更に、CPU1は、入力装置8、出力装置9のCPU1との入出力を制御するための図示を省略した入出力制御装置(インターフェース)を備える。また、CPU1は、通信ネットワーク10

10

【0035】

中間データ記憶装置4は、初期中間データ生成手段11により生成された初期中間データ、及び調整中間データ生成手段13により生成された調整中間データを格納する。テストプログラム記憶装置6は、初期プログラム生成手段12及び調整プログラム生成手段14のそれぞれにより生成されたテストプログラムを格納する。

【0036】

図1に示した入力装置8としては、例えばキーボード、マウス、OCR等の認識装置、イメージスキャナ等の図形入力装置、音声入力装置等の特殊入力装置が使用可能である。出力装置9としては、液晶ディスプレイ、CRTディスプレイ等の表示装置や、インクジェットプリンタ、レーザープリンタ等の印刷装置等を用いることができる。主記憶装置7には、ROM及びRAMが組み込まれている。ROMは、CPU1において実行されるプログラムを格納しているプログラム記憶装置等として機能する(プログラムの詳細は後述する。)。RAMは、CPU1におけるプログラム実行処理中に利用されるデータ等を一時的に格納したり、作業領域として利用される一時的なデータメモリ等として機能する。主記憶装置7としては、例えば半導体メモリ、磁気ディスク、光ディスク、光磁気ディスクや磁気テープ等が採用可能である。

20

【0037】

次に、本発明の第1の実施の形態に係るテストプログラム自動生成方法を図6のフローチャートを参照しながら説明する。

30

【0038】

(イ)図6のステップS11において、図1に示した初期中間データ生成手段11が、製品情報記憶装置2に格納された製品情報及びライブラリ3に格納された中間データ生成用情報に基づいて、互いに種類の異なる複数の半導体装置に共通の初期中間データを生成する。ステップS12において、初期プログラム生成手段12が、初期中間データ生成手段11により生成された初期中間データ、及びプログラム生成用記憶装置5に格納されたプログラム生成用情報に基づいて、互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。

【0039】

(ロ)ステップS13において、初期プログラム生成手段12により生成されたテストプログラムの修正が不要な場合には処理を終了する。一方、テストプログラムの修正が必要な場合にはステップS14に進み、入力装置8を介してテストプログラムが修正され、テストプログラム記憶装置6に格納される。ステップS15において、テストプログラムの作成が完了したら、処理を終了する。一方、例えば生成したテストプログラムに対応する半導体装置と異なる種類の半導体装置に対して同様の修正内容を盛り込んだテストプログラムの再生成が必要な場合には、ステップS161に進む。

40

【0040】

(ハ)ステップS161において、調整中間データ生成手段13が、テストプログラム記憶装置6に格納された修正されたテストプログラムを読み込む。ステップS162において、調整中間データ生成手段13が、ステップS161での読み込みが正常に終了した

50

か判断される。正常に読み込まれた場合、ステップS163に進む。一方、読み込みにエラーが生じた場合、ステップS161の手順に戻って読み込みをやり直す。ステップS163において、調整中間データ生成手段13が、読み込んだ修正されたテストプログラムを互いに種類の異なる複数の半導体装置に共通の言語に変換する。ステップS164において、調整中間データ生成手段13が、変換された修正されたテストプログラムを中間データ記憶装置に格納された初期中間データに書き込むことにより、互いに種類の異なる複数の半導体装置に共通の調整中間データを生成する。ステップS165において、調整中間データ生成手段13が、ステップS164での書き込みが正常に終了したか判断する。書き込みが正常に終了したと判断された場合、ステップS17に進む。一方、書き込みにエラーが生じた場合、ステップS164の手順に戻って書き込みをやり直す。

10

## 【0041】

(二)ステップS16において、調整プログラム生成手段14が、調整中間データ生成手段13により生成された調整中間データに基づいて試験装置22, 23, …, 2nに固有のテストプログラムをそれぞれ生成する。その後、ステップS13の手順に戻り、テストプログラムの修正が更に必要か判断される。

## 【0042】

上述した手順を繰り返すことにより生成されたテストプログラムは、テストプログラム記憶装置6に格納される。例えば送信手段18は、必要に応じてテストプログラムを対応する試験装置21, 22, 23, …, 2nに送信する。試験装置21, 22, 23, …, 2nにおいて、送信されたテストプログラムを実行して、半導体装置を

20

## 【0043】

図6に示した一連の操作、即ち、(イ)初期中間データ生成手段11が、製品情報記憶装置2に格納された試験対象となる互いに種類が異なる複数の半導体装置毎の製品情報に基づいて複数の半導体装置に共通の初期中間データを生成する手順；(ロ)初期プログラム生成手段12が、初期中間データに基づいて、複数の半導体装置をそれぞれ試験する試験装置21で用いるテストプログラムを複数の試験装置毎に生成する手順；(ハ)調整中間データ生成手段13が、テストプログラムが修正されたときに、テストプログラムの修正内容を初期中間データに反映し、複数の半導体装置に共通の調整中間データを生成する手順；(ニ)調整プログラム生成手段14が、調整中間データに基づいて、複数の半導体装置をそれぞれ試験する試験装置21で用いるテストプログラムを複数の試験装置毎に生成する手順；(ホ)送信手段18が、テストプログラムを試験装置21に送信する手順；等は、図6と等価なアルゴリズムのプログラム(テストプログラム生成プログラム)により、図1に示したテストプログラム生成装置を制御して実行できる。テストプログラム生成プログラムは、図1に示した主記憶装置7等に記憶させれば良い。また、テストプログラム生成プログラムは、コンピュータ読取り可能な記録媒体に保存し、この記録媒体を主記憶装置7などに読み込ませることにより、本発明の一連の操作を実行することができる。

30

## 【0044】

ここで、「コンピュータ読取り可能な記録媒体」とは、例えばコンピュータの外部メモリ装置、半導体メモリ、磁気ディスク、光ディスク、光磁気ディスク、磁気テープなどのプログラムを記録することができるような媒体などを意味する。具体的には、フレキシブルディスク、CD-ROM, MOディスク、カセットテープ、オープンリールテープなどが「コンピュータ読取り可能な記録媒体」に含まれる。例えば、テストプログラム生成装置の本体は、フレキシブルディスク装置(フレキシブルディスクドライブ)及び光ディスク装置(光ディスクドライブ)を内蔵若しくは外部接続するように構成できる。フレキシブルディスクドライブに対してはフレキシブルディスクを、また光ディスクドライブに対してはCD-ROMをその挿入口から挿入し、所定の読み出し操作を行うことにより、これらの記録媒体に格納されたプログラムをテストプログラム生成装置を構成するプログラム記憶装置にインストールすることができる。また、所定のドライブ装置を接続すること

40

50

により、例えばゲームパック等に利用されているメモリ装置としてのROMや、磁気テープ装置としてのカセットテープを用いることもできる。更に、インターネット等の情報処理ネットワークを介して、このプログラムをプログラム記憶装置に格納することが可能である。

#### 【0045】

第1の実施の形態によれば、テストプログラムの再生成の必要があるときに、テストプログラムの修正内容が反映された、互いに種類の異なる複数の半導体装置に共通の調整中間データを用いてテストプログラムを自動生成することができる。このため、再生成したテストプログラムに、過去に実施した修正内容を手作業で盛り込む作業が不要となるので、テストプログラムの再生成に要する作業時間を大幅に短縮できる。また、手修正のミスによるテスト事故を排除することができる。

10

#### 【0046】

(第2の実施の形態)

本発明の第2の実施の形態に係るテストプログラム自動生成装置は、図7に示すように、中央処理装置(CPU)1x、追加テスト分製品情報記憶装置2x、製品情報記憶装置2、ライブラリ3、中間データ記憶装置4、テストプログラム記憶装置6、主記憶装置7、入力装置8、出力装置9、及び併合情報記憶装置10を備える。追加テスト分製品情報記憶装置2xは、追加テスト分の製品情報を格納する。追加テスト分の製品情報としては、製品情報のテスト項目に追加される新たなテスト項目等を含む。追加テスト分の製品情報は、製品情報記憶装置2xに予め格納されていても良く、入力装置8を介して追加されても良い。

20

#### 【0047】

併合情報記憶装置10は、追加するテストフロー名、追加されるテストフローが書き込まれるテストフロー名、及びテストフロー内の書き込み場所等を併合情報として格納する。例えば図8(a)に示すような併合情報では、一行目の“a”が追加されるテストフロー名を示し、1行目の“b”が追加するテストフロー名を示し、2行目の“FCMIN\_A”から4行目の“FCMIN\_B”までが「テストフロー名bに対応するテストフローの“FCMIN\_A”と“FCMIN\_B”の間」を書き込み場所として示す。

#### 【0048】

図7に示したCPU1xは、図1に示した調整中間データ生成手段13及び調整プログラム生成手段14の代わりに、追加中間データ生成手段15、併合手段16、及び併合プログラム生成手段17を備える点が、CPU1と異なる。初期中間データ生成手段11は、例えば図8(b)に示すようなテストフロー等が含まれる中間データを生成する。図8(b)において、1行目の“a”はテストフロー名を示し、2行目以降の“Exec CCM”、“Exec PSC”、“Exec FCMIN\_A”、“Exec FCMIN\_B”、“Exec FCMIN\_C”、・・・はテスト項目を示す。

30

#### 【0049】

図7に示した追加中間データ生成手段15は、追加テスト分製品情報記憶装置2xに格納された追加テスト分の製品情報に基づいて、互いに種類の異なる複数の半導体装置に共通の追加中間データを生成する。追加中間データ生成手段15は、例えば図8(c)に示すようなテストフローを含む追加中間データを生成する。図8(c)において、1行目の“b”はテストフロー名を示し、2行目以降の“Exec FCMIN\_X”、“Exec FCMIN\_Y”、“Exec FCMIN\_Z”はテスト項目を示す。

40

#### 【0050】

図7に示した併合手段16は、併合情報記憶装置10に格納された併合情報に基づいて、初期中間データ生成手段11により生成された初期中間データと、追加中間データ生成手段15により生成された追加中間データとを併合することにより、互いに種類の異なる複数の半導体装置に共通の併合中間データを生成する。併合手段16は、例えば図8(a)に示した併合情報に基づいて、図8(b)に示したテストフロー“a”の4行目の“FCMIN\_A”と5行目の“FCMIN\_B”の間に、図8(c)に示したテストフロー“b”の2行

50

目以降の“FCMIN\_X”、“FCMIN\_Y”、“FCMIN\_Z”を挿入することにより、図8(d)に示すような併合テストフローを生成する。なお、テストフローとテストフローの他の中間データとは、図2に示すようにインスタンスにより関係付けられるので、中間データ及び追加中間データのそれぞれのテストフローの他の中間データ同士は併合しなくて良い。このため、併合手段16は、中間データのテストフローファイルと、追加中間データのテストフローファイルのみを併合すれば良い。

【0051】

図7に示した併合プログラム生成手段17は、併合手段16により生成された併合中間データに基づいて、併合中間データを互いに種類の異なる複数の半導体装置毎の言語に変換することにより、互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。他の構成は、図1に示したテストプログラム自動生成装置と実質的に同様であるので、重複した説明を省略する。

10

【0052】

次に、本発明の第2の実施の形態に係るテストプログラム自動生成方法を図9のフローチャートを参照しながら説明する。

【0053】

(イ)図9のステップS21において、図7に示した初期中間データ生成手段11が、製品情報記憶装置2に格納された製品情報、及びライブラリ3に格納された中間データ生成用情報に基づいて、互いに種類の異なる複数の半導体装置に共通の初期中間データを生成する。ステップS22において、初期プログラム生成手段12が、初期中間データ生成手段11により生成された初期中間データ、及びプログラム生成用記憶装置5に格納されたプログラム生成用情報に基づいて、互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。

20

【0054】

(ロ)ステップS23において、テスト項目の追加の有無が判定される。テスト項目の追加が無ければ処理を終了する。一方、テスト項目の追加が有る場合、ステップS24に進む。ステップS24において、追加中間データ生成手段15が、製品情報記憶装置2に格納された、追加テスト分の製品情報に基づいて、初期中間データと異なる、互いに種類の異なる複数の半導体装置に共通の追加中間データを生成する。

【0055】

30

(ハ)ステップS251において、併合手段16が、併合情報記憶装置10に格納された併合情報を読み込んで、テストフロー名及びテストフロー内の指定された書き込み場所を取得する。ステップS252において、併合手段16が、製品情報記憶装置2xに格納されたテストフローファイル40のテストフロー及び追加中間データの追加テストフローを読み込んで、テストフロー内の書き込み場所に追加テストフローを書き込むことにより、互いに種類の異なる複数の半導体装置に共通の併合中間データを生成する。ステップS253において書き込みが正常に終了したか判断される。書き込みにエラーが発生した場合、ステップS252の手順に戻る。一方、書き込みが正常に終了したと判断された場合、ステップS26に進む。

【0056】

40

(ニ)ステップS26において、併合プログラム生成手段17が、併合手段16により生成された併合中間データに基づいて互いに種類の異なる複数の半導体装置毎のテストプログラムをそれぞれ生成する。生成されたテストプログラムは、テストプログラム記憶装置6に格納される。

【0057】

第2の実施の形態によれば、テストプログラムを生成した後にテスト項目が追加された場合でも、初期中間データと追加中間データを併合することができ、併合中間データに基づいてテストプログラムを再生成できる。このため、テスト項目が追加された場合に初めからテストプログラムの生成をやり直さなくて良くなり、テストプログラムの再生成に要する時間を短縮できる。

50

## 【0058】

(第3の実施の形態)

本発明の第2の実施の形態に係るテストプログラム自動生成装置は、図10に示すように、中央処理装置(CPU)1y、追加テスト分製品情報記憶装置2x、製品情報記憶装置2、ライブラリ3、中間データ記憶装置4、テストプログラム記憶装置6、主記憶装置7、入力装置8、出力装置9、及び併合情報記憶装置10を備える。

## 【0059】

CPU1yは、図7に示したCPU1xと同様の追加中間データ生成手段15、併合手段16、及び併合プログラム生成手段17を更に備える点が、図1に示したCPU1と異なる。他の構成は、図1及び図7に示したテストプログラム自動生成装置の構成と実質的に同様であるので、重複した説明を省略する。

10

## 【0060】

次に、本発明の第3の実施の形態に係るテストプログラム自動生成方法の一例を図11のフローチャートを参照しながら説明する。

## 【0061】

(イ)図11のステップS31において、図10に示した初期中間データ生成手段11が、製品情報記憶装置2に格納された製品情報、及びライブラリ3に格納された中間データ生成用情報に基づいて、互いに種類の異なる複数の半導体装置に共通の初期中間データを生成する。ステップS32において、初期プログラム生成手段12が、初期中間データ生成手段11により生成された初期中間データ、及びプログラム生成用記憶装置5に格納されたプログラム生成用情報に基づいて、複数の互いに種類の異なる複数の半導体装置毎のテストプログラムを生成する。

20

## 【0062】

(ロ)ステップS33において、ステップS32で生成されたテストプログラムの修正が不要であれば処理を終了する。一方、テストプログラムの修正が必要であれば、ステップS34において入力装置8を介してテストプログラムが修正される。ステップS35において、テストプログラムの作成が完了したら処理を終了する。一方、テストプログラムの再生成が必要な場合には、ステップS36に進む。

## 【0063】

(ハ)ステップS36において、調整中間データ生成手段13が、修正されたテストプログラムに基づいて互いに種類の異なる複数の半導体装置に共通の調整中間データを生成する。ステップS37において、テスト項目の追加が無ければ、ステップS32に進む。一方、テスト項目の追加があれば、ステップS38に進む。ステップS38において、追加中間データ生成手段15が、追加テスト分製品情報記憶装置2xに格納された追加テスト分の製品情報を読み込んで、互いに種類の異なる複数の半導体装置に共通の追加中間データを生成する。ステップS39において、併合手段16が、追加中間データ生成手段15により生成された追加中間データを、調整中間データ生成手段13により生成された調整中間データに併合することにより互いに種類の異なる複数の半導体装置に共通の併合中間データを生成する。

30

## 【0064】

(ニ)ステップS40において、ステップS37でテスト項目の追加があり、ステップS38及びS39で併合データを生成した場合には、併合プログラム生成手段17が、併合中間データに基づいて互いに種類の異なる複数の半導体装置毎のテストプログラムをそれぞれ生成する。一方、ステップS37でテスト項目の追加が無かった場合には、調整プログラム生成手段14が、調整中間データ生成手段13により生成された調整中間データに基づいて互いに種類の異なる複数の半導体装置毎のテストプログラムをそれぞれ生成する。その後、ステップS33に戻り、再度テストプログラムの修正が必要か判断される。

40

## 【0065】

第3の実施の形態によれば、テストプログラムが修正された場合、調整中間データを利用することができるので、テストプログラムの再生成に要する作業時間を大幅に短縮でき

50

る。更に、再生成したテストプログラムに、過去に実施した修正内容を手作業で盛り込む作業が不要となるので、手修正のミスによるテスト事故を排除することができる。また、テスト項目が追加された場合においても、併合中間データを利用することができるので、テストプログラムの再生成に要する作業時間を大幅に短縮できる。

【0066】

(その他の実施の形態)

本発明は第1乃至第3の実施の形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなる。例えば、図1及び図10に示したテストプログラム生成装置を、テストプログラムが修正された半導体装置と異なる種類の半導体装置のテストプログラムの再生成の他に、横展開に利用することが可能である。例えば、1つの半導体装置に対応するウェハテスト工程でのテストプログラムを修正して、修正されたテストプログラムに基づいて調整中間データ生成手段13により調整中間データを生成し、調整中間データを用いて同じ半導体装置を試験対象とするパッケージテスト用のテストプログラムを生成しても良い。

10

【0067】

また、互いに種類の異なる試験装置21, 22, 23, . . . . . , 2nを示したが、テストプログラムを使用する試験装置の数や種類は特に限定されない。例えば、1つの試験装置21が、互いに種類の異なる半導体装置に対して、対応するテストプログラムをそれぞれ用いて順次試験しても良い。試験装置の数や種類に対応して、テストプログラムの数及び種類は適宜選択可能である。このように、種々の実施の形態に用いることができるのは勿論である。したがって、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

20

【図面の簡単な説明】

【0068】

【図1】本発明の第1の実施の形態に係るテストプログラム生成装置の一例を示すブロック図である。

【図2】本発明の第1の実施の形態に係る中間データ記憶装置の一例を示すブロック図である。

【図3】本発明の第1の実施の形態に係る中間データの一例を示す概略図である。

30

【図4】本発明の第1の実施の形態に係るテストプログラム及び中間データの一例を示す概略図(その1)である。

【図5】本発明の第1の実施の形態に係るテストプログラム及び中間データの一例を示す概略図(その2)である。

【図6】本発明の第1の実施の形態に係るテストプログラム生成方法を説明するためのフローチャートである。

【図7】本発明の第2の実施の形態に係るテストプログラム生成装置の一例を示すブロック図である。

【図8】図8(a)は、本発明の第2の実施の形態に係る併合情報の一例を示す記述である。図8(b)は、本発明の第2の実施の形態に係る中間データのテストフローの一例を示す記述である。図8(c)は、本発明の第2の実施の形態に係る追加中間データの追加テストフローの一例を示す記述である。図8(d)は、本発明の第2の実施の形態に係る併合中間データのテストフローの一例を示す記述である。

40

【図9】本発明の第2の実施の形態に係るテストプログラム生成方法を説明するためのフローチャートである。

【図10】本発明の第3の実施の形態に係る中間データ記憶装置の一例を示すブロック図である。

【図11】本発明の第3の実施の形態に係るテストプログラム生成方法を説明するためのフローチャートである。

【符号の説明】

50

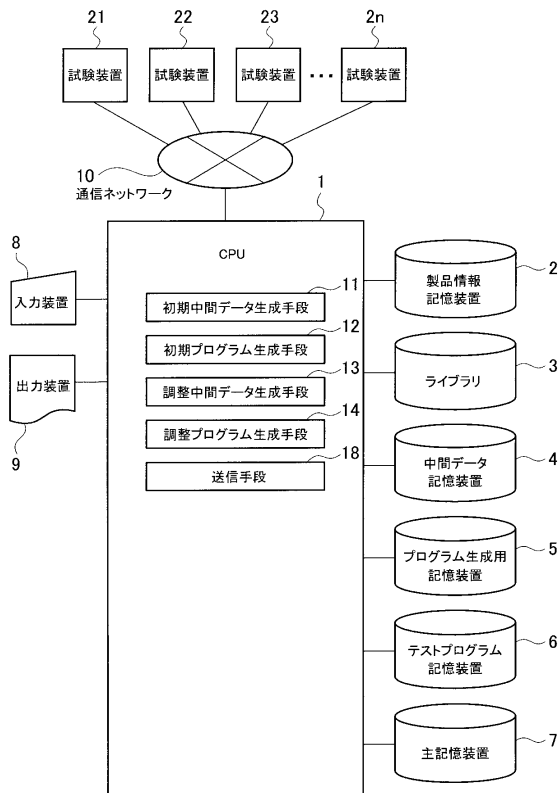
【 0 0 6 9 】

- 1 , 1 x , 1 y ... CPU
- 2 ... 製品情報記憶装置
- 2 x ... 追加テスト分製品情報記憶装置
- 3 ... ライブラリ
- 4 ... 中間データ記憶装置
- 5 ... プログラム生成用記憶装置
- 6 ... テストプログラム記憶装置
- 7 ... 主記憶装置
- 8 ... 入力装置
- 9 ... 出力装置
- 1 0 ... 併合情報記憶装置
- 1 1 ... 初期中間データ生成手段
- 1 2 ... 初期プログラム生成手段
- 1 3 ... 調整中間データ生成手段
- 1 4 ... 調整プログラム生成手段
- 1 5 ... 追加中間データ生成手段
- 1 6 ... 併合手段
- 1 7 ... 併合プログラム生成手段
- 1 8 ... 送信手段
- 2 1 , 2 2 , 2 3 , . . . . . , 2 n ... 試験装置

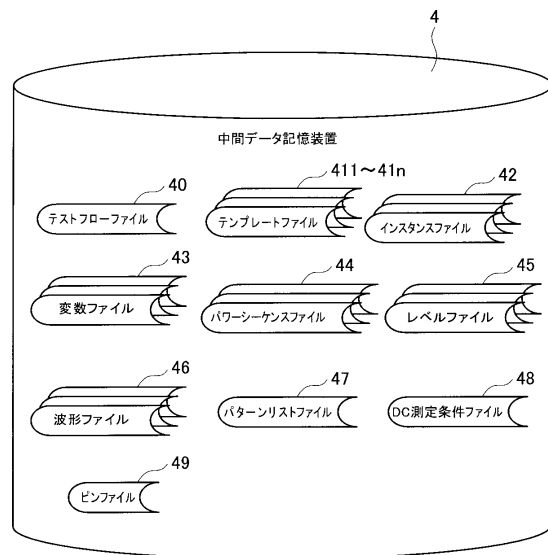
10

20

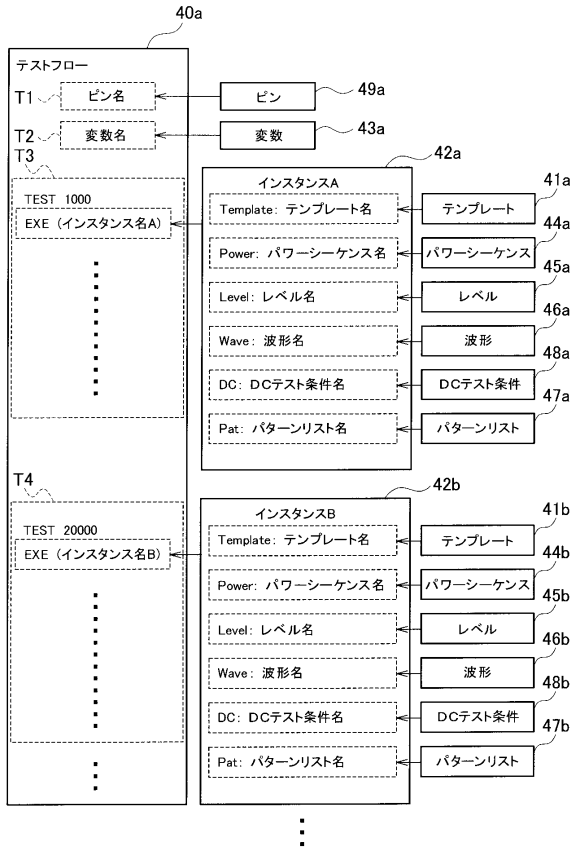
【 図 1 】



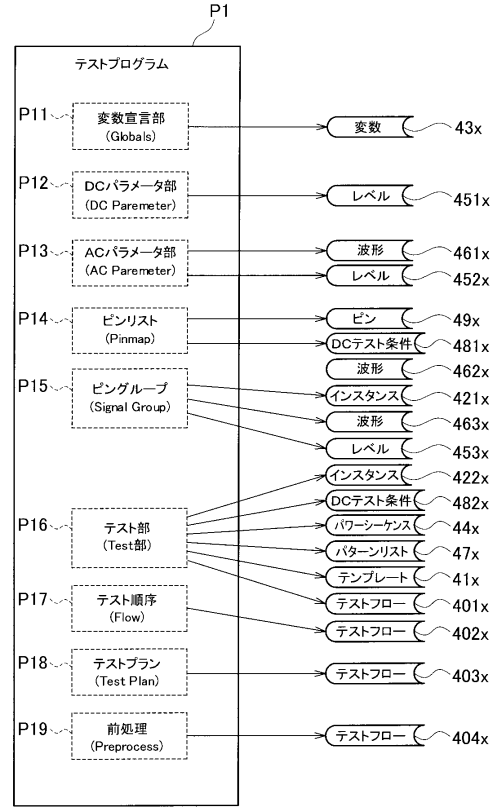
【 図 2 】



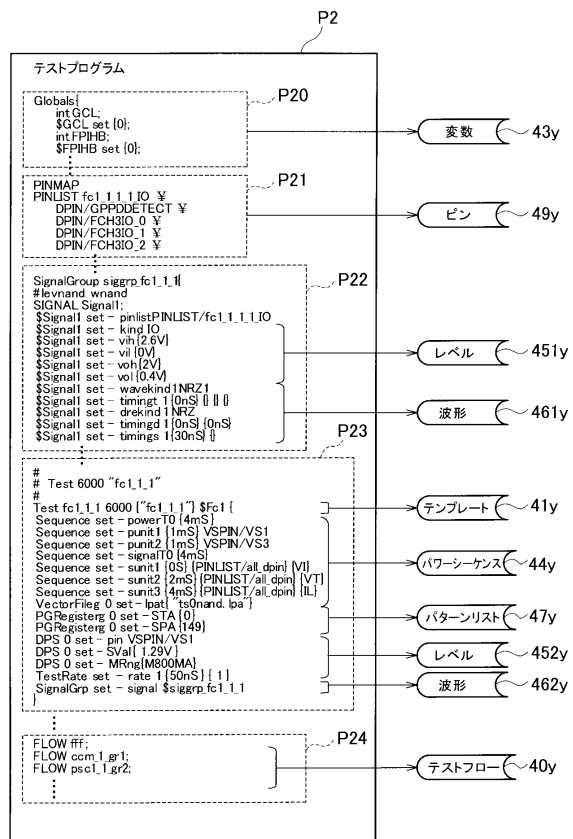
【図3】



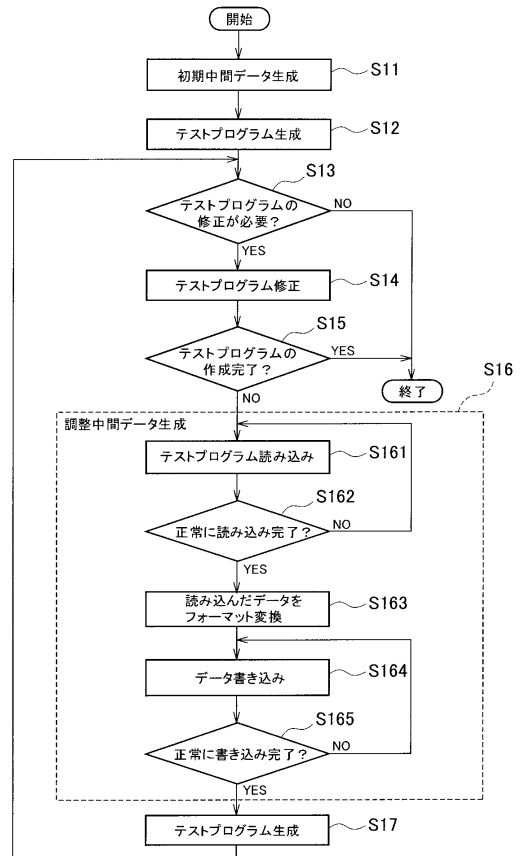
【図4】



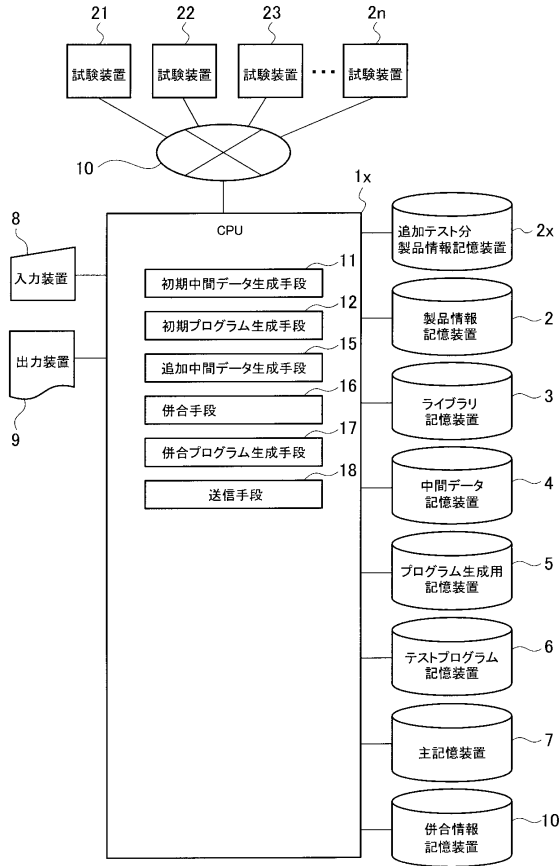
【図5】



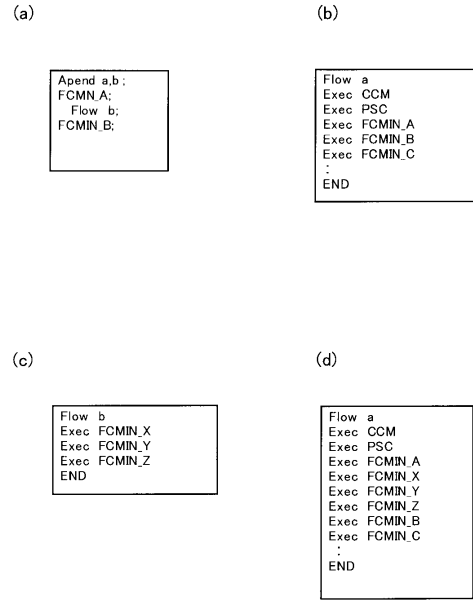
【図6】



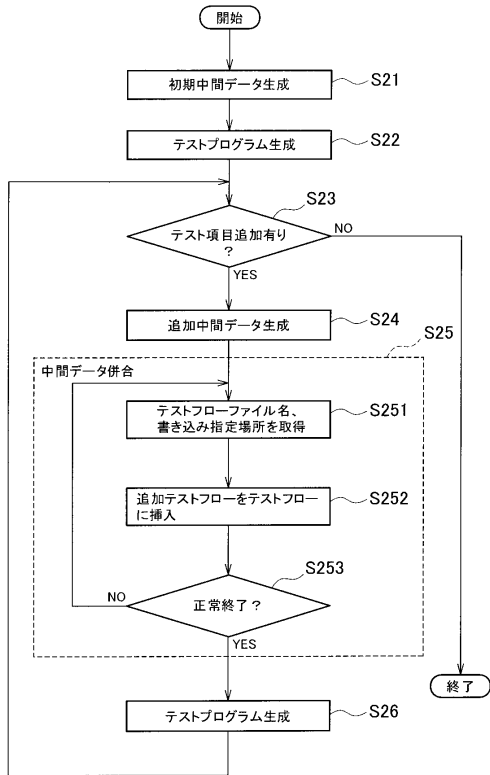
【図7】



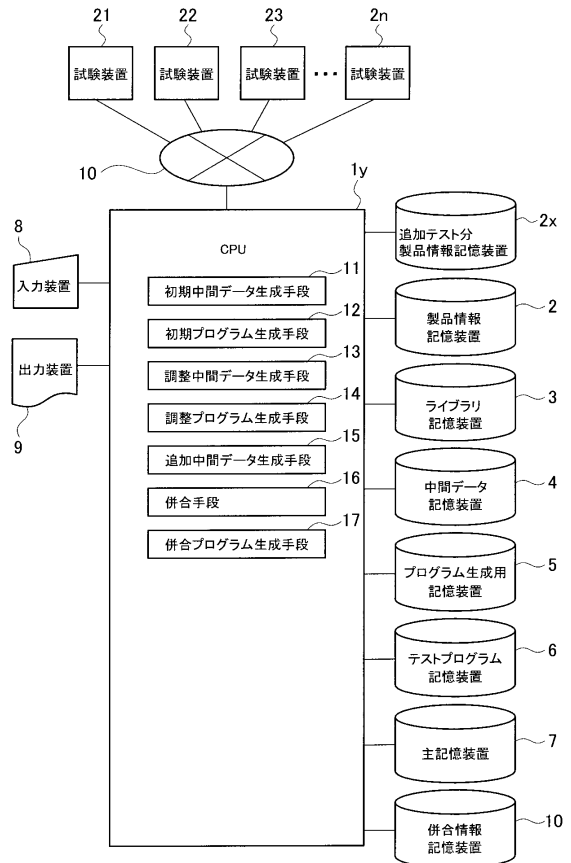
【図8】



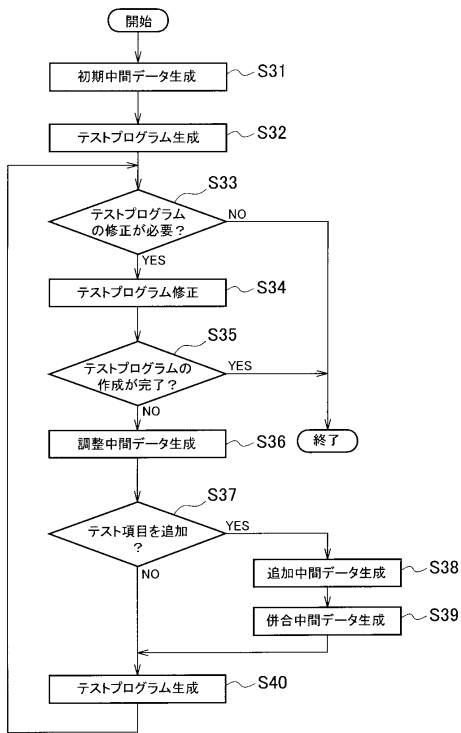
【図9】



【図10】



【図 11】



---

フロントページの続き

(74)代理人 100095500

弁理士 伊藤 正和

(74)代理人 100101247

弁理士 高橋 俊一

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 浅野 義博

神奈川県川崎市川崎区駅前本町2-5番地1 東芝マイクロエレクトロニクス株式会社内

審査官 神谷 健一

(56)参考文献 特開昭60-076100(JP,A)

特開昭63-156256(JP,A)

特開平05-172903(JP,A)

特開平10-283218(JP,A)

特開平11-083959(JP,A)

特開平11-287847(JP,A)

特開2000-163278(JP,A)

特開2000-285154(JP,A)

特開2001-075831(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/28 - 31/3193

G06F 11/22 - 11/26

G06F 12/16

G11C 29/00 - 29/56