

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-156002
(P2015-156002A)

(43) 公開日 平成27年8月27日 (2015. 8. 27)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 641E	5C080
H01L 51/50 (2006.01)	G09G 3/20 670J	5C380
H05B 33/08 (2006.01)	G09G 3/20 642A	
	G09G 3/20 611H	

審査請求 未請求 請求項の数 5 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願2014-31673 (P2014-31673)
(22) 出願日 平成26年2月21日 (2014. 2. 21)

(71) 出願人 512187343
三星ディスプレイ株式会社
Samsung Display Co., Ltd.
大韓民国京畿道龍仁市器興区三星二路95
95, Samsung 2 Ro, Gih eung-Gu, Yongin-City
, Gyeonggi-Do, Korea
(74) 代理人 110000981
アイ・ピー・ディー国際特許業務法人
(72) 発明者 久米田 誠之
神奈川県横浜市鶴見区菅沢町2-7 株式会社サムスン日本研究所内

最終頁に続く

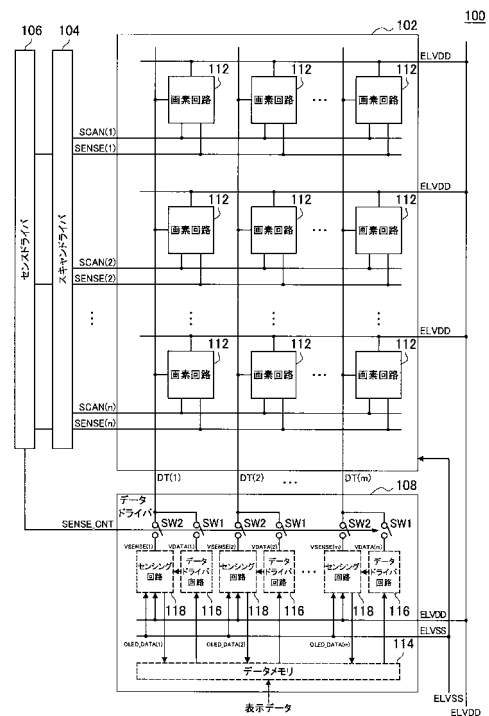
(54) 【発明の名称】 表示装置、および制御方法

(57) 【要約】

【課題】 発光素子のV I特性がセンシングされる際に生じうる画質の劣化を防止することが可能な、表示装置、および制御方法を提供する。

【解決手段】 発光素子を含む画素回路を複数有し、表示データに基づき供給されるデータ信号に対応する画像を表示する表示部と、表示期間における発光素子の発光と、センシング期間における発光素子のセンシングとを、画素回路ごとに制御する制御部と、表示データを補正する補正部とを備え、補正部は、センシング期間において、対象画素回路に対するセンシングが行われる場合に、対象画素回路に対応する補正後の表示データに基づく、対象画素回路の発光素子の発光量が、対象画素回路に対応する補正前の表示データに基づく表示発光量から、センシング発光量が減算された発光量となるように、対象画素回路に対応する表示データを補正する、表示装置が提供される。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

電流が流れることにより発光する発光素子を含む画素回路を複数有し、表示データに基づき供給されるデータ信号に対応する画像を表示する表示部と、

画像を表示させる期間である表示期間における前記発光素子の発光と、前記発光素子をセンシングさせる期間であるセンシング期間における前記発光素子のセンシングとを、前記画素回路ごとに制御する制御部と、

前記表示データを補正する補正部と、
を備え、

前記補正部は、

前記センシング期間において、センシングが行われる対象の前記画素回路である対象画素回路に対するセンシングが行われる場合に、

前記対象画素回路に対応する補正後の表示データに基づく、前記対象画素回路の前記発光素子の発光量が、前記対象画素回路に対応する補正前の表示データに基づく、前記対象画素回路の前記発光素子の発光量である表示発光量から、前記センシング期間において前記対象画素回路の前記発光素子が発光する発光量であるセンシング発光量が減算された発光量となるように、前記対象画素回路に対応する前記表示データを補正することを特徴とする、表示装置。

【請求項 2】

前記補正部は、

ある 1 垂直期間において、前記対象画素回路に対応する 1 垂直期間の表示データと、センシングを行う対象の前記画素回路ではない非対象画素回路に対応する 1 垂直期間の表示データとが同一のデータである場合には、

前記対象画素回路の 1 垂直期間における前記発光素子の発光量と、前記非対象画素回路の 1 垂直期間における前記発光素子の発光量とが同一となるように、前記対象画素回路に対応する前記表示データを補正することを特徴とする、請求項 1 に記載の表示装置。

【請求項 3】

前記制御部は、表示データに基づいて、前記対象画素回路に対するセンシングを選択的に行うことを特徴とする、請求項 1、または 2 に記載の表示装置。

【請求項 4】

前記制御部は、前記対象画素回路に対応する前記表示発光量が、前記センシング発光量よりも小さい場合、または、前記対象画素回路に対応する前記表示発光量が、前記センシング発光量以下である場合には、前記対象画素回路に対するセンシングを行わないことを特徴とする、請求項 3 に記載の表示装置。

【請求項 5】

電流が流れることにより発光する発光素子を含む画素回路を複数有し、表示データに基づき供給されるデータ信号に対応する画像を表示する表示部を有する表示装置における制御方法であって、

画像を表示させる期間である表示期間における前記発光素子の発光と、前記発光素子をセンシングさせる期間であるセンシング期間における前記発光素子のセンシングとを、前記画素回路ごとに制御するステップと、

前記表示データを補正するステップと、
を有し、

前記補正するステップでは、

前記センシング期間において、センシングが行われる対象の前記画素回路である対象画素回路に対するセンシングが行われる場合に、

前記対象画素回路に対応する補正後の表示データに基づく、前記対象画素回路の前記発光素子の発光量が、前記対象画素回路に対応する補正前の表示データに基づく、前記対象画素回路の前記発光素子の発光量である表示発光量から、前記センシング期間において前記発光素子が発光する発光量であるセンシング発光量が減算された発光量となるように、

10

20

30

40

50

前記対象画素回路に対応する前記表示データが補正されることを特徴とする、制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、および制御方法に関する。

【背景技術】

【0002】

発光素子を含む画素回路を有するアクティブマトリクス型 (active matrix) の表示装置において、発光素子の V I 特性 (voltage-current characteristics) を測定する技術が開発されている。上記発光素子の V I 特性を測定する技術としては、例えば、特許文献 1 に記載の技術が挙げられる。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2009 - 244654 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

例えば特許文献 1 に記載の技術が用いられる場合、複数のデータライン (data line) それぞれに対して所定の検定電流を供給する複数の定電流回路から、各画素がそれぞれ有する発光素子に対して、各画素における所定の電流路を介して検定電流が流される。そして、例えば特許文献 1 に記載の技術では、上記検定電流が流れたときにおける発光素子それぞれの端子間の電圧を測定することによって、発光素子の V I 特性が測定される。よって、例えば特許文献 1 に記載の技術を用いる場合には、発光素子の V I 特性を測定することができる可能性がある。

20

【0005】

しかしながら、例えば特許文献 1 に記載の技術が用いられる場合には、発光素子の V I 特性を測定する際に発光素子に検定電流を流すときに、発光素子が発光してしまうため、例えば、線欠陥や、黒浮きによるコントラスト (contrast) 低下が生じることによって、画質の劣化が生じうる。

30

【0006】

本発明は、上記問題に鑑みてなされたものであり、本発明の目的とするところは、発光素子の V I 特性がセンシング (sensing) される際に生じうる画質の劣化を防止することが可能な、新規かつ改良された表示装置、および制御方法を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明の一の観点によれば、電流が流れることにより発光する発光素子を含む画素回路を複数有し、表示データに基づき供給されるデータ信号に対応する画像を表示する表示部と、画像を表示させる期間である表示期間における上記発光素子の発光と、上記発光素子をセンシングさせる期間であるセンシング期間における上記発光素子のセンシングとを、上記画素回路ごとに制御する制御部と、上記表示データを補正する補正部と、を備え、上記補正部は、上記センシング期間において、センシングが行われる対象の上記画素回路である対象画素回路に対するセンシングが行われる場合に、上記対象画素回路に対応する補正後の表示データに基づく、上記対象画素回路の上記発光素子の発光量が、上記対象画素回路に対応する補正前の表示データに基づく、上記対象画素回路の上記発光素子の発光量である表示発光量から、上記センシング期間において上記対象画素回路の上記発光素子が発光する発光量であるセンシング発光量が減算された発光量となるように、上記対象画素回路に対応する上記表示データを補正する、表示装置が提供される。

40

【0008】

50

かかる構成によって、表示発光量からセンシング発光量が減算された発光量となるように表示データを補正するので、センシングが行われる場合であっても、表示データと発光量との整合をとることが可能となる。したがって、かかる構成によって、発光素子のVI特性がセンシングされる際に生じうる画質の劣化を防止することができる。

【0009】

また、上記補正部は、ある1垂直期間において、上記対象画素回路に対応する1垂直期間の表示データと、センシングを行う対象の上記画素回路ではない非対象画素回路に対応する1垂直期間の表示データとが同一のデータである場合には、上記対象画素回路の1垂直期間における上記発光素子の発光量と、上記非対象画素回路の1垂直期間における上記発光素子の発光量とが同一となるように、上記対象画素回路に対応する上記表示データを補正してもよい。

10

【0010】

また、上記制御部は、表示データに基づいて、上記対象画素回路に対するセンシングを選択的に行ってもよい。

【0011】

また、上記制御部は、上記対象画素回路に対応する上記表示発光量が、上記センシング発光量よりも小さい場合、または、上記対象画素回路に対応する上記表示発光量が、上記センシング発光量以下である場合には、上記対象画素回路に対するセンシングを行わなくてもよい。

【0012】

また、上記目的を達成するために、本発明の他の観点によれば、電流が流れることにより発光する発光素子を含む画素回路を複数有し、表示データに基づき供給されるデータ信号に対応する画像を表示する表示部を有する表示装置における制御方法であって、画像を表示させる期間である表示期間における上記発光素子の発光と、上記発光素子をセンシングさせる期間であるセンシング期間における上記発光素子のセンシングとを、上記画素回路ごとに制御するステップと、上記表示データを補正するステップと、を有し、上記補正するステップでは、上記センシング期間において、センシングが行われる対象の上記画素回路である対象画素回路に対するセンシングが行われる場合に、上記対象画素回路に対応する補正後の表示データに基づく、上記対象画素回路の上記発光素子の発光量が、上記対象画素回路に対応する補正前の表示データに基づく、上記対象画素回路の上記発光素子の発光量である表示発光量から、上記センシング期間において上記発光素子が発光する発光量であるセンシング発光量が減算された発光量となるように、上記対象画素回路に対応する上記表示データが補正される、制御方法が提供される。

20

30

【0013】

かかる方法が用いられることによって、表示発光量からセンシング発光量が減算された発光量となるように表示データが補正されるので、センシングが行われる場合であっても、表示データと発光量との整合をとることが可能となる。したがって、かかる方法が用いられることによって、発光素子のVI特性がセンシングされる際に生じうる画質の劣化を防止することができる。

【発明の効果】

40

【0014】

本発明によれば、発光素子のVI特性がセンシングされる際に生じうる画質の劣化を防止することができる。

【図面の簡単な説明】

【0015】

【図1】本発明の実施形態に係る表示装置における制御方法に係る処理の一例を説明するための流れ図である。

【図2】本発明の第1の実施形態に係る表示データと、画素回路が有する発光素子の発光状態との一例を示す説明図である。

【図3】第1の実施形態に係る表示装置における動作のタイミングチャート(timing ch

50

art) の一例を示す説明図である。

【図 4】第 1 の実施形態に係る表示装置の構成の一例を説明するための説明図である。

【図 5】第 1 の実施形態に係る表示装置の構成の一例を説明するための説明図である。

【図 6】第 1 の実施形態に係る 1 垂直期間におけるタイミングチャートの一例を示す説明図である。

【図 7】第 1 の実施形態に係る画素回路の基本動作の一例を示す説明図である。

【図 8】第 1 の実施形態に係るセンシング回路の構成の一例を説明するための説明図である。

【図 9】第 1 の実施形態に係るセンシングタイミングチャートの一例を説明するための説明図である。

10

【図 10】本発明の実施形態に係る画素回路が含む発光素子の V I 特性の一例を示す説明図である。

【図 11】本発明の実施形態に係る画素回路が含む発光素子に流れる電流と、輝度との関係の一例を示す説明図である。

【図 12】本発明の実施形態に係る画素回路が含む発光素子における、階調と発光量との関係の一例を示す説明図である。

【図 13】本発明の第 2 の実施形態に係る表示データと、画素回路が有する発光素子の発光状態との一例を示す説明図である。

【図 14】第 2 の実施形態に係る表示装置における動作のタイミングチャートの一例を示す説明図である。

20

【図 15】第 2 の実施形態に係る表示装置の構成の一例を説明するための説明図である。

【図 16】第 2 の実施形態に係る表示装置の構成の一例を説明するための説明図である。

【図 17】第 2 の実施形態に係る 1 垂直期間におけるタイミングチャートの一例を示す説明図である。

【図 18】第 2 の実施形態に係る画素回路の基本動作の一例を示す説明図である。

【発明を実施するための形態】

【0016】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

30

【0017】

(本発明の実施形態に係る表示装置、制御方法の概要)

本発明の実施形態に係る表示装置は、例えば、発光素子を含む画素回路を有するアクティブマトリクス型の表示装置である。

【0018】

ここで、本発明の実施形態に係る発光素子としては、例えば、有機 EL 素子 (organic Electro Luminescence element) や、無機 EL 素子 (Inorganic Electro Luminescence element) など、電流が流れることにより発光する任意の発光素子が挙げられる。

以下では、本発明の実施形態に係る発光素子が、有機 EL 素子である場合を例に挙げ、発光素子を「OLED」と示す場合がある。

40

【0019】

発光素子を含む画素回路を有するアクティブマトリクス型の表示装置では、例えば、発光素子の V I 特性および I L 特性のばらつきにより、発光素子に一定電圧や一定電流を印加しても輝度ムラ (luminance unevenness) による画質劣化が発生しうる。上記発光素子の V I 特性および I L 特性のばらつきは、例えば、発光素子の製造時のばらつきや、発光素子の経時劣化のはらつきなどにより生じる。ここで、発光素子の製造時のばらつきによる V I 特性および I L 特性のばらつきは、例えば、輝度ムラの発生の要因となりうる。また、発光素子の経時劣化のはらつきによる V I 特性および I L 特性のばらつきは、例えば、焼き付き (イメージスティッキング (Image Sticking)) の発生の要因となりうる。

50

【0020】

ここで、例えば特許文献1に記載の技術のような発光素子のVI特性を測定可能な技術を利用して、発光素子のVI特性をセンシングし、センシング結果に基づき発光素子のVI特性およびIL特性を補償ことによって、上記のような画質劣化を防止することは可能である。

【0021】

しかしながら、例えば特許文献1に記載の技術のような既存の発光素子のVI特性を測定可能な技術を用いる場合には、発光素子のセンシング時に発光素子が発光してしまうことから、例えば、線欠陥や、黒浮きによるコントラスト低下が生じることによって、画質の劣化が生じうる。

10

【0022】

そこで、本発明の実施形態に係る表示装置は、画像を表示させる期間（以下、「表示期間」と示す。）と、発光素子のセンシングを行う期間（以下、「センシング期間」と示す。）とを設け、画像の表示に係る発光素子の発光と、発光素子のセンシングとを、画素回路ごとに制御する。以下では、本発明の実施形態に係る表示装置が、1垂直期間内に表示期間とセンシング期間とを設け、垂直期間ごとに、画像の表示に係る発光素子の発光と、発光素子のセンシングとを、画素回路ごとに制御する場合を例に挙げる。

【0023】

また、本発明の実施形態に係る表示装置は、センシングが行われる対象の画素回路（以下、「対象画素回路」と示す。）に対して、センシングが行われる場合には、表示部（後述する）の表示画面に表示される画像に対応するデータである表示データを補正する。より具体的には、本発明の実施形態に係る表示装置は、対象画素回路が有する発光素子がセンシング期間において発光する発光量分を、表示データから減算することによって、対象画素回路に対応する表示データを補正する。

20

【0024】

例えば上記のように表示データが補正されることによって、補正後の表示データに基づく、1垂直期間における対象画素回路の発光素子の発光量は、対象画素回路に対応する“補正前の表示データに基づく、1垂直期間における対象画素回路の発光素子の発光量”から、“センシング期間において対象画素回路の発光素子が発光する発光量”が減算された発光量となる。以下では、“補正前の表示データに基づく、1垂直期間における対象画素回路の発光素子の発光量”を、「表示発光量」と示す。また、以下では、“センシング期間において対象画素回路の発光素子が発光する発光量”を、「センシング発光量」と示す。

30

【0025】

また、例えば上記のように表示データが補正されることによって、ある1垂直期間（1フレーム期間）において、対象画素回路に対応する1垂直期間の表示データと、センシングを行う対象の画素回路ではない画素回路（以下、「非対象画素回路」と示す。）に対応する1垂直期間の表示データとが同一のデータである場合には、1垂直期間における対象画素回路の発光量と、1垂直期間における非対象画素回路の発光量とは、同一となる。

【0026】

よって、本発明の実施形態に係る表示装置が、例えば上記のように表示データを補正することによって、センシングが行われる場合であっても、表示データと1垂直期間における発光量との整合をとることが可能となる。したがって、本発明の実施形態に係る表示装置は、例えばセンシング時に発光素子が発光することによる線欠陥による画質劣化など、発光素子のVI特性がセンシングされる際に生じうる画質の劣化を防止することができる。

40

【0027】

（本発明の実施形態に係る制御方法に係る処理）

上述した本発明の実施形態に係る制御方法について、より具体的に説明する。

【0028】

50

図1は、本発明の実施形態に係る表示装置における制御方法に係る処理の一例を説明するための流れ図であり、対象画素回路に対するセンシング制御の処理の一例を示している。

【0029】

本発明の実施形態に係る表示装置は、表示発光量がセンシング発光量以上であるか否かを判定する(S100)。画素が有する発光素子の発光量は、例えば、輝度に対応する発光素子に流れる電流*i*と発光時間*t*との積で表され、表示発光量は、表示データに基づき定まり、また、センシング発光量は、センシング期間に基づき定まる。

【0030】

ここで、本発明の実施形態に係る表示装置は、画像の表示に係る発光素子の発光と、発光素子のセンシングとを、画素回路ごとに制御するので、センシング期間を既知としてセンシング発光量を一定とすることが可能である。つまり、ステップS100における判定結果は、対象画素回路に対応する表示データに基づくこととなる。

【0031】

上述したように、本発明の実施形態に係る表示装置は、本実施形態に係る制御方法に係る処理として、例えば、対象画素回路が有する発光素子がセンシング期間において発光する発光量、すなわちセンシング発光量分を、表示データから減算することによって、発光素子のVI特性がセンシングされる際に生じる画質の劣化の防止を図る。ここで、例えば、対象画素回路に対応する表示データが黒を表示する表示データである場合など、表示データが低階調表示に係る表示データである場合には、センシング発光量分を表示データから減算することはできないことが起こりうる。また、上述したように、発光素子のセンシング時には、発光素子が発光してしまう。

【0032】

そこで、本発明の実施形態に係る表示装置は、ステップS100の判定を行うことによって、センシング発光量分を表示データから減算することが可能であるか否かを判定する。そして、本発明の実施形態に係る表示装置は、ステップS100に示す条件を満たすと判定された場合、すなわち、センシング発光量分を表示データから減算することが可能な場合に、対象画素回路に対するセンシングを行う(後述するステップS102~S112)。また、本発明の実施形態に係る表示装置は、ステップS100に示す条件を満たすと判定されない場合、すなわち、センシング発光量分を表示データから減算することが可能ではない場合には、対象画素回路に対するセンシングを行わない(後述するステップS114、S116)。

【0033】

例えば上記のように、表示データに基づいて対象画素回路に対するセンシングを選択的に行うことによって、本発明の実施形態に係る表示装置は、例えば、表示データが低階調表示に係る表示データである場合であっても、黒浮きによる画質劣化が生じることを防止することができる。

【0034】

なお、ステップS100の処理は、図1に示す処理に限られない。例えば、本発明の実施形態に係る表示装置は、ステップS100において、表示発光量がセンシング発光量より大きいと判定することも可能である。表示発光量がセンシング発光量より大きいと判定される場合には、本発明の実施形態に係る表示装置は、表示発光量がセンシング発光量より大きいと判定された場合に、対象画素回路に対するセンシングを行う。

【0035】

ステップS100において、表示発光量がセンシング発光量以上であると判定された場合には、本発明の実施形態に係る表示装置は、対象画素回路に対するセンシングを開始する(S102)。

【0036】

本発明の実施形態に係る表示装置は、例えば、電圧ELVDDを対象画素回路に供給し、発光素子の発光を開始させる(S104)。対象画素回路に供給される電圧ELVDD

10

20

30

40

50

は、センシングの制御に係る電圧（以下、「センシング電圧」と示す。） V_{SENSE} の一例であり、発光素子の VI 特性が測定可能なセンシング電圧であればよい。電圧 $ELVDD$ は、例えば、第1の共通電源から供給される。第1の共通電源は、本発明の実施形態に係る表示装置が備える電源であってもよいし、外部電源であってもよい。

【0037】

本発明の実施形態に係る表示装置は、電流センシングを開始する（S106）。本発明の実施形態に係る表示装置における、電流センシングに係る構成の一例については、後述する。

【0038】

本発明の実施形態に係る表示装置は、発光素子の特性を補正する補正值である発光素子特性補正值を算出し（S108）、算出された発光素子特性補正值を示すデータである発光素子特性補正值データを、例えば後述するデータメモリなどの記録媒体に転送する（S110）。

10

【0039】

本発明の実施形態に係る表示装置は、1垂直期間における対象画素回路の発光量が、表示発光量からセンシング発光量が減算された発光量となるように、表示データを補正する（S112）。

【0040】

例えば、本発明の実施形態に係る表示装置が、デジタル駆動を行う場合には、表示期間において発光素子が発光する発光時間が短くなるように表示データを補正することによって、1垂直期間における対象画素回路の発光量を、表示発光量からセンシング発光量が減算された発光量とする。また、例えば、本発明の実施形態に係る表示装置が、アナログ駆動を行う場合には、表示期間において発光素子に流れる電流が小さくなるように表示データを補正することによって、1垂直期間における対象画素回路の発光量を、表示発光量からセンシング発光量が減算された発光量とする。

20

【0041】

また、ステップS100において、表示発光量がセンシング発光量以上であると判定されない場合には、本発明の実施形態に係る表示装置は、対象画素回路に対するセンシングを停止する（S114）。

【0042】

本発明の実施形態に係る表示装置は、例えば、電圧 $ELVSS$ を対象画素回路に供給し、発光素子を非発光とさせる（S116）。対象画素回路に供給される電圧 $ELVSS$ は、例えば、発光素子が非発光となる電圧であり、センシング電圧 V_{SENSE} の他の例である。電圧 $ELVSS$ は、例えば、第2の共通電源から供給され、第2の共通電源は、いわゆる基底電源の役目を果たす。第2の共通電源は、本発明の実施形態に係る表示装置が備える電源であってもよいし、外部電源であってもよい。

30

【0043】

本発明の実施形態に係る表示装置は、対象画素回路に対するセンシング制御として、例えば図1に示す処理を行う。

【0044】

図1に示す処理が行われることによって、(a)センシング実行時に、表示発光量からセンシング発光量が減算された発光量となるように表示データを補正すること、および(b)表示データ（表示発光量）とセンシング期間（センシング発光量）との比較結果に基づいて、センシングの実施と停止とを切り替えること、が実現される。

40

【0045】

したがって、本発明の実施形態に係る表示装置は、例えば図1に示す処理を行うことによって上記(a)が実現されることにより、例えばセンシング時に発光素子が発光することによる線欠陥による画質劣化など、発光素子の VI 特性がセンシングされる際に生じる画質の劣化を防止することができる。

【0046】

50

また、本発明の実施形態に係る表示装置は、例えば図 1 に示す処理を行うことによって上記 (b) が実現されることにより、さらに、例えば表示データが低階調表示に係る表示データである場合であっても、黒浮きによる画質劣化が生じることを防止することができる。

【0047】

なお、本実施形態に係る制御方法に係る処理は、図 1 に示す処理に限られない。

【0048】

例えば、本発明の実施形態に係る表示装置は、図 1 に示すステップ S 1 0 0 の処理を行わずに、ステップ S 1 0 2 ~ S 1 1 2 の処理を行うことも可能である。図 1 に示すステップ S 1 0 0 の処理を行わずに、ステップ S 1 0 2 ~ S 1 1 2 の処理を行う場合であっても、本発明の実施形態に係る表示装置は、上記 (a) を実現することが可能であるので、発光素子の V I 特性がセンシングされる際に生じうる画質の劣化を防止することができる。

【0049】

以下、上述した本実施形態に係る制御方法に係る処理を行うことが可能な、本発明の実施形態に係る表示装置について、より具体的に説明する。本発明の実施形態に係る表示装置では、例えば、後述する制御部、および補正部が、本発明の実施形態に係る制御方法に係る処理を主導的に行う。

【0050】

また、以下において、“一の構成要素と、他の構成要素とを、接続する”とは、“当該一の構成要素と当該他の構成要素とが、さらに他の構成要素を介さずに、電氣的に接続されていること”、または、“当該一の構成要素と当該他の構成要素とが、さらに他の構成要素を介して、電氣的に接続されていること”をいう。

【0051】

(第 1 の実施形態に係る表示装置)

まず、第 1 の実施形態に係る表示装置として、デジタル駆動を行う表示装置について説明する。以下では、第 1 の実施形態に係る表示装置として、1 フィールドを複数に分割したサブフィールド期間それぞれにおいて、画素の発光素子をオン状態またはオフ状態とすることにより階調を表現するサイマルテニアス駆動を行う表示装置について説明する。

【0052】

[1] 第 1 の実施形態に係る表示装置における動作の一例

図 2 は、本発明の第 1 の実施形態に係る表示データと、画素回路が有する発光素子の発光状態との一例を示す説明図である。図 2 の A は、非対象画素回路における、表示データと発光素子の発光状態との一例を示しており、図 2 の B は、対象画素回路における、表示データと発光素子の発光状態との一例を示している。図 2 では、センシング発光量が 1 6 階調に設定されている例を示している。

【0053】

上述したように、第 1 の実施形態に係る表示装置は、対象画素回路に対してセンシングを行う際には、表示発光量からセンシング発光量が減算された発光量となるように表示データを補正する。そのため、例えば表示階調 = 1 6 の場合を例に挙げると、図 2 の A に示す非対象画素回路では、センシング期間に非発光で表示期間で発光しているのに対して、図 2 の B に示す対象画素回路では、センシング期間で発光し、表示期間では非発光となる。

【0054】

また、図 2 の A に示す非対象画素回路と、図 2 の B に示す対象画素回路とを比較すると、発光するタイミングは異なっているが、1 垂直期間における発光量は同一である。つまり、図 2 より、表示データと 1 垂直期間における発光量との整合がとれていることが分かる。

【0055】

なお、図 2 では、1 垂直期間内に 1 つのセンシング期間が設けられる例を示しているが、本発明の実施形態に係るセンシング期間は、上記に限られない。例えば、本発明の実施

10

20

30

40

50

形態に係る表示装置は、1垂直期間内に複数のセンシング期間を設けることが可能である。また、図2に示すようにサイマルテニアス駆動を行う場合には、本発明の実施形態に係る表示装置は、サブフィールド期間の間に、センシング期間を設けることも可能である。

【0056】

図3は、第1の実施形態に係る表示装置における動作のタイミングチャートの一例を示す説明図である。

【0057】

例えば図3に示すように、第1の実施形態に係る表示装置は、1フィールドを複数に分割したサブフィールド期間それぞれにおいて、画素の発光素子をオン状態またはオフ状態とすることにより階調を表現するデジタル駆動を行う。図3に示すD0～D7それぞれが、サブフィールド期間に該当する。

10

【0058】

また、図3に示すように、1垂直期間は、画素が有する発光素子の特性をセンシングするセンシング期間と、表示データに基づき画素が有する発光素子の発光量を制御することにより表示画面に画像を表示させる表示期間とに分けられる。

【0059】

センシング期間では、第1の実施形態に係る表示装置は、全ての画素回路にオフデータをプログラムすることで発光を停止させた後に、センシング選択信号で選択された画素回路（すなわち、対象画素回路）が有する発光素子に電圧を印加して、当該発光素子の特性をセンシングする。

20

【0060】

また、表示期間は、サブフィールドそれぞれがデータプログラム期間と発光期間とに分かれている。表示期間のデータプログラム期間では、第1の実施形態に係る表示装置は、線順次でデータ更新を行う。また、すべての画素回路がデータプログラム完了後、表示期間の発光期間では、第1の実施形態に係る表示装置は、発光制御を行う。

【0061】

[2] 第1の実施形態に係る表示装置の構成の一例

図4、図5は、第1の実施形態に係る表示装置の構成の一例を説明するための説明図である。図4は、第1の実施形態に係る表示装置100の構成の一例を示している。図5は、図4に示す画素回路112の構成の一例を示している。以下では、第1の実施形態に係る表示装置を、「表示装置100」と示す場合がある。

30

【0062】

以下、図4、図5を参照しつつ、第1の実施形態に係る表示装置100の構成の一例について説明する。

【0063】

[2-1] 表示装置100の構成の一例（図4）

表示装置100は、例えば、表示部102と、スキャンドライバ104（scan driver）と、センスドライバ106（sense driver）と、データドライバ108（data driver）とを備える。

40

【0064】

表示部102は、複数の画素回路112を有し、データ信号に対応する画像を表示画面に表示させる。画素回路112それぞれは、行状に配された制御線（図2に示すSCAN、SENSE）と列状に配された信号線（図2に示すDT）との交差部分に、マトリクス状に配置される。図4では、表示部102が、 $(n) \times (m)$ 個（ n は、整数。 m は、整数）の画素回路112を有している例を示している。表示部102が有する画素回路112の数や、制御線や信号線の数としては、例えば、表示装置100が対応する解像度などに対応する数が挙げられる。

【0065】

ここで、図4に示す第1の実施形態に係る表示装置100では、スキャンドライバ10

50

4、センストライバ106、およびデータドライバ108が、本発明の実施形態に係る制御方法に係る処理を主導的に行う制御部、および補正部の役目を果たす。より具体的には、図4に示す第1の実施形態に係る表示装置100では、例えば、スキャンドライバ104、センストライバ106、およびデータドライバ108が、“画像の表示に係る発光素子の発光と、発光素子のセンシングとを、画素回路112ごとに制御する”制御部の役目を果たす。また、図4に示す第1の実施形態に係る表示装置100では、データドライバ108が、“センシングが行われる場合において表示データを補正する”補正部の役目を果たす。

【0066】

なお、本発明の実施形態に係る制御部は、例えば、スキャンドライバ104、センストライバ106、およびデータドライバ108における処理タイミングを制御するタイミングコントローラ(図示せず)を含んでいてもよい。また、本発明の実施形態に係る制御部は、例えば、図4に示すスキャンドライバ104、センストライバ106、およびデータドライバ108のうちの、本発明の実施形態に係る制御方法に係る処理に係る一部のドライバであってもよい。また、本発明の実施形態に係る制御部は、例えば、1または2以上のIC(Integrated Circuit)で実現することも可能である。

10

【0067】

また、本発明の実施形態に係る補正部は、例えば、データドライバ108以外の他のドライバや、1または2以上のICで実現することが可能である。また、本発明の実施形態に係る制御部と補正部とは、例えば、同一のハードウェア(ドライバやICなど)であってもよいし、別体のハードウェアであってもよい。

20

【0068】

画素回路112それぞれと、データドライバ108には、電圧ELVDDと、電圧ELVSSとが供給される。

【0069】

ここで、電圧ELVDDは、例えば、第1の共通電源から供給され、画素回路112が含む発光素子の第1の端子(例えば、アノード)に選択的に印加される。また、電圧ELVSSは、例えば、第2の共通電源から供給され、画素回路112が含む発光素子の第2の端子(例えば、カソード)に印加される。

【0070】

本発明の実施形態に係る第1の共通電源と、第2の共通電源とは、第1の実施形態に係る表示装置が備えていてもよいし、第1の実施形態に係る表示装置の外部電源であってもよい。また、本発明の実施形態に係る第1の共通電源と、第2の共通電源とは、1つの電源回路(または電源装置)であってもよいし、異なる電源回路(または電源装置)であってもよい。

30

【0071】

スキャンドライバ104は、制御線SCANと接続され、発光制御に係る制御信号である走査信号を、制御線SCANに選択的に供給する。走査信号は、画素回路に配置されたトランジスタを制御する役目を果たす。

【0072】

センストライバ106は、制御線SENSEと接続され、センシングに係る制御信号であるセンシング信号を、制御線SENSEに選択的に供給する。センシング信号は、画素回路に配置されたトランジスタを制御する役目を果たす。

40

【0073】

データドライバ108は、信号線DTと接続され、データ信号VDATAを、信号線DTに選択的に供給する。また、データドライバ108は、センシング電圧VSENSEを、信号線DTに選択的に供給する。データ信号VDATA、またはセンシング電圧VSENSEの、信号線DTへの供給は、例えば、センストライバ106から供給される信号SENSE_CNTにより制御される。

【0074】

50

データドライバ108は、例えば、データメモリ114と、各データ線DT(n)にそれぞれ対応するデータドライバ回路116と、各データ線DT(n)にそれぞれ対応するセンシング回路118とを備える。

【0075】

データメモリ114には、表示データなどのデータが記憶される。データメモリ114としては、例えば、RAM(Random Access Memory)などが挙げられる。

【0076】

また、データドライバ回路116は、データ信号VDATAを、信号線DTに供給する。データドライバ回路116が供給するデータ信号VDATAとしては、例えば、データメモリ114に記憶されている補正前の表示データにあわせた階調データのデータ信号VDATAや、補正後の表示データにあわせた階調データのデータ信号VDATAが挙げられる。

10

【0077】

また、センシング回路118は、センシング電圧VSENSEが信号線DTへと供給される際に、電流センシングにより発光素子のVI特性をセンシングする。センシング回路118の構成の一例については、後述する。

【0078】

また、データドライバ108は、データドライバ回路116それぞれに対応するスイッチSW1と、センシング回路118それぞれに対応するスイッチSW2とを備える。スイッチSW1とスイッチSW2とは、センスドライバ106から伝達される信号SENSE_CNTに基づいて、排他的にオン状態、またはオフ状態となる。ここで、スイッチSW1、スイッチSW2としては、例えば、導電型が互いに異なるMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)などの、信号SENSE_CNTの信号レベルに応じて排他的にオン状態またはオフ状態となることが可能な、任意のスイッチング素子が挙げられる。

20

【0079】

[2-2]第1の実施形態に係る画素回路112の回路構成の一例(図5)

画素回路112は、例えば、スイッチトランジスタM1(switch transistor)と、サンプリングスイッチトランジスタM2(sampling switch transistor)と、センシングスイッチトランジスタM3(sensing switch transistor)と、保持容量CSTと、発光素子Dとを含む。

30

【0080】

ここで、本発明の実施形態に係るトランジスタとしては、例えば、TFET(Thin Film Transistor)などのFET(Field-Effect Transistor)が挙げられる。図5では、本発明の実施形態に係るトランジスタが、Pチャネル(channel)型のTFETである例を示しているが、本発明の実施形態に係るトランジスタは、上記に示す例に限られない。例えば、本発明の実施形態に係るトランジスタは、Nチャネル型のTFETであってもよい。また、後述する各トランジスタの役目を果たすことが可能であれば、本発明の実施形態に係るトランジスタは、FETに限られず、任意の種類トランジスタで構成されることも可能である。さらに、後述する各トランジスタの役目を果たすことが可能であれば、本発明の実施形態に係るトランジスタは、任意の回路素子であってもよい。以下では、本発明の実施形態に係るトランジスタが、Pチャネル型のTFETである場合を例に挙げる。

40

【0081】

スイッチトランジスタM1は、表示データに対応するデータ信号に応じて発光素子Dのアノードへの電圧供給をオン・オフする役目を果たす。スイッチトランジスタM1は、発光素子Dのアノードに接続される第1端子と、第1電源に接続される第2端子と、ゲート(制御端子)とを有する。スイッチトランジスタM1は、データ線DTを介してゲートに印加される電圧に基づいて、第2端子と接続されている第1電源と、第1端子と接続されている発光素子Dの第1端子とを接続して、発光素子Dを選択的に発光状態とする。

【0082】

50

サンプリングスイッチトランジスタM2は、データ線DTから供給されるデータ信号に応じたオン・オフ電圧を、スイッチトランジスタM1のゲートにサンプリングする役目を果たす。サンプリングスイッチトランジスタM2のゲートは、制御線SCANと接続され、サンプリングスイッチトランジスタM2は、制御線SCANから供給される走査信号に基づいて、選択的に上記オン・オフ電圧を、スイッチトランジスタM1のゲートに対して印加する。

【0083】

保持容量CSTは、スイッチトランジスタM1のゲートの電位を保持する。保持容量CSTを備えることによって、画素回路112は、データ線DTから供給されるデータ信号に対応する表示データを保持することが可能となる。保持容量CSTとしては、例えば、所定の静電容量を有するキャパシタが挙げられる。また、保持容量CSTは、例えば、寄生容量であってもよい。

10

【0084】

センシングスイッチトランジスタM3は、選択的に発光素子DのVI特性がセンシングされる状態とする役目を果たす。センシングスイッチトランジスタM3は、発光素子のアノードに接続される第1端子と、データ線DTに接続される第2端子と、ゲートとを有する。センシングスイッチトランジスタM3は、第2端子と接続されているデータ線DTと、第1端子に接続されている発光素子Dのアノードとを接続することによって、選択的に発光素子Dがセンシングされる状態とする。

20

【0085】

センシングスイッチトランジスタM3のゲートは、制御線SENSEと接続され、センシングスイッチトランジスタM3は、制御線SENSEから供給されるセンシング信号に基づいて、選択的にデータ線DTと発光素子Dのアノードとを接続させる。

【0086】

画素回路112は、例えば、スキャンドライバ104やセンスドライバ106において生成された制御信号（走査信号、センシング信号）により制御される。また、画素回路112には、表示データに対応するデータ信号がデータドライバ108から供給され、画素回路112が含む発光素子DのVI特性は、データドライバ108のセンシング回路118によりセンシングされる。

30

【0087】

なお、画素回路112の構成は、図5に示す例に限られない。例えば、第1の実施形態に係る画素回路112は、データ線DTから供給されるデータ信号に対応する表示データに応じた発光素子Dの発光と、発光素子Dのセンシングとを行うことが可能な、任意の回路構成をとることが可能である。後述する他の実施形態に係る画素回路においても、本発明の実施形態に係る画素回路の回路構成は、後述する例に限られない。

【0088】

[2-3] 1垂直期間におけるタイミングチャートと、第1の実施形態に係る画素回路112の基本動作との一例（図6、図7）

図6は、第1の実施形態に係る1垂直期間におけるタイミングチャートの一例を示す説明図であり、図7は、第1の実施形態に係る画素回路112の基本動作の一例を示す説明図である。図7に示すAは、図6の(1)に示す期間における画素回路112の動作を示しており、図7に示すBは、図6の(2)に示す期間における画素回路112の動作を示している。また、図7に示すCは、図6の(3)に示す期間における画素回路112の動作を示しており、図7に示すDは、図6の(4)に示す期間における画素回路112の動作を示している。

40

【0089】

表示装置100は、1垂直期間を、下記および図6に示す(1)~(4)の手順で制御する。

(1) センシング期間：発光素子の発光停止プログラム期間

(2) センシング期間：発光素子の特性をセンシングする特性センシング期間

50

(3) 表示期間：画素回路112へのデータプログラム期間

(4) 表示期間：発光素子の発光期間

【0090】

センシング期間における発光停止プログラム期間(上記(1)の期間)では、表示装置100は、図7のAに示すように、全ての画素回路にオフデータをプログラムすることによって、第1の共通電源からの電圧ELVDDの供給を遮断する。

【0091】

センシング期間における特性センシング期間(上記(2)の期間)では、図7のBに示すように、対象画素回路に対して、信号線DTからセンシング電圧VSENSEを発光素子Dに印加することによって、発光素子Dをセンシングする。

【0092】

表示期間におけるデータプログラム期間(上記(3)の期間)では、図7のCに示すように、表示データにあわせた階調データのデータ信号VDATAを、画素回路112にデータプログラムする。ここで、データプログラム期間中において、各画素回路が有する発光素子Dの誤発光を防止するため、表示装置100は、第2の共通電源から供給される電圧ELVSSを電圧振幅(高電圧)させることによって、全ての画素回路における発光を停止させる。

【0093】

全ての画素回路112へのデータプログラム完了後の表示期間における発光期間(上記(4)の期間)では、表示装置100は、第2の共通電源から供給される電圧ELVSSを電圧振幅(低電圧)させることによって、図7のDに示すように、画素回路が有する発光素子Dを発光させる。

【0094】

各垂直期間において、上記(1)~上記(4)の手順で制御を行うことによって、表示装置100は、高精度での発光素子のセンシングと表示制御とを行うことができる。

【0095】

[2-4]第1の実施形態に係るセンシング回路118の構成と、センシングタイミングチャートとの一例(図8、図9)

図8は、第1の実施形態に係るセンシング回路118の構成の一例を説明するための説明図であり、図9は、第1の実施形態に係るセンシングタイミングチャートの一例を説明するための説明図である。図8では、センシング回路118の他、データドライバ108を構成する他の構成要素も併せて示している。図8のAは、表示発光量がセンシング発光量以上である場合、すなわち、対象画素回路においてセンシングを行う場合におけるセンシング回路118の動作の一例を示している。また、図8のBは、表示発光量がセンシング発光量より小さい場合、すなわち、対象画素回路においてセンシングを行わない場合におけるセンシング回路118の動作の一例を示している。

【0096】

センシング回路118は、例えば、スイッチSW3と、スイッチSW4と、電流測定回路120と、A/D変換回路122とを備える。

【0097】

スイッチSW3とスイッチSW4とは、データドライバ回路116から伝達される選択信号VSENSE_SELに基づいて、排他的にオン状態、またはオフ状態となり、高電圧(ELVDD)のセンシング電圧VSENSE、または、低電圧(ELVSS)のセンシング電圧VSENSEを選択する。スイッチSW3、スイッチSW4としては、例えば、導電型が互いに異なるMOSFETなど、選択信号VSENSE_SELに基づいて排他的にオン状態、またはオフ状態となることが可能な、任意のスイッチング素子が挙げられる。

【0098】

電流測定回路120は、画素回路112の発光素子Dの特性のセンシング時に、信号線DT経由で流れる電流を測定する。A/D変換回路122は、電流測定回路120におい

10

20

30

40

50

て測定された電流値をデジタル信号に変換する。

【0099】

センシング期間に、センドライバ106から供給される信号SENSE_CNTによりデータドライバ108が備えるスイッチSW2がオン状態となると、信号線DTを介してセンシング回路118からセンシング電圧VSENSEが、画素回路112へ供給される。センシング回路118から供給されるセンシング電圧VSENSEは、データドライバ回路116から伝達される選択信号VSENSE_SELに基づき、スイッチSW3またはスイッチSW4の一方がオン状態となることによって、高電圧の電圧ELVDD（センシング実施）と低電圧の電圧ELVSS（センシング停止）となる。ここで、データドライバ回路116は、例えば、表示データに基づく図1のステップS100の判定を行い、判定結果に応じた信号レベルの選択信号VSENSE_SELを、スイッチSW3とスイッチSW4とに伝達する。以下では、選択信号VSENSE_SELがハイレベル（選択信号VSENSE_SEL = 1と示す。）のときに、スイッチSW3がオン状態となりセンシングが実施され、選択信号VSENSE_SELがローレベル（選択信号VSENSE_SEL = 0と示す。）のときに、スイッチSW4がオン状態となりセンシングが停止される場合を例に挙げる。

10

【0100】

センシングが実施される場合（選択信号VSENSE_SEL = 1の場合）、センシング回路118は、図8のAに示すように、信号線DTを介して電圧ELVDDをセンシング電圧VSENSEとして画素回路112に供給すると共に、電流測定回路120で電流を測定することによって、画素回路112が有する発光素子Dの特性をセンシングする。ここで、表示部102が備える複数の画素回路112のうち、センシングされる対象画素回路は、例えば図9に示すように、制御線SENSEに供給されるセンシング電圧VSENSEによって制御される。

20

【0101】

電流測定回路120においてセンシングされた発光素子Dの特性を示す電流値は、A/D変換回路122においてデジタル値に変換され、当該デジタル値を示すデータは、データメモリ114に転送される。

【0102】

また、センシングが停止される場合（選択信号VSENSE_SEL = 0の場合）、センシング回路118は、図8のBに示すように、信号線DTを介して電圧ELVSSをセンシング電圧VSENSEとして画素回路112に供給する。センシング電圧VSENSEとして電圧ELVSSが供給される場合には、対象画素回路において発光素子Dは発光せず、また、電流測定回路120における電流の測定も行われない。

30

【0103】

表示装置100は、例えば上記のように、対象画素回路における発光素子Dの特性のセンシングの実施と、センシングの停止との切り替えを実現する。

【0104】

[3] 本発明の実施形態に係る発光素子のVI特性の検出結果に基づく、表示データの補正に係る処理の概要（図10～図12）

40

図10は、本発明の実施形態に係る画素回路112が含む発光素子DのVI特性の一例を示す説明図である。図11は、本発明の実施形態に係る画素回路112が含む発光素子Dに流れる電流と、輝度との関係の一例を示す説明図である。図12は、本発明の実施形態に係る画素回路112が含む発光素子Dにおける、階調と発光量との関係の一例を示す説明図である。

【0105】

発光素子の発光量により階調表現が行われる表示装置では「発光量（階調）=輝度×発光時間」で階調表現が実現される。そのため、発光素子の特性のばらつき、および/または、発光素子の特性の劣化によって発光素子の特性が変動すると、発光素子に流れる電流値が変動する。例えば図10に示す“OLED特性1”から“OLED特性2”へと発光

50

素子の特性が変動した場合には、発光素子に流れる電流値は、図10に示す“OLED電流1”から“OLED電流2”へと変動する。

【0106】

また、発光素子に流れる電流値が変動すると、輝度が変動し、輝度ばらつきによる画質劣化が生じる。例えば、発光素子に流れる電流値が、図10に示す“OLED電流1”から“OLED電流2”へと変動した場合には、輝度は、図11に示す“OLED輝度1”から“OLED輝度2”へと変動する。

【0107】

そこで、本発明の実施形態に係る表示装置は、例えば図12に示すように、発光素子の特性をセンシングし、表示データを補正（例えば図12に示す“表示データ”から“補正後データ”への補正）することで、発光量（階調）が変動前と同等になるように制御する。なお、本発明の実施形態に係る表示装置は、例えば、発光素子のVI特性の検出結果に基づいて表示データを補正することが可能な、任意の技術を用いて、各画素回路が有する発光量（階調）を制御することが可能である。

10

【0108】

[4] 第1の実施形態に係る表示装置の効果

第1の実施形態に係る表示装置100は、表示発光量からセンシング発光量が減算された発光量となるように表示データを補正するので、センシングが行われる場合であっても、表示データと1垂直期間における発光量との整合をとることが可能である。したがって、表示装置100は、例えばセンシング時に発光素子が発光することによる線欠陥による画質劣化など、発光素子のVI特性がセンシングされる際に生じうる画質の劣化を防止することができる。

20

【0109】

また、表示装置100は、例えば図8、図9を参照して説明したように、表示データに基づいて、対象画素回路における発光素子のセンシングの実施と停止を切り替えることが可能である。したがって、表示装置100は、例えば表示データが低階調表示に係る表示データである場合であっても、黒浮きによる画質劣化が生じることを防止することが可能となる。

【0110】

さらに、表示装置100は、例えば図10～図12を参照して説明したように、発光素子の特性のばらつき補償を行うことが可能であるので、画質の劣化を起さずに、発光素子の特性のばらつきを補償することができる。

30

【0111】

(第2の実施形態に係る表示装置)

なお、本発明の実施形態に係る制御方法に係る処理を行うことが可能な、本発明の実施形態に係る表示装置の構成は、上述した第1の実施形態に係る表示装置の構成に限られない。以下、本発明の第2の実施形態に係る表示装置として、アナログ駆動を行う表示装置について説明する。以下では、第2の実施形態に係る表示装置として、データプログラムと発光を線順次で制御するプログレッシブ駆動を行う表示装置について説明する。

40

【0112】

以下では、第2の実施形態に係る表示装置について、第1の実施形態に係る表示装置との相違点を中心に説明する。また、以下では、第1の実施形態に係る表示装置と同様の点については、説明を省略する。

【0113】

[I] 第2の実施形態に係る表示装置における動作の一例

図13は、本発明の第2の実施形態に係る表示データと、画素回路が有する発光素子の発光状態との一例を示す説明図である。図13のAは、非対象画素回路における、表示データと発光素子の発光状態との一例を示しており、図13のBは、対象画素回路における、表示データと発光素子の発光状態との一例を示している。図13では、センシング発光量が16階調に設定されている例を示している。

50

【 0 1 1 4 】

上述したように、第 2 の実施形態に係る表示装置は、対象画素回路に対してセンシングを行う際には、表示発光量からセンシング発光量が減算された発光量となるように表示データを補正する。そのため、例えば表示階調 = 16 の場合を例に挙げると、図 13 の A に示す非対象画素回路では、センシング期間に非発光で表示期間で発光しているのに対して、図 13 の B に示す対象画素回路では、センシング期間で発光し、表示期間では非発光となる。

【 0 1 1 5 】

また、発光量は「発光量 = 輝度 × 発光時間」で決まるため、図 13 の A に示す非対象画素回路と、図 13 の B に示す対象画素回路とを比較すると、発光するタイミングと輝度とは異なっているが、1 垂直期間における発光量は同一である。つまり、図 13 より、表示データと 1 垂直期間における発光量との整合がとれていることが分かる。

10

【 0 1 1 6 】

図 14 は、第 2 の実施形態に係る表示装置における動作のタイミングチャートの一例を示す説明図である。

【 0 1 1 7 】

第 1 の実施形態に係る表示装置 100 が、図 3 に示すような、表示データで重み付けされたサブフィールドに分離され、データプログラムと発光とが分かれていたサイマルテニアス駆動であるのに対して、第 2 の実施形態に係る表示装置は、図 14 に示すように、データプログラムと発光を線順次で制御するプログレッシブ駆動である。プログレッシブ駆動では、図 14 に示すように、表示データに重み付けされたサブフィールドが不要であり、また、センシング期間における発光停止プログラム期間が不要となる。

20

【 0 1 1 8 】

[I I] 第 2 の実施形態に係る表示装置の構成の一例

図 15、図 16 は、第 2 の実施形態に係る表示装置の構成の一例を説明するための説明図である。図 15 は、第 2 の実施形態に係る表示装置 200 の構成の一例を示している。図 16 は、図 15 に示す画素回路 202 の構成の一例を示している。以下では、第 2 の実施形態に係る表示装置を、「表示装置 200」と示す場合がある。

【 0 1 1 9 】

表示装置 200 は、図 4 に示す第 1 の実施形態に係る表示装置 100 と基本的に同様の構成を有する。また、表示装置 200 と図 4 に示す第 1 の実施形態に係る表示装置 100 との違いは、表示装置 200 が、発光開始と発光停止を制御する発光制御信号 EM が供給される制御線をさらに有している点にある。また、制御信号 EM が供給される制御線をさらに有することにより、表示装置 200 が備える画素回路 202 の構成が、図 5 に示す第 1 の実施形態に係る画素回路 112 とは異なる。

30

【 0 1 2 0 】

画素回路 202 は、図 5 に示す第 1 の実施形態に係る画素回路 112 と基本的に同様の構成を有する。画素回路 202 と図 5 に示す第 1 の実施形態に係る画素回路 112 との違いは、画素回路 202 がエミッションスイッチトランジスタ M4 をさらに備えることにある。

40

【 0 1 2 1 】

エミッションスイッチトランジスタ M4 は、発光素子 D のアノードに第 1 端子が接続され、スイッチトランジスタ M1 の第 1 端子に第 2 端子が接続される。また、エミッションスイッチトランジスタ M4 のゲートには、発光制御信号 EM が供給される信号線を介して、発光制御信号 EM が印加される。

【 0 1 2 2 】

画素回路 202 においてエミッションスイッチトランジスタ M4 は、ゲートに印加される発光制御信号 EM の電圧レベルに基づいて、発光素子 D とスイッチトランジスタ M1 とを選択的に接続させる役目を果たす。

【 0 1 2 3 】

50

表示装置 200 は、発光制御信号 EM が供給される信号線を介して発光制御信号 EM を供給することによって、画素回路 202 が有する発光素子 D の発光状態と非発光状態とを制御する。

【0124】

[I I I] 1 垂直期間におけるタイミングチャートと、第 2 の実施形態に係る画素回路 202 の基本動作との一例 (図 17、図 18)

図 17 は、第 2 の実施形態に係る 1 垂直期間におけるタイミングチャートの一例を示す説明図であり、図 18 は、第 2 の実施形態に係る画素回路 202 の基本動作の一例を示す説明図である。図 18 に示す A は、図 17 の (1) に示す期間における画素回路 202 の動作を示している。また、図 18 に示す B は、図 17 の (2) に示す期間内のデータプログラム期間における画素回路 202 の動作を示しており、図 18 に示す C は、図 17 の (2) に示す期間内の発光期間における画素回路 202 の動作を示している。

10

【0125】

表示装置 200 における制御が、第 1 の実施形態に係る表示装置 100 と異なる点は、センシング期間における発光停止プログラム期間が不要となり、表示期間はデータプログラム期間および発光期間 (線順次制御) である点である。具体的には、表示装置 200 は、1 垂直期間を、下記および図 17 に示す (i)、(i i) の手順で制御する。

(i) センシング期間：発光素子の特性をセンシングする特性センシング期間

(i i) 表示期間：画素回路 202 へのデータプログラム期間、および発光素子の発光期間

20

【0126】

センシング期間 (上記 (i) の期間) では、第 1 の実施形態に係る表示装置 100 と同様に、表示装置 200 は、第 1 の共通電源からの電圧 ELVDD の供給を遮断する。ここで、表示装置 200 は、発光制御信号 EM によって画素回路 202 の発光素子の発光を制御するので、第 1 の実施形態のようなセンシング期間における発光停止プログラム期間は不要となる。

【0127】

また、画素回路 202 は、スイッチトランジスタ M1 と発光素子 D との間にエミッションスイッチトランジスタ M4 を備えるので、センシング期間の間は、画素回路 202 に保持されたデータ信号 VDATA を保持することが可能となる。よって、表示装置 200 は、プログレッシブ駆動においてもセンシングを行うことができる。なお、画素回路 202 の構成は、図 17、18 に示す構成に限られず、データ線 DT から供給されるデータ信号に対応する表示データに応じた発光素子 D の発光と、保持されているデータ信号 VDATA を保持した状態で、センシングを行うことが可能な、任意の回路構成をとることが可能である。

30

【0128】

表示期間内のデータプログラム期間 (例えば図 17 の (2) において、制御線 SCAN に供給される走査信号がローレベルの信号である期間) では、図 18 の B に示すように、保持容量 CST にデータ信号 VDATA が書き込まれる。そして、表示期間内の発光期間 (例えば図 17 の (2) において、制御線 SCAN に供給される走査信号がローレベルの信号からハイレベルの信号へと変化した後の期間) では、図 18 の C に示すように、画素回路 202 が有する発光素子 D を発光させる。

40

【0129】

各垂直期間において、上記 (i)、上記 (i i) の手順で制御を行うことによって、表示装置 200 は、高精度での発光素子のセンシングと表示制御とを行うことができる。

【0130】

[I I I] 第 2 の実施形態に係る表示装置の効果

第 2 の実施形態に係る表示装置 200 は、第 1 の実施形態に係る表示装置 100 におけるサイマルテニクス駆動ではなく、異なる駆動方法であるプログレッシブ駆動で駆動するが、第 1 の実施形態に係る表示装置 100 と同様に、表示発光量からセンシング発光量

50

が減算された発光量となるように表示データを補正する。よって、表示装置 200 は、センシングが行われる場合であっても、表示データと 1 垂直期間における発光量との整合をとることが可能である。

【0131】

したがって、表示装置 200 は、例えばセンシング時に発光素子が発光することによる線欠陥による画質劣化など、発光素子の V I 特性がセンシングされる際に生じる画質の劣化を防止することができる。

【0132】

また、表示装置 200 は、第 1 の実施形態に係る表示装置 100 と基本的に同様の構成を有する。よって、表示装置 200 は、第 1 の実施形態に係る表示装置 100 と同様に、表示データに基づいて、対象画素回路における発光素子のセンシングの実施と停止を切り替えることが可能であるので、例えば表示データが低階調表示に係る表示データである場合であっても、黒浮きによる画質劣化が生じることを防止することができる。また、表示装置 200 は、第 1 の実施形態に係る表示装置 100 と同様に、発光素子の特性のばらつき補償を行うことが可能であるので、画質の劣化を起こさずに、発光素子の特性のばらつきを補償することができる。

10

【0133】

以上、本発明の実施形態として、表示装置を挙げて説明したが、本発明の実施形態は、かかる形態に限られない。本発明の実施形態は、例えば、テレビ (television) 受像機や、タブレット (tablet) 型の装置、携帯電話やスマートフォン (smart phone) などの通信装置、映像 / 音楽再生装置 (または映像 / 音楽記録再生装置)、ゲーム (game) 機、P C (Personal Computer) などのコンピュータ (computer) など、様々な機器に適用することができる。

20

【0134】

また、上記では、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

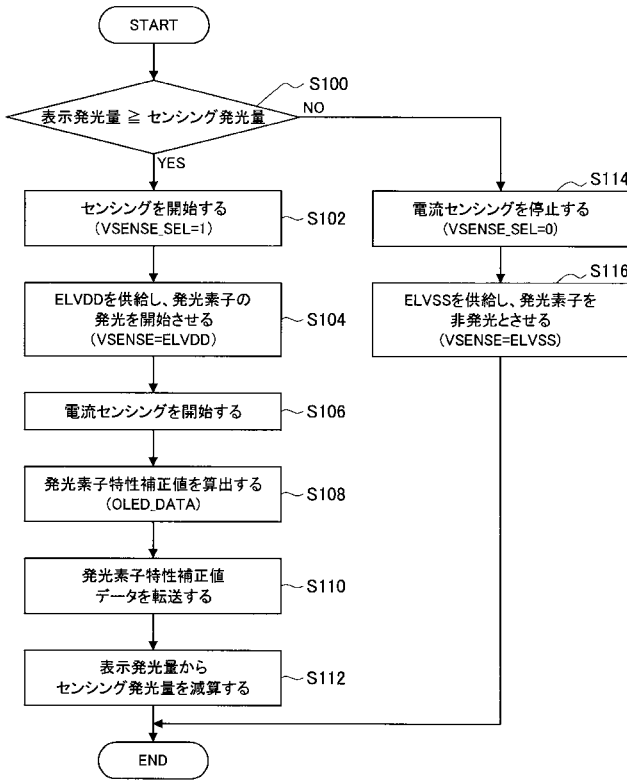
【符号の説明】

【0135】

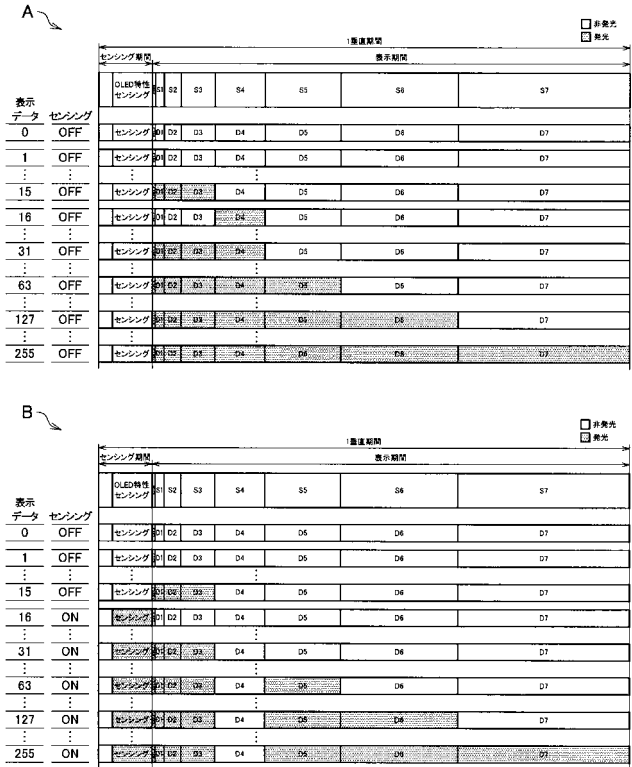
100、200 表示装置
 102 表示部
 104 スキャンドライバ
 106 センスドライバ
 108 データドライバ
 112、202 画素回路

30

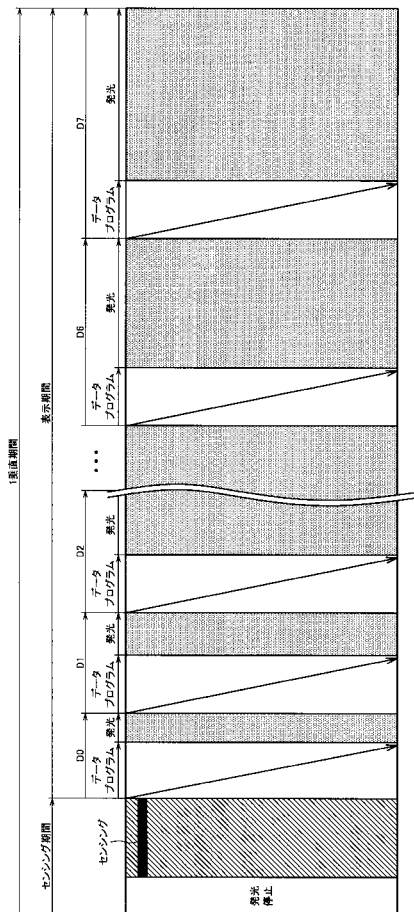
【図1】



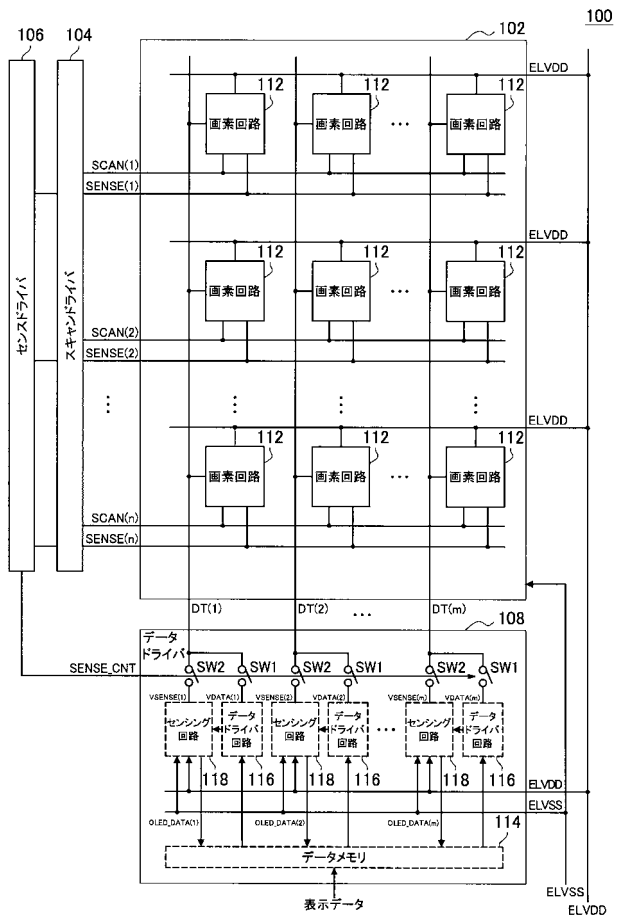
【図2】



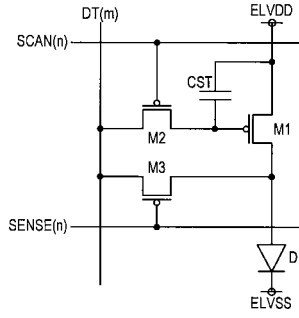
【図3】



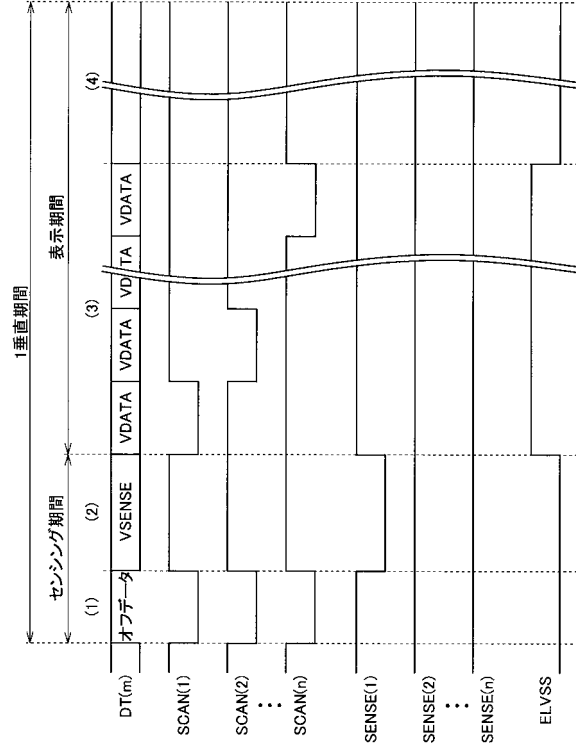
【図4】



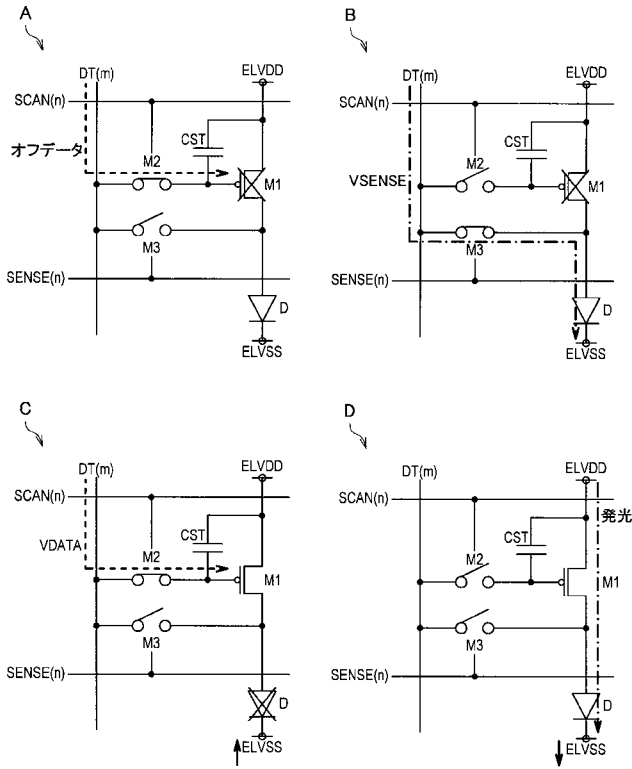
【 図 5 】



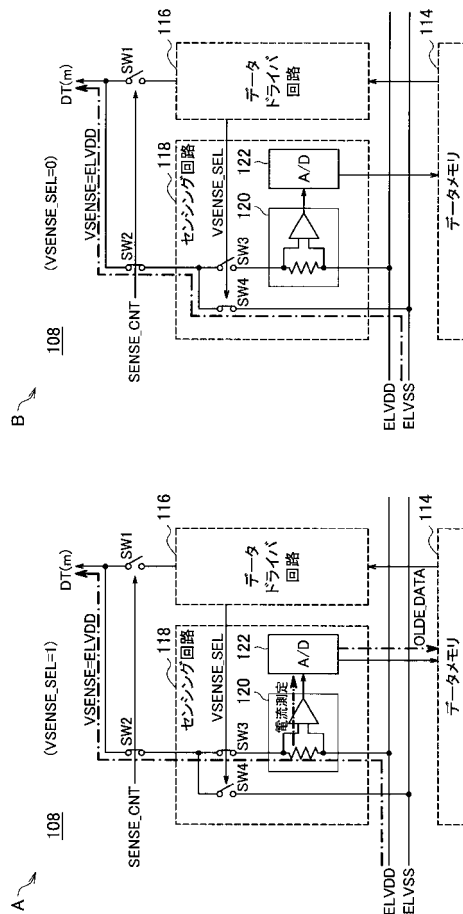
【 図 6 】



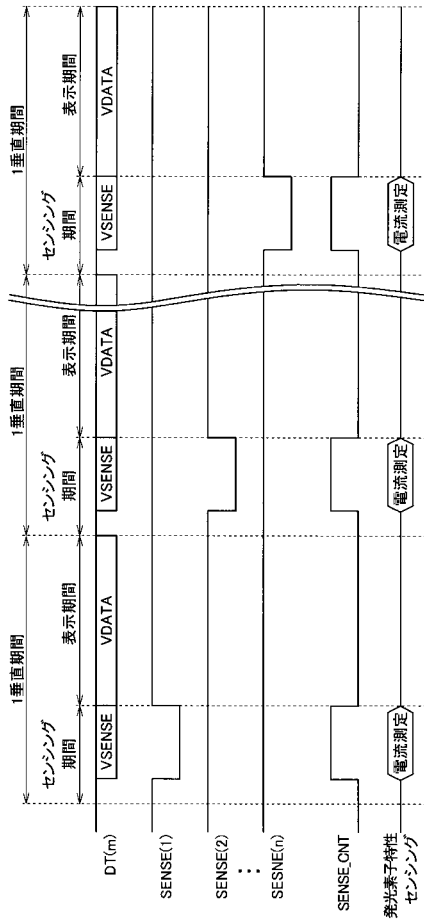
【 図 7 】



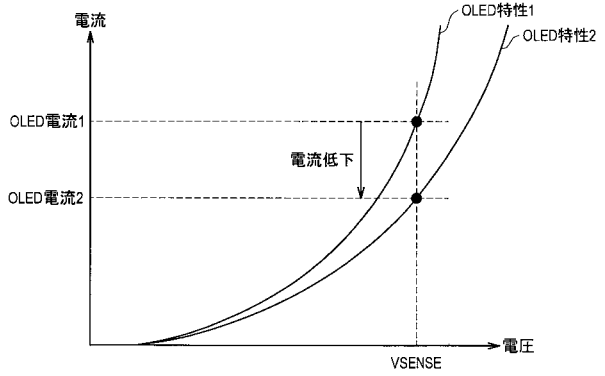
【 図 8 】



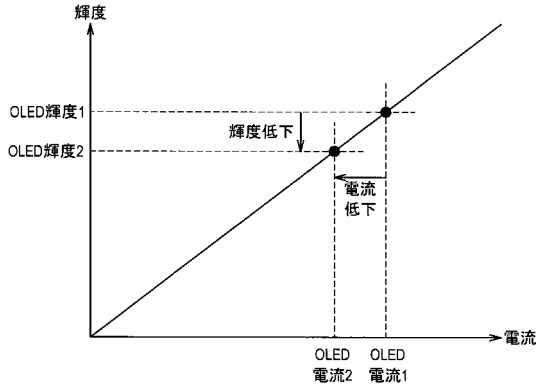
【図9】



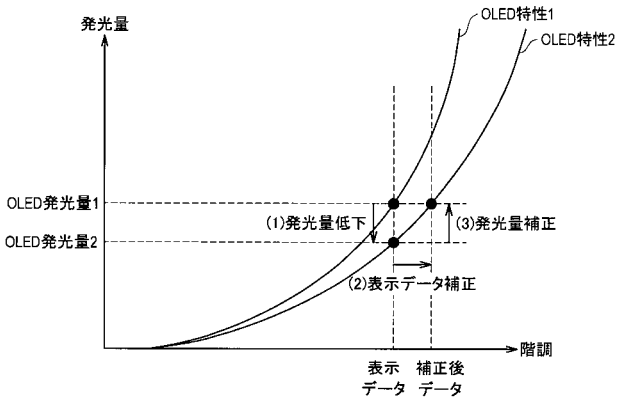
【図10】



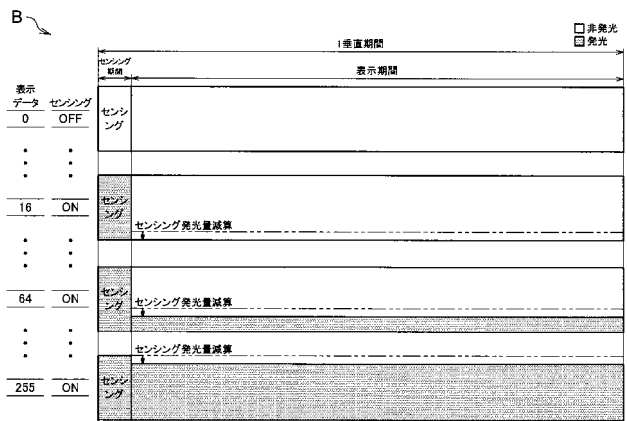
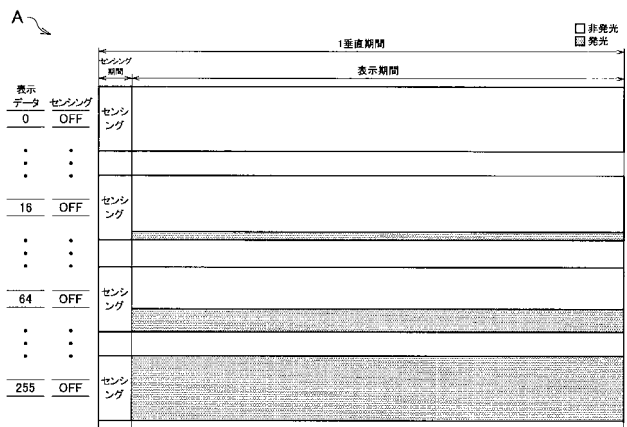
【図11】



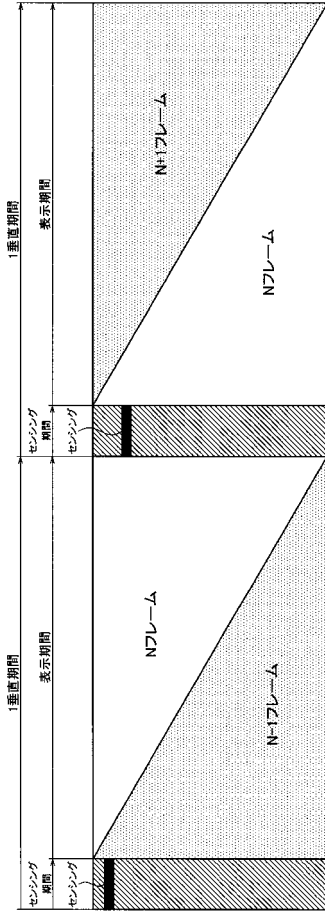
【図12】



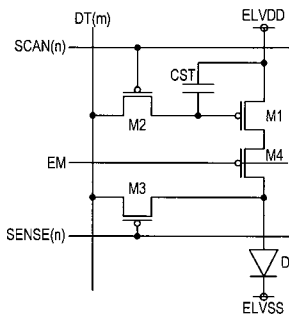
【図13】



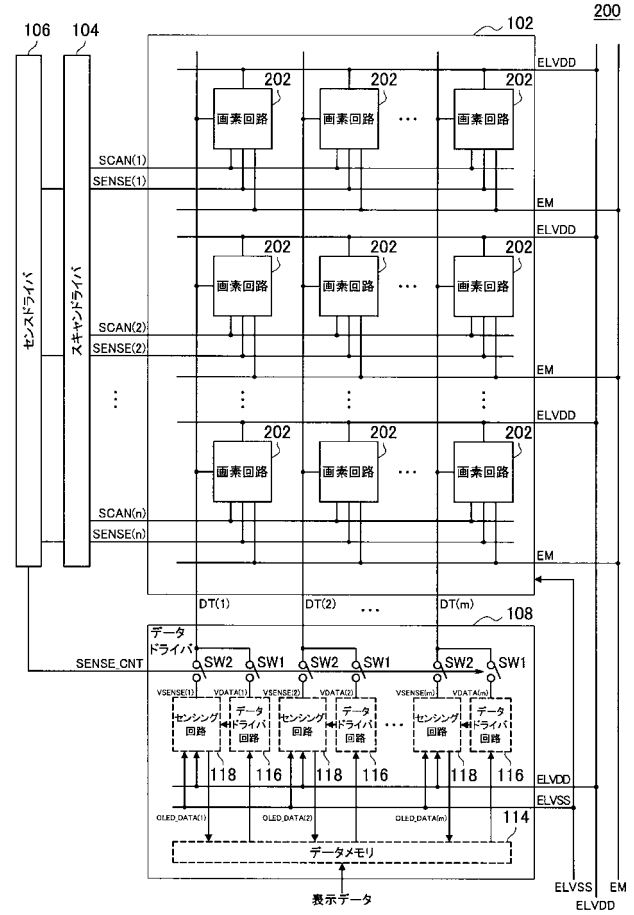
【 図 1 4 】



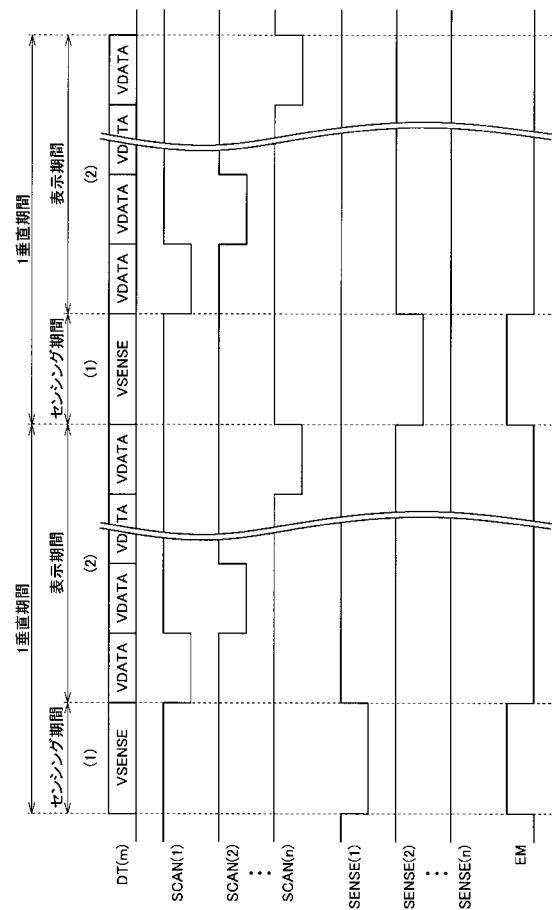
【 図 1 6 】



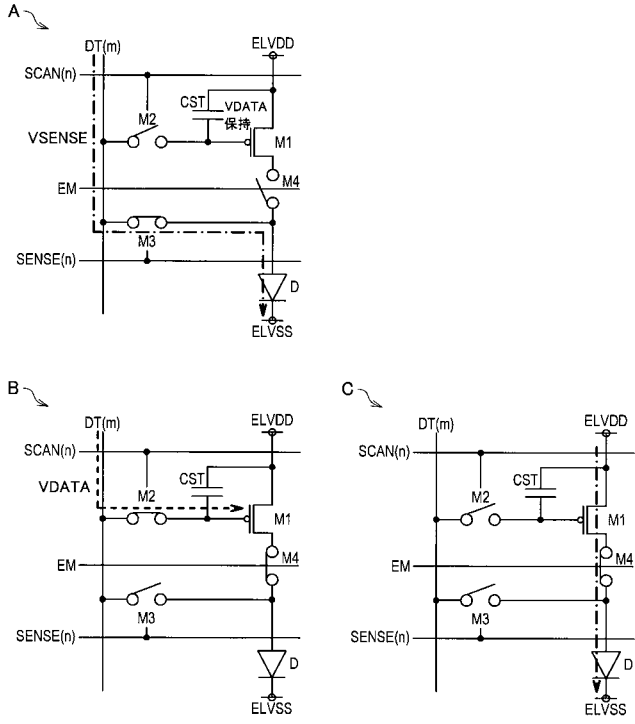
【 図 1 5 】



【 図 1 7 】



【 図 18 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 4 2 E
	G 0 9 G 3/20	6 4 1 P
	H 0 5 B 33/14	A
	H 0 5 B 33/08	

(72)発明者 石井 良
神奈川県横浜市鶴見区菅沢町 2 - 7 株式会社サムスン日本研究所内

(72)発明者 神田 栄二
神奈川県横浜市鶴見区菅沢町 2 - 7 株式会社サムスン日本研究所内

(72)発明者 古宮 直明
神奈川県横浜市鶴見区菅沢町 2 - 7 株式会社サムスン日本研究所内

F ターム (参考) 3K107 AA01 BB01 CC32 CC33 EE66 HH04
5C080 AA06 BB05 DD01 DD05 FF11 HH09 JJ02 JJ03 JJ04 JJ05
JJ07 KK02 KK07 KK43 KK47 KK50
5C380 AA01 AA02 AB06 AC07 AC08 AC11 AC12 BB01 BB04 BB23
BB25 BD04 CA08 CA12 CB01 CC09 CC26 CC27 CC33 CC63
CC64 CD013 CD014 CF01 CF18 CF27 CF41 CF49 CF51 DA06
DA09 EA06 FA03 FA28