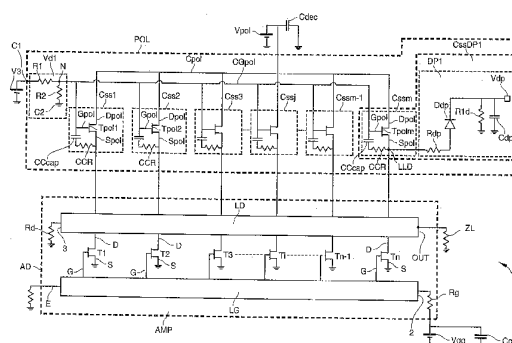


FR 2 882 204 - A1



L'invention concerne un circuit amplificateur large bande et un circuit pour sa polarisation.

Un domaine de l'invention est les amplificateurs intégrés MMIC (Circuit Intégré Monolithique Hyperfréquence) et plus particulièrement les amplificateurs distribués.

Ces circuits doivent permettre d'amplifier des signaux sur une très large bande de fréquence, pouvant aller jusqu'à 100 GHz, et sont généralement utilisés dans des applications de télécommunications optiques.

La figure 1 représente un exemple d'amplificateur distribué. Un tel amplificateur comprend une succession de transistors d'amplification connectés entre deux lignes de transmissions : une ligne LG de grille et une ligne LD de drain. Le signal à amplifier est amené à l'extrémité E d'entrée de la ligne de grille LG de l'amplificateur distribué AD, dont l'autre extrémité est reliée à une terminaison d'impédance R_G , tandis que la ligne de drain LD comporte une extrémité OUT de sortie du signal amplifié, connectée à une charge Z_L et a son autre extrémité 3 reliée à une terminaison d'impédance R_D .

Les transistors d'amplification distribués présentent l'avantage de contourner les limitations en fréquence des amplificateurs classiques. Dans un amplificateur distribué, on profite de l'addition de transconductances de cellules amplificatrices mise en parallèle entre des lignes conductrices. On compense ainsi l'effet des capacités d'entrée et de sortie des cellules amplificatrices. Ces capacités sont intégrées avec les inductances des lignes conductrices qui relient les cellules amplificatrices pour former des lignes de transmission artificielles large bande LD et LG. Pour une adaptation idéale en entrée et en sortie et ainsi éviter des phénomènes de réflexion et d'ondulation, les impédances des terminaisons, respectivement

R_G et R_D , doivent avoir la même valeur que l'impédance caractéristique de leur ligne de transmission artificielle respective.

L'un des problèmes posés par ces amplificateurs distribués concerne la polarisation en tension et en courant continu de chacune des cellules
5 amplificatrices réparties le long des deux lignes de transmission artificielles.

Ainsi qu'illustré sur la figure 2, une solution de l'art antérieur est d'amener la tension de polarisation et le courant continu nécessaire au fonctionnement de l'amplificateur distribué, par un circuit situé à l'extérieur du circuit intégré MMIC. Ce circuit de polarisation T_b comprend une série
10 de self-inductances L_b connectées à une source de tension V_{pol} pour amener la tension et le courant continu sur la ligne de transmission artificielle de drain LD de l'amplificateur distribué AD sans court-circuiter la composante fréquentielle du courant, ainsi qu'une capacité de liaison C_{lc} dont le rôle est d'assurer une bonne isolation par rapport à la tension
15 continue de polarisation tout en assurant la transmission de la composante fréquentielle vers la charge Z_L extérieure. Dans ce cas l'amplificateur est polarisé à partir de la sortie OUT de la ligne artificielle de drain LD.

La principale difficulté est la réalisation d'un tel dispositif sur une très
20 large bande de fréquences (20kHz à 100GHz), avec des contraintes de courant élevé, de faibles pertes RF et de bons coefficients de réflexion. En outre, le circuit de polarisation T_b est encombrant, ce qui pose problème pour son intégration dans des boîtiers de faibles dimensions nécessaires pour la montée en fréquence ou dans des boîtiers conçus pour un montage
25 en surface.

Pour pallier ces inconvénients, une autre solution de l'art antérieur consiste à polariser l'amplificateur distribué AD à travers la terminaison R_D de la ligne de sortie LD, selon la figure 3. Cette solution permet à la fois d'assurer les besoins d'une bonne terminaison de cette ligne et de polariser
30 correctement l'amplificateur. Toutefois, pour des applications demandant une forte puissance de sortie, l'amplificateur distribué exige une tension de polarisation élevée et un courant continu important. Il s'ensuit des

problèmes de forte dissipation thermique de la résistance R_D , et une forte capacité parasite apportée par les contacts ohmiques de la résistance R_D , qui, à haute fréquence, modifie le comportement purement résistif de la terminaison. La polarisation des étages amplificateurs est dans ce cas
5 dégradée et l'adaptation de l'impédance en sortie de l'amplificateur distribué AD n'est plus assurée.

Une autre solution de l'art antérieur, décrite dans le document EP-A-1 388 935 et représentée à la figure 4, est d'utiliser une charge active 200 pour à la fois réaliser la terminaison de la ligne de drain de la cellule
10 d'amplification distribuée 100 et polariser cette cellule d'amplification distribuée 100. Cette charge active 200 permet de maintenir les conditions de polarisation de cette cellule d'amplification distribuée 100, tout en conservant l'impédance Z_{ca} de la charge active égale à une impédance stable de la terminaison de la ligne de drain, indépendamment du courant
15 qui traverse la charge active. Cette charge active 200, incluant des transistors T2 qui jouent le rôle de sources de courant, est connectée entre une alimentation Vdd et la ligne de transmission artificielle de drain LD de l'amplificateur distribué AD. Les grilles G2 de ces transistors T2 sont reliées à un pont diviseur R1R2 de manière à fixer leur potentiel de grille. La grille
20 G2 et la source S2 des transistors T2 de la charge active 200 sont par ailleurs reliées entre elles par l'intermédiaire d'au moins un condensateur C1 avec ou sans résistance RC1 en série. Le fait de fixer le potentiel de grille des transistors T2 de la charge active 200 et de laisser flottant le potentiel de leur source S2 permet d'assurer que la tension drain - source
25 des transistors T2 de la charge active CAG soit toujours supérieure à leur tension de saturation, quelle que soit la valeur du courant I_{DS1} traversant l'amplificateur.

La mise en œuvre d'une telle charge active est compliquée, du fait des nombreuses exigences auxquelles celle-ci doit satisfaire. En particulier,
30 il est difficile de maintenir la condition sur Z_{ca} à hautes fréquences. Il y a en effet à hautes fréquences un problème de désadaptation en sortie de l'amplificateur.

Une autre solution de l'état de la technique, selon de document US-A-6 788 148 consiste à connecter à la ligne de drain un réseau de terminaison dépendant de la fréquence, comprenant des résistances et des capacités, et de polariser les transistors d'amplification par des sources de courant distribuées le long de la ligne de drain. Ces sources de courant comprennent des transistors de polarisation connectés entre une alimentation et la ligne de drain.

Toutefois, ces sources de courant ne sont pas idéales et présentent l'inconvénient d'apporter leur propre impédance en parallèle au réseau de terminaison sur la ligne de drain. Il est ainsi également très difficile de maintenir une impédance constante en fonction de la fréquence sur la ligne de drain. L'impédance parallèle des sources de courant chute en hautes fréquences, ce qui crée des pertes en hautes fréquences sur la ligne de drain.

L'invention vise à obtenir un circuit amplificateur large bande et un circuit pour sa polarisation, qui pallient les inconvénients de l'état de la technique et qui ait une polarisation en tension et courant continus adéquate, tout en diminuant les pertes à hautes fréquences.

A cet effet, un premier objet de l'invention est un circuit amplificateur large bande, comprenant une cellule d'amplification distribuée, la cellule d'amplification comprenant plusieurs transistors d'amplification connectés distributivement entre une ligne de sortie et une ligne d'entrée,

la ligne d'entrée ayant une entrée de signal large bande à amplifier, la ligne de sortie ayant une sortie de signal large bande amplifié et une extrémité opposée de terminaison,

au moins une cellule de polarisation des transistors d'amplification, comportant au moins un transistor de polarisation, étant connectée entre une alimentation et la ligne de sortie de la cellule d'amplification entre sa sortie et son extrémité opposée de terminaison, caractérisé en ce que

l'extrémité de terminaison de la ligne de sortie est connectée à une résistance de terminaison,

une résistance série de court-circuit de la grille du transistor de polarisation à sa source est intégrée à la cellule de polarisation,

5 cette résistance série de court-circuit ayant une valeur résistive comprise entre un Ohm et cent Ohm.

Grâce à l'invention, la grille et la source des transistors de polarisation sont court-circuitées par la résistance série à toutes fréquences, et notamment à hautes fréquences.

10 Au contraire, dans l'état de la technique, la grille et la source des transistors de polarisation sont reliées entre elles par un simple conducteur de court-circuit. Or, si un tel conducteur de court-circuit se comporte comme une impédance nulle en basse fréquences, ce conducteur a un effet selfique en hautes fréquences et fait apparaître une impédance élevée
15 entre la grille et la source des transistors de polarisation, qui fait chuter l'impédance drain - source de chaque transistor de polarisation, alors semblable à une conductance élevée, sur la ligne de sortie et crée des pertes indésirables de l'amplificateur à hautes fréquences.

Au contraire, l'invention permet de maintenir en hautes fréquences
20 une tension proche de zéro et constante au travers de la résistance série entre la grille et la source des transistors de polarisation et donc de ne plus faire intervenir la transconductance g_m ($g_m = \partial I_{DS} / \partial V_{GS}$) dans l'impédance drain – source à ces fréquences, car les variations de la tension grille – source V_{GS} ne sont plus possibles, et donc de maintenir grande
25 l'impédance parallèle drain - source de chaque transistor de polarisation sur la ligne de sortie. De ce fait, chaque cellule de polarisation perturbe peu le fonctionnement de l'amplificateur distribué, car on évite les pertes supplémentaires sur la ligne de sortie.

Par exemple, la résistance série de court-circuit remplace au moins
30 en partie la longueur d'un tronçon de conducteur intégré à la cellule de polarisation et allant de la source vers la grille du transistor de polarisation.

Suivant un mode de réalisation de l'invention, le circuit série entre la source et la grille du transistor de polarisation ne comporte que la résistance série de court-circuit.

5 Suivant un autre mode de réalisation de l'invention, le circuit série entre la source et la grille du transistor de polarisation comporte, en série avec la résistance série de court-circuit, un condensateur,

la grille du transistor de polarisation de la cellule de polarisation est reliée au nœud d'un pont diviseur de tension, entre les extrémités duquel est appliquée une tension de contrôle du courant de polarisation fourni par
10 le transistor de polarisation.

Par exemple, dans ce mode de réalisation, le condensateur est intégré à la cellule de polarisation en série avec la résistance série de court-circuit entre la grille et la source du transistor de polarisation.

15 Par exemple, plusieurs cellules de polarisation, comportant chacune au moins un transistor de polarisation, sont prévues, et le pont diviseur de tension est commun aux transistors de polarisation.

Par exemple, une résistance est prévue entre la grille du transistor de polarisation et le nœud du pont diviseur de tension.

20 Suivant un autre mode de réalisation de l'invention, la cellule de polarisation comporte entre l'alimentation et la ligne de sortie de la cellule d'amplification et en cascade avec le premier transistor de polarisation dont la grille est connectée à la source par la résistance série de court-circuit, au moins un autre transistor de polarisation, dont la grille est reliée à la grille du premier transistor de polarisation par une autre résistance série de
25 court-circuit, ayant une valeur résistive comprise entre 1 Ohm et 100 Ohm.

Suivant une caractéristique de l'invention, la cellule de polarisation comporte plusieurs desdits transistors de polarisation en cascade entre l'alimentation et la ligne de sortie de la cellule d'amplification.

30 Suivant un mode de réalisation de l'invention, la résistance série de court-circuit a une valeur résistive R comprise entre 1 Ohm et 10 Ohm.

Suivant une caractéristique de l'invention, la résistance de terminaison de la ligne de sortie est fixe.

Suivant un mode de réalisation de l'invention, la ligne de sortie a une impédance caractéristique prescrite et la résistance de terminaison de la ligne de sortie est une résistance de valeur fixe, supérieure à ladite impédance caractéristique prescrite, réelle positive.

- 5 Suivant un mode de réalisation de l'invention, la résistance de terminaison de la ligne de sortie a une valeur comprise entre $1,5.Z_c$ et $10.Z_c$, où Z_c est la valeur de l'impédance caractéristique prescrite de la ligne de sortie.

- 10 Suivant une caractéristique, pouvant être protégée indépendamment de ce qui précède, un circuit de détection de puissance du signal large bande de la ligne de sortie, comportant une sortie de mesure de la puissance du signal large bande, distincte de la sortie de signal large bande amplifié de la ligne de sortie, est incorporé à la cellule de polarisation.

- 15 Suivant une caractéristique, le circuit de détection de puissance du signal large bande est connecté à la source d'au moins un transistor de polarisation de la cellule de polarisation.

- 20 Par exemple, le circuit de détection de puissance du signal large bande comporte un point de liaison à la ligne de sortie, connecté à une extrémité d'une résistance série, dont l'autre extrémité est reliée à une première extrémité d'au moins un moyen formant diode, dont la deuxième extrémité est reliée à un étage redresseur, apte à fournir une composante continue de mesure de la puissance du signal large bande sur la sortie de mesure.

- 25 Par exemple, un moyen d'interruption/passage du courant, apte à être commandé par un conducteur, est prévu entre la résistance série du circuit de détection de puissance du signal large bande et son moyen formant diode.

- 30 Par exemple, la sortie de mesure de la puissance du signal large bande est reliée à une entrée d'un amplificateur différentiel, dont l'autre entrée est reliée à la sortie de mesure d'un circuit de détection d'une tension continue de référence, qui a le même circuit que le circuit de

détection de puissance du signal large bande, afin de compenser la température.

Par exemple, une pluralité desdites cellules de polarisation est prévue, et le circuit de détection de puissance du signal large bande est
5 intégré à l'une des cellules de polarisation.

Suivant une caractéristique, le circuit de détection de puissance du signal large bande est prévu sur la cellule de polarisation, située à proximité de la sortie de signal large bande amplifié.

Un deuxième objet de l'invention est un circuit de polarisation,
10 comportant une ligne de transmission large bande, connectée à au moins une cellule de fourniture d'un courant de polarisation comportant au moins un transistor de polarisation connecté entre un plot d'alimentation et la ligne de transmission,

caractérisé en ce que
15 il est intégré sur une puce et comporte :

- un plot de connexion de la ligne de transmission pour la fourniture à l'extérieur des courants de polarisation,
- un plot de sortie vers l'extérieur de la puce d'un signal large bande, qui est relié à la ligne de transmission, et
- 20 - une résistance série de court-circuit de la grille du transistor de polarisation à sa source, intégrée à la cellule de polarisation,

cette résistance série de court-circuit ayant une valeur résistive R comprise entre 1 Ohm et 100 Ohm.

Suivant une caractéristique, pouvant être protégée
25 indépendamment, le circuit de polarisation est caractérisé en ce qu'un circuit de détection de puissance de signal large bande, connecté à la ligne de transmission et comportant un plot de sortie vers l'extérieur d'une mesure de la puissance du signal large bande de la ligne de transmission, distinct du plot de sortie de signal large de la ligne de transmission, est
30 incorporé à la cellule de fourniture d'un courant de polarisation.

L'invention sera mieux comprise à la lecture de la description qui va suivre, donnée uniquement à titre d'exemple non limitatif en référence aux dessins annexés, sur lesquels :

- les figures 1, 2, 3 et 4 représentent des premier, deuxième,
5 troisième et quatrième circuits amplificateurs de l'état de la technique,
- la figure 5 représente un mode de réalisation d'un circuit amplificateur suivant l'invention,
- la figure 6 représente une partie du circuit de polarisation du circuit amplificateur selon la figure 6,
- 10 - la figure 7 représente une autre partie du circuit de polarisation du circuit amplificateur selon la figure 6,
- la figure 8 représente une variante du circuit de polarisation de la figure 6,
- la figure 9 représente un schéma équivalent du circuit de
15 polarisation des figures 5, 6, 7 et 8,
- la figure 10 représente un mode de réalisation d'un circuit de détection de puissance du circuit amplificateur suivant l'invention,
- la figure 11 représente un autre mode de réalisation du circuit de détection de puissance du circuit amplificateur suivant l'invention,
- 20 - la figure 12 représente une partie du circuit de polarisation suivant l'invention, avec le circuit de détection de puissance selon la figure 10,
- la figure 13 représente une partie du circuit de polarisation suivant l'invention, avec le circuit de détection de puissance selon la figure 11,
- la figure 14 représente un autre mode de réalisation du circuit de
25 détection de puissance du circuit amplificateur suivant l'invention,,
- la figure 15a représente une variante du circuit de polarisation suivant l'invention,
- la figure 15b représente une partie du circuit de polarisation selon la figure 15a avec le circuit de détection de puissance selon la figure 10,
- 30 - la figure 15c représente une partie du circuit de polarisation selon la figure 15a avec le circuit de détection de puissance selon la figure 11,

- la figure 15d représente un mode de réalisation du circuit amplificateur suivant l'invention, avec le circuit de polarisation selon la figure 15b,
 - la figure 16a représente une autre variante du circuit de polarisation
5 suivant l'invention,
 - la figure 16b représente une partie du circuit de polarisation selon la figure 16a avec le circuit de détection de puissance selon la figure 10 disposé selon une première manière,
 - la figure 16c représente une partie du circuit de polarisation selon la
10 figure 16a avec le circuit de détection de puissance selon la figure 10 disposé selon une deuxième manière,
 - la figure 16d un mode de réalisation du circuit amplificateur suivant l'invention, avec le circuit de polarisation selon la figure 16b,
 - la figure 17a représente une autre variante du circuit de polarisation
15 suivant l'invention,
 - la figure 17b représente une partie du circuit de polarisation selon la figure 17a avec le circuit de détection de puissance selon la figure 10 disposé selon une première manière,
 - la figure 17c représente une partie du circuit de polarisation selon la
20 figure 17a avec le circuit de détection de puissance selon la figure 10 disposé selon une deuxième manière,
 - la figure 17d représente un mode de réalisation du circuit amplificateur suivant l'invention, avec le circuit de polarisation selon la figure 17b,
 - la figure 18 représente un mode de réalisation du circuit
25 amplificateur suivant l'invention, et
 - la figure 19 représente un circuit indépendant de polarisation.
- A la figure 5, le circuit 1 d'amplification large bande comporte deux lignes de transmission, à savoir respectivement une ligne LD de drain et
30 une ligne LG de grille. La ligne LD de drain relie les drains D des transistors T1, T2, ...Tn d'amplification, tandis que la ligne LG de grille relie les grilles G des transistors T1, T2, ...Tn d'amplification, ces transistors T1, T2, ...Tn

d'amplification étant distribués le long de la ligne LD de drain et de la ligne LG de grille ($n \geq 2$) pour former une cellule AMP d'amplification, en ayant leur source S reliée à la masse.

La ligne LG de grille comporte à une première extrémité, proche d'un premier transistor T1 d'amplification, une entrée E destinée à recevoir un signal fréquentiel (dynamique, c'est-à-dire variant dans le temps) large bande à amplifier. La ligne LG de grille est également appelée ligne LG d'entrée. La deuxième extrémité 2 de la ligne LG de grille est reliée à une impédance Rg de fermeture du circuit d'entrée, résistive, connectée à la masse et qui peut par exemple être reliée à une source extérieure de tension continue Vgg de polarisation des grilles G des transistors T1, T2, ...Tn d'amplification, cette source extérieure Vgg étant connectée en parallèle à une capacité Cgg de découplage.

A proximité du dernier transistor Tn d'amplification le long de la ligne LG de grille, la ligne LD de drain comporte une extrémité de sortie OUT, destinée à être connectée à une charge ZL de sortie extérieure devant recevoir le signal d'entrée amplifié, tandis que l'autre extrémité 3 de la ligne LD de drain, proche du premier transistor T1, est appelée extrémité 3 de terminaison. La ligne LD de drain est également appelée ligne LD de sortie.

En outre, les transistors T1, T2, ...Tn d'amplification de la cellule AMP d'amplification sont alimentés en courant continu I_{DS} drain - source par des moyens POL de polarisation comportant une ou plusieurs cellules C_{ss}1, ..., C_{ss}m de polarisation (m étant supérieur ou égal à 1), reliées à la ligne LD de drain. Ces cellules C_{ss}1, ..., C_{ss}m de polarisation sont désignées d'une manière générale cellules C_{ss} de polarisation dans ce qui suit. Les cellules C_{ss} de polarisation sont réalisées dans un circuit intégré POL, qui fait partie de la même puce que le circuit intégré de l'amplificateur distribué AMP, ou qui forme une puce POL différente de celle du circuit intégré de l'amplificateur distribué AMP et qui est connectée à cette dernière.

Les cellules C_{ss} de polarisation ne forment pas la terminaison de la ligne LD de drain et sont distinctes de la résistance Rd de terminaison

prévue dans le circuit comme impédance de terminaison en dynamique à l'extrémité 3 de la ligne LD de drain. Une capacité série de découplage du courant continu, non représentée, peut être connectée en série avec la résistance R_d , cette capacité de découplage étant équivalente à un court-circuit pour un signal fréquentiel. De même, une capacité série de découplage du courant continu, peut être connectée en série avec la résistance R_g . Les cellules C_{ss} de polarisation sont reliées à la ligne LD de drain entre son extrémité OUT de sortie et son extrémité 3 de terminaison.

La ligne LD de drain est conçue pour avoir une impédance caractéristique prescrite de valeur réelle positive, dite Z_c , et par exemple normalisée, à par exemple 50Ω .

La résistance R_d de terminaison a une valeur fixe, supérieure à ladite impédance caractéristique Z_c , pour que l'impédance globale des cellules C_{ss} de polarisation, de la cellule AMP d'amplification, de la ligne LD de drain et de la résistance R_d de terminaison ait une partie réelle égale à cette impédance caractéristique Z_c .

Chacune des cellules C_{ss} de polarisation comprend un ou plusieurs transistors T_{pol} de polarisation, ces transistors de polarisation étant désignés par T_{pol1} , ..., T_{polm} ($m \geq 1$) respectivement pour les cellules C_{ss1} , ..., C_{ssm} . Ces transistors T_{pol} de polarisation sont par exemple des transistors FET à effet de champ.

Différents modes de réalisation des cellules C_{ss} de polarisation peuvent être prévus.

Dans le mode de réalisation des figures 5, 6, 7, 8, un transistor T_{pol} est prévu pour chaque cellule C_{ss} , ce transistor étant désigné par T_{pol1} , ..., T_{polm} pour les cellules C_{ss1} , ..., C_{ssm} de polarisation. Les transistors de polarisation T_{pol1} , ..., T_{polm} ont leur drain D_{pol} relié à une source de tension continue V_{pol} de polarisation extérieure, comportant en parallèle une capacité C_{dec} de découplage à la masse.

D'une manière générale, les drains D_{pol} des transistors de polarisation T_{pol1} , ..., T_{polm} sont reliés à un conducteur C_{pol} commun aux cellules C_{ss1} , ..., C_{ssm} et destiné à être relié à cette source de tension

continue V_{pol} et à cette capacité C_{dec} de découplage. Aux figures, les sources S_{pol} des transistors de polarisation T_{pol1} , ..., T_{polm} sont reliées distributivement à la ligne LD de drain, entre son extrémité 3 de terminaison et sa sortie OUT.

- 5 D'une manière générale, les transistors T_{pol} de polarisation sont connectés pour présenter à la ligne LD de drain à laquelle ils sont connectés une impédance équivalente parallèle élevée.

Aux figures 5, 6, 7, chaque grille G_{pol} des transistors de polarisation T_{pol1} , ..., T_{polm} est reliée au nœud N d'un pont diviseur de tension, désigné par le signe de référence V_{d1} , dont une première extrémité est
10 reliée à un conducteur $C1$ de liaison à une source extérieure de tension $V3$ de contrôle, distincte ou non de la source V_{pol} , et dont la deuxième extrémité $C2$ est reliée à la masse. Ce pont V_{d1} est par exemple résistif, et une résistance $R1$ est prévue entre le conducteur $C1$ et le nœud N, tandis
15 qu'une résistance $R2$ est prévue entre le nœud N et l'extrémité $C2$ à la masse. Le conducteur $C1$ de liaison permet ainsi de fixer et contrôler depuis l'extérieur la tension continue des grilles G_{pol} des transistors de polarisation T_{pol1} , ..., T_{polm} et donc de modifier le courant drain – source des transistors de polarisation. Un pont V_{d1} est prévu en général en
20 commun pour l'ensemble des transistors de polarisation T_{pol1} , ..., T_{polm} , le nœud N du pont V_{d1} étant relié à un conducteur C_{Gpol} reliant entre elles les grilles G_{pol} des transistors de polarisation T_{pol1} , ..., T_{polm} .

Dans chaque cellule élémentaire C_{ss1} , ..., C_{ssm} , un circuit d'au moins une capacité C_{Ccap} supplémentaire en série avec une résistance
25 série C_{CR} de faible valeur relie la grille G_{pol} et la source S_{pol} du transistor de polarisation T_{pol1} , ..., T_{polm} .

Les capacités C_{Ccap} peuvent être réalisées à l'extérieur des cellules POL de polarisation et à l'extérieur du circuit 1 ou être prévues dans les cellules POL avec une capacité extérieure en parallèle. Chaque
30 capacité C_{Ccap} des cellules élémentaires a une valeur suffisamment grande pour réaliser un circuit ouvert en continu entre la grille G_{pol} et la source S_{pol} du transistor de polarisation T_{pol1} , ..., T_{polm} , entre lesquelles

elle est connectée, et pour réaliser un court-circuit en courant alternatif entre la grille Gpol et la source Spol du transistor de polarisation Tpol1, ..., Tpolm. Le potentiel des sources Spol est alors imposé par la ligne de drain LD, à laquelle elles sont connectées.

- 5 De même, la résistance série CCR a une valeur suffisamment basse pour réaliser un court-circuit en hautes fréquences entre la grille Gpol et la source Spol du transistor de polarisation Tpol1, ..., Tpolm et est appelée résistance série de court-circuit.

La résistance série CCR de court-circuit est par exemple comprise
10 entre 1 et 100 Ohm, et de préférence entre 1 et 10 Ohm.

La résistance série CCR de court-circuit est intégrée dans la cellule C_{ss} de polarisation, et ce dans le conducteur CC de court-circuit du circuit en série avec le condensateur CC_{cap}, par exemple dans le conducteur CC de court-circuit reliant la source Spol à la capacité CC_{cap}, ou dans le
15 conducteur CC reliant la grille Gpol à la capacité CC_{cap}. La résistance série CCR de court-circuit remplace tout ou partie de la longueur de ce conducteur CC de court-circuit pour relier la grille Gpol à la source Spol.

Au-dessus d'une fréquence basse, il est donc réalisé un court-circuit entre la grille Gpol et la source Spol des transistors de polarisation. En
20 hautes fréquences, l'effet selfique en $jL\omega$ important entre grille et source (ω étant la pulsation), causé par la longueur du conducteur de court-circuit, fait intervenir la transconductance g_m du transistor de polarisation en parallèle avec la résistance Rd_{stpol} et la capacité Cd_{stpol} entre le drain et la source dans l'impédance drain-source du transistor de polarisation, et donc
25 diminue celle-ci par la possibilité de variation de la tension grille – source V_{GS} . L'impédance en hautes fréquences entre la grille Gpol et la source Spol des transistors de polarisation est alors fixée à la valeur résistive, basse, de la résistance série CCR de court-circuit et n'augmente plus avec la fréquence. La tension V_{GS} entre la grille Gpol et la source Spol est alors
30 contrôlée en hautes fréquences à une valeur quasi constante et nulle, étant donné que le courant de grille des transistors de polarisation est proche de zéro.

Ainsi, chaque cellule élémentaire C_{ss1} , ..., C_{ssm} fonctionnant avec une tension drain - source V_{DS} supérieure à la tension drain-source V_{Knee} , pour laquelle le transistor de polarisation est dans sa zone de saturation, peut être représentée en dynamique à la figure 9 par un circuit équivalent drain D_{pol} - source S_{pol} formé par la résistance R_{dstpol} drain-source de son transistor de polarisation T_{pol1} , ..., T_{polm} , en parallèle avec la capacité C_{dstpol} drain-source de son transistor de polarisation T_{pol1} , ..., T_{polm} , étant donné que la contribution de la transconductance g_m sera annulée par la faible impédance grille – source de la capacité C_{Ccap} et de la résistance C_{CR} en série, maintenant constante et quasiment nulle la tension V_{GS} .

Par conséquent, en basses fréquences, où l'influence de C_{dstpol} peut être négligée, la ligne LD de drain verra la résistance de terminaison R_d avec m résistances R_{dstpol} en parallèle. Ainsi, pour avoir l'adaptation Z_c sur la sortie OUT, il suffira d'avoir

$$R_d = Z_c \cdot R_{dstpol} / (R_{dstpol} - m \cdot Z_c)$$

Pour des transistors T_{pol} de polarisation à effet de champ, R_{dstpol} est habituellement comprise entre 100 Ω et 2500 Ω , et R_d est comprise entre $1,5 \cdot Z_c$ et $10 \cdot Z_c$, et de préférence entre $1,5 \cdot Z_c$ et $2,5 \cdot Z_c$ pour les grandes valeurs de R_{dstpol} . Par exemple, pour $Z_c = 50 \Omega$, R_d est souvent comprise entre 75 Ω et 125 Ω .

Par exemple, pour $Z_c = 50 \Omega$, $R_{dstpol} = 600 \Omega$, $m = 7$, $R_d = 120 \Omega$. Dans cet exemple, la valeur de la résistance C_{CR} série de court-circuit est par exemple de 5 Ω .

En hautes fréquences, les capacités drain- source C_{dstpol} des transistors T_{pol} de polarisation seront prépondérantes en parallèle sur la ligne LD de drain, tandis que la ligne LG de grille verra en parallèle les capacités C_{GSamp} grille – source des transistors d'amplification T_1 , ..., T_n . Les capacités drain- source C_{dstpol} des transistors T_{pol} de polarisation seront donc en parallèle sur la ligne LD de drain avec les capacités drain – source C_{DSamp} des transistors d'amplification T_1 , ..., T_n .

Etant donné que chaque capacité C_{GSamp} des transistors d'amplification T1, ..., Tn est égale à environ 2 à 3 fois chaque capacité C_{DSamp} de ceux-ci, les capacités drain- source C_{dstpol} des transistors Tpol de polarisation contribueront à rapprocher l'une de l'autre les capacités
 5 vues en hautes fréquences sur les lignes LD et LG et à diminuer la différence de constante de phase du signal fréquentiel sur ces lignes. Ces moyens de compensation de différence de constante de phase sur les lignes ont l'avantage d'être intégrés et de ne pas devoir être surajoutés sur les lignes.

10 Dans la variante de la figure 8, une autre résistance série R3 est connectée entre le nœud N du pont diviseur Vd1 et le conducteur CGpol des grilles Gpol des transistors de polarisation Tpol1, ..., Tpolm.

Le mode de réalisation décrit ci-dessus du circuit de polarisation et du circuit AMP amplificateur peut bien entendu être protégé
 15 indépendamment de ce qui suit.

Par ailleurs, un circuit de détection de puissance du signal fréquentiel peut être incorporé à l'une ou plusieurs des cellules C_{ss} de polarisation.

Dans les modes de réalisations représentés aux figures 5 et 10, ce circuit DP1 de détection de puissance comporte un point LLD de liaison à la
 20 ligne LD de drain, connecté à une extrémité d'une résistance série Rdp de prélèvement de courant, dont l'autre extrémité est reliée à l'anode d'une diode Ddp. La cathode de la diode Ddp est reliée à un étage redresseur, comportant par exemple entre cette cathode et la masse une résistance R1d en parallèle avec une capacité Cdp. Le circuit DP1 de détection de
 25 puissance comporte une sortie Vdp de mesure de la puissance du signal fréquentiel, qui est dans le cas précédent la cathode de la diode Ddp.

En variante, à la figure 11, le circuit DP2 de détection de puissance du signal fréquentiel comporte un point LLD de liaison à la ligne LD de drain, connecté à une extrémité d'une résistance série Rdp de prélèvement
 30 de courant, dont l'autre extrémité est reliée au drain d'un transistor Tdet de commutation. La source du transistor Tdet de commutation est reliée à une extrémité d'une résistance série Rdp de prélèvement de courant, dont

l'autre extrémité est reliée à l'anode d'une diode Ddp. La cathode de la diode Ddp est reliée à un étage redresseur, comportant par exemple entre cette cathode et la masse une résistance R1d en parallèle avec une capacité Cdp. Le circuit DP1 de détection de puissance comporte une sortie

5 Vdp de mesure de la puissance du signal large bande, qui est dans le cas précédent la cathode de la diode Ddp. La grille du transistor Tdet de commutation est reliée à une extrémité d'une résistance R2d, dont l'autre extrémité est reliée à un conducteur VTdetg de commande du transistor Tdet de commutation, destinée à être reliée à une source de tension de

10 commande extérieure. Une tension appliquée sur le conducteur VTdetg de commande permet de rendre conducteur ou non conducteur le transistor Tdet de commutation, pour mettre en marche ou arrêter le circuit LD2 de détection de puissance du signal fréquentiel.

Ainsi que cela est représenté aux figures 12 et 13, le point LLD de

15 liaison est connecté à la source Spol de l'un Tpol des transistors de polarisation Tpol1, ..., Tpolm, cette source Spol étant elle-même reliée à la ligne LD de drain. Bien entendu, plusieurs circuits de détection de puissance pourraient être prévus sur plusieurs des transistors de polarisation Tpol1, ..., Tpolm. La sortie Vdp de mesure de la puissance du

20 signal large bande est distincte de la sortie OUT de signal large bande amplifié. Le circuit DP1, DP2 de détection de puissance du signal fréquentiel peut être intégré à la cellule C_{ss} de ce transistor de polarisation pour former une cellule C_{ss}DP1 ou C_{ss}DP2.

Le point LLD de liaison du circuit de détection est par exemple

25 connecté à la source Spol du dernier transistor Tpolm de polarisation le plus proche de la sortie OUT de signal large bande amplifié. La tension continue disponible sur la sortie Vdp de mesure donne ainsi une indication du niveau de puissance du signal fréquentiel amplifié sur la ligne LD de drain et la sortie OUT.

30 Dans le mode de réalisation de la figure 14, la sortie Vdp du circuit de détection de puissance, tel que le circuit DP1, DP2, est reliée à l'entrée, par exemple non inverseuse, d'un amplificateur opérationnel différentiel

Adiff. L'autre entrée, inverseuse dans l'exemple précédent, de l'amplificateur opérationnel différentiel Adiff est reliée à la sortie Vdpref d'un circuit de détection de référence, constitué des mêmes éléments que le circuit de détection de puissance, c'est-à-dire dans le cas du circuit DP1 représenté à la figure 10, d'un point de liaison LLDref, connecté à une résistance Rdpref en série avec une diode Ddpref reliée par sa cathode à la sortie Vdpref connectée à un circuit en parallèle d'une résistance R1dref et d'une capacité Cdpref à la masse. Le point de liaison LLDref est reliée à une référence de tension continue, égale à la tension continue régnant sur le point de liaison LLD, et donc égale dans les exemples précédents, au potentiel de la source du transistor Tpol relié à ce point LLD. Ce potentiel est constant et déterminé. Il est rapporté sur le point de liaison LLDref depuis la tension Vpol de polarisation, par exemple par un autre pont R11, R12 diviseur de tension dont le nœud N2 est relié à ce point de liaison LLDref. L'amplificateur Adiff génère sur sa sortie Vdet une tension proportionnelle à la puissance détectée sur la ligne de drain LD. La diode Ddpref de référence identique à la diode Ddp de détection de puissance permet de compenser les effets de la variation de température de cette diode Ddp de détection. Ce mode de réalisation peut être intégré à la même puce que le circuit de détection de puissance DP1, DP2.

Le signal fourni sur la sortie Vdp, Vdet de détection et de mesure de puissance du signal fréquentiel permet par exemple de contrôler le gain des transistors d'amplification de la cellule AMP, de contrôler la puissance sur la sortie OUT, d'asservir ce gain ou cette puissance. Ainsi, par exemple, la tension Vdet de mesure de puissance fournie sur la sortie Vdp permet d'agir automatiquement, par des moyens appropriés de commande sensibles à ce signal de mesure, simultanément sur la tension V3 de commande des transistors de polarisation et sur la tension Vgg des grilles des transistors d'amplification, pour faire varier les courants drain – source de polarisation des transistors de polarisation.

En effet, s'il est souhaitable de pouvoir fixer et contrôler la tension de polarisation et le courant de polarisation des transistors d'amplification, un

autre problème à résoudre est d'empêcher que les transistors d'amplification soient en permanence en régime de saturation de puissance fréquentielle.

En effet, la saturation des transistors d'amplification risque de les échauffer et de les détruire. La durée de vie des transistors d'amplification peut être réduite par un fonctionnement prolongé en régime de saturation.

Le circuit de détection de puissance décrit ci-dessus permet de prévenir ce risque. L'invention permet ainsi de détecter les excursions trop importantes du signal large bande sur la ligne de drain, qui pourraient endommager les transistors d'amplification.

Dans les variantes de réalisation du circuit POL de polarisation et des cellules C_{ss}, décrites ci-dessous, le circuit relié aux grilles G_{pol} des transistors de polarisation T_{pol1}, ..., T_{polm}, à savoir le conducteur C_{Gpol}, le pont V_{d1}, la capacité C_{Ccap}, la résistance R₃, sont omis.

Dans la variante représentée aux figures 15a, 15b, 15c, 15d, les transistors de polarisation T_{pol1}, ..., T_{polm} ont leur grille G_{pol} reliée à leur source S_{pol} par la résistance série C_{CR} de court-circuit. Comme précédemment, la résistance série C_{CR} de court-circuit est intégrée dans la cellule C_{ss} de polarisation, et ce dans le conducteur CC de court-circuit reliant la source S_{pol} à la grille G_{pol}, en remplaçant tout ou partie de la longueur de ce conducteur CC de court-circuit pour relier la grille G_{pol} à la source S_{pol}.

Il est donc réalisé un court-circuit et une tension V_{GS} quasi nulle et constante entre la grille G_{pol} et la source S_{pol} des transistors de polarisation en continu et à toutes fréquences, y compris en hautes fréquences, en diminuant l'effet selfique de la connexion de la grille G_{pol} à la source S_{pol}, pour que la cellule C_{ss} de polarisation présente sur la ligne de drain un circuit équivalent drain D_{pol} - source S_{pol} selon la figure 9, formé par la résistance R_{dstopol} drain-source de son transistor de polarisation T_{pol1}, ..., T_{polm}, en parallèle avec la capacité C_{dstopol} drain-source de son transistor de polarisation T_{pol1}, ..., T_{polm}, avec une contribution quasiment nulle de la transconductance g_m .

Dans le cas où le circuit de détection de puissance large bande est prévu, le point LLD de liaison du circuit de détection de puissance large bande reste connecté à la source $Spol$ de l'un $Tpol$ des transistors de polarisation $Tpol1, \dots, Tpolm$, et par exemple au dernier $Tpolm$, ainsi que
 5 cela est représenté à la figure 15d. Le circuit de détection de puissance du signal fréquentiel peut être intégré à la cellule Css de ce transistor de polarisation pour former une cellule $CssDP1$ ou $CssDP2$.

Dans la variante de réalisation de la cellule Css de polarisation, représentée aux figures 16a, 16b, 16c, 16d, chaque cellule $DCss1, \dots$,
 10 $DCssm$ de polarisation est constituée de plusieurs transistors de polarisation Tp , tels que par exemple d'un premier transistor de polarisation $Tp1$ et d'un deuxième transistor de polarisation $Tp2$, qui ont chacun leur grille $Gp1, Gp2$ reliée par une résistance série $CCR1, CCR2$ de court-circuit, analogue à la résistance série CCR précédente, à leur source $Sp1$,
 15 $Sp2$ et qui sont mis en série par leur drain et leur source entre le conducteur $Cpol$ et la ligne LD de drain. Cette variante permet d'augmenter l'impédance au niveau de la connexion $Sp1$ de la cellule $DCss$ à la ligne de drain LD et de réduire les pertes.

Dans le cas où le circuit de détection de puissance large bande est
 20 prévu, le point LLD de liaison du circuit de détection de puissance large bande est connecté à l'une des sources Sp de l'un des transistors de polarisation Tp de l'une des cellules $DCss1, \dots, DCssm$, par exemple à la source $Sp1$ du transistor $Tp1$, reliée à la ligne de drain LD à la figure 16b, ou à la source $Sp2$ du transistor $Tp2$, reliée au drain du transistor $Tp1$ à la
 25 figure 16c. A la figure 16d, la cellule sur laquelle est prévue le point LLD est par exemple la dernière $DCssm$ la plus proche de la sortie OUT. Le circuit de détection de puissance du signal fréquentiel peut être intégré à la cellule $DCss$ de ce transistor de polarisation pour former une cellule $DCssaDP1, DCssbDP1$ ou $DcssmaDP1$.

30 Dans la variante de réalisation de la cellule Css de polarisation, représentée aux figures 17a, 17b, 17c, 17d, chaque cellule de polarisation $NCss1, \dots, NCssm$ est constituée, entre le conducteur $Cpol$ et la ligne LD

de drain, de deux transistors de polarisation Tpn1 et Tpn11, dont les grilles Gpn1 et Gpn11 sont reliées entre elles par une première résistance série CCR11 de court-circuit, analogue à la résistance série CCR précédente. La source Spn1 du transistor Tpn1 est reliée à sa grille Gpn1 la ligne LD de drain par une deuxième résistance série CCR1 de court-circuit, analogue à la résistance série CCR précédente. La source Spn11 du transistor Tpn11 est mise en série avec le drain Dpn1 du transistor Tpn1. Cette variante permet d'obtenir une résistance Rdstpol particulièrement élevée pour la cellule Ncss et de diminuer encore davantage les pertes dans la ligne LD de drain.

Dans le cas où le circuit de détection de puissance large bande est prévu, le point LLD de liaison du circuit de détection de puissance large bande est connecté à la source Spn1 ou Spn11 du transistor de polarisation Tpn1 ou Tpn11 de l'une des cellules DCss1, ..., DCssm, par exemple à la source Spn1 du transistor Tpn1, reliée à la ligne de drain LD à la figure 17b, ou à la source Spn11 du transistor Tpn11 à la figure 17c. A la figure 17d, la cellule sur laquelle est prévue le point LLD est par exemple la dernière DCssm la plus proche de la sortie OUT. Le circuit de détection de puissance du signal fréquentiel peut être intégré à la cellule NCss de ce transistor de polarisation pour former une cellule NCssaDP1, NCssbDP1 ou NcssmaDP1.

Bien entendu, les différentes réalisations des cellules élémentaires décrites ci-dessus peuvent être prévues pour former la même cellule de polarisation.

Dans le mode de réalisation de la figure 18, le point LLD de liaison du circuit de détection de puissance du signal fréquentiel est placé sur l'extrémité de sortie OUT de la ligne LD de drain de l'amplificateur distribué AMP, en laissant accessible la sortie OUT pour lui connecter une charge extérieure ZL.

L'invention concerne également un circuit de polarisation d'un circuit quelconque pouvant être ou ne pas être une cellule d'amplification.

Dans le mode de réalisation représenté à la figure 19, un tel circuit de polarisation est sur une puce P comportant des plots de connexion à d'autres circuits extérieurs à cette puce. Ce circuit POL de polarisation est par exemple réalisé selon l'un des modes de réalisation et variantes décrits

5 ci-dessus. Il comporte une ligne L1 jouant le rôle de la ligne de drain ou de sortie LD précédente et une ou plusieurs des cellules de polarisation C_{ss}, DC_{ss}, NC_{ss}, décrites ci-dessus, fournissant chacune un courant de polarisation à cette ligne L1. Le circuit POL de polarisation comporte un plot 11 de connexion à la source de polarisation V_{pol}, un plot 12 sur l'extrémité

10 3 de la ligne L1, pour la connexion à un circuit intégré CI extérieur devant être alimenté par les courants de polarisation des cellules de polarisation, un plot 13 de connexion d'une charge Z_L extérieure sur la sortie OUT de la ligne L1, qui est formée par l'extrémité de la ligne L1, éloignée de l'extrémité 3. Ce plot 13 est destiné à transmettre vers une charge

15 extérieure un signal fréquentiel et peut donc être connecté dans ce cas à une extrémité d'une capacité série Cl_c d'isolation du courant continu pour laisser passer ce signal fréquentiel vers la charge extérieure connectée à l'autre extrémité de la capacité série Cl_c et bloquer le courant continu. Cette capacité Cl_c peut être intégrée à la puce P. Un tel circuit POL présente

20 l'avantage que les cellules de polarisation présentent une grande impédance sur le plot 12 de connexion vers l'extérieur et de fourniture des courants de polarisation vers l'extérieur.

Dans le cas où le circuit de détection de puissance large bande est prévu, le point LLD de liaison du circuit de détection de puissance large

25 bande est connecté à la source d'un des transistors de polarisation des cellules élémentaires, reliée à la ligne L1, par exemple à la source S_m du transistor T_m, reliée à la ligne de drain LD à la figure 19. La cellule sur laquelle est prévue le point LLD est par exemple la dernière C_{ssm}, DC_{ssm} ou NC_{ssm} la plus proche de la sortie OUT. Le circuit de détection de

30 puissance du signal fréquentiel peut être intégré ou non à cette cellule et à la puce P. Dans le cas où le circuit de détection de puissance du signal

fréquentiel est intégré à la puce P, celle-ci comporte un plot supplémentaire Vdp de sortie de mesure de la puissance du signal fréquentiel.

REVENDEICATIONS

1. Circuit amplificateur large bande, comprenant une cellule (AMP) d'amplification distribuée,
la cellule (AMP) d'amplification comprenant plusieurs transistors (T1, Tn) d'amplification connectés distributivement entre une ligne (LD) de sortie
5 et une ligne (LG) d'entrée,
la ligne (LG) d'entrée ayant une entrée (E) de signal large bande à amplifier,
la ligne (LG) de sortie ayant une sortie (OUT) de signal large bande amplifié et une extrémité (3) opposée de terminaison,
10 au moins une cellule de polarisation des transistors d'amplification, comportant au moins un transistor (Tpol) de polarisation, étant connectée entre une alimentation (Vpol) et la ligne (LD) de sortie de la cellule (AMP) d'amplification entre sa sortie (OUT) et son extrémité opposée (3) de terminaison,
15 caractérisé en ce que
l'extrémité (3) de terminaison de la ligne (LD) de sortie est connectée à une résistance (Rd) de terminaison,
une résistance série (CCR) de court-circuit de la grille (Gpol) du transistor (Tpol) de polarisation à sa source (Spol) est intégrée à la cellule
20 (C_{ss}, DC_{ss}, NC_{ss}) de polarisation,
cette résistance série (CCR) de court-circuit ayant une valeur résistive comprise entre 1 Ohm et 100 Ohm.
2. Circuit amplificateur large bande suivant la revendication 1, caractérisé en ce que
25 la résistance série (CCR) de court-circuit remplace au moins en partie la longueur d'un tronçon de conducteur intégré à la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation et allant de la source (Spol) vers la grille (Gpol) du transistor (Tpol) de polarisation.
3. Circuit amplificateur large bande suivant l'une quelconque des
30 revendications 1 et 2, caractérisé en ce que

le circuit série entre la source (Spol) et la grille (Gpol) du transistor (Tpol) de polarisation ne comporte que la résistance série (CCR) de court-circuit.

4. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 et 2, caractérisé en ce que

le circuit série entre la source (Spol) et la grille (Gpol) du transistor (Tpol) de polarisation comporte, en série avec la résistance série (CCR) de court-circuit, un condensateur (CCcap),

la grille (Gpol) du transistor (Tpol) de polarisation de la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation est reliée au nœud (N) d'un pont diviseur (Vd1) de tension, entre les extrémités duquel est appliquée une tension (V₃) de contrôle du courant de polarisation fourni par le transistor (Tpol) de polarisation.

5. Circuit amplificateur large bande suivant la revendication 4, caractérisé en ce que

le condensateur (CCcap) est intégré à la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation en série avec la résistance série (CCR) de court-circuit entre la grille (Gpol) et la source (Spol) du transistor (Tpol) de polarisation.

6. Circuit amplificateur large bande l'une quelconque des revendications 4 et 5, caractérisé en ce que

plusieurs cellules (C_{ss}, DC_{ss}, NC_{ss}) de polarisation, comportant chacune au moins un transistor (Tpol) de polarisation, sont prévues, et

le pont diviseur (Vd1) de tension est commun aux transistors (Tpol) de polarisation.

7. Circuit amplificateur large bande suivant l'une quelconque des revendications 4 à 6, caractérisé en ce que

une résistance (R₃) est prévue entre la grille (Gpol) du transistor de polarisation et le nœud (N) du pont diviseur (Vd1) de tension.

8. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 7, caractérisé en ce que

la cellule (NC_{ss}) de polarisation comporte entre l'alimentation (Vpol) et la ligne (LD) de sortie de la cellule (AMP) d'amplification et en cascade

avec le premier transistor (Tpn1) de polarisation dont la grille (Gpn1) est connectée à la source (Spn1) par la résistance série (CCR1) de court-circuit, au moins un autre transistor (Tpn11) de polarisation, dont la grille (Gpn11) est reliée à la grille (Gpn1) du premier transistor (Tpn1) de polarisation par une autre résistance série (CCR1) de court-circuit, ayant une valeur résistive comprise entre 1 Ohm et 100 Ohm.

9. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 8, caractérisé en ce que

la cellule (DCss) de polarisation comporte plusieurs desdits transistors (Tpol) de polarisation en cascade entre l'alimentation (Vpol) et la ligne (LD) de sortie de la cellule (AMP) d'amplification.

10. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 9, caractérisé en ce que

la résistance série (CCR) de court-circuit a une valeur résistive R comprise entre 1 Ohm et 10 Ohm.

11. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 10, caractérisé en ce que

la résistance (Rd) de terminaison de la ligne (LD) de sortie est fixe.

12. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 11, caractérisé en ce que

la ligne (LD) de sortie a une impédance caractéristique (Z_c) prescrite et la résistance (Rd) de terminaison de la ligne (LD) de sortie est une résistance de valeur fixe, supérieure à ladite impédance caractéristique (Z_c) prescrite, réelle positive.

13. Circuit amplificateur large bande suivant la revendication 12, caractérisé en ce que

la résistance (Rd) de terminaison de la ligne (LD) de sortie a une valeur comprise entre $1,5.Z_c$ et $10.Z_c$, où Z_c est la valeur de l'impédance caractéristique (Z_c) prescrite de la ligne (LD) de sortie.

14. Circuit amplificateur large bande suivant l'une quelconque des revendications 1 à 13, caractérisé en ce que

un circuit (DP1, DP2) de détection de puissance du signal large bande de la ligne (LD) de sortie, comportant une sortie (Vdp, Vdet) de mesure de la puissance du signal large bande, distincte de la sortie (OUT) de signal large bande amplifié de la ligne (LD) de sortie, est incorporé à la
5 cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation.

15. Circuit amplificateur large bande suivant la revendication 14, caractérisé en ce que

le circuit (DP1, DP2) de détection de puissance du signal large bande est connecté à la source (Spol, Sp1, Sp2, Spn1, Spn11, Sp) d'au
10 moins un transistor (Tpol) de polarisation de la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation.

16. Circuit amplificateur large bande suivant l'une quelconque des revendications 14 et 15, caractérisé en ce que

le circuit (DP1, DP2) de détection de puissance du signal large
15 bande comporte un point (LLD) de liaison à la ligne (LD) de sortie, connecté à une extrémité d'une résistance série (Rdp), dont l'autre extrémité est reliée à une première extrémité d'au moins un moyen formant diode (Ddp), dont la deuxième extrémité est reliée à un étage redresseur (R1d, Cdp), apte à fournir une composante continue de mesure de la puissance du
20 signal large bande sur la sortie de mesure (Vdp, Vdet).

17. Circuit amplificateur large bande suivant la revendication 16, caractérisé en ce que

un moyen (Tdet) d'interruption/passage du courant, apte à être commandé par un conducteur (VTdetg), est prévu entre la résistance série
25 (Rdp) du circuit (DP1, DP2) de détection de puissance du signal large bande et son moyen formant diode (Ddp).

18. Circuit amplificateur large bande suivant l'une quelconque des revendications 16 et 17, caractérisé en ce que

la sortie (Vdp) de mesure de la puissance du signal large bande est
30 reliée à une entrée d'un amplificateur différentiel (Adiff), dont l'autre entrée est reliée à la sortie de mesure d'un circuit de détection d'une tension

continue de référence (LLDref), qui a le même circuit que le circuit (DP1, DP2) de détection de puissance du signal large bande.

19. Circuit amplificateur large bande suivant l'une quelconque des revendications 14 à 18, caractérisé en ce que

5 une pluralité desdites cellules (C_{ss}, DC_{ss}, NC_{ss}) de polarisation est prévue, et

le circuit (DP1, DP2) de détection de puissance du signal large bande est intégré à l'une (C_{ssm}, DC_{ssm}, NC_{ssm}) des cellules de polarisation.

10 20. Circuit amplificateur large bande suivant la revendication 19, caractérisé en ce que

le circuit (DP1, DP2) de détection de puissance du signal large bande est prévu sur la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation, située à proximité de la sortie (OUT) de signal large bande amplifié.

15 21. Circuit de polarisation, comportant une ligne (L1) de transmission large bande, connectée à au moins une cellule (C_{ss}, DC_{ss}, NC_{ss}) de fourniture d'un courant de polarisation comportant au moins un transistor (T_{pol}) de polarisation connecté entre un plot (11) d'alimentation et la ligne (L1) de transmission,

20 caractérisé en ce que

il est intégré sur une puce (P) et comporte :

- un plot (12) de connexion de la ligne (L1) de transmission pour la fourniture à l'extérieur des courants de polarisation,

25 - un plot (13) de sortie (OUT) vers l'extérieur de la puce d'un signal large bande, qui est relié à la ligne (L1) de transmission, et

- une résistance série (CCR) de court-circuit de la grille (G_{pol}) du transistor (T_{pol}) de polarisation à sa source (S_{pol}), intégrée à la cellule (C_{ss}, DC_{ss}, NC_{ss}) de polarisation,

30 cette résistance série (CCR) de court-circuit ayant une valeur résistive R comprise entre 1 Ohm et 100 Ohm.

22. Circuit de polarisation suivant la revendication 21, caractérisé en ce qu'un circuit (DP1, DP2) de détection de puissance de signal large

- bande, connecté à la ligne (L1) de transmission et comportant un plot (Vdp, Vdet) de sortie vers l'extérieur d'une mesure de la puissance du signal large bande de la ligne (L1) de transmission, distinct du plot (13) de sortie (OUT) de signal large de la ligne (L1) de transmission, est incorporé à la cellule
- 5 (C_{ss}, DC_{ss}, NC_{ss}) de fourniture d'un courant de polarisation.

FIG. 1

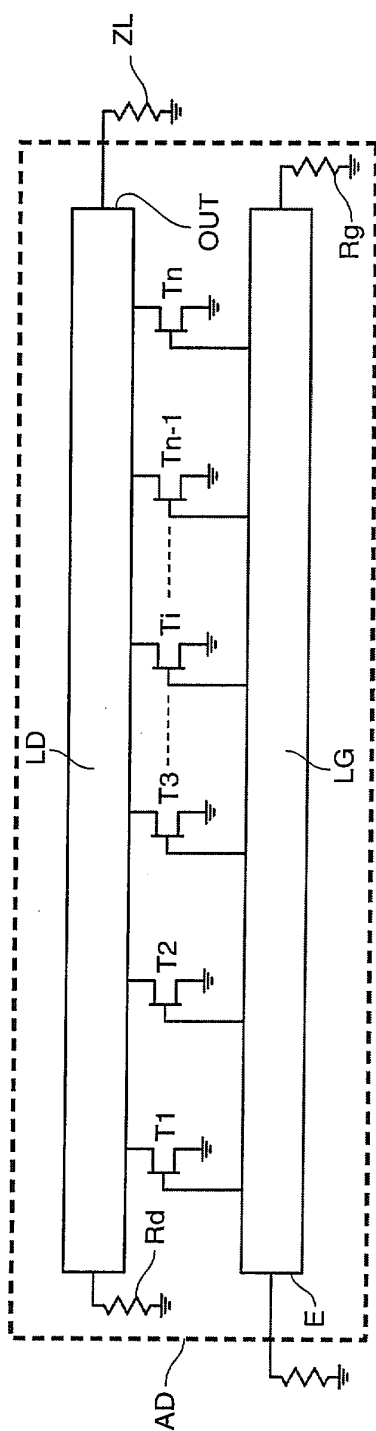
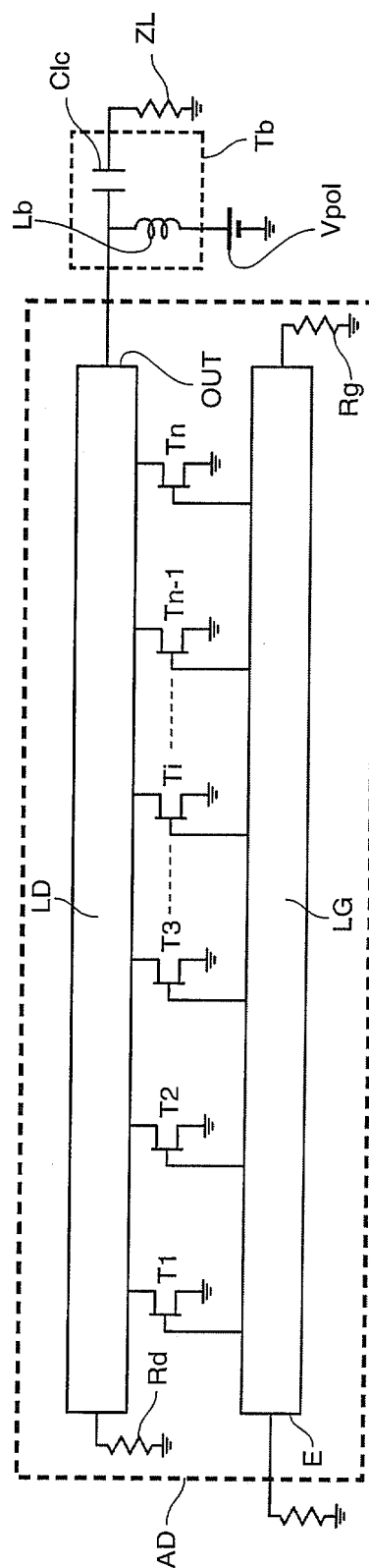
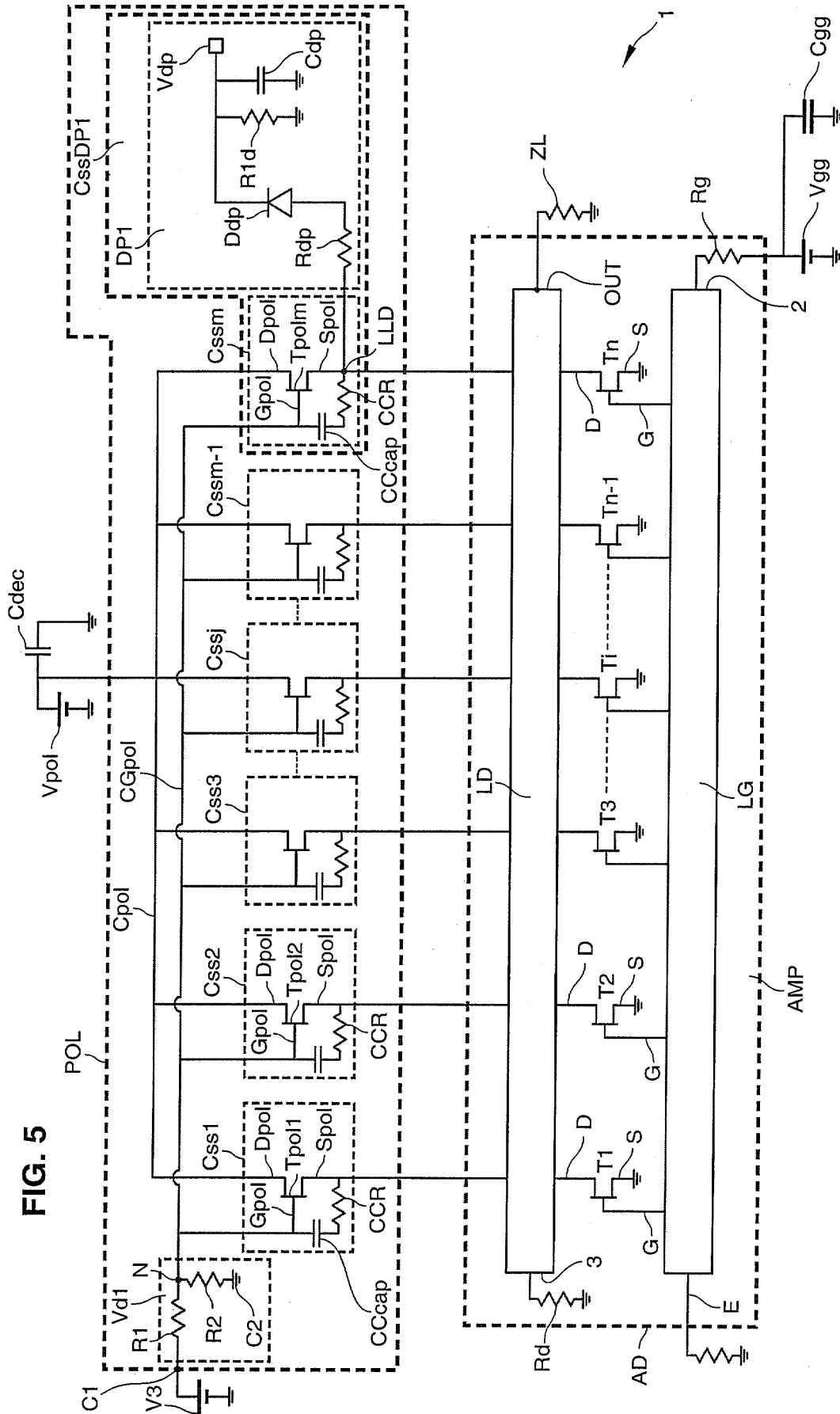


FIG. 2





3/17



4/17

FIG. 6

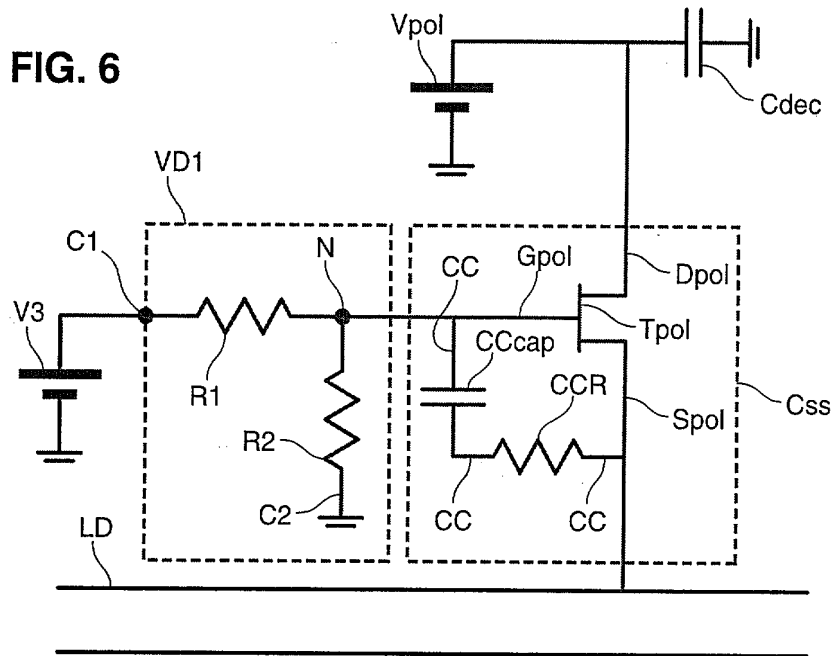
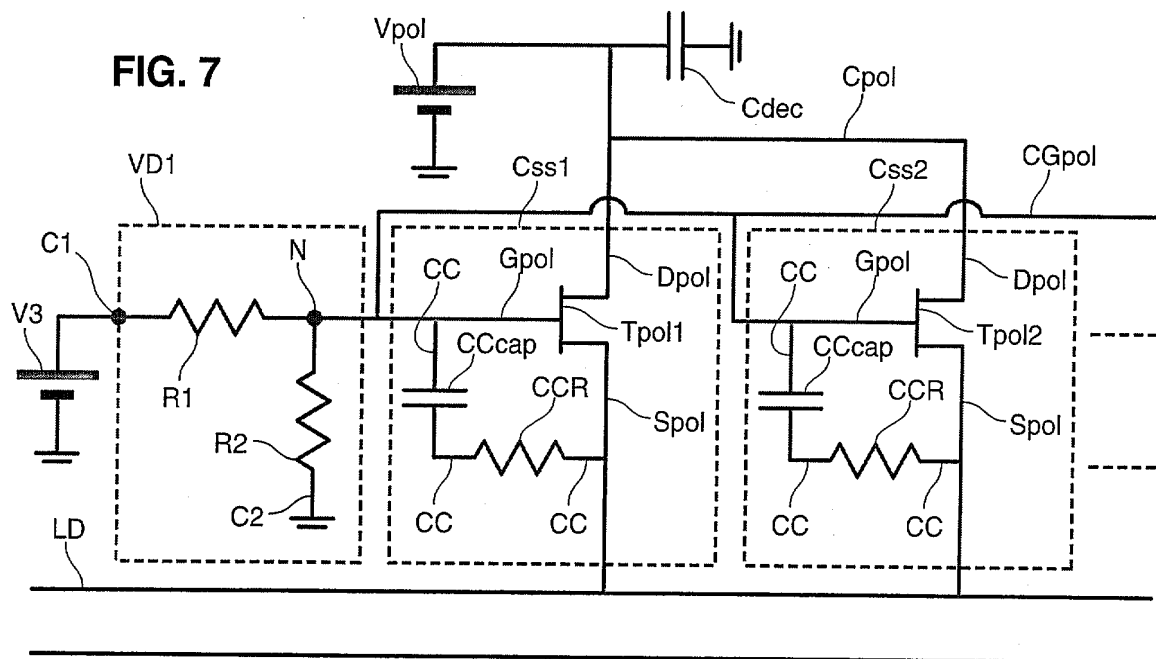


FIG. 7



5/17

FIG. 9

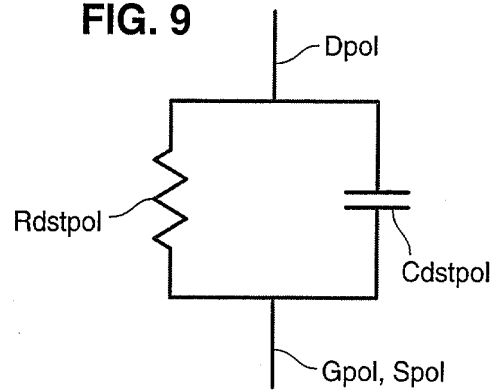
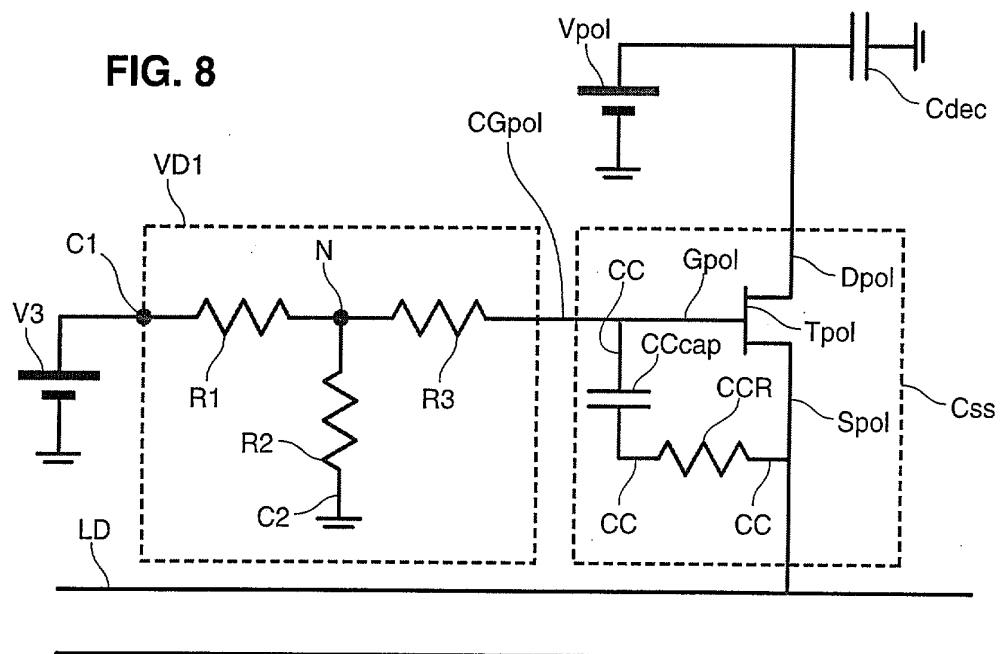


FIG. 8



6/17

FIG. 10

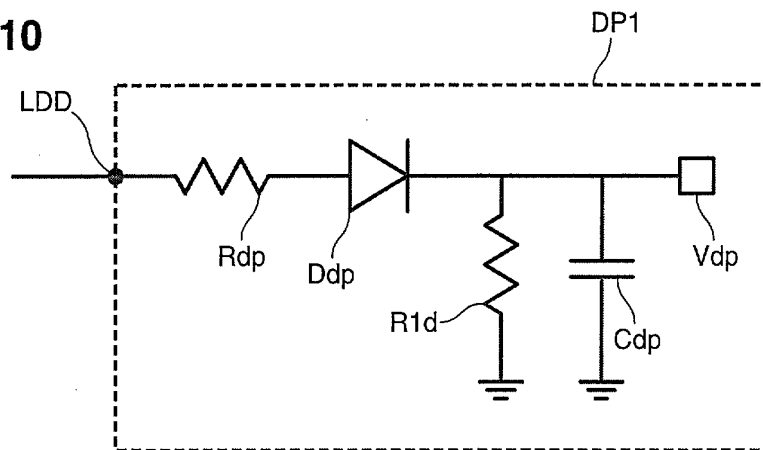


FIG. 11

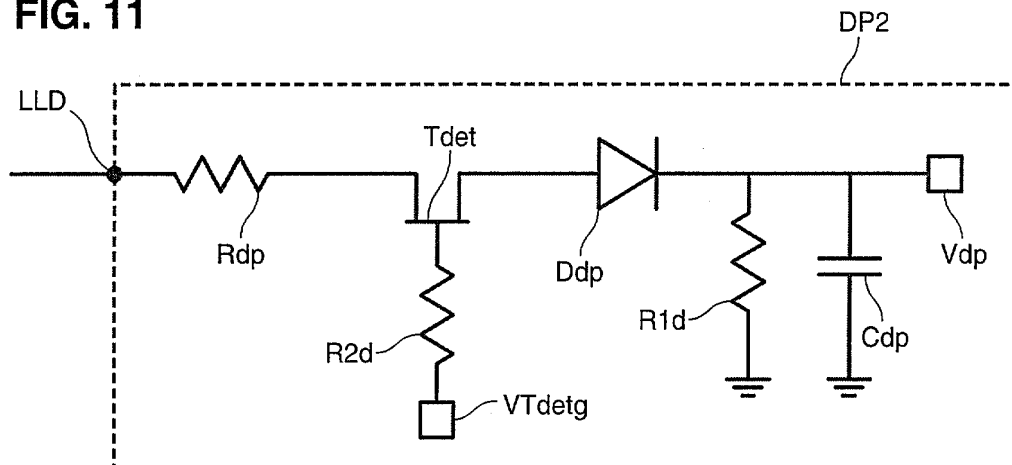
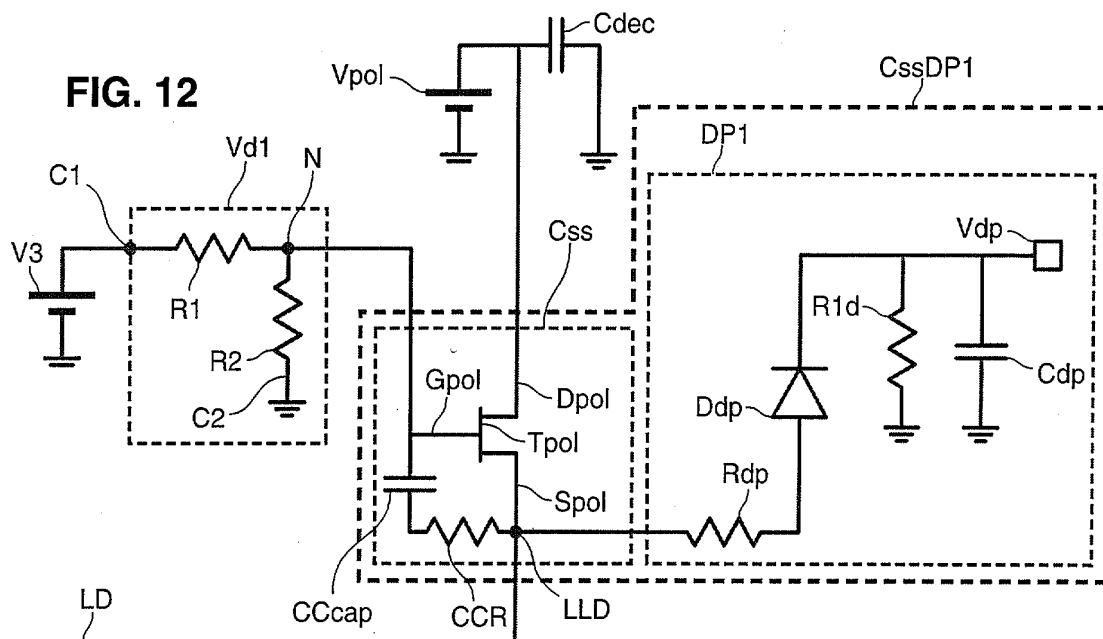
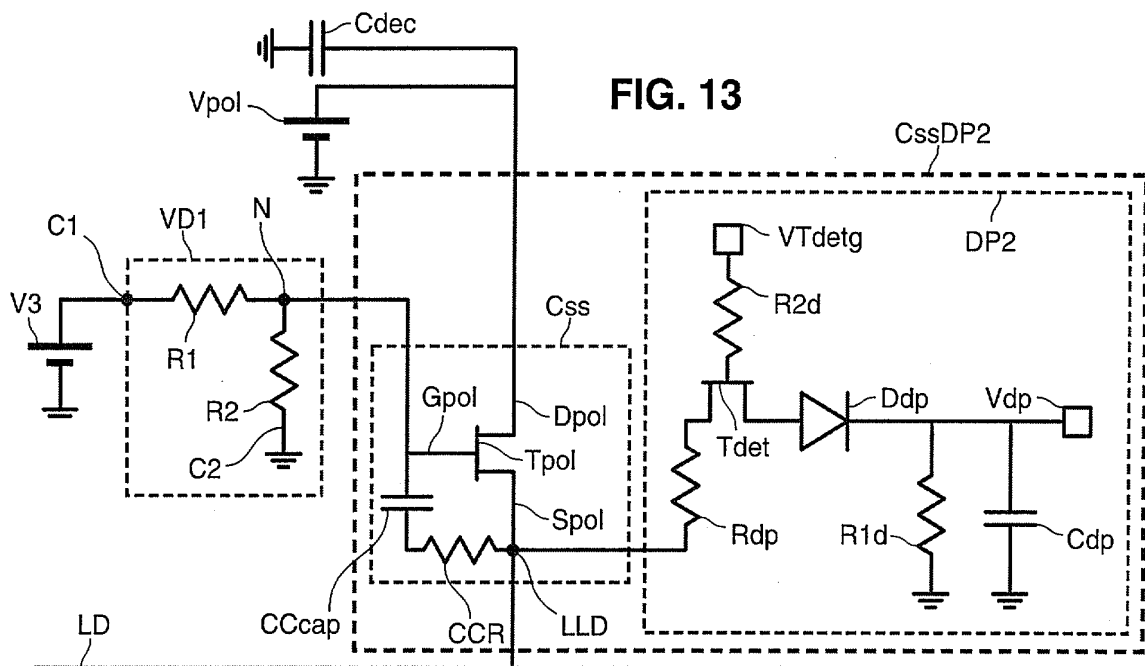
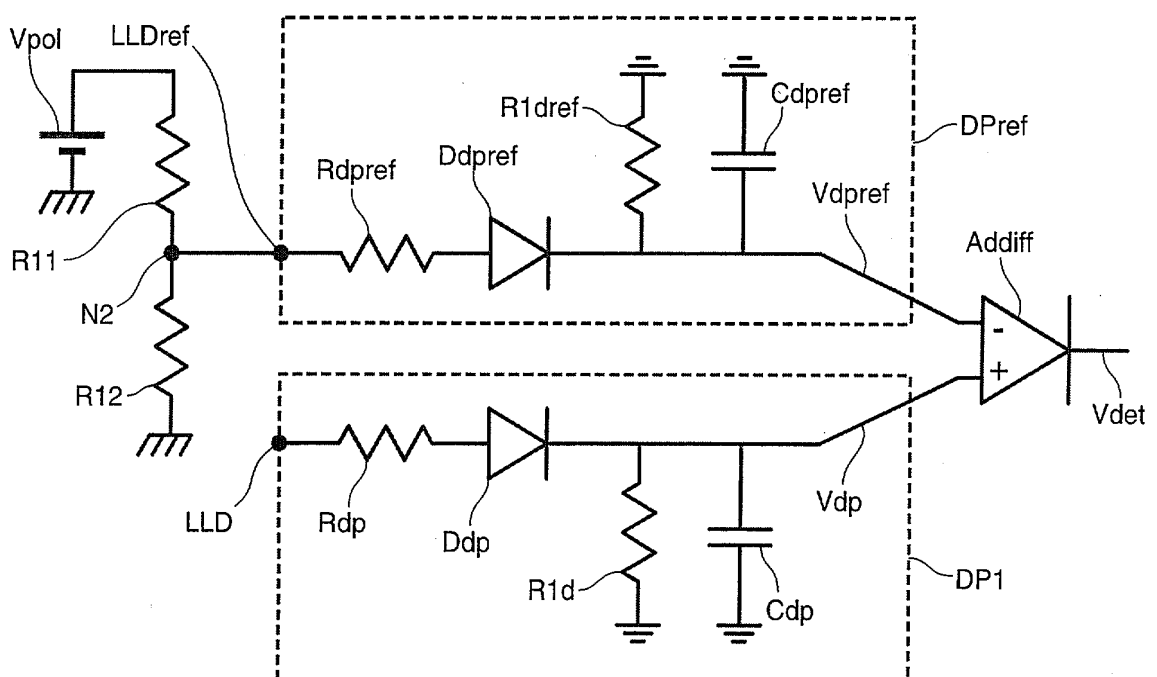


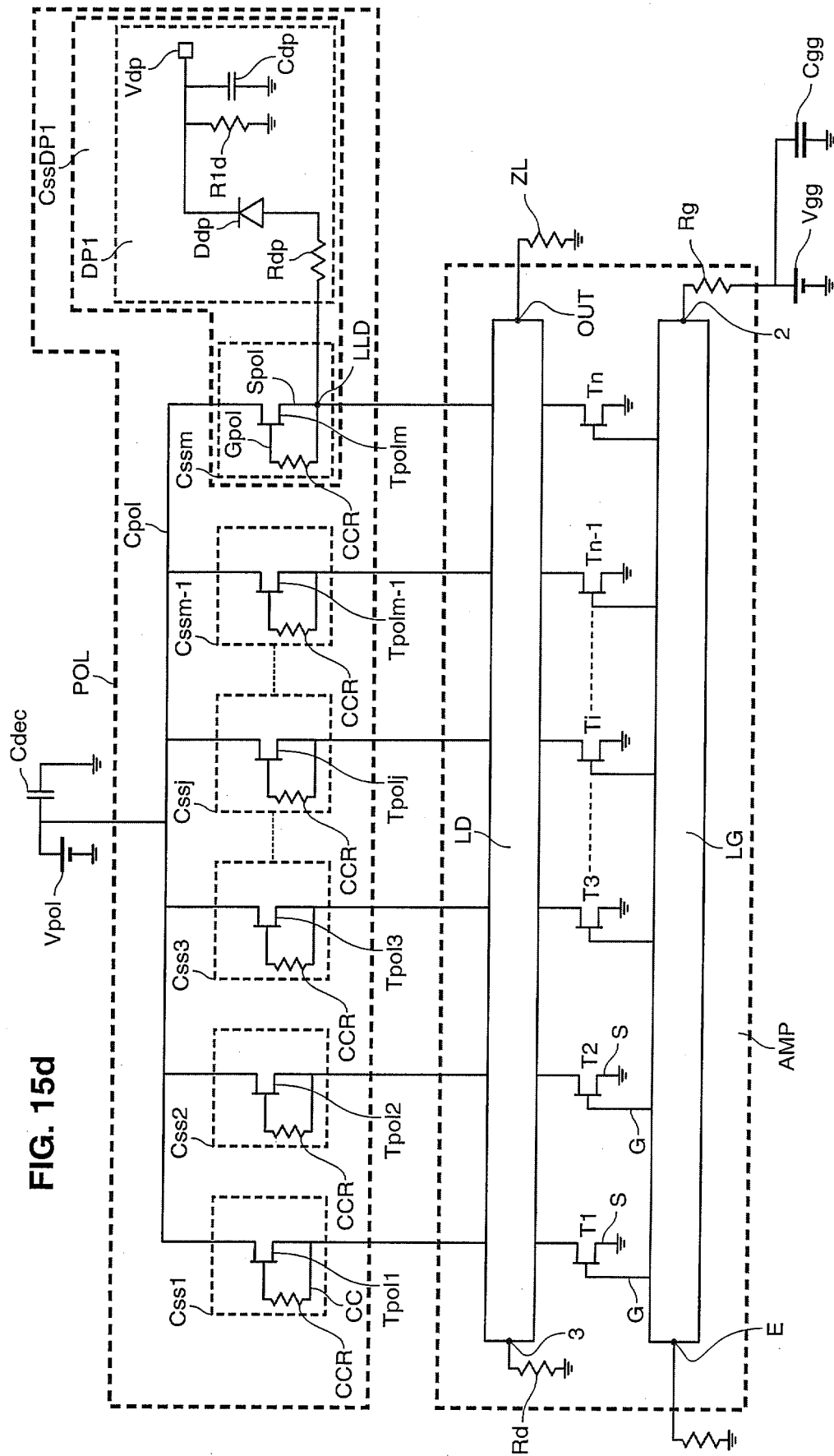
FIG. 12



7/17

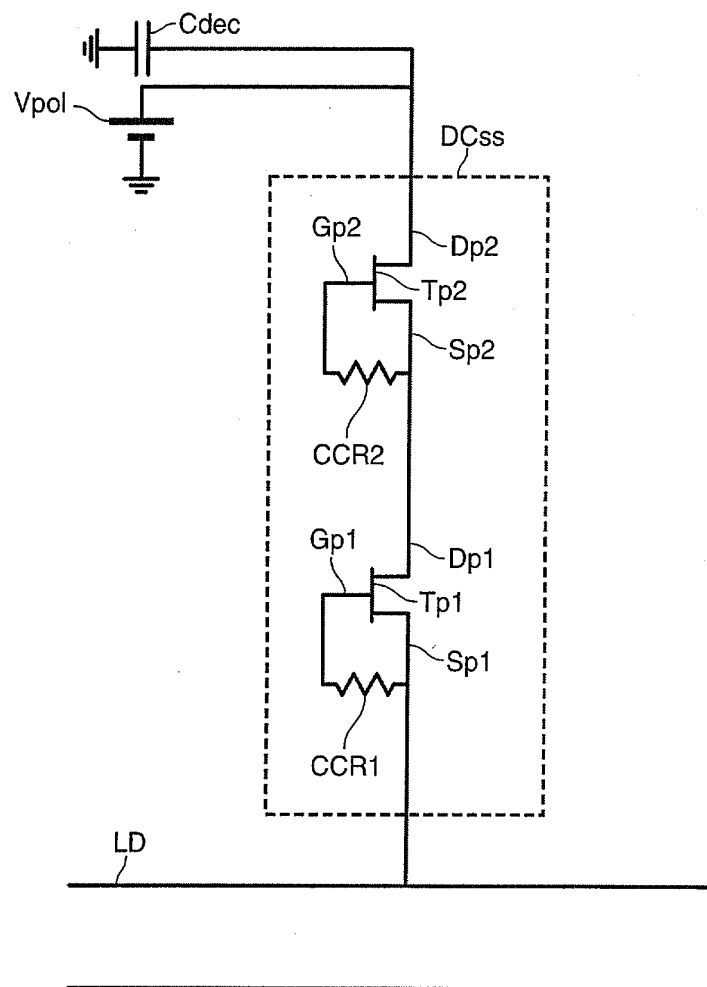
**FIG. 14**

9/17

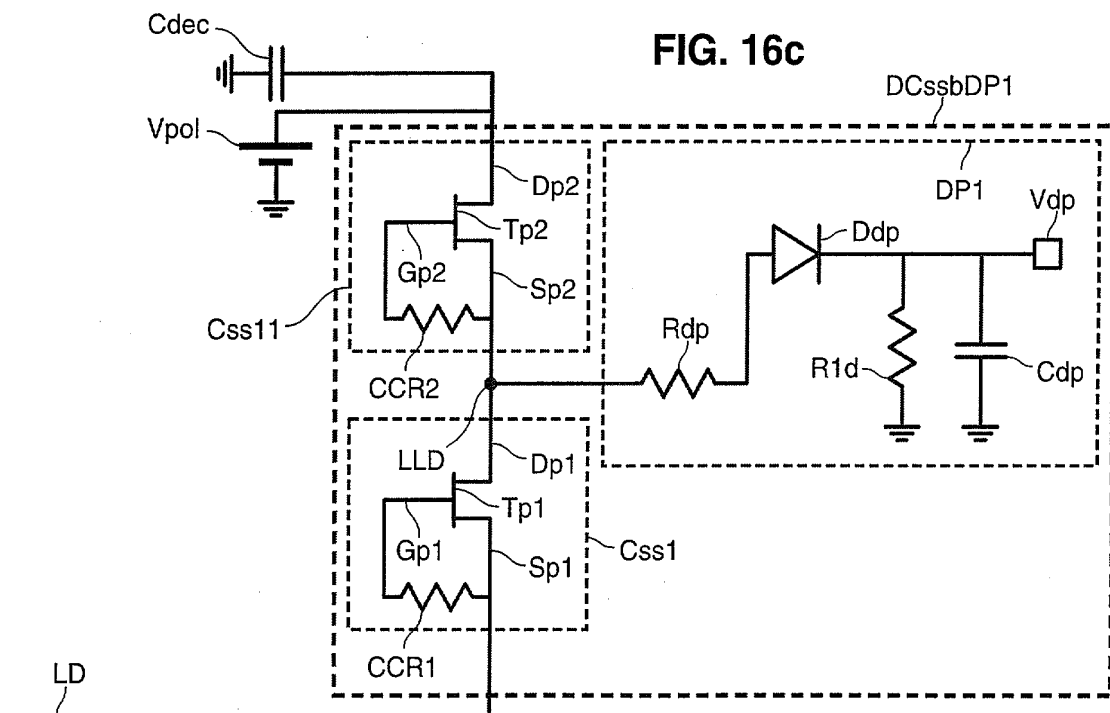
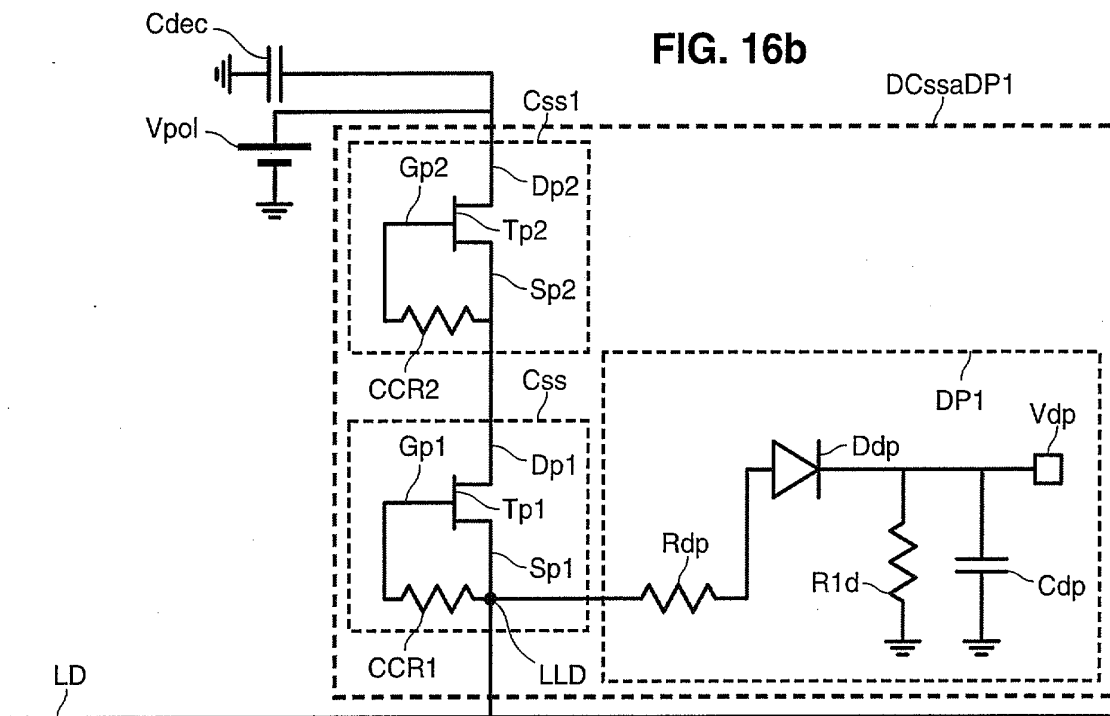


10/17

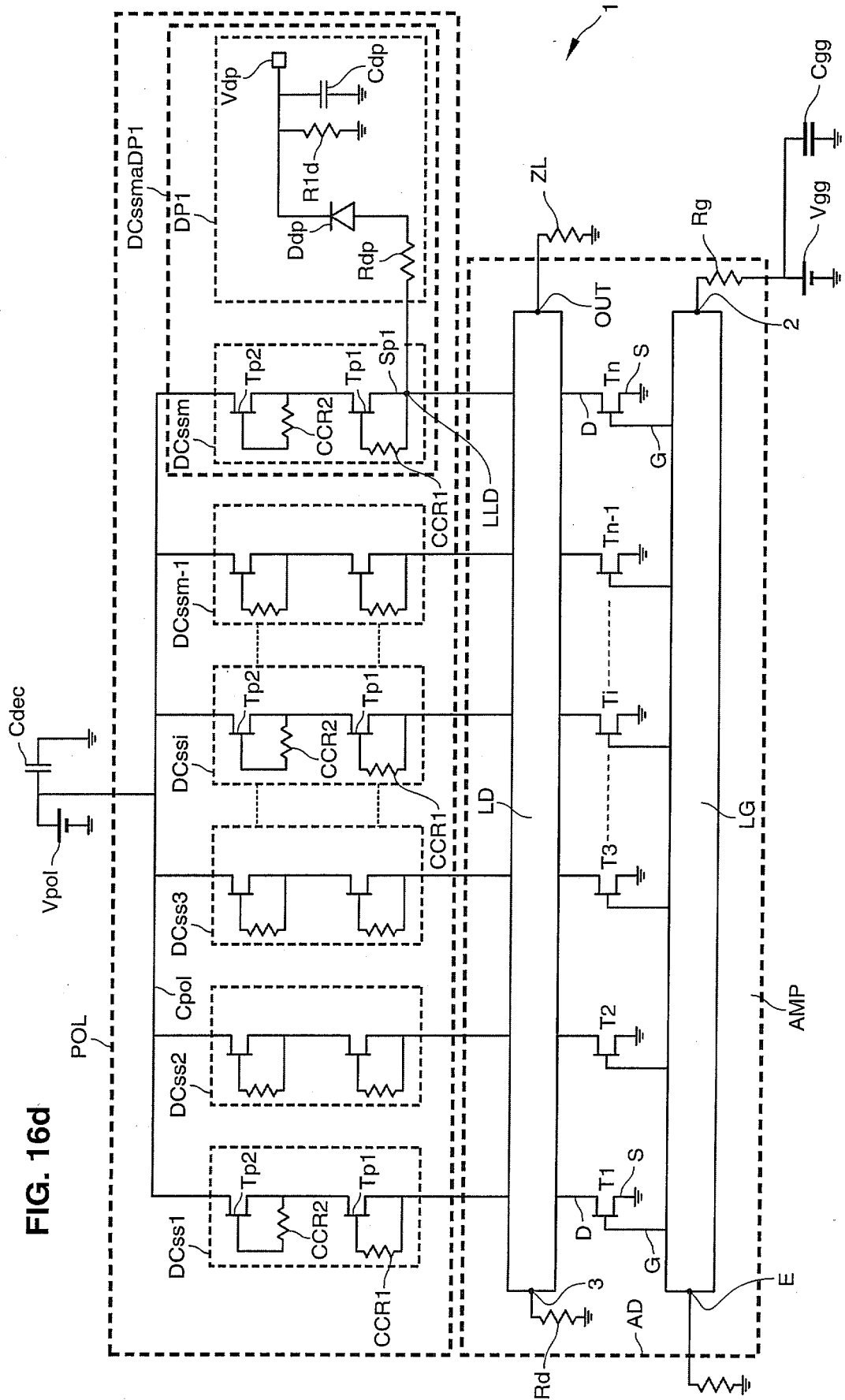
FIG. 16a



11/17

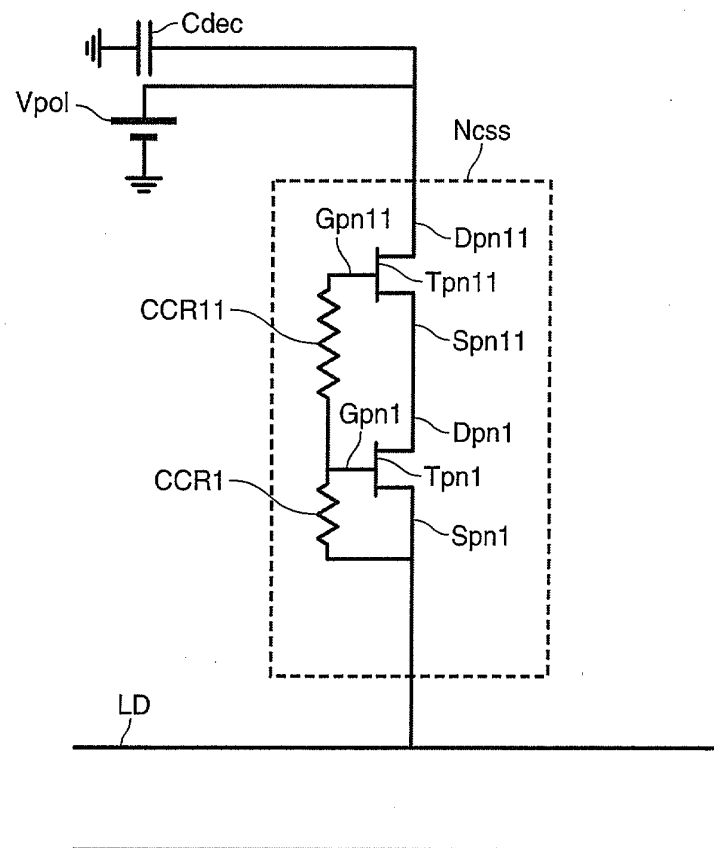


12/17

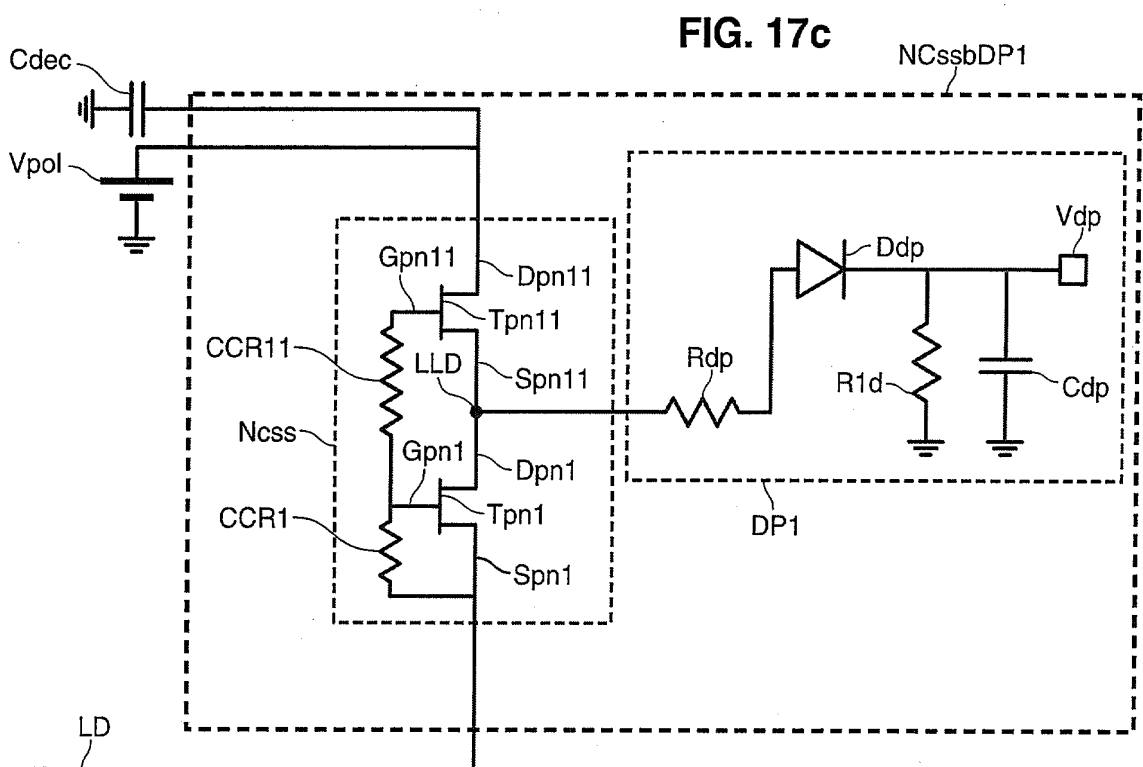
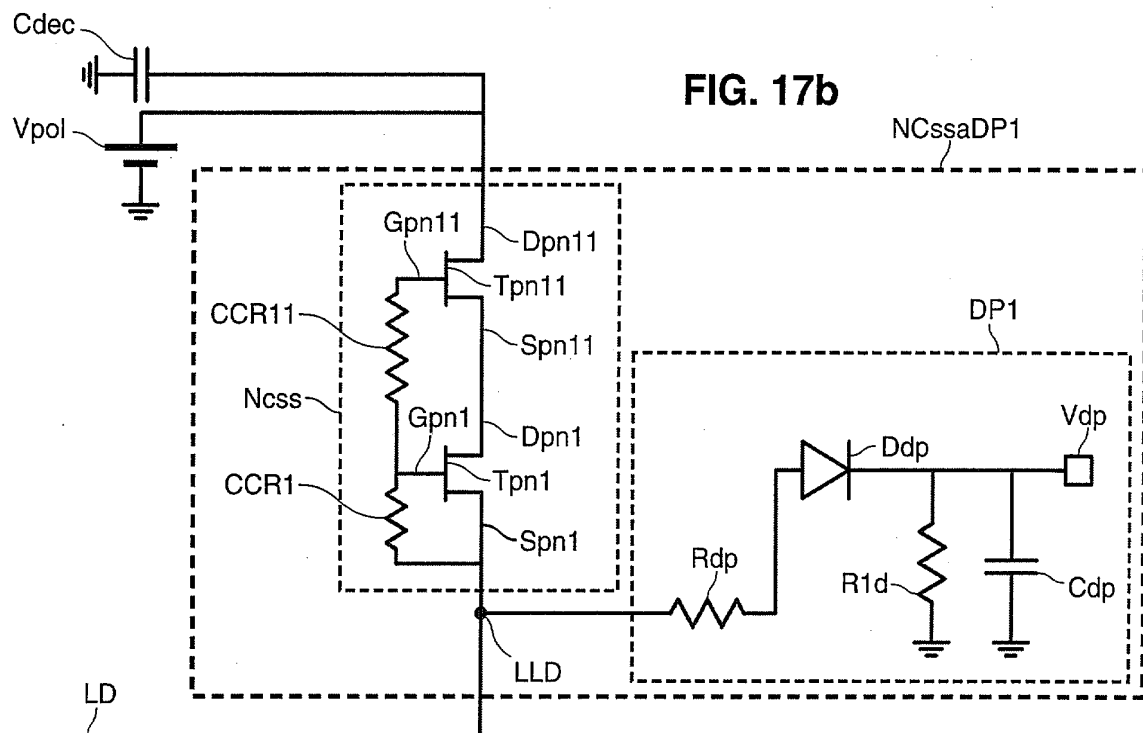


13/17

FIG. 17a

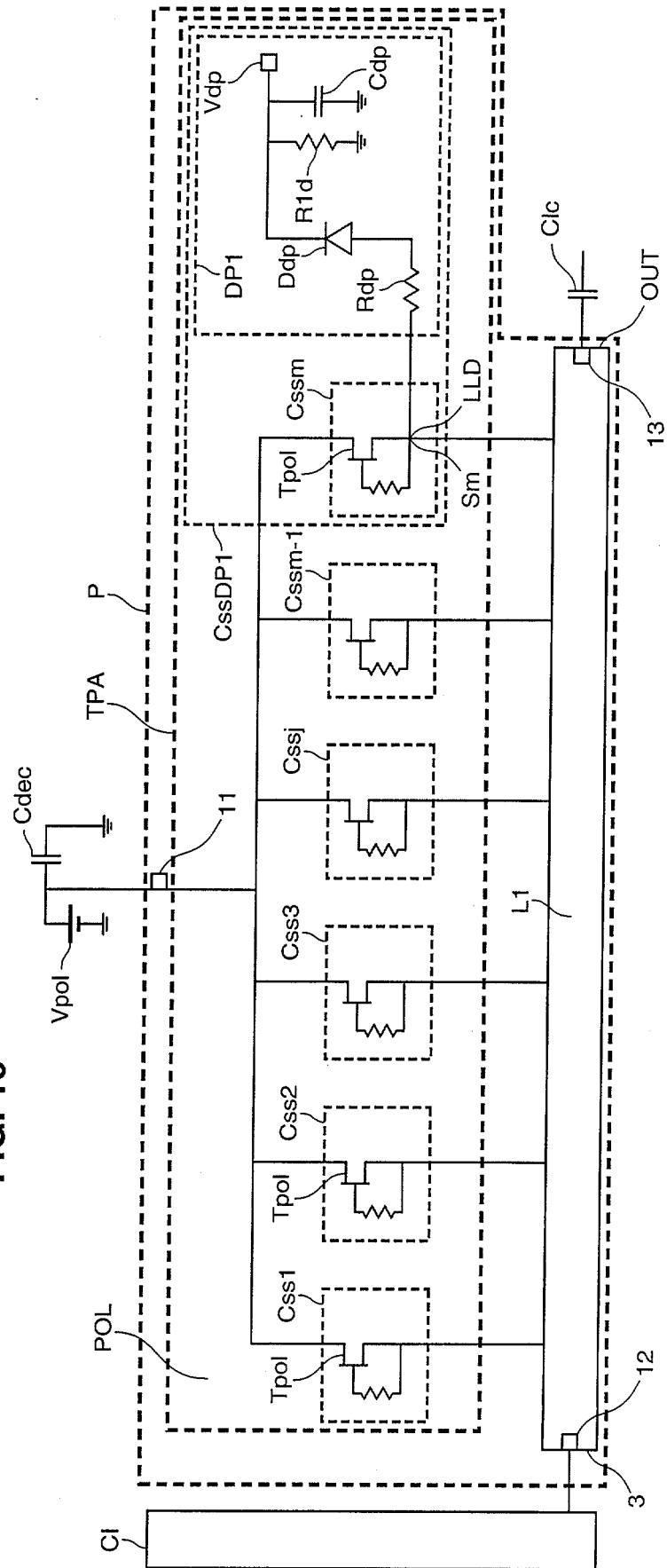


14/17



17/17

FIG. 19





RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 662186
FR 0501434

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
D,X A	US 2003/184384 A1 (ORR JERRY ET AL) 2 octobre 2003 (2003-10-02) * alinéa [0067] - alinéa [0093]; figures 6,7,9b-9f * * alinéa [0114] - alinéa [0116]; figures 14,15 *	1-13 14-20	H03F3/60 H03F1/56
X	----- ABUBAKAR A ET AL: "IMAGING OF BIOMEDICAL DATA USING A MULTIPLICATIVE REGULARIZED CONTRAST SOURCE INVERSION METHOD" IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, IEEE INC. NEW YORK, US, vol. 50, no. 7, juillet 2002 (2002-07), pages 1761-1771, XP001123764 ISSN: 0018-9480 * page 327 - page 328; figures 1,2 *	21,22	
D,A	US 2004/124924 A1 (CLAVEAU REGIS ET AL) 1 juillet 2004 (2004-07-01) * le document en entier *	1-22	
A	----- US 2002/060608 A1 (CHABAS JEAN A) 23 mai 2002 (2002-05-23) * alinéa [0023] - alinéa [0028]; figures 2-4 *	14, 16-18,20	DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7) H03F
Date d'achèvement de la recherche		Examineur	
14 octobre 2005		Tyberghien, G	
CATÉGORIE DES DOCUMENTS CITÉS X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE**RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 0501434 FA 662186**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **14-10-2005**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2003184384 A1	02-10-2003	AU 2003217984 A1	29-09-2003
		WO 03079406 A2	25-09-2003

US 2004124924 A1	01-07-2004	EP 1388935 A1	11-02-2004
		FR 2842963 A1	30-01-2004
		JP 2004056805 A	19-02-2004

US 2002060608 A1	23-05-2002	CN 1269635 A	11-10-2000
		EP 1041711 A1	04-10-2000
		JP 2000295046 A	20-10-2000
