

申請日期: 91年8月29日 類別: 110/L 100		案號: 90116338 修正 補充
(以上各欄由本局填註)		

發明專利說明書

511125

一、發明名稱	中文	具有絕緣層晶片基底之單晶雙晶圓穿隧式感應器或微機電切換器之製造方法及其組件
	英文	A SINGLE CRYSTAL, DUAL WAFER, TUNNELING SENSOR OR SWITCH WITH SILICONON INSULATOR SUBSTRATE AND A METHOD OF MAKING SAME
二、發明人	姓名 (中文)	1. 古柏那 諾道爾 L. 2. 強 大衛 T.
	姓名 (英文)	1. Randall L. Kubena 2. David T. Chang
	國籍	1. 美國 2. 美國
	住、居所	1. 美國加州91377橡木公園洛克郡大道358號 2. 美國加州可薇那91724范頓東街20609號
三、申請人	姓名 (名稱) (中文)	1. HRL 實驗室 LLC
	姓名 (名稱) (英文)	1. HRL LABORATORIES, LLC.
	國籍	1. 美國
	住、居所 (事務所)	1. 美國加州90265-4799, 馬里布市, 馬里布, 坎揚路3011號
	代表人姓名 (中文)	1. 丹尼爾 R. 艾倫米爾
	代表人姓名 (英文)	1. Daniel R. Allemeier



本案已向

國(地區)申請專利
美國 US

申請日期
2000/08/01

案號
09/629,682

主張優先權
有

有關微生物已寄存於

寄存日期
寄存號碼

無

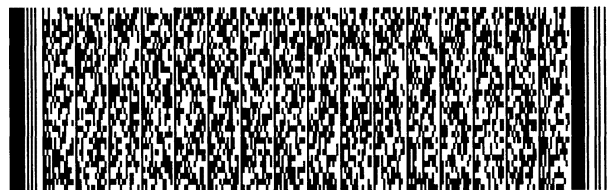
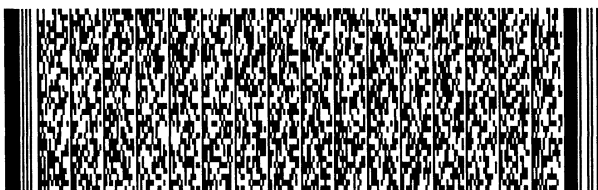


五、發明說明 (1)

本發明係有關於一種微機電(micro electro-mechanical (MEM))雙晶圓(dual wafer)穿隧式感應器(tunneling sensor)及切換器(switch)，此兩晶圓係相互連接，並且藉由蝕刻方式將晶圓移除以釋放其一懸臂束結構。

發明背景

本發明係提供一種藉由低成本且具有理想之面型微機械加工(surface micromachining)之微機械加工技術(micromachining techniques)以製作單晶矽穿隧式裝置(single crystal silicon MEM tunneling device)之新方法。於習知技術中，面型微機械加工一詞係表示利用電子束蒸鍍(e-beam evaporated)金屬的方式來形成具有可控制、自我測試及頂端電極(tip)之一穿隧式感應器或切換器(tunneling sensor or switch)，繼而利用犧牲阻層(sacrificial layer)、一電鍍接種層(plating seed layer)、一阻模(resist mold)及金屬電鍍(metal electroplating)來形成一懸臂部(cantilever portion)，最後再以一連串的化學蝕刻劑將該犧牲阻層進行移除。在一般進行體型微機械加工(bulk micromachining)的情況下，機械接腳(mechanical pin)及/或環氧樹脂(epoxy)係用以對於多矽晶圓層(multi-Si wafer stacks)進行組裝，其中，該多矽晶圓層係採用金屬對金屬(metal-to-metal)的方式進行接合，而由氮化矽所形成之一主動夾合薄膜(active sandwiched membrane)



五、發明說明 (2)

與金屬之間、或是與形成於石英基底(Si-on-quartz)上之一溶解晶圓之間係採用陽極接合(anodic bonding)的方式進行結合。然而，就上述所提出之各種體型微機械加工(bulk micromachining)係均無法在一矽基底上之一組穿隧式電極(tunneling electrode)進行單晶矽懸臂束結構(single crystal Si cantilever)(在該單晶矽懸臂束結構之大部分表面上不具有沉積金屬層時係可形成不匹配之熱膨脹係數，同時亦可藉由共晶方式將該懸臂束結構連接至位於該基底上之墊狀物(pad)，如此便可以提供理想的結構穩定性。除了上述對於生產技術的說明之外，該面型微機械加工等技術係可在低溫製程下進行，如此便可在該MEMS切換器及/或感應器形成之前，藉由此一低溫製程將CMOS電路形成於該矽基底之中。因此，在藉由單晶矽來製作懸臂束結構的情況下，其所形成之切換器及感應器係為可在重覆製程下進行製作且具有可控制應力及幾何形狀之MEMS裝置，並且可藉由在其中一基底上形成一突出物(protrusion)，如此以提供該MEMS切換器及感應器具有理想的機械穩定性。

穿隧式感應器或切換器係可應用在軍事、航海、汽車及太空等技術之中。於太空用途上，藉由該MEMS切換器及感應器係可提高衛星的穩定度及大幅減少成本、動力需求及陀螺儀系統(gyro systems)之重量。於汽車領域中，該MEMS切換器及感應器係可應用在空氣安全氣囊之設置、行駛控制(ride control)及防剎車鎖死系統(anti-lock)。



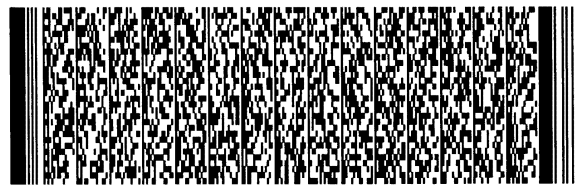
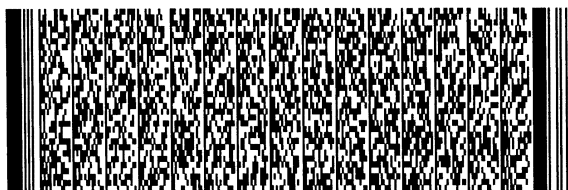
五、發明說明 (3)

於軍事上，該MEMS切換器及感應器係可應用在高動力航程加速器(dynamic range accelerometers)及低漂移陀螺儀(drift gyros)。

由於MEMS切換器與MEMS感應器之間的結構相當類似，以下將於各實施例中針對兩者結構之間的差異性提出說明。

發明之簡要說明

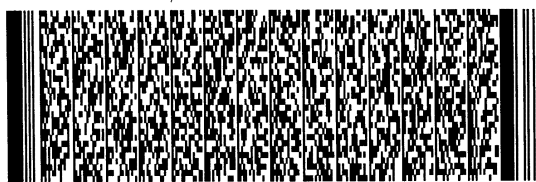
整體而言，本發明係提供一種製作MEM切換器(MEM switch)或切換器及穿隧式感應器(switch and tunneling sensor)之製造方法。其成型方式係首先在一第一基底(first substrate)或晶圓之一蝕刻中止層(etch stop)之上定義出一懸臂束結構(cantilevered beam structure)及一配合結構(mating structure)，並且於一第二基底(second substrate)或晶圓上形成有至少一接觸結構(contact structure)及一配合結構(mating structure)。於該第一基底上包括有一絕緣層(insulator layer)，並且於該絕緣層形成有一矽層，該絕緣層係以二氧化矽來製成為佳，同時藉由照像平版印刷(photolithographic techniques)方式係可將該矽層形成了該懸臂束結構。於該第二基底或晶圓之上之至少一配合結構上係形成有一結合層或一結晶層，於該第二基底或晶圓之上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀，並且將該第一基底或晶圓之該配合結構定位在相對於該第二基底或晶圓之該配合結構的位置上。藉由熱壓方式



五、發明說明 (4)

施加於該第一、二基底或晶圓之間以使得該第一基底或晶圓之該配合結構、該第二基底或晶圓之該配合結構兩者之間形成了共晶接合。隨後，依序將該第一基底、該絕緣層移除，如此使得該懸臂束結構可在相對於該第二基底或晶圓的方式進行移動。此外，該結合層或該結晶層係可做為一導電路徑，如此便可在該懸臂束結構、該懸臂束結構上之接觸件之間形成一電路。

此外，本發明係提供一種穿隧式感應器組件 (tunneling sensor assembly)，藉由該組件以製作一MEM 切換器或穿隧式感應器 (tunneling sensor)。該穿隧式感應器組件包括有一第一基底 (first substrate) 或晶圓，於該第一基底 (first substrate) 或晶圓上形成有一絕緣層 (insulator layer)，並且於該第一基底 (first substrate) 或晶圓之上形成有一束結構 (beam structure) 及一配合結構 (mating structure)。於一第二基底 (second substrate) 或晶圓之上形成有至少一接觸結構 (contact structure) 及一配合結構 (mating structure)，於該第二基底或晶圓之上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀。一壓力/熱感結合層 (pressure/heat sensitive bonding layer)，設置於該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構中之至少一配合結構之上，該壓力/熱感應結合層係根據該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構之間的壓力/加熱之應用



五、發明說明 (5)

而將該第一基底或晶圓上之該配合結構結合至該第二基底或晶圓上之該配合結構。

圖式簡單說明

第1A-6A圖係用以說明第一實施例中之一MEM感應器(MEM sensor)之懸臂部(cantilever portion)的製作過程；

第1B-6B圖係根據第1A-6A圖中之該懸臂部於不同製作步驟時之平面圖式；

第7A-9A圖係以剖面圖說明於第一實施例中之穿隧式感應器(tunneling sensor)之製作過程；

第7B-9B圖係以平面圖說明第7A-9A圖中之基部(base portion)之製作過程；

第10、11圖係表示相互對齊之該懸臂部、該基部在藉由共晶接合(eutectic bond)進行結合後之平面圖；

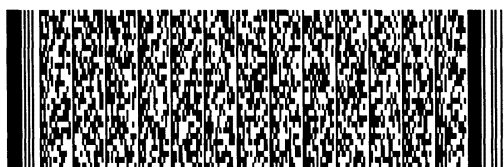
第12A、12B圖係分別表示在根據本發明之第一實施例中之完整穿隧式感應器之剖面圖、平面圖；

第13A、14A圖係用以說明第二實施例中之一MEM感應器之懸臂部的製作過程；

第13B、14B圖係表示僅相對於第13A、14A圖中之該懸臂部之平面圖式；

第15A-19A圖係以剖面圖說明於第二實施例中之穿隧式感應器之基部的製作過程；

第15B-19B圖係表示相對於第15A-19A圖中之第二實施例中之晶圓(wafer)的製作過程；



五、發明說明 (6)

第20、21圖係表示相互對齊之該懸臂部、該基部在藉由共晶接合進行結合後之平面圖；

第22A、23圖係表示在根據本發明之第二實施例中之完整MEM感應器之剖面圖，第22B圖係表示在根據本發明之第二實施例中之完整MEM感應器之平面圖；

第24A-29A圖係以剖面圖說明一修正例，該修正例係均可適用於該MEM感應器之該懸臂部之第一、二實施例中；

第24B-29B圖係表示相對於第24A-29A圖中之該修正例之平面圖式；

第30圖係表示一MEM感應器之另一實施例之側視圖，於該實施例之柱狀支承結構(columnar support)的中央區域(central region)係具有較佳的共晶接合；

第31圖係表示一MEM感應器之另一實施例之側視圖，於該實施例之鄰接於該懸臂束結構12的區域係具有較佳的共晶接合；

第32圖係藉由一側視圖說明如同第30圖中之實施例中所述之一MEM支承結構(MEM support)之另一實施例，並且於該實施例中之該懸臂束結構(cantilevered beam structure)係具有一帶狀導體(ribbon conductor)；

第33圖係表示一MEM感應器之另一實施例之側視圖，於該實施例中之鄰接於該懸臂束結構的區域係具有如同於第31圖中所示之實施例中所具有之較佳共晶接合，並且於該實施例中之該懸臂束結構係具有一帶狀導體；



五、發明說明 (7)

第34圖係表示一MEM感應器之另一實施例之側視圖，於該實施例中之鄰接於該懸臂束結構的區域係具有較佳的共晶接合，並且於該實施例中係採用具有一矽突出物(silicon protrusion)之一基座結構(base structure)，該基座結構係用以形成該柱狀支承結構；

第35圖係表示一MEM感應器之又一實施例之側視圖，於該實施例中之鄰接於該懸臂束結構的區域係具有較佳的共晶接合，並且該實施例中係採用如同第34圖之用以形成該柱狀支承結構且具有一矽突出物(silicon protrusion)之一基座結構(base structure)，並且於該實施例中之該懸臂束結構係具有一帶狀導體；

第36圖係表示一MEM感應器之另一實施例之側視圖，於該實施例之柱狀支承結構的中央區域係如同第30圖之實施例中所具有之較佳共晶接合，並且於該實施例中係採用具有一矽突出物之一基座結構以形成該柱狀支承結構之部分結構；

第37圖係表示一MEM感應器之另一實施例之側視圖，於本實施例中之柱狀支承結構的中央區域係採用同第36圖之實施例中之較佳共晶接合，並且於本實施例中之該懸臂束結構係具有一帶狀導體；

第38圖係藉由側視圖說明一MEM切換器(MEM switch)之一實施例，該實施例係相同於第32圖中所提出之實施例，並且於該實施例中係另外設置有一墊狀物(pad)，藉由該附加墊以施加靜電力量(electrostatic forces)至該



五、發明說明 (8)

懸臂束結構而可對對於該MEM切換器進行關閉；

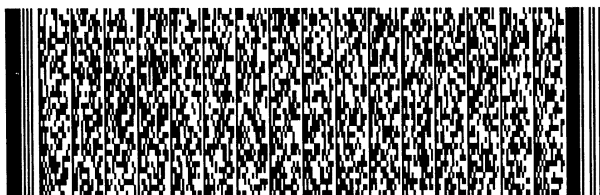
第39圖係藉由側視圖說明一MEM切換器之一實施例，該實施例係相同於第38圖中所提出之實施例，並且於該實施例中係採用用以形成該柱狀支承結構且具有一矽突出物之一基座結構；

第40圖係藉由側視圖說明一MEM切換器之另一實施例，該實施例係相同於第39圖中所提出之實施例，並且於該實施例中係採用具有一矽突出物之一基座結構以形成該懸臂束結構用之該柱狀支承結構的部分結構；以及

第41圖係藉由側視圖說明一MEM切換器之又一實施例，該實施例係相同於第40圖中所提出之實施例，但該實施例中係於該帶狀導體、該懸臂束結構的矽層之間形成有一SiO₂層。

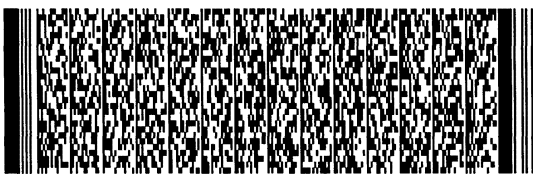
符號說明

- 10~晶圓；
- 11~蝕刻中止層薄膜；
- 12~懸臂束結構(矽層)；
- 12-1、12-2~兩部件；
- 1222-2~元件；
- 14~光阻層(罩幕層)；
- 16~光阻層；
- 16-1、16-2~開口；
- 16-5~開口；
- 18~鈦(Ti)/鉑(Pt)/金(Au)層；



五、發明說明 (9)

18-1~柱狀接觸件(配合結構)；
18-2~穿隧式頂端接觸件；
2~晶圓；
20'~光阻層；
20-1、20-2~開口；
20~光阻層；
22~鈦(Ti)/鉑(Pt)/金(Au)層；
22-1、24-1~金屬層；
22-2~接觸件；
222-2~接觸件；
24~金(Au)/矽(Si)層；
24-1~相對薄金屬層；
26-2~尖狀接觸件；
30、30'~晶圓；
30-1、58-1、60-1~配合結構；
32、34~二氧化矽層；
36~罩幕；
36-1、36-2、36-3、36-4~開口；
38~鈦(Ti)/鉑(Pt)/金(Au)層；
38-1、38-2、38-3、38-4~接觸電極；
4~晶圓；
40~墊狀物；
40-1~40-4~墊狀物；
42~帶狀導體；



五、發明說明 (10)

44~防護環；
50~光阻層；
52、54~氧化層；
56~光阻層；
56-1~開口；
58~鈦(Ti)/鉑(Pt)/金(Au)層；
58-1、60-1~外周圍層；
58-1、60-1~相對薄金屬層；
60~金/矽(Au/Si)共晶層；
61-1、16-2~開口；
62-2、62-3、62-4~開口；
70~二氧化矽層。

實施例

為讓本發明之上述目的、特徵及優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下。於第1A-12B圖係用以說明第一實施例，於第15A-23圖係用以說明第二實施例，並且於後續中係將針對修正例提出說明。當所述之實施例中具有相同於前述實施例中之元件時，於該實施例中係將不再對於該相同元件進行綴述。例如：第二實施例中之說明係可參閱第1A-4B圖。

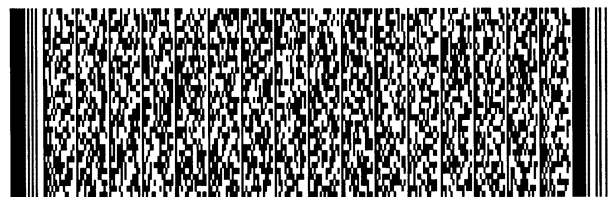
於各圖中之MEM裝置雖未標示出相關的幾何尺寸，但於圖中係提出相關的結構以做為熟習此項技藝者之參考。凡熟習此項技藝者係可以了解，具有極小尺寸之該MEM用機械裝置係為可經由相同於半導體裝置之生產方式來製



五、發明說明 (11)

作，如此便可在同一時間內於該晶圓上形成數以千計或更多之裝置，並且藉由第23圖所示之本發明MEM裝置之較佳實施例的尺寸資料係可對於之這些小型化裝置有更進一步的認知。於圖式數字中具有字母'A'之圖式係表示與其具有相同之圖式數字且具有字母'B'之圖式的剖面圖，同時為了清楚說明起見，於該剖面圖之結構中並不表示出其所相對之圖式中之剖面位置之後的結構。以第2A圖為例，於第2B圖中所示之單幕14結構係呈現出字母E形狀，但是於第2A圖中並未呈出在第2B圖之剖面位置(2A-2A)之後的結構。

請參閱第1A、1B圖，第1A、1B圖係表示藉由一起始晶圓(starting wafer)以進行該懸臂的製作過程，其中，該起始晶圓包括一n型矽晶圓10，並且於該n型矽晶圓10之上形成有一矽層12，該矽層12係可為經由摻雜或未經摻雜之矽薄層，藉由該矽層12以提供製作該懸臂所需之材料，而該矽晶圓10係以具有晶格方向(crystalline orientation)為<100>之單晶結構(single crystalline structure)為佳。一蝕刻中止層薄膜(etch stop layer)11係形成於該矽層12、該矽晶圓10之間。上述結構的組態係稱之為矽絕緣技術(Silicon On Insulator (SOI))，而該矽絕緣技術係為廣泛應用的方法，於此便不再綴述。該蝕刻中止層薄膜11係以具有厚度為1-2微米(μm)之矽層為佳，其製作方式係可經由外露表面(exposed surface)而將氧植入於該矽晶圓10之中，亦即，藉由上述方式係可將

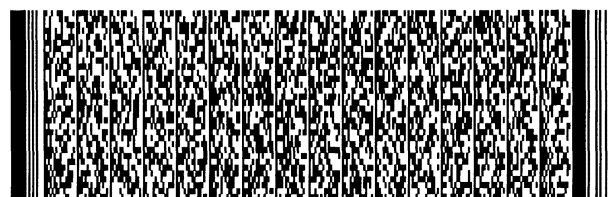
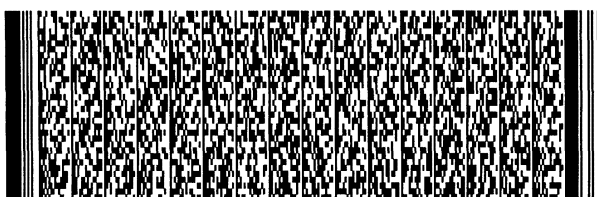


五、發明說明 (12)

該蝕刻中止層薄膜11埋入於該矽晶圓10之外露表面，並且可以使得該矽層12鄰接於該外露表面。相同地，該矽層12係以具有晶格方向為 $\langle 100 \rangle$ 之單晶結構為佳，並且該蝕刻中止層薄膜11則是用以將該懸臂自該矽晶圓10之上進行移除。該矽層12的厚度大小係可為 $0.1 \mu\text{m}$ - $800 \mu\text{m}$ 中之任意數值，而其中係以 1 - $20 \mu\text{m}$ 為佳，並且該懸臂束之厚度值係隨著其長度值增加而增加，同時由於該懸臂束最終仍是由該矽層12所形成，因而在形成該矽層12時的所需厚度值則是根據該懸臂束之所需長度值而製定。

在感應器的應用方面，矽層12所摻雜的阻值(resistivity)宜降低至 $0.05 \Omega\text{-cm}$ 以下為佳，其中該阻值又以界於 0.01 - $0.05 \Omega\text{-cm}$ 之間為較佳值，而該矽晶圓10之阻值則是以近似 $10 \Omega\text{-cm}$ 為佳。此外，由於硼(boron)之原子尺寸相對地小於矽之原子尺寸，因而在採用硼做為摻雜劑時，硼原子所佔之量(level)(1020)係可減少該矽層12的阻值；在相同的濃度量(concentration level)下且採用具有較大原子尺寸之非雜質(non-impurity)(例如：鍺(germanium))做為摻雜劑時，由於該非雜質對於所生成材料中之電子載體(electron carriers)不會造成任何移除的效果，因而可藉由該非雜質以有效地對於所產生的應力進行導引。

請再參閱第1A、1B圖，藉由照像平版印刷(photolithographic techniques)係可將矽層12形成一罩幕層(mask layer)14，於本實施例中之該罩幕層14係呈現



五、發明說明 (13)

出大寫字母'E'之形狀，並且可藉由'E'形狀之該單幕層14的外周圍部(outer peripheral portion)做為一配合結構(mating structure)以將該感應器之懸臂部(cantilever portion)結合至該基部。

在完成第2A、2B圖中之該單幕層14的圖樣化之後，便可藉由一電漿蝕刻(plasma etch)對於該矽晶圓10上之p型摻雜矽層12進行蝕刻處理。

隨後，將第2A、2B圖中之該單幕14進行移除，並且形成了如第2A、2B圖中所示之另一光阻層16，於該光阻層16上係形成有兩開口16-1、16-2，其中，開口16-1係沿著該矽層12之'E'形狀之外周圍的底部進行成型，而開口16-2則是設置於或鄰接於'E'形狀之該矽層12中之內腳(interior leg)的頂端(tip)。

隨後，將一鈦(Ti)/鉑(Pt)/金(Au)層18沉積於該光阻層16之上，並且該鈦(Ti)/鉑(Pt)/金(Au)層18係利用該開口16-1、16-2而分別形成一柱狀接觸件(post contact)18-1及一穿隧式頂端接觸件(tunneling tip contact)18-2，該鈦(Ti)/鉑(Pt)/金(Au)層18的總厚度係以約2000 富 Å 為佳，而鈦(Ti)層、鉑(Pt)層之個別厚度則是分別界於100-200 Å、1000-2000 Å 的範圍。在移除該光阻層16後係對於該晶圓進行溫度約為520 °C 之燒結步驟(sintering step)，如此便可於該柱狀接觸件18-1、該穿隧式頂端接觸件18-2與該矽層12之間形成一歐姆式鈦-矽接合(ohmic Ti-Si juncture)。由第24A、28B圖可知，若

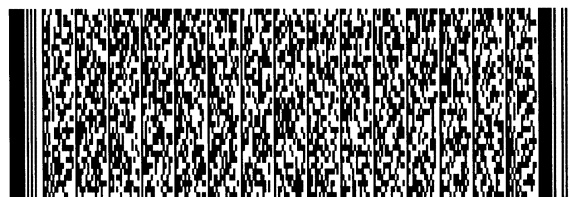


五、發明說明 (14)

藉由一金屬層對於該柱狀接觸件18-1、該穿隧式頂端接觸件18-2之間進行連接，則上述之燒結步驟便可以省略。

隨後，於第4A、4B圖中之結構上覆蓋一光阻層20，該光阻層20之形狀係相同於第3A、3B圖中之該光阻層16，並且於該光阻層20之中形成有兩開口20-1、20-2。任何熟習此項技藝者均可知道，於圖面中不會對於開口16-1、16-2、20-1、20-2進行尺寸的標示，並且該開口16-2、20-2的尺寸係遠小於該開口16-1、20-1的尺寸。因此，當對於晶圓進行較大厚度之鈦(Ti)/鉑(Pt)/金(Au)層之沉積作業時，該開口20-1將被填充(參閱第5圖)。然而，當進行例如金屬層22之沉積作業時，由於該開口20-1、20-2的邊緣在沉積過程之中將會形成有漸增的伸出部(overhang)，因而對於任何熟習此項技藝者均可察覺出在罩幕之側邊上會形成有少部分的填入物(fill-in)。此外，由於該開口20-1具有較大的寬度，則該填入物對於開口20-1的影響較小；該開口20-2係具有較小的寬度，如此可形成符號20-2所示之錐面狀或角錐狀的鈦(Ti)/鉑(Pt)/金(Au)層22，並且由於該金屬層22係具有足夠的厚度，因而在沉積過程中係可使得該金屬層22以通過該開口20-2之頂部的方式對於該開口20-2進行封閉。最後，藉由沉積方式將厚度約為100 Å之一金(Au)/矽(Si)層24形成該結構之上，並且於該開口20-1之中形成一相對薄金屬層24-1。

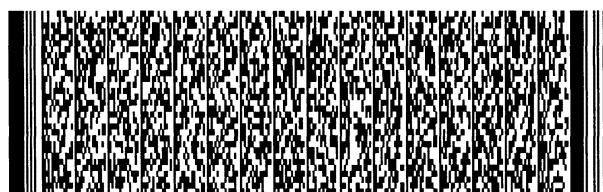
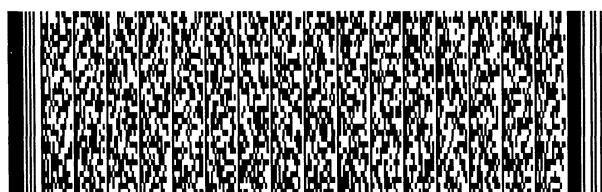
第6A、6B圖係表示在藉由該光阻層20對於該金屬層22、24之提昇部分(lifting)進行溶解後之結構圖示。於



五、發明說明 (15)

該矽層12上側之金屬層22、24的較佳高度值係約為8,500 Å，而錐面狀或角錐狀結構之接觸件22-2的較佳高度係為11,500 Å。因此，在經由上述說明之後係可充份了解第一實施例中所提出之MEM感應器之懸臂束部(cantilever beam portion)，以下將對於該MEM感應器之第一實施例中之該基座結構的成型過程進行說明，並且於圖中之金屬層22-1、24-1係用以形成一配合結構(mating structure)，該配合結構係用以結合於該懸臂束部之基部(base portion)。

以下將針對該基部之製作過程進行說明。請先參閱第7A、7B圖，二氧化矽層32、34係形成於該晶圓30之主要表面上，並且該二氧化矽層32、34之較佳厚度為1.0微米(μm)。請參閱第8A、8B圖，由一光阻層36所形成之一罩幕36係用以製作複數開口36-1、36-2、36-3及36-4，其中，該開口36-1之形狀大小係相同於第3A、3B圖中所提出之開口16-1，並且該開口36-3、36-4係用以進行控制電極(control electrode)38-3、自我測試電極(self test electrode)38-4之沉積作業。一鈦(Ti)/鉑(Pt)/金(Au)層38係沉積於該罩幕36之上，並且該鈦(Ti)/鉑(Pt)/金(Au)層38係經由各開口36-1、36-2、36-3、36-4而於該二氧化矽層34之上形成複數接觸電極38-1、38-2、38-3、38-4。此外，於該光阻層36上亦形成有複數開口，如此便可在進行該金屬層38的沉積過程中形成連接用之複數墊狀物40，並且藉由該墊狀物40以提供做為複數電極、相互連接之帶

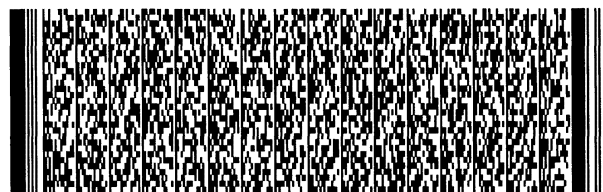


五、發明說明 (16)

狀導體(ribbon conductor)42之使用。此外，較佳的方式係將一防護環(guard ring)44設置於該頂端電極36-2的周圍，並且將該防護環44連接於該帶狀導體42-2、墊狀物40-2，同時為了簡化圖式起見，於各正視圖中係未圖示出該防護環44之結構。

第9A、9B圖係表示在藉由該光阻層36移除沉積於該金屬層38之上的提昇部分後的圖示，其中，接觸部38-1係形成了字母E之外周圍部分，並且於該接觸部38-1上包括有一配合結構，藉由該配合結構以結合於該懸臂束部2之配合結構22-1、24-1。

請參閱第10圖，該懸臂束部2係採用第1A-6B圖所示之較佳方式形成，並且該懸臂束部2的位置係對齊於該基座結構4，該基座結構4係採用第7A-9B圖所示之方式形成。凡任何熟習此項技藝者係可了解，於上說明中係已針對該晶圓10、30之表面上的圖樣進行多次的描述，其中，於該懸臂束部2之上形成有複數元件22-1、24-1、1222-2，並且在相對於該懸臂束部2之該基座結構4上形成有複數元件38-1至38-4，其中，該元件38-1至38-4係用以做為該晶圓10、30之間於進行結合時之使用。請參閱第11圖，相互對齊之該晶圓10、30係可在加壓、加熱過程中使得該金屬層24-1、38-1之間達到共晶的結合效果，並且對於在溫度為400℃之下且包括有1000個裝置之3吋(7.5 cm)晶圓2、4之間所採用的壓力值係以約5,000牛頓(N)為佳。上述壓力值係必須根據晶圓之尺寸及其所連結的總面積而訂定，若兩



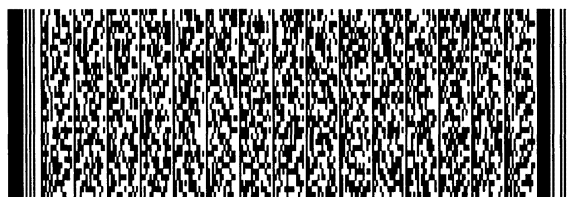
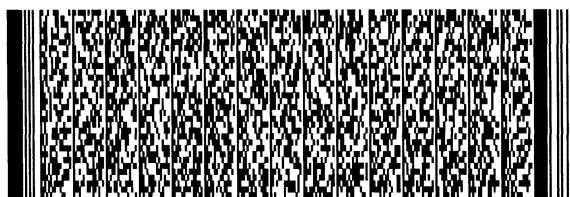
五、發明說明 (17)

晶圓間係在非共晶化(non-eutectically)的情況下進行結合，此時則必須採用較高的溫度以達到理想的結合效果。

上述金屬層24-1、38-1係做為字母E之外周圍部分，藉由該金屬層24-1、38-1以保護該MEM感應器之該接觸件22-2，並且在完成結合程序後係進行該晶圓10之溶解，同時藉由二氧化矽層11做為蝕刻中止層以防止該懸臂束結構12受到破壞。在完成矽晶圓的溶解過程之後，此時便藉由電漿蝕刻(plasma etch)對於該二氧化矽層11進行蝕刻以形成如第12A、12B圖中所示之MEM感應器。上述電漿蝕刻過程係不會影響該懸臂束結構12之矽結構，並且在完成蝕刻步驟後僅會留下結合於該基座結構4之該懸臂束結構12的該接觸件22-2、該懸臂束結構12的支承或配合結構22-1及24-1。如第12A圖所示，較佳的該MEM感應器所具有之束結構的長度係界於200-300微米(μm)(0.2-0.3mm)之間。

以下將提出該MEM感應器之第二實施例。相同於上述第一實施例中所述，於第二實施例中係首先對於該懸臂束部2之製作方式提出介紹，隨後並對於該基座結構4之製作、較佳的共晶接合方式及該MEM感應器的完成依序提出說明，並且在以下的說明中將可看出該第二實施例不同於該第一實施例之處係在於：第二實施例中所提出之懸臂束係於該基座結構4的上側進行支承。

於第二實施例中之該懸臂束部2的製作方式係相同於第一實施例之第1A-4B圖中所述之製作方式，並且其結構係完全相同於第4A、4B圖中所述之結構。

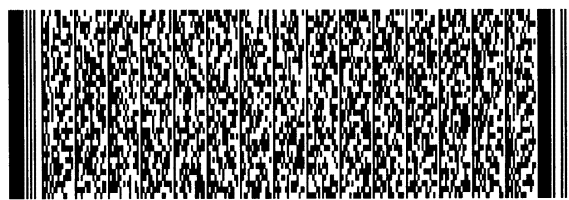


五、發明說明 (18)

此外，柱狀接觸件18-1係可藉由鈦(Ti)及金(Au)層(亦即，不具有鉑(Pt))所形成，其方式係必須藉由另一單幕步驟以對於在該柱狀接觸件18-1上的鉑(Pt)層進行移除作業。然而，此一方式將使得矽原子(Si)於燒結過程中與金(Au)產生共晶接合而形成了一金/矽共晶層(Au/Si eutectic)，該金/矽共晶層係形成於第4A、4B圖中之該柱狀接觸件18-1之外露部(exposed portion)之上。除了上述方式之外，於第4A、4B圖中之該柱狀接觸件18-1的外露部亦可採用較為簡單的方式以沉積形成一金/矽(Au/Si)共晶層，其方式係可在該柱狀接觸件18-1之中包含有有鉑(Pt)的成份，並且如果在以下的說明中之該懸臂束部2與該基座結構4之間係採用非共晶化(non-eutectically)方式進行結合時，該柱狀接觸件18-1係可以省略。

因此，對於第4A、4B圖中之該柱狀接觸件18-1之外露部的成型方式係可採用金(Au)層或金/矽(Au/Si)層為佳。

基於上述論點可知，於第13A、13B圖中所形成之一光阻層20'中係具有單一開口20-2，並且於該光阻層20'上沉積形成有厚度為15,000 Å之一金(Au)層26，同時該金(Au)層26係經由該開口20-2而沉積形成該穿隧式頂端接觸件18-2之上，該穿隧式頂端接觸件18-2之上的該金(Au)層26係呈現錐面狀或角錐狀，如此便可形成一尖狀接觸件(pointed contact)26-2，而該尖狀接觸件26-2係根據於該開口20-2之伸出部(overhang)而形成。當該尖狀接觸件26-2形成之後，該光阻層20'之剩餘部分經溶化而形成如

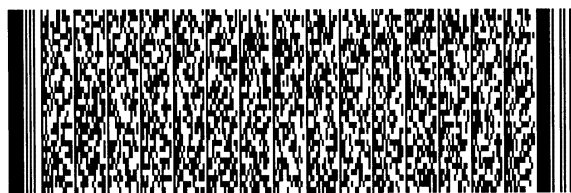
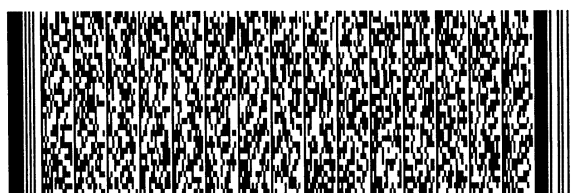


五、發明說明 (19)

第14A、14B圖中之該懸臂束部2。相較於第二實施例中之第14A、14B與第一實施例中之第6A、6B可知，其主要的差異係在於該第二實施例中不包括有金屬層22-1、24-1，並且於該第二實施例中係藉由該金屬層18-1以形成該配合結構。

請參閱第15A-19B圖，於第15A-19B圖將針對該MEM感應器之第二實施例中之該基座結構4的製作方式提出說明。請先參閱第15A、15B圖，於一矽晶圓30'上係沉積有一光阻層50，該光阻層50係用以構成字母E的外周圍部分。該矽晶圓30'之外露部分在經由深度為20,000 Å之蝕刻過程後，於該光阻層50之罩幕下側係形成有一突出物(protruding portion)30-1。隨後，將該光阻層50進行移除且對於該矽晶圓30'進行氧化處理，如此便可在該矽晶圓30'之外露表面上形成有氧化層52、54，各氧化層52、54的厚度係以1微米(μm)為佳。由於在第16A圖中之圖樣(pattern)係為該矽晶圓30'之成型過程中的圖樣之一，因而在第16A圖中並未標示出經過氧化處理後之端面(end surfaces)。

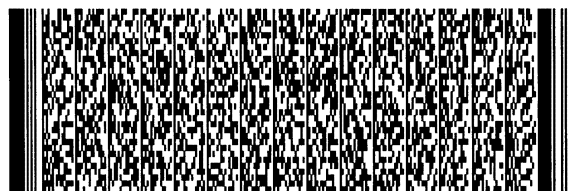
請參閱第17A、17B圖，一光阻層56係具有一開口56-1，該光阻層56係用以構成字母'E'的外周圍部分，並且經由該開口56-1將一鈦(Ti)/鉑(Pt)/金(Au)層58係沉積於一金/矽(Au/Si)共晶層60之上，其中，該鈦(Ti)/鉑(Pt)/金(Au)層58的厚度係以2,000 Å為佳，而該金/矽(Au/Si)共晶層60的厚度係以1,000 Å為佳，並且該鈦(Ti)



五、發明說明 (20)

/ 鉑(Pt)/ 金(Au) 層58、該金/ 矽(Au/Si) 共晶層60係仍以沿著該字母'E'的外周圍部分進行成型為佳。如果該柱狀接觸件18-1係由金/ 矽(Au/Si) 共晶層所形成，此時由於該外露層58-1中係已包含有金(Au)的成分，則該金屬層60係可僅藉由金(Au)所構成，或是可以將金(Au)的成分自該金屬層60中去除。

請參閱第18B圖。隨後，將該光阻層56移除，並且對於該光阻層56進行圖樣化，於圖樣化後之該光阻層56上具有：(i)如第18A圖中所示之開口62-2、62-3、62-4；(ii)墊狀物40-1至40-4所需之開口及用以連接該墊狀物40-1至40-4之帶狀導體42；(iii)如第18B圖中所示之該防護環44及其墊狀物所需之開口。為了清楚說明起見，該防護環44所需之開口並未標示於第18A圖之中。如第19A、19B圖所示，一鈦(Ti)/ 鉑(Pt)/ 金(Au)層38係沉積於該光阻層52之上，同時該鈦(Ti)/ 鉑(Pt)/ 金(Au)層38亦經由該開口62-2、62-3、62-4而分別形成了接觸件(contact)38-3、38-4、38-2，其中，該接觸件38-3、38-4、38-2係經由該帶狀導體42而分別連接至該墊狀物40-2至40-4，並且外周圍層(outerperipheral layer)58-1、60-1係藉由該帶狀導體42而連接至該墊狀物40-1。值得注意的是，當形成該接觸件38-3、38-4、38-2時，該墊狀物40、該帶狀導體42係宜同一時間進行成型為佳，並且在將該光阻層62移除之後係可看出該基座結構4的相關結構(如第19A、19B圖所示)。該突出物(protrusion)30-1的高度約為20,000 Å，



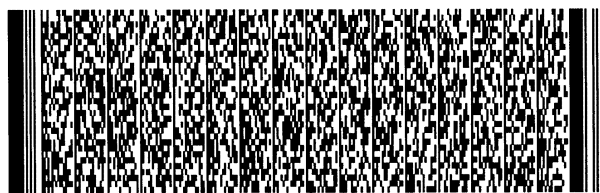
五、發明說明 (21)

而相對薄金屬層(relatively thin layer)58-1、60-1係用以做為該基座結構4之配合結構。

請參閱第20圖，第二實施例中之該懸臂束部2係即將結合至該基座結構4之上，該晶圓10、30'係放置於一相對關係的位置上以使得其配合結構18-1及30-1、58-1、60-1相互對齊，如此便可進行兩金屬層18-1、60-1之間的結合。如第21圖所示，在採用適當的壓力值及加熱值(溫度在400℃之下且包括有1000個感應器之3吋晶圓2、4之間係採用壓力值為5,000牛頓(N)為佳)下係可使得兩金屬層18-1、60-1之間達到共晶接合，隨後在藉由該金屬層11做為蝕刻中止層之情況下對於該矽晶圓10進行溶解，並且在將該金屬層11移除之後係可得到如第22圖中所示之MEM感應器結構。於第22圖中之p型矽層12包括有兩部件(portion)12-1、12-2，其中，該部件12-2係用以做為該懸臂束，而該部件12-1係貼附於該基座結構4的底層之上，並且藉由元件18-2、12-2、12-1、18-1、60-1、58-1及其所連接之該帶狀導體42而將該尖狀接觸件26-2連接至該墊狀物40-1之上。若兩晶圓間係在非共晶化(non-eutectically)的情況下進行結合，此時則必須採用較高的溫度以達到理想的結合效果。

請參閱第23圖，第23圖的內容係完全相同於第22圖，但於該第23圖中所述係較第22圖更為詳細，並且於各元件上標示出相關的尺度。

根據先前相對於第4B圖中所提出之第一、二實施例的

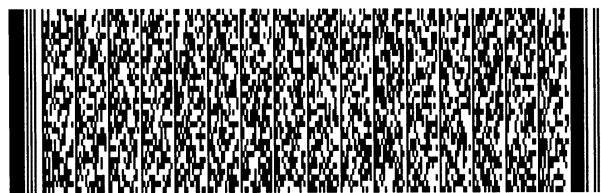


五、發明說明 (22)

內容可知，該鈦(Ti)/鉑(Pt)/金(Au)層18係用以形成該柱狀接觸件18-1及該穿隧式頂端接觸件18-2，並且在經由燒結方式下係可在具有摻雜之該懸臂束結構12上形成了歐姆式接觸的效應。因此，在利用帶狀導體對於該柱狀接觸件18-1與該穿隧式頂端接觸件18-2之間進行連接的情況下，於上述實施例中所提出之燒結步驟係可省略，並且在第24A、24B圖中係將針對於此一修正提相關的詳細說明。

基於上述的修正方式下，鄰接於該矽晶圓10之該矽層12係可採用(i)未經摻雜或是(ii)藉由不純物進行摻雜以增加其導電性(conductivity)。在其它的方式中，該蝕刻中止層11係設置於該矽層12、該矽晶圓10之間，其中，該蝕刻中止層11係所採用的厚度值係以界於1-2微米(μm)之二氧化矽來製成為佳，並且在藉由該蝕刻中止層11及利用乙二胺鄰苯二酚(ethylenediamine pyrocatechol, EDP)蝕刻將該晶圓10自該懸臂束12-2進行移除。當該矽層12採用硼(Boron)進行摻雜時，該矽層12的阻值係可低於1 $\Omega\text{-cm}$ 以下，並且在該矽層12的作用下係可有效地防止該EDP蝕刻劑所可能造成的不當的破壞。

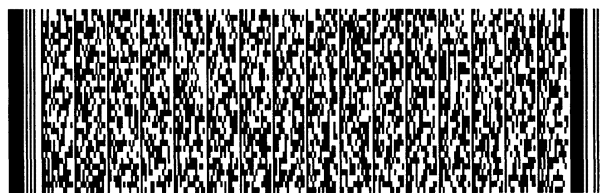
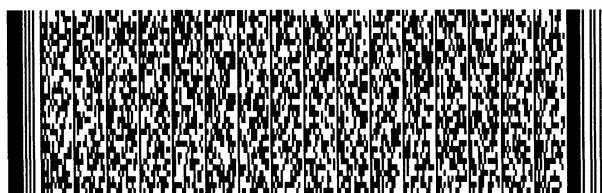
另一方面，以未經摻雜或是藉由不純物進行摻雜之該矽層12(請參閱第24A、24B圖)係可經由熱氧化處理，如此便可在該矽層12之外露表面上形成一相對薄二氧化矽層，其中，該矽層12之較佳厚度值係約為1.2微米(μm)(該矽層12的厚度值亦可根據應用而採用更小或更大之數值)，而該二氧化矽層之較佳厚度值係為0.2微米(μm)。為達到



五、發明說明 (23)

上述之數值，於兩主要表面(major surface)上係進行氧化處理，並且可根據實際需要而移除該底層上之氧化層。此一可選擇性設置之氧化層係可用以做為一理想的阻層(barrier)，並且藉由該氧化層可有效地防止該懸臂束結構之上的矽原子(Si)擴散至其一端部上之穿隧式頂端(tunneling tip)的金(Au)之中，同時該氧化層係可以應用至該懸臂束結構之各實施例之中。為了清楚說明起見，除了在第37、41圖中係以符號70表示出該氧化層之外，於其它各圖式中並不表示出其所相對的位置。

請參閱第25A、25B圖。隨後，將一光阻層14沉積於該矽層12之上(如採用該氧化層時，該光阻層14亦可沉積於該氧化層之上)，並且該光阻層14之較佳形狀係根據第2A、2B圖中之字母'E'形狀的該光阻層14來進行成型。在藉由一電漿蝕刻對於第25A、25B圖中之該矽層12進行蝕刻之後，繼而進行如第26A、26B圖所示之一光阻層16的沉積及其圖樣化。基本上，除了一開口16-5之外，於該光阻層16之形狀係根據第3A、3B圖中所示之該光阻層16的型態來進行成型。此外，該開口16-5除了可用以連接該開口61-1、16-2之外，並且在進行該光阻層16上之一金屬層18(宜採用鈦(Ti)/鉑(Pt)/金(Au)層為佳)的沉積作業時，該開口16-5亦可做為一帶狀導體18-5於成型過程時之使用。如第27A、27B圖所示，當完成了該金屬層18之沉積作業後，此時便對於該光阻層16進行移除，並且於該矽層12或該氧化層(如採用該氧化層時)之上係僅留下了該金屬層

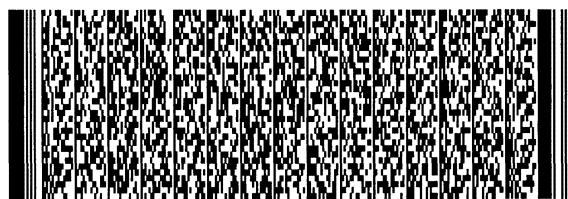


五、發明說明 (24)

18 之部件18-1、18-2、18-5。

在完成第27A、27B圖中的結構之後，一金(Au)層或一鈦(Ti)/鉑(Pt)/金(Au)層係可在適當的罩幕及沉積步驟下形成了如同第28A、28B圖中所示之一穿隧式頂端22，並且可根據實際需求而同時沉積形成一元件22-1(請參閱第6A圖)，如此便可完成第10、11圖中所示之該MEM感應器。另一方面，如果於該晶圓30上係形成一突出物(protruding)30-1(如第16A圖所示)時，上述之該元件22-1的沉積步驟係可省略，如此便完成了如同第20、21圖所述之該MEM感應器。在完成了將第28A、28B圖中之結構結合至第19A、19B圖中之該基座結構4，並且同時將該矽晶圓10自該懸臂束結構12上移除時，如此便形成了第29A、29B圖中所示之結構。較佳的方式係藉由兩次的電漿蝕刻來將該矽晶圓10自該懸臂束結構12進行移除，其中，第一次電漿蝕刻係對於該矽晶圓10進行溶解，而第二次電漿蝕刻係用以將做為蝕刻中止層之該金屬層11進行移除。

第30圖係表示一MEM感應器之另一實施例，於圖中係表示出該MEM感應器於完成後的結構圖。任何熟習此項技藝者係可輕易地進行更動與潤飾以製作出本實施例及其它的實施例，以下將對於相關的實施例提出說明。於第1A-12B圖中所提出之實施例中，其較佳方式係在於該配合結構24-1、該接觸電極38-1之間且接近於該矽晶圓10的位置上係採用共晶接合。此外，於第30圖中所提出之實施例中，其較佳方式係在於該金(Au)層與該金/矽(Au/Si)層之

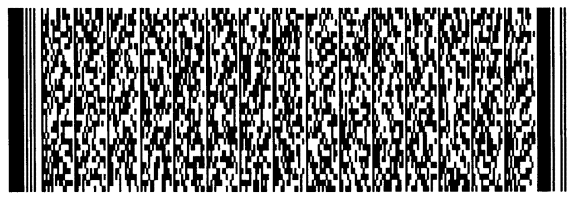
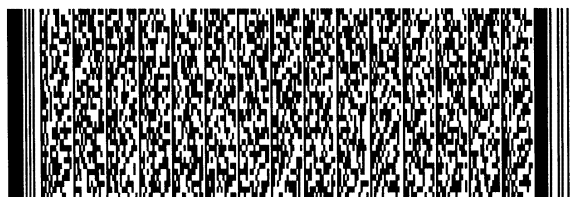


五、發明說明 (25)

間且接近於該支承臂(supporting arm)之中心點(center point)的位置上進行共晶接合。其它的實施例係近似於第1A-12B圖中之第一實施例所採用的方式來成型，例如：藉由兩次蝕刻方式對於該懸臂束結構12進行釋放，以及利用做為蝕刻中止層之該金屬層11來避免該懸臂束結構12在第一次蝕刻步驟中受到蝕刻破壞。

於第31圖所提出之實施例中，其對於相對接近於該基座結構4、且接近於該懸臂束結構12之該金(Au)層與該金/矽(Au/Si)層之間的連接方式係採用共晶接合，其方式係相同於第1A-12B圖中之第一實施例所採用的結合方式。於第30、31圖所示之實施例中，該懸臂束結構12係具有理想的導電性，如此便可使得在該懸臂束結構12之端部上的接觸件222-2與該基座結構4(如第12B圖所示)上的接觸件40-1之間達到理想的電性連接，並且該懸臂束結構12所摻雜的阻值係以低於 $0.05\ \Omega\text{-cm}$ 為佳。如果該懸臂束結構12係採用硼進行摻雜時，該懸臂束結構12將具有較低的阻值，此時係可利用EDP蝕刻劑方式將該晶圓10自該懸臂束12-2進行移除(請參閱第10、11圖及其相關說明)。此外，當進行該晶圓10之蝕刻作業時，較佳的方式係採用矽絕緣技術(SOI)以形成一晶圓，並且利用該二氧化矽層11(請參閱第24A-28B圖)做為蝕刻中止層以有效地保護該懸臂束結構12不受到破壞。

相較於第10、23、29、30圖中之實施例，其中，於第23、30圖中之實施例係採用相對薄金屬配合層，並且利用



五、發明說明 (26)

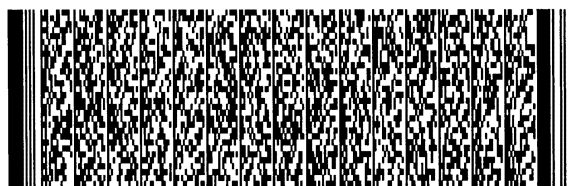
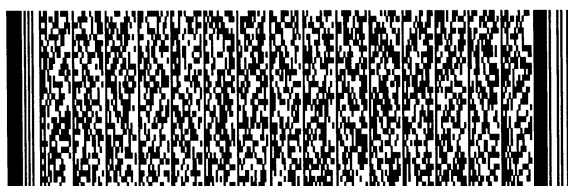
具有較為強固之矽柱狀接觸件或突出物30-1以提高其穩定性。

於第32、33圖中之實施例係相同於第29、30圖中之實施例，其中，於該兩實施例中所採用的該帶狀導體18-5係可參考第24A-29B圖，並且於該兩實施例中之該懸臂束結構12係可以採用未受摻雜之金屬層，同時該帶狀導體18-5中之所具有之較高阻值之矽原子(Si)係可提供做為該懸臂束結構12之使用。如果該懸臂束結構12係採用硼進行摻雜時，該懸臂束結構12將具有較低的阻值，此時係可利用EDP蝕刻劑方式將該晶圓10自該懸臂束12-2進行移除(請參閱第10、11圖及其相關說明)。此外，當進行該晶圓或基底10之蝕刻作業時，較佳的方式係採用具有該二氧化矽蝕刻中止層11之一SiO結構(請參閱第24A-28B圖)以保護該懸臂束結構12不受到破壞。

除了所取代以平面基底(planar substrate)之實施例之外，於第34-37圖中之實施例係分別相同於第29、31、30、32圖中之實施例，相關於具有突出物30-1之基底的說明係可參閱第二實施例(請參閱第13A-23圖及其相關說明)。

整體而言，於第13A-23圖、第34-37圖中之所提出之實施例係適用於製作MEM感應器，這是由於在其矽晶圓30'上形成有較為強固之矽柱狀接觸件或突出物30-1，如此便可使得所形成之感應器及切換器具有較佳的機械穩定性。

基於上述說明可知，於目前所提出之結構係主要應用



五、發明說明 (27)

於做為一感應器，任何熟習此項技藝者不僅可以充份了解如何操作該結構以做為一感應器(sensor)之外，並且可以根據需求對於該結構進行相關的修改以做為一切換器(switch)之使用。此外，該感應器裝置可在適當的設計及基於需求之修改下係可做為其它型式的感應器(例如：陀螺儀(gyroscopes)、磁力計(magnetometers)等)或切換器，但於以下圖式中係表示該感應器裝置係用以做為加速度器(accelerometer)之使用。

以下將配合第38-41圖分別對於一MEM裝置之一切換器型(switch version)的四個實施例提出說明，並且為了將該MEM裝置做為切換器之使用，原先所採用之一尖狀接觸件(pointed contact)26-2係藉由將金屬製之墊狀物26-3、26-4沉積於該懸臂束結構12之上所取代，並且於這些實施例中所提出之該懸臂束結構係宜採用未經摻雜之矽結構來形成為佳。兩接觸件38-5、38-6係在該金屬層38沉積於該基座結構4係同時成型，因而當將該切換器進行關閉時，該墊狀物26-4係電性連通該兩接觸件38-5、38-6。此外，由於未經摻雜之矽結構係具有較高的阻值，因而於本實施例中係採用第24A-29B圖之該帶狀導體18-5將該墊狀物26-3電性連接至該基座結構4。當在該墊狀物38-3、26-3之間施加一電壓時，作用於該懸臂束結構12之上的靜電力量係可將該切換器進行關閉。當該切換器進行關閉且該墊狀物26-4與該墊狀物38-3、26-3之間係形成實體接觸時，上述之電壓係可使得該墊狀物26-4與該兩接觸件

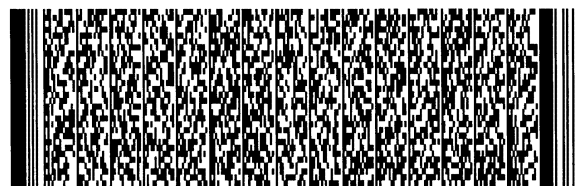


五、發明說明 (28)

38-5、38-6 之間連接形成一電路。其它的實施例係相同於前述之實施例，於本實施例中所採用之二氧化矽蝕刻中止層薄膜11係可參閱第24A-29B圖。當對於該基底10進行蝕刻時，藉由該蝕刻中止層薄膜11係可保護該懸臂束結構12不受到破壞，並且在將該基底10完全移除之後，藉由另一次蝕刻步驟將該蝕刻中止層薄膜11進行移除。

請參閱第38圖，該切換器係形成於一平面基座(planar base)4之上，並且該懸臂束結構12係藉由一柱狀結構(column)80所支承，其中，該柱狀結構80係藉由沉積金屬及金/矽(Au/Si)共晶層所構成。於本實施例中，該金/矽(Au/Si)共晶層係設置於接近該柱狀結構80的中間部分。於第39圖之實施例中，該金/矽(Au/Si)共晶層係設置於接近該懸臂束結構12。於第40圖之實施例中，該金/矽(Au/Si)共晶層係鄰接設置於該懸臂束結構12之一側，並且於該基座結構4上形成有一突出物30-1，該突出物30-1係做為用以支承該懸臂束結構12之該柱狀結構80的一部分結構。相關於切換器的實施例中，於第40圖中所提出實施例係同樣在該基座結構4上形成有一突出物30-1，此一概念係相同於感測器之實施例，如此係可使得所形成之感應器及切換器具有較佳的機械穩定性。

請參閱第41圖，二氧化矽層70係沉積於該懸臂束結構12與該金屬層18之間。該金屬層18係以鈦(Ti)、鉑(Pt)及金(Au)層來形成為佳，其中，鉑(Pt)係用以做為對於矽原子(Si)之一擴散阻層(diffusion barrier)，如此可避免



五、發明說明 (29)

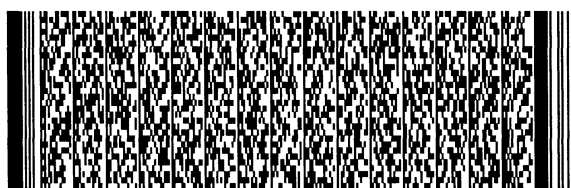
矽原子(Si)擴散進入金接觸件(Au contacts)之中。當該金屬層18對於其它金屬製之該接觸件無法提供保護時，該二氧化矽層70亦可做為擴散阻層亦達到適當的阻擋效果。

由各實施例之圖式中所示的結構係均採用字母'E'之形狀來成型，這是由於此一形狀的結構係可對於該懸臂束結構12提供理想的機械支承效果。然而，其並非用以限制本發明，該支承結構或該配合結構的形狀係可根據設計而有不同型態的變化，例如：圓型、三角型或其它需求之任何形狀。

在利用設置於該懸臂束結構12之一帶狀導體的實施例中，形成於該懸臂束結構12之該墊狀物、該接觸件(例如：26-2、26-3)係形成於該帶狀導體18-1、18-2、18-5之上。於該懸臂束結構12之上的該帶狀導體係可根據形成於該懸臂束結構12之上的各種金屬元件而有不同的連接設計方式，如此方能夠將例如元件26-2、26-3直接連接至該懸臂束結構12。

於該懸臂束結構12之末端部上的接觸件係呈現出圓錐狀或三角狀，然而其並非用以限制本發明，該接觸件的形狀係可根據設計而有不同型態的變化，例如：在某些實施例中係可呈現出扁平狀。

基於上述相關於鈦(Ti)/鉑(Pt)/金(Au)層的說明可知，任何熟習此項技藝者係可了解於該鈦(Ti)/鉑(Pt)/金(Au)層中包括有個別的鈦(Ti)層、鉑(Pt)層、金(Au)層，其中，鈦(Ti)層係可以提高黏著性，而鉑(Pt)層係用以做

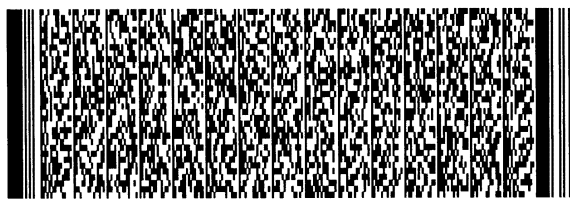
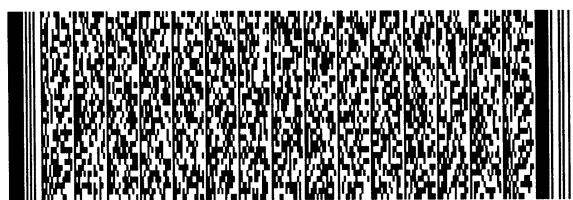


五、發明說明 (30)

為對於矽原子(Si)之一擴散阻層(diffusion barrier)，如此可避免矽原子(Si)擴散進入其所鄰接之金(Au)層。此外，其它如鉻(Cr)及/或鈀(Pd)層亦可用以做為擴散阻層之使用。上述擴散阻層之目的係在於防止矽原子(Si)擴散進入由金(Au)接觸件，其原因在於矽原子(Si)會於在金(Au)層的外露表面上形成二氧化矽。由於該二氧化矽所具有之介電性(dielectric)效應係會嚴重影響金(Au)接觸件之功能，因而由鉑(Pt)及/或鈀(Pd)層所形成之該擴散阻層係多半設置於該金(Au)接觸件與矽材料之間。

由金/矽(Au/Si)或金-矽(Au-Si)之命名可知，該金/矽(Au/Si)或該金-矽(Au-Si)係為金(Au)、矽原子(Si)之混合物，並且該金(Au)、該矽原子(Si)係可以個別之層來形成。當溫度提高時，矽原子(Si)將擴散進入其所鄰接之金(Au)層中而形成一金/矽(Au/Si)結晶層(eutectic)。然而，除了在部分實施例中必須利用金/矽(Au/Si)層的形成以便於進行矽原子(Si)擴散進入金(Au)層之外，一般係將該金/矽(Au/Si)結晶層以沉積方式形成一混合物，如此以有效地簡化製作程序。

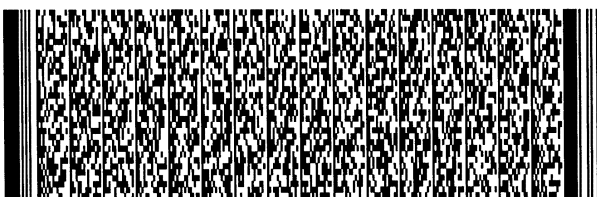
於上述中係已針對MEM裝置中之多個實施例提出說明，其中，大部分的實施例中係針對相關於感應器提出說明，而於少部分的實施例中係針對相關於切換器提出說明，任何熟習此項技藝者當可做更動與潤飾。於所有實施例中，對於該基座結構4與該懸臂束部2之間的結合方式係以加壓及加熱的方式而使得其相互連接之金屬層間達到共晶



五、發明說明 (31)

接合。此外，該基座結構4與該懸臂束部2之間係可在非共晶化的情況下進行結合，此時則必須採用較高的溫度以達到理想的結合效果。然而，由於在一般的生產方式係希望避免在高溫下進行，如此在該基座結構4與該懸臂束部2之間則仍以採用共晶化方式的結合為佳，並且對於所相互連接之金屬層宜以矽原子(Si)層與該金/矽(Au/Si)層為佳。

雖然本發明已以較佳實施例揭露如上，然其並非用以限制本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做更動與潤飾，因此本發明之保護範圍當事後附之申請專利範圍所界定者為準。



91年8月29日修正
補正

案號 80116338

年 月 日

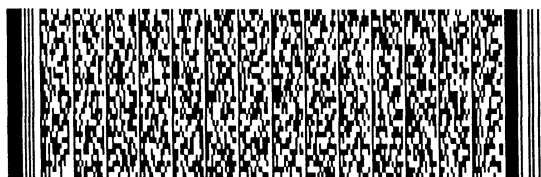
修正

四、中文發明摘要 (發明之名稱：具有絕緣層晶片基底之單晶雙晶圓穿隧式感應器或微機電切換器之製造方法及其組件)

本發明係提供一種用以製作微機電切換器(switch)或穿隧式感應器(tunneling sensor)的方法。其方法係於一第一基底(first substrate)或晶圓之一蝕刻中止層(etch stop)之上定義出一懸臂束結構(cantilevered beam structure)及一配合結構(mating structure)，並且於一第二基底(second substrate)或晶圓上形成有至少一接觸結構(contact structure)及一配合結構(mating structure)，於該第二基底或晶圓上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀，同時於其中之該配合結構之上形成一結合層，其中，該結合層又以共晶接合層為佳。隨後，將該第一基底或晶圓之該配合結構定位在相對於該第二基底或晶圓之該配合結構的位

英文發明摘要 (發明之名稱：A SINGLE CRYSTAL, DUAL WAFER, TUNNELING SENSOR OR SWITCH WITH SILICON ON INSULATOR SUBSTRATE AND A METHOD OF MAKING SAME)

A method of making a micro electro-mechanical switch or tunneling sensor. A cantilevered beam structure and a mating structure are defined on an etch stop layer on a first substrate or wafer; and at least one contact structure and a mating structure are defined on a second substrate or wafer, the mating structure on the second substrate or wafer being of a complementary shape to the mating structure on the first substrate or wafer. A bonding layer, preferably a eutectic



修正
91年8月29日
補正
案號

90116338

年 月 日

修正

四、中文發明摘要 (發明之名稱：具有絕緣層晶片基底之單晶雙晶圓穿隧式感應器或微機電切換器之製造方法及其組件)

置上，藉由加壓方式使得該第一、二基底之兩配合結構於其結合層或共晶接合層上相互結合，繼而將該第一基底或晶圓及該蝕刻中止層(etch stop)進行移除以釋放該懸臂束結構。

英文發明摘要 (發明之名稱：A SINGLE CRYSTAL, DUAL WAFER, TUNNELING SENSOR OR SWITCH WITH SILICONON INSULATOR SUBSTRATE AND A METHOD OF MAKING SAME)

bonding layer, is provided on at least one of the mating structures. The mating structure of the first substrate is moved into a confronting relationship with the mating structure of the second substrate or wafer. Pressure is applied between the two substrates so as to cause a bond to occur between the two mating structures at the bonding or eutectic layer. Then the first substrate or wafer and the etch stop layer are removed to free the cantilevered beam structure



91年8月29日 修正

案號 90116338

年 月 日 修正

四、中文發明摘要 (發明之名稱：具有絕緣層晶片基底之單晶雙晶圓穿隧式感應器或微機電切換器之製造方法及其組件)

英文發明摘要 (發明之名稱：A SINGLE CRYSTAL, DUAL WAFER, TUNNELING SENSOR OR SWITCH WITH SILICONON INSULATOR SUBSTRATE AND A METHOD OF MAKING SAME)

for movement relative to the second substrate or wafer.



六、申請專利範圍

1. 一種微機電切換器之製造方法，包括有下列步驟：

(a) 於一第一基底或晶圓之一蝕刻中止層之上定義出一懸臂束結構及一配合結構；

(b) 於一第二基底或晶圓上形成有至少一接觸結構及一配合結構，於該第二基底或晶圓上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀；

(c) 將該第一基底或晶圓之該配合結構定位在相對於該第二基底或晶圓之該配合結構的位置上；

(d) 將相關於該第一基底或晶圓之上之該配合結構之一層狀物連接於相關於該第二基底或晶圓之上之該配合結構之一層狀物；

(e) 移除該第一基底或晶圓及該蝕刻中止層之至少一部件以釋放該懸臂束結構。

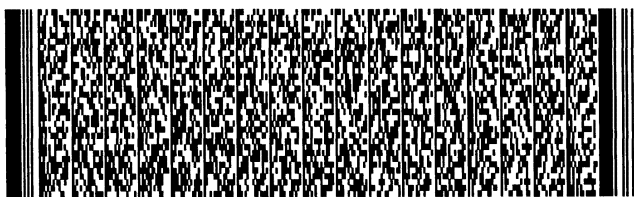
2. 如申請專利範圍第1項所述之微機電切換器之製造方法，其中，該第二基底或晶圓係由矽所製成。

3. 如申請專利範圍第2項所述之微機電切換器之製造方法，其中，形成該第二基底或晶圓之該矽結構為單一晶體結構。

4. 如申請專利範圍第3項所述之微機電切換器之製造方法，其中，該矽結構之該晶體結構為<100>。

5. 如申請專利範圍第4項所述之微機電切換器之製造方法，其中，該矽結構為n-型。

6. 如申請專利範圍第1項所述之微機電切換器之製造方法，其中，該第一基底或晶圓係由矽所製成，並且該蝕刻中止層係為二氧化矽。



六、申請專利範圍

7. 如申請專利範圍第6項所述之微機電切換器之製造方法，其中，形成該第一基底或晶圓之矽結構為單一晶體結構。

8. 如申請專利範圍第7項所述之微機電切換器之製造方法，其中，於該第一基底或晶圓中之該矽結構之該晶體結構為<100>。

9. 如申請專利範圍第8項所述之微機電切換器之製造方法，其中，該矽結構為n-型。

10. 如申請專利範圍第1項所述之微機電切換器之製造方法，其中，藉由熱壓方式施加於該第一、二基底或晶圓之間以使得該第一基底或晶圓之該配合結構、該第二基底或晶圓之該配合結構兩者之間形成共晶接合。

11. 如申請專利範圍第1項所述之微機電切換器之製造方法，其中，該懸臂束結構係由以下方式所製成：

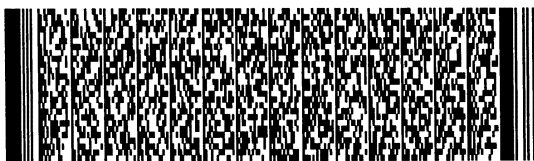
(a) 定義一矽薄層鄰接於該蝕刻中止層；

(b) 對於該矽薄層進行罩幕及蝕刻以於該蝕刻中止層之上定義出一束結構；

(c) 以蝕刻移除該第一基底或晶圓；以及

(d) 以蝕刻移除該蝕刻中止層。

12. 如申請專利範圍第11項所述之微機電切換器之製造方法，其中，經由一暫用罩幕層之一小開孔將一金屬沉積於該束結構之一端部以形成一接觸件，並且在該小開孔之尺寸足夠小的情況下係可藉由沉積方式使得該金屬層逐漸伸出該小開孔，以及可在經由該小開孔沉積形成該接觸件時以形成剖面逐漸減少之一延長帶。



六、申請專利範圍

13. 如申請專利範圍第11項所述之微機電切換器之製造方法，其中，蝕刻作業係採用電漿蝕刻。

14. 如申請專利範圍第11項所述之微機電切換器之製造方法，其中，該矽薄層係以適當濃度之摻質進行摻雜，如此以使得其阻值降低至 $1\ \Omega\text{-cm}$ 以下。

15. 如申請專利範圍第11項所述之微機電切換器之製造方法，其中，該矽薄層係經由適當濃度之摻質以使得其阻值降低至 $0.05\ \Omega\text{-cm}$ 以下。

16. 如申請專利範圍第15項所述之微機電切換器之製造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上，較佳的方式係藉由個別的鈦、鉕及金等層以形成該金屬層，並且在一提昇溫度下對於該金屬層進行燒結以使得該矽薄層上形成了第一歐姆式接觸及第二歐姆式接觸，該第二歐姆式接觸係鄰接於該束結構之一末端部，該第一歐姆式接觸係形成了位於該第一基底之該配合結構。

17. 如申請專利範圍第16項所述之微機電切換器之製造方法，其中，一相對厚金屬層係以沉積方式形成，其較佳的方式係藉由鈦/鉕/金形成該相對厚金屬層，並且該相對厚金屬層係以燒結方式形成於一相對薄金屬層之上，較佳的方式係藉由鈦/鉕/金形成該相對薄金屬層，該相對厚金屬層之一第一部係形成了該第一基底或晶圓之上的該配合結構且疊置於該第一歐姆式接觸之上，以及該相對厚金屬層之一第二部係形成了於該第二歐姆式接觸之上之一尖狀接觸件。

18. 如申請專利範圍第17項所述之微機電切換器之製



六、申請專利範圍

造方法，更包括於該第二基底或晶圓之上形成了鈦/鉕/金接觸件，於該第二基底或晶圓之該等接觸件中之至少一接觸件係用以定義出於該第二基底或晶圓之上的該配合結構。

19. 如申請專利範圍第18項所述之微機電切換器之製造方法，其中，該結合係由共晶化方式形成，而用以製作一共晶接合之該金屬層係可經由位於該第二基底之上且沉積於該鈦/鉕/金接觸件之上的金-矽共晶層所形成，並且用以製作一共晶接合之該金屬層係亦可經由位於該第一基底或晶圓之上且沉積於鈦/鉕/金所形成之該相對厚金屬層之該第一部之上的金-矽共晶層所形成。

20. 如申請專利範圍第17項所述之微機電切換器之製造方法，更包括有在該第一或該第二基底或晶圓之一主表面上凸出形成有一突出物。

21. 如申請專利範圍第20項所述之微機電切換器之製造方法，更包括有在該第二基底或晶圓上形成了鈦/鉕/金所製成之複數接觸件，於該第二基底或晶圓之上之該等接觸件中之至少一接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

22. 如申請專利範圍第21項所述之微機電切換器之製造方法，其中，一共晶層係可經由位於該第二基底或晶圓之上且形成於該鈦/鉕/金接觸件之上的一金-矽共晶層所形成，並且一共晶層係亦可經由位於該第一基底或晶圓之上且形成於該第一歐姆式接觸之上的一金-矽共晶層所形成。



六、申請專利範圍

23. 如申請專利範圍第20項所述之微機電切換器之製造方法，其中，該結合係由共晶化方式形成，並且製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

24. 如申請專利範圍第15項所述之微機電切換器之製造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上以形成了第一歐姆式接觸，較佳的方式係藉由個別的鈦、鉑及金等層以形成該金屬層，並且一第二金屬層係以可選擇方式沉積於該矽薄層之上以形成了第二歐姆式接觸，該第二金屬層係不包括有一擴散阻層且較佳的方式係以鈦/金來成型，該等金屬層係在一提昇溫度進行燒結，該第一歐姆式接觸係鄰接於該束結構之一末端部、該第二歐姆式接觸，如此以形成位於該第一基底上之該配合結構。

25. 如申請專利範圍第15項所述之微機電切換器之製造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上且在一提昇溫度進行燒結下以定義出該第一歐姆式接觸與該第二歐姆式接觸，該第一歐姆式接觸係鄰接於該束結構之一末端部，並且該第一基底與該第二基底之間的配合係於沉積在該第二基底上之一金屬層、該第一基底上之該第二歐姆式接觸之間進行，該金屬層係採用金為佳。

26. 如申請專利範圍第14項所述之微機電切換器之製造方法，其中，由鈦/鉑/金層係以可選擇方式沉積於該矽薄層之上以形成了第一互連接觸件與第二互連接觸件，該等第一、二互連接觸件間係藉由鈦/鉑/金所形成之一延長



六、申請專利範圍

帶層相互連接，該第二互連接觸件係鄰接於該束結構之一末端部，該延伸帶層係沿著該束結構之縱長方向進行設置，並且於實質上之較佳方式係使得該延伸帶窄於該懸臂束結構，該第一互連接觸件係形成了該第一基底之上的該配合結構。

27. 如申請專利範圍第26項所述之微機電切換器之製造方法，更包括有在該第一或該第二基底或晶圓之一主表面上凸出形成有一突出物。

28. 如申請專利範圍第27項所述之微機電切換器之製造方法，更包括有在該第二基底或晶圓上形成鈦/鉕/金所製成之複數接觸件，於該第二基底或晶圓之上之該等接觸件中之至少一接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

29. 如申請專利範圍第28項所述之微機電切換器之製造方法，其中，該結合係由共晶方式形成，該共晶層係可由位於該第二基底之上且沉積於鈦/鉕/金接觸件之上的金-矽共晶層所形成，並且該金-矽共晶層係由/或可由位於該第一基底或晶圓之上且沉積於該第一互連接觸件之上的金-矽共晶層所形成。

30. 如申請專利範圍第27項所述之微機電切換器之製造方法，其中，該結合係由共晶方式形成，並且製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

31. 如申請專利範圍第1項所述之微機電切換器之製造方法，其中，該懸臂束結構係由以下方式所製成：



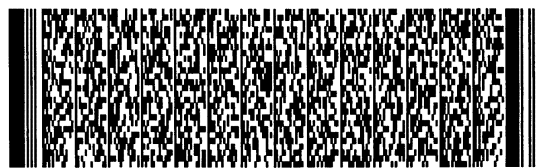
六、申請專利範圍

- (a) 於該第一基底或晶圓之上形成一蝕刻中止層；
- (b) 於該蝕刻中止層上形成一矽薄層；
- (c) 對於該矽薄層進行罩幕及蝕刻以定義出鄰接於該第一基底或晶圓之一束結構；
- (d) 藉由一蝕刻劑移除該第一基底或晶圓以使得該蝕刻中止層具有阻性；以及
- (e) 藉由一蝕刻劑移除該蝕刻中止層以使得該懸臂束結構具有阻性。

32. 如申請專利範圍第31項所述之微機電切換器之製造方法，其中，鈦/鉑/金層係以可選擇方式沉積於該矽薄層之上以形成了第一金屬接觸件與第二金屬接觸件，該第二金屬接觸件係鄰接於該束結構之一末端部，並且該第一金屬接觸件係形成了該第一基底之上的該配合結構。

33. 一種用以製作微機電切換器之微機電切換器組件，該微機電切換器組件包括：

- (a) 一束結構及定義於一第一基底或晶圓之上之一蝕刻中止層之上之一配合結構；
- (b) 至少一接觸結構及定義於一第二基底或晶圓之上之一配合結構，於該第二基底或晶圓之上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀；
- (c) 一壓力/熱感結合層，設置於該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構中之至少一配合結構之上，該壓力/熱感應結合層係根據該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構之間的壓力/加熱之應用而將該第一基底或晶圓上



六、申請專利範圍

之該配合結構結合至該第二基底或晶圓上之該配合結構。

34. 如申請專利範圍第33項所述之微機電切換器組件，其中，該第二基底或晶圓係由矽所製成。

35. 如申請專利範圍第33項所述之微機電切換器組件，其中，形成該第二基底或晶圓之該矽結構為單一晶體結構。

36. 如申請專利範圍第35項所述之微機電切換器組件，其中，該矽結構之該晶體結構為<100>。

37. 如申請專利範圍第36項所述之微機電切換器組件，其中，該蝕刻中止層係為二氧化矽。

38. 如申請專利範圍第33項所述之微機電切換器組件，其中，該第一基底或晶圓係由矽所製成。

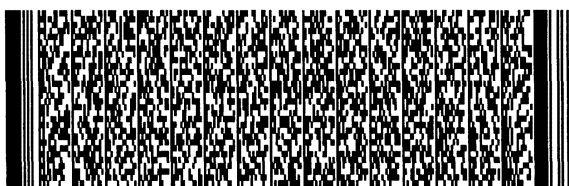
39. 如申請專利範圍第38項所述之微機電切換器組件，其中，形成該第一基底或晶圓之該矽結構為單一晶體結構。

40. 如申請專利範圍第39項所述之微機電切換器組件，其中，於該第一基底或晶圓中之該矽結構之該晶體結構為<100>。

41. 如申請專利範圍第40項所述之微機電切換器組件，其中，該蝕刻中止層係為二氧化矽。

42. 如申請專利範圍第33項所述之微機電切換器組件，其中，該懸臂束結構係由該第一基底或晶圓之上的一矽薄層所形成，該矽薄層係由一摻質所摻雜。

43. 如申請專利範圍第42項所述之微機電切換器組件，其中，一尖狀接觸件係設置於該束結構之一端部上。



六、申請專利範圍

44. 如申請專利範圍第42項所述之微機電切換器組件，其中，該矽薄層係以適當濃度之摻質進行摻雜以使得其阻值降低至 $1\ \Omega\text{-cm}$ 以下。

45. 如申請專利範圍第42項所述之微機電切換器組件，其中，該矽薄層係經由適當濃度之摻質以使得其阻值降低至 $0.05\ \Omega\text{-cm}$ 以下。

46. 如申請專利範圍第45項所述之微機電切換器組件，於該矽薄層上更包括有第一歐姆鈦/鉑/金接觸件及第二歐姆鈦/鉑/金接觸件，該第二歐姆鈦/鉑/金接觸件係鄰接於該束結構之一末端部，該第一歐姆鈦/鉑/金接觸件係形成了位於該第一基底或晶圓上之該配合結構。

47. 如申請專利範圍第46項所述之微機電切換器組件，其中，一相對厚鈦/鉑/金層係以沉積方式形成於該第一、二歐姆鈦/鉑/金接觸件之上，該相對厚鈦/鉑/金層之一第一部係設置於該第一歐姆鈦/鉑/金接觸件之上且用以形成了該第一基底之上的該配合結構，以及該相對厚鈦/鉑/金層之一第二部係形成了於該第二歐姆鈦/鉑/金接觸件之上之一尖狀接觸件。

48. 如申請專利範圍第47項所述之微機電切換器組件，於該第二基底或晶圓之上更設置有複數鈦/鉑/金接觸件，於該第二基底或晶圓之上之該等鈦/鉑/金接觸件中之至少一鈦/鉑/金接觸件係用以定義該第二基底或晶圓之上之該配合結構。

49. 如申請專利範圍第48項所述之微機電切換器組件，其中，該結合層係可由位於該第二基底或晶圓之上且



六、申請專利範圍

形成於該鈦/鉑/金接觸件之上的一金-矽共晶層所形成，並且該結合層係由/或可經由位於該第一基底或晶圓之上且形成於相對厚鈦/鉑/金層之該第一部之上的一金-矽共晶層所形成。

50. 如申請專利範圍第48項所述之微機電切換器組件，其中，用以製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

51. 如申請專利範圍第45項所述之微機電切換器組件，於該矽薄層上更包括有第一歐姆式接觸及第二歐姆鈦接觸件，該第二歐姆式接觸係鄰接於該束結構之一末端部，該第一歐姆式接觸係形成了位於該第一基底之該配合結構。

52. 如申請專利範圍第51項所述之微機電切換器組件，更包括有一突出物，該突出物係凸出於該第一或該第二基底或晶圓之一主表面、該第二基底或晶圓之上之該等鈦/鉑/金接觸件之上，於該第二基底或晶圓之上之該等鈦/鉑/金接觸件中之至少一鈦/鉑/金接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

53. 如申請專利範圍第52項所述之微機電切換器組件，其中，該結合層係可由位於該第二基底或晶圓之上且形成於該鈦/鉑/金接觸件之上的一金-矽共晶層所形成，並且該結合層係亦可經由位於該第一歐姆式接觸之上的一金-矽共晶層所形成。

54. 如申請專利範圍第44項所述之微機電切換器組



六、申請專利範圍

件，其中，第一互連鈦/鉕/金接觸件與第二互連鈦/鉕/金接觸件係設置於該矽薄層之上，該等第一、二互連鈦/鉕/金接觸件間係藉由鈦/鉕/金所形成之一延長帶層而相互連接，該第二互連鈦/鉕/金接觸件係鄰接於該束結構之一末端部，該延伸帶層係沿著該束結構之縱長方向進行設置，並且於實質上之較佳方式係使得該延伸帶窄於該懸臂束結構，該第一互連/鉕/金接觸件係形成了該第一基底之上的該配合結構。

55. 如申請專利範圍第54項所述之微機電切換器組件，其中，一突出物係凸出於該第一或該第二基底或晶圓之一主表面，該等鈦/鉕/金接觸件係設置於該第二基底或晶圓之上，於該第二基底或晶圓之上之該等鈦/鉕/金接觸件中之至少一鈦/鉕/金接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

56. 如申請專利範圍第55項所述之微機電切換器組件，其中，該結合層係可由位於該第二基底或晶圓之上且形成於該鈦/鉕/金接觸件之上的一金-矽共晶層所形成，並且該結合層係亦可經由位於該第一互連鈦/鉕/金接觸件之上的一金-矽共晶層所形成。

57. 一種穿隧式感應器之製造方法，包括有下列步驟：

(a) 於一第一基底或晶圓之一蝕刻中止層之上定義出一懸臂束結構及一配合結構；

(b) 於一第二基底或晶圓上形成有至少一接觸結構及一配合結構，於該第二基底或晶圓上之該配合結構之形狀



六、申請專利範圍

係互補於該第一基底或晶圓上之該配合結構之形狀；

(c) 將該第一基底或晶圓之該配合結構定位在相對於該第二基底或晶圓之該配合結構的位置上；

(d) 將相關於該第一基底或晶圓之上之該配合結構之一層狀物連接於相關於該第二基底或晶圓之上之該配合結構之一層狀物；

(e) 移除該第一基底或晶圓及該蝕刻中止層之至少一部件以釋放該懸臂束結構。

58. 如申請專利範圍第57項所述之穿隧式感應器之製造方法，其中，該第二基底或晶圓係由矽所製成。

59. 如申請專利範圍第58項所述之穿隧式感應器之製造方法，其中，形成該第二基底或晶圓之該矽結構為單一晶體結構。

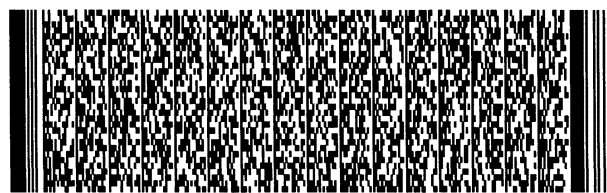
60. 如申請專利範圍第59項所述之穿隧式感應器之製造方法，其中，該矽結構之該晶體結構為<100>。

61. 如申請專利範圍第60項所述之穿隧式感應器之製造方法，其中，該矽結構為n-型。

62. 如申請專利範圍第57項所述之穿隧式感應器之製造方法，其中，該第一基底或晶圓係由矽所製成，並且該蝕刻中止層係為二氧化矽。

63. 如申請專利範圍第62項所述之穿隧式感應器之製造方法，其中，形成該第一基底或晶圓之矽結構為單一晶體結構。

64. 如申請專利範圍第63項所述之穿隧式感應器之製造方法，其中，於該第一基底或晶圓中之該矽結構之該晶



六、申請專利範圍

體結構為<100>。

65. 如申請專利範圍第64項所述之穿隧式感應器之製造方法，其中，該矽結構為n-型。

66. 如申請專利範圍第57項所述之穿隧式感應器之製造方法，其中，藉由熱壓方式施加於該第一、二基底或晶圓之間以使得該第一基底或晶圓之該配合結構、該第二基底或晶圓之該配合結構兩者之間形成共晶接合。

67. 如申請專利範圍第57項所述之穿隧式感應器之製造方法，其中，該懸臂束結構係由以下方式所製成：

(a) 定義一矽薄層鄰接於該蝕刻中止層；

(b) 對於該矽薄層進行罩幕及蝕刻以於該蝕刻中止層之上定義出一束結構；

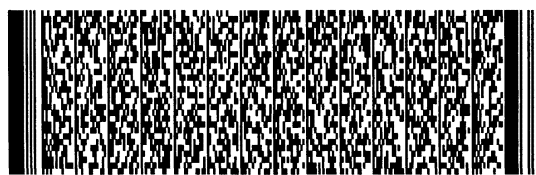
(c) 以蝕刻移除該第一基底或晶圓；以及

(d) 以蝕刻移除該蝕刻中止層。

68. 如申請專利範圍第67項所述之穿隧式感應器之製造方法，其中，經由一暫用罩幕層之一小開孔將一金屬沉積於該束結構之一端部以形成一接觸件，並且在該小開孔之尺寸足夠小的情況下係可藉由沉積方式使得該金屬層逐漸伸出該小開孔，以及可在經由該小開孔沉積形成該接觸件時以形成剖面逐漸減少之一延長帶。

69. 如申請專利範圍第67項所述之穿隧式感應器之製造方法，其中，蝕刻作業係採用電漿蝕刻。

70. 如申請專利範圍第67項所述之穿隧式感應器之製造方法，其中，該矽薄層係以適當濃度之摻質進行摻雜，如此以使得其阻值降低至 $1\ \Omega\text{-cm}$ 以下。



六、申請專利範圍

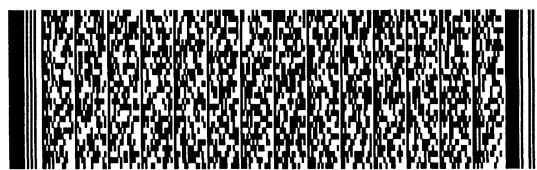
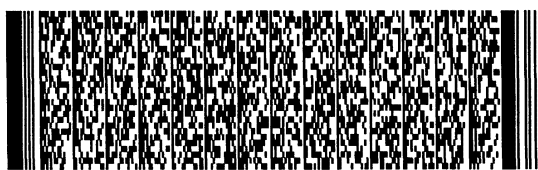
71. 如申請專利範圍第67項所述之穿隧式感應器之製造方法，其中，該矽薄層係經由適當濃度之摻質以使得其阻值降低至 $0.05\ \Omega\text{-cm}$ 以下。

72. 如申請專利範圍第71項所述之穿隧式感應器之製造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上，較佳的方式係藉由個別的鈦、鉑及金等層以形成該金屬層，並且在一提昇溫度下對於該金屬層進行燒結以使得該矽薄層上形成了第一歐姆式接觸及第二歐姆式接觸，該第二歐姆式接觸係鄰接於該束結構之一末端部，該第一歐姆式接觸係形成了位於該第一基底之該配合結構。

73. 如申請專利範圍第72項所述之穿隧式感應器之製造方法，其中，一相對厚金屬層係以沉積方式形成，其較佳的方式係藉由鈦/鉑/金形成該相對厚金屬層，並且該相對厚金屬層係以燒結方式形成於一相對薄金屬層之上，較佳的方式係藉由鈦/鉑/金形成該相對薄金屬層，該相對厚金屬層之一第一部係形成了該第一基底或晶圓之上的該配合結構且疊置於該第一歐姆式接觸之上，以及該相對厚金屬層之一第二部係形成了於該第二歐姆式接觸之上之一尖狀接觸件。

74. 如申請專利範圍第73項所述之穿隧式感應器之製造方法，更包括於該第二基底或晶圓之上形成了鈦/鉑/金接觸件，於該第二基底或晶圓之該等接觸件中之至少一接觸件係用以定義出於該第二基底或晶圓之上的該配合結構。

75. 如申請專利範圍第74項所述之穿隧式感應器之製



六、申請專利範圍

造方法，其中，該結合係由共晶化方式形成，而用以製作一共晶接合之該金屬層係可經由位於該第二基底之上且沉積於該鈦/鉕/金接觸件之上的金-矽共晶層所形成，並且用以製作一共晶接合之該金屬層係亦可經由位於該第一基底或晶圓之上且沉積於鈦/鉕/金所形成之該相對厚金屬層之該第一部之上的金-矽共晶層所形成。

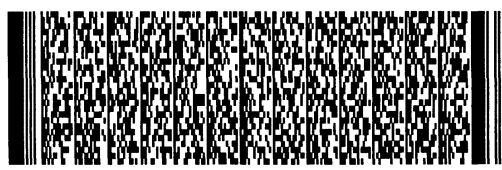
76. 如申請專利範圍第73項所述之穿隧式感應器之製造方法，更包括有在該第一或該第二基底或晶圓之一主表面上凸出形成有一突出物。

77. 如申請專利範圍第76項所述之穿隧式感應器之製造方法，更包括有在該第二基底或晶圓上形成了鈦/鉕/金所製成之複數接觸件，於該第二基底或晶圓之上之該等接觸件中之至少一接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

78. 如申請專利範圍第77項所述之穿隧式感應器之製造方法，其中，一共晶層係可經由位於該第二基底或晶圓之上且形成於該鈦/鉕/金接觸件之上的一金-矽共晶層所形成，並且一共晶層係亦可經由位於該第一基底或晶圓之上且形成於該第一歐姆式接觸之上的一金-矽共晶層所形成。

79. 如申請專利範圍第76項所述之穿隧式感應器之製造方法，其中，該結合係由共晶化方式形成，並且製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

80. 如申請專利範圍第71項所述之穿隧式感應器之製



六、申請專利範圍

造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上以形成了第一歐姆式接觸，較佳的方式係藉由個別的鈦、鉑及金等層以形成該金屬層，並且一第二金屬層係以可選擇方式沉積於該矽薄層之上以形成了第二歐姆式接觸，該第二金屬層係不包括有一擴散阻層且較佳的方式係以鈦/金來成型，該等金屬層係在一提昇溫度進行燒結，該第一歐姆式接觸係鄰接於該束結構之一末端部、該第二歐姆式接觸，如此以形成位於該第一基底上之該配合結構。

81. 如申請專利範圍第71項所述之穿隧式感應器之製造方法，其中，一金屬層係以可選擇方式沉積於該矽薄層之上且在一提昇溫度進行燒結下以定義出該第一歐姆式接觸與該第二歐姆式接觸，該第一歐姆式接觸係鄰接於該束結構之一末端部，並且該第一基底與該第二基底之間的配合係於沉積在該第二基底上之一金屬層、該第一基底上之該第二歐姆式接觸之間進行，該金屬層係採用金為佳。

82. 如申請專利範圍第70項所述之穿隧式感應器之製造方法，其中，由鈦/鉑/金層係以可選擇方式沉積於該矽薄層之上以形成了第一互連接觸件與第二互連接觸件，該等第一、二互連接觸件間係藉由鈦/鉑/金所形成之一延長帶層相互連接，該第二互連接觸件係鄰接於該束結構之一末端部，該延伸帶層係沿著該束結構之縱長方向進行設置，並且於實質上之較佳方式係使得該延伸帶窄於該懸臂束結構，該第一互連接觸件係形成了該第一基底之上的該配合結構。



六、申請專利範圍

83. 如申請專利範圍第82項所述之穿隧式感應器之製造方法，更包括有在該第一或該第二基底或晶圓之一主表面上凸出形成有一突出物。

84. 如申請專利範圍第83項所述之穿隧式感應器之製造方法，更包括有在該第二基底或晶圓上形成鈦/鉑/金所製成之複數接觸件，於該第二基底或晶圓之上之該等接觸件中之至少一接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

85. 如申請專利範圍第84項所述之穿隧式感應器之製造方法，其中，該結合係由共晶方式形成，該共晶層係可由位於該第二基底之上且沉積於鈦/鉑/金接觸件之上的金-矽共晶層所形成，並且該金-矽共晶層係由/或可由位於該第一基底或晶圓之上且沉積於該第一互連接觸件之上的金-矽共晶層所形成。

86. 如申請專利範圍第83項所述之穿隧式感應器之製造方法，其中，該結合係由共晶方式形成，並且製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

87. 如申請專利範圍第57項所述之穿隧式感應器之製造方法，其中，該懸臂束結構係由以下方式所製成：

(a) 於該第一基底或晶圓之上形成一蝕刻中止層；

(b) 於該蝕刻中止層上形成一矽薄層；

(c) 對於該矽薄層進行罩幕及蝕刻以定義出鄰接於該第一基底或晶圓之一束結構；

(d) 藉由一蝕刻劑移除該第一基底或晶圓以使得該蝕



六、申請專利範圍

刻中止層具有阻性；以及

(e)藉由一蝕刻劑移除該蝕刻中止層以使得該懸臂束結構具有阻性。

88. 如申請專利範圍第87項所述之穿隧式感應器之製造方法，其中，鈦/鉑/金層係以可選擇方式沉積於該矽薄層之上以形成了第一金屬接觸件與第二金屬接觸件，該第二金屬接觸件係鄰接於該束結構之一末端部，並且該第一金屬接觸件係形成了該第一基底之上的該配合結構。

89. 一種用以製作穿隧式感應器之穿隧式感應器組件，該穿隧式感應器組件包括：

(a)一束結構及定義於一第一基底或晶圓之上之一蝕刻中止層之上之一配合結構；

(b)至少一接觸結構及定義於一第二基底或晶圓之上之一配合結構，於該第二基底或晶圓之上之該配合結構之形狀係互補於該第一基底或晶圓上之該配合結構之形狀；

(c)一壓力/熱感結合層，設置於該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構中之至少一配合結構之上，該壓力/熱感應結合層係根據該第一基底或晶圓上之該配合結構、該第二基底或晶圓上之該配合結構之間的壓力/加熱之應用而將該第一基底或晶圓上之該配合結構結合至該第二基底或晶圓上之該配合結構。

90. 如申請專利範圍第89項所述之穿隧式感應器組件，其中，該第二基底或晶圓係由矽所製成。

91. 如申請專利範圍第89項所述之穿隧式感應器組件，其中，形成該第二基底或晶圓之該矽結構為單一晶體



六、申請專利範圍

結構。

92. 如申請專利範圍第91項所述之穿隧式感應器組件，其中，該矽結構之該晶體結構為 $\langle 100 \rangle$ 。

93. 如申請專利範圍第92項所述之穿隧式感應器組件，其中，該蝕刻中止層係為二氧化矽。

94. 如申請專利範圍第89項所述之穿隧式感應器組件，其中，該第一基底或晶圓係由矽所製成。

95. 如申請專利範圍第94項所述之穿隧式感應器組件，其中，形成該第一基底或晶圓之該矽結構為單一晶體結構。

96. 如申請專利範圍第95項所述之穿隧式感應器組件，其中，於該第一基底或晶圓中之該矽結構之該晶體結構為 $\langle 100 \rangle$ 。

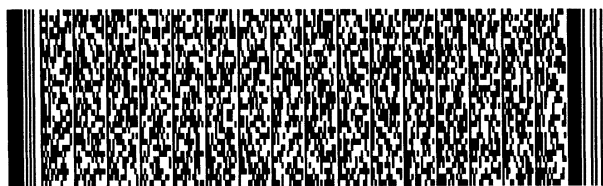
97. 如申請專利範圍第96項所述之穿隧式感應器組件，其中，該蝕刻中止層係為二氧化矽。

98. 如申請專利範圍第89項所述之穿隧式感應器組件，其中，該懸臂束結構係由該第一基底或晶圓之上的一矽薄層所形成，該矽薄層係由一摻質所摻雜。

99. 如申請專利範圍第98項所述之穿隧式感應器組件，其中，一尖狀接觸件係設置於該束結構之一端部上。

100. 如申請專利範圍第98項所述之穿隧式感應器組件，其中，該矽薄層係以適當濃度之摻質進行摻雜以使得其阻值降低至 $1\ \Omega\text{-cm}$ 以下。

101. 如申請專利範圍第98項所述之穿隧式感應器組件，其中，該矽薄層係經由適當濃度之摻質以使得其阻值



六、申請專利範圍

降低至 $0.05\ \Omega\text{-cm}$ 以下。

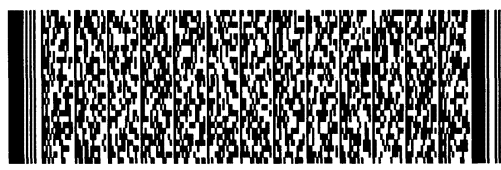
102. 如申請專利範圍第101項所述之穿隧式感應器組件，於該矽薄層上更包括有第一歐姆鈦/鉑/金接觸件及第二歐姆鈦/鉑/金接觸件，該第二歐姆鈦/鉑/金接觸件係鄰接於該束結構之一末端部，該第一歐姆鈦/鉑/金接觸件係形成了位於該第一基底或晶圓上之該配合結構。

103. 如申請專利範圍第102項所述之穿隧式感應器組件，其中，一相對厚鈦/鉑/金層係以沉積方式形成於該第一、二歐姆鈦/鉑/金接觸件之上，該相對厚鈦/鉑/金層之一第一部係設置於該第一歐姆鈦/鉑/金接觸件之上且用以形成了該第一基底之上的該配合結構，以及該相對厚鈦/鉑/金層之一第二部係形成了於該第二歐姆鈦/鉑/金接觸件之上之一尖狀接觸件。

104. 如申請專利範圍第103項所述之穿隧式感應器組件，於該第二基底或晶圓之上更設置有複數鈦/鉑/金接觸件，於該第二基底或晶圓之上之該等鈦/鉑/金接觸件中之至少一鈦/鉑/金接觸件係用以定義該第二基底或晶圓之上之該配合結構。

105. 如申請專利範圍第104項所述之穿隧式感應器組件，其中，該結合層係可由位於該第二基底或晶圓之上且形成於該鈦/鉑/金接觸件之上的一金-矽共晶層所形成，並且該結合層係由/或可經由位於該第一基底或晶圓之上且形成於相對厚鈦/鉑/金層之該第一部之上的一金-矽共晶層所形成。

106. 如申請專利範圍第104項所述之穿隧式感應器組



六、申請專利範圍

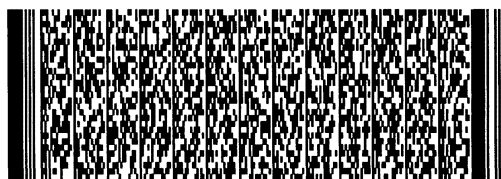
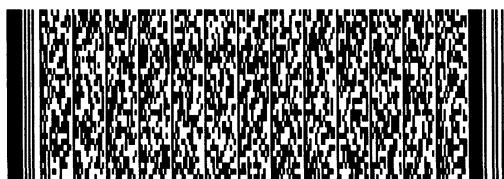
件，其中，用以製作該共晶接合用之矽係可經由位在該配合結構之上之該第一或該第二基底或晶圓之該矽基底所形成。

107. 如申請專利範圍第101項所述之穿隧式感應器組件，於該矽薄層上更包括有第一歐姆式接觸及第二歐姆鈦接觸件，該第二歐姆式接觸係鄰接於該束結構之一末端部，該第一歐姆式接觸係形成了位於該第一基底之該配合結構。

108. 如申請專利範圍第107項所述之穿隧式感應器組件，更包括有一突出物，該突出物係凸出於該第一或該第二基底或晶圓之一主表面、該第二基底或晶圓之上之該等鈦/鉬/金接觸件之上，於該第二基底或晶圓之上之該等鈦/鉬/金接觸件中之至少一鈦/鉬/金接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

109. 如申請專利範圍第108項所述之穿隧式感應器組件，其中，該結合層係可由位於該第二基底或晶圓之上且形成於該鈦/鉬/金接觸件之上的一金-矽共晶層所形成，並且該結合層係亦可經由位於該第一歐姆式接觸之上的一金-矽共晶層所形成。

110. 如申請專利範圍第100項所述之穿隧式感應器組件，其中，第一互連鈦/鉬/金接觸件與第二互連鈦/鉬/金接觸件係設置於該矽薄層之上，該等第一、二互連鈦/鉬/金接觸件間係藉由鈦/鉬/金所形成之一延長帶層而相互連接，該第二互連鈦/鉬/金接觸件係鄰接於該束結構之一末端部，該延伸帶層係沿著該束結構之縱長方向進行設置，

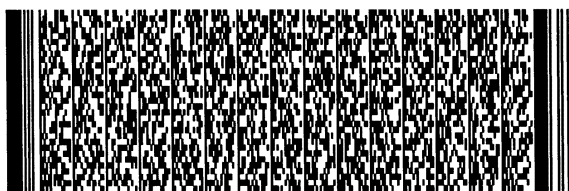


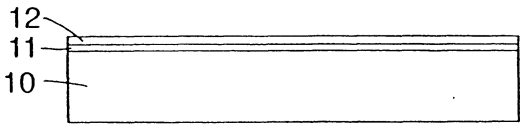
六、申請專利範圍

並且於實質上之較佳方式係使得該延伸帶窄於該懸臂束結構，該第一互連/鉑/金接觸件係形成了該第一基底之上的該配合結構。

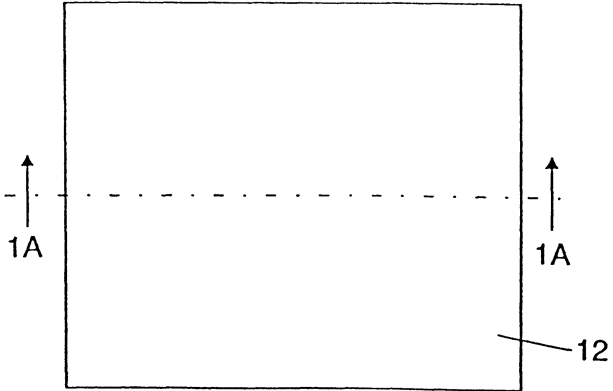
111. 如申請專利範圍第110項所述之穿隧式感應器組件，其中，一突出物係凸出於該第一或該第二基底或晶圓之一主表面，該等鈦/鉑/金接觸件係設置於該第二基底或晶圓之上，於該第二基底或晶圓之上之該等鈦/鉑/金接觸件中之至少一鈦/鉑/金接觸件與該突出物係用以定義該第二基底或晶圓之上之該配合結構。

112. 如申請專利範圍第111項所述之穿隧式感應器組件，其中，該結合層係可由位於該第二基底或晶圓之上且形成於該鈦/鉑/金接觸件之上的一金-矽共晶層所形成，並且該結合層係亦可經由位於該第一互連鈦/鉑/金接觸件之上的一金-矽共晶層所形成。

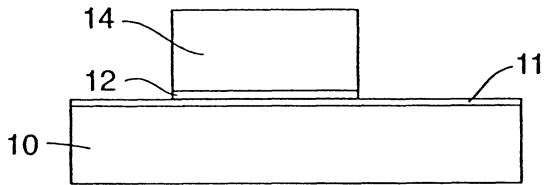




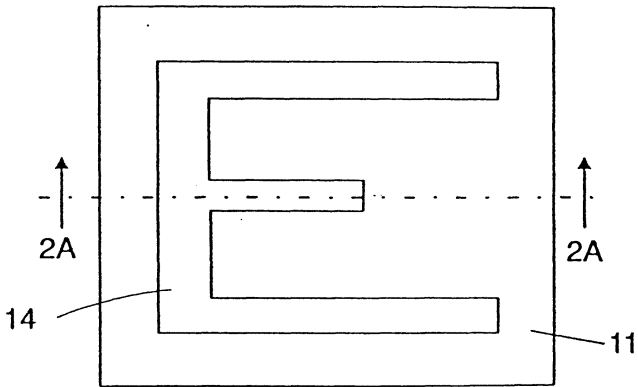
第 1A 圖



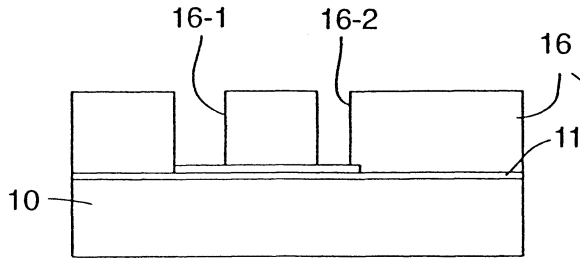
第 1B 圖



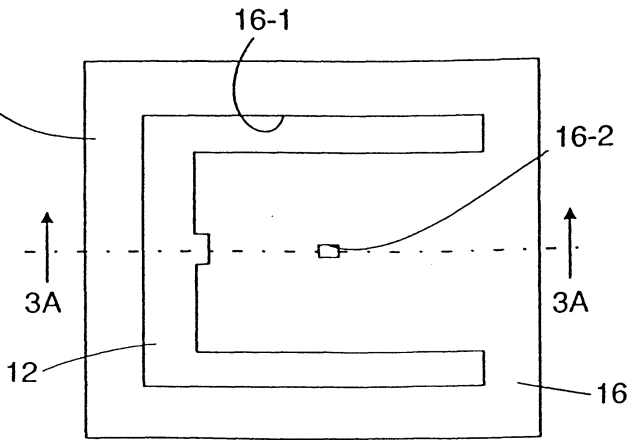
第 2A 圖



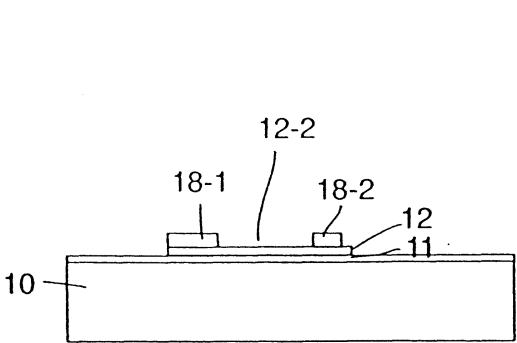
第 2B 圖



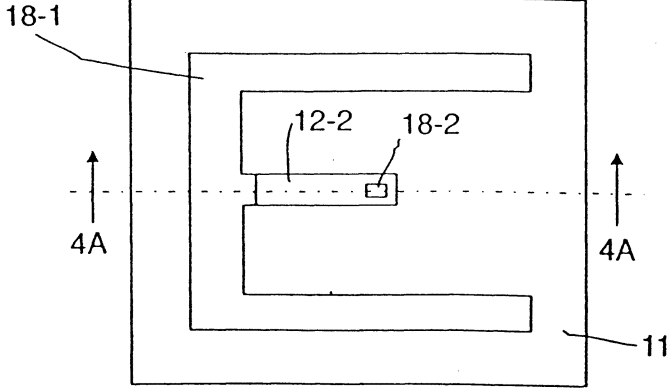
第 3A 圖



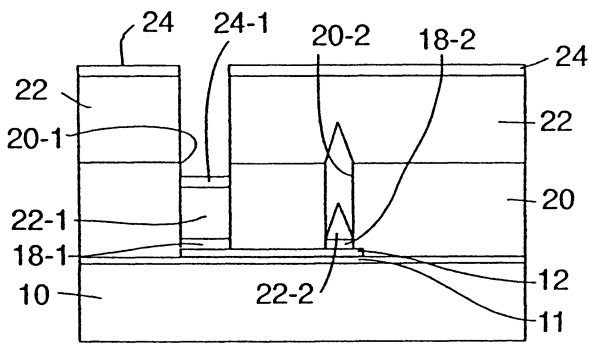
第 3B 圖



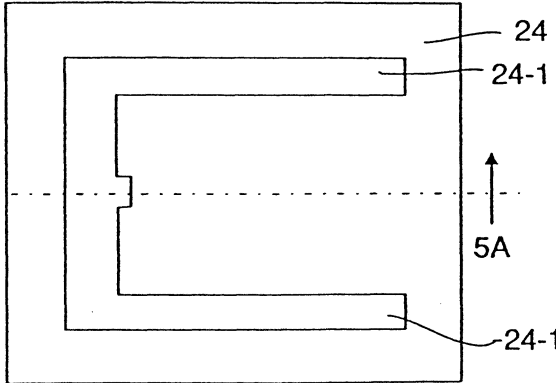
第 4A 圖



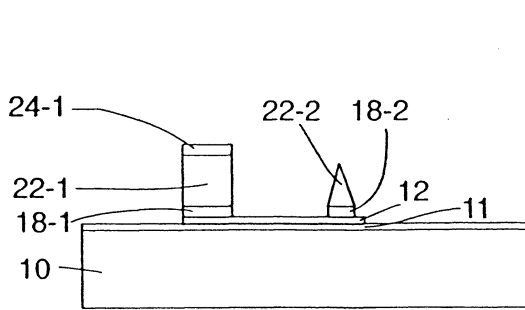
第 4B 圖



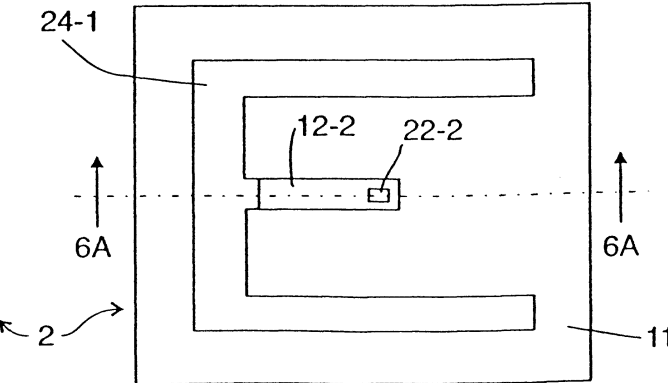
第 5A 圖



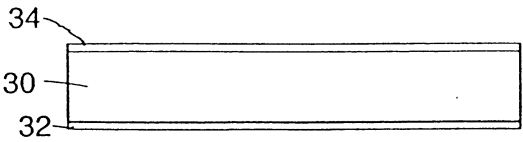
第 5B 圖



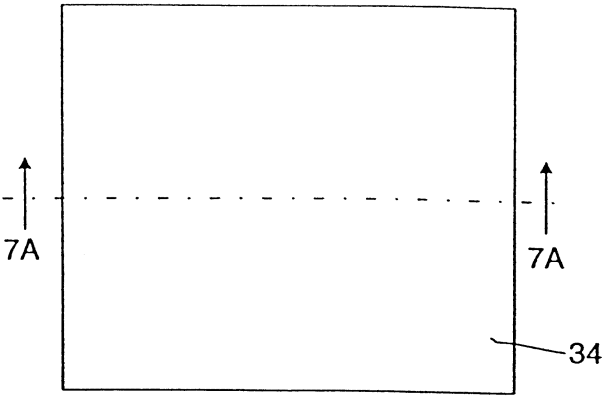
第 6A 圖



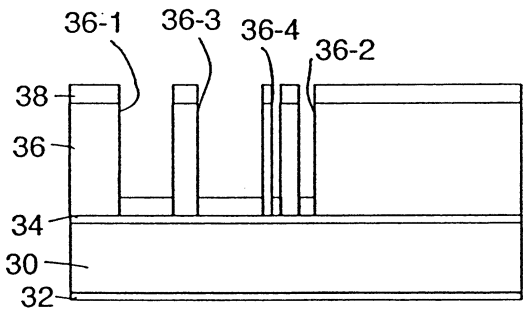
第 6B 圖



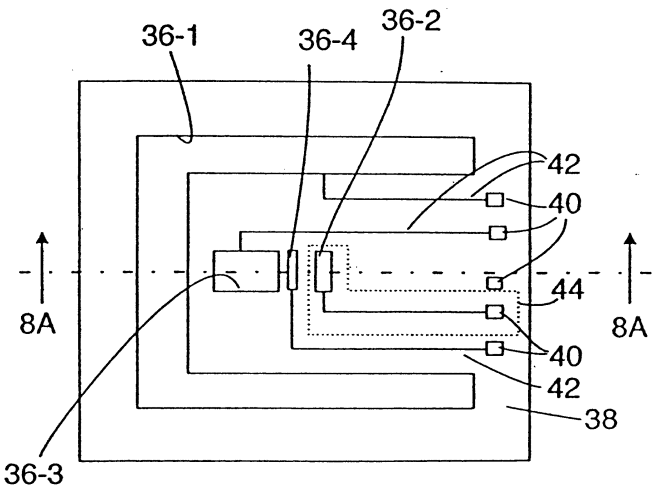
第 7A 圖



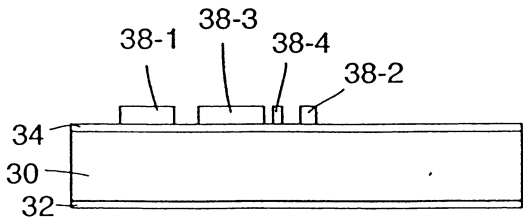
第 7B 圖



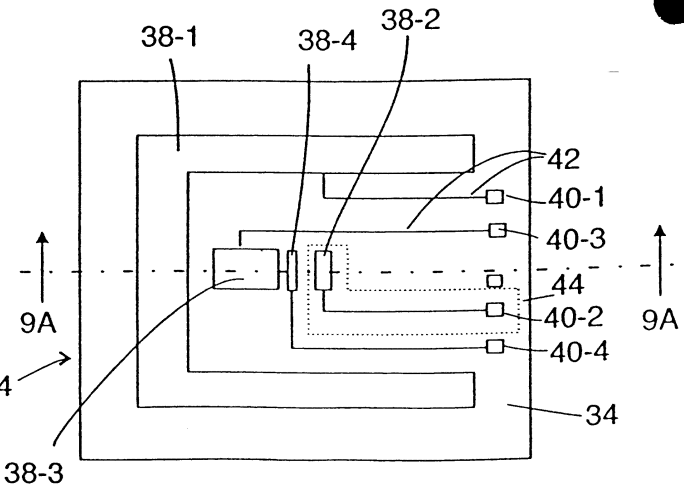
第 8A 圖



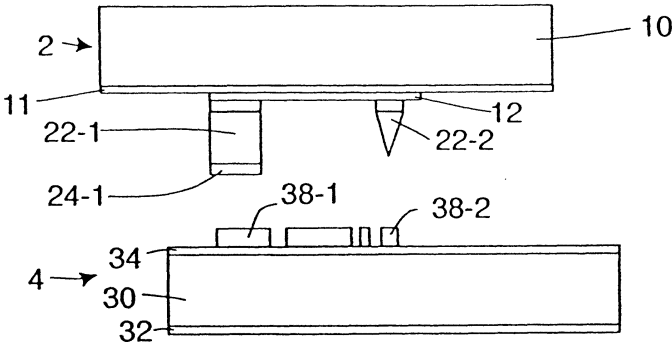
第 8B 圖



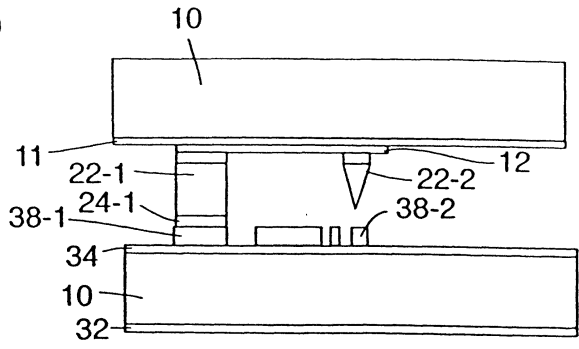
第 9A 圖



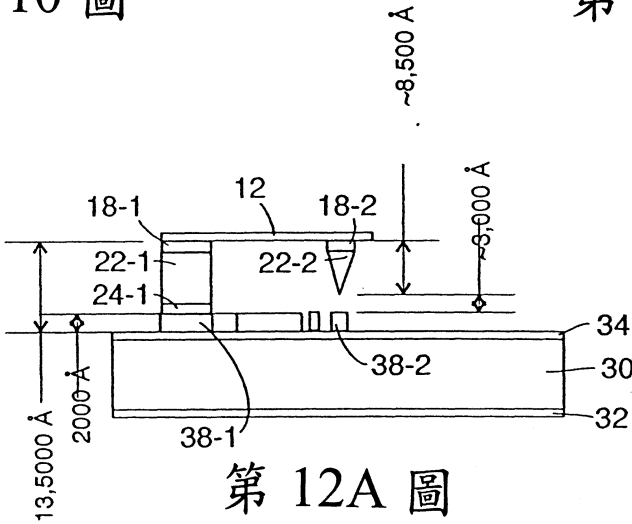
第 9B 圖



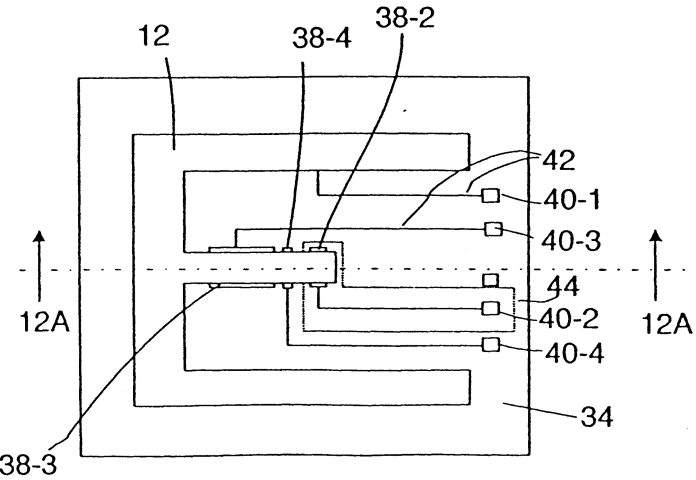
第 10 圖



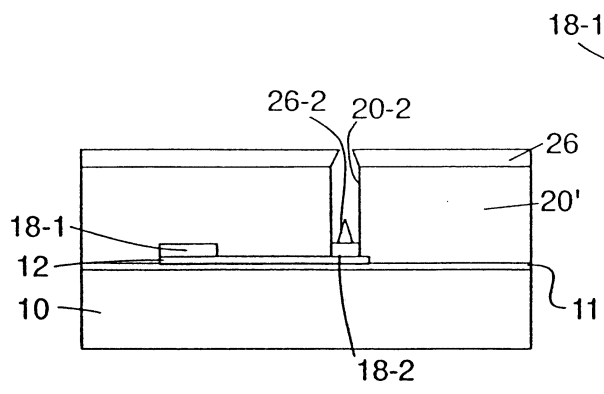
第 11 圖



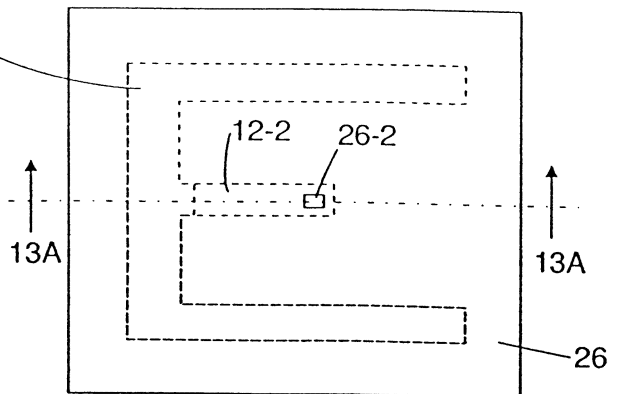
第 12A 圖



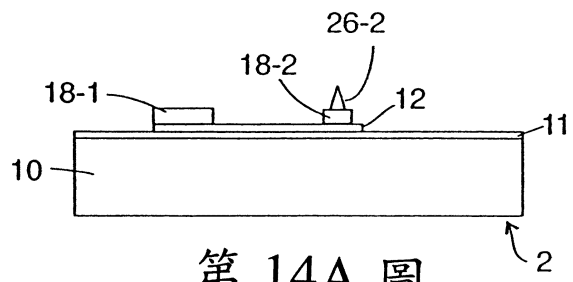
第 12B 圖



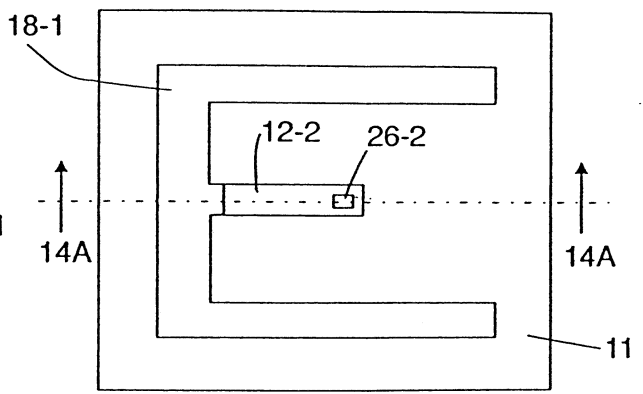
第 13A 圖



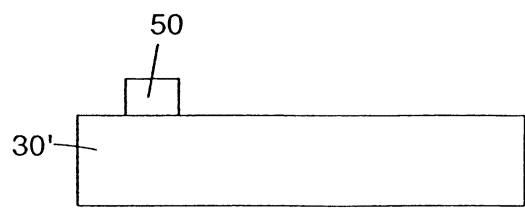
第 13B 圖



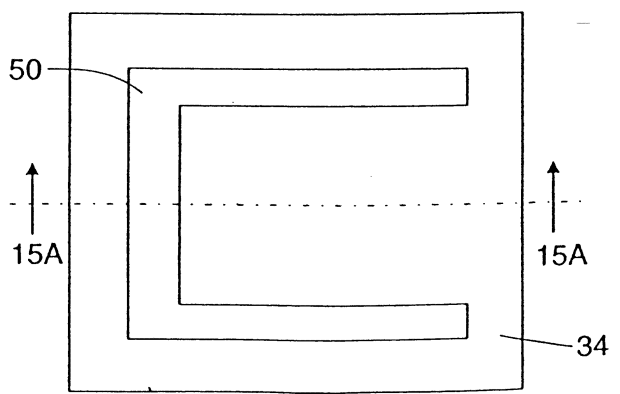
第 14A 圖



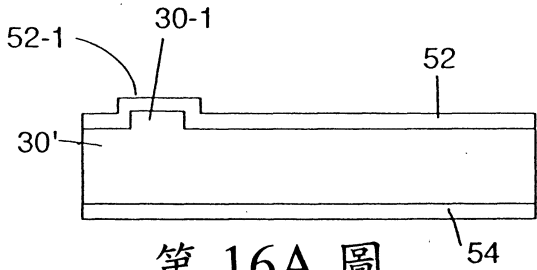
第 14B 圖



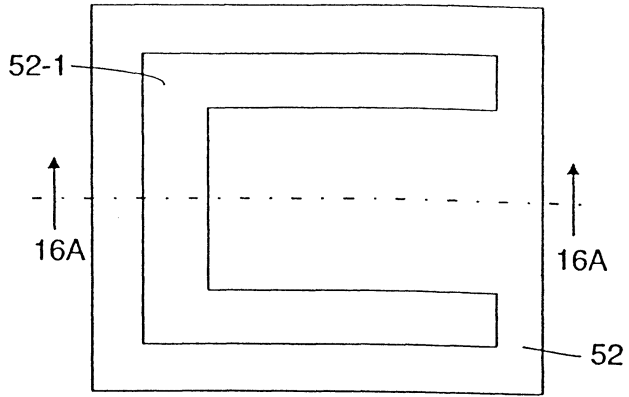
第 15A 圖



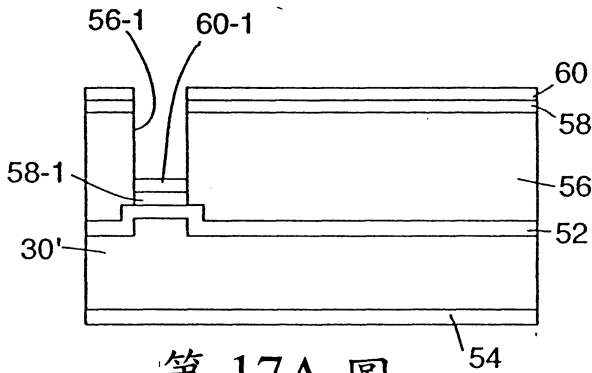
第 15B 圖



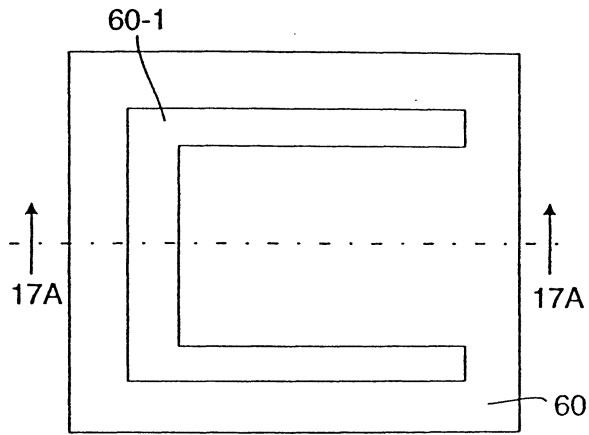
第 16A 圖



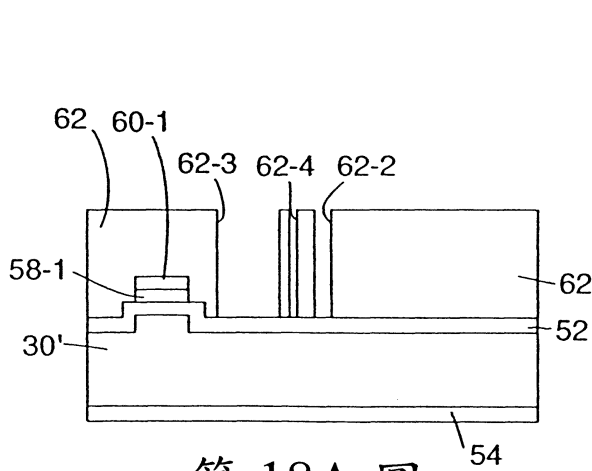
第 16B 圖



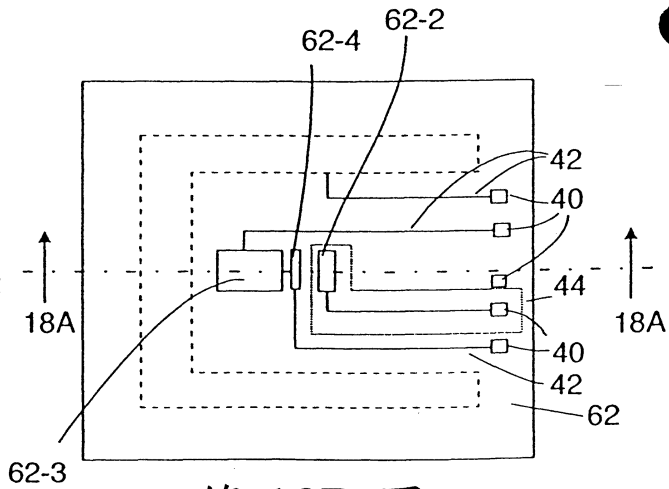
第 17A 圖



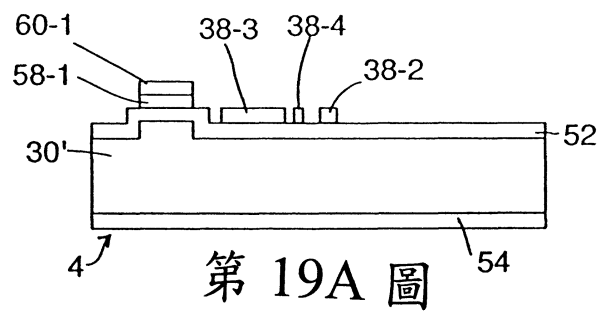
第 17B 圖



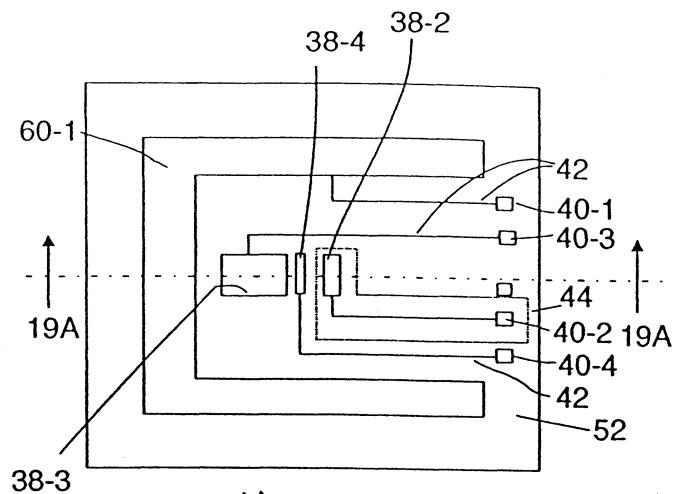
第 18A 圖



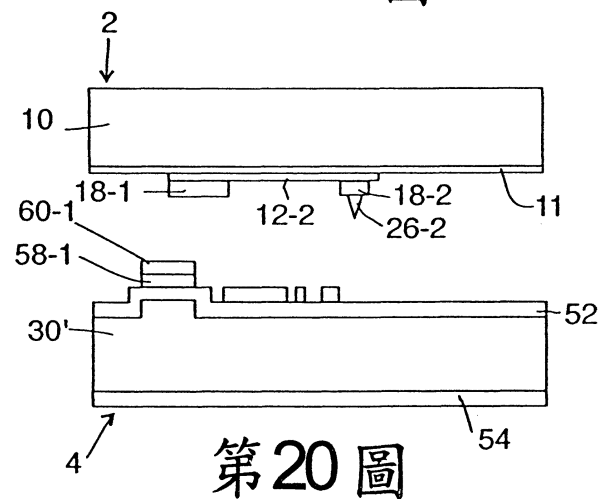
第 18B 圖



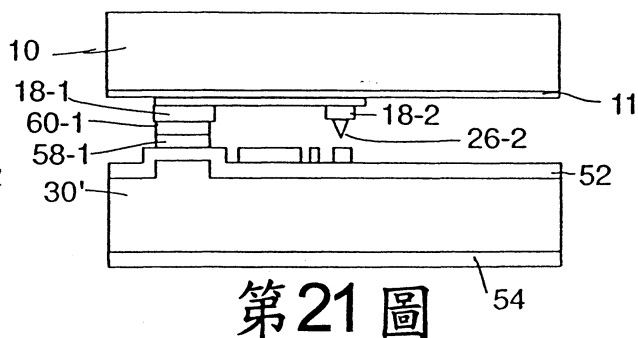
第 19A 圖



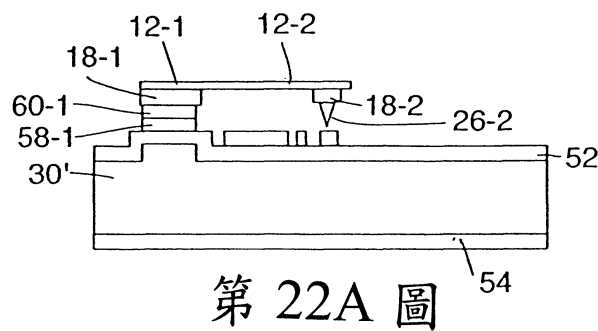
第 19B 圖



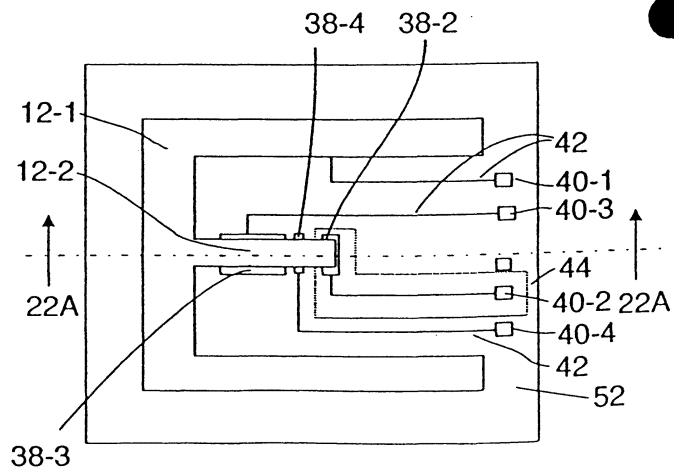
第 20 圖



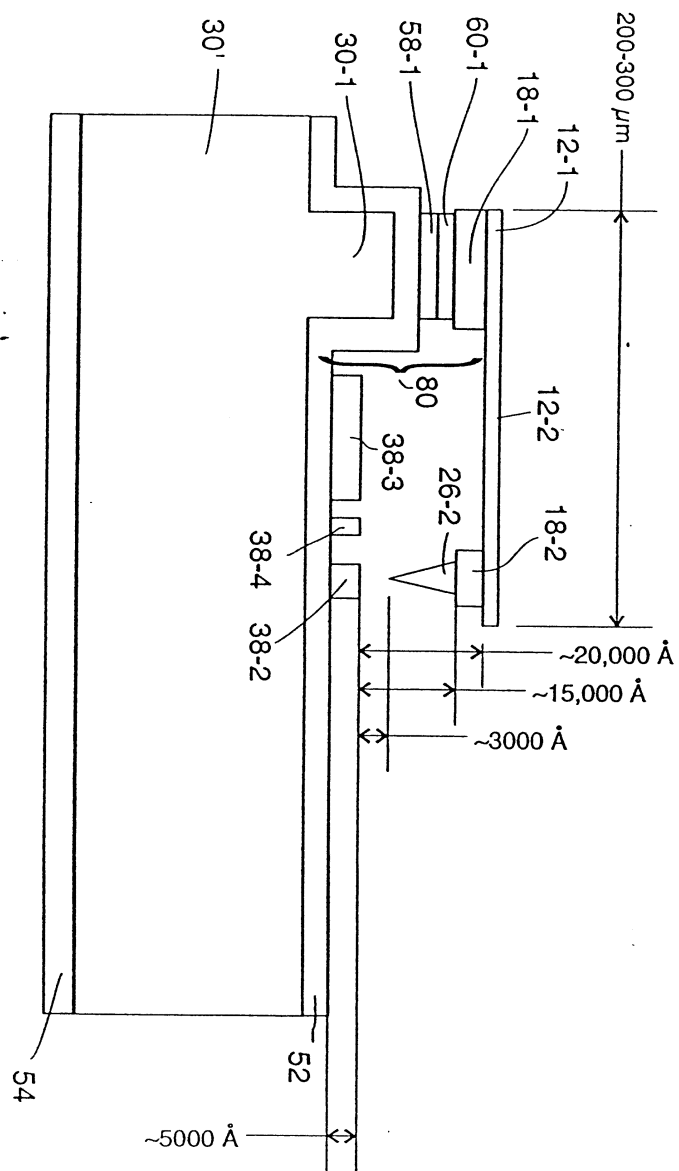
第 21 圖



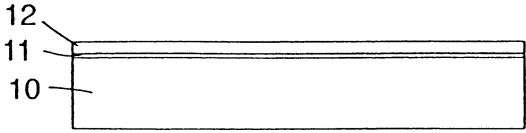
第 22A 圖



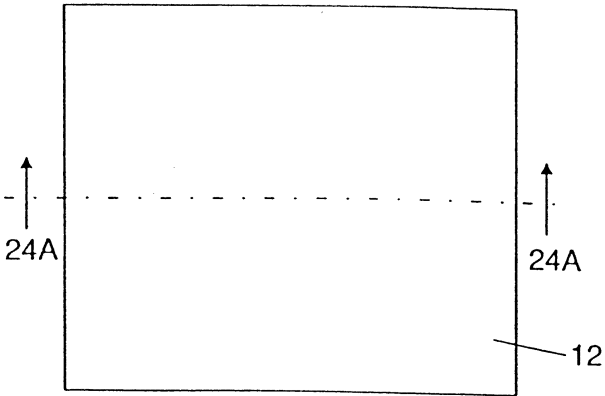
第 22B 圖



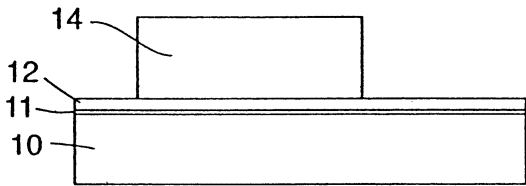
第 23 圖



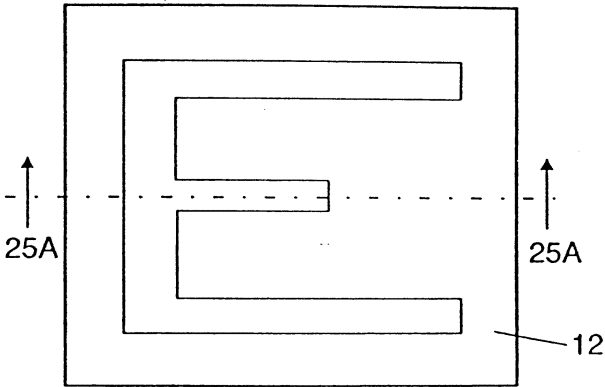
第 24A 圖



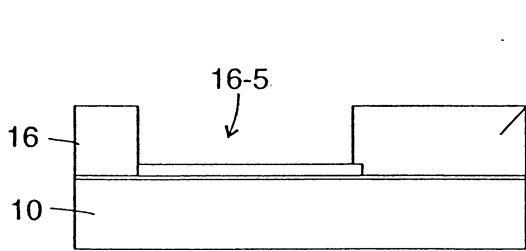
第 24B 圖



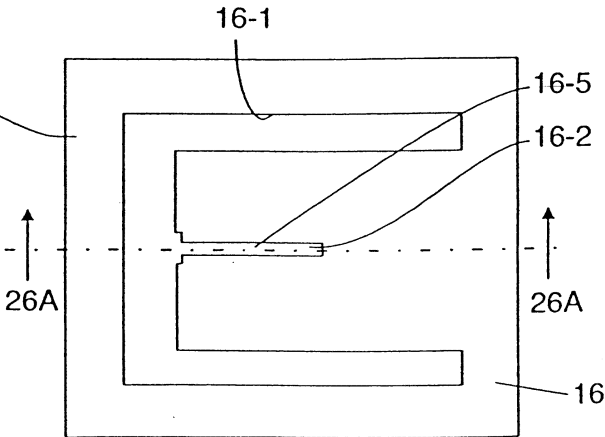
第 25A 圖



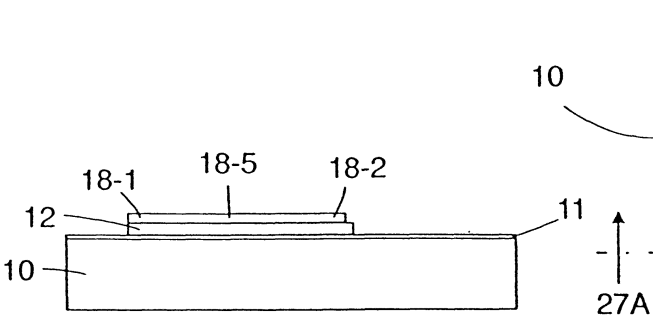
第 25B 圖



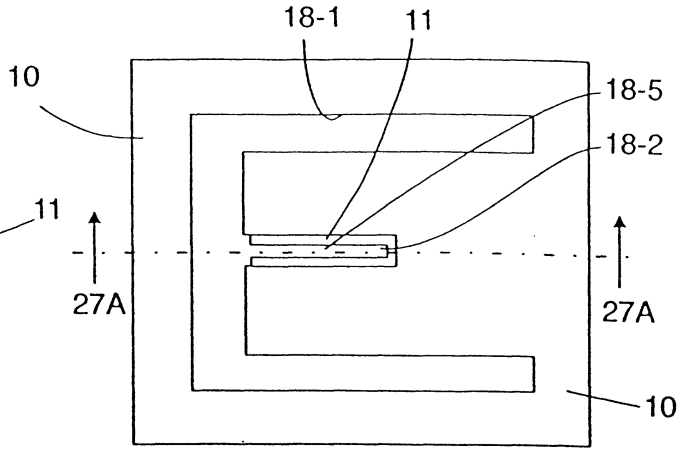
第 26A 圖



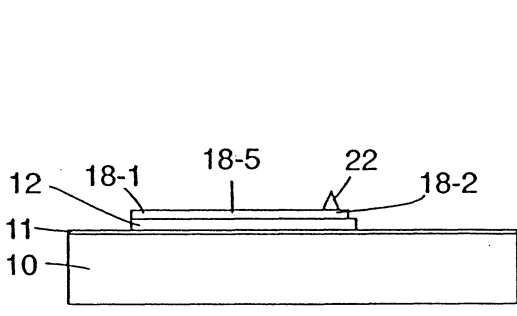
第 26B 圖



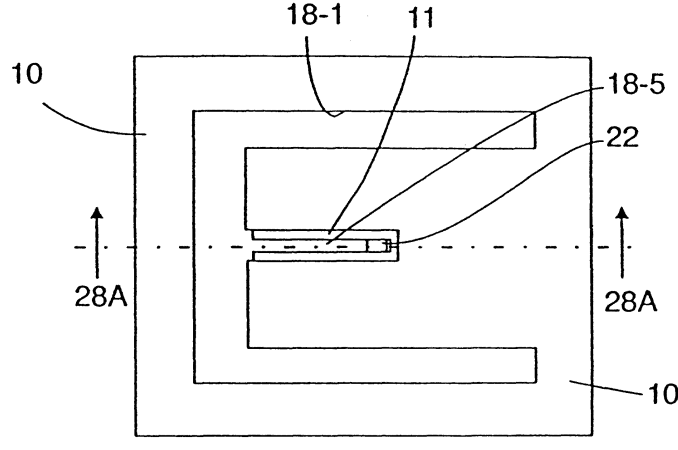
第 27A 圖



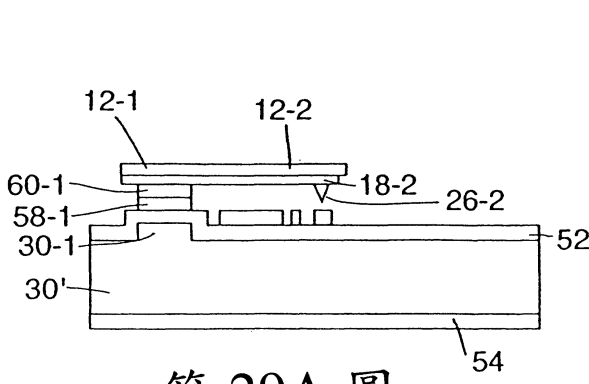
第 27B 圖



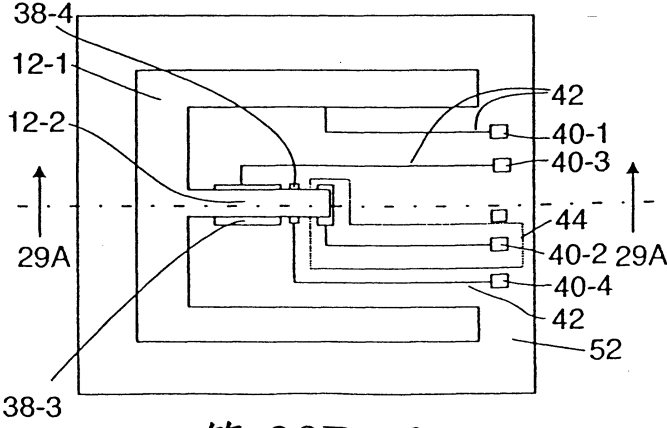
第 28A 圖



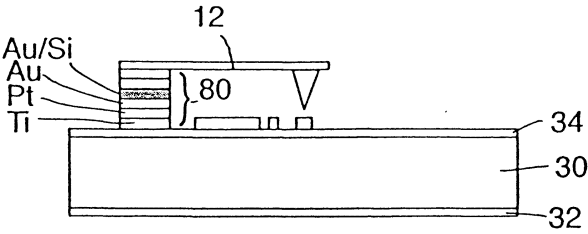
第 28B 圖



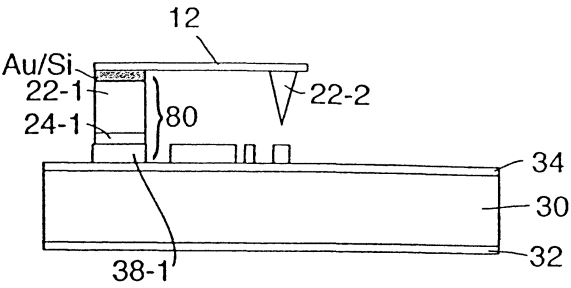
第 29A 圖



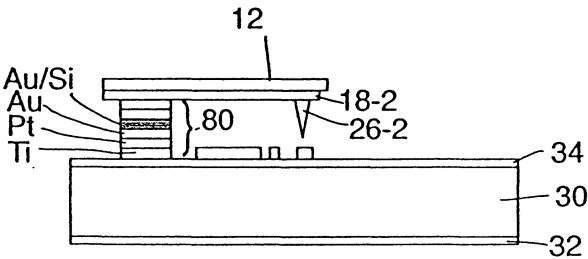
第 29B 圖



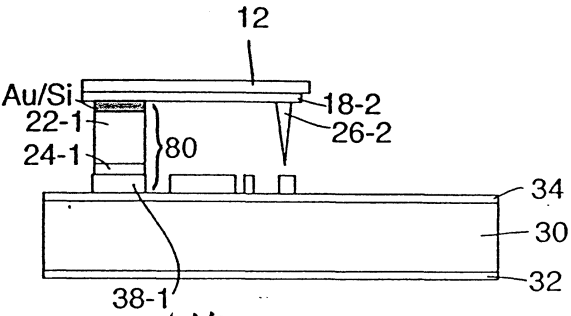
第 30 圖



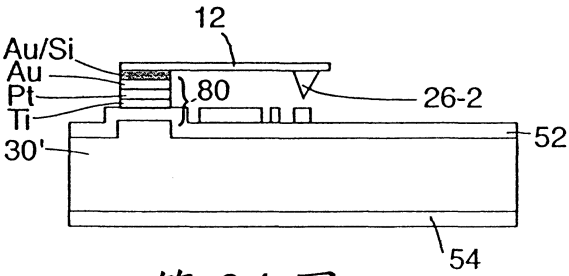
第 31 圖



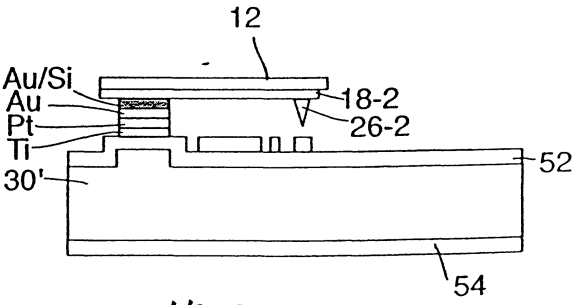
第 32 圖



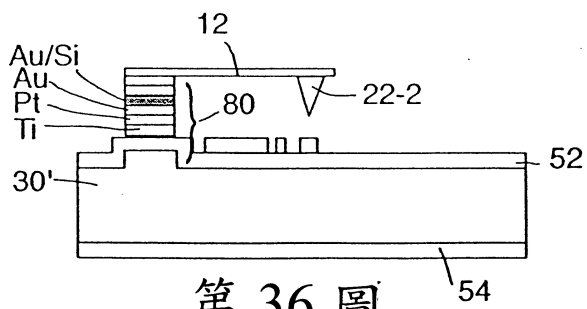
第 33 圖



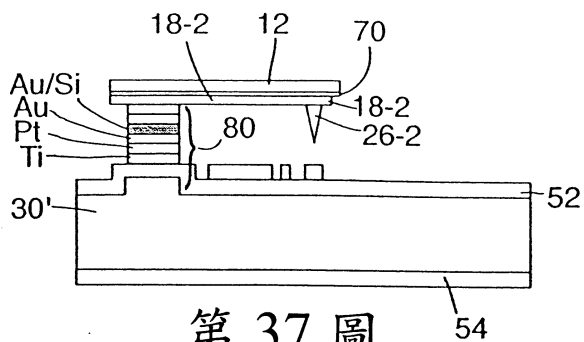
第 34 圖



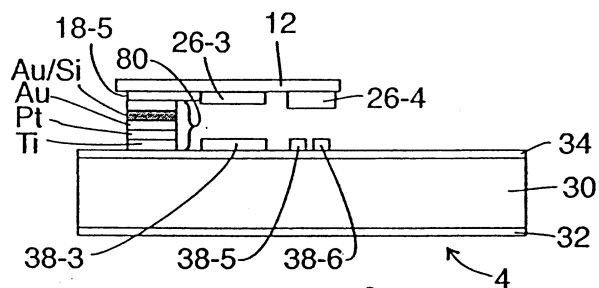
第 35 圖



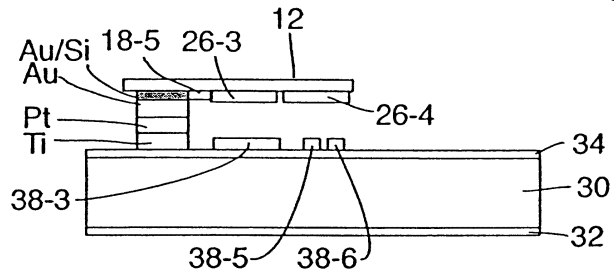
第 36 圖



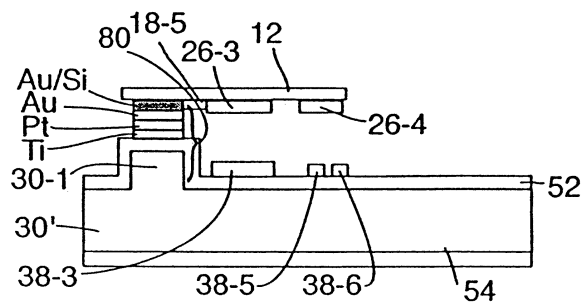
第 37 圖



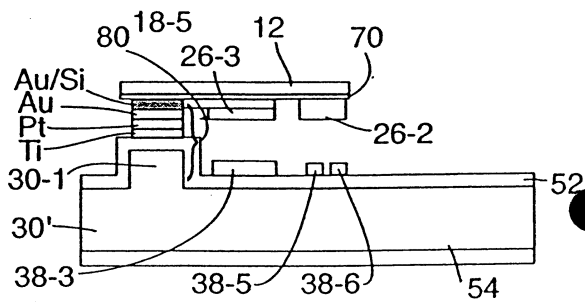
第 38 圖



第 39 圖



第 40 圖



第 41 圖