

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年5月2日(02.05.2024)



(10) 国際公開番号

WO 2024/090261 A1

(51) 国際特許分類:

H01L 27/146 (2006.01)

(21) 国際出願番号:

PCT/JP2023/037349

(22) 国際出願日:

2023年10月16日(16.10.2023)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2022-171667 2022年10月26日(26.10.2022) JP

(71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

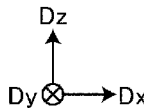
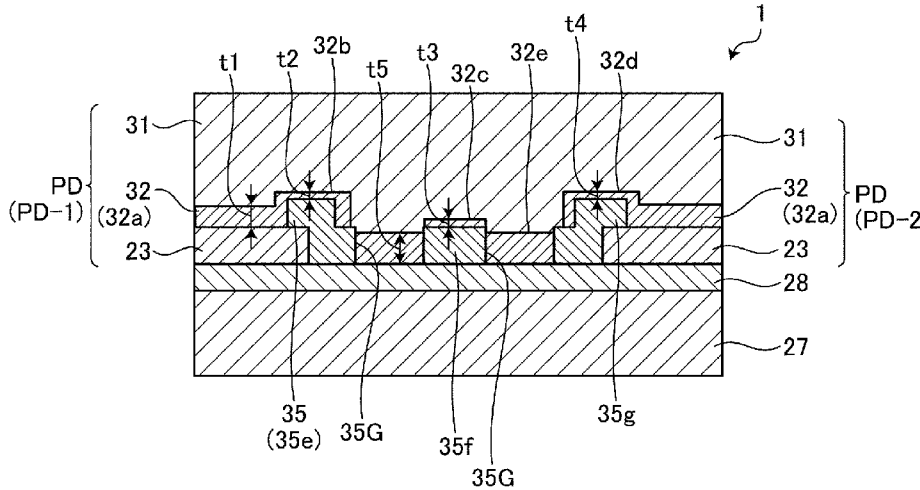
(72) 発明者: 望月 一秀(MOCHIZUKI, Kazuhide);

〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 齊藤 恵一(SAITO, Keiichi); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 鈴木 功(SUZUMURA, Isao); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 富岡 安(TOMIOKA, Yasushi); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 小出 元(KOIDE, Gen); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(54) Title: DETECTION DEVICE

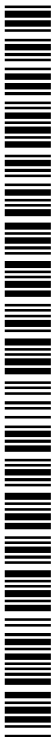
(54) 発明の名称: 検出装置

[図7]



(57) Abstract: This detection device comprises: a substrate; a plurality of photodiodes in which a lower electrode, a lower buffer layer, an active layer, an upper buffer layer, and an upper electrode are stacked in order on the substrate; and an insulating film that is provided between the plurality of adjacent lower electrodes. The lower buffer layer includes an electrode-overlapping portion that overlaps with the lower electrode and an insulating-film-overlapping portion that overlaps at least a portion of the insulating film, the thickness of the insulating-film-overlapping portion of the lower

[続葉有]



WO 2024/090261 A1

(74) 代理人: 弁理士法人酒井国際特許事務所
(SAKAI INTERNATIONAL PATENT OFFICE);
〒1000013 東京都千代田区霞が関3丁目8番1
号 虎ノ門ダイビルイースト Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

buffer layer being less than the thickness of the electrode-overlapping portion of the lower buffer layer.

(57) 要約: 検出装置は、基板と、基板の上に下部電極、下部バッファ層、活性層、上部バッファ層及び上部電極の順に積層された複数のフォトダイオードと、隣接する複数の下部電極の間に設けられた絶縁膜と、を有し、下部バッファ層は、下部電極に重なる電極重畳部と、絶縁膜の少なくとも一部に重なる絶縁膜重畳部とを含み、下部バッファ層の絶縁膜重畳部の厚さは、下部バッファ層の電極重畳部の厚さよりも薄い。

明 細 書

発明の名称： 検出装置

技術分野

[0001] 本発明は、検出装置に関する。

背景技術

[0002] 指紋パターンや静脈パターンを検出可能な光センサが知られている（例えば、特許文献1）。このような光センサは、活性層として有機半導体材料が用いられた複数のフォトダイオード（OPD：Organic Photo diode）を有する。特許文献2に記載されるように、フォトダイオードは、例えば、下部電極、電子輸送層、活性層、正孔輸送層、上部電極の順に積層される。電子輸送層又は正孔輸送層は、バッファ層とも呼ばれる。

先行技術文献

特許文献

[0003] 特許文献1：特開2009-32005号公報

特許文献2：国際公開第2020/188959号

発明の概要

発明が解決しようとする課題

[0004] バッファ層及び活性層が複数のフォトダイオードに跨がって設けられた場合、より具体的には、バッファ層が隣接する複数の下部電極に跨がって設けられた場合、隣り合う下部電極の間で、リーク電流が発生する可能性がある。

[0005] 本発明は、電極間のリーク電流を抑制することが可能な検出装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様の検出装置は、基板と、前記基板の上に下部電極、下部バッファ層、活性層、上部バッファ層及び上部電極の順に積層された複数のフォトダイオードと、隣接する複数の前記下部電極の間に設けられた絶縁膜と

、を有し、前記下部バッファ層は、前記下部電極に重なる電極重畳部と、前記絶縁膜の少なくとも一部に重なる絶縁膜重畳部とを含み、前記下部バッファ層の前記絶縁膜重畳部の厚さは、前記下部バッファ層の前記電極重畳部の厚さよりも薄い。

図面の簡単な説明

- [0007] [図1]図1は、第1実施形態に係る検出装置を模式的に示す平面図である。
- [図2]図2は、第1実施形態に係る検出装置の構成例を示すブロック図である。
- [図3]図3は、第1実施形態に係る検出装置を示す回路図である。
- [図4]図4は、センサ部の拡大概略構成図である。
- [図5]図5は、図4のV-V'断面図である。
- [図6]図6は、下部電極と絶縁膜との配置関係を模式的に示す平面図である。
- [図7]図7は、図6のV1-V1'断面図である。
- [図8]図8は、第2実施形態に係る検出装置の、下部電極と絶縁膜との配置関係を模式的に示す平面図である。
- [図9]図9は、図8のIX-IX'断面図である。
- [図10]図10は、第3実施形態に係る検出装置の、下部電極と絶縁膜との配置関係を模式的に示す平面図である。
- [図11]図11は、図10のXI-XI'断面図である。
- [図12]図12は、第4実施形態に係る検出装置を模式的に示す断面図である。
- [図13]図13は、第4実施形態の変形例に係る検出装置を模式的に示す断面図である。

発明を実施するための形態

- [0008] 本発明を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本開示が限定されるものではない。また、以下に記載した構成要素には、当業者が容易に想定できるもの、実質的に同一のものが含まれる。さらに、以下に記載した構成要素は

適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、本開示の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本開示の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本開示の解釈を限定するものではない。また、本開示と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0009] 本明細書及び特許請求の範囲において、ある構造体の上に他の構造体を配置する態様を表現するにあたり、単に「上に」と表記する場合、特に断りの無い限りは、ある構造体に接するように、直上に他の構造体を配置する場合と、ある構造体の上方に、さらに別の構造体を介して他の構造体を配置する場合との両方を含むものとする。

[0010] (第1実施形態)

図1は、第1実施形態に係る検出装置を示す平面図である。図1に示すように、検出装置1は、センサ基材21(基板)と、センサ部10と、ゲート線駆動回路15と、信号線選択回路16と、検出回路48と、制御回路122と、電源回路123と、第1光源基材51と、第2光源基材52と、光源53、54と、を有する。第1光源基材51には、複数の光源53が設けられる。第2光源基材52には複数の光源54が設けられる。

[0011] センサ基材21には、配線基板71を介して制御基板121が電氣的に接続される。配線基板71は、例えばフレキシブルプリント基板やリジット基板である。配線基板71には、検出回路48が設けられている。制御基板121には、制御回路122及び電源回路123が設けられている。制御回路122は、例えばFPGA(Field Programmable Gate Array)である。制御回路122は、センサ部10、ゲート線駆動回路15及び信号線選択回路16に制御信号を供給して、センサ部10の検出動作を制御する。また、制御回路122は、光源53、54に制御信号

を供給して、光源53、54の点灯又は非点灯を制御する。電源回路123は、センサ電源信号VDDSNS（図3参照）等の電圧信号をセンサ部10、ゲート線駆動回路15及び信号線選択回路16に供給する。また、電源回路123は、電源電圧を光源53、54に供給する。

[0012] センサ基材21は、検出領域AAと、周辺領域GAとを有する。検出領域AAは、センサ部10が有する複数のフォトダイオードPD（図4参照）が設けられた領域である。周辺領域GAは、検出領域AAの外周と、センサ基材21の外縁部との間の領域であり、複数のフォトダイオードPDが設けられない領域である。

[0013] ゲート線駆動回路15及び信号線選択回路16は、周辺領域GAに設けられる。具体的には、ゲート線駆動回路15は、周辺領域GAのうち第2方向Dyに沿って延在する領域に設けられる。信号線選択回路16は、周辺領域GAのうち第1方向Dxに沿って延在する領域に設けられ、センサ部10と検出回路48との間に設けられる。

[0014] なお、以下の説明において、第1方向Dxは、センサ基材21と平行な面内の一方向である。第2方向Dyは、センサ基材21と平行な面内の一方向であり、第1方向Dxと直交する方向である。なお、第2方向Dyは、第1方向Dxと直交しないで交差してもよい。第3方向Dzは、第1方向Dx及び第2方向Dyと直交する方向であり、センサ基材21の主面の法線方向である。また、「平面視」とは、センサ基材21と垂直な方向から見た場合の位置関係をいう。

[0015] 複数の光源53は、第1光源基材51に設けられ、第2方向Dyに沿って配列される。複数の光源54は、第2光源基材52に設けられ、第2方向Dyに沿って配列される。第1光源基材51及び第2光源基材52は、それぞれ、制御基板121に設けられた端子部124、125を介して、制御回路122及び電源回路123と電氣的に接続される。

[0016] 複数の光源53及び複数の光源54は、例えば、無機LED（Light Emitting Diode）や、有機EL（OLED：Organic

c Light Emitting Diode) 等が用いられる。複数の光源 5 3 及び複数の光源 5 4 は、それぞれ異なる波長の光を出射する。

[0017] 光源 5 3 から出射された第 1 光は、主に指等の被検出体の表面で反射されセンサ部 1 0 に入射する。これにより、センサ部 1 0 は、指等の表面の凹凸の形状を検出することで指紋を検出することができる。光源 5 4 から出射された第 2 光は、主に指等の内部で反射し又は指等を透過してセンサ部 1 0 に入射する。これにより、センサ部 1 0 は、指等の内部の生体に関する情報を検出できる。生体に関する情報とは、例えば、指や掌の脈波、脈拍、血管像等である。すなわち、検出装置 1 は、指紋を検出する指紋検出装置や、静脈などの血管パターンを検出する静脈検出装置として構成されてもよい。

[0018] なお、図 1 に示す光源 5 3、5 4 の配置は、あくまで一例であり適宜変更することができる。検出装置 1 は、光源として複数種類の光源 5 3、5 4 が設けられている。ただし、これに限定されず、光源は 1 種類であってもよい。例えば、第 1 光源基材 5 1 及び第 2 光源基材 5 2 のそれぞれに、複数の光源 5 3 及び複数の光源 5 4 が配置されていてもよい。また、光源 5 3 及び光源 5 4 が設けられる光源基材は 1 つ又は 3 つ以上であってもよい。あるいは、光源は、少なくとも 1 つ以上配置されていればよい。

[0019] 図 2 は、第 1 実施形態に係る検出装置の構成例を示すブロック図である。図 2 に示すように、検出装置 1 は、さらに検出制御回路 1 1 と検出部 4 0 と、有する。検出制御回路 1 1 の機能の一部又は全部は、制御回路 1 2 2 に含まれる。また、検出部 4 0 のうち、検出回路 4 8 以外の機能の一部又は全部は、制御回路 1 2 2 に含まれる。

[0020] センサ部 1 0 は、複数のフォトダイオード P D を有する。センサ部 1 0 が有するフォトダイオード P D は、照射される光に応じた電気信号を、検出信号 V d e t として信号線選択回路 1 6 に出力する。また、センサ部 1 0 は、ゲート線駆動回路 1 5 から供給されるゲート駆動信号 V G L にしたがって検出を行う。

[0021] 検出制御回路 1 1 は、ゲート線駆動回路 1 5、信号線選択回路 1 6 及び検

出部40にそれぞれ制御信号を供給し、これらの動作を制御する回路である。検出制御回路11は、スタート信号STV、クロック信号CK等の各種制御信号をゲート線駆動回路15に供給する。また、検出制御回路11は、選択信号ASW等の各種制御信号を信号線選択回路16に供給する。また、検出制御回路11は、各種制御信号を光源53、54に供給して、それぞれの点灯及び非点灯を制御する。

[0022] ゲート線駆動回路15は、各種制御信号に基づいて複数のゲート線GL（図3参照）を駆動する回路である。ゲート線駆動回路15は、複数のゲート線GLを順次又は同時に選択し、選択されたゲート線GLにゲート駆動信号VGLを供給する。これにより、ゲート線駆動回路15は、ゲート線GLに接続された複数のフォトダイオードPDを選択する。

[0023] 信号線選択回路16は、複数の信号線SL（図3参照）を順次又は同時に選択するスイッチ回路である。信号線選択回路16は、例えばマルチプレクサである。信号線選択回路16は、検出制御回路11から供給される選択信号ASWに基づいて、選択された信号線SLと検出回路48とを接続する。これにより、信号線選択回路16は、フォトダイオードPDの検出信号Vdetを検出部40に出力する。

[0024] 検出部40は、検出回路48と、信号処理回路44と、座標抽出回路45と、記憶回路46と、検出タイミング制御回路47と、を備える。検出タイミング制御回路47は、検出制御回路11から供給される制御信号に基づいて、検出回路48と、信号処理回路44と、座標抽出回路45と、が同期して動作するように制御する。

[0025] 検出回路48は、例えばアナログフロントエンド回路（AFE、Analog Front End）である。検出回路48は、少なくとも検出信号増幅回路42及びA/D変換回路43の機能を有する信号処理回路である。検出信号増幅回路42は、検出信号Vdetを増幅する。A/D変換回路43は、検出信号増幅回路42から出力されるアナログ信号をデジタル信号に変換する。

- [0026] 信号処理回路44は、検出回路48の出力信号に基づいて、センサ部10に入力された所定の物理量を検出する論理回路である。信号処理回路44は、指が検出面に接触又は近接した場合に、検出回路48からの信号に基づいて指や掌の表面の凹凸を検出できる。また、信号処理回路44は、検出回路48からの信号に基づいて生体に関する情報を検出できる。生体に関する情報は、例えば、指や掌の血管像、脈波、脈拍、血中酸素濃度等である。
- [0027] 記憶回路46は、信号処理回路44で演算された信号を一時的に保存する。記憶回路46は、例えばRAM (Random Access Memory)、レジスタ回路等であってもよい。
- [0028] 座標抽出回路45は、信号処理回路44において指の接触又は近接が検出されたときに、指等の表面の凹凸の検出座標を求める論理回路である。また、座標抽出回路45は、指や掌の血管の検出座標を求める論理回路である。座標抽出回路45は、センサ部10の各フォトダイオードPDから出力される検出信号Vdetを組み合わせて、指等の表面の凹凸の形状を示す二次元情報及び指や掌の血管の形状を示す二次元情報を生成する。なお、座標抽出回路45は、検出座標を算出せずにセンサ出力電圧Voとして検出信号Vdetを出力してもよい。
- [0029] 図3は、第1実施形態に係る検出装置を示す回路図である。なお、図3では、検出回路48の回路構成も併せて示している。図3に示すように、センサ画素PXは、フォトダイオードPDと、容量素子Caと、駆動トランジスタTrとを含む。容量素子Caは、フォトダイオードPDに形成される容量(センサ容量)であり、等価的にフォトダイオードPDと並列に接続される。
- [0030] 図3では、複数のゲート線GLのうち、第2方向Dyに並ぶ2つのゲート線GL(m)、GL(m+1)を示す。また、複数の信号線SLのうち、第1方向Dxに並ぶ2つの信号線SL(n)、SL(n+1)を示す。センサ画素PXは、ゲート線GLと信号線SLとで囲まれた領域である。
- [0031] 駆動トランジスタTrは、複数のフォトダイオードPDのそれぞれに対応

して設けられる。駆動トランジスタ T_r は、薄膜トランジスタにより構成されるものであり、この例では、 n チャネルのMOS (Metal Oxide Semiconductor) 型のTFT (Thin Film Transistor) で構成されている。

[0032] 複数のゲート線 GL のそれぞれは、第1方向 D_x に配列された複数の駆動トランジスタ T_r のゲートに接続される。複数の信号線 SL のそれぞれは、第2方向 D_y に配列された複数の駆動トランジスタ T_r のソース及びドレインの一方に接続される。複数の駆動トランジスタ T_r のソース及びドレインの他方は、フォトダイオード PD のアノード及び容量素子 C_a に接続される。

[0033] フォトダイオード PD のカソードには、電源回路123 (図1参照) からセンサ電源信号 V_{DDSNS} が供給される。また、信号線 SL 及び容量素子 C_a には、電源回路123からリセットトランジスタ T_{rR} を介して、信号線 SL 及び容量素子 C_a の初期電位となるセンサ基準電圧 COM が供給される。

[0034] 露光期間でセンサ画素 P_X に光が照射されると、フォトダイオード PD には光量に応じた電流が流れ、これにより容量素子 C_a に電荷が蓄積される。読み出し期間で駆動トランジスタ T_r がオンになると、容量素子 C_a に蓄積された電荷に応じて、信号線 SL に電流が流れる。信号線 SL は、信号線選択回路16の出力トランジスタ T_{rS} を介して検出回路48に接続される。これにより、検出装置1は、センサ画素 P_X ごとにフォトダイオード PD に照射される光の光量に応じた信号を検出できる。

[0035] 検出回路48は、読み出し期間にスイッチ SSW がオンになり、信号線 SL と接続される。検出回路48の検出信号増幅回路42は、信号線 SL から供給された電流の変動を電圧の変動に変換して増幅する。検出信号増幅回路42の非反転入力部(+)には、固定された電位を有する基準電位(V_{ref})が入力され、反転入力部(-)には、信号線 SL が接続される。実施形態では、基準電位(V_{ref})電圧としてセンサ基準電圧 COM と同じ信号

が入力される。制御回路122（図1参照）は、光が照射された場合の検出信号 V_{det} と、光が照射されていない場合の検出信号 V_{det} との差分をセンサ出力電圧 V_o として演算する。また、検出信号増幅回路42は、容量素子 C_b 及びリセットスイッチ RSW を有する。リセット期間においてリセットスイッチ RSW がオンになり、容量素子 C_b の電荷がリセットされる。

[0036] なお、駆動トランジスタ T_r は、 n 型 TFT に限定されず、 p 型 TFT で構成されてもよい。また、図3に示すセンサ画素 P_X の画素回路はあくまで一例であり、センサ画素 P_X には、1つのフォトダイオード PD に対応して、複数のトランジスタが設けられていてもよい。

[0037] 次に、フォトダイオード PD の構成について説明する。図4は、センサ部の拡大概略構成図である。図4に示すように、検出装置1は、センサ基材21に設けられた複数のフォトダイオード PD と、絶縁膜35を有する。複数のゲート線 GL は、それぞれ第1方向 D_x に延在し、第2方向 D_y に間隔を有して配列される。複数の信号線 SL は、それぞれ第2方向 D_y に延在し、第1方向 D_x に間隔を有して配列される。複数のフォトダイオード PD は、2つのゲート線 GL と2つの信号線 SL とで囲まれた領域に設けられ、センサ基材21上にマトリクス状に設けられる。

[0038] また、フォトダイオード PD の下部電極23は、複数のフォトダイオード PD のそれぞれに対応して、センサ基材21の上にマトリクス状に設けられる。図4に示す例では、下部電極23の右辺及び下辺は、それぞれ信号線 SL 及びゲート線 GL の一部と重なって設けられる。下部電極23の左辺及び上辺は、それぞれ信号線 SL 及びゲート線 GL と間隔を有して配置される。これにより、2つのゲート線 GL と2つの信号線 SL とで囲まれた領域での下部電極23の面積を大きくすることができ、フォトダイオード PD の検出感度を向上させることができる。

[0039] 駆動トランジスタ T_r は、フォトダイオード PD の下部電極23と重なる領域に設けられる。具体的には、駆動トランジスタ T_r は、半導体層61、ソース電極62、ドレイン電極63及びゲート電極64を有する。半導体層

61は、ゲート線GLに沿って延在し、平面視でゲート電極64と交差して設けられる。ゲート電極64は、ゲート線GLと接続され、ゲート線GLと直交する方向（第2方向Dy）に延在する。

[0040] 半導体層61の一端側はコンタクトホールCH2を介してソース電極62と接続される。ソース電極62は接続配線65及び接続パッド66に接続され、フォトダイオードPD（下部電極23）の中央部に引き出される。下部電極23は、中央部でコンタクトホールCH1を介して接続パッド66と接続される。このような構成により、駆動トランジスタTrのソース電極62は、フォトダイオードPDと電氣的に接続される。また、半導体層61の他端側はコンタクトホールCH3を介してドレイン電極63と接続される。ドレイン電極63は、信号線SLと接続される。

[0041] 絶縁膜35は、第1方向Dx及び第2方向Dyに隣接する下部電極23の間に設けられ、かつ、下部電極23の周縁部を覆って設けられる。より詳細には、絶縁膜35は、第1延在部35aと第2延在部35bとが交差して格子状に形成される。第1延在部35aは、第2方向Dyに延在する。第1延在部35aは、信号線SLと重なって設けられ、信号線SLに沿って延在する。第2延在部35bは、第1方向Dxに延在する。第2延在部35bは、ゲート線GLと重なって設けられ、ゲート線GLに沿って設けられる。

[0042] 言い換えると、絶縁膜35には、複数の下部電極23のそれぞれに重なる領域に開口OPが形成される。開口OPは、2つの第1延在部35aと、2つの第2延在部35bとで囲まれた領域である。また、島状部35cは、第1延在部35a及び第2延在部35bと離隔して設けられ、フォトダイオードPD（下部電極23）の中央部でコンタクトホールCH1と重なる領域に設けられる。

[0043] なお、図4に示す下部電極23、絶縁膜35の形状、配置ピッチ等はいくまで一例であり、検出装置1に要求される特性、検出精度に応じて適宜変更できる。

[0044] 図5は、図4のV-V'断面図である。図5に示すように、検出装置1は

、センサ基材 21 の上に、回路形成層 29、絶縁膜 27、フォトダイオード PD、封止膜 90 の順に積層される。センサ基材 21 は絶縁基板であり、例えば、石英、無アルカリガラス等のガラス基板が用いられる。センサ基材 21 は、平板状に限定されず、曲面を有していてもよい。この場合、センサ基材 21 は、フィルム状の樹脂材料であってもよい。

[0045] 回路形成層 29 は、センサ基材 21 上に設けられ、図 3、4 に示す駆動トランジスタ Tr 等の各種トランジスタ、ゲート線 GL、信号線 SL 等の各種配線が形成される層である。図 5 では、駆動トランジスタ Tr に接続される信号線 SL を図示している。絶縁膜 27 は、信号線 SL を覆って、駆動トランジスタ Tr を含む回路形成層 29 の上に設けられる。絶縁膜 27 は、有機絶縁材料で形成された有機平坦化膜である。

[0046] 絶縁膜 28 は、絶縁膜 27 の上に設けられる。絶縁膜 28 は、例えばシリコン窒化膜 (SiN) 等の無機絶縁材料で形成されたバリア膜である。

[0047] フォトダイオード PD 及び絶縁膜 35 は、絶縁膜 28 の上に設けられる。より詳細には、フォトダイオード PD は、下部電極 23 と、下部バッファ層 32 と、活性層 31 と、上部バッファ層 33 と、上部電極 24 と、を有する。フォトダイオード PD は、センサ基材 21 に垂直な方向で、下部電極 23、下部バッファ層 32 (正孔輸送層)、活性層 31、上部バッファ層 33 (電子輸送層)、上部電極 24 の順に積層される。本実施形態のフォトダイオード PD は、活性層 31 として有機半導体を用いられた OPD (Organic Photodiode) である。

[0048] 下部電極 23 は、フォトダイオード PD のアノード電極であり、例えば、ITO (Indium Tin Oxide) 等の透光性を有する導電材料で形成される。下部電極 23 は、フォトダイオード PD ごとに離隔して設けられる。また、下部バッファ層 32、活性層 31、上部バッファ層 33 及び上部電極 24 は、複数のフォトダイオード PD に亘って連続して設けられる。具体的には、下部バッファ層 32、活性層 31、上部バッファ層 33 及び上部電極 24 は、隣接するフォトダイオード PD-1 の下部電極 23 及びフ

フォトダイオードPD-2の下部電極23に重なって設けられるとともに、フォトダイオードPD-1とフォトダイオードPD-2との間の絶縁膜35にも重なって設けられる。

[0049] 絶縁膜35（第1延在部35a）は、隣接する下部電極23の間で絶縁膜28の上に設けられ、下部電極23の周縁部を覆う。本実施形態では、絶縁膜35は、シリコン窒化膜（SiN）あるいはシリコン酸化膜（SiO₂）等の無機絶縁材料で形成される。絶縁膜35（第1延在部35a）により、隣り合うフォトダイオードPDの下部電極23が絶縁される。なお、絶縁膜35の詳細な構成については図6、図7にて後述する。

[0050] また、コンタクトホールCH1は、下部電極23の中央部で、絶縁膜27を厚さ方向（第3方向Dz）に貫通して設けられる。下部電極23はコンタクトホールCH1の底部で接続パッド66と接続される。島状部35cは、コンタクトホールCH1を覆って設けられ、コンタクトホールCH1の内部で下部電極23を覆う。島状部35cは、平面視で接続パッド66と重畳する。このような構成により、コンタクトホールCH1の内部で、下部バッファ層32（正孔輸送層）に段切れが生じた場合であっても、島状部35cが設けられているので、活性層31と下部電極23とのショート（短絡）が発生することを抑制できる。

[0051] 活性層31は、照射される光に応じて特性（例えば、電圧電流特性や抵抗値）が変化する。活性層31の材料として、有機材料が用いられる。具体的には、活性層31は、p型有機半導体と、n型有機半導体であるn型フラーレン誘導体（PCBM）とが混在するバルクヘテロ構造である。活性層31として、例えば、低分子有機材料であるC60（フラーレン）、PCBM（フェニルC61酪酸メチルエステル：Phenyl C61-butyric acid methyl ester）、CuPc（銅フタロシアニン：Copper Phthalocyanine）、F16CuPc（フッ素化銅フタロシアニン）、rubrene（ルブレン：5,6,11,12-tetraphenyltetracene）、PDI（Perylene（ペリレン）の誘導体）等を用いることができる。

- [0052] 活性層 31 は、これらの低分子有機材料を用いて蒸着型 (Dry Process) で形成することができる。この場合、活性層 31 は、例えば、CuPc と F16CuPc との積層膜、又は rubrene と C60 との積層膜であってもよい。活性層 31 は、塗布型 (Wet Process) で形成することもできる。この場合、活性層 31 は、上述した低分子有機材料と高分子有機材料とを組み合わせた材料が用いられる。高分子有機材料として、例えば P3HT (poly(3-hexylthiophene))、F8BT (F8-alt-benzothiadiazole) 等を用いることができる。活性層 31 は、P3HT と PCBM とが混合した状態の膜、又は F8BT と PDI とが混合した状態の膜とすることができる。
- [0053] 下部バッファ層 32 は正孔輸送層であり、上部バッファ層 33 は電子輸送層である。下部バッファ層 32 及び上部バッファ層 33 は、活性層 31 で発生した正孔及び電子が下部電極 23 又は上部電極 24 に到達しやすくするために設けられる。下部バッファ層 32 (正孔輸送層) は、下部電極 23 の上に直接接し、隣り合う下部電極 23 の間の絶縁膜 35 にも設けられる。活性層 31 は、下部バッファ層 32 の上に直接接する。正孔輸送層の材料は、酸化金属層とされる。酸化金属層として、酸化タングステン (WO_3)、酸化モリブデン等が用いられる。
- [0054] 上部バッファ層 33 (電子輸送層) は、活性層 31 の上に直接接し、上部電極 24 は、上部バッファ層 33 の上に直接接する。電子輸送層の材料は、エトキシ化ポリエチレンイミン (PEIE) が用いられる。
- [0055] なお、下部バッファ層 32、活性層 31 及び上部バッファ層 33 の材料、製法はあくまで一例であり、他の材料、製法であってもよい。例えば、下部バッファ層 32 及び上部バッファ層 33 は、それぞれ単層膜に限定されず、電子ブロック層や、正孔ブロック層を含んで積層膜として形成されていてもよい。
- [0056] 上部電極 24 は上部バッファ層 33 の上に設けられる。上部電極 24 は、フォトダイオード PD のカソード電極であり、検出領域 AA の全体に亘って連続して形成される。言い換えると、上部電極 24 は複数のフォトダイオ-

ドPDの上に連続して設けられる。上部電極24は、下部バッファ層32、活性層31及び上部バッファ層33を挟んで、複数の下部電極23と対向する。上部電極24は、例えば、ITOやIZO等の透光性を有する導電材料で形成される。上部電極24は、複数の透光性を有する導電材料の積層膜であってもよい。

[0057] 封止膜90は、上部電極24の上に設けられる。封止膜90は、シリコン窒化膜や酸化アルミニウム膜などの無機膜、あるいはアクリルなどの樹脂膜が用いられる。封止膜90は、単層に限定されず、上記の無機膜及び樹脂膜を組み合わせた2層以上の積層膜であってもよい。封止膜90によりフォトダイオードPDは良好に封止され、上面側からの水分の侵入を抑制することができる。

[0058] なお、図4、図5に示すフォトダイオードPDの構成はあくまで一例であり、適宜変更することができる。例えば、上部電極24がフォトダイオードPDのアノード電極であり下部電極23がフォトダイオードPDのカソード電極であってもよい。

[0059] 次に絶縁膜35、下部電極23及び下部バッファ層32の詳細な構成について説明する。図6は、下部電極と絶縁膜との配置関係を模式的に示す平面図である。図7は、図6のV11-V11'断面図である。図6では、図面を見やすくするために、絶縁膜35にハッチングを付けて示す。また、図7は、図5にて一点鎖線で示す領域Aを拡大して示す断面図である。

[0060] 図6に示すように、絶縁膜35は、下部電極23の周縁部を覆って格子状に設けられる。第1延在部35aは、第1方向Dxで隣接する下部電極23の間に設けられ、下部電極23の辺に沿って第2方向Dyに延在する。第2延在部35bは、第2方向Dyで隣接する下部電極23の間に設けられ、下部電極23の辺に沿って第1方向Dxに延在する。

[0061] 絶縁膜35（第1延在部35a及び第2延在部35b）は、隣接する複数の下部電極23の間で、下部電極23の辺に沿って延在する複数の溝部35Gを有する。溝部35Gは、隣接する下部電極23の間に位置し、平面視で

下部電極 2 3 を囲んで設けられる。

[0062] 図 6 及び図 7 に示すように、本実施形態では、隣接する下部電極 2 3 の間に 2 つの溝部 3 5 G が設けられている。2 つの溝部 3 5 G は、第 1 延在部 3 5 a 及び第 2 延在部 3 5 b のそれぞれの延在方向に沿って延在し、第 1 延在部 3 5 a 及び第 2 延在部 3 5 b のそれぞれの幅方向で隣り合って設けられる。言い換えると、隣接する下部電極 2 3 の間で、絶縁膜 3 5 (第 1 延在部 3 5 a 及び第 2 延在部 3 5 b) は 2 つの溝部 3 5 G により 3 つの部分に分離される。

[0063] 具体的には、第 1 方向 D x で隣接するフォトダイオード PD-1 及びフォトダイオード PD-2 において、絶縁膜 3 5 は、2 つの溝部 3 5 G により分離された電極辺重畳部 3 5 e、3 5 g と、凸部 3 5 f とを有する。電極辺重畳部 3 5 e は、フォトダイオード PD-1 の下部電極 2 3 の辺に重畳して設けられ、下部電極 2 3 の辺 (図 6 における右辺) に沿って延在する。また、電極辺重畳部 3 5 g は、フォトダイオード PD-2 の下部電極 2 3 の辺 (図 6 における左辺) に重畳して設けられ、下部電極 2 3 の辺に沿って延在する。凸部 3 5 f は、2 つの溝部 3 5 G の間に位置し、電極辺重畳部 3 5 e、3 5 g に沿って延在する。

[0064] 電極辺重畳部 3 5 e、3 5 g は、それぞれ下部電極 2 3 の 4 辺と重畳し、下部電極 2 3 を囲む枠状に形成される。また、凸部 3 5 f は、下部電極 2 3 の間で下部電極 2 3 と非重畳となる位置に設けられる。凸部 3 5 f は、マトリクス状に配置された下部電極 2 3 のそれぞれを囲むように格子状に設けられる。

[0065] 凸部 3 5 f の幅 (第 1 方向 D x での幅) は、複数の溝部 3 5 G の幅 (第 1 方向 D x での幅) よりも小さく、かつ、隣接する複数の下部電極 2 3 の間隔よりも小さい。また、隣接する複数の下部電極 2 3 の間に設けられた絶縁膜 3 5 (電極辺重畳部 3 5 e、3 5 g 及び凸部 3 5 f) の厚さは、例えば、20 nm 以上 200 nm 以下である。また、下部電極 2 3 の膜厚は、例えば、20 nm 以上 100 nm 以下である。

- [0066] 図7に示すように、下部バッファ層32は、第1方向Dxで隣接するフォトダイオードPD-1の下部電極23、フォトダイオードPD-2の下部電極23及び絶縁膜35の少なくとも一部を覆うとともに、2つの溝部35Gの内部にも設けられる。より具体的には、下部バッファ層32は、下部電極23に重なる電極重畳部32aと、絶縁膜35の少なくとも一部に重なる絶縁膜重畳部32b、32c、32dと、溝部35Gの内部で絶縁膜28上に設けられる溝部重畳部32eと、を含む。
- [0067] 電極重畳部32aは、下部電極23のうち、絶縁膜35が設けられていない領域（開口OP（図4参照））に設けられる。絶縁膜重畳部32bは、絶縁膜35の電極辺重畳部35eの上に設けられる。絶縁膜重畳部32cは、絶縁膜35の凸部35fの上に設けられる。絶縁膜重畳部32dは、絶縁膜35の電極辺重畳部35gの上に設けられる。
- [0068] 本実施形態では、下部バッファ層32は、例えば塗布法により下部電極23及び絶縁膜35を覆って形成される。これにより、下部バッファ層32は、溝部35Gと凸部35fと電極辺重畳部35e、35gとで形成される凹部内に溜まりやすく、また、下部電極23と、絶縁膜35の電極辺重畳部35e、35gとで形成される凹部内（すなわち、開口OP（図4参照）と重なる領域）に溜まりやすい。一方、絶縁膜35の上に塗布された下部バッファ層32は、絶縁膜35の上から溝部35G側あるいは下部電極23側に流動することで薄く形成される。
- [0069] これにより、本実施形態では、下部バッファ層32の絶縁膜重畳部32b、32c、32dの厚さt2、t3、t4は、下部バッファ層32の電極重畳部32aの厚さt1よりも薄い。また、下部バッファ層32の絶縁膜重畳部32b、32c、32dの厚さt2、t3、t4は、下部バッファ層32の溝部重畳部32eの厚さt5よりも薄い。
- [0070] このような構成により、隣接する下部電極23の間に位置する下部バッファ層32の絶縁膜重畳部32b、32c、32dは、電極重畳部32aに比べて高い抵抗値を有する。このため絶縁膜35と重なる領域での下部バッ

ァ層 3 2（絶縁膜重畳部 3 2 b、3 2 c、3 2 d）は、隣接する下部電極 2 3 の間の電位障壁として機能する。したがって、本実施形態では、下部バッファ層 3 2 が、隣接する複数のフォトダイオード PD に亘って一定の厚さを有して連続して設けられた場合に比べて、隣接する下部電極 2 3 の間に流れるリーク電流を抑制することができる。

[0071] また、絶縁膜 3 5 の上に設けられた下部バッファ層 3 2 は、溝部 3 5 G 及び凸部 3 5 f 等で形成される段差で段切れが生じている。具体的には、絶縁膜 3 5 の凸部 3 5 f の上に設けられた下部バッファ層 3 2（絶縁膜重畳部 3 2 c）は、溝部 3 5 G に設けられた下部バッファ層 3 2（溝部重畳部 3 2 e）と離隔して設けられる。絶縁膜 3 5 の電極辺重畳部 3 5 e の上に設けられた下部バッファ層 3 2（絶縁膜重畳部 3 2 b、3 2 d）は、溝部 3 5 G に設けられた下部バッファ層 3 2（溝部重畳部 3 2 e）と離隔して設けられる。上述したように、絶縁膜 3 5 の凸部 3 5 f の幅（第 1 方向 D x での幅）は、複数の溝部 3 5 G の幅（第 1 方向 D x での幅）よりも小さく形成されるので、絶縁膜重畳部 3 2 c と溝部重畳部 3 2 e とで良好に段切れを生じさせることができる。

[0072] これにより、隣接するフォトダイオード PD（例えばフォトダイオード PD-1、PD-2）で、フォトダイオード PD-1 に設けられた下部バッファ層 3 2 と、フォトダイオード PD-2 に設けられた下部バッファ層 3 2 との間で、離隔して非連続となる部分が形成される。これにより、検出装置 1 は、隣接する下部電極 2 3 の間に流れるリーク電流を効果的に抑制することができる。

[0073] また、絶縁膜 3 5 により、下部バッファ層 3 2 の絶縁膜重畳部 3 2 b、3 2 c、3 2 d が高抵抗領域として形成されるので、下部バッファ層 3 2 の電極重畳部 3 2 a の厚さ及び絶縁膜重畳部 3 2 b、3 2 c、3 2 d の厚さが一定の厚さを有して形成された場合に比べて、下部電極 2 3 の間隔（あるいは絶縁膜 3 5 の幅）を小さくすることができる。これにより、検出装置 1 の実効的な検出領域 AA の面積を大きくすることができ、検出感度を向上させる

ことができる。あるいは、下部電極 2 3 の面積を小さくすることができ、検出装置 1 は、高精細化を図ることができる。

[0074] また、本実施形態では、下部電極 2 3 の間隔（あるいは絶縁膜 3 5 の幅）を小さくすることができるので、フォトダイオード PD の絶縁膜 3 5 と重なる部分と、フォトダイオード PD の絶縁膜 3 5 と重ならない部分とで、活性層 3 1 で発生したキャリア（正孔及び電子）の到達時間の遅延が発生することを抑制することができる。

[0075] なお、図 6、図 7 に示した絶縁膜 3 5 及び下部バッファ層 3 2 の構成はあくまで一例であり、適宜変更することができる。例えば、絶縁膜 3 5 には、隣接する複数の下部電極 2 3 の間で 2 つの溝部 3 5 G が設けられているが、これに限定されない。溝部 3 5 G は、隣接する複数の下部電極 2 3 の間で 1 つあるいは 3 つ以上設けられていてもよい。また、絶縁膜 3 5 は溝部 3 5 G が設けられていなくてもよい。この場合であっても、少なくとも下部バッファ層 3 2 の絶縁膜重畳部 3 2 b、3 2 d の厚さ t_2 、 t_4 は、下部バッファ層 3 2 の電極重畳部 3 2 a の厚さ t_1 よりも薄く形成される。このため、検出装置 1 は、絶縁膜 3 5 に溝部 3 5 G が設けられていない場合であっても、隣接する下部電極 2 3 の間に流れるリーク電流を抑制することができる。

[0076] また、図 6 に示すように、絶縁膜 3 5 の電極辺重畳部 3 5 e、3 5 g は、それぞれ下部電極 2 3 を囲んで連続して設けられる。絶縁膜 3 5 の凸部 3 5 f は、複数の下部電極 2 3 に亘って連続して設けられる。ただし、これに限定されず、電極辺重畳部 3 5 e、3 5 g 及び凸部 3 5 f は、それぞれ複数の部分に分離して形成されてもよい。

[0077] 図 7 に示すように、下部バッファ層 3 2 は、絶縁膜 3 5 の電極辺重畳部 3 5 e、3 5 g 及び凸部 3 5 f のそれぞれに重畳して設けられる。ただし、これに限定されず、下部バッファ層 3 2 は、絶縁膜 3 5 の一部に設けられていなくてもよい。例えば、下部バッファ層 3 2 は、絶縁膜 3 5 の電極辺重畳部 3 5 e、3 5 g の上に設けられ、凸部 3 5 f の上に設けられない構成（すなわち、厚さ $t_3 = 0 \text{ nm}$ ）であってもよい。

[0078] (第2実施形態)

図8は、第2実施形態に係る検出装置の、下部電極と絶縁膜との配置関係を模式的に示す平面図である。図9は、図8のI X-I X' 断面図である。図8では、図面を見やすくするために、絶縁膜35及び壁部26にそれぞれハッチングを付けて示す。なお、以下の説明では、上述した実施形態で説明したものと同一構成要素には同一の符号を付して重複する説明は省略する。

[0079] 図8に示すように、第2実施形態に係る検出装置1Aにおいて、絶縁膜35は、溝部35Gが設けられず、隣接する下部電極23の間で連続して設けられる。また、検出装置1Aは、隣接する複数の下部電極23の間で、複数の下部電極23と離隔して設けられた壁部26を有する。壁部26は、下部電極23の辺に沿って延在し、平面視で下部電極23を囲んで設けられる。また、壁部26は、絶縁膜35と重なって設けられ、絶縁膜35の延在方向に沿って延在する。図8に示す例では、隣接する複数の下部電極23の間で、2つの壁部26が設けられる。

[0080] 図9に示すように2つの壁部26は、複数の下部電極23と同層に絶縁膜28の上に設けられ、複数の下部電極23と同じ材料で形成される。2つの壁部26は、例えばITO等の透光性の導電材料で形成される。壁部26の厚さは、それぞれ、例えば20nm以上100nm以下である。

[0081] 絶縁膜35は、2つの壁部26を覆って隣接する複数の下部電極23の間に設けられる。絶縁膜35は、複数の下部電極23及び2つの壁部26で形成される凹凸に沿って設けられ、複数の凹凸を有して形成される。具体的には、第1方向Dxで隣接するフォトダイオードPD-1及びフォトダイオードPD-2において、絶縁膜35は、電極辺重畳部35e、35gと、2つの凸部35hとを有する。

[0082] 電極辺重畳部35eは、フォトダイオードPD-1の下部電極23の辺(図8における右辺)に重畳して設けられ、下部電極23の辺に沿って延在する。また、電極辺重畳部35gは、フォトダイオードPD-2の下部電極23の辺(図8における左辺)に重畳して設けられ、下部電極23の辺に沿っ

て延在する。凸部35hは、それぞれ2つの壁部26に重なって設けられ、電極辺重畳部35e、35gに沿って延在する。

[0083] 絶縁膜35の電極辺重畳部35gと凸部35hとの間、隣接する2つの凸部35hの間、及び、凸部35hと電極辺重畳部35gとの間には、それぞれ絶縁膜35の凹部35iが形成される。

[0084] 下部バッファ層32は、第1方向Dxで隣接するフォトダイオードPD-1の下部電極23、フォトダイオードPD-2の下部電極23及び絶縁膜35の少なくとも一部を覆って設けられる。より具体的には、下部バッファ層32は、下部電極23に重なる電極重畳部32aと、絶縁膜35の電極辺重畳部35e、35gのそれぞれに重なる絶縁膜重畳部32b、32dと、凹部35iの内部に設けられる凹部重畳部32fと、を含む。

[0085] 図9では、下部バッファ層32は、2つの凸部35hの上には設けられない。ただし、図7に示す絶縁膜重畳部32cと同様に、2つの凸部35hの上に下部バッファ層32が設けられていてもよい。

[0086] 本実施形態においても、下部バッファ層32の絶縁膜重畳部32b、32dの厚さt2、t4は、下部バッファ層32の電極重畳部32aの厚さt1よりも薄い。また、下部バッファ層32の絶縁膜重畳部32b、32dの厚さt2、t4は、下部バッファ層32の凹部重畳部32fの厚さt5よりも薄い。

[0087] また、下部バッファ層32は、絶縁膜35の2つの凸部35hの上には設けられないので、2つの凹部35iのそれぞれに設けられた凹部重畳部32fは、凸部35hにより離隔して設けられる。なお、図7に示す絶縁膜重畳部32cと同様に、2つの凸部35hの上に下部バッファ層32が設けられた場合であっても、凸部35hの上に設けられた下部バッファ層32と凹部35iの凹部重畳部32fとは、離隔して設けられる。すなわち、下部バッファ層32は、凸部35h及び凹部35iで段切れされる。

[0088] このような構成により、第2実施形態においても、隣接する下部電極23の間に位置する下部バッファ層32の絶縁膜重畳部32b、32dは、電極

重畳部 32a に比べて高い抵抗値を有する。また、絶縁膜 35 の上に設けられた下部バッファ層 32 は、凸部 35h 及び凹部 35i 等で形成される段差で段切れが生じている。これにより、本実施形態においても、隣接する下部電極 23 の間に流れるリーク電流を抑制することができる。

[0089] (第3実施形態)

図 10 は、第3実施形態に係る検出装置の、下部電極と絶縁膜との配置関係を模式的に示す平面図である。図 11 は、図 10 の X1-X1' 断面図である。

[0090] 図 10 及び図 11 に示すように、第3実施形態に係る検出装置 1B は、無機絶縁材料で形成された絶縁膜 35 に換えて、有機絶縁膜 36 を有する。有機絶縁膜 36 は、例えば、絶縁膜 27 と同じ有機絶縁材料で形成されていてもよい。有機絶縁膜 36 は、第1方向 Dx 及び第2方向 Dy に隣接する下部電極 23 の間に設けられ、かつ、下部電極 23 の周縁部を覆って設けられる。

[0091] より詳細には、有機絶縁膜 36 は、第1延在部 36a と第2延在部 36b とが交差して格子状に形成される。第1延在部 36a は、第1方向 Dx で隣接する下部電極 23 の間に設けられ、下部電極 23 の辺に沿って第2方向 Dy に延在する。第2延在部 36b は、第2方向 Dy で隣接する下部電極 23 の間に設けられ、下部電極 23 の辺に沿って第1方向 Dx に延在する。

[0092] また、有機絶縁膜 36 は、第1延在部 36a 及び第2延在部 36b と離隔して設けられた島状部 36c を含む。島状部 36c は、フォトダイオード PD (下部電極 23) の中央部でコンタクトホール CH1 (図5参照) と重なる領域に設けられる。なお、島状部 36c は、有機絶縁膜に限定されず、無機絶縁膜で形成されていてもよい。

[0093] 図 11 に示すように、有機絶縁膜 36 の高さ (厚さ) は、上述した無機絶縁材料で形成された絶縁膜 35 の高さ (膜厚) よりも高い。これにより、隣接するフォトダイオード PD-1、PD-2 の下部バッファ層 32 は、有機絶縁膜 36 を挟んで離隔する。より具体的には、フォトダイオード PD-1

の下部バッファ層32の外縁部32gは、有機絶縁膜36の傾斜面に重なって配置される。フォトダイオードPD-2の下部バッファ層32の外縁部32hは、外縁部32gと反対側で有機絶縁膜36の傾斜面に重なって配置される。有機絶縁膜36の少なくとも頂部には、下部バッファ層32は設けられない。言い換えると、下部バッファ層32は、有機絶縁膜36の第1延在部36aと第2延在部36bとで囲まれた領域内に設けられる。

[0094] このような構成により、第3実施形態では、下部バッファ層32は有機絶縁膜36により複数のフォトダイオードPD（下部電極23）ごとに離隔して設けられる。これにより、本実施形態においても、下部バッファ層32が、隣接する複数のフォトダイオードPDに亘って連続して設けられた場合に比べて、隣接する下部電極23の間に流れるリーク電流を抑制することができる。

[0095] （第4実施形態）

図12は、第4実施形態に係る検出装置を模式的に示す断面図である。図12に示すように、第4実施形態に係る検出装置1Cにおいて、絶縁膜35は、第1絶縁膜37と、第2絶縁膜38とが積層された積層膜である。第2絶縁膜38は第1絶縁膜37の上に積層される。第1絶縁膜37は、例えばシリコン酸化膜で形成され、第2絶縁膜38は、第1絶縁膜37と異なる材料、例えばシリコン窒化膜で形成される。

[0096] 絶縁膜35には、第1絶縁膜37及び第2絶縁膜38を厚さ方向（第3方向Dz）に貫通する溝部35Gが形成される。絶縁膜35及び溝部35Gの平面視での構成は、上述した第1実施形態（図6参照）と同様であり、繰り返しの説明は省略する。

[0097] 本実施形態では、絶縁膜35の端部（下部電極23の辺と重畳する電極辺重畳部35e、35gの第1方向Dxでの端部）は、それぞれ逆テーパ形状を有する。より詳細には、第2絶縁膜38の端部38aは、第1絶縁膜37の端部37aよりも第1方向Dxに張り出して設けられる。第2絶縁膜38の端部38aは、第1絶縁膜37の端部37aに対して庇状に設けられる。

- [0098] また、溝部 35 G の内壁もそれぞれ逆テーパ形状を有する。溝部 35 G において、第 2 絶縁膜 38 の端部 38 b は、第 1 絶縁膜 37 の端部 37 b よりも張り出して設けられる。言い換えると、溝部 35 G において、第 1 方向 D x で対向する第 2 絶縁膜 38 の内壁の間の距離は、第 1 方向 D x で対向する第 1 絶縁膜 37 の内壁の間の距離よりも小さい。
- [0099] 絶縁膜 35 の逆テーパ形状は、フォトリソグラフィ及びエッチングにより第 1 絶縁膜 37 及び第 2 絶縁膜 38 をパターンニングする際に、第 1 絶縁膜 37 及び第 2 絶縁膜 38 のエッチングレートの差を利用して形成できる。例えば、図 12 に示す例では、第 1 絶縁膜 37 のエッチングレートは、第 2 絶縁膜 38 のエッチングレートよりも大きい。
- [0100] 本実施形態では、絶縁膜 35（電極辺重畳部 35 e、35 g）の端部で、庇状に張り出した第 2 絶縁膜 38 の端部 38 a と、第 1 絶縁膜 37 の端部 37 a と、下部電極 23 とで囲まれた空間が形成される。下部バッファ層 32 の電極重畳部 32 a は、第 1 絶縁膜 37 の端部 37 a と、第 2 絶縁膜 38 の端部 38 a と、下部電極 23 とで囲まれた空間の内部にも入り込んで設けられる。これにより、下部バッファ層 32 の電極重畳部 32 a と、絶縁膜重畳部 32 b とが段切れしやすくなる。
- [0101] また、溝部 35 G において、第 2 絶縁膜 38 の端部 38 b と、第 1 絶縁膜 37 の端部 37 b と、絶縁膜 28 とで囲まれた空間が形成される。下部バッファ層 32 の溝部重畳部 32 e は、第 2 絶縁膜 38 の端部 38 b と、第 1 絶縁膜 37 の端部 37 b と、絶縁膜 28 とで囲まれた空間の内部にも設けられる。
- [0102] これにより、溝部 35 G がストレート状に形成され、逆テーパ状に形成されない構成（図 7 参照）に比べて、溝部 35 G の空間が大きく形成される。この結果、下部バッファ層 32 の溝部重畳部 32 e と、絶縁膜重畳部 32 b とが段切れしやすくなる。また、本実施形態においても、下部バッファ層 32 の絶縁膜重畳部 32 b、32 d の厚さ t 2、t 4 は、下部バッファ層 32 の電極重畳部 32 a の厚さ t 1 よりも薄い。また、下部バッファ層 32 の絶

縁膜重畳部 3 2 b、3 2 d の厚さ t_2 、 t_4 は、下部バッファ層 3 2 の溝部重畳部 3 2 e の厚さ t_5 よりも薄い。

[0103] 本実施形態では、下部バッファ層 3 2 は、凸部 3 5 f の第 2 絶縁膜 3 8 の上には設けられない。ただし、図 7 に示す絶縁膜重畳部 3 2 c と同様に、凸部 3 5 f の第 2 絶縁膜 3 8 の上に下部バッファ層 3 2 が設けられていてもよい。この場合であっても、溝部 3 5 G が逆テーパ状に形成されているので、凸部 3 5 f の上に設けられた下部バッファ層 3 2 と、溝部 3 5 G の溝部重畳部 3 2 e とは、離隔して設けられる。すなわち、下部バッファ層 3 2 は、凸部 3 5 f 及び溝部 3 5 G で段切れされる。

[0104] (変形例)

図 1 3 は、第 4 実施形態の変形例に係る検出装置を模式的に示す断面図である。図 1 3 に示すように、第 4 実施形態の変形例に係る検出装置 1 D は、上述した第 4 実施形態に係る検出装置 1 C (図 1 2 参照) に比べて、溝部 3 5 G が設けられない構成が異なる。

[0105] 図 1 3 に示すように、第 4 実施形態の変形例に係る検出装置 1 D では、絶縁膜 3 5 (第 1 絶縁膜 3 7 及び第 2 絶縁膜 3 8) は、隣接する下部電極 2 3 の間で連続して設けられる。また、絶縁膜 3 5 (電極辺重畳部 3 5 e、3 5 g) の端部はそれぞれ逆テーパ状に形成される。より詳細には、第 2 絶縁膜 3 8 の端部 3 8 a は、第 1 絶縁膜 3 7 の端部 3 7 a よりも第 1 方向 D_x に張り出して逆テーパ状に形成される。

[0106] これにより、少なくとも下部バッファ層 3 2 の電極重畳部 3 2 a と、絶縁膜重畳部 3 2 b、3 2 d とが段切れしやすくなり、離隔して設けられる。また、本変形例においても、下部バッファ層 3 2 の絶縁膜重畳部 3 2 b、3 2 d の厚さ t_2 、 t_4 は、下部バッファ層 3 2 の電極重畳部 3 2 a の厚さ t_1 よりも薄い。したがって、本変形例において溝部 3 5 G が設けられない構成であっても、隣接する下部電極 2 3 の間に流れるリーク電流を抑制することができる。

[0107] 以上、本発明の好適な実施の形態を説明したが、本発明はこのような実施

の形態に限定されるものではない。実施の形態で開示された内容はあくまで一例にすぎず、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。本発明の趣旨を逸脱しない範囲で行われた適宜の変更についても、当然に本発明の技術的範囲に属する。上述した各実施形態及び各変形例の要旨を逸脱しない範囲で、構成要素の種々の省略、置換及び変更のうち少なくとも1つを行うことができる。

符号の説明

- [0108] 1、1 A、1 B、1 C、1 D 検出装置
- 1 0 センサ部
 - 2 1 センサ基材
 - 2 3 下部電極
 - 2 4 上部電極
 - 2 6 壁部
 - 2 7、2 8 絶縁膜
 - 3 1 活性層
 - 3 2 下部バッファ層
 - 3 2 a 電極重畳部
 - 3 2 b、3 2 c、3 2 d 絶縁膜重畳部
 - 3 3 上部バッファ層
 - 3 5 絶縁膜
 - 3 5 a、3 6 a 第1延在部
 - 3 5 b、3 6 b 第2延在部
 - 3 5 c、3 6 c 島状部
 - 3 5 e、3 5 g 電極辺重畳部
 - 3 5 f、3 5 h 凸部
 - 3 5 i 凹部
 - 3 6 有機絶縁膜
 - 3 7 第1絶縁膜

38 第2絶縁膜

37a、38a 端部

90 封止膜

PD、PD-1、PD-2 フォトダイオード

AA 検出領域

GA 周辺領域

請求の範囲

- [請求項1] 基板と、
前記基板の上に下部電極、下部バッファ層、活性層、上部バッファ層及び上部電極の順に積層された複数のフォトダイオードと、
隣接する複数の前記下部電極の間に設けられた絶縁膜と、を有し、
前記下部バッファ層は、前記下部電極に重なる電極重畳部と、前記絶縁膜の少なくとも一部に重なる絶縁膜重畳部とを含み、
前記下部バッファ層の前記絶縁膜重畳部の厚さは、前記下部バッファ層の前記電極重畳部の厚さよりも薄い
検出装置。
- [請求項2] 前記絶縁膜は、隣接する複数の前記下部電極の間で、複数の前記下部電極の辺に沿って延在する溝部を有する
請求項1に記載の検出装置。
- [請求項3] 前記絶縁膜は、隣接する複数の前記下部電極の間で、複数の前記下部電極の辺に沿って延在する複数の溝部と、複数の前記溝部の間に位置する凸部と、を有し、
前記凸部の上に設けられた前記下部バッファ層は、前記溝部に設けられた前記下部バッファ層と離隔して設けられる
請求項1に記載の検出装置。
- [請求項4] 隣接する複数の前記下部電極の間で、複数の前記下部電極と離隔して設けられ、複数の前記下部電極と同じ材料で形成された壁部を有し、
前記絶縁膜は、前記壁部を覆って隣接する複数の前記下部電極の間に設けられる
請求項1に記載の検出装置。
- [請求項5] 前記絶縁膜は、有機絶縁材料で形成される
請求項1に記載の検出装置。
- [請求項6] 隣接する前記フォトダイオードの前記下部バッファ層は、前記絶縁

膜を挟んで離隔する

請求項 5 に記載の検出装置。

[請求項7] 前記絶縁膜の端部は逆テーパ形状である

請求項 1 に記載の検出装置。

[請求項8] 前記絶縁膜は、第 1 絶縁膜と、前記第 1 絶縁膜の上に設けられた第 2 絶縁膜と、を有し、

前記第 2 絶縁膜の端部は、前記第 1 絶縁膜の端部よりも張り出して設けられる

請求項 1 に記載の検出装置。

[請求項9] 前記第 1 絶縁膜はシリコン酸化膜であり、

前記第 2 絶縁膜はシリコン窒化膜である

請求項 8 に記載の検出装置。

[請求項10] 前記下部バッファ層の前記絶縁膜重畳部の厚さは、前記溝部に設けられた前記下部バッファ層の厚さよりも薄い

請求項 3 に記載の検出装置。

[請求項11] 隣接する複数の前記下部電極の間に設けられた前記絶縁膜の厚さは、 20 nm 以上 200 nm 以下である

請求項 1 に記載の検出装置。

[請求項12] 前記壁部の厚さは、 20 nm 以上 100 nm 以下である

請求項 4 に記載の検出装置。

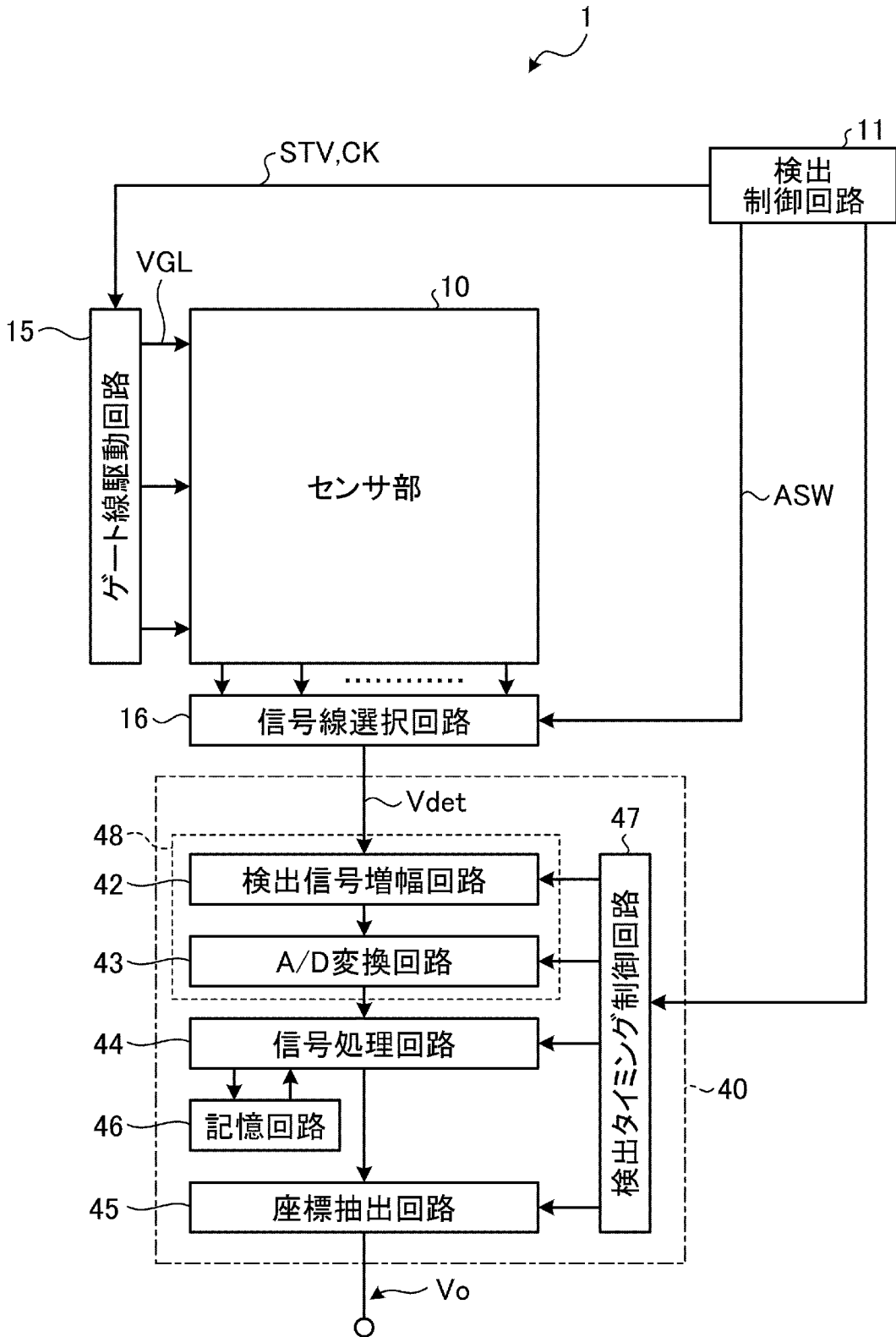
[請求項13] 前記凸部の幅は、複数の前記溝部の幅よりも小さく、かつ、隣接する複数の前記下部電極の間隔よりも小さい

請求項 3 に記載の検出装置。

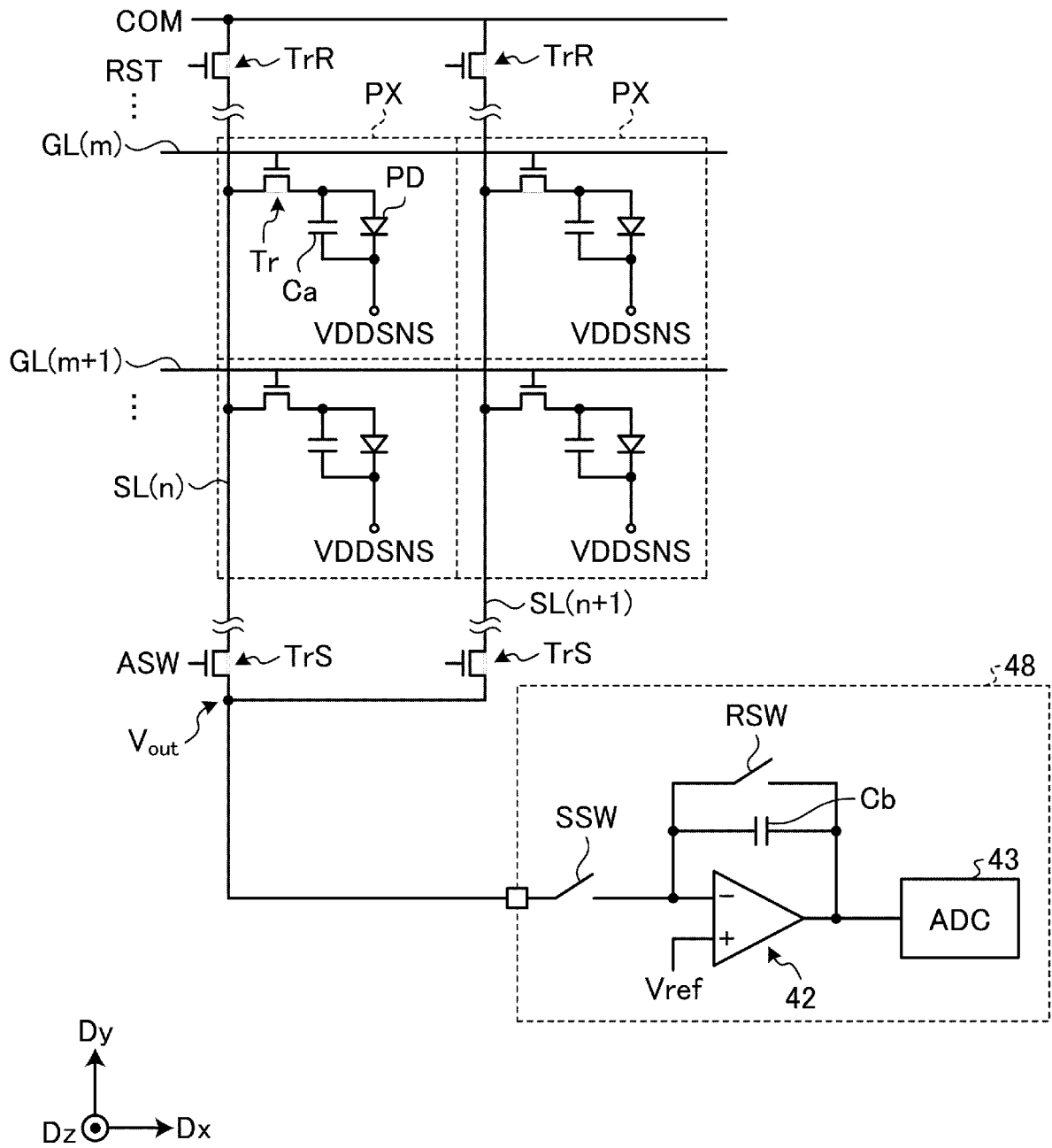
[請求項14] 前記フォトダイオードは、OPD (Organic Photodiode) である

請求項 1 に記載の検出装置。

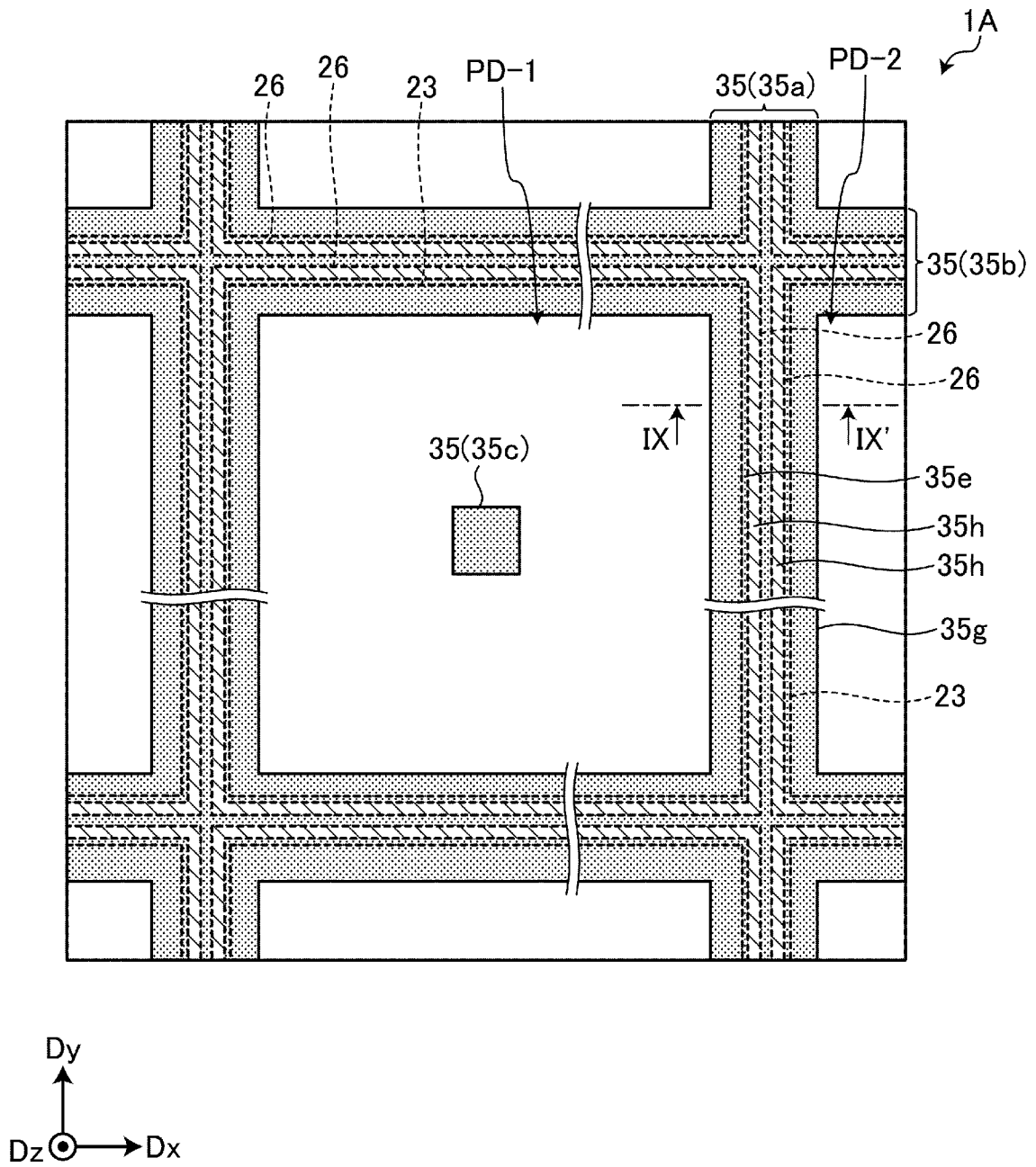
[図2]



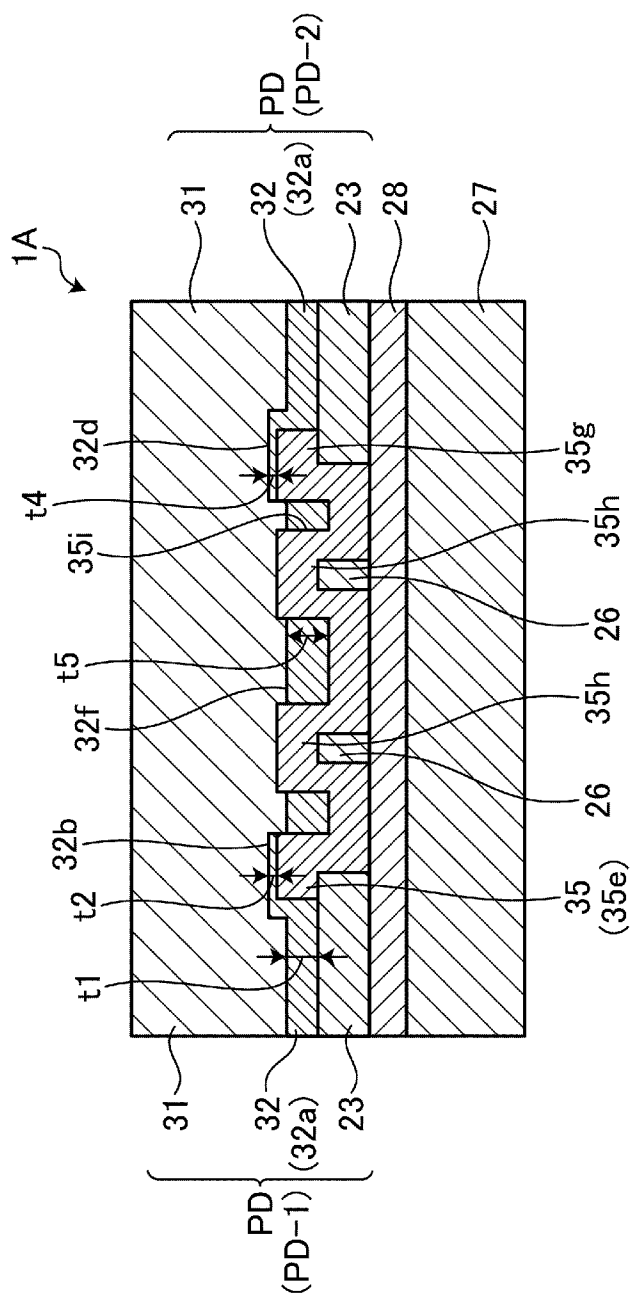
[図3]



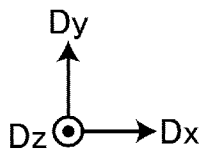
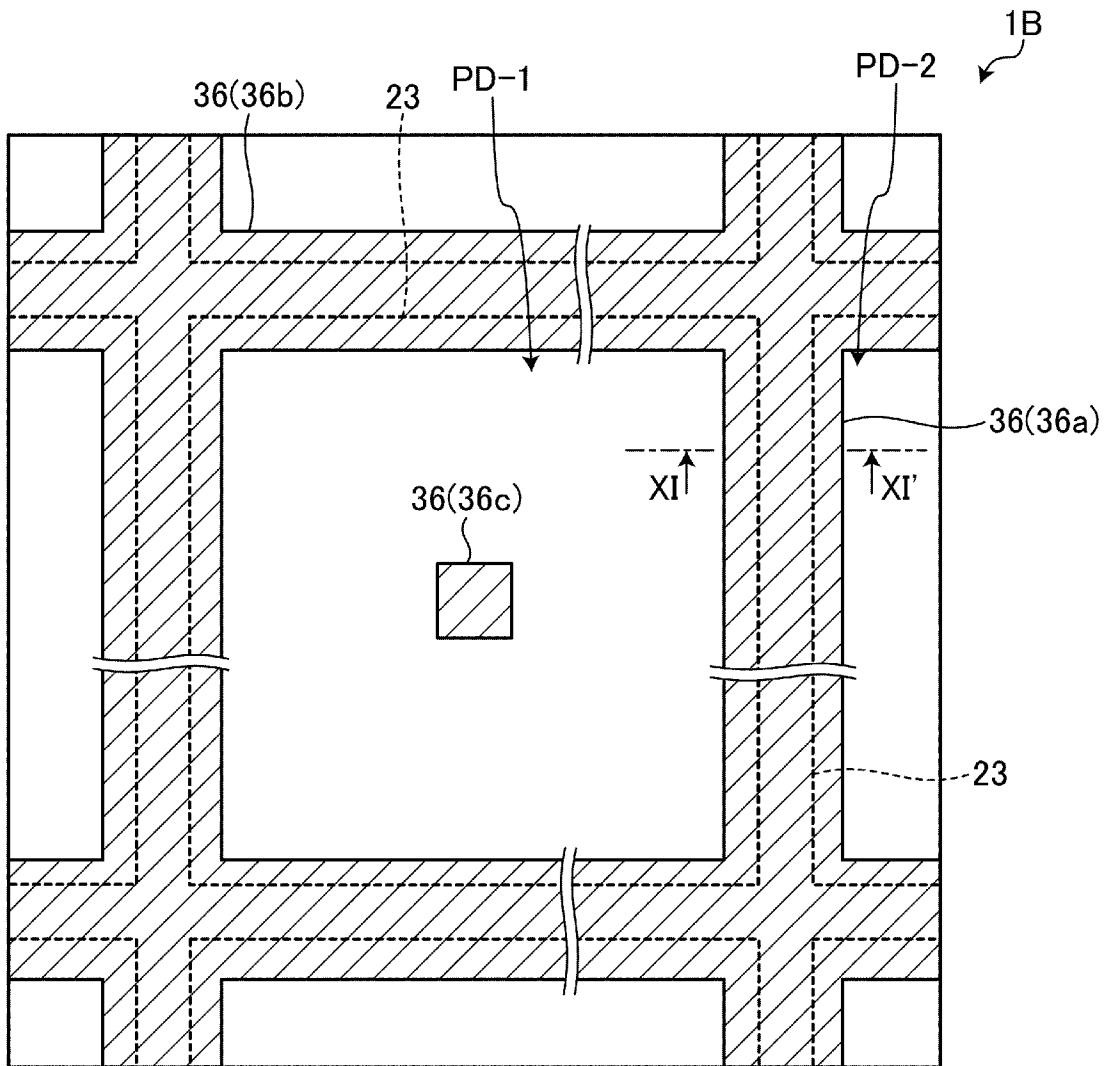
[図8]



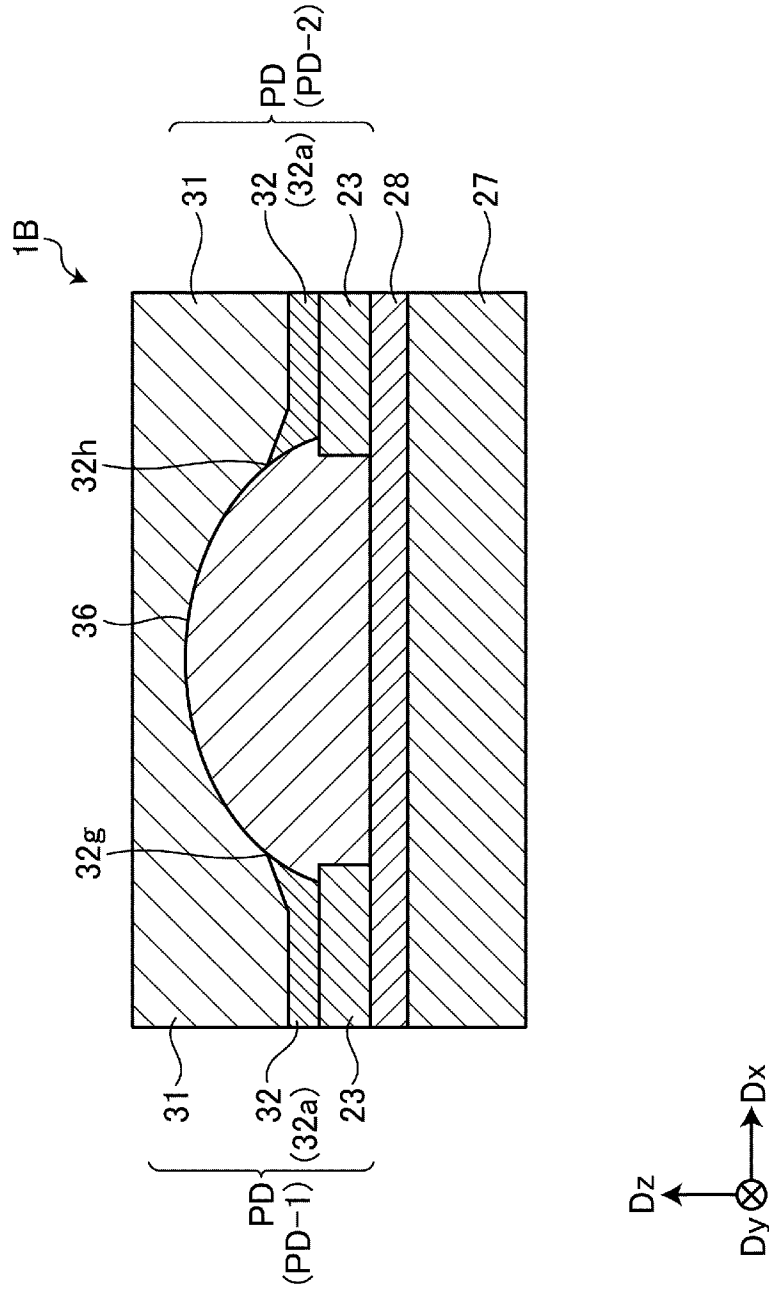
[図9]



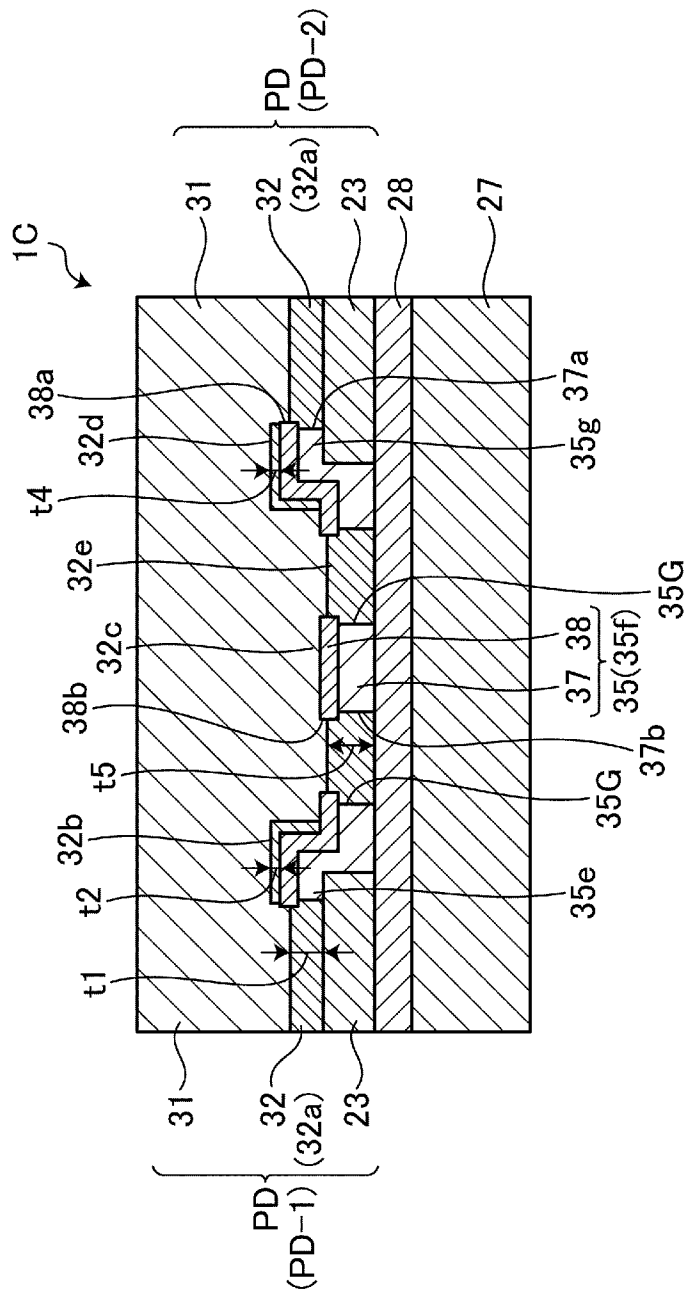
[図10]



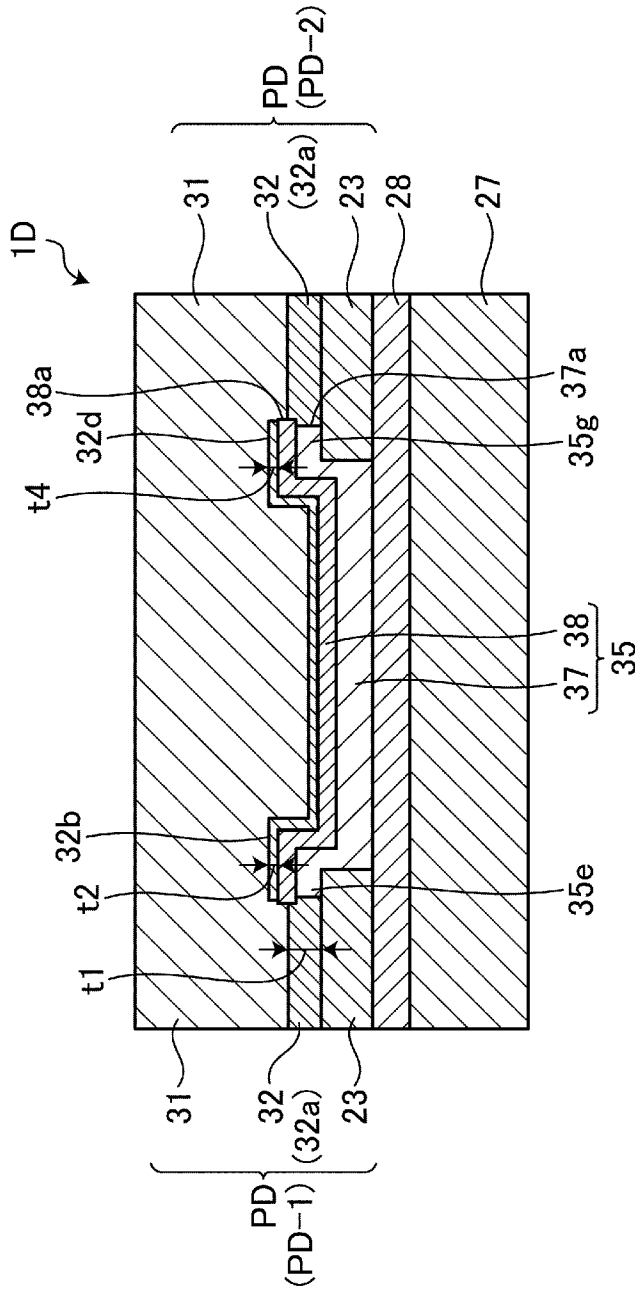
[図11]



[圖12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/037349

A. CLASSIFICATION OF SUBJECT MATTER		
H01L 27/146 (2006.01)i FI: H01L27/146 C		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L27/146		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2021/153470 A1 (SONY GROUP CORP.) 05 August 2021 (2021-08-05) paragraphs [0011]-[0162], fig. 1, 2, 16	1, 4-7, 11, 12, 14 2, 3, 8-10, 13
A	JP 2022-160898 A (JAPAN DISPLAY INC.) 20 October 2022 (2022-10-20) paragraphs [0051]-[0098], fig. 5, 9	1-14
A	JP 2010-153834 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 08 July 2010 (2010-07-08) paragraphs [0058]-[0246], fig. 4	1-14
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 20 December 2023		Date of mailing of the international search report 09 January 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2023/037349

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2021/153470 A1	05 August 2021	JP 2021-125482 A	
JP 2022-160898 A	20 October 2022	US 2022/0328564 A1 paragraphs [0063]-[0110], fig. 5, 9	
JP 2010-153834 A	08 July 2010	US 2010/0134735 A1 paragraphs [0077]-[0264], fig. 4 KR 10-2010-0061393 A CN 101753861 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i FI: H01L27/146 C		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L27/146 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	WO 2021/153470 A1 (ソニーグループ株式会社) 05.08.2021 (2021-08-05) [0011]-[0162], 図1, 2, 16	1, 4-7, 11, 12, 14 2, 3, 8-10, 13
A	JP 2022-160898 A (株式会社ジャパンディスプレイ) 20.10.2022 (2022-10-20) [0051]-[0098], 図5, 9	1-14
A	JP 2010-153834 A (株式会社半導体エネルギー研究所) 08.07.2010 (2010-07-08) [00058]-[0246], 図4	1-14
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
20.12.2023	09.01.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 加藤 俊哉 5F 9554 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/037349

引用文献			公表日	パテントファミリー文献			公表日
WO	2021/153470	A1	05.08.2021	JP	2021-125482	A	
JP	2022-160898	A	20.10.2022	US	2022/0328564	A1	
					[0063]-[0110], FIGS. 5, 9		
JP	2010-153834	A	08.07.2010	US	2010/0134735	A1	
					[0077]-[0264], FIG. 4		
				KR	10-2010-0061393	A	
				CN	101753861	A	