



(12) 发明专利

(10) 授权公告号 CN 101149931 B

(45) 授权公告日 2012.11.14

(21) 申请号 200710154418.8

53-66 段、图 4-6.

(22) 申请日 2007.09.12

EP 1107236 A1, 2001.06.13, 全文.

(30) 优先权数据

审查员 段瑞玲

11/532,963 2006.09.19 US

(73) 专利权人 国际商业机器公司

地址 美国纽约

(72) 发明人 R·G·比斯科伯恩 罗士忠

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 于静 李峥

(51) Int. Cl.

G11B 5/31 (2006.01)

G11B 5/39 (2006.01)

(56) 对比文件

US 2005/0152067 A1, 2005.07.14, 说明书第

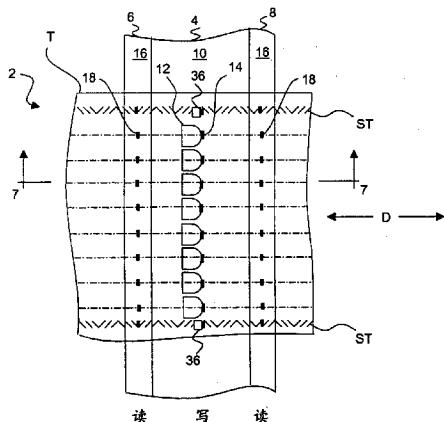
权利要求书 2 页 说明书 6 页 附图 10 页

(54) 发明名称

磁带驱动器以及用于在磁带上写数据的写模块

(57) 摘要

一种平面写模块以及包含所述写模块和一个或多个垂直读模块的混合型平面写-垂直读双向磁带磁头。所述写模块具有写模块磁带承载面，用于接触所述磁带。在所述写模块中有多个写元件，每个所述写元件包含多层薄膜层，其取向与所述写模块磁带承载面具有大致的平行平面的关系。所述写元件设置为使得相邻写元件间的换能间隙大致沿着所述磁带的走带方向的横向方向排列。每个读模块具有一个读模块磁带承载面，用于接触所述磁带。在所述一个或多个读模块中有多个读元件，每个所述读元件包含多层薄膜层，其取向与所述读模块磁带承载面具有大致垂直的关系。



1. 在磁带驱动器中的用于在磁带上读写数据的磁带磁头，包括：

写模块；

所述写模块上的写模块磁带承载面，用于接触所述磁带；

在所述写模块中的多个写元件，每个所述写元件包含多层薄膜层，该多层薄膜层的取向与所述写模块磁带承载面具有大致平行平面的关系；

所述各写元件被设置为使得相邻写元件间的换能间隙大致沿着所述磁带的走带方向的横向方向排列；

一个或多个读模块；

每个所述读模块上的读模块磁带承载面，用于接触所述磁带；以及

在所述一个或多个读模块中的多个读元件，每个所述读元件包含多层薄膜层，其取向与所述读模块磁带承载面具有大致垂直的关系，

其中，所述写元件包括一对极尖，这对极尖在所述写模块磁带承载面处产生写间隙，以及包括一对极靴，这对极靴从所述极尖延伸到后间隙区，在该后间隙区所述极靴连接在一起，所述后间隙区在磁道方向上与所述写间隙隔开，

其中，所述写元件包括扁平线圈结构，其中写线圈绕着后间隙区盘绕，且在多层薄膜层中形成多个绕组，其中在一个或更多个层中形成另外的绕组。

2. 根据权利要求 1 的磁带磁头，其中，所述写模块在相对于所述磁带的磁道方向上被置于两个读模块之间。

3. 根据权利要求 1 的磁带磁头，其中，所述多个写元件设置有间隔开的写间隙。

4. 根据权利要求 1 的磁带磁头，其中，所述多个写元件设置一个或多个阵列。

5. 根据权利要求 1 的磁带磁头，进一步包括写通道电路，用于在所述写模块的薄膜层中所制作的所述写元件。

6. 根据权利要求 1 的磁带磁头，进一步包括在所述写模块上的伺服读元件，每个所述伺服读元件包括多层薄膜层，所述薄膜层的取向与所述写模块磁带承载面具有平行平面的关系。

7. 根据权利要求 6 的磁带磁头，其中，所述伺服读元件包括磁导结构。

8. 用于在磁带上写数据的写模块，包括：

写模块磁带承载面，用于接触所述磁带；

在所述写模块中的多个写元件，每个所述写元件包含多层薄膜层，该多层薄膜层的取向与所述写模块磁带承载面具有大致的平行平面的关系；

所述写元件包含扁平线圈结构，其中有一对极尖在所述写模块磁带承载面处产生写间隙，以及有一对极靴从所述极尖延伸到后间隙区，在该后间隙区所述极靴连接在一起，所述后间隙区在磁道方向上与所述写间隙隔开，且其中写线圈绕着后间隙区盘绕，且在多个薄膜层中形成多个绕组，其中在一个或更多个层中形成另外的绕组；以及

所述写元件设置为使得相邻写元件间的写间隙大致沿着所述磁带的走带方向的横向方向排列。

9. 根据权利要求 8 的写模块，其中所述多个写元件设置成一个或多个阵列。

10. 根据权利要求 9 的写模块，其中各个所述写间隙之间隔开约一个间隙宽度。

11. 根据权利要求 8 的写模块，进一步包括在所述写模块上的伺服读元件，每个所述伺

服读元件包含多层薄膜层，该多层薄膜层的取向与所述写模块磁带承载面具有平行平面的关系。

12. 根据权利要求 11 的写模块，其中，所述伺服读元件包括磁导，该磁导从所述写模块磁带承载面延伸到一个传感器结构，该传感器结构从所述写模块磁带承载面凹进去。

## 磁带驱动器以及用于在磁带上写数据的写模块

### 技术领域

[0001] 本发明涉及到磁带驱动器数据存储系统。更具体地说，本发明涉及用于在磁带上读写数据的薄膜磁带磁头。

### 背景技术

[0002] 使用磁盘驱动器制造商所用的同样的制造技术已经制造出了用于磁信息存储系统（例如，磁带驱动器）的薄膜磁带磁头。这种结构的一个特征是，包含读写传感器元件的薄膜层其取向垂直于磁头的磁带承载面（tape bearing surface, TBS）。这种磁头可以被称作“垂直”磁头，因为读写间隙部分位于TBS上，而元件的层结构则离开TBS垂直延伸。在具有多磁道记录能力的垂直磁头中，多个传感器元件通常并排排列，形成一个线性传感器阵列，该阵列横向于磁带移动的方向。阵列中的每个传感器元件被定位来写或读磁带上的一个单独的纵向磁道。这种配置示于图1中，图中描绘了垂直磁头“H”，它具有一个阵列的薄膜传感器元件“E”，其间隙“G”在磁带移动方向“D”上沿着磁道“TR”接触磁带“T”。图2说明了所述垂直磁头“H”的示范性内部结构，其中，传感器包括交替排列的读写元件“R”和“W”。如图3所示，图2中的垂直磁头“H”与一个互补的垂直磁头“H'”，联合起来被固定在一个安装块“MB”上，其中，该互补磁头其读写元件的顺序颠倒过来。所得到的磁头组件具有沿着磁带“T”的磁道方向对齐的读/写元件对。这种配置提供了通常的“写后读”能力，其中，写到磁带“T”上的数据马上被读回来并检查错误。写后读能力也可以用单一的垂直磁头来实现，其中垂直磁头具有沿磁道方向对齐的读写元件对，这些元件根据磁盘驱动器中所用的众所周知的“背负式（piggyback）”配置来构建。其它常规的垂直磁头设计包括这样的磁头，其中所有的传感器元件“E”或者是读元件或者是写元件。然后，通过将只读磁头键合到只写磁头上来提供沿磁道方向对齐的读写元件对，从而获得写后读能力。

[0003] 上述垂直磁头结构的一个不利之处是，TBS处的传感器元件间隙必须彼此充分地隔开，以便为凹进在TBS后面的传感器元件结构的主要部分提供空间。对于写元件，所述凹进结构包括极靴和线圈绕组，这些部分（如图2所看到的）与TBS处的写间隙结构相比体积很大。对于读元件，所述凹进结构包括电引线和磁硬偏置元件（magnetic hard biasing elements）（如果有的话）。这些部分与TBS处的读间隙结构相比体积也很大，尽管与写元件相比小一些。前述间距要求使垂直磁头的传感器阵列的宽度比在任何给定时刻所读写的磁道的数目所需要的宽度要宽很多。问题是，传感器阵列之内的间隙间距比间隙宽度大很多，使得对于每个被该阵列读或写的磁道，磁道之间的空间中没有换能过程（transducing）发生。这种“梳状”效应可以从图2中看到，图中显示了，对于与邻近读写元件“R”和“W”对齐的每对磁道“TR”，磁带“T”上的磁道之间存在空白区域，该区域中没有换能过程发生。

[0004] 所述梳状效应可以这样来解决，即在多次换能走带期间在磁道的横向方向使磁头步进，使得磁道之间空白区域在进行了若干次这个过程后最终被记录下数据。利用一种称作“shingling（像叠瓦一样进行重迭）”的过程，也可以以小于写传感器的间隙宽度的宽度

在磁带磁道上进行写入。根据这种技术,对于每次相继的换能走带,使磁头(横向)步进一段小于写元件间隙宽度的距离,使得前面写过的磁道的边缘在下一次走带期间被覆写,很像屋顶上的叠瓦过程。

[0005] 尽管前述磁道写入技术允许数据在磁带上被密集写入,然而持续没有解决的问题是,由读写操作之间磁带尺寸的改变所引起的磁道误读。例如,磁带可以在一组温度和湿度条件下写入数据,之后的读出则在不同的环境条件下进行。对于常规的磁带材料,尺寸的变化可以多达 0.12%。这些磁带尺寸的变化将使磁带的磁道间距变宽或变窄,导致使用间隙间距实质上不变的磁带磁头时产生磁道误读。尽管可以利用磁带磁头的转动通过改变传感器阵列的有效磁道间距来解决误读问题,但是这种解决方案要求有复杂的机械和倾斜补偿电路。

[0006] 为了说明误读问题,假设传感器阵列的最外面的元件之间的跨度为  $x \mu m$ ,磁带尺寸改变的百分比为 0.12%。最外面元件下面的磁带磁道的间距因此改变了  $0.0012x \mu m$ 。另一方面,如果传感器阵列的跨度为  $0.5x \mu m$ ,那么,磁带尺寸 0.12% 的变化将使最外面元件下面的磁带磁道间距只改变  $0.0006x \mu m$ 。因此,跨度为  $0.5x$  的传感器阵列所感受到的磁道尺寸的变化只是跨度为  $x$  的传感器阵列所感受到的一半,因此磁道误读的可能就小了。

[0007] 因此,对于用来在磁带上读写数据的薄膜磁带磁头,希望有一种改进了的设计。特别需要的是磁头设计,它能提供减小读写元件的间隙间距的能力。

## 发明内容

[0008] 通过一种平面写模块以及包含所述写模块和一个或多个垂直读模块的混合型平面写-垂直读双向磁带磁头,可以解决前述问题,并在技术上获得进步。所述写模块具有一个写模块磁带承载面,用于接触所述磁带。在所述写模块中有多个写元件,每个所述写元件包含多层薄膜层,其取向与所述写模块磁带承载面具有大致的平行平面的关系。所述写元件这样来安置,使得相邻写元件间的换能间隙(transducing gap)大致沿着所述磁带的走带方向的横向方向排列。每个读模块具有一个读模块磁带承载面,用于接触所述磁带。在所述一个或多个读模块中有多个读元件,每个所述读元件包含多层薄膜层,其取向与所述读模块磁带承载面具有大致垂直的关系。

[0009] 在这里所公布的一个示范性实施例中,写元件包含一个扁平线圈结构。在这里所公布的另一个示范性实施例中,写元件包含一个螺旋线圈结构。在这两个实施例中,写元件可以包含一对极尖,这对极尖在所述写模块磁带承载面处产生一个写间隙,以及包含一对极靴,这对极靴从所述极尖延伸到后间隙区,在那里所述极靴连接在一起,所述后间隙区在磁道方向上与所述写间隙隔开。所述写元件可以排列成一个或多个阵列。

[0010] 在所述写模块上也可以形成伺服读元件,每个伺服读元件包括多层薄膜层,其取向与所述写模块磁带承载面具有平行平面的关系。可以用磁导结构来形成所述伺服读元件。

## 附图说明

[0011] 本发明前述的以及其它的特点和优点可以从下面对本发明的示范性实施例进行的更具体的描述中明显看出,如附图所说明的,其中:

- [0012] 图 1 是一个透视图,显示了现有技术中的薄膜垂直磁带磁头;
- [0013] 图 2 是一个透视图,显示了图 1 中的现有技术的磁带磁头的一个示范性构造;
- [0014] 图 3 是一个侧面图,显示了固定在安置块上的图 1 中的一对垂直磁带磁头;
- [0015] 图 4 是一个部分平面图,显示了示范性的混合型磁带磁头的磁带承载面,其中,一段磁带叠加在磁带磁头上;
- [0016] 图 4A 是一个平面图,显示了图 4 中的混合型磁带磁头的多个写元件阵列版本;
- [0017] 图 5 是一个放大的平面图,显示了图 4 中的磁带磁头的写模块的一部分;
- [0018] 图 6 是沿着图 5 中的线 6-6 所截取的写元件的剖面图;
- [0019] 图 7 是沿着图 4 中的线 7-7 所截取的磁头的剖面图;
- [0020] 图 8 是一个平面图,显示了一个示范性的写模块伺服读元件;
- [0021] 图 9 是沿着图 8 中的线 9-9 所截取的剖面图;
- [0022] 图 10 是沿着图 9 中的箭头 10-10 的方向所得到的侧视图;
- [0023] 图 11 是一个部分平面图,显示了另一种示范性的混合型磁带磁头的磁带承载面,其中,一段磁带叠加在磁带磁头上;
- [0024] 图 11A 是一个平面图,显示了图 11 中的混合型磁带磁头的多个写元件阵列版本;
- [0025] 图 12 是一个放大的平面图,显示了图 11 中的磁带磁头的写模块的一部分;
- [0026] 图 13 是沿着图 12 中的线 13-13 所截取的写元件的剖面图;
- [0027] 图 14 是沿着图 11 中的线 14-14 所截取的磁头的剖面图;
- [0028] 图 15 是一个功能方框图,显示了磁带驱动器数据存储器件;以及
- [0029] 图 16 是一个透视图,显示了使用盒式磁带介质的图 15 中的磁带驱动器存储器件的一个示范性构造。

## 具体实施方式

[0030] 下面通过示范性实施例来描述本发明,这些实施例通过附图显示出来(这些图不必要符合比例),其中,在所有的几张图中,相同的参考符号表示相同的元件。

[0031] 现在转到图 4,磁带磁头 2 根据示范性的三模块配置来构成,其中,平面写模块 4 被置于一对垂直读模块 6 和 8 之间。在另一种三模块配置中(未示出),一个单一的垂直读模块 6 或 8 可以被置于两个平面写模块 4 之间。写模块 4 具有写模块磁带承载面 10,用来接触磁带“T”,其一边显示在图 4 中。如图 5-7 所另外显示的,写模块 4 具有平面磁头结构,其中,写模块 4 中多个写元件 12 中的每个写元件都包括多个薄膜层“L”,这些薄膜层的取向与写模块磁带承载面 10 一般有平行平面的关系。将会看到,写元件 12 这样来安排,使得相邻写元件的换能间隙(transducinggap)14 一般沿着磁带走带方向(图 4 中用箭头“D”来显示)的横向方向排列。如图 4A 所示,写元件 12 可以设置为一个或多个阵列。多阵列允许写模块 4 经过一次时对更多的磁道进行写入,同时磁道间距减小了。

[0032] 模块 6 和 8 中的每一个模块都具有一个读模块磁带承载面 16,用来接触磁带“T”。如图 7 所另外显示的,读模块 6 和 8 具有通常的垂直磁头结构,其中,多个读元件 18 中的每个都包含多层薄膜层,这些薄膜层的取向与读模块磁带承载面 16 有大致垂直的关系。尽管没有被示出,相邻的读元件 18 可以形成在读模块 6 和 8 的不同层中,以减小读间隙间距要求。尽管在图 4 和图 7 中将读模块 6 和 8 显示为与写模块 4 相邻,但读模块中的一个或两

一个读模块可以与写模块间隔开并与之有固定的关系。

[0033] 在图 4-7 所示的示范性实施例中, 写元件 12 包括扁平线圈结构。根据这种结构, 写线圈 20 由单一薄膜层“L”中的多个线圈绕组来构成, 如图 6 所示。提供一对接触垫 22 和 24 以将写线圈 20 连接到信息调制的电流源(未显示)上。写元件 12 还包括一对极尖 26 和 28, 这对极尖在写模块磁带承载面 10 处产生写间隙 14。一对极靴 30 和 32 分别从极尖 26 和 28 延伸到后间隙区 34, 在那里两个极靴连接在一起。极尖 26/28 和极靴 30/32 可以用任何适合的磁导材料来制成, 该材料通常是用来制造感应写磁头以进行信息存储的那种类型的材料。如图 6 所示, 极靴 30 和 32 最初从极尖 26 和 28 沿着大致垂直于写模块磁带承载面 10 的方向延伸。然后, 每个极靴 30 和 32 各在写模块 4 中单独的一层“L”处作大约 90° 的弯曲, 之后大致平行于写模块磁带承载面 10 延伸到后间隙区 34。因此, 后间隙区 34 在磁道方向(即, 沿着磁道)与写间隙 14 隔开。

[0034] 从图 5 和图 6 中将看到, 写线圈 20 绕着后间隙区 34 盘绕, 其中, 在后间隙区的一侧的线圈绕组被置于极靴 30 和 33 之间。当写线圈 20 通电时, 在极靴 30 和 32 中感应出磁通量, 使得在极尖 26 和 28 处产生磁场, 该磁场穿过写间隙 14。应该意识到, 写间隙 14 中的磁场强度部分地依赖于写线圈 20 的绕组数目。尽管没有示出, 但是增加线圈绕组数目而不增加写元件总尺寸(当从图 5 的平面图方向来看时)的一种方法是, 在写模块 4 一个或更多的独立的层“L”中形成另外的绕组。

[0035] 如图 4 所示, 磁带磁头 2 包括伺服读元件, 用于读磁带“T”上常规的基于时序的伺服磁道“ST”。伺服读元件可以由读模块 6 和 8 上另外的读元件 18 来提供, 也可以由写模块 4 上的平面伺服读元件 36 来提供。如图 8-10 所示, 每个平面伺服读元件 36 包含一种传感器结构 38, 该结构形成在与写模块磁带承载面 10 呈平行平面关系取向的写模块 4 的多层薄膜层“L”中。本领域技术人员将会理解, 传感器结构层可以包括磁钉孔层 40、隔层 42、磁自由层 44。在传感器结构的两侧提供有一对电极 / 硬偏置结构(hard biasing structure)46, 以形成 CIP(面内电流, Current-in-Plane) 传感器。尽管没有显示, 但也可以使用 CPP(电流垂直于面, Current-perpendicular to-Plane) 传感器。使用常规的磁导(fluxguide)来将磁通量从写模块磁带承载面 10 传送到自由层 44。

[0036] 图 7 显示了从图 4 中磁带“T”的边缘看时的磁带磁头 2。如所看到的, 形成从磁带磁头 2 的表面上所形成的电接触垫 48 到写元件 12 电连接, 其中该磁带磁头位于磁带承载面 10 的对面。可以用常规技术将电缆(未显示)连接到接触垫 48 上。可以使用图 1 所示类型的常规接触垫来提供到读元件 18 的电连接, 如在垂直读元件中所通常使用的那样。尽管没有显示, 但可以在写模块 4 的接触垫 48 之上做出驱动部件, 诸如 FET(场效应晶体管)。或者, 驱动器可以做在单独的芯片上, 然后将之安装在磁带磁头 2 附近。磁带磁头 2 的磁带承载面 10 和 16 可以被折叠, 以便在磁带“T”走过磁头时定义一个优选的磁带包角(tape wrap angle)。

[0037] 现在转到图 11-14, 这些图显示了用在磁带磁头 2 中的另一种写模块 4’, 其中, 写元件 12’ 包括一种螺旋线圈结构。根据这种结构, 在多层薄膜层“L”中用多个线圈绕组形成写线圈 20’, 如从图 13 所看到的。具体说, 在多层薄膜层“L”的第一个层中形成第一组线圈绕组元件 20A’, 在多层薄膜层“L”的第二个层中形成第二组线圈绕组元件 20B’, 在介于线圈绕组元件 20A’ 和 20B’ 之间的中间层中形成第三和第四组线圈绕组元件 20C’ 和 20D’(参

见图 12)。提供一对接触垫 22' 和 24'，用来将写线圈 20' 连接到信息调制的电流源(未显示)。写元件 12' 还包括一对极尖 26' 和 28'，这对极尖在写模块磁带承载面 10' 处产生写间隙 14'。一对极靴 30' 和 32' 分别从极尖 26' 和 28' 延伸到后间隙区 34'，在那里两个极靴连接在一起。极尖 26'/28' 和极靴 30'/32' 可以用任何适合的磁导材料来制成，该材料通常是用来制造用于信息存储的感应写磁头的那种类型的材料。如图 13 所示，极靴 30' 和 32' 最初从极尖 26' 和 28' 沿着大致垂直于写模块磁带承载面 10' 的方向延伸。然后，每个极靴 30' 和 32' 各自在写模块 4' 中单独的一层“L”处作大约 90° 的弯曲，之后大致平行于写模块磁带承载面 10' 延伸到后间隙区 34'。因此，后间隙区 34' 在磁道方向上与写间隙 14' 隔开。

[0038] 从图 13 中将看到，写线圈 20' 绕着极靴 32' 盘绕。当写线圈 20' 通电时，在极靴 30' 和 32' 中感应出磁通量，使得在极尖 26' 和 28' 处产生磁场，该磁场穿过写间隙 14'。应该意识到，写间隙 14' 处的磁场强度部分地依赖于写线圈 20' 的绕组数目。写线圈 20' 的绕组数目可以通过增加极靴 30' 和 32' 的长度来增加。

[0039] 注意，写线圈 20' 的螺旋形配置允许写元件 12' 具有相对窄的轮廓(与上述扁平线圈配置相比)，这就便于减小磁道间距。如图 11A 所示，写元件 12' 可以设置成一个或多个阵列。多阵列允许进一步减小磁道间距。图 14 显示了从图 11 中磁带“T”的边缘看时的具有另一种写模块 4' 的磁带磁头 2。到写元件 12' 的电连接与图 7 中的上述连接相同。

[0040] 转到图 15，这里所描述的发明性概念可以在一个磁带驱动器数据存储器件(磁带驱动器)100 中来实施，该磁带驱动器用于由主数据处理设备 102 进行的数据的存储和提取，该主数据处理设备可以是适配来与磁带驱动器 100 进行数据交换的其它处理装置的通用计算机。磁带驱动器 100 包括多个部件，来提供控制及数据转移系统，用来在磁带介质上读写主机数据。只是作为一个例子来说，那些部件通常可包括通道适配器 104、微处理器控制器 106、数据缓冲器 108、读/写数据流电路 110、运动控制系统 112、以及磁带接口系统 114，而磁带接口系统包括马达驱动电路 116 和读/写头单元 118。

[0041] 微处理器控制器 106 为磁带驱动器 100 的操作提供总控制功能。通常，根据所希望的磁带驱动器操作特性，微处理器控制器 106 所执行的功能是可通过微代码程序(未显示)而编程的。在数据写操作期间(对于数据读操作，所有的数据流翻转)，微处理器控制器 106 激活通道适配器 104 来执行所要求的主机接口协议，以接收信息数据块。通道适配器 104 将所述数据块传送到数据缓冲器 108 中，该数据缓冲器存储所述数据以用于随后读写处理。反过来，数据缓冲器 108 把从通道适配器 104 接收的数据块传送到读/写数据流电路 110，该读/写数据流电路 110 将该设备数据格式化为可以记录在磁带介质上的物理格式的数据。读/写数据流电路 110 在微处理器控制器 106 的控制下负责进行读/写数据的转移操作。来自读/写数据流电路 110 的格式化了的物理数据被传送到磁带接口系统 114。所述磁带接口系统包括在读/写头单元 118 中的一个或多个读/写头，并驱动马达组件(未显示)以使安装在供带卷轴 122 和收带卷轴 124 上的磁带介质 120 向前和向后移动。所述磁带接口系统 114 的驱动组件由运动控制系统 112 和马达驱动电路 116 控制以使磁带移动，例如进行正面和反面的记录及回放，倒带以及其他磁带运动功能。此外，在多磁道磁带驱动系统中，运动控制系统 112 相对于纵向磁带移动方向将读/写头横向定位，以便在多个磁道上记录数据。

[0042] 在大多数情形中,如图 16 所示,磁带介质 120 被安装在磁带盒 126 中,而磁带盒则通过一个插口 128 被插入磁带驱动器 100 中。磁带盒 126 包括装有磁带 120 的盒子 130。供带卷轴 122 被显示出安装在盒子 130 中。

[0043] 因此,公布了一种平面写模块以及包含所述写模块和一个或多个垂直读模块的混合型平面写 - 垂直读双向磁带磁头。尽管显示和描述了本发明的各种实施例,但很明显,可以按这里给出的说明来实现许多变化以及其它的实施例。所以,可以理解,只要符合附属权利要求书及其等价说法的精神,本发明就不受任何限制。

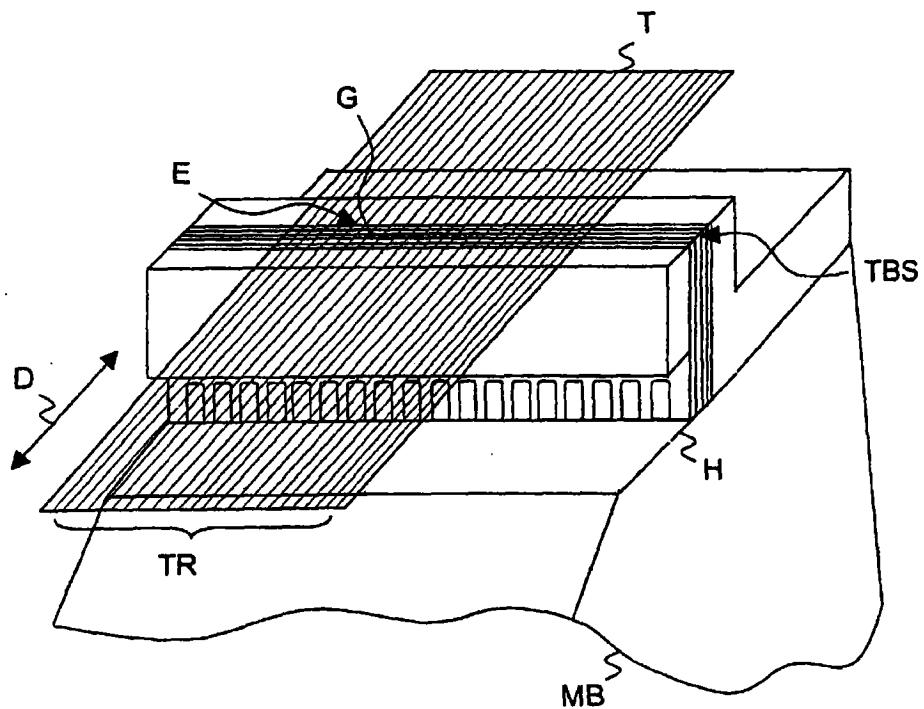


图 1

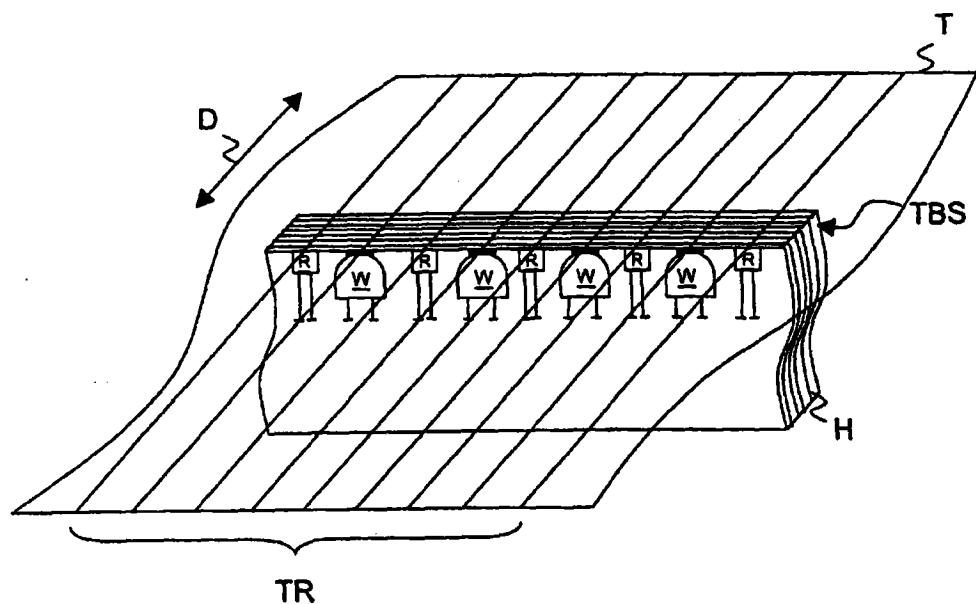


图 2

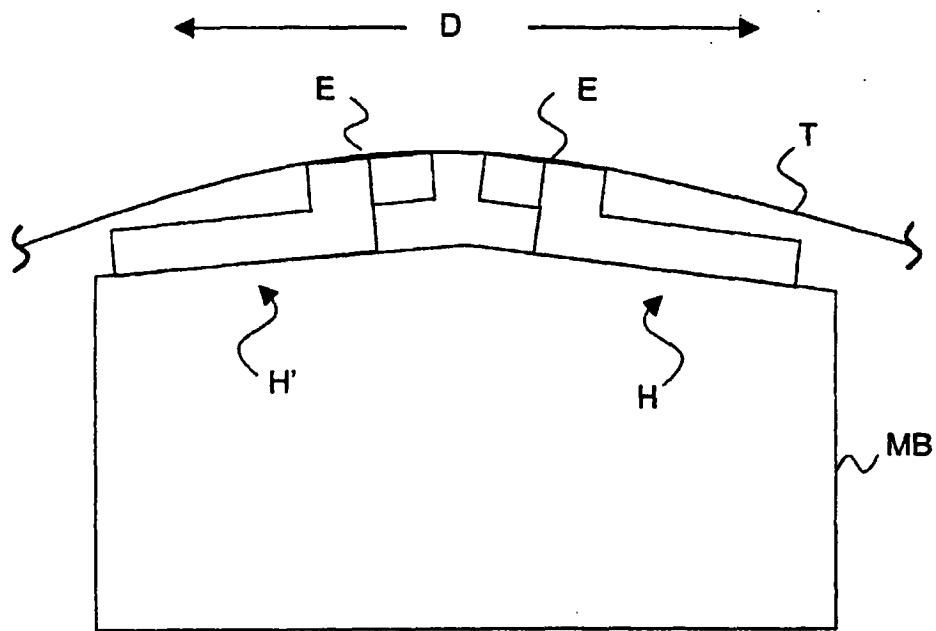


图 3

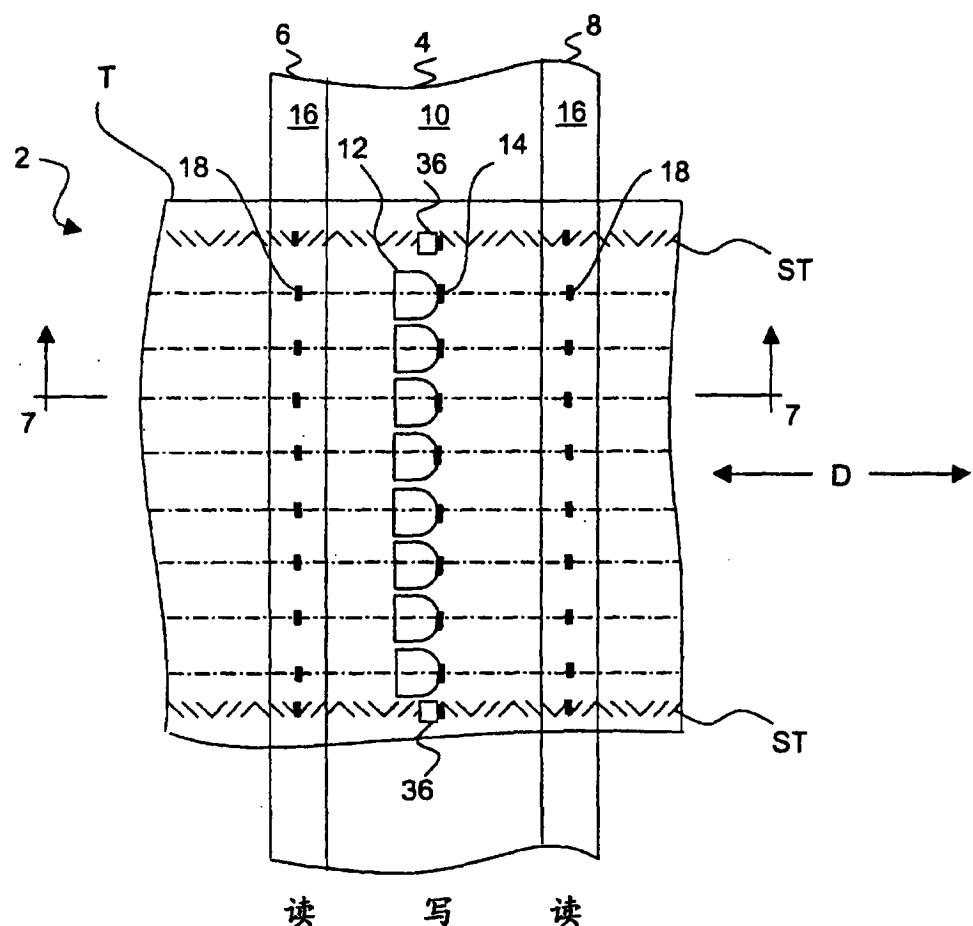


图 4

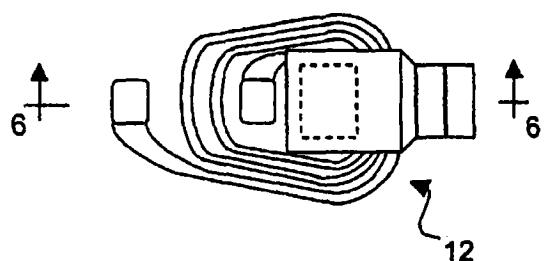
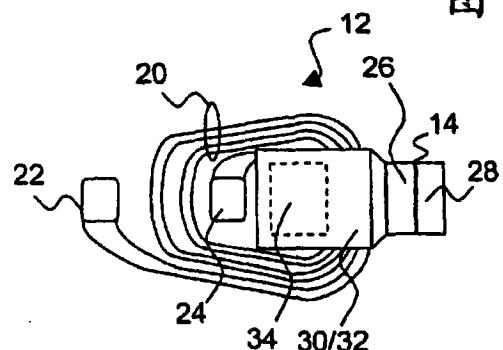


图 5

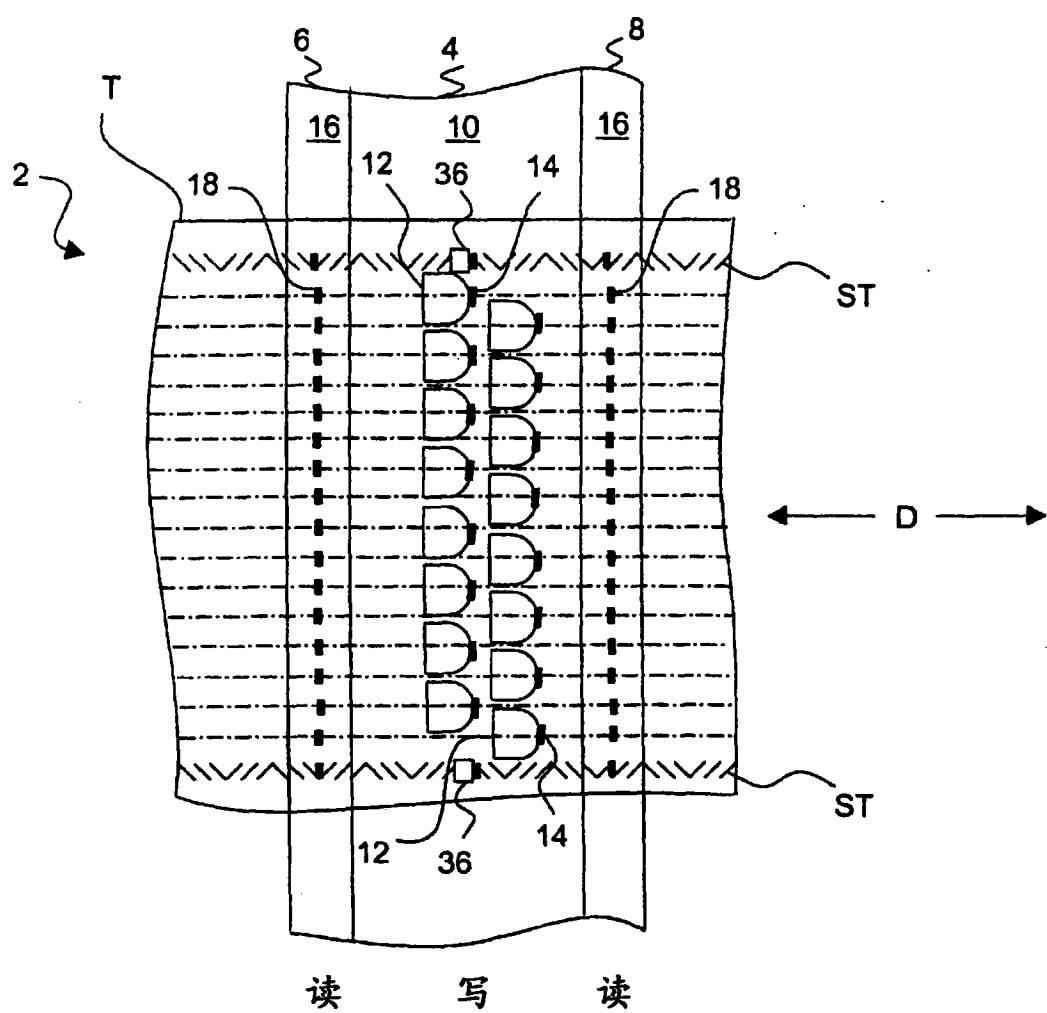


图 4A

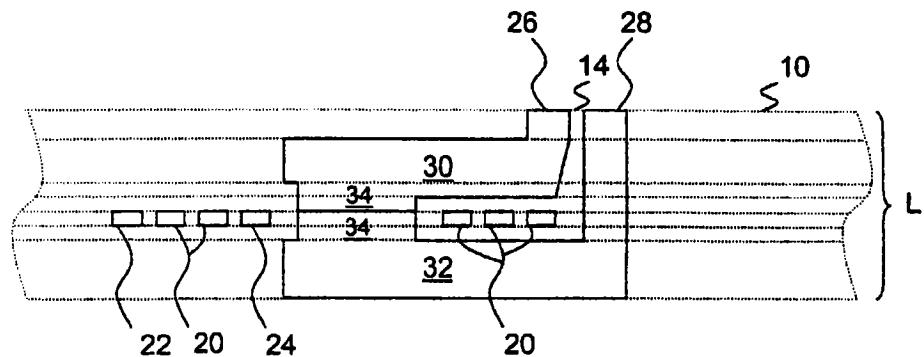


图 6

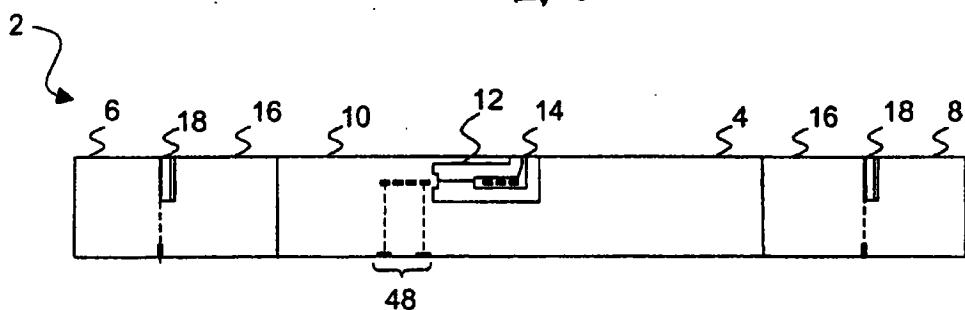


图 7

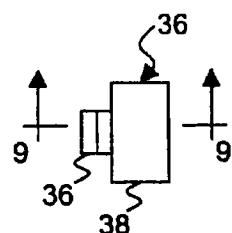


图 8

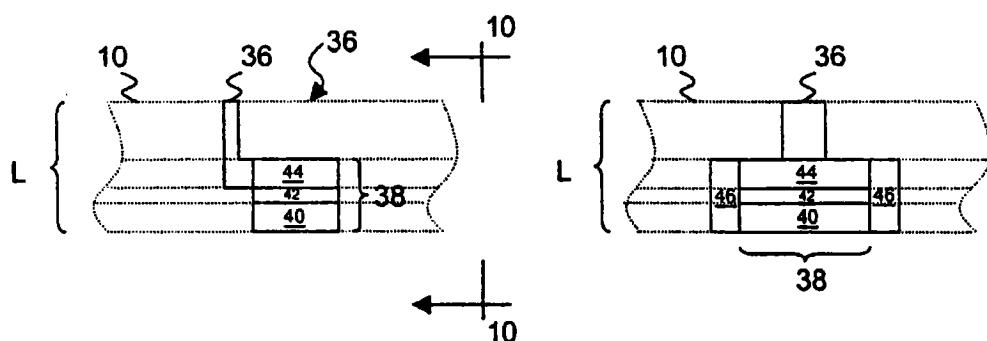


图 9

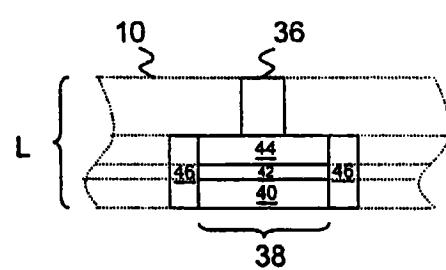


图 10

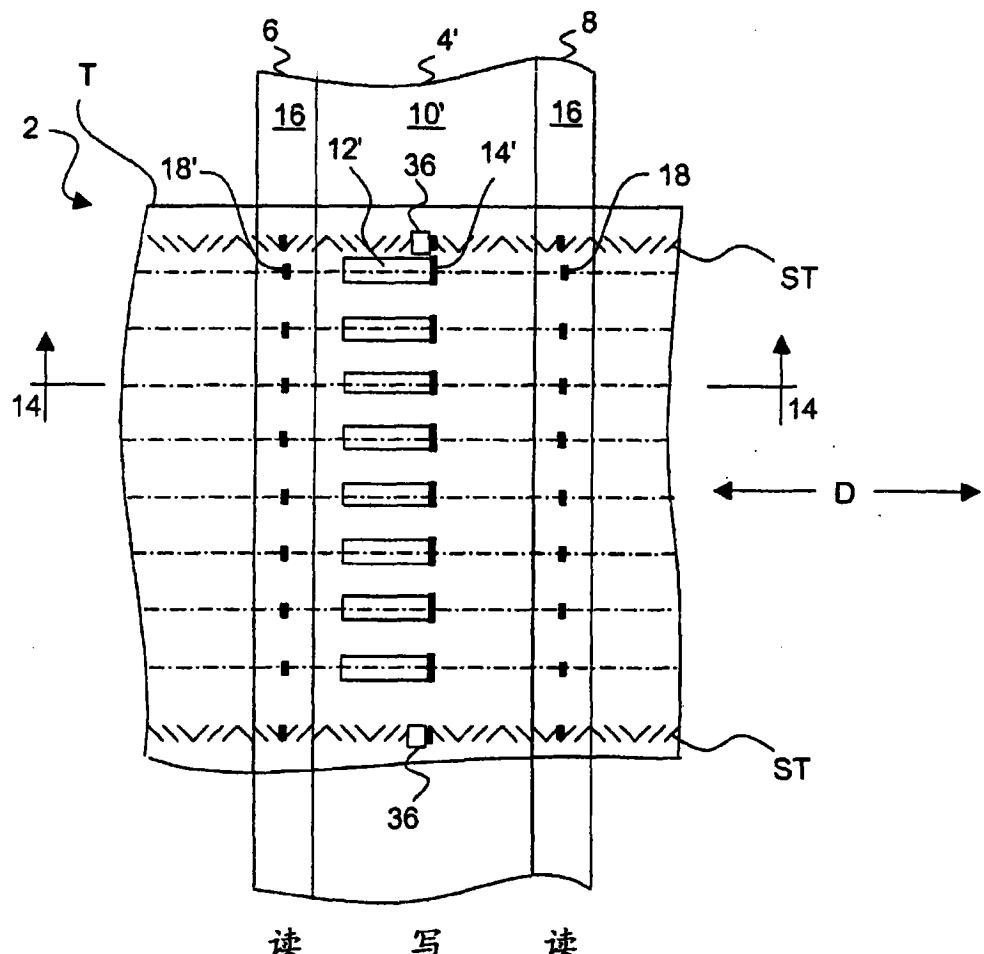


图 11

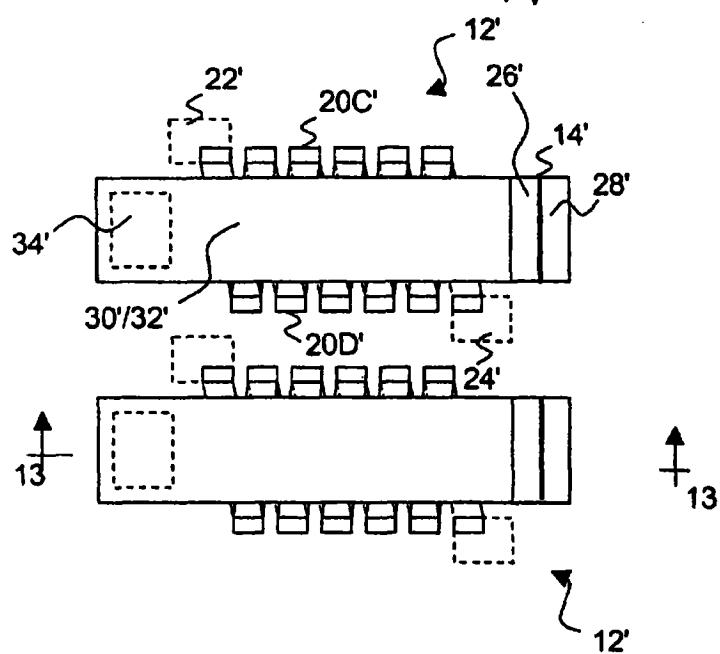


图 12

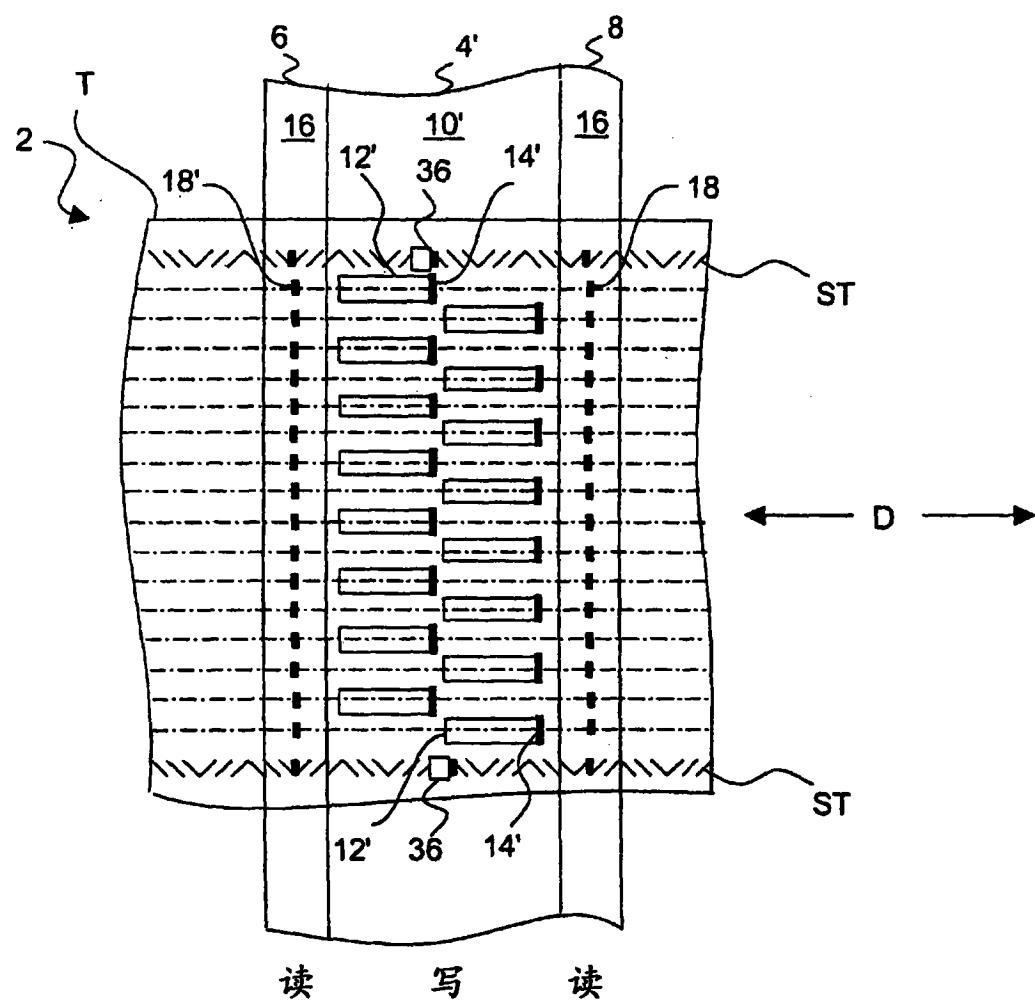


图 11 A

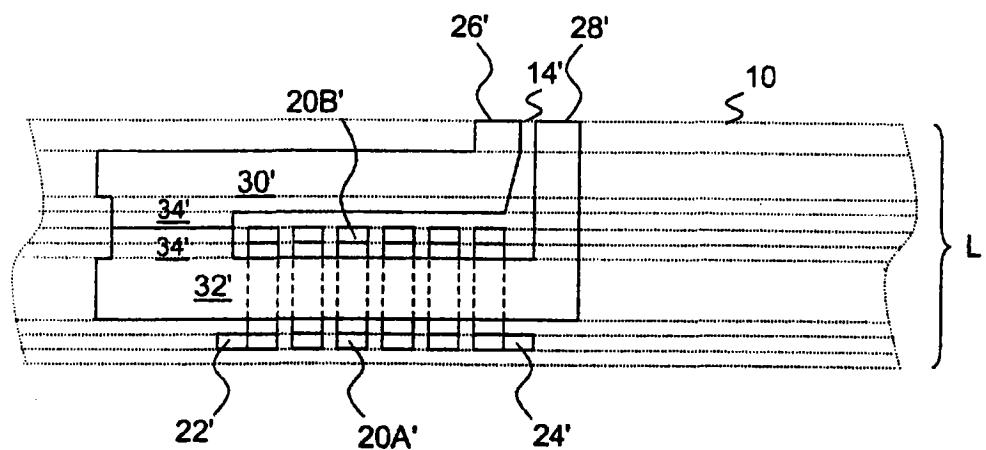


图 13

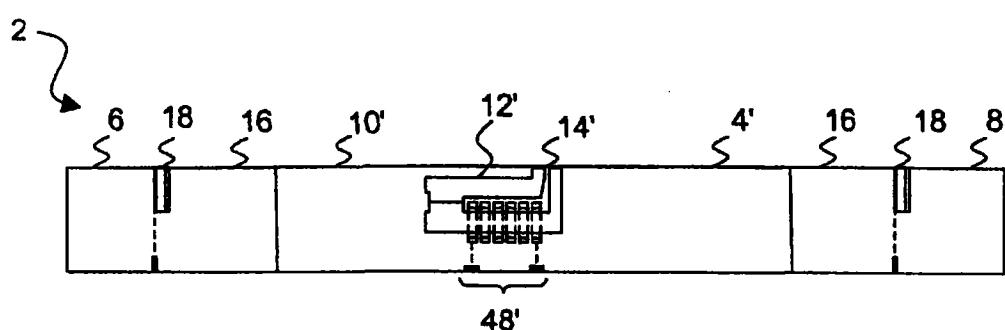


图 14

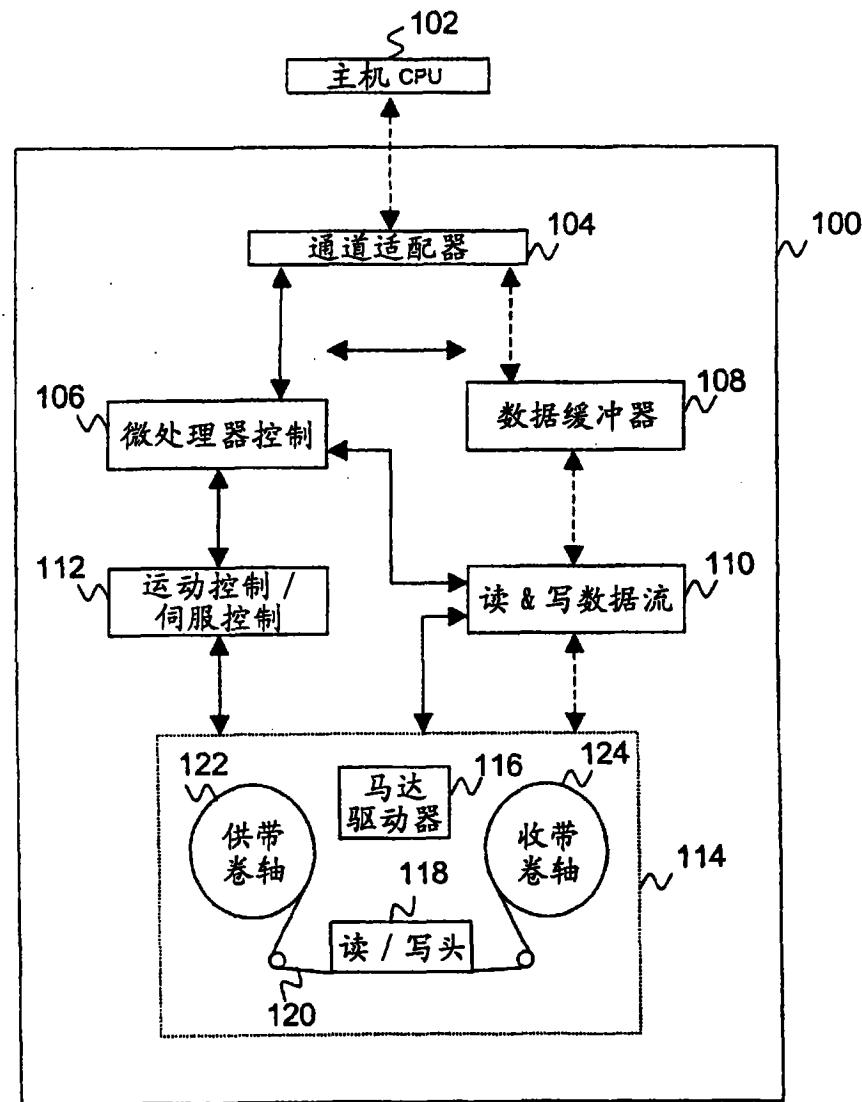


图 15

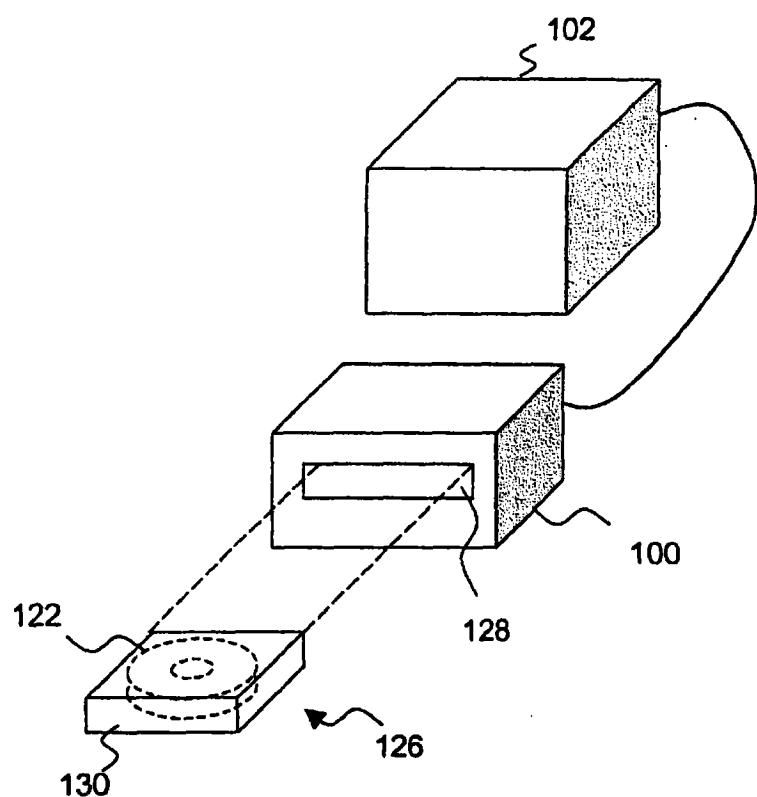


图 16