

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 3 年 5 月 6 日 (2021.5.6)

【公表番号】特表 2020-524917 (P2020-524917A)

【公表日】令和 2 年 8 月 20 日 (2020.8.20)

【年通号数】公開・登録公報 2020-033

【出願番号】特願 2020-519183 (P2020-519183)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 G 4/33 (2006.01)

H 0 1 G 4/30 (2006.01)

B 8 1 B 3/00 (2006.01)

B 8 1 C 1/00 (2006.01)

【 F I 】

H 0 1 L 27/04 C

H 0 1 G 4/33 1 0 2

H 0 1 G 4/30 5 4 1

H 0 1 G 4/30 5 4 4

H 0 1 G 4/30 5 4 7

B 8 1 B 3/00

B 8 1 C 1/00

【手続補正書】

【提出日】令和 3 年 3 月 25 日 (2021.3.25)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】容量性微細構造

【技術分野】

【 0 0 0 1 】

本出願は、概して微細構造、加工技術、および半導体装置に関する。具体的には、排他的にはではないが、本出願は微小電子機械システム (MicroElectroMechanical System: MEMS) 構造、集積受動デバイス (Integrated Passive Device: IPD)、スイッチトキャパシタ、金属 - 絶縁体 - 金属 (Metal-Insulator-Metal: MIM) キャパシタ、および微小電子機械システム (MEMS) スイッチに関する。

【背景】

【 0 0 0 2 】

本項では、ここに記述するいずれの技術も最新技術の代表であると認めるものではないが、有用な背景情報について説明する。

【 0 0 0 3 】

微小電子機械システム (MEMS) 技術を用いて加工されるコンポーネントは、ますます多くの消費者向け用途に内蔵されつつある。これらの用途には、自動車エレクトロニクス、医療機器、スマートフォン、ハードディスクドライブ、コンピュータ周辺機器、無線デバイスなどがある。MEMS 技術は、微細加工技術を用いて微細な電気機械式のデバイスや構造を形成することを目的としている。MEMS デバイスは、一般的になんらかの形

式の機械的機能を有し、この機能は一般的に、少なくとも1つの可動構造の形式を取る。構造は、薄膜堆積に関わる一連の加工ステップによって適切な基板上に形成されてもよい。堆積物は、フォトリソグラフィによってマスクされエッチングされる。MEMSの機械要素、センサ、およびアクチュエータは、例えば、相補型金属-酸化物-半導体(Complementary Metal-Oxide-Semiconductor: CMOS)デバイスと共通の基板上に集積されてもよい。

【0004】

集積受動デバイス(IPD)技術は、低損失の基板において高い品質係数(Q)の受動素子を実現するための方法の1つである。受動素子のほとんどをIPDと組み合わせ、IPDベースのモジュールをサブシステムに統合することで、高性能、高集積度、および低い製造コストが可能になる。特に、高Qインダクタを要する高周波(Radio Frequency: RF)フロントエンドモジュールおよびコンポーネントは、バラン、カプラ、フィルタ、LC共振器、整合回路などのIPDと統合すると有用である。

【0005】

既知の解決策において、微小電子機械システム(MEMS)金属被覆などの微細構造は、ウェハの上で成長させる。この場合、底部電極の厚さが一般的に2 μm 未満に制限される。既知の解決策では、抵抗性損失もある。

【0006】

本発明の目的は、例えば前述の最新技術の問題を低減する方法、構造、および装置を提供することである。

【摘要】

【0007】

請求の範囲において、本発明の例における様々な態様を提示する。

【0008】

本発明の第1の例示的態様によると、微細構造が提供される。前記微細構造は、上面を有する基板と、前記基板の前記上面と平行に水平配置された第1電極と、前記第1電極の上面上に配置された誘電体層と、前記誘電体層の上方に配置された第2電極と、を備え、前記第1電極は、前記第1電極の前記上面が前記基板の前記上面と一致するように前記基板内に埋め込まれる。

【0009】

一実施形態において、前記第1電極の前記上面は研磨される。

【0010】

一実施形態において、前記第1電極の厚さは5 μm より大きい。

【0011】

一実施形態において、前記微細構造は微小電子機械システム(MicroElectroMechanical System: MEMS)スイッチを含み、

両端が前記基板に固定された梁構造を有する構造層をさらに備え、前記構造層は、前記基板に対向する前記構造層の表面に設けられた前記第2電極を備える。

【0012】

一実施形態において、前記微細構造は、前記構造層の下方に設けられた下部駆動電極と、前記基板に対向する前記構造層の表面に設けられた上部駆動電極とをさらに備え、前記上部駆動電極と前記下部駆動電極との間に電位差が設定されると、前記構造層が静電引力によって前記基板に引き寄せられるため、上部スイッチ電極として動作する前記第2電極と、下部スイッチ電極として動作する前記第1電極とが互いに接触する。

【0013】

一実施形態において、前記微細構造は金属-絶縁体-金属(Metal-Insulator-Metal: MIM)キャパシタを含み、

前記第2電極は前記誘電体層の上面に配置される。

【 0 0 1 4 】

一実施形態において、前記第 1 電極の前記上面における第 1 水平端は前記誘電体層によって覆われず、前記誘電体層は前記第 1 電極の前記上面における第 2 水平端上に延在する。

【 0 0 1 5 】

一実施形態において、前記誘電体層の前記上面における第 1 水平端は前記第 2 電極によって覆われず、前記第 2 電極は前記誘電体層の前記上面における第 2 水平端へと延在する。

【 0 0 1 6 】

一実施形態において、前記微細構造は接続要素をさらに備え、前記接続要素は、前記基板上に配置され、

前記第 1 電極の前記上面における前記第 1 水平端への接続を提供するように構成される第 1 接続要素と、

前記誘電体層の前記上面における前記第 2 水平端に隣接する、前記第 2 電極の第 2 水平端への接続を提供するように構成される第 2 接続要素と、

の少なくとも 1 つを提供するように構成される。

【 0 0 1 7 】

本発明の第 2 の例示的態様によると、微細構造を形成する方法が提供される。前記方法は、

上面を有する基板を設けることと、

前記基板の前記上面と平行に水平配置された第 1 電極を形成することと、

前記第 1 電極の上面上に誘電体層を形成することと、

前記誘電体層の上方に第 2 電極を形成することと、を含み、

前記第 1 電極は、前記第 1 電極の前記上面が前記基板の前記上面と一致するように前記基板内に埋め込まれる。

【 0 0 1 8 】

本発明の第 3 の例示的態様によると、前記第 1 の態様による微細構造を備える半導体装置が提供される。

【 0 0 1 9 】

一実施形態において、前記半導体装置は集積受動デバイス (Integrated Passive Device: IPD) を備える。

【 0 0 2 0 】

一実施形態において、前記半導体装置は、シリコン基板層と第 1 金属層との間に配置された不動態化層を備える。

【 0 0 2 1 】

一実施形態において、前記半導体装置は、少なくとも 1 つの電極における少なくとも 1 つの金属層の表面上に延在する少なくとも 1 つのバリア層を備える。

【 0 0 2 2 】

一実施形態において、前記誘電体層は、原子層堆積 (Atomic Layer Deposition: ALD) 成長による酸化アルミニウム層を含む。

【 0 0 2 3 】

一実施形態において、前記誘電体層は、プラズマ促進化学蒸着 (Plasma Enhanced Chemical Vapor Deposition: PECVD) 層を含む。

【 0 0 2 4 】

ここまで、本発明を拘束しない様々な例示的態様および実施形態を例示してきた。上記の各実施形態は、本発明の実装に利用されうる選択された態様またはステップを説明するためにのみ使用される。いくつかの実施形態は、本発明の特定の例示的態様への言及によってのみ提示されている場合もある。対応する実施形態は他の例示的態様にも適用できることを理解されるべきである。

【図面の簡単な説明】

【 0 0 2 5 】

本発明の例示的实施形態のより包括的な理解のために、添付の図面と関連付けて以下に説明を行う。

【 0 0 2 6 】

【 図 1 】 図 1 は、本発明の一実施形態による微細構造の一部の断面図 / 側面図である。

【 0 0 2 7 】

【 図 2 】 図 2 は、本発明の一実施形態による M E M S スイッチの微細構造を示す図である。

【 0 0 2 8 】

【 図 3 】 図 3 は、本発明の一実施形態による M I M キャパシタの微細構造を示す図である。

【 0 0 2 9 】

【 図 4 】 図 4 は、本発明の一実施形態による方法のフローチャートである。

【 図面の詳細な説明 】

【 0 0 3 0 】

実施形態において、微小電子機械システム (MicroElectroMechanical System : M E M S) スイッチ、金属 - 絶縁体 - 金属 (Metal-Insulator-Metal : M I M) キャパシタ、またはインダクタおよびキャパシタを用いて実現した受動素子および回路などの微細構造を開示する。集積受動デバイス (Integrated Passive Device : I P D) 技術は、例えば、ハイブリッド集積能動回路によるマルチチップモジュール技術用の集積プラットフォームとして用いることもできる。

【 0 0 3 1 】

微細構造技術または集積受動デバイス (I P D) 技術は、クリーンルームにおける薄膜加工に適した任意の基板に製作することができる。溶融シリカ、石英、または高抵抗シリコンは、その良好な高周波 (Radio Frequency : R F) 特性のために一般的に R F 用途に用いられる。

【 0 0 3 2 】

微細構造または集積受動デバイス (I P D) 層は、高 Q 受動素子および再配線層 (Re-Distribution Layer : R D L) を設けるために、C M O S、S i G e、または G a A s などの能動デバイスウェハに後で加工することもできる。

【 0 0 3 3 】

本発明およびその潜在的な利点は、図面の図 1 から図 4 を参照することによって理解される。本文書において、同じ符号は同じ部分または同じステップを示す。

【 0 0 3 4 】

図 1 は、本発明の一実施形態による微細構造 1 0 0 の一部の断面図 / 側面図である。

【 0 0 3 5 】

一実施形態において、ダイ (図示せず) が微細構造 1 0 0 の上に結合されてもよい。また、回路基板 (図示せず) が微細構造 1 0 0 の上または下に結合されてもよい。結合にははんだボールを用いてもよい。

【 0 0 3 6 】

微細構造 1 0 0 は、上面 1 1 1 を有する基板 1 1 0 と、基板 1 1 0 の上面 1 1 1 と平行に水平配置された第 1 電極 1 2 0 と、を備え、第 1 電極 1 2 0 は、第 1 電極 1 2 0 の上面 1 2 1 が基板 1 1 0 の上面 1 1 1 と一致するように基板 1 1 0 内に埋め込まれる。

【 0 0 3 7 】

一実施形態において、第 1 電極 1 2 0 の上面 1 2 1 は、平滑な上面になるように研磨または平坦化される。

【 0 0 3 8 】

第 1 電極 1 2 0 の垂直厚さは、5 μ m より大きくてもよく、さらには 1 0 μ m より大きくてもよい。

【 0 0 3 9 】

図 2 は、本発明の一実施形態による微小電子機械システム（MEMS）スイッチの微細構造 200 を示す図である。

【0040】

一実施形態において、微小電子機械システム（MEMS）スイッチの微細構造 200 は、上面 111 を有する基板 110 と、基板 110 の上面 111 と平行に水平配置された第 1 電極 120 と、を備え、第 1 電極 120 は、第 1 電極 120 の上面 121 が基板 110 の上面 111 と一致するように基板 110 内に埋め込まれる。

【0041】

微細構造 200 は、第 1 電極 120 の上面 121 に配置された誘電体層 140 と、誘電体層 140 の上方に配置された第 2 電極 130 とをさらに備える。

【0042】

一実施形態において、微細構造 200 は、両端が基板 110 に固定された梁構造を有する構造層 131 をさらに備え、構造層 131 は、基板 110 に対向する構造層 131 の表面に設けられた第 2 電極 130 を備える。

【0043】

一実施形態において、微細構造 200 は、構造層 131 の下方に設けられた少なくとも 1 つの下部駆動電極 150 と、基板 110 に対向する構造層 131 の表面に設けられた少なくとも 1 つの上部駆動電極 151 とをさらに備えてもよい。したがって、上部駆動電極 151 と下部駆動電極 150 との間に電位差が設定されると、構造層 131 が静電引力によって基板 110 に引き寄せられるため、上部スイッチ電極として動作する第 2 電極 130 と、下部スイッチ電極として動作する第 1 電極 120 とが互いに接触する。

【0044】

一実施形態において、駆動電極 150、151 は第 1 電極 120、第 2 電極 130 にそれぞれ統合されてもよく、または、第 1 電極 120、第 2 電極 130 を用いて電位差に対するバイアス電圧を供給してもよい。

【0045】

本発明の実施形態により、従来の既知のシステムより厚い底部電極を有する、新しいタイプの MEMS スイッチデバイスが可能になる。これにより、MEMS スイッチ技術における損失が低減され、この技術をスイッチキャパシタ技術として用いる場合の品質係数（Q）が向上する。電極 120 金属被覆の上面 121 は、平滑な上面になるように研磨／平坦化されてもよい。これは特に MEMS コンポーネントにおいて重要である。実施形態の構造層 131 に、従来の既知の方法にあるような段差が生じないからである。従来の既知の方法において、厚い金属（ $> 1 \mu\text{m}$ ）がウェハの表面に堆積された場合、MEMS コンポーネントの構造層に段差が生じ、後で問題が発生する可能性がある。特に底部電極に対する厚い金属被覆のため、RF 電力の処理も大幅に改善される。

【0046】

したがって、より高い品質係数（Q）が達成される。すなわち抵抗性損失が低減され、また従来の既知の方法よりも後処理が容易になる。さらに、底部電極 120 が平滑であるため、誘電体層 140 における段差被覆性の問題がなく、構造層 131 における段差もない。これにより、より高い電圧と電力が処理される。

【0047】

一般的に、MEMS RF スイッチは、従来の半導体スイッチよりも性能的に優位である。例えば、MEMS RF スイッチは、オン時の挿入損失が極めて低く、オフ時は高い減衰レベルを示す。半導体スイッチとは対照的に、MEMS RF スイッチは極めて低い消費電力と高い周波数レベル（約 70 GHz）を特徴とする。

【0048】

一実施形態において、MEMS RF スイッチは MIM（金属／絶縁体／金属）構造を有する。すなわち、絶縁体／誘電体層 140 が 2 つの電極 120、130 に挟まれている。したがって、バイアス電圧が MEMS RF スイッチに（例えば、駆動電極 150、151 または電極 120、130 を介して）印加されると、スイッチはキャパシタとして動

作し、ＡＣ信号を通過させる。

【００４９】

一実施形態において、図２はＭＥＭＳ ＲＦスイッチ２００の断面図である。ＭＥＭＳ ＲＦスイッチ２００は、基板１１０と、第１電極１２０と、絶縁体（誘電体層）１４０と、第２電極１３０とを備える。具体的には、図２のＭＥＭＳ ＲＦスイッチは、第２電極１３０が配置された構造層１３１を備える。また、第２電極１３０と絶縁体１４０との間に空隙１６０が存在する。

【００５０】

バイアス電圧が（駆動電極または主電極を介して）印加されると、少なくとも１つの電極が熱膨張して絶縁体１４０の方向にシフトしてもよく、これによって絶縁体１４０と接触する。このように、第１電極１２０、絶縁体１４０、および第２電極１３０は共にキャパシタとして動作し、ＲＦスイッチ２００がオンにされ、ＲＦ信号を所定の周波数帯で通過させる。しかしながら、バイアス電圧が印加されない場合、第２電極１３０は絶縁体１４０から離間している。そのため、ＲＦスイッチ２００はオフであり、ＲＦ信号を通過させることはできない。

【００５１】

一実施形態において、バイアス電圧が印加されると、第２バイアス電極１３０、１５１が正に帯電して正電荷が蓄積され、第１バイアス電極１２０、１５０が負に帯電して負電荷が蓄積される。一方、絶縁体１４０の電荷は、バイアス電圧の印加に関係なく、０に維持されてもよい。しかしながら、実際は、絶縁体１４０に電荷が蓄積されることがよくある。したがって、絶縁体１４０で検出される電荷は必ずしも０ではない。

【００５２】

図３は、本発明の一実施形態によるＭＩＭキャパシタの微細構造３００を示す図である。

【００５３】

一実施形態において、ＭＩＭキャパシタの微細構造３００は、上面１１１を有する基板１１０と、基板１１０の上面１１１と平行に水平配置された第１電極１２０と、を備え、第１電極１２０は、第１電極１２０の上面１２１が基板１１０の上面１１１と一致するように基板１１０内に埋め込まれる。

【００５４】

微細構造３００は、第１電極１２０の上面１２１に配置された誘電体層１４０と、誘電体層１４０の上面に配置された第２電極１３０とをさらに備える。

【００５５】

図３に示すように、一実施形態において、第１電極１２０の上面１２１における第１水平端は誘電体層１４０によって覆われず、誘電体層１４０は第１電極１２０の上面１２１における第２水平端上に延在する。

【００５６】

さらに、誘電体層１４０の上面における第１水平端は第２電極１３０によって覆われず、第２電極１３０は誘電体層１４０の上面における第２水平端へと延在してもよい。

【００５７】

一実施形態において、微細構造３００は、基板１１０上に配置された少なくとも１つの接続要素３１０、３１１をさらに備えてもよい。

【００５８】

第１接続要素３１０は、例えば、第１電極１２０の上面１２１における第１水平端に接続を提供するように構成されてもよい。第１接続要素３１０は、例えば接続パッドであってもよい。

【００５９】

第２接続要素３１１は、例えば、誘電体層１４０の上面における第２水平端に隣接する、第２電極１３０における第２水平端に接続を提供するように構成されてもよい。第２接続要素３１１も、例えば接続パッドであってもよい。第２接続要素３１１は第２電極１３

0 から成ってもよく、単一の要素 1 3 0 を形成してもよい。

【0060】

第 1 接続要素 3 1 0 と第 2 接続要素 3 1 1 とは、誘電体層 1 4 0 の上面における対向する水平端にそれぞれ配置されてもよい。

【0061】

既知のシステムにおいて、MIM キャパシタの底部電極の厚さは、一般的に 0、1 μm から 1 μm である。この場合、抵抗性損失のために MIM キャパシタの品質係数 (Q) が制限される。

【0062】

MIM キャパシタの実施形態により、より厚い (5 ~ 10 μm) の底部電極 1 2 0 が可能になる。厚い底部電極 1 2 0 は、基板 1 1 0 内に加工され、その後平坦化される。これにより、次の加工ステップのための平滑な表面 1 2 1 が得られる。第 1 電極 1 2 0 の金属層を設けた後、誘電体層 1 4 0 を成長させる。誘電体層 1 4 0 は、必要に応じてパターンニングされてもよい。誘電体層 1 4 0 の上に、第 2 電極 1 3 0 の金属層を成長させる。

【0063】

この多目的技術は、複数の RF 用途および超高周波 (Very High Frequency: VHF) からミリ波までの周波数に適している。半導体装置 3 0 0 は、例えば、薄膜レジスタと、異なる金属層間の IPD コンポーネントとをさらに備えてもよい。

【0064】

一実施形態において、電極 1 2 0、1 3 0 における少なくとも 1 つの金属層の表面上に延在する少なくとも 1 つのバリア層を形成してもよい。

【0065】

このバリア層は、低圧化学蒸着窒化物 (Low-Pressure Chemical Vapor Deposition nitride: LPCVD SiN) またはプラズマ促進化学蒸着窒化物 (Plasma Enhanced Chemical Vapor Deposition nitride: PECVD SiN) を含んでもよい。

【0066】

誘電体層 1 4 0 は、例えば、原子層堆積 (Atomic Layer Deposition: ALD) 成長による酸化アルミニウム層、または、オルトケイ酸テトラエチル (TEOS) などのプラズマ促進化学蒸着 (Plasma Enhanced Chemical Vapor Deposition: PECVD) 層を含んでもよい。基板はシリコン基板層 1 1 0 を含んでもよい。

【0067】

一実施形態において、接続要素 3 1 0、3 1 1 は導電性パッドを含んでもよい。これらのパッドは、少なくとも 1 つの金属層との相互接続に用いてもよい。半導体装置の集積受動デバイス (IPD) への接続を設けてもよい。半導体装置の金属層パッド 3 1 0、3 1 1 は、例えば、集積受動デバイス (IPD) 端子に結合されてもよい。

【0068】

誘電体層 1 4 0 により、微細構造 3 0 0 の RF 性能に影響を与えてもよい。

【0069】

一実施形態において、異なる絶縁体堆積方法を用いて、異なる RF 性能を得るようにしてもよい。RF 性能は、例えば、最小限の静電荷を含む薄い酸化層 1 4 0 によって最適化してもよい。

【0070】

一実施形態において、高抵抗シリコン基板 1 1 0 を用いてもよい。新規な不動態化層を含むそのような高抵抗シリコン基板 1 1 0 は、標準的なシリコンウェハと必ずしも同様に動作しない。

【0071】

微細構造基板 1 1 0 と接触している誘電体層 1 4 0 の厚さおよび材料タイプは、微細構造 3 0 0 の性能に影響を及ぼす。特に、RF 性能に影響がある。基板 1 1 0 は、一部の実装においてはガラスまたはシリコン基板を含んでもよい。

【0072】

一実施形態において、例えば、高い品質係数の伝送線および受動素子のために銅金属層を設けてもよい。複数の金属層をポリイミド層140によって分離してもよく、同じ金属層の異なる金属層要素を第2ポリイミド材料によって分離してもよい。さらなるステップとして、コンポーネントをモジュールに組み付けるために、フリップチップバンプを形成してもよい。

【0073】

一実施形態において、誘電体層材料140としてSiO₂を用いてもよいが、より高い容量密度を要する場合は他の材料を利用することもできる。例えば、Ta₂O₅、HfO₂、またはZrO₂の誘電率は25、16、および20である。

【0074】

IPDデバイスに対し、用途に応じて薄膜レジスタ層の抵抗を選択することができる。例えば、標準プロセスの薄膜レジスタの抵抗は、抵抗性のウィルキンソン電力分配器のマッチングしたRF終端およびレジスタに適している。RF MEMSバイアス回路などの用途には、好ましくは500オームより大きい抵抗値が必要である。

【0075】

本発明の実施形態により、従来の既知のシステムより厚い底部電極を有する、新しいタイプのMIMキャパシタが可能になる。これにより、MIMキャパシタ技術における抵抗損失が低減され、この技術を用いる場合の品質係数が向上する。電極120金属被覆の上面121は、平滑な上面になるように研磨/平坦化されてもよい。これは特にMIMコンポーネントにおいて重要である。そうすることで、誘電体層140に、従来の既知のシステムにあるような段差被覆性の問題が生じないからである。従来の既知の方法において、厚い金属(>1μm)がウェハの表面に堆積された場合、第1電極120を埋め込むと誘電体層140に段差が生じる。実施形態のMIMキャパシタは、研磨された平滑な表面のため、従来のMIMキャパシタよりも降伏電圧が高い。特に底部電極120に対する厚い金属被覆のため、RF電力の処理も大幅に改善される。

【0076】

したがって、より高い品質係数(Q)が達成される。すなわち従来の既知の方法よりも抵抗性損失が低減され、また後処理が容易になる。さらに、底部電極120が平滑であるため、誘電体層140における段差被覆性の問題がない。これにより、より高い電圧と電力が処理される。

【0077】

図4は、本発明の一実施形態による方法のフローチャートである。

【0078】

微細構造100、200、300(例えば、図1~3を参照)を形成する方法は、ステップ410から開始する。ステップ420において、上面111を有するシリコン基板110を設ける。ステップ430において、基板110の上面111と平行に水平配置された第1電極120を形成する。第1電極120は、第1電極120の上面121が基板110の上面111と一致するように基板110内に埋め込まれる。ステップ440において、第1電極120の上面を研磨し、極性を与える。ステップ450において、第1電極120の上面121に誘電体層140を形成する。ステップ460において、誘電体層140の上方に第2電極130を形成する。ステップ470において、方法を終了する。

【0079】

一実施形態において、不動態化層は酸化アルミニウムを含み、シリコン基板の表面に形成され、不動態化層と導電電極との間にバリア層を加工することで、不動態化層と導電電極との間の化学的相互作用によって生じる影響から保護してもよい。

【0080】

チタンと酸素、タンタルと酸素、ジルコニウムと酸素、ハフニウムと酸素、または上記いずれかの組合せ、または上記いずれかとアルミニウムと酸素との組合せを含むバリア層を不動態化層上に堆積させてもよく、この堆積は、反応空間内で不動態化層を2つ以上の異なる前駆体(少なくとも1つは酸素の前駆体である)に交互に暴露させて表面反応を繰

り返すことによって行い、アルミニウムペーストを含む層をバリア層上に形成することによって、不動態化層上に堆積されたバリア層上に導電電極を形成する。

【0081】

その後、反応空間を、酸化アルミニウムを含む不動態化層を形成するのに適切な圧力にポンプダウンしてもよい。反応空間は、例えば機械的真空ポンプを用いて適切な圧力にポンプダウンすることができる。または、大気圧ALDシステムおよび/またはプロセスの場合、大気から堆積ゾーンを保護するようにガスフローを設定することができる。用いた方法によって不動態化層、導電層、または誘電体層を形成するために適した温度に、シリコン基板を加熱してもよい。シリコン基板は、例えば、気密ロードロック方式または単に装填ハッチによって反応空間に導入することができる。シリコン基板は、例えば、反応空間全体も加熱する抵抗加熱要素によって加熱することができる。

【0082】

シリコン基板と反応空間が目標温度および堆積に適したその他の条件に達した後、堆積された材料が実質的にシリコン表面に直接堆積するように、シリコン表面を調整することができる。この、層が堆積されるシリコン表面の調整には、シリコン膜表面における不純物および/または酸化の化学的浄化を含めることができる。シリコン表面が酸化環境を介して反応空間に導入された場合、例えば、暴露されたシリコン表面が、ある堆積ツールから別の堆積ツールに搬送される場合、酸化物の除去は特に有益である。シリコン膜の表面から不純物および/または酸化物を除去するプロセスの詳細は、本明細書を参照する当業者には明白であろう。本発明のいくつかの実施形態において、当該調整は、*ex-situ*、すなわちALDタイププロセスに適したツールの外部で実施することができる。

【0083】

シリコン基板の調整後、シリコン基板上に直接、さらなる層を形成するために、堆積表面を異なる前駆体化学物質に交互に暴露させることを開始してもよい。堆積表面を前駆体に暴露させるたびに、対応する前駆体と堆積表面との吸着反応の結果として、堆積表面上にさらなる堆積物が形成される。

【0084】

ALDタイプ堆積に適した一般的な反応器は、次の前駆体化学物質を反応空間に導入する前に、余分な化学物質や反応副生成物を反応空間からバージできるように、窒素やアルゴンなどのキャリアガスを反応空間に導入するシステムを備える。この機能と、気化した前駆体の制御された供給とにより、反応空間内または反応器の他の部分内で異なる前駆体同士が顕著に混ざり合うことなく、基板表面を前駆体に交互に暴露させることができる。実際は、堆積プロセス全体においてキャリアガスは反応空間内に普遍的に連続して流れており、キャリアガスによって、様々な前駆体のみが交互に反応空間に導入される。

【0085】

シリコン基板上のさらなる任意の層、例えば不動態化層の厚さは、堆積表面を異なる前駆体に暴露させる回数によって制御できる。不動態化層の厚さは、目的の厚さになるまで増加され、その後、少なくとも1つの絶縁層が堆積される。

【0086】

本発明の一実施形態における絶縁層、例えば誘電体層の堆積は、同じ堆積ツール内でALDタイププロセスによって実行される。この場合、絶縁層の堆積は、単に、前の層の堆積に用いた前駆体化学物質を、絶縁層の堆積に適した前駆体化学物質へと変更することによって開始できる。

【0087】

一実施形態において、ボンドワイヤパッケージは、ダイに積層された微細構造100、200、300を含む。ダイはリードフレーム上に設けてもよい。リードフレームは、ピングリッドアレイ(Pin Grid Array: PGA)パッケージ、クワッドフラットノンリード(Quad Flat Non-leaded: QFN)パッケージ、またはその他のパッケージであってもよい。リードフレームは第1パッドを含んでもよく、プリント基板(Printed Circuit Board: PCB)上に実装されてもよい。微細構造100、200、300とダイとの間に中

間層を設けて、微細構造 100、200、300 をダイに接続してもよい。ダイ内に集積受動デバイス (IPD) を配置してもよい。

【0088】

集積受動デバイス (IPD) は、絶縁層または第 2 基板と、金属被覆層とを含む。絶縁層または第 2 基板は、金属化層の間に設けられる。絶縁層または第 2 基板はバイアを含んでもよい。バイアは、貫通ガラスバイア (Through Glass Via: TGV) または貫通シリコンバイア (Through Silicon Via: TSV) であってもよい。バイアは、第 1 金属被覆層および / または第 1 金属被覆層上の受動デバイスを、第 2 金属被覆層および / または第 2 金属被覆層上の受動デバイスに接続してもよい。各受動デバイスは、集積受動デバイス (IPD) の 1 つ以上の層上に実装されてもよい。

【0089】

微細構造 100、200、300 上に追加のパッドを設けてもよい。当該パッドはボンドワイヤによって第 1 パッドに接続されてもよい。当該パッドは、金属化層、および / または金属化層内の受動デバイスに接続されてもよい。

【0090】

以下に記載する請求の範囲、その解釈、または適用をなんら限定することなく、本明細書に開示した例示的实施形態の 1 つ以上における技術的效果は、特に、底部電極の厚い金属被覆による、RF 電力の処理の改善である。本明細書に開示した例示的实施形態の 1 つ以上における別の技術的效果は、品質係数 (Q) の改善である。本明細書に開示した例示的实施形態の 1 つ以上における別の技術的效果は、既知の方法よりも容易な後処理である。本明細書に開示した例示的实施形態の 1 つ以上における別の技術的效果は、底部電極が平滑であるため、誘電体層における段差被覆性の問題がなく、構造層における段差もないことである。これにより、より高い電圧と電力が処理される。本明細書に開示した例示的实施形態の 1 つ以上における別の技術的效果は、微細構造の加工プロセスの改善である。本明細書に開示した例示的实施形態の 1 つ以上における別の技術的效果は、信頼性が高くコンパクトな半導体装置の提供である。

【0091】

本発明の様々な態様を独立項に記載するが、本発明の他の態様は、記載した実施形態および / または従属項の機能と独立項の機能との他の組合せを含み、請求の範囲に明示的に記載した組合せのみに限られない。

【0092】

本明細書において本発明の例示的实施形態を説明したが、これらの説明は限定的な意味で解釈されるべきではない。むしろ、添付の請求の範囲に定められた本発明の範囲から逸脱することなく、様々な変形および修正を加えうる。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

上面を有する基板と、
前記基板の上面と平行に水平配置された第 1 電極と、
前記第 1 電極の上面上に配置された誘電体層と、
前記誘電体層の上方に配置された第 2 電極と、
を備え、前記第 1 電極は、前記第 1 電極の上面が前記基板の上面と一致するように前記基板内に埋め込まれる、微細構造。

【請求項 2】

前記第 1 電極の上面は研磨される、請求項 1 に記載の微細構造。

【請求項 3】

前記第 1 電極の厚さは 5 μm より大きい、請求項 1 または 2 に記載の微細構造。

【請求項 4】

微小電子機械システム (MicroElectroMechanical System: MEMS) スイッチを含む前記微細構造であって、

両端が前記基板に固定された梁構造を有する構造層をさらに備え、前記構造層は、前記基板に対向する前記構造層の表面に設けられた前記第 2 電極を備える、請求項 1 から 3 のいずれかに記載の微細構造。

【請求項 5】

前記構造層の下方に設けられた下部駆動電極と、前記基板に対向する前記構造層の表面に設けられた上部駆動電極とをさらに備え、

前記上部駆動電極と前記下部駆動電極との間に電位差が設定されると、前記構造層が静電引力によって前記基板に引き寄せられるため、上部スイッチ電極として動作する前記第 2 電極と、下部スイッチ電極として動作する前記第 1 電極とが互いに接触する、請求項 4 に記載の微細構造。

【請求項 6】

金属 - 絶縁体 - 金属 (Metal-Insulator-Metal: MIM) キャパシタを含む前記微細構造であって、

前記第 2 電極は前記誘電体層の上面に配置される、請求項 1 から 3 のいずれかに記載の微細構造。

【請求項 7】

前記第 1 電極の上面における第 1 水平端は前記誘電体層によって覆われず、前記誘電体層は前記第 1 電極の上面における第 2 水平端上に延在する、請求項 6 に記載の微細構造。

【請求項 8】

前記誘電体層の上面における第 1 水平端は前記第 2 電極によって覆われず、前記第 2 電極は前記誘電体層の上面における第 2 水平端へと延在する、請求項 7 に記載の微細構造。

【請求項 9】

前記基板上に配置される接続要素であって、

前記第 1 電極の上面における前記第 1 水平端への接続を提供するように構成される第 1 接続要素と、

前記誘電体層の上面における前記第 2 水平端に隣接する、前記第 2 電極の第 2 水平端への接続を提供するように構成される第 2 接続要素と、

の少なくとも 1 つを提供するように構成される接続要素をさらに備える、請求項 8 に記載の微細構造。

【請求項 10】

前記基板上に配置される接続要素であって、前記第 1 電極の上面における第 1 水平端への接続を提供するように構成される第 1 接続要素を有する接続要素を更に備える、請求項 1 から 8 のいずれかに記載の微細構造。

【請求項 11】

微細構造を形成する方法であって、

上面を有する基板を設けることと、

前記基板の上面と平行に水平配置された第 1 電極を形成することと、

前記第 1 電極の上面上に誘電体層を形成することと、

前記誘電体層の上方に第 2 電極を形成することと、

を含み、前記第 1 電極は、前記第 1 電極の上面が前記基板の上面と一致するように前記基板内に埋め込まれる、方法。

【請求項 12】

請求項 1 から 10 のいずれかに記載の微細構造を備える半導体装置。

【請求項 13】

集積受動デバイス (Integrated Passive Device: IPD) をさらに備える、請求項 12 に記載の半導体装置。

【請求項 1 4】

シリコン基板層と第 1 金属層との間に配置される不動態化層をさらに備える、請求項 1 2 または 1 3 に記載の半導体装置。

【請求項 1 5】

少なくとも 1 つの電極における少なくとも 1 つの金属層の表面上に延在する少なくとも 1 つのバリア層をさらに備える、請求項 1 2 から 1 4 のいずれかに記載の半導体装置。

【請求項 1 6】

前記誘電体層は、原子層堆積 (Atomic Layer Deposition: A L D) 成長による酸化アルミニウム層、またはプラズマ促進化学蒸着 (Plasma Enhanced Chemical Vapor Deposition: P E C V D) 層を含む、請求項 1 2 から 1 5 のいずれかに記載の半導体装置。