(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04N 9/31

(45) 공고일자 1999년03월20일
(11) 등록번호 특0167017
(24) 등록일자 1998년09월25일

(21) 출원번호 특1995-016822
(22) 출원일자 1995년06월22일
(65) 공개번호 특1996-003450
(43) 공개일자 1996년01월26일
(30) 우선권주장 94-140504 1994년06월22일 일본(JP)

(73) 특허권자 가부시기가이샤 도시바 .
일본국 가나가와켄 가와사키시 사이와이쿠 호리가와 쵸오 72도시바 에이. 브이. 이 나카무라 노부히데
일본국 도쿄도 미나토쿠 신바시 3-3-9
(72) 발명자 사카모토 츠토무
일본국 가나가와켄 요코하마시 이소고쿠 신수기타 쵸오 8 가부시기가이샤 도시바 멀티미디어 기술 연구소내
후지와라 마사노리
일본국 가나가와켄 요코하마시 이소고쿠 신수기타 쵸오 8 가부시기가이샤 도시바 멀티미디어 기술 연구소내
쓰즈키 요시지
일본국 도쿄도 미나토쿠 신바시 3-3-9 도시바 에이. 브이. 이 가부시기가이샤 나이
미하라 히사유키
일본국 도쿄도 미나토쿠 신바시 3-3-9 도시바 에이.브이.이 가부시기가이샤 나이
(74) 대리인 이상섭, 나영환

심사관 : 김희곤

# (54) 디지탈 컨버전스 장치

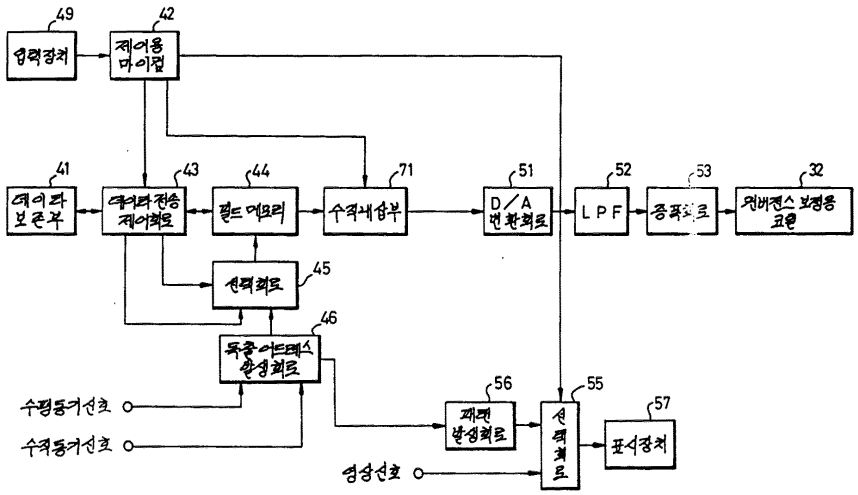
## 요약

컨버전스 보정후의 주사선 간격을 균일하게 하는 것이 본 발명의 목적이다.

필드 메모리(44)에는 컨버전스 조정용 보정 데이터 및 차분 데이터가 격납된다. 수직 내삽부(71)는 화면 전체를 동일 방향으로 이동시키기 위한 정컨버전스 보정치 S1, S2를 기억하는 메모리를 갖추고 있다. 기수필드에서는 정컨버전스 보정치 S1 가 선택되어 보정 데이터에 가산되고, 우수 필드에서는 정컨버전스 보정치 S2 가 선택되어 보정 데이터에 가산된다.

정컨버전스 보정치 S1, S2를 주사선 간격에 의거하여 설정함으로써, 보정후의 주사선 간격을 균일하게 할 수 있다.

## 대표도



*명세서*

[발명의 명칭]

디지탈 컨버전스 장치

[도면의 간단한 설명]

제1도는 본 발명에 관한 디지탈 컨버전스 장치의 일실시예를 도시하는 블록도.

제2도는 제1도내의 수직 내삽부(71)에 대한 구체적인 구성을 도시하는 블록도.

제3도는 실시예의 동작을 설명하기 위한 설명도.

제4도는 본 발명의 다른 실시예를 도시한 블록도.

제5도는 본 발명의 다른 실시예를 도시한 블록도.

제6도는 본 발명의 다른 실시예를 도시한 블록도.

제7도는 본 발명의 다른 실시예를 도시한 블록도.

제8도는 투사형 텔레비전 수상기를 도시한 설명도.

제9도는 R, G, B 투사관의 배열을 도시한 설명도.

제10도는 컨버전스 보정 장치가 내장된 텔레비전 수상기를 도시한 블록도.

제11도는 화면상에 표시된 교차 해칭 패턴을 도시한 설명도.

제12도는 종래의 디지털 컨버전스 장치를 도시한 블록도.

제13도는 제12도의 수직 보간 회로(50)에 대한 구체적인 구성도를 도시한 블록도.

제14도는 조정점을 설명하기 위한 설명도.

제15도는 보정 데이터를 설명하기 위한 설명도.

제16도는 필드 메모리에 격납되어 있는 데이터를 설명하기 위한 설명도.

제17도는 보정 데이터의 수직 보간을 설명하기 위한 그래프.

제18도는 종래예의 문제점을 설명하기 위한 설명도.

* 도면의 주요부분에 대한 부호의 설명

42 : 제어용 마이크로 컴퓨터　　44 : 필드 메모리

46 : 독출 어드레스 발생회로　　54 : 컨버전스 보정용 코일

71 : 수직 내삽부　　73 : 제 1 컨버전스 보정치 메모리

74 : 제 2 컨버전스 보정치 메모리　　80 : 정컨버전스 보정치 출력회로

81 : 제 1 오프셋값 메모리　　82 : 제 2 오프셋값 메모리

[발명의 상세한 설명]

본 발명은 컬러 테레비전 수상기 및 RGB 삼관식 투사형 프로젝션 수상기등의 디지털 컨버전스 장치에 관한 것이다.

근래, 컬러 테레비전 수상기의 대형화가 촉진되고 있다. CRT 직시형 텔레비전 수상기에 있어서도 30형 이상의 대형인 것이 상품화되고 있다.

그러나, CRT는 30형 이상이 되면 중량이 급격히 증대하므로 30형이 실제 사용상의 한계적인 크기라고 생각된다.

이에 대하여 투사형 텔레비전 수상기는 투사관(CRT)면상의 영상을 렌즈를 이용하여 확대 투사하는 구조이므로, 비교적 경량이고 소형으로 설계할 수 있다. 이 때문에. 40형 이상의 텔레비전 수상기에 있어서는 투사형이 주류를 이루고 있다.

투사형 컬러 텔레비전 수상기는 R(적색), G(녹색), B(청색) 각 축의 원색의 단색 투사관을 가지고, 일렬로 배열된 이들 R, G, B 단색 투사관에 각각 R, G, B 영상 신호를 공급한다. 각 투사관면상의 R, G, B 화상을 렌즈 및 반사경등으로 구성된 광학계에 의해 확대 투사하여 스크린상에 결상시킨다. 그러나, 스크린에 대한 각 투사관으로 부터의 영상광의 입사각이 상이함, 단색관의 배열의 변위 및 지구의 자기의 영향에 의한 빔의 궤도 변위 등에 의해서 색얼룩 및 색흐림 등이 발생한다. 이 미스컨버전스(misconvergence)를 보정하기 위해 각 축의 투사관에 설치한 컨버전스 보정용 코일에 보정 전류를 흐르게 하고, 전자 빔의 편향 방향을 보정하여 R, G, B 영상관을 스크린상에서 수속시키는 컨버전스 보정 장치가 설치되어 있다.

제8도는 이러한 투사형 텔레비전 수상기를 도시하는 설명도이고, 제9도는 R,G, B 투사관의 배열을 도시하는 설명도이다.

캐비닛(1)의 전면의 상부측에는 스크린(2)이 설치되어 있다. 캐비닛(1)의 기저부에는 도시생략한 샤시가 설치되어 있고, 이 샤시상에 도시생략한 수상회로등에 탑재된다. 또한, 캐비닛(1)의 내면에는 도시생략한

지지부재가 장치되어 있으며, 이 지지부재에 지지되어 R, G, B 투사관 3R, 3G, 3B 가 부착되어 있다. 수상회로에서의 신호에 의해 R, G, B 투사관 3R, 3G, 3B 로부터 R, G, B 영상광이 출사된다. 투사관 3R, 3G, 3B 에서의 영상광은 각각 투사 렌즈 6R, 6G, 6B를 통하여 캐비닛(1) 전면에 장치된 반사경(4) 및 배면에 부착된 반사경(5)에 의해 반사되어 스크린(2)상에 투사된다.

제9도는 캐비닛(1)의 상면측에서 본 투사관 3R, 3G, 3B 의 투사 방향을 도시하고 있다. R, G, B 투사관 3R, 3G, 3B 는 제9도에 도시된 바와 같이, 수평 방향으로 일렬로 배열되어 있다. 또한, 투사관 3R, 3B 는 광학계의 구조를 고려하여 광축이 대향하도록 배열된다. 투사관 3R, 3G, 3B 에서의 R, G, B 영상광은 각각 투사 렌즈 6R, 6G, 6B를 통하여 출사되어 스크린(2)에 결상된다. 이렇게 하여 스크린상에서는 확대 투사된 화상이 영출(映出)된다.

그런데, 근래 아날로그 방식보다도 고가이기는 하지만, 조정이 용이하고 보정 정밀도가 높은 디지털 컨버전스 장치를 채용한 표시 장치가 증가하고 있다. 제10도는 이러한 종래의 디지털 컨버전스 장치가 내장된 텔레비전 수상기를 도시한 블록도이다. 또, 제10도에서는 R 축만이 도시되어 있지만, 다른 G, B 축에 관해서도 동일한 구성을 갖는다.

제10도의 장치는 화면상에 컨버전스 조정용 패턴을 영출시켜서 영출된 패턴상의 각 부분마다 색흐림이 없어지도록 컨버전스 보정을 행하여 각 부분마다의 보정 데이터를 1 필드분의 메모리에 기억시키고, 화면 주사에 동기하여 독출된 보정 데이터로부터 보정 신호를 작성하여 컨버전스 보정용 코일에 보정 전류로서 공급한다.

조정 패턴으로서는 일반적으로 크로스 해칭 패턴으로 지칭되는 격자 모양의 패턴이 많이 사용된다. 조정자는 화면상의 조정 패턴을 보면서 조정 기구를 조작하여 조정을 행한다. 보통, 조정 패턴의 모든 세로선 및 가로선의 교점이 컨버전스 보정이 가능한 조정점으로 되며, 조정자는 조정 기구에 의해 임의의 한 개소 또는 복수의 조정점을 선택한다. 그리고, 조정자는 조정 기구에 의해서 조정점의 색흐림이 적어지도록 조정한다.

제11도는 컨버전스 보정이 행해지지 않는 경우에 각 투사관에 의하여 영출되는 교차 해칭 패턴을 도시한 설명도이다. 제11(a)~(c)도는 각각 각축의 투사관 3R, 3G, 3B 에 의한 패턴을 도시하고 있다. 영출된 교차 해칭패턴은 제11(a)~(c)도에 도시된 바와 같이, 주로 렌즈에 기인하는 광학계의 특성에 의해서 변형이 발생하고 있다. 이 변형에 대응하는 보정 전류를 컨버전스 보정용 코일에 공급하여 색흐림을 경감시킨다.

제10도에 있어서, 안테나(11)에서 유기되는 고주파 텔레비전 신호(RF 신호)는 튜너(12)에 공급된다. 튜너(12)는 선국회로(13)에 의해 제어되어 소정의 채널을 선국하고, 중간 주파수 신호(IF 신호)로 변환하여 검파·증폭회로(14)로 출력한다. IF 신호는 검파·증폭 회로(14)에 의해서 검파되어 증폭된 후 신호처리 IC(15)에 제공된다.

신호처리 IC(15)는 입력된 기저대역 영상 신호에 대하여 비디오 처리, 크로마 처리 및 동기 편향 처리를 시행하고, 기저대역 영상 신호를 R, G, B 신호로 변환시킨다. 투사관 구동회로(16)에는 R 신호가 공급된다. 또한, 신호처리 IC(15)는 영상 신호로부터 분리된 수평 펄스 H를 수평 구동회로(17) 및 고압 구동회로(18)에 제공하고, 수직 펄스 V를 수직 출력회로(19)에 제공한다.

수평 구동회로(17), 수평 출력회로(21), 수평 출력 트랜스(22) 및 수직 출력회로(19)에 의해 편향회로(20)가 구성된다. 수평구동회로(17)는 수평주기의 수평 구동 펄스를 수평 출력회로(21)에 제공하며, 수평 출력회로(21)는 수평 주기의 톱니파 전류를 발생시켜 수평 편향 코일(23)에 제공한다. 이 톱니파 전류는 수평 출력 트랜스(22)를 통하여 도시생략한 중압 및 저압 전원회로 등에도 공급되고 있다. 또한, 수평 출력 트랜스(22)로 부터는 수평주기의 수평 펄스 HD 도 출력되어 컨버전스 보정장치(25)에 공급된다.

한편, 수직 출력회로(19)는 수직 펄스에 의거하여 수직주기의 톱니파 전류를 발생시켜 수직 편향 코일(24)에 공급한다. 또한, 수직 출력회로(19)는 수직주기의 펄스 VD 를 발생시켜 컨버전스 보정장치(25)에 출력하고 있다.

컨버전스 보정장치(25)는 1필드분의 용량의 메모리를 가지고 있으며, 이 메모리에 컨버전스 보정 전류를 발생시키 위한 보정 데이터가 격납되어 있다.

컨버전스 보정장치(25)는 수평 및 수직 펄스 HD, VD 가 제공되고, 화면 주사에 동기하여 메모리로부터 데이터를 독출하고, 독출된 데이터에 의거한 보정전류를 발생시킨다. 이 보정 전류는 구동 증폭기(31)를 통하여 컨버전스 보정용 코일(32)에 공급되어 화면 변형이 보정된다. 또, 컨버전스 보정용 코일(32)로서는 수평 편향용과 수직 편향용의 2 개의 코일이 설치되어 있고, 구동 증폭기(31)도 각 코일용으로 2 개가 설치되어 있다. 따라서, R, G, B 3축에서는 6 개의 구동 증폭기가 구비되어 있다.

투사관 구동회로(16)는 R 신호에 의해 투사관(29)을 구동시킨다. 투사관(29)은 수평 및 수직 편향 코일(23, 23)과 컨번전스 보정용 코일(32)에 의해 수평 및 수직 편향이 제어되고, R 신호에 의한 화상을 관면에서 출시한다. 이 투사관(29)의 고압은 고압 발생장치(28)에 의해서 발생된다. 고압 발생장치(28)은 고압 구동회로(18), 고압 출력회로(26) 및 플라이백 트랜스(27)에 의해 구성되어 있다. 고압 구동회로(18)는 수평주기의 펄스를 고압 출력회로(26)에 제공한다. 고압 출력회로(26)는 플라이백 트랜스(27)에 수평주기의 전류를 흐르게 하고, 수평 귀선 기간에 플라이백 트랜스(27)로부터 고압 출력을 발생시킨다. 이 고압 출력이 투사관(29)에 애노드(30)에 공급된다.

또한, 고압 발생장치(28)로 부터의 고압 출력은 저항 R1, R2 에 의한 저항 분할에 의해서 검출된다. 저항 R1, R2 의 접속점의 전압은 비교회로(32)에 공급되며, 비교회로(32)는 저항 R1, R2 의 접속점의 전압과 기준 전압을 비교함으로써, 고압 변동 성분을 검출하여 고압 제어장치(33)에 출력한다. 고압 제어장치(33)는 도시생략한 제어 트랜지스터 및 가포하 리액터 등에 의해서 구성되어 있으며, 고압 변동 성분에 의하여 플라이백 트랜스(27)의 1차 코일의 전압을 제어함으로써, 고압 변동 성분이 0 이 되도록 동작한다. 이들 저항 R1 과 R2, 비교회로 및 고압 제어장치(33)에 의해 고압 안정화장치(34)가 구성된다.

제12도는 제10도의 컨버전스 보정장치(25)의 구체적인 구성을 도시한 블록도이다.

교차 해칭 패턴상의 각 조정점의 보정 데이터는 투사형 프로젝터등의 출하시까지 요청되며, 데이터 보존부(41)에 보존되어 있다. 투사형 프로젝터등의 장치에 전원이 인가되면, 먼저, 제어용 마이크로 컴퓨터(42)가 데이터 전송 제어회로(43)를 제어하여 데이터 보존부(41)에 격납되어 있는 조정점의 보정 데이터를 필드 메모리(44)에 전송시킨다. 선택회로(45)는 데이터 전송 제어회로(43)에 의해서 제어되며, 데이터 전송 제어회로(43)로 부터의 기록 어드레스와 독출 어드레스 발생회로(46)로부터의 독출 어드레스중 하나를 선택하여 필드 메모리(44)에 어드레스 출력을 제공하게 되며, 데이터 전송시에는 선택회로(45)에 의해 데이터 전송 제어회로(43)로 부터의 기록 어드레스가 선택된다.

필드 메모리(44)로의 보정 데이터의 전송이 종료되면, 데이터 전송 제어회로(43)는 선택회로(41)를 제어하여 독출 어드레스 발생회로(46)로부터의 독출 어드레스를 필드 메모리(44)에 제공한다. 독출 어드레스 발생회로(46)는 수평 및 수직 동기 신호가 입력되며, 수평 및 수직주사에 동기한 독출 어드레스를 발생함으로써, 필드 메모리(44)로부터 출력되는 보정 데이터와 화면상의 위치를 대응시킨다. 필드 메모리(44)로부터 순차적으로 출력되는 보정 데이터는 가산회로(47)에 제공된다.

보정 데이터를 이용함으로써, 전자총의 조립 오차 등에 의한 정컨버전스의 변위도 보정할 수 있다. 그러나, 투사형 프로젝터등의 출하후에, 설치 방향에 기인한 지구 자기의 영향 및 경과 연도 변화의 영향등에 의해서, 정컨버전스의 변위가 생겨 데이터 보존부(41)의 보정 데이터를 이용하더라고 확실히 컨버전스를 보정할 수 있다. 따라서, 이 정컨버전스의 변이를 보정하기 위해 사용자 조작에 의해서 조정가능한 정컨버전스 정치를 보정 데이터에 가산한다.

정컨버전스 보정치 출력회로(48)는 정컨버전스 보정치를 유지하고 있다.

정컨버전스 보정치는 수평 및 수직 방향의 이동량을 나타내는 데이터이고, R, G, B 각 색상마다 설정된다. 즉, 정컨버전스 보정치는 6 종류의 데이터로 구성되며, 각 데이터는 1 워드로 구성된다. 이 때문에, 정컨버전스 보정치 출력회로(48)는 조정색 R, G, B 의 수평 및 수직용 각각이 6 워드분의 용량을 가진 메모리를 구비하고 있다. 정컨버전스 보정치 출력회로(48)는 필드 메모리(44)로 부터의 보정 데이터에 대응시켜 정컨버전스 보정치를 가산 회로(47)에 출력한다.

또, 상술한 바와 같이, 정컨버전스 보정치는 사용자 조작에 의하여 변경이 가능하다. 제어용 마이크로 컴퓨터(42)는 리모트 콘트롤 장치 등의 입력 장치(49)의 조작에 의해 데이터를 정컨버전스 보정치 출력회로(48)에 제공하여 정컨버전스 보정치를 변경할 수 있다. 가산회로(47)는 필드 메모리(44)로 부터의 보정 데이터에 정컨버전스 보정치를 가산하여 수직 보간 회로(50)로 출력한다.

필드 메모리(44)의 메모리 용량을 절검하기 위해서 조정점은 화면상의 이산된 위치에 적당히 설정되어 있고, 조정점 상호간에 대해서는 보간 처리에 의해서 보정 데이터를 구한다. 즉, 수직 보간 회로(50)는 보정 데이터로부터 수직 방향의 보간 처리에 의해서 수직 방향의 각 조정점 상호간의 보정 데이터를 구한다. 이것에 의해, 수직 보간 회로(50)로부터 각 주사선에 대응한 보정 데이터가 출력된다. D/A 변환회로(51)는 수직 보간회로(50)로 부터의 보정 데이터를 아날로그 신호로 변환시키고, 또한 지역 여파기(52; 이하, LPF로 지칭함)는 고조파 성분을 제거함으로써 보정 데이터를 수평 방향으로 평활하여 증폭회로 (53)에 출력한다. 증폭회로(53)는 보정 신호를 증폭하여 컨버전스 보정용 코일(32)에 제공한다.

일방적인 영상 표시시에는 선택회로(55)는 제어용 마이크로 컴퓨터(42)에 의해 제어되어 영상 신호를 표시 장치(57)에 제공하며, 컨버전스 보정용 코일(32)는 보정 전압에 따라서 빔 전류를 편향시켜 도시생략한 스크린상의 영상을 색흐림없이 영출한다. 또, 컨버전스 보정용 코일(52)은 수평 및 수직 방향의 2 종류가 설치되어 있다. 수평 컨버전스 보정용 코일에 공급되는 보정 신호는 전자빔을 정극성에서는 좌측으로 변위시키고 부극성에서는 우측으로 변위시킨다. 또한, 수직 컨버전스 보정용 코일에 공급되는 보정 신호는 전자빔을 정극성에서는 아래쪽 방향으로 변위시키고 부극성에서는 위쪽 방향으로 변위시킨다.

다음에, 컨버전스 조정을 행하는 경우에 관해서 설명한다.

패턴 발생 회로(56)는 독출 어드레스 발생회로(46)의 출력이 제공되어 교차해칭 패턴등의 조정 패턴을 표시하기 위한 패턴 표시 신호를 작성하여 선택회로(55)로 출력한다. 조정자가 입력 장치(49)를 조작하여 컨버전스의 조정 개시를 지시하면, 제어용 마이크로컴퓨터(42)는 선택회로(15)를 제어하여 패턴 발생 회로(56)의 출력을 선택시킨다. 이곳에 의해, 패턴 표시 신호가 표시 장치(57)에 공급되고, 도시생략한 스크린상에는 조정 패턴이 표시된다.

조정자는 화면상의 조정 패턴을 보면서 입력 장치(49)를 조작하고, 조정점의 색흐림이 적어지도록 조정을 행한다. 이 조정 조작의 정보는 제어용 마이크로 컴퓨터(42)를 통하여 보정 데이터로서 필드 메모리(44) 및 데이터 보존부(41)에 제공한다. 필드 메모리(44)는 화면상의 선택된 전제 조정점에서의 보정 데이터를 기억하는 동시에, 데이터 전송 제어 회로(43)에 의해 제어되며 화면 주사에 동기하여 보정 데이터를 출력한다. 필드 메모리(44)로부터 독출된 보정 데이터는 통상의 영상 표시 동작시와 같이 수직 보간회로(50), D/A 변환회로(51), LPF(52) 및 증폭회로(53)를 통하여 컨버전스 보정용 코일(32)에 제공된다. 이렇게 해서, 화면 각 부분의 색흐림이 조정된다.

조정자는 각 조정점마다 색흐름이 가장 작아지도록 입력 장치(49)를 이용하여 조정한다. 조정 조작에 의해서 필드 메모리(44) 및 데이터 보존부(41)의 보정 데이터는 점차적으로 갱신되어 데이터 보존부(41)에는 각 조정점마다 조정 종료시의 보정 데이터가 격납된다. 이렇게 해서, 통상의 영상 표시 동작시에 있어서 데이터 보존부(41)의 보정 데이터를 독축하여 양호한 컨버전스로 영상을 영출할 수 있다.

제13도는 제12도의 수직 보간 회로(50)에 대한 구체적인 구성을 도시한 블록도이다. 제13도의 회로는 일본 특허 공개 공보 소화 제 58-101586 호에 개시되어 있다.

제13도의 회로에서 있어서, 필드 메모리(44)에는 조정점의 보정 데이터 및 조정점간의 보정 데이터의 차분이 격납된다. 제14도는 패턴 발생회로(56)로 부터의 교차 해칭 패턴을 표시 장치(57)에 제공한 경우의 화면 표시를 도시한 설명도이다. 교차 해칭 패턴의 교점이 조정점이며, 제14도에서는 세로 5 점, 가로 7

점의 계 35 점의 조정점이 설정되 있는 것으로 도시되어 있다. 필드 메모리(44)에는 35점의 데이터가 격납된다.

현재, 각 점의 컨버전스를 보정하기 위한 보정 데이터가 제15도에 도시된 바와 같이, D00～D60, D01～D61, …, D04～D64인 것으로 한다. 교차 해칭 패턴의 제 1 라인(이하, 제 1 조정 라인이라 지칭함)째의 D00～D60의 보정 데이터는 필드 메모리(44)의 대응 위치에 그대로 격납된다. 교차 해칭패턴의 제 2 라인(이하, 제 2 조정 라인이라 지칭함) 이후에 관해서는 교차해칭 패턴의 제 L 라인)이하, 제 L 조정 라인이라 지칭함)의 보정 데이터와 제 L-1조정 라인의 보정 데이터와의 차분을 각 열마다 구하고, 구한 차분 데이터를 필드 메모리(44)의 대응 위치에 격납한다. 예를 들어, 제 3조정 라인의 데이터로서는 제 3조정 라인의 보정 데이터 D02～D62 와 제 2 조정라인의 보정 테이타 D01～D61 와의 차분 데이터 D02～D62를 필드 메모리(44)에 격납한다. 이렇게 해서, 필드 메모리(44)에는 제16도에 도시된 데이터가 격납된다.

제13도에 있어서, 독출 어드레스 발생 회로(46)는 Y 어드레스 카운터(61), X 어드레스 카운터(62) 및 분주회로(63)를 포함한다. 분주 회로(63)는 수직 동기 신호에 의해 소거되고, 수직 동기 신호후의 최초의 수평 동기 신호 입력후에 2/n 분주를 개시한다. 즉 분주 회로(63)는 수직 동기 신호 입력후의 2 개째의 수평 동기 신호이후의 수평 동기 신호를 카운트하여 n/2 회 카운트 할 때마다 1 개의 클록을 출력함으로써, 2/n 분주를 행한다. 여기서, n 은 수직 방향의 조정점간의 주사선수이다.

분주 회로(63)의 출력은 Y 어드레스 카운터(61)에 공급된다. Y 어드레스 카운터(61)는 수직 동기 신호에 의해서 소거되어 분주 회로(63)의 출력을 카운트하고, 카운트 출력을 Y 어드레스로서 선택 회로(45)를 통하여 필드 메모리(44)에 출력한다. 예를들어, 영상신호의 프레임에서의 유효 주사선수를 480 개로 하면, 1 화면에서 5개의 조정 라인을 설정한 경우에는 n 은 프레임에서 80개가 된다. 필드 메모리(44)에는 1 필드분의 데이터가 격납되어 있으므로, 어드레스 카운터(61)와 같이 n/2 주사선(40 주사선) 마다 Y 어드레스를 갱신함으로써, 화면 주사에 대응한 데이터를 독출할 수 있다.

X 어드레스 카운터(62)는 수평 동기 신호에 의해서 소거되어 클록 CLX 을 카운트하고, 카운트 출력을 X 어드레스로서 선택 회로(41)를 통하여 필드 메모리(44)에 출력한다. 또, 클록 CLX은 1 수평 주사 기간에 수평 방향의 조정점수 m 개 (제14도에서는 m=7)의 펄스를 갖는 클록이다.

가산 회로(47)는 필드 메모리(44)로부터 독출한 데이터에 정컨버전스 보정치 출력 회로(48)로부터의 정컨버전스 보정치 S를 가산하여 제산 회로(65)에 출력한다. 또, 가산 회로(47)는 제 1 조정 라인의 조정점의 보정 데이터 필드 메모리(44)로부터 독출된 경우에만 정컨버전스 보정치 S를 가산한다.

한편, 수직 보간 회로(50)는 제산 회로(65), 가산 회로(66), 레지스터(67) 및 래치 회로(68)를 포함한다. 제산 회로(65)는 가산 회로(47)의 출력을 2/n 또는 1/1 하여 가산 회로(66)에 출력한다. 제산 회로(65)의 제수 n/2는 분주 회로(63)의 분주비에 일치시킨다. 가산 회로(66)는 제산 회로(65)의 출력에 후술된 래치 회로(68)의 출력을 가산하여 레지스터(67)에 출력한다. 레지스터(67)는 X 어드레스가 제공되어 가산 회로(66)로부터의 m 개의 데이터를 기억하는 동시에 래치 회로(68)에 출력한다. 또, 수직 주사기간의 개시 시점에서는 레지스터(67)에 유지되어 있는 데이터는 모두 0 이다. 레지스터(67)에 의해서 가산 회로(66)의 출력은 1 수평 주사 기간만큼 지연되어 래치 회로(68)에 제공된다. 래치 회로(68)는 레지스터(67)의 출력을 클록 CLX 에 의해서 래치하여 가산 회로(66) 및 D/A 변환기(51)에 출력한다.

이러한 구성에 의하면, 수직 동기 신호의 입력에 의해서 Y 어드레스 카운터(61)의 카운트 출력은 0 이 된다. 즉, 화면 최상부의 타이밍에서 Y 어드레스 카운터(61)는 필드 메모리(44)에 제 1 조정 라인의 보정 데이터를 독철하기 위한 Y 어드레스 0를 출력한다. 한편, X 어드레스 카운터(62)는 1 수평 주사 기간에 m 개 발생하는 클록 CLX을 카운트하여 X 어드레스서 출력한다. 즉, 수평 동기 신호직후의 클록 CLX 의 입력에 의해서 필드 메모리(44)의 제 1 조정 라인의 제 1 번째의 조정점의 보정 데이터 D00 가 독출된다.

독출된 보정 데이터 D00 는 가산 회로(47)에서 정컨버전스 보정치 S 가 가산된 후 제산 회로(65)에 제공된다. 이 시점에서는 제산 회로(65)의 제수는 1 이고, 보정 데이터 D00+S 는 그대로 가산 회로(66)에 공급된다. 또한, 이 시점에서는 레지스터(67)에는 0 이 격납되어 있고, 가산 회로(66)에 입력된 보정 데이터 D00+S 는 그대로 레지스터(67)에 격납된다. 이후, 클록 CLX 의 입력마다 X 어드레스가 커져서 필드 메모리(44)의 보정 데이터 D10～D60 가 순차적으로 독출되어 정컨버전스 보정치 S 가 가산된 후 레지스터(67)에 격납된다.

다음 수평 주사 기간에서 분주 회로(63)는 수평 동기 신호의 2/n 분주를 개시한다. Y 어드레스 카운터(61)의 출력은 1 이 되고, 필드 메모리(44)의 제 2 조정 라인의 각 조정점의 차분 데이터 D01～D61 가 클록 CLK 입력마다 순차적으로 독출된다. 차분 데이터 D01～D61 는 정컨버전스 보정치 S 가 가산되지 않고 제산 회로(65)에 제공된다. 이 시점에서는 제산 회로(65)의 제수는 n/2 이고, 차분 데이터 D01～D61 는 2/n 배되어 가산 회로(66)에 출력된다.

레지스터(67)에 격납되어 있는 전체 수평 주사 기간의 데이터는 이 수평 주사 기간에 래치 회로(68)를 통하여 그대로 출력된다. 가산 회로(66)는 레지스터(67)에 격납되어 있던 보정 데이터 D00+S 에 제산 회로(65)로부터의 차분 데이터 2d01/n를 가산하여 레지스터(67)에 격납한다. 동일하게, 가산회로(66)는 레지스터(67)에 격납되어 있던 보정 데이터 D10+S～D60+S 에 각각 차분 데이터 2·d11/n～2·d61/n을 가산하여 레지스터(67)에 격납한다.

다음 수평 기간에 있어서도 Y 어드레스 카운터(61)의 출력은 1 이다. 따라서이 수평 기간에도 필드 메모리(44)에 격납되어 있는 제 2 조정 라인의 차분 데이타 D01～D61가 클록 CLK의 입력마다 순차적으로 독출된다. 차분 데이터는 가산회로(47)를 통하여 제산 회로(61)에 제공되고, 2/n 배된 후 가산 회로(66)에 제공된다. 가산 회로(66)에 차분 데이터 2dol/n 가 입력되는 타이밍에 있어서, 래치 회로(68)로부터는 레지스터(67)에 격납되어 있던 데이터 D00+S+2·d01/n 가 입력되고, 가산 회로(66)는 양쪽을 가산하여 (S00+S+2×2×d01/n)을 레지스터(67)에 제공하여 유지시킨다. 마찬가지로, 클록 CLK의 매입력마다 레지스터(67)에는 (D10+S+2×2×d11/n)～(D60+S+2×2×d61/n)이 격납된다.

이후, 마찬가지로 Y 어드레스 카운터(61)로부터 2 가 출력될 때까지는 레지스터(67)에 격납된 m=7 개의

값은 각각 2·d01/n~2·d61/n 씩 커진다. Y 어드레스 카운터(67)로부터 어드레스 1 이 n/2 회 출력되면, 레지스터(67)에는 각각 (D00+S+d01)~(D60+S+d61), 즉, (D01+S)~(D61+S)가 격납된다. 이것에 의해, 제 2 조정 라인의 각 조정점의 보정 데이터가 재현된다.

분주 회로(63)가 n/2 개의 수평 동기 신호를 카운트하여 펄스를 Y 어드레스 카운터(61)에 출력함으로써, Y 어드레스 카운터(61)의 어드레스는 2 가 된다. 이것에 의해, 필드 메모리(44)의 제 3 조정 라인의 차분 데이터 d02~d62 가 클록 CLK 의 입력마다 순차적으로 독출된다. 이후, 동일한 동작이 반복되어 Y 어드레스 카운터(61)의 어드레스가 3 이 될 될 때까지 레지스터(67)에 격납되는 m=7개의 값은 각각 2·d02/n~2·d62/n 씩 커진다. 이렇게 해서, n/2개의 클록 CLK 후에는 레지스터(67)에 (D02+S)~(D62+S)가 재현된다.

레지스터(67)에 격납된 데이터는 다음 1 수평 기가에 있어서 래치회로(68)를 통하여 D/A 변환기 (51)에 출력된다. 레지스터(67)로부터는 각 조정 라인의 조정점의 보정 데이터가 주사선마다 직선적으로 내삽 보간되어 출력된다. 또, 소정의 조정점 Dxy에서 Y 조정 라인째의 보간치는 하기(1)식에 의해 나타낼 수 있다.

$$Dxy+2\cdot dx(y+1)\cdot Y/n+S \qquad \ldots(1)$$

제17도는 종축에 컨버전스 보정 신호의 레벨을 취하고 횡축에 시간을 취하여 내삽 보간 상태를 도시한 그래프이다. 시간축은 1 수평 주사 기간을 1 단위로 하여 1 필드의 유효 주사선수 0~240 가 풀스케일로 되어 있다. 도면중, 하얀 동그라미는 소정의 수평 위치의 세로 일렬의 조정점의 보정 데이터를 도시하고 있다. 예를 들어, 하얀 동그라미는 보정 데이터 D00~D04에 대응한다. 또, 제17도에서는 수직 방향으로 7점의 조정점을 설정한 예를 도시하고 있다. 하얀 동그라미로 표시한 조정점의 보정 데이터 상호간은 상술한 바와 같이, 1 수평 주사마다 직선적으로 보간되어 전체 수평 주사기간마다 보정 신호가 출력가능하게 되어 있다.

이와 같이, 종래의 디지털 컨버전스 장치에 있어서는 주사선 단위로 보정 신호를 얻을 수 있으며, 보정 신호에 의거하여 전자 빔의 편향을 제어함으로써, 주사선의 위치를 보정한다. 그러나, 기수 필드와 우수 필드로 동일 보정 신호를 이용하고 있으므로, 주사선의 가로 줄무늬가 눈에 띄는 문제가 있었다.

제18도는 이 문제점을 설명하기 위한 설명도이다. 제18도의 □ 표는 기수 필드 및 우수 필드의 보정전의 주사선 위치를 나타내며, ○ 표는 보정후의 주사선 위치를 도시하고 있다. 제18도에서는 보정 신호에 의거하여 주사선 위치를 수직 방향으로 보정하는 경우에 관해서 도시하고 있다. 제18도에서는 보정전의 기수 필드의 주사선…, A1, A2 …을 예를 들어 +12, +8, +4, 0 , -4, -8, -12 만큼 수직 방향으로 이동시킨 것을 도시하고 있다. 또, 이동 방향의 + 는 상측 방향을 나타내고, - 는 하측 방향을 나타내고 있다. 이 보정에 의해, 기수 필드의 주사선…, A1', A2', … 은 ○ 표로 나타낸 위치로 변위한다. 한편, 우수 필드의 주사선 …, B1, B2, … 에 관해서도 동일한 보정을 행한다. 즉, 우수 필드의 각 주사선 …, B1, B2, …를 각각 +12, +8, +4, 0 , -4, -8, -12 만큼 수직 방향으로 이동시킨다. 이것에 의해, 우수 필드의 주사선 …, B1`, B2`, … 은○표로 나타낸 위치까지 변위한다.

그러나, 이러한 보정에 의해서 1 프레임을 구성하는 주사선끼리의 간격이 균일하지 않게 된다. 예를 들어, 제18도에 도시된 바와 같이, 보정후의 주사선A1` 과 주사선 B1`의 간격은 좁고, 보정후의 주사선 B1`과 주사선 A2`의 간격은 넓다. 즉, 인타레이스 주사가 행해지고 있으므로, 기수 필드와 우수 필드에 대한 동일한 보정에 의해 프레임내에서 주사선의 밀도에 소밀이 생기고, 주사선의 가로 줄무늬가 눈에 띄어 화면 품위가 저하된다. 특히, 대화면의 투사형 텔레비전 수상기에 있어서는 화질의 저하가 현저해지는 문제가 있다.

이와 같이, 상술한 종래의 디지털 컨버전스 장치에 있어서는 기수 필드와 우수 필드에 있어서 동일한 보정 데이터를 이용하고 있으므로, 주사선에 소멸이 생기고, 가로 줄무늬가 눈에 띄어 화면 품위가 저하되는 문제점이 있다.

본 발명은 이러한 문제점을 감안한 것으로서 컨버전스를 보정한 경우라도 주사선에 소밀이 생기는 것을 방지하여 화면 품위를 향상시킬 수 있는 디지털 컨버전스 장치를 제공하는 것을 목적으로 한다.

본 발명의 청구범위 제1항에 관한 디지털 컨버전스 장치는 화면의 수평 또는 수직 방향에 설정된 복수의 조정점에 각각 대응시켜 컨버전스 조정용 데이터를 격납하는 제 1 기억 수단과, 화면 전체를 동일 방향으로 보정하기 위항 제 1 정컨버전스 보정치를 격납하는 제 1 정컨버전스 기억 수단과, 상기 제 1 정컨버전스 보정치에 대하여 주사선 간격에 의한 값만큼 다른 제 2 정컨버전스 보정치를 격납하는 제 2 정컨버전스 기억 수단과, 기수 필드와 우수 필드로 상기 제 1 또는 제 2 정컨버전스 기억 수단의 출력을 전환 선택하는 선택 수단과, 상기 제 1 기억 수단에 격납되어 있는 데이터에 상기 선택 수단의 출력을 가산하는 가산 수단과, 이 가산 수단의 출력을 수직 방향으로 보간하여 컨버전스 보정용 코일에 공급하는 수직 보간 수단을 구비한다.

또한, 본 발명의 청구범의 제4항에 관한 디지털 컨버전스 장치는 화면의 수평 또는 수직 방향에 설정된 복수의 조정점에 각각 대응시켜 화면 수평 방향으로 대응한 컨버전스 보정량을 기억하는 수평 컨버전스 기억 수단과, 상기 복수의 조정점에 각각 대응시켜 화면 수직 방향에 대응한 컨버전스 보정량을 기억하는 수직 컨버전스 기억 수단과, 화면 전체를 수평 방향으로 보정하기 위한 수평 정컨버전스 보정치를 기억하는 수평 정컨버전스 기억 수단과, 화면 전체를 수직 방향으로 보정하기 위한 제 1 정컨버전스 보정치를 격납하는 제 1 정컨버전스 기억 수단과, 상기 제 1 정컨버전스 보정치에 대하여 주사선 간격에 의거한 값만큼 다른 제 2 정컨버전스 보정치를 격납하는 제 2 정컨버전스 기억 수단과, 상기 수평 및 수직 컨버전스 기억 수단의 독출을 제어하는 어드레스 제어 수단과, 기수 필드와 우수 필드로 상기 제 1 또는 제 2 정컨버전스 기억 수단의 출력을 전환 선택하는 선택 수단과, 상기 수평 컨버전스 기억 수단에 격납되어 있는 컨버전스 보정량과 상기 수평 정컨버전스 보정치를 가산하는 수평 가산 수단과, 상기 수직 컨버전스

기억 수단에 격납되어 있는 컨버전스 보정량과 상기 선택 수단의 출력을 가산하는 수직 가산 수단과, 상기 수평 가산 수단의 출력에 의거하여 상기 복수의 조정점 상호간의 수평 방향의 소정 위치의 컨버전스 보정량을 산출하는 수평 내삽 연산 수산과, 상기 수직 가산 수단의 출력에 의거하여 상기 복수의 조정점 상호간의 수직 방향의 소정 위치의 컨버전스 보정량을 산출하는 내삽 연산 수단과, 상기 수평 내삽 연산 수단의 출력이 공급되는 수평 컨버전스 보정용 코일과, 상기 수직 내삽 연산 수단의 출력이 공급되는 수직 컨버전스 보정용 코일을 구비한다.

본 발명의 청구범위 제5항에 관한 디지털 컨버전스 장치는 화면의 수평 또는 수직 방향에 설정된 복수의 조정점에 각각 대응시켜 컨버전스 조정용 데이터를 격납하는 제 1 기억 수단과, 화면 전체를 동일 방향으로 보정하기 위한 정컨버전스 보정치를 격납하는 정컨버전스 기억 수단과, 주사선 간격에 의거하여 상기 정컨버전스 보정치에 대하여 기수 필드에 대응한 제 1 오프셋값 및 우수 필드에 대응한 제 2 오프셋값을 격납하는 오프셋값 기억 수단과, 기수 필드와 우수 필드로 상기 오프셋값 기억 수단에 격납되어 있는 상기 제 1 또는 제 2 오프셋값을 전환 선택하여 독출하는 선택 수단과, 상기 정컨버전스 기억 수단에 격납되어 있는 정컨버전스 보정치를 상기 선택 수단의 출력에 의해서 보정하는 동시에 보정한 정컨버전스 보정치를 상기 제 1 기억 수단에 격납되어 있는 데이터에 가산하는 가산 수단과, 이 가산 수단의 출력을 수직 방향으로 보간하여 컨버전스 보정용 코일에 공급하는 수직 보간 수단을 구비한다.

본 발명의 청구범의 제1항에 있어서, 제 1 기억 수단에은 복수의 조정점에 대응시켜 컨버전스 조정용 데이터가 격납된다. 또한, 제 1 및 제 2 정컨버전스 기억 수단에는 각각 화면 전체를 동일 방향으로 보정하기 위한 제 1 또는 제 2 정컨버전스 보정치가 격납된다. 기수 필드에서는 선택 수단에 의해서 제 1 정컨버전스 기억 수단의 출력이 선택되고, 제 1 기억 수단으로부터의 데이터에 제 1 정컨버전스 보정치가 가산된다. 우수 필드에서는 선택 수단에 의해서 제 2 정컨버전스 기억 수단의 출력이 선택되며, 제 1 기억 수단으로부터의 데이터에 제 2 정컨버전스 보정치가 가산된다. 가산 수단으로부터의 출력은 수직 보간 수단에 의해서 수직 방향으로 보간된 후 컨버전스 보정용 코일에 공급된다. 제 2 정컨버전스 보정치는 제 1 정컨버전스 보정치에 대하여 주사선 간격에 의거한 값만큼 다른 값으로 설정되어 있다. 이것에 의해, 컨버전스 보정후의 주사선 간격은 균일해진다.

본 발명의 청구범위 제4항에 있어서, 수평 및 수직 컨버전스 기억 수단에는 각각 수평 방향 또는 수직 방향에 대응한 컨버전스 보정량이 기억된다. 수평 정컨버전스 기억 수단에는 화면 전체를 수평 방향으로 보정하기 위한 수평 정컨버전스 보정치가 기어된다. 제 1 및 제 2 정컨버전스 기억 수단에는 각각 화면 전체를 수직 방향으로 보정하기 위한 제 1 또는 제 2 정컨버전스 보정치가 기억된다. 제 1 또는 제 2 정컨버전스 보정치는 선택 수단에 의해서 기수 필드와 우수 필드로 전환 선택되어 출력된다. 수직 방향에 관해서는 수직 가산 수단에 의해서 수직 컨버전스 기억 수단에 기억되어 있는 컨버전스보정량에 선택 수단의 출력이 가산된다. 수직 가산 수단의 출력은 내삽 연산 수단에 의해서 예를들어 주사선마다 내삽 보간되어 수직 컨버전스 보정용 코일에 공급된다. 이것에 의해, 수직 방향으로는 보정후의 주사선 간격은 균일해진다.

본 발명의 청구범위 제5항에 있어서, 제 1 기억 수단에는 복수의 조정점에 각각 대응시켜 컨버전스 조정용 데이터가 격납되며, 정컨버전스 기억 수단에는 화면 전체를 동일 방향으로 보정하기 위한 정컨버전스 보정치가 격납된다. 오프셋값 기억 수단은 정컨버전스 보정치에 대하여 기수 필드에 대응한 제 1 오프셋값을 격납하는 동시에, 우수 필드에 대응한 제 2 오프셋값을 격납한다. 선택 수단은 기수 필드와 우수 필드로 제 1 또는 제 2 오프셋값을 선택하여 가산 수단이 선택한 오프셋값을 정컨버전스 보정치를 보정한 후 제 1 기억 수단의 데이터에 가산함으로써, 보정후의 주사선 간격을 균일하게 한다.

이하, 도면을 참조하여 본 발명의 실시예에 관해서 설명한다. 제1도는 본 발명에 관한 디지털 컨버전스 장치의 일실시예를 도시한 블록도이다. 제1도에 있어서 제12도와 동일한 구성 요소에는 동일 부호를 제공하고 있다.

영상 신호로부터 분리된 수평 및 수직 동기 신호는 독출 어드레스 발생회로(46)에 공급된다. 독출 어드레스 발생회로(46)는 제13도의 점선부(46)와 동일 구성이고, 수평 및 수직 동기 신호에 의거하여 보정 데이터가 독출 어드레서 (X 어드레스, Y 어드레스)를 발생시켜 선택 회로(45)에 출력한다. 입력 장치(49)는 조정자의 조작에 의거한 데이터를 제어용 마이크로 컴퓨터(42)에 출력한다. 제어용 마이크로 컴퓨터(42)는 데이터 전송 제어 회로(43)를 제어하는 동시에, 컨버전스 조정용 데이터를 데이터 전송 제어 회로(43)를 통하여 데이터 보존부(41) 및 필드 메모리(44)에 제공한다. 필드 메모리(44)에는 제1조정 라인의 조정점에 관해서는 보정 데이터가 그대로 격납되고, 제2조정 라인이후의 조정점에 관해서는 조정점간의 보정 데이터의 차분 데이터가 보존된다. 또, 각 조정점의 보정 데이터 및 차분 데이터는 수평 방향의 컨버전스 조정용 값과 수직 방향의 컨버전스 조정용 값을 포함하고 있다. 또한, 각 조정점은 기수 필드상의 점으로 한다.

데이터 전송 제어회로(43)는 선택 회로(45)의 선택 동작을 제어하여 선택회로(41)를 통하여 기록 어드레스를 필드 메모리(44)에 제공하거나 또는 선택회로(45)를 통하여 독출 어드레스 발생 회로(46)로부터의 독출 어드레스를 필드 메모리(44)에 제공한다. 이것에 의해, 선택 회로(45)는 데이터 전송시에는 기록 어드레스를 필드 메모리(44)에 제공하여 주사 기간에는 독출 어드레스를 필드 메모리(44)에 제공하게 되어 있다. 데이터 전송 제어 회로(43)는 데이터 보존부(41)에 격납되어 있는 보정 데이터 및 차분 데이터를 독출하고, 선택 회로(41)를 통하여 필드 메모리(44)에 기록 어드레스를 제공하여 보정 데이터 및 차분 데이터를 화면의 위치에 대응한 어드레스에 기억시킨다.

본 실시예에 있어서는 필드 메모리(44)로부터 독출된 보정 데이터 또는 차분 데이터는 수직 내삽부(71)에 공급된다. 통상, 수직 방향으로는 수포인트의 조정점이 설정되어 있을 뿐이므로, 수직 내삽부(71)는 수직 방향의 조정점간의 보정 데이터를 보간한다. 이것에 의해, 모든 주사선마다 보정 데이터를 얻을수 있다. 수직 내삽부(71)의 출력은 D/A 변환 회로(51)에 제공되고, D/A변환 회로(51)는 보정 데이터를 아날로그 보정 신호로 변환하여 LPF(52)에 출력한다. LPF(52)는 고조파 성분을 제거함으로써 수평 방향의 보간을 행하여 증폭회로 (53)에 출력한다. 증폭 회로(53)는 보정 신호를 증폭하여 컨버전스 보정용 코일(32)에 공급한다. 컨버전스 보정용 코일(32)은 보정 신호에 의하여 전자 빔의 편향을 제어하여 컨버전스를 양호

하게 한다.

또, 독출 어드레스 발생 회로(46)의 출력은 패턴 발생 회로(56)에도 공급되며, 패턴 발생 회로(56)는 컨버전스 조정용 조정 패턴을 표시시키기 위한 패턴 표시 신호를 작성하여 선택 회로(55)에 출력한다. 선택 회로(55)는 제어용 마이크로 컴퓨터(42)로 제어되어 영상 신호 또는 패턴 표시 신호의 한쪽을 선택하여 표시 장치(57)에 공급한다. 표시 장치(57)는 화면의 편향이 컨버전스 보정용 코일(32)에 의해서 제어되어 입력된 신호를 표시하게 되어 있다.

제2도는 제1도의 수직 내삽부(71)의 구체적인 구성을 도시한 블록도이다.

수직 내삽부(71)는 수직 보간회로(50), 가산회로(72), 제 1 정컨버전스 보정치 메모리(73), 제 2 정컨버전스 보정치 메모리(74) 및 스위치(75)를 포함한다. 필드 메모리(44)의 출력은 가산회로(72)에 공급된다. 가산 회로(72)는 필드 메모리(44)로부터 독출된 보정 데이터에 정컨버전스 보정치를 가산하여 수직 보간 회로(50)에 출력한다. 본 실시예에 있어서는 정컨버전스 보정치로서 제 1 정컨버전스 보정치 메모리(73)로부터의 정컨버전스 보정치 S1와 제 2 정컨버전스 보정치 메모리(74)로부터의 정컨버전스 보정치 S2를 전환하여 가산 회로(72)에 공급한다.

제 1 정컨버전스 보정치 메모리(73)는 정컨버전스 보정치 S1를 격납하고 있다. 정컨버전스 보정치 S1 는 투사형 프로젝터등의 출하후에 있어서, 설치 방향에 의거한 지구 자기의 영향 및 경과 연도 변화의 영향 등에 의해 생기는 정컨버전스의변위를 보정하기 위한 것이다. 제 2 정컨버전스 보정치 메모리(74)는 기수 필드와 우수 필드와의 주사선 간격에 의하여 정컨버전스 보정치 S1를 보정한 값 S2을 격납하고 있다. 또, 정컨버전스 보정치 S2 로서는 예를 들어, 실제의 컨버전스 조정시에 조정 패턴을 보면서 구한 최적치를 설정한다. 이를 정컨버전스 보정치 S1, S2 는 제어용 마이크로 컴퓨터(42)에 의해서 변경 가능하다.

제1 및 제 2 정컨버전스 보정치 메모리(73, 74)의 출력은 스위치(75)를 통하여 가산회로(72)에 제공하도록 되어 있다. 스위치(71)는 기수 필드에서는 제 1 정컨버전스 보정치 메모리(73)의 출력을 선택하여 우수 필드에서 제 2 정컨버전스 보정 메모리(74)의 출력을 선택하여 가산 회로(72)에 제공한다. 가산회로(72)는 보정 데이터에 정컨버전스 보정치 S1 또는 S2을 가산하여 수직 보간 회로(50)에 출력하는 동시에, 차분 데이터를 그대로 수직 보간회로(50)에 출력한다.

수직 보간 회로(50)의 구성은 제13도의 점선부(50)와 동일하며, 보간하는 주사선수에 의거한 제수로 차분 데이터를 제산하는 제산 회로, 제산 회로의 출력을 누적 가산하기 위한 가산 회로, 레지스터 및 래치 회로를 포함한다. 수직 보간 회로(50)는 보간하는 주사선수에 의거한 제수로 차분 데이터를 제산하여 이 제산 결과를 정컨버전스 보정치가 가산된 보정 데이터에 주사선마다 누적 가산함으로써, 조정점 상호간의 모든 주사선마다의 보정 데이터를 내삽 보간하여 출력한다.

다음에, 이와 같이 구성된 실시예의 동작에 관해서 제3도의 설명도를 참조하여 설명한다. 제3도는 컨버전스 보정 전후의 주사선 위치를 도시하고 있다. □ 표는 필드 및 필드의 보정전의 주사선 위치를 나타내며, ○ 표는 보정후의 주사선 위치를 나태내고 있다.

컨버전스 조정은 출하시까지 행해진다. 조정자는 먼저 입력 장치(49)를 조작하여 조정 패턴을 표시한다. 패턴 발생 회로(56)로부터의 패턴 표시 신호는 선택 회로(55)를 통하여 표시 장치(57)에 공급되며, 표시 장치(57)의 도시생략한 스크린상에는 예를 들어 교차 해칭 패턴이 표시된다.

조정자는 입력 장치(49)를 조작하여 각 조정점마다 화면을 보면서 컨버전스 조정을 행한다. 입력 장치(49)로부터의 데이터는 제어용 마이크로 컴퓨터(42)에 제공된다. 제어용 마이크로 컴퓨터(42)는 화면 상단의 제 1 조정 라인의 조정점에 대응하는 데이터를 보정 데이터로서 그대로 데이터 보존부(41) 및 필드 메모리(44)에 제공하여 제 2 조정 라인이후의 조정점에 관해서는 전조정 라인의 보정 데이터와의 차분인 차분 데이터를 데이터 보존부(41) 및 필드 메모리(44)에 제공한다. 이 컨버전스 조정에 의해서 전자총의 조립 오차등에 의거한 정컨버전스 변위도 보정된다.

통상의 영상 표시시에 있어서는 데이터 보존부(41) 에 격나된 보정 데이터 및 차분 데이터와 설치 장소 및 경과 연도 변화의 영향 등을 고려한 정컨버전스 보정치를 이용하여 모든 주사선마다 보정 데이터를 구한다. 데이터 전송 제어부(43)는 제어용 마이크로 컴퓨터(42)에 제어되어 보정 데이터 및 차분 데이터를 필드 메모리(44)에 전송한다. 독출 어드레스 발생 회로(46)는 선택 회로(45)를 통하여 독출 어드레스 (X, Y 어드레스)를 필드 메모리(44)에 제공한다. 이 경우에는 독출 어드레스는 수평 주기에서 발생하는 동시에, 수직 방향의 조정점 상호간의 주사선수에 의거한 회수만큼 동일한 Y 어드레스가 연속된다.

필드 메모리(44)로부터의 보정 데이터는 수직 내삽부(71)에 공급된다.

수직 내삽부(71)의 가산 회로(72)에 의해서 보정 데이터에 정컨버전스 보정치가 가산된다. 지금, 소정 조정 라인의 소정의 수평 위치의 조정점 K1의 수직 방향의 보정 데이터로서 +(12-S1) 가 필드 메모리(44)에 격납되어 있는 것으로 한다. 또, 보정 데이터의 + 는 상측 방향으로의 보정량을 나타내고, -는 하측 방향으로의 보정량을 나타낸다. 또한, 수직 방향의 조정점 상호간의 주사선수를 n으로 하여 조정점 K1 의 보정 데이터와 동일 수평 위치의 다음 조정 라인의 조정점 K2 의 보정 데이터와의 차분 데이터가 -2n인 것으로 한다.

제3도는 이 경우의 조정점 K1, K2 상호간의 기수 필드 및 우수 필드의 각 주사선의 보정 상태를 도시하고 있다.

기수 필드에 있어서, 필드 메모리(44)로부터 독출된 조정점 K1 의 수직 방향의 보정 데이터 +(12-S1)는 가산 회로(72)에 공급된다. 기수 필드에 있어서는 스위치(75)는 제 1 정컨버전스 보정치 메모리(73)를 선택하고 있고, 정컨버전스 보정치 메모리(73)에 격납되어 있는 정컨버전스 보정치 S1 가 가산 회로(72)에 공급된다. 가산 회로(72)는 보정 데이터에 정컨버전스 보정치 S1를 가산하여 +12를 수직 보간 회로(50)를 통하여 출력한다.

수직 보간 회로(50)의 출력은 D/A 변환 회로(51)에 의해서 아날로그 신호로 변환되고, LPF(52)에 의해 대역 제한되며, 증폭 회로(53)에 의해서 증폭된 후 컨버전스 보정용 코일(32)에 공급된다. 컨버전스 보정용

코일(32)의 수직 컨버전스 보정용 코일에 공급되는 보정 신호에 의해 기수 필드의 조정점 K1 의 주자선 k2은 제3도에 실시된 바와 같이, 보정 데이터 +12에 대응하는 이동량만큼 상측으로 이동한다.

기수 필드에 있어서, 조정점 K1 의 주사선 k1의 다음 주사선 k2 이 입력되는 타이밍에 대응하여 필드 메모리(44)로부터 차분 데이터 -2n 가 독출된다. 수직 내삽부(72)는 차분 데이터 -2n을 그대로 수직 보간 회로(50)에 제공한다. 수직 보간 회로(50)는 차분 데이터를 2/n 배하여 조정점 K1 의 주사선의 보정 데이터에 가산한다. 이렇게 해서, 수직 보간 회로(50)로부터는 +12-4=8 이 보정 데이터로서 출력된다. 이 보정 데이터는 D/A 변환 회로(51), LPF(52) 및 증폭 회로(53)을 통하여 컨버전스 보정용 코일(32)에 공급된다. 이것에 의해, 제3도에 도시된 바와 같이 기수 필드에 있어서 조정점 K1의 다음 주사선 k2은 수직 상측으로 보정 데이터 +8에 대응하는 이동량만큼 이동된다. 이후 동일하게 하여 조정점 K1, K2 간의 모든 주사선마다 보정 데이터가 요청되어 컨버전스가 보정된다.

다음에, 우수 필드에 있어서 조정점 K1 의 주사선 k1의 다음 주사선 m1을 보정한다. 이 경우에도, 조정점 K1 의 보정 데이터가 이용된다. 필드 메모리(44)로부터의 보정 데이터 +(12-S1)는 수직 내삽부(71)의 가산 회로(72)에 공급된다. 스위치(75)는 우수 필드에는 제 2 정컨버전스 보정치 메모리(74)의 출력을 선택하고 있으며, 정컨버전스 보정치 S2가 가산 회로(72)에 공급된다. 본 실시예에 있어서는 정컨버전스 보정치 S2 로서 주사선 간격인 2에 대응한 수치 (S1-2)가 설정되어 있다.

가산 회로(72)는 독출된 보정 데이터와 정컨버전스 보정치 S2를 가산하여 (12-S1) + (S1-2) = 10을 보정 데이터로서 출력한다. 이 보정 데이터는 수직 내삽부(71)로부터 D/A 변환 회로(51), LPF(52) 및 증폭 회로(53)을 통하여 컨버전스 보정용 코일(32)에 공급된다. 이렇게 해서, 제3도에 도시된 바와 같이, 주사선 m1 은 상측으로 보정 데이터 +10에 대응하는 이동량만큼 보정된다.

우수 필드와 주사선 m2에 관해서는 조정점 K1, K2 간의 차분 데이터 -2n을 이용하여 보정 데이터를 구한다. 필드 메모리(44)로부터 독출된 차분 데이터 -2n 은 수직 보간 회로(50)의 제산 회로에 의해서 2/n 배되며, 주사선 m1 의 보정 데이터에 가산된다. 즉, 수직 내삽부(71)로부터는 +10-4=6 이 보정 데이터로서 출력된다. 이 보정 데이터에 의거하여 컨버전스가 보정되며, 제3도에 도시된 바와 같이 주사선 m2 은 상측으로 6 만큼 이동한다. 이후, 마찬가지로 조정점 K1, K2 간의 우수 필드의 모든 주사선마다 보정 데이터가 요청되어 컨버전스 보정된다.

이와 같이, 본 실시예에 있어서는 기수 필드와 우수 필드로 다른 정컨버전스 보정치를 이용하고 있으며, 기수 필드의 보정 데이터와 우수 필드의 보정 데이터와는 주사선 간격에 상당하는 값만큼 다르게 한다. 이것에 의해, 보정후의 주사선 간격을 균등하게 할 수 있으며, 비월 주사에 의한 가로 줄무늬가 눈에 띄는 것을 방지할 수 있다.

제4도는 본 발명의 다른 실시예를 도시한 블록도이며, 수직 내삽부의 구체적인 구성을 도시하고 있다. 제4도에 있어서 제2도와 동일한 구성요소에는 동일 부호를 제공하고 설명을 생략한다.

본 실시예는 제4도에 도시한 수직 내삽부(83)의 구성만이 제1도의 실시예와 다르다. 제4도에 있어서, 수직 내삽부(83)는 정컨버전스 보정치 출력 회로(80), 제 1 오프셋값 메모리(81), 제2오프셋 메모리(82), 스위치(75), 가산 회로(72) 및 수직 보간 회로(50)에 의해 구성되어 있다. 정컨버전스 보정치 출력 회로(80)는 투사형 프로젝터등의 출하후에 설치 방향에 의거한 지구 자기의 영향 및 경과 연도 변화의 영향등에 의해서 생기는 정컨버전스의 변위를 보정하기 위한 정컨버전스 보정치 S를 격납하고 있다.

이 정컨버전스 보정치 S 는 가산 회로(72)에 공급된다. 가산 회로(72)에는 스위치(75)를 통하여 제1또는 제 2 오프셋값 메모리(81,82)의 출력이 제공되도록 되어 있다. 컨버전스 보정후의 기수 필드와 우수 필드와의 주사선의 소밀을 방지하기 위한 수직 방향의 오프셋값은 미량이다. 이 때문에, 본 실시예에 있어서는 정컨버전스 보정치 S 에 오프셋값을 가산함으로써, 기수 및 우수 필드의 보정 데이터를 보정하게 된다.

제 1 오프셋값 메모리(81)는 기수 필드에 있어서 보정 데이터를 보정하기 위한 제 1 오프셋값을 유지하는 레지스터이고, 제2오프셋값 메모리(82)는 우수 필드에 있어서 보정 데이터를 보정하기 위한 제 2 오프셋값을 유지하는 레지스터이다. 스위치(75)는 기수 필드에 있어서 제 1 오프셋값을 가산회로(72)에 제공하여 우수 필드에 있어서 제 2 오프셋값을 가산 회로(72)에 제공한다. 가산 회로(72)는 필드 메모리(44)로부터의 보정 데이터에 제 1 또는 제 2 오프셋값을 가산함으로써, 기수 필드와 우수 필드와의 주사선 위치에 의거한 주사선의 소밀을 방지하게 된다.

그런데, 컨버전스 보정은 비교적 높은 정밀도가 요구되고 있으며, 보정 데이터는 일반적인 영상 신호에 채용되고 있는 8 비트보다도 많은 12비트로 구성된다. 그러나, 정컨버전스 보정치는 8 비트로 표현되는 256 종류로 변화시킬 수 있으면 충분하다. 이 때문에, 본 실시예1 에 있어서는 가산 회로(72)에는 정컨버전스 보정치 S 의 MSB(최상위)측의 예를 8 비트를 제공하는 동시에, 제1또는 제 2 오프셋값의 LSB(최하위)측의 예를 들어 4 비트를 가산 회로(72)에 제공한다.

다음에 이와 같이 구성된 실시예의 동작에 관해서 설명한다.

기수 필드에서는 스위치(75)는 제 1 오프셋값 메모리(81)의 출력을 선택하고 있다. 필드 메모리(44)로부터 제1조정 라인의 보정 데이터가 독출되면, 가산 회로(72)는 정컨버전스 보정치 출력 회로(80)로부터의 정컨버전스 보정치의 상위 8 비트와 스위치(75)로부터의 제 1 오프셋값의 하위 4 비트를 가산한다. 또한, 우수 필드에서는 스위치(75)는 제 2 오프셋값 메모리(82)의 출력을 선택하여 가산 회로(72)에 제공된다. 이것에 의해, 우수 필드에서는 제1조정 라인의 보정 데이터에 제 2 오프셋값이 가산되어 수직 보간 회로(50)에 공급된다.

제 1 오프셋값과 제 2 오프셋값을 주사선 간격에 의거하여 설정함으로써, 제2도의 실시예와 같이, 보정후의 주사선 간격을 균일하게 할 수 있다.

다른 작용은 제2도의 실시예와 동일하다.

본 실시예에 있어서는 정컨버전스 보정치를 격납하기 위한 하나의 메모리와, 오프셋값을 격납하는 두 개

의 메모리가 제공되며, 제2도와 실시예에 비하여 메모리 용량을 감소시킬 수 있는 이점이 있다.

제5도는 본 발명의 다른 실시예를 도시한 블록도이며, 수직 내삽부의 구체적인 구성을 도시하고 있다. 제5도에 있어서 제4도와 동일한 구성 요소에는 동일 부호가 제공되어 있으므로 설명을 생략한다.

본 실시예의 수직 내삽부(82)는 가산 회로(72)를 대신하여 가산 회로(47, 48)를 설치한 점이 제4도의 실시예와 다르다. 가산 회로(47)는 필드 메모리(44)로부터의 보정 데이터에 정컨버전스 보정치 출력 회로(80)로부터의 정컨버전스 보정치 S를 가산하여 가산 회로(84)에 출력된다. 가산 회로(84)는 가산 회로(47)의 출력에 스위치(75)로부터의 제1또는 제 2 오프셋값을 가산하여 수직 보간 회로(50)에 출력하게 된다.

이와 같이 구성된 실시예에 있어서는 정컨버전스 보정치 S 는 가산 회로(47)에 있어서 보정 데이터에 가산된다. 또한, 가산 회로(84)에 의해서, 기수 필드에서는 가산 회로(47)의 출력에 제 1 오프셋값이 가산되고 우수 필드에서는 가산 회로(47)의 출력에 제 2 오프셋값이 가산된다.

다른 작용 및 효과는 제4도의 실시예와 동일하다.

제6도는 본 발명의 다른 실시예를 도시한 불록도이며, 수직 내삽부의 구체적인 구성을 도시하고 있다. 제6도에 있어서 제4도과 동일한 구성 요소에는 동일 부호를 제공하고 설명을 생략한다.

본 실시예의 수직 내삽부(98)는 제1 및 제 2 오프셋값 메모리(81, 82)를 각각 대신하여 제1및 제2오프셋값 메모리(96, 97)를 이용한 점이 제4도의 실시예와 다르다. 상기 각 실시예에 있어서는 주사선 간격에 의거하여 정컨버전스 보정치를 필드마다 보정하고 있지만, 보정치는 동일한 화면에 대해 동일한 값이 이용되고 있다. 이것에 대하여 본 실시예는 보정치로서 화면의 위치에 따른 가장 적합한 값을 이용하는 것이다.

제1 및 제 2 오프셋값 메모리(96, 97)에는 각각 기수 필드 및 우수 필드의 각 화면의 위치에 따라서 가장 적합한 오프셋값이 격납되어 있다. 즉, 제1 및 제 2 오프셋값 메모리(96, 97)는 화면 각 점의 오프셋값을 격납하는 필드 메모리이다.

이와 같이 구성된 실시예 1 에서의 기수 필드에 있어서, 제1조정 라인의 각 조정점의 보정 데이터가 필드 메모리(44)로부터 독출되면, 가산 회로(72)는 정컨버전스 보정치 S의 MSB 측과 제 1 오프셋값 메모리(96)로부터의 오프셋값의 LSB 측을 가산한다. 이 경우에는 화면의 위치에 따라서 가장 적합한 오프셋값이 가산된다. 이것에 의해, 기수 필드의 화면은 고정밀도로 컨버전스 보정된다.

우수 필드에 있어서 제1조정 라인의 각 조정점의 보정 데이터가 필드 메모리(44)로부터 독출되면, 가산 회로(72)는 정컨버전스 보정치 S의 MSB측과 제 2 오프셋값 메모리(97)로부터의 오프셋값의 LSB 측을 가산한다. 이것에 의해, 우수 필드의 화면은 고정밀도로 컨버전스 보정된다.

본 실시예에 있어서도, 제1 및 제 2 오프셋값 메모리(96, 97)에 격납하는 오프셋값을 주사선 간격에 의거하여 설정함으로써, 컨버전스 보정후의 주사선 간격을 균일하게 할 수 있음은 명백하다. 또한, 본 실시예에 있어서는 화면의 위치에 따른 가장 적합한 오프셋값을 가산하고 있으므로, 전화면 모두 양호한 컨버전스 보정이 가능하다.

제7도는 본 발명의 다른 실시예를 도시한 블록도이며, 수직 내삽부의 구체적인 구성을 도시하고 있다. 제7도에 있어서 제5도와 동일한 구성 요소에는 동일 부호가 제공되어 있으므로 설명을 생략한다. 본 실시예는 NTSC 용 회로를 이용하여 HDTV(High Definition Television) 또는 ATV(Advanced Television) 등에 대한 컨버전스 보정이 가능하다.

본 실시예의 수직 내삽부(90)는 스위치(75)를 대신하여 스위치(91)를 이용하고, 제 1 및 제 2 오프셋값 메모리(81, 82)를 대신하여 제 1 내지 제 4 오프셋값 메모리(95)를 설치한 점이 제5도의 실시예와 다르다. 스위치(91)는 제1내지 제 4 오프셋값 메모리(92~95)의 출력을 선택적으로 가산 회로(84)에 출력한다.

제 1 및 제 2 오프셋값 메모리(92, 93)는 기수 필드에 있어서 보정 데이터를 보정하기 위한 제 1 및 제 2 오프셋값을 각각 유지하는 레지스터이고, 제 3 및 제 4 오프셋값 메모리(94, 95)는 우수 필드에서 보정 데이터를 보정하기 위한 제 3 및 제 4 오프셋값을 각각 유지하는 레지스터이다. 스위치(91)는 NTSC 방식의 영상 신호가 영출되어 있는 경우에는 기수 필드에서 제 1 오프셋값 메모리(92)의 출력을 출력하여 우수 필드에서 제 3 오프셋값 메모리(93)의 출력을 출력한다. 또한, 스위치(91)는 주사선수가 NTSC 방식의 영상 신호의 약 2배인 HDTV 또는 ATV 방식의 영상이 영출되어 있는 경우에는 기수 필드에서 제1또는 제 2 오프셋값 메모리(92,93)의 출력을 1 수평 주사 기간마다 전환하여 출력하고, 우수 필드에서 제 3 또는 제 4 오프셋값 메모리 (94, 95)의 출력을 1수평 주사 기간마다 전환하여 출력하게 되어 있다.

이와 같이 구성된 실시예에 있어서는 스위치(91)에 의해 제 1 내지 제 4 오프셋값 메모리로부터의 제 2 내지 제 4 오프셋값이 선택적으로 가산 회로(84)에 공급된다. NTSC 방식의 영상 신호가 영출되어 있는 경우에는 스위치(91)는 기수 필드에서 제 1 오프셋값 메모리(92)의 출력을 출력하고 우수 필드에서 제 3 오프셋값 메모리(94)의 출력을 출력한다. 이 경우에는 제4도의 실시예와 같은 동작이 행해진다.

HDTV 또는 ATV 방식의 영상이 영출되고 있는 경우에는 스위치(91)는 기수 필드에 있어서 제 1 및 제 2 오프셋값 메모리(92,93)의 출력을 선택한다. 즉, 기수 필드의 기수 라인에서는 제 1 오프셋값 메모리(92)의 출력을 선택하고, 우수 라인에서는 제 2 오프셋값 메모리(93)의 출력을 선택한다. 이것에 의해, NTSC 방식에 비하여 주사선수가 약 2배인 HDTV 또는 ATV 방식의 영상의 기수필드의 컨버전스를 보정할 수 있다.

마찬가지로, 스위치(91)는 우수 필드시에는 기수 라인으로 제 3 오프셋값 메모리(94)의 출력을 선택하고, 우수 라인으로 제 4 오프셋값 메모리(95)의 출력을 선택한다. 이렇게 해서, NTSC용 회로를 HDTV 또는 ATV용 회로로 겸용하여 컨버전스 보정이 가능하다.

이상 설명한 바와 같이 본 발명에 의하면, 컨버전스 보정한 경우라도 주사선에 소밀이 생기는 것을 방지

하여 화면 품위를 향상시킬 수 있는 효과가 있다.

## *(57) 청구의 범위*

### 청구항 1

화면의 수평 또는 수직 방향으로 설정된 복수의 조정점에 각각 대응시켜 컨버전스 조정용 데이터를 격납하는 제 1 기억 수단과, 화면 전체를 동일 방향으로 보정하기 위한 제 1 정컨버전스 보정치를 격납하는 제 1 정컨버전스 기억 수단과, 상기 제 1 정컨버전스 보정치에 대하여 주사선 간격에 의거한 값만큼 다른 제 2 정컨버전스 보정치를 격납하는 제 2 정컨버전스 기억 수단과, 기수 필드와 우수 필드로 상기 제 1 또는 제 2 정컨버전스 기억 수단의 출력을 전환 선택하는 선택 수단과, 상기 제1기억 수단에 격납되어 있는 데이터에 상기 선택 수단의 출력을 가산하는 가산 수단과, 상기 가산 수단의 출력을 수직 방향으로 보간하여 컨버전스 보정용 코일에 공급하는 수직 보간 수단을 구비한 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 2

제1항에 있어서, 상기 제 1 기억 수단에 격납되어 있는 데이터, 제 1 정컨버전스 보정치 및 제 2 정컨버전스 보정치는 화면 수평 방향으로 대응한 값과 화면 수직 방향으로 대응한 값을 포함하며, 상기 컨버전스 보정용 코일은 화면 수평 방향으로 대응한 코일과 화면 수직 방향으로 대응한 코일을 구비하는 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 3

제1항에 있어서, 상기 제1기억 수단은 상기 컨버전스 조정용 데이터로서 상기 복수의 조정점마다 구한 보정 데이터중 소정의 1라인의 조정점의 보정 데이터와, 수직 방향으로 인접하는 조정점간의 보정 데이터간의 차분 데이터를 격납하는 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 4

화면의 수평 또는 수직 방향으로 설정된 복수의 조정점에 각각 대응시켜 화면수평 방향으로 대응한 컨버전스 보정량을 기억하는 수평 컨버전스 기억 수단과, 상기 복수의 조정점에 각각 대응시켜 화면수직 방향으로 대응한 컨버전스 보정량을 기억하는 수직 컨버전스 기억 수단과, 화면 전체를 수평 방향으로 보정하기 위한 수평 정컨버전스 보정치를 기억하는 수평 정컨버전스 기억 수단과, 화면 전체를 수직 방향으로 보정하기 위한 제 1 정컨버전스 보정치를 격납하는 제 1 정컨버전스 기억 수단과, 상기 제 1 정컨버전스 보정치에 대하여 주사선 간격에 의거한 값만큼 다른 제2정컨버전스 보정치를 격납하는 제 2 정컨버전스 기억 수단과, 상기 수평 및 수직 컨버전스 기억 수단의 독출을 제어하는 어드레스 제어 수단과, 기수 필드와 우수 필드로 상기 제1또는 제 2 정컨버전스 기억 수단의 출력을 전환 선택하는 선택 수단과, 상기 수평 컨버전스 기억 수단에 격납되어 있는 컨버전스 보정량과 상기 수평 정컨버전스 보정치를 가산하는 수평 가산 수단과, 상기 수직 컨버전스 기억 수단에 격납되어 있는 컨버전스 보정량과 상기 선택 수단의 출력을 가산하는 수직 가산 수단과, 상기 수평 가산 수단의 출력을 의하여 상기 복수의 조정점 상호간의 수평방향의 소정 위치의 컨버전스 보정량을 산출하는 수평 내의 연산 수단과, 상기 수직 가산 수단의 출력에 의거하여 상기 복수의 조정점 상호간의 수직 방향의 소정 위치의 컨버전스 보정량을 산출하는 수직 내삽 연산 수단과, 상기 수평 내삽 연산 수단의 출력이 공급되는 수평 컨버전스 보정용 코일과, 상기 수직 내삽 연산 수단의 출력이 공급되는 수직 컨버전스 보정용 코일을 구비한 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 5

화면의 수평 또는 수직 방향으로 설정된 복수의 조정점에 각각 대응시켜 컨버전스 조정용 데이터를 격납하는 제1기억 수단과, 화면 전체를 동일 방향으로 보정하기 위한 정컨버전스 보정치를 격납하는 정컨버전스 기억 수단과, 주사선 간격에 의거하여 상기 정컨버전스 보정치에 대하여 기수 필드에 대응한 제 1 오프셋값 및 우수 필드에 대응한 제 2 오프셋값 격납하는 오프셋값 기억 수단과, 기수 필드와 우수 필드로 상기 오프셋값 기억 수단에 격납되어 있는 상기 제 1 또는 제 2 오프셋값을 전환 선택하여 독출하는 선택 수단과, 상기 정컨버전스 기억 수단에 격납되어 있는 정컨버전스 보정치를 상기 선택 수단의 출력에 의해서 보정하는 동시에 보정한 정컨버전스 보정치를 상기 제1기억 수단에 격납되어 있는 데이터에 가산하는 가산 수단과, 상기 가산 수단의 출력을 수직 방향으로 보간하여 컨버전스 보정용 코일에 공급하는 수직 보간 수단을 구비한 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 6

제5항에 있어서, 상기 정컨버전스 기억 수단은 상기 제1기억 수단에 격납되어 있는 컨버전스 조정용 데이터의 상위 비트에 대응하는 정컨버전스 보정치를 격납하며, 상기 오프셋값 기억 수단은 상기 제 1 기억 수단에 격납되어 있는 컨버전스 조정용 데이터의 하위 비트에 대응하는 제 1 및 제 2 오프셋값을 격납하는 것을 특징으로 하는 디지털 컨버전스 장치.

### 청구항 7

제5항에 있어서, 상기 제 3 기억 수단은 주사선 간격에 의거하여 상기 정컨버전스 보정치에 대하여 기수 필드에 대응한 제 1 및 제 2 오프셋값을 격납하는 동시에 우수 필드에 대응한 제 3 및 제 4 오프셋값을 격납하는 것을 특징으로 하는 디지털 컨버전스 장치.

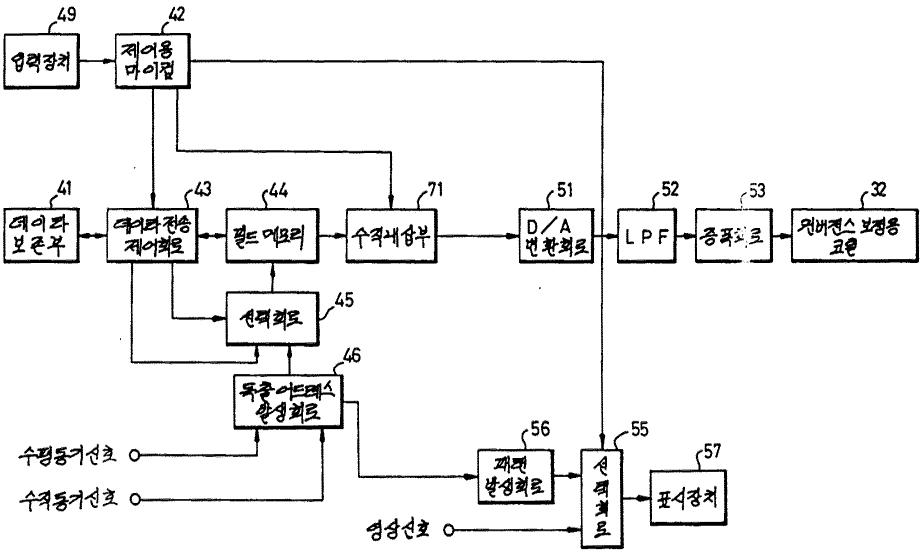
### 청구항 8

제5항에 있어서, 상기 오프셋값 기억 수단은 주사선 간격에 의거하여 화면의 위치에 따라서 상기 정컨버전스 보정치에 대하여 기수 필드에 대응한 복수의 오프셋값을 격납하는 동시에, 화면의 위치에 따라서 우

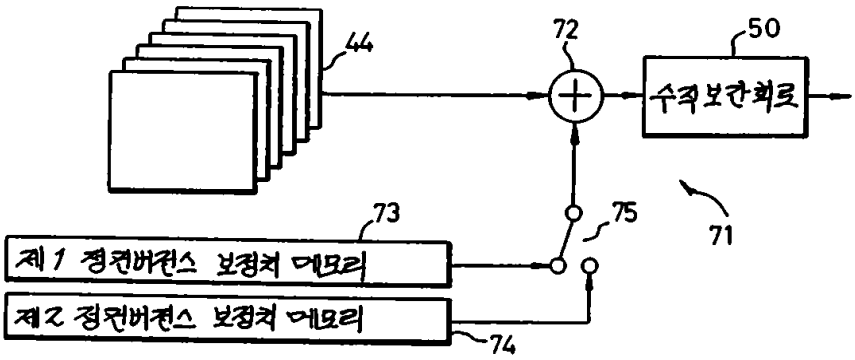
수 필드에 대응한 복수의 오프셋값을 격납하는 것을 특징으로 하는 디지털 컨버전스 장치.

## 도면

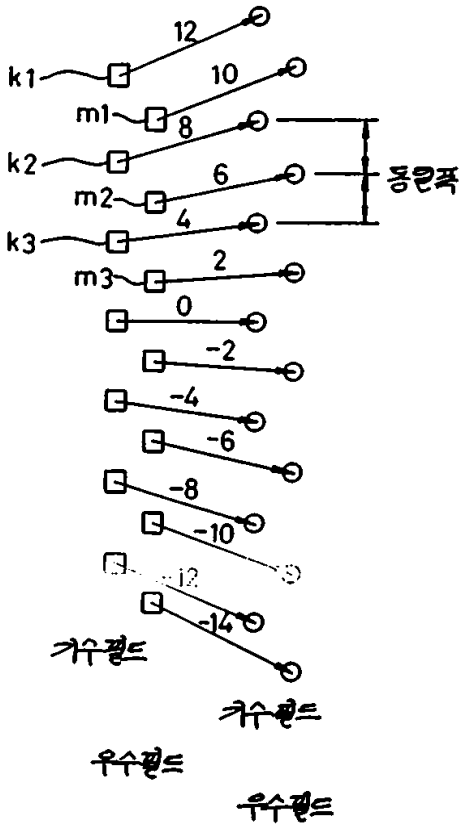
### 도면1



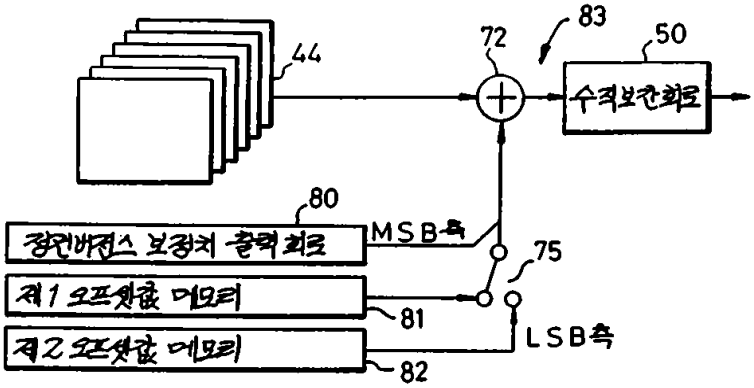

### 도면2



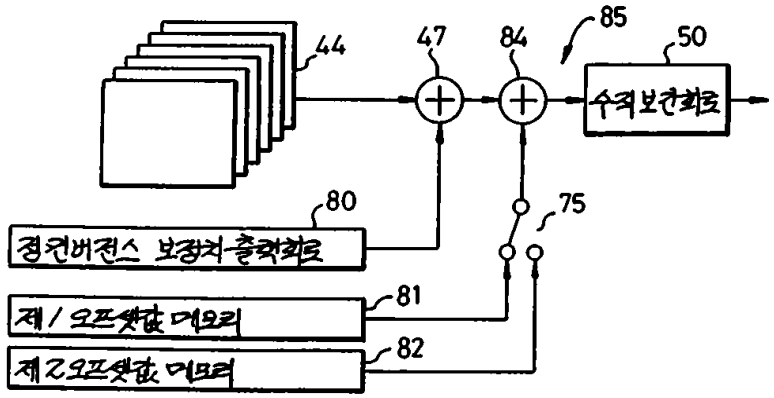
도면3


12
k1
10
m1
8
k2
6
m2
4
k3
2
m3
0
-2
-4
-6
-8
-10
-12
-14
동일폭
기수필드
기수필드
우수필드
우수필드

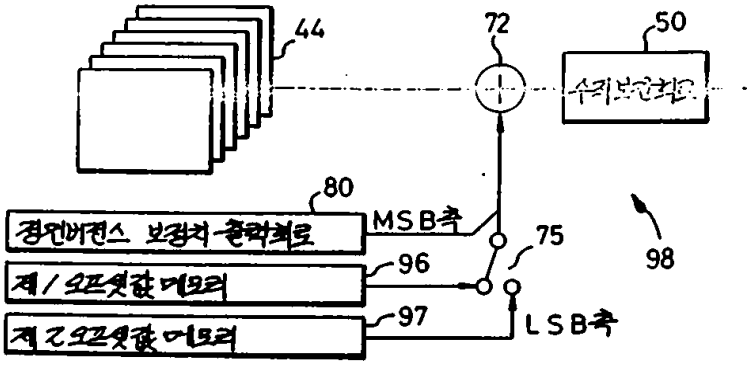
도면4


44
72
83
50
수직보간회로
80
정전버저스 보정치 출력회로
MSB측
75
제1오프셋값 메모리
81
LSB측
제2오프셋값 메모리
82

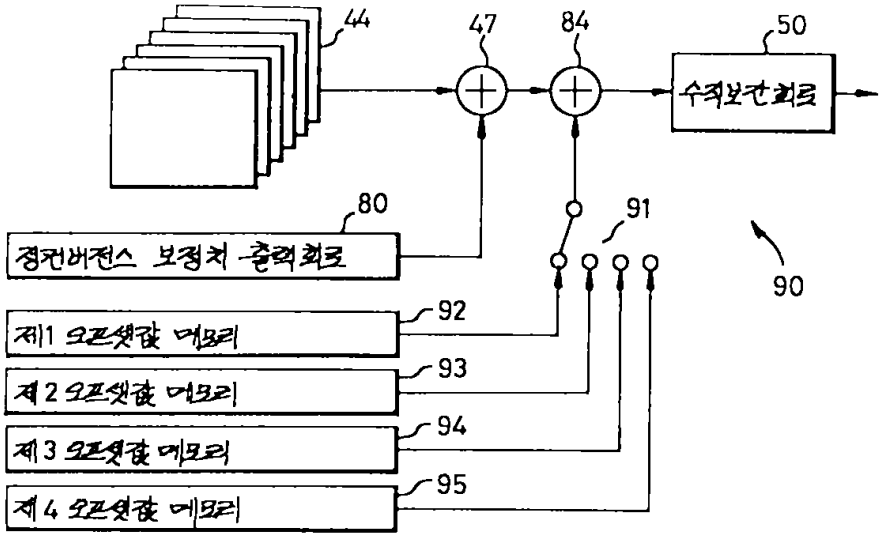
도면5


44
47
84
85
50
수직보간회로
80
75
정전버전스 보정치 출력회로
81
제1오프셋값 메모리
82
제2오프셋값 메모리

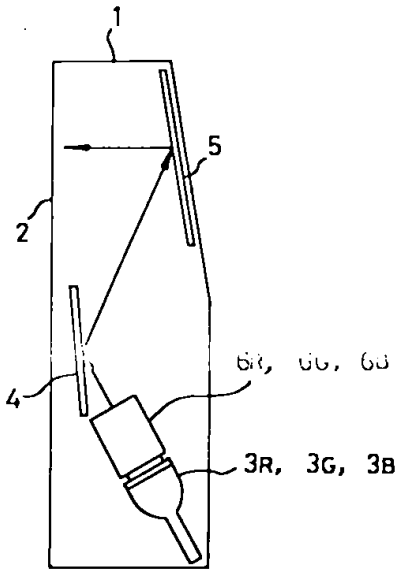
도면6


44
72
50
수직보간회로
80
MSB측
75
98
정전버전스 보정치 출력회로
96
제1오프셋값 메모리
97
제2오프셋값 메모리
LSB측

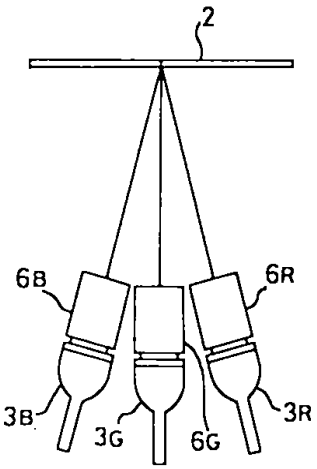
도면7


44
47
84
50
수직보간회로
80
91
90
정전버전스 보정치 출력회로
92
제1 오프셋값 메모리
93
제2 오프셋값 메모리
94
제3 오프셋값 메모리
95
제4 오프셋값 메모리

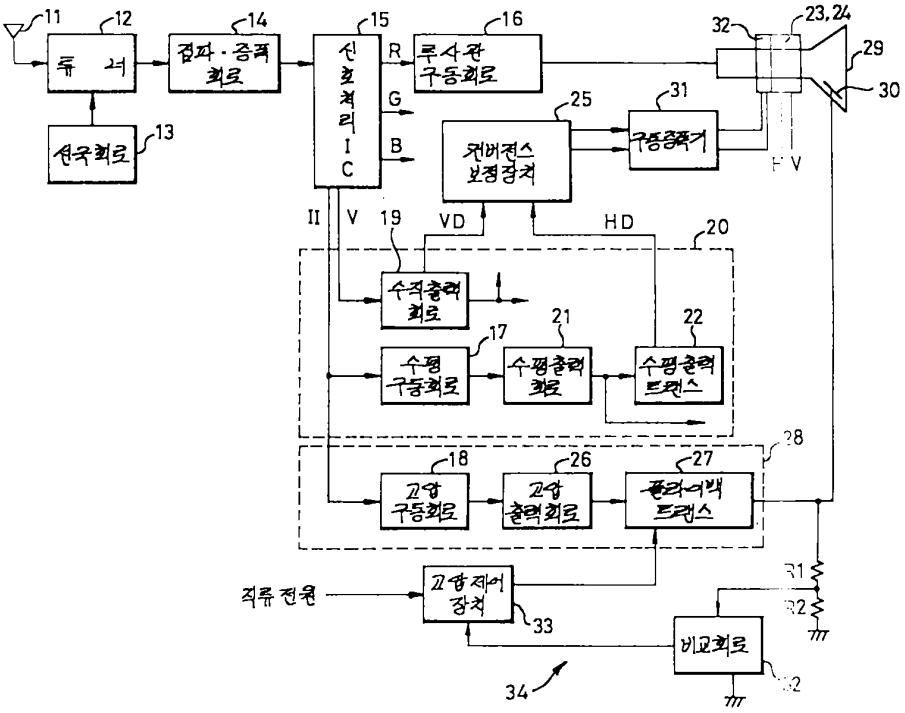
도면8



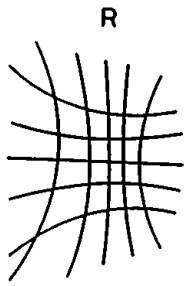

도면9



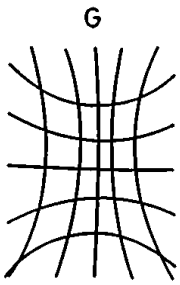
도면10



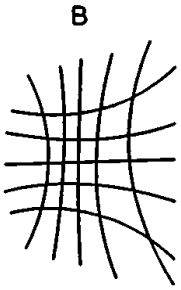

도면11a



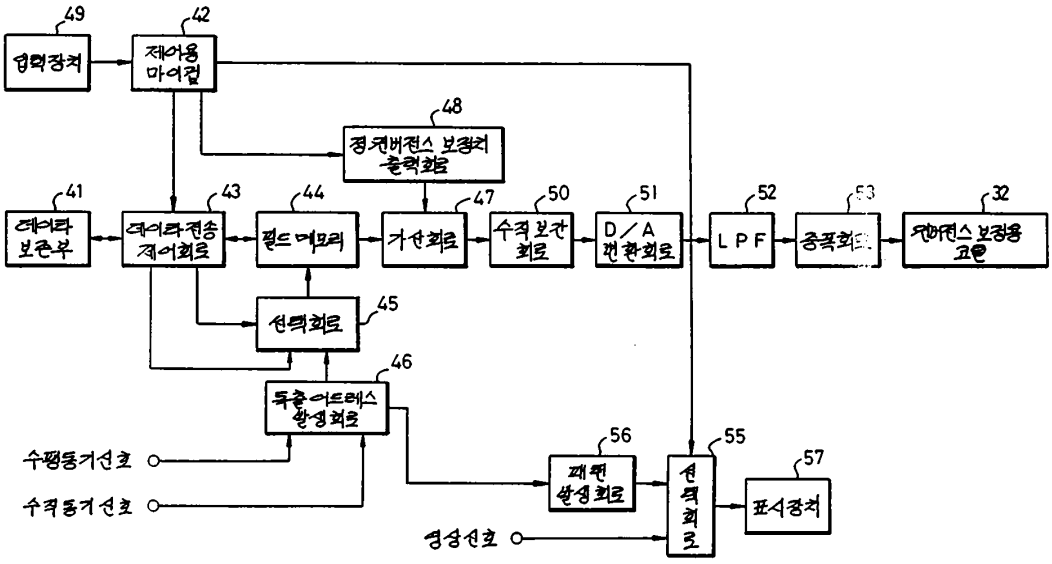

도면11b



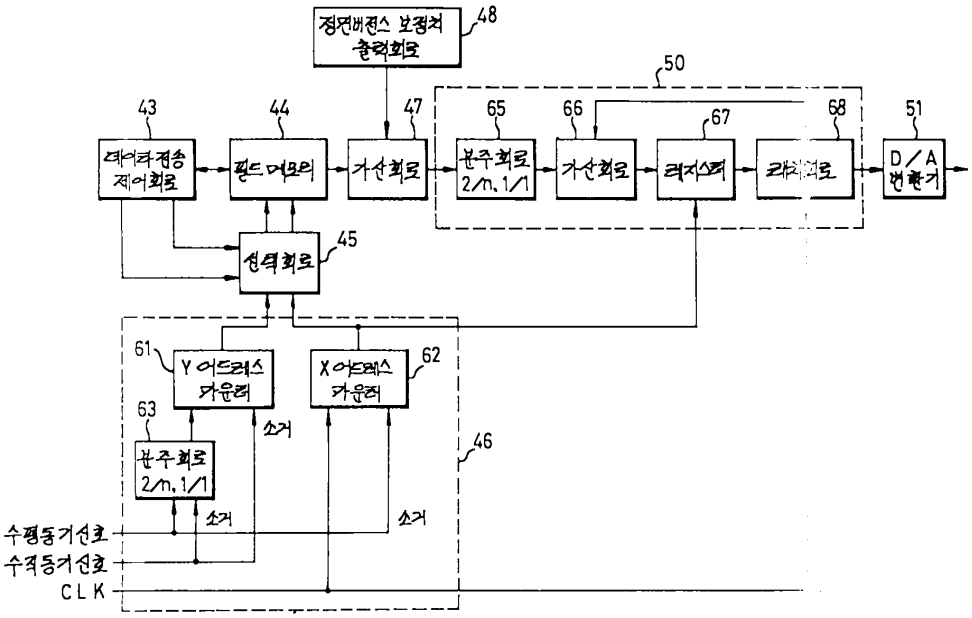
도면11c



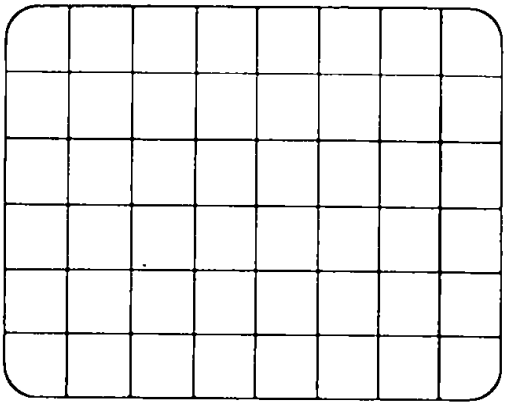

도면12




도면13



도면14



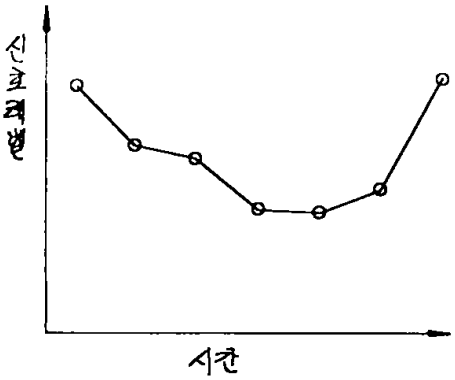
도면15

| | | | | | | |
|---|---|---|---|---|---|---|
| D00 | D10 | D20 | D30 | D40 | D50 | D60 |
| D01 | D11 | D21 | D31 | D41 | D51 | D61 |
| D02 | D12 | D22 | D32 | D42 | D52 | D62 |
| D03 | D13 | D23 | D33 | D43 | D53 | D63 |
| D04 | D14 | D24 | D34 | D44 | D54 | D64 |

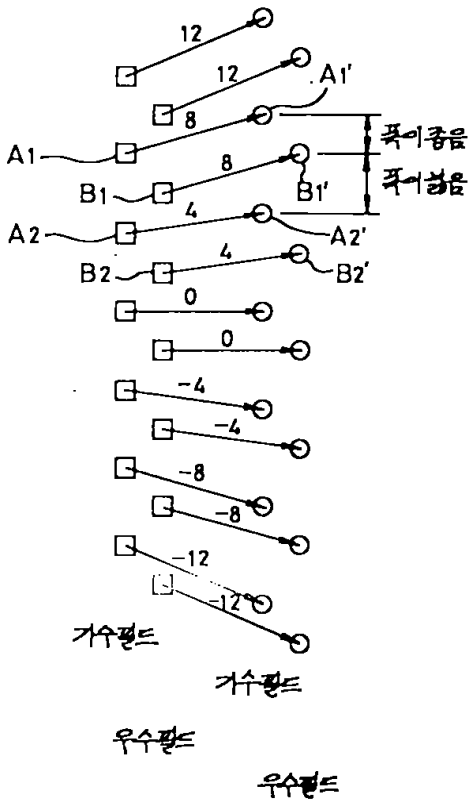
도면16

| | | | | | | |
|---|---|---|---|---|---|---|
| D00 | D10 | D20 | D30 | D40 | D50 | D60 |
| d01 | d11 | d21 | d31 | d41 | d51 | d61 |
| d02 | d12 | d22 | d32 | d42 | d52 | d62 |
| d03 | d13 | d23 | d33 | d43 | d53 | d63 |
| d04 | d14 | d24 | d34 | d44 | d54 | d64 |

도면17


신호레벨
시간

도면18


12
12
A1'
8
A1
8
B1
B1'
폭이좁음
폭이넓음
4
A2
A2'
4
B2
B2'
0
0
-4
-4
-8
-8
-12
-12
기수필드
기수필드
우수필드
우수필드