

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-11073

(P2009-11073A)

(43) 公開日 平成21年1月15日(2009.1.15)

(51) Int.Cl.

H02M 3/28 (2006.01)

F I

H02M 3/28

H02M 3/28

C

L

テーマコード (参考)

5H730

審査請求 未請求 請求項の数 11 O L (全 19 頁)

(21) 出願番号 特願2007-169837 (P2007-169837)
(22) 出願日 平成19年6月28日 (2007. 6. 28)

(71) 出願人 000005821
パナソニック株式会社
大阪府門真市大字門真1006番地
(74) 代理人 100068087
弁理士 森本 義弘
(74) 代理人 100096437
弁理士 笹原 敏司
(74) 代理人 100100000
弁理士 原田 洋平
(72) 発明者 諸田 尚彦
大阪府門真市大字門真1006番地 松下
電器産業株式会社内
Fターム(参考) 5H730 AA20 AS01 BB43 BB52 DD04
EE02 EE07 FD24 FD51 FG07
XX04 XX15 XX26 XX35 XX47

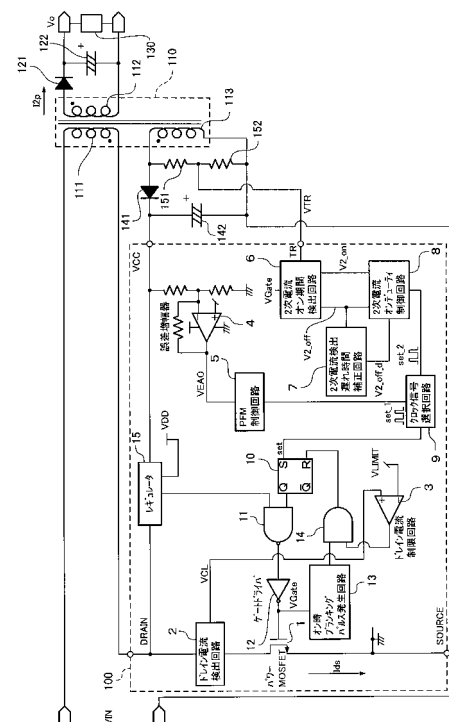
(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 スイッチング素子の発振周波数が高くなっても、2次巻線を流れる2次電流のオンデューティを一定に維持して、高精度な定電流垂下特性を実現するスイッチング電源装置を提供する。

【解決手段】 2次電流オン期間検出回路6が、補助巻線113に発生するフライバック電圧から検出した2次電流のオフタイミングを示す信号を生成し、2次電流検出遅れ時間補正回路7が、スイッチング素子1がターンオフしてから所定期間が経過したタイミングを示す信号を生成し、2次電流オンデューティ制御回路8が、2次電流オン期間検出回路6が生成する信号と、2次電流検出遅れ時間補正回路7が生成する信号に基づき、2次電流のオンデューティが一定となるようにスイッチング素子1をターンオンさせるクロック信号を生成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

1 次巻線と 2 次巻線とを有するトランスと、
 前記 1 次巻線に接続するスイッチング素子と、
 前記スイッチング素子のスイッチング動作を制御して、前記 1 次巻線を介して前記スイッチング素子に入力される第 1 の直流電圧をスイッチング制御する制御回路と、
 前記スイッチング素子のスイッチング動作によって前記 2 次巻線に発生する電圧を第 2 の直流電圧に変換して、前記第 2 の直流電圧を負荷に供給する出力電圧生成部と、
 を備えるスイッチング電源装置であって、

前記制御回路は、

10

前記スイッチング素子に流れる電流が設定値に達すると、前記スイッチング素子をターンオフさせる信号を生成するドレイン電流制限回路と、

前記スイッチング素子がターンオフすると前記 2 次巻線を流れる 2 次電流が流れ終わるタイミングを、前記スイッチング素子のスイッチング動作によって前記トランスの各巻線に発生する電圧から検出し、その検出した 2 次電流のオフタイミングを示す信号を生成する 2 次電流オン期間検出回路と、

前記スイッチング素子がターンオフしてから所定期間が経過したタイミングを示す信号を生成する 2 次電流検出遅れ時間補正回路と、

前記 2 次電流オン期間検出回路が生成する信号と、前記 2 次電流検出遅れ時間補正回路が生成する信号に基づき、前記 2 次電流が流れている第 1 期間と前記 2 次電流が流れていない第 2 期間とからなる第 3 期間に対する前記第 1 期間のオンデューティ比が一定値に維持されるように前記スイッチング素子をターンオンさせるクロック信号を発振する 2 次電流オンデューティ制御回路と、を備えることを特徴とするスイッチング電源装置。

20

【請求項 2】

前記 2 次電流オンデューティ制御回路は、前記 2 次電流検出遅れ時間補正回路が生成する信号により、前記所定期間、ディセーブル状態となることを特徴とする請求項 1 記載のスイッチング電源装置。

【請求項 3】

前記 2 次電流オンデューティ制御回路は、前記所定期間が経過してから、前記 2 次電流オン期間検出回路により検出された 2 次電流のオフタイミングまでの期間を t_{ron} 、前記 2 次電流オン期間検出回路により検出された 2 次電流のオフタイミングから、次に前記スイッチング素子がターンオフするまでの期間を t_{roff} とした場合に、 t_{ron} と t_{roff} との比が一定となるように、前記スイッチング素子をターンオンさせるクロック信号を発振することを特徴とする請求項 1 もしくは 2 のいずれかに記載のスイッチング電源装置。

30

【請求項 4】

前記 2 次電流検出遅れ時間補正回路は、前記 2 次電流オン期間検出回路の検出遅れ時間を Δt_r 、前記所定期間を Δt 、前記所定期間 Δt が経過してから、前記 2 次電流オン期間検出回路により検出された 2 次電流のオフタイミングまでの期間を t_{ron} 、前記 2 次電流オン期間検出回路により検出された 2 次電流のオフタイミングから、次に前記スイッチング素子がターンオフするまでの期間を t_{roff} 、 t_{ron} と t_{roff} との比を α とした場合に、

40

$$\Delta t = \Delta t_r (1 + \alpha) / \alpha$$

の関係を満たすように、前記所定期間が設定されていることを特徴とする請求項 1 ないし 3 のいずれかに記載のスイッチング電源装置。

【請求項 5】

請求項 1 ないし 4 のいずれかに記載のスイッチング電源装置であって、

前記制御回路は、さらに、

前記スイッチング素子をターンオンさせるクロック信号を発振するとともに、そのクロ

50

ック信号の周波数を、前記第 2 の直流電圧が一定値で維持されるように、前記第 2 の直流電圧に応じて変化させる P F M 制御回路と、

前記 P F M 制御回路が発振するクロック信号と前記 2 次電流オンデューティ制御回路が発振するクロック信号のうち周波数の低い方のクロック信号を選択し、その選択したクロック信号により前記スイッチング素子をターンオンさせるクロック信号選択回路と、を備える

ことを特徴とするスイッチング電源装置。

【請求項 6】

前記 2 次電流オン期間検出回路は、前記 2 次電流のオフタイミングとして、前記スイッチング素子がターンオフした後に前記 1 次巻線に最初に現れる電圧の極性反転のタイミングを検出することを特徴とする請求項 1 ないし 5 のいずれかに記載のスイッチング電源装置。

10

【請求項 7】

前記トランスは、さらに補助巻線を有し、前記 2 次電流オン期間検出回路は、前記 2 次電流のオフタイミングとして、前記スイッチング素子がターンオフした後に前記補助巻線に最初に現れる電圧の極性反転のタイミングを検出することを特徴とする請求項 1 ないし 5 のいずれかに記載のスイッチング電源装置。

【請求項 8】

前記スイッチング素子と前記制御回路が同一半導体基板上に形成された半導体素子であることを特徴とする請求項 1 ないし 7 のいずれかに記載のスイッチング電源装置。

20

【請求項 9】

前記 2 次電流検出遅れ時間補正回路の一部が、前記半導体素子の外部部品により構成され、前記外部部品により、前記所定期間の設定が可能であることを特徴とする請求項 8 記載のスイッチング電源装置。

【請求項 10】

前記半導体素子は、外部接続端子として、少なくとも、前記スイッチング素子の高電圧入力端子と、前記スイッチング素子の出力端子と、前記 2 次電流オン期間検出回路の入力端子と、を備えることを特徴とする請求項 8 もしくは 9 のいずれかに記載のスイッチング電源装置。

【請求項 11】

前記半導体素子は、外部接続端子として、前記スイッチング素子の高電圧入力端子と、前記スイッチング素子の出力端子とを少なくとも備え、前記スイッチング素子の高電圧入力端子が前記 2 次電流オン期間検出回路の入力端子を兼ねることを特徴とする請求項 8 もしくは 9 のいずれかに記載のスイッチング電源装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、定電流垂下特性を実現するスイッチング電源装置に関する。

【背景技術】

【0002】

例えば、充電器用の電源装置には、2 次側に出力電圧検出回路と定電流制御回路とフォトカプラを設けて、定電圧制御と定電流垂下特性を実現した小型のスイッチング電源装置が一般的に用いられている。

40

【0003】

また、2 次側に出力電圧検出回路と定電流制御回路とフォトカプラを設けずに、1 次側でこれらの機能を実現することで、さらなる小型化を図ったスイッチング電源装置が提案されている（例えば、特許文献 1 参照。）。

【0004】

この従来のスイッチング電源装置は、トランスの補助巻線に発生するフライバック電圧の立ち下がりタイミングを検出することで、トランスの 2 次巻線を流れる 2 次電流が流れ

50

終わるタイミング（２次電流のオフタイミング）を検出し、これにより、スイッチング素子がターンオフすると流れ始める２次電流が流れている期間（２次電流のオン期間）を検出しており、このように検出した２次電流のオン期間を示す信号（２次デューティ制御信号） $V2_on$ を生成し、この信号 $V2_on$ のデューティレシオ $D2_on'$ が一定になるようにスイッチング素子の発振周波数（スイッチング周波数）を制御することで、２次電流のデューティレシオ $D2_on$ を一定にして、定電流垂下特性を実現している。

【０００５】

なお、２次電流のデューティレシオ $D2_on$ は、２次電流のオン期間を $t2_on$ 、スイッチング素子の発振周期を T とすると、

$$D2_on = t2_on / T$$

となる。

【０００６】

この従来のスイッチング電源装置の定電流領域における動作について、図６を用いて説明する。図６は、従来のスイッチング電源装置の定電流領域における各信号波形のタイミングチャートを示している。図６に示す各波形は上から順に、スイッチング素子を流れるドレイン電流 I_{ds} の波形、補助巻線に発生するフライバック電圧 T_R の波形、２次デューティ制御信号 $V2_on$ の波形、２次電流 $I2_p$ の波形を示す。

【０００７】

従来のスイッチング電源装置は、補助巻線に発生するフライバック電圧 T_R の波形の立ち下りタイミングを検出して、ドレイン電流 I_{ds} の波形がオフしてからフライバック電圧 T_R の波形が立ち下るまでハイレベルとなり、その立ち下りタイミングから、スイッチング素子が次にターンオンして再度ターンオフするまでローレベルとなる２次デューティ制御信号 $V2_on$ を生成し、この信号 $V2_on$ のデューティレシオ $D2_on'$ が一定となるようにスイッチング周波数を制御することで、２次電流 $I2_p$ のデューティレシオ $D2_on$ を一定にしていた。

【０００８】

なお、 $D2_on'$ は、ドレイン電流 I_{ds} の波形がオフしてからフライバック電圧 T_R の波形が立ち下るまでの期間を t_{ron} 、スイッチング素子の発振周期を T とすると、

$$D2_on' = t_{ron} / T$$

となる。

【０００９】

しかしながら、このように $D2_on'$ が一定となるようにスイッチング素子の発振周波数を制御するのみでは、高精度な定電流垂下特性を実現できない。以下、その理由について説明する。

【００１０】

補助巻線に発生するフライバック電圧 T_R は、２次電流 $I2_p$ が流れ終わってから低下し始め、その波形は、トランスのインダクタンスとスイッチング素子の容量とによる共振波形になるので、なだらかである。また、フライバック電圧 T_R の立ち下りタイミングを検出する設定電圧は、入力電圧変動に対応するために、通常は低い電圧に設定される。したがって、２次電流 $I2_p$ の流れ終わりから、フライバック電圧 T_R の立ち下りタイミングの検出までに検出遅れ時間 Δt_r が発生する。

【００１１】

この検出遅れ時間 Δt_r は出力によらず一定であり、トランスのインダクタンス L と、スイッチング素子を構成するパワーＭＯＳＦＥＴのドレイン－ソース間容量 C とで定義され、 $(LC)^{1/2}$ に比例する。一方、 $D2_on'$ が一定となるようにスイッチング周波数を制御する定電流領域では、出力電圧が高いほどスイッチング周波数が高くなる。したがって、定電流領域では、出力電圧が高くなるほど、検出遅れ時間 Δt_r による影響で、２次電流 $I2_p$ のデューティレシオ $D2_on$ が小さくなる。その結果、出力電流が小さくなる。

【００１２】

図 7 に、従来のスイッチング電源装置における出力特性を示す。図 7 に示すように、従来のスイッチング電源装置では、定電流領域において、出力電圧 V_o が高いほど、スイッチング周波数が高くなり、検出遅れ時間 Δt_r の影響により出力電流 I_o が小さくなる。逆に、出力電圧 V_o が低いほど、スイッチング周波数が低くなり、検出遅れ時間 Δt_r の影響が小さくなり、 D_{2on} が D_{2on}' に近づき、出力電流 I_o が大きくなる。

【0013】

以上のように、 D_{2on}' を一定に制御しても、2 次電流 I_{2p} のデューティレシオ D_{2on} は負荷によって変動する。そのため、出力電流 I_o が負荷によって変動することになり、高精度な定電流垂下特性を得ることができなくなる。

【0014】

また、スイッチング電源の小型化のためにはスイッチング周波数の高周波化が有効であるが、上述したように、従来のスイッチング電源装置では検出遅れ時間 Δt_r の影響を排除できず、高周波化するほど高精度な定電流特性を得ることができないため、より一層の小型化を図ることが難しかった。

【特許文献 1】欧州特許出願公開第 1 2 1 1 7 9 4 号明細書

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明は、上記問題点に鑑み、スイッチング素子の発振周波数が高くなっても、2 次巻線を流れる 2 次電流のオンデューティを一定に維持して、高精度な定電流垂下特性を実現するスイッチング電源装置を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明の請求項 1 記載のスイッチング電源装置は、
1 次巻線と 2 次巻線とを有するトランスと、
前記 1 次巻線に接続するスイッチング素子と、
前記スイッチング素子のスイッチング動作を制御して、前記 1 次巻線を介して前記スイッチング素子に入力される第 1 の直流電圧をスイッチング制御する制御回路と、
前記スイッチング素子のスイッチング動作によって前記 2 次巻線に発生する電圧を第 2 の直流電圧に変換して、前記第 2 の直流電圧を負荷に供給する出力電圧生成部と、
を備えるスイッチング電源装置であって、
前記制御回路は、
前記スイッチング素子に流れる電流が設定値に達すると、前記スイッチング素子をターンオフさせる信号を生成するドレイン電流制限回路と、
前記スイッチング素子がターンオフすると前記 2 次巻線を流れる 2 次電流が流れ終わるタイミングを、前記スイッチング素子のスイッチング動作によって前記トランスの各巻線に発生する電圧から検出し、その検出した 2 次電流のオフタイミングを示す信号を生成する 2 次電流オン期間検出回路と、
前記スイッチング素子がターンオフしてから所定期間が経過したタイミングを示す信号を生成する 2 次電流検出遅れ時間補正回路と、
前記 2 次電流オン期間検出回路が生成する信号と、前記 2 次電流検出遅れ時間補正回路が生成する信号に基づき、前記 2 次電流が流れている第 1 期間と前記 2 次電流が流れていない第 2 期間とからなる第 3 期間に対する前記第 1 期間のオンデューティ比が一定値に維持されるように前記スイッチング素子をターンオンさせるクロック信号を発振する 2 次電流オンデューティ制御回路と、を備えることを特徴とする。

【0017】

また、本発明の請求項 2 記載のスイッチング電源装置は、請求項 1 記載のスイッチング電源装置であって、前記 2 次電流オンデューティ制御回路は、前記 2 次電流検出遅れ時間補正回路が生成する信号により、前記所定期間、ディセーブル状態となることを特徴とす

10

20

30

40

50

る。

【0018】

また、本発明の請求項3記載のスイッチング電源装置は、請求項1もしくは2のいずれかに記載のスイッチング電源装置であって、前記2次電流オンデューティ制御回路は、前記所定期間が経過してから、前記2次電流オン期間検出回路により検出された2次電流のオフタイミグまでの期間を t_{ron} 、前記2次電流オン期間検出回路により検出された2次電流のオフタイミグから、次に前記スイッチング素子がターンオフするまでの期間を t_{roff} とした場合に、 t_{ron} と t_{roff} との比が一定となるように、前記スイッチング素子をターンオンさせるクロック信号を発振することの特徴とする。

【0019】

また、本発明の請求項4記載のスイッチング電源装置は、請求項1ないし3のいずれかに記載のスイッチング電源装置であって、前記2次電流検出遅れ時間補正回路は、前記2次電流オン期間検出回路の検出遅れ時間を Δt_r 、前記所定期間を Δt 、前記所定期間 Δt が経過してから、前記2次電流オン期間検出回路により検出された2次電流のオフタイミグまでの期間を t_{ron} 、前記2次電流オン期間検出回路により検出された2次電流のオフタイミグから、次に前記スイッチング素子がターンオフするまでの期間を t_{roff} 、 t_{ron} と t_{roff} との比を α とした場合に、

$$\Delta t = \Delta t_r (1 + \alpha) / \alpha$$

の関係を満たすように、前記所定期間が設定されていることを特徴とする。

【0020】

また、本発明の請求項5記載のスイッチング電源装置は、請求項1ないし4のいずれかに記載のスイッチング電源装置であって、前記制御回路は、さらに、前記スイッチング素子をターンオンさせるクロック信号を発振するとともに、そのクロック信号の周波数を、前記第2の直流電圧が一定値で維持されるように、前記第2の直流電圧に応じて変化させるPFM制御回路と、前記PFM制御回路が発振するクロック信号と前記2次電流オンデューティ制御回路が発振するクロック信号のうち周波数の低い方のクロック信号を選択し、その選択したクロック信号により前記スイッチング素子をターンオンさせるクロック信号選択回路と、を備えることを特徴とする。

【0021】

また、本発明の請求項6記載のスイッチング電源装置は、請求項1ないし5のいずれかに記載のスイッチング電源装置であって、前記2次電流オン期間検出回路は、前記2次電流のオフタイミグとして、前記スイッチング素子がターンオフした後に前記1次巻線に最初に現れる電圧の極性反転のタイミグを検出することの特徴とする。

【0022】

また、本発明の請求項7記載のスイッチング電源装置は、請求項1ないし5のいずれかに記載のスイッチング電源装置であって、前記トランスは、さらに補助巻線を有し、前記2次電流オン期間検出回路は、前記2次電流のオフタイミグとして、前記スイッチング素子がターンオフした後に前記補助巻線に最初に現れる電圧の極性反転のタイミグを検出することの特徴とする。

【0023】

また、本発明の請求項8記載のスイッチング電源装置は、請求項1ないし7のいずれかに記載のスイッチング電源装置であって、前記スイッチング素子と前記制御回路が同一半導体基板上に形成された半導体素子であることを特徴とする。

【0024】

また、本発明の請求項9記載のスイッチング電源装置は、請求項8記載のスイッチング電源装置であって、前記2次電流検出遅れ時間補正回路の一部が、前記半導体素子の外部部品により構成され、前記外部部品により、前記所定期間の設定が可能であることを特徴とする。

【0025】

また、本発明の請求項10記載のスイッチング電源装置は、請求項8もしくは9のい

10

20

30

40

50

れかに記載のスイッチング電源装置であって、前記半導体素子は、外部接続端子として、少なくとも、前記スイッチング素子の高電圧入力端子と、前記スイッチング素子の出力端子と、前記２次電流オン期間検出回路の入力端子と、を備えることを特徴とする。

【００２６】

また、本発明の請求項１記載のスイッチング電源装置は、請求項８もしくは９のいずれかに記載のスイッチング電源装置であって、前記半導体素子は、外部接続端子として、前記スイッチング素子の高電圧入力端子と、前記スイッチング素子の出力端子とを少なくとも備え、前記スイッチング素子の高電圧入力端子が前記２次電流オン期間検出回路の入力端子を兼ねることを特徴とする。

【発明の効果】

10

【００２７】

本発明の好ましい形態によれば、スイッチング素子の発振周波数が高くなっても、２次巻線を通る２次電流のオンデューティを一定に維持して、高精度な定電流垂下特性を実現することができる。したがって、２次側に出力電圧検出回路や、定電流制御回路、フォトカプラを設けることなく、少ない部品点数で高精度な充電器用スイッチング電源を構成でき、充電器用スイッチング電源の低コスト化、小型化を実現できる。

【発明を実施するための最良の形態】

【００２８】

以下、本発明の実施の形態に係るスイッチング電源装置について、図面を参照しながら説明する。図１は本発明の実施の形態に係るスイッチング電源装置の一構成例を示すブロック図である。

20

【００２９】

図１において、スイッチング電源制御用の半導体装置（レギュレーション回路）１００は、内部に、パワーＭＯＳＦＥＴからなるスイッチング素子１と、スイッチング素子１のスイッチング動作を制御する制御回路を備える。また、外部接続端子として、スイッチング素子１の高電圧入力端子（ＤＲＡＩＮ端子）、補助電源電圧入力端子（ＶＣＣ端子）、後述する２次電流オン期間検出回路の入力端子である２次電流オフタイミング検出端子（ＴＲ端子）、スイッチング素子１の出力端子でもある制御回路のＧＮＤ端子（ＳＯＵＲＣＥ端子）の４端子を備える。

【００３０】

30

トランス１１０は、１次巻線１１１と、２次巻線１１２と、補助巻線１１３とを備える。１次巻線１１１と２次巻線１１２は極性が逆であり、当該スイッチング電源装置はフライバック型となっている。また、補助巻線１１３と２次巻線１１２は極性が同じであり、補助巻線１１３には、スイッチング素子１のスイッチング動作によって２次巻線１１２に発生する交流電圧（２次側交流電圧）に比例する交流電圧（補助側交流電圧）が発生する。

【００３１】

１次巻線１１１は半導体装置１００のＤＲＡＩＮ端子に接続しており、制御回路は、スイッチング素子１のスイッチング動作を制御して、１次巻線１１１を介してスイッチング素子１に入力される第１の直流電圧（入力電圧）ＶＩＮをスイッチング制御し、２次巻線１１２および補助巻線１１３に交流電圧を発生させる。第１の直流電圧ＶＩＮは、例えば商用の交流電源が整流且つ平滑化されたものである。

40

【００３２】

２次巻線１１２には、ダイオード１２１とコンデンサ１２２とからなる出力電圧生成部が接続している。出力電圧生成部は、スイッチング素子１のスイッチング動作によって２次巻線１１２に発生する２次側交流電圧を整流且つ平滑化して第２の直流電圧（出力電圧）Ｖｏに変換し、その電圧Ｖｏを負荷１３０に供給する。

【００３３】

補助巻線１１３には、ダイオード１４１とコンデンサ１４２とからなる整流平滑化回路が接続している。この整流平滑化回路は、スイッチング素子１のスイッチング動作によ

50

て補助巻線 113 に発生する補助側交流電圧を整流且つ平滑化して補助電源電圧 V_{CC} に変換し、その電圧 V_{CC} を半導体装置 100 の V_{CC} 端子に供給する。補助電源電圧 V_{CC} は出力電圧 V_o に比例しており、この整流平滑化回路は、出力電圧検出部として活用される。さらに、この整流平滑化回路は、後述するレギュレータ 15 によって、半導体装置 100 の補助電源部としても活用される。

【0034】

また補助巻線 113 には、2つの抵抗器 151、152 が接続しており、抵抗器 151、152 の接続点には半導体装置 100 の TR 端子が接続している。したがって、 TR 端子には、補助側交流電圧を分圧した電圧 (TR 端子電圧 V_{TR}) が印加される。後述するように、半導体装置 100 は、スイッチング素子 1 がターンオフしてから 2 次巻線 112 を流れ始める電流 (2 次電流) が流れ終わるタイミング (2 次電流のオフタイミング) として、 TR 端子電圧 V_{TR} の立ち下りのタイミングを検出する。

10

【0035】

続いて、半導体装置 100 が備える制御回路について説明する。この制御回路は、スイッチング素子 1 のターンオフのタイミングを決定するターンオフ制御機能、スイッチング素子 1 のターンオンのタイミングを決定するターンオン制御機能、スイッチング素子 1 のスイッチング動作を制御するスイッチング制御機能、スイッチング素子 1 のターンオン時のスパイク電流によってスイッチング素子 1 がターンオフするのを防止する誤動作防止機能、並びに当該制御回路の内部電源電圧 V_{DD} を制御する内部電源電圧制御機能に大別される。さらに、ターンオン制御機能は、PFM 制御による定電圧制御機能、ある負荷範囲において出力電流 I_o を一定に制御する定電流制御機能、並びに定電圧制御機能および定電流制御機能によって発振される第 1 と第 2 のクロック信号のうちの一方を選択するとクロック信号選択機能に大別される。以下、ターンオフ制御機能、定電圧制御機能、定電流制御機能、クロック信号選択機能、スイッチング制御機能、誤動作防止機能、内部電源電圧制御機能の順に説明する。

20

【0036】

まず、ターンオフ制御機能について説明する。この機能は、ドレイン電流検出回路 2 とドレイン電流制限回路 3 により実現する。ドレイン電流検出回路 2 は $DRAIN$ 端子に接続しており、スイッチング素子 1 に流れるドレイン電流 I_{ds} を検出し、その電流値に応じた電圧となるドレイン電流検出信号 V_{CL} を生成する。

30

【0037】

ドレイン電流制限回路 3 は、予め設定された基準電圧 (過電流保護基準電圧) V_{LIMIT} とドレイン電流検出信号 V_{CL} とを比較して、ドレイン電流検出信号 V_{CL} が過電流保護基準電圧 V_{LIMIT} に達すると、スイッチング素子 1 をターンオフさせるためのリセット信号を生成し、フリップフロップ回路 10 をリセット状態にして、スイッチング素子 1 をターンオフさせる。

【0038】

このように、ドレイン電流制限回路 3 は、ドレイン電流 I_{ds} が過電流保護基準電圧 V_{LIMIT} で決まる設定値に達すると、スイッチング素子 1 をターンオフさせる信号を生成する。よって、ドレイン電流 I_{ds} のピーク値は、過電流保護基準電圧 V_{LIMIT} で決まる設定値で一定となる。

40

【0039】

続いて、PFM 制御による定電圧制御機能について説明する。この機能は、誤差増幅器 4 と PFM 制御回路 5 により実現する。 V_{CC} 端子に入力される補助電源電圧 V_{CC} は、負荷 130 に供給する第 2 の直流電圧 V_o に比例しており、誤差増幅器 4 は、補助電源電圧 V_{CC} と安定化用基準電圧とを比較して、その差から誤差電圧信号 V_{EAO} を生成する。具体的には、負荷 130 が大きくなり、出力電圧 V_o が小さくなると、誤差電圧信号 V_{EAO} の信号レベル (電圧) は大きくなる。逆に、負荷 130 が小さくなり、出力電圧 V_o が大きくなると、誤差電圧信号 V_{EAO} の信号レベル (電圧) は小さくなる。

【0040】

50

P F M制御回路 5 は、内部に第 1 のクロック信号 $s e t _ 1$ を発振する発振器を備え、スイッチング素子 1 をターンオンさせるための第 1 のクロック信号 $s e t _ 1$ を発振する一方で、その第 1 のクロック信号 $s e t _ 1$ の周波数を、出力電圧 $V o$ が一定値で維持されるように、誤差電圧信号 $V E A O$ (出力電圧 $V o$) に応じて変化させる。具体的には、誤差電圧信号 $V E A O$ が大きくなると、第 1 のクロック信号 $s e t _ 1$ の周波数を高くする。逆に、誤差電圧信号 $V E A O$ が小さくなると、第 1 のクロック信号 $s e t _ 1$ の周波数を低くする。この第 1 のクロック信号 $s e t _ 1$ が、定電圧領域におけるスイッチング素子 1 のターンオンのタイミングを制御しており、定電圧領域では、第 1 のクロック信号 $s e t _ 1$ により当該スイッチング電源装置の出力電圧 $V o$ が一定に保たれる。

【0041】

続いて、定電流制御機能について説明する。この機能は、2 次電流オン期間検出回路 6、2 次電流検出遅れ時間補正回路 7、および 2 次電流オンデューティ制御回路 8 により実現する。この機能により、2 次電流が流れている第 1 期間 (2 次電流のオン期間) と 2 次電流が流れていない第 2 期間 (2 次電流のオフ期間) とからなる第 3 期間、すなわちスイッチング素子 1 の発振周期に対する 2 次電流のオン期間のオンデューティ比 (2 次電流のデューティレシオ) が一定となるようにスイッチング素子 1 の発振周波数を制御して、ある負荷範囲において出力電流を一定に制御することができる。

【0042】

2 次電流オン期間検出回路 6 は T R 端子に接続しており、T R 端子電圧 $V T R$ から 2 次電流のオフタイミングを検出する。また 2 次電流オン期間検出回路 6 は、後述するゲートドライバ 1 2 が生成する駆動信号 $V G a t e$ から 2 次電流が流れ始めるタイミング (2 次電流のオンタイミング) を検出する。このようにして、2 次電流オン期間検出回路 6 は、2 次電流のオン期間を検出する。そして、2 次電流オン期間検出回路 6 は、その検出した 2 次電流のオンタイミングとオフタイミングを示す信号、すなわち 2 次電流のオン期間を示す信号 $V 2 _ o n$ を生成する。さらに、2 次電流オン期間検出回路 6 は、信号 $V 2 _ o n$ の反転信号 $V 2 _ o f f$ を生成する。ここでは、信号 $V 2 _ o n$ は、検出した 2 次電流のオン期間に信号レベルがハイレベルとなる論理信号であり、検出した 2 次電流のオフタイミングにおいてローレベルに反転する。

【0043】

すなわち、フライバック型のスイッチング電源装置では、スイッチング素子 1 のオン期間に、トランス 1 1 0 の 1 次巻線 1 1 1 に電流が流れてトランス 1 1 0 にエネルギーが蓄えられ、スイッチング素子 1 のオフ期間に、トランス 1 1 0 に蓄えられたエネルギーが放出されてトランス 1 1 0 の 2 次巻線 1 1 2 に電流 (2 次電流) が流れる。その後、2 次電流がゼロになると、トランス 1 1 0 のインダクタンスとスイッチング素子 1 の寄生容量による共振現象が起こる。この共振現象がトランス 1 1 0 の各巻線に現れるので、本実施の形態では、T R 端子を補助巻線 1 1 3 に接続して、2 次電流オン期間検出回路 6 において、2 次電流のオフタイミングとして、スイッチング素子 1 がターンオフした後に補助側交流電圧の波形に最初に現れる立ち下りのタイミング (電圧の極性反転のタイミング) を検出する。

【0044】

また、2 次電流はスイッチング素子 1 がターンオフすると流れ始めるので、2 次電流オン期間検出回路 6 は、2 次電流のオンタイミングとして、ゲートドライバ 1 2 が生成する駆動信号 $V G a t e$ の立ち下りを検出する。

【0045】

2 次電流検出遅れ時間補正回路 7 は、2 次電流オン期間検出回路 6 が生成する信号 $V 2 _ o f f$ を基に、スイッチング素子 1 がターンオフしてから所定期間が経過したタイミングを示す信号 $V 2 _ o f f _ d$ を生成する。具体的には、2 次電流検出遅れ時間補正回路 7 は、2 次電流オン期間検出回路 6 が検出した 2 次電流のオフタイミングでハイレベルとなり、スイッチング素子 1 がターンオフしてから所定期間が経過したタイミングでローレベルとなる信号 $V 2 _ o f f _ d$ を生成する。

10

20

30

40

50

【0046】

2次電流オンデューティ制御回路8は、2次電流オン期間検出回路6が生成する信号V2_onと、2次電流検出遅れ時間補正回路7が生成する信号V2_off_dに基づき、2次電流のデューティレシオ（2次電流のオンデューティ）が所定値（一定値）に維持されるようにスイッチング素子1をターンオンさせるための第2のクロック信号set_2を発振する。

【0047】

定電流領域では、この第2のクロック信号set_2が立ち上がる毎に、フリップフロップ回路10がセット状態となり、スイッチング素子1がターンオンする。よって、定電流領域では、第2のクロック信号set_2によりスイッチング素子1の発振周波数が決まる。第2のクロック信号set_2の周波数は、負荷130に流れる電流が大きくなり2次電流のオン期間が長くなるにつれて低くなる。

【0048】

続いて、クロック信号選択機能について説明する。この機能は、クロック信号選択回路9により実現する。クロック信号選択回路9は、PFM制御回路5が発振する第1のクロック信号set_1と、2次電流オンデューティ制御回路8が発振する第2のクロック信号set_2のうち、周波数の低い方、つまり周期の長い方の信号を選択してフリップフロップ回路10のセット端子へ入力する。

【0049】

したがって、クロック信号選択回路9は、2次電流のオンデューティが一定値に達していない定電圧領域では、第1のクロック信号set_1の周波数の方が第2のクロック信号set_2の周波数よりも低いため、第1のクロック信号set_1を選択する。一方、負荷130があるレベルより大きくなり、2次電流のオンデューティが一定値に達している定電流領域では、第2のクロック信号set_2の周波数の方が第1のクロック信号set_1の周波数よりも低くなるため、第2のクロック信号set_2を選択する。よって、2次側の負荷に応じて、定電圧制御と定電流制御が選択されることになる。

【0050】

続いて、スイッチング制御機能について説明する。この機能は、フリップフロップ回路10、NAND回路11、ゲートドライバ12により実現する。フリップフロップ回路10は、クロック信号選択回路9が選択したクロック信号setをセット端子に入力し、クロック信号setが立ち上がるとセット状態になる。また、リセット端子に、AND回路14を介してリセット信号が入力されるとリセット状態になる。フリップフロップ回路10は、セット状態およびリセット状態に応じて、信号レベルがハイレベルとローレベルとの間で遷移する出力信号（第1論理信号）を生成する。すなわち、出力信号の信号レベルは、フリップフロップ回路10がセット状態になるとハイレベルとなり、リセット状態になるとローレベルとなる。

【0051】

NAND回路11は、フリップフロップ回路10からの第1論理信号と、後述するレギュレータ15からの第2論理信号とを演算した結果を示す演算信号を生成する。後述するように、レギュレータ15からの第2論理信号はスイッチング素子1がスイッチング動作している間は信号レベルがハイレベルであるので、演算信号は、第1論理信号の信号レベルに応じて、すなわちフリップフロップ回路10の状態に応じて、信号レベルがハイレベルとローレベルとの間で遷移する。つまり、フリップフロップ回路10がセット状態になると演算信号はローレベルとなり、リセット状態になるとハイレベルになる。

【0052】

ゲートドライバ12は、NAND回路11からの演算信号を基に、スイッチング素子1の制御端子（ゲート端子）を駆動する駆動信号VGateを生成する。具体的には、ゲートドライバ12は、演算信号がローレベルになると、駆動信号VGateの電圧レベルを第1レベルにして、スイッチング素子1をターンオンさせ、演算信号がハイレベルになると、駆動信号VGateの電圧レベルを第1レベルよりも低い第2レベルにして、スイッ

10

20

30

40

50

チング素子 1 をターンオフさせる。

【0053】

このように、制御回路は、クロック信号 `set` とリセット信号により、スイッチング素子 1 のゲート端子を駆動する駆動信号 `VGate` の信号レベルを、スイッチング素子 1 をターンオンさせるターンオンレベル（第 1 レベル）と、スイッチング素子 1 をターンオフさせるターンオフレベル（第 2 レベル）との間で遷移させる。

【0054】

スイッチング素子 1 は、ゲートドライバ 12 からの駆動信号 `VGate` に従ってオン・オフ動作を繰り返し（スイッチング動作）、トランス 110 の 1 次巻線 111 へ入力される第 1 の直流電圧 `VIN` をスイッチング制御して、2 次巻線 112 に 2 次側交流電圧を発生させるとともに補助巻線 113 に補助側交流電圧を発生させる。

10

【0055】

続いて、誤動作防止機能について説明する。この機能は、オン時ブランキングパルス発生回路 13 と `AND` 回路 14 により実現する。オン時ブランキングパルス発生回路 13 は、ゲートドライバ 12 が生成する駆動信号 `VGate` が立ち上がってから（ターンオンレベルとなってから）設定時間の期間、`AND` 回路 14 に入力する信号の信号レベルをローレベルにする。よって、スイッチング素子 1 がターンオンしてから設定時間の間は、ドレイン電流制限回路 3 においてリセット信号が生成されても、フリップフロップ回路 10 はリセットされず、ターンオン時のスパイク電流による誤検出動作を防止することができる。

20

【0056】

続いて、内部電源電圧制御機能について説明する。この機能は、レギュレータ 15 により実現する。レギュレータ 15 は、`DRAIN` 端子もしくは `VCC` 端子のいずれか一方の端子から半導体装置 100 の内部回路用電源 `VDD` へ電流を供給し、内部回路用電源 `VDD` の電圧を一定値に安定化させる。

【0057】

具体的には、レギュレータ 15 は、スイッチング素子 1 のスイッチング動作開始前は、`DRAIN` 端子から内部回路用電源 `VDD` へ電流を供給するとともに、`VCC` 端子を介して補助電源部のコンデンサ 142 へも電流を供給して、補助電源電圧 `VCC` および内部回路用電源 `VDD` の電圧を上昇させる。また、この間、レギュレータ 15 は、`NAND` 回路 11 に入力する第 2 論理信号の信号レベルをローレベルにして、スイッチング素子 1 がターンオンしないようにしている。

30

【0058】

内部回路用電源 `VDD` の電圧が一定値に達すると、レギュレータ 15 は、第 2 論理信号の信号レベルをハイレベルにして、スイッチング素子 1 のスイッチング動作を許可する。一方、内部回路用電源 `VDD` の電圧が上昇すると、`PFM` 制御回路 5 が備える発振器が発振を開始する。したがって、内部回路用電源 `VDD` の電圧が一定値に達すると、スイッチング動作が開始される。

【0059】

スイッチング素子 1 のスイッチング動作開始後は、補助電源電圧 `VCC` の値によって内部回路用電源 `VDD` への電流供給端子が決まる。つまり、補助電源電圧 `VCC` が一定値以上になると、レギュレータ 15 は `VCC` 端子から内部回路用電源 `VDD` へ電流を供給して、半導体装置 100 の消費電力を削減する。一方、補助電源電圧 `VCC` が一定値を下回ると、レギュレータ 15 は `DRAIN` 端子から内部回路用電源 `VDD` へ電流を供給する。このようにして、レギュレータ 15 は、内部回路用電源 `VDD` を一定値に安定化する。

40

【0060】

続いて、本実施の形態に係るスイッチング電源装置の定電流制御機能について、より詳細に説明する。図 2 は、本発明の実施の形態に係るスイッチング電源装置の半導体装置 100 の一部を構成する 2 次電流オン期間検出回路 6、2 次電流検出遅れ時間補正回路 7、および 2 次電流オンデューティ制御回路 8 の一構成例を示すブロック図である。

50

【0061】

2次電流オン期間検出回路6は、ワンパルス信号発生回路21、23、コンパレータ22、およびフリップフロップ回路24からなり、図2に示すように各素子が接続されている。

【0062】

ワンパルス信号発生回路21は、ゲートドライバ12が生成する駆動信号VGateを入力し、その駆動信号の立ち下りを検出したタイミング、すなわちスイッチング素子1のターンオフのタイミングでワンパルス信号を発生し、そのワンパルス信号をフリップフロップ回路24のセット端子に入力して、フリップフロップ回路24をセット状態にする。

【0063】

10

また、コンパレータ22は、TR端子電圧VTRと、予め設定された基準電圧とを比較して、TR端子電圧VTRの立ち下り、すなわちスイッチング素子1がターンオフした後補助巻線113に最初に現れる電圧の極性反転を検出する。ワンパルス信号発生回路23は、コンパレータ22においてTR端子電圧VTRの立ち下がりが検出されるとワンパルス信号を発生し、そのワンパルス信号をフリップフロップ回路24のリセット端子に入力して、フリップフロップ回路24をリセット状態にする。よって、基準電圧によりTR端子電圧VTRが検出されたタイミングにおいて、フリップフロップ回路24の出力信号V2_onと反転出力信号V2_offの信号レベルが反転する。

【0064】

20

以上説明した構成により、スイッチング素子1がターンオフしてから、TR端子電圧VTRの立ち下りを検出するまでの期間、フリップフロップ回路24の出力信号V2_onの信号レベルはハイレベルとなり、反転出力信号V2_offの信号レベルはローレベルとなる。そして、TR端子電圧VTRの立ち下りを検出したタイミングで、フリップフロップ回路24の出力信号V2_onと反転出力信号V2_offの信号レベルが反転し、そのTR端子電圧VTRの立ち下がりを検出したタイミングから、スイッチング素子1が次にターンオンして再度ターンオフするまでの期間、信号V2_onの信号レベルはローレベルとなり、信号V2_offの信号レベルはハイレベルとなる。

【0065】

30

2次電流検出遅れ時間補正回路7は、定電流源31、コンデンサ32、反転器33、スイッチ34からなり、図2に示すように各素子が接続されている。すなわち、スイッチ34の制御端子は、2次電流オン期間検出回路6内のフリップフロップ回路24が生成する信号V2_offにより駆動され、TR端子電圧VTRの立ち下がりが検出されてから、スイッチング素子1が次にターンオンして再度ターンオフするまでの期間、スイッチ34はオン状態となり、スイッチング素子1がターンオフしてから、TR端子電圧VTRの立ち下がりが検出されるまでの期間、スイッチ34はオフ状態となる。

【0066】

40

また、スイッチ34の一方の端子は定電流源31およびコンデンサ32に接続し、他方の端子は接地されており、スイッチ34がオン／オフすることで、コンデンサ32は充電される。すなわち、TR端子電圧VTRの立ち下がりのタイミングでスイッチ34がオンすると、コンデンサ32は放電され、スイッチング素子1がターンオフしたタイミングでスイッチ34がオフすると、コンデンサ32は充電される。このときの充放電電流は、定電流源31の定電流により決定される。

【0067】

また、反転器33は、コンデンサ32の電圧を監視して、TR端子電圧VTRの立ち下がりのタイミングでハイレベルとなり、スイッチング素子1がターンオフしてから所定期間経過後にローレベルとなる信号V2_off_dを生成する。この所定期間は、定電流源31の定電流およびコンデンサ32の容量によって設定される。

【0068】

50

2次電流オンデューティ制御回路8は、スイッチ41、42、コンデンサ（容量）43、定電流源44、NchMOSFET45、46、コンパレータ（比較回路）47、基準

電圧源 48、AND 回路 49、およびワンパルス信号発生回路 50 からなり、図 2 に示すように各素子が接続されている。

【0069】

スイッチ 41 は、2 次電流オン期間検出回路 6 内のフリップフロップ回路 24 からの信号 $V2_on$ の信号レベルが高レベルになるとオンし、ローレベルになるとオフする。また、スイッチ 42 は、2 次電流検出遅れ時間補正回路 7 内の反転器 33 からの信号 $V2_off_d$ の信号レベルが高レベルになるとオンし、ローレベルになるとオフする。また、信号 $V2_on$ と信号 $V2_off_d$ は共に、2 次電流検出遅れ時間補正回路 7 で設定された所定期間、高レベルとなるので、この所定期間においては、スイッチ 41 とスイッチ 42 は共にオン状態となる。

10

【0070】

このスイッチ 41 とスイッチ 42 からなる充放電回路は、スイッチ 41 がオンし、スイッチ 42 がオフしている期間に、定電流源 44 の定電流によりコンデンサ 43 を充電する。また、スイッチ 41 がオフし、スイッチ 42 がオンしている期間に、コンデンサ 43 を放電する。また、スイッチ 41 とスイッチ 42 が共にオンしている所定期間は、コンデンサ 43 に対する充放電は行われない。したがって、その所定期間、2 次電流オンデューティ制御回路 8 はディセーブル状態となる。

【0071】

以上のように、スイッチング素子 1 がターンオフした後、所定期間が経過してから、2 次電流オン期間検出回路 6 により検出された 2 次電流のオフタイミング (TR 端子電圧 V_{TR} の立ち下りタイミング) までの期間、定電流源 44 の定電流によりコンデンサ 43 が充電され、コンデンサ 43 の電圧 V_C が上昇する。このときの充電電流は、定電流源 44 の定電流により決定される。

20

【0072】

また、2 次電流オン期間検出回路 6 により検出された 2 次電流のオフタイミング (TR 端子電圧 V_{TR} の立ち下りタイミング) から、次にスイッチング素子 1 がターンオフするまでの期間、コンデンサ 43 は放電され、コンデンサ 43 の電圧 V_C が減少する。このときの放電電流は、定電流源 44 の定電流および $NchMOSFET$ 45、46 からなるカレントミラー回路により決定される。

【0073】

コンパレータ 47 は、減少するコンデンサ 43 の電圧 V_C を、基準電圧源 48 にて発生する基準電圧 (設定電圧) V_{ref} により検出したタイミングで、スイッチング素子 1 をターンオンさせるための信号を生成して、ワンパルス信号発生回路 50 にワンパルス信号を発生させる。このワンパルス信号が第 2 のクロック信号 set_2 となる。AND 回路 49 は、2 次電流オン期間検出回路 6 内のフリップフロップ回路 24 からの信号 $V2_off$ が高レベルの間にのみ、ワンパルス信号発生回路 50 においてワンパルス信号が発生するようにしている。

30

【0074】

このように、2 次電流オンデューティ制御回路 8 は、スイッチング素子 1 がターンオフした後、所定期間を経過してから、2 次電流オン期間検出回路 6 により検出された 2 次電流のオフタイミング (TR 端子電圧 V_{TR} の立ち下りタイミング) までの期間に、コンデンサ 43 を充電し、2 次電流オン期間検出回路 6 により検出された 2 次電流のオフタイミング (TR 端子電圧 V_{TR} の立ち下りタイミング) からコンデンサ 43 の放電を開始し、コンデンサ 43 の電圧 V_C を基準電圧 V_{ref} により検出すると、スイッチング素子 1 をターンオンさせる。また、スイッチング素子 1 がターンオンした後も、ドレイン電流 I_{ds} のピーク値が一定値に達してスイッチング素子 1 がターンオフするまでは、コンデンサ 43 を放電し続ける。

40

【0075】

以上説明した構成により、2 次電流オンデューティ制御回路 8 は、2 次電流のオンデューティが所定値に維持されるようにスイッチング素子 1 をターンオンさせるための第 2 の

50

クロック信号（ワンパルス信号） set_2 を発振する。

【0076】

続いて、図3を用いて、本発明の実施の形態に係るスイッチング電源装置の定電流領域における動作を説明する。図3は、本発明の実施の形態に係るスイッチング電源装置の定電流領域における各信号波形のタイミングチャートを示している。図3に示す各波形は上から順に、スイッチング素子を流れるドレイン電流 I_{ds} の波形、2次電流オンデューティ制御回路8内のコンデンサ43の電圧 V_C の波形、2次電流オン期間検出回路6内のフリップフロップ回路24が生成する信号 $V2_on$ 、 $V2_off$ の波形、2次電流検出遅れ時間補正回路7内の反転器33が生成する信号 $V2_off_d$ の波形、2次電流 I_{2p} の波形、TR端子電圧 V_{TR} の波形を示す。

10

【0077】

TR端子電圧 V_{TR} は、スイッチング素子1がターンオフすると立ち上がり、2次電流 I_{2p} が流れ終わると低下し始める。この低下時の波形は、トランス110のインダクタンス L とスイッチング素子1を構成するパワーMOSFETのドレインソース間容量 C によるLC共振波形となり、なだらかである。一方、TR端子電圧 V_{TR} の立ち下りタイミングの検出は、入力電圧（第1の直流電圧 V_{IN} ）の変動に対応するために、低い電圧に設定されている。したがって、2次電流オン期間検出回路6は、TR端子電圧 V_{TR} がある程度低下したタイミングを検出するので、信号 $V2_on$ は、正確には2次電流 I_{2p} のオン期間よりも一定の時間長くハイレベルとなる。この検出遅れ時間を Δt_r とする。

20

【0078】

2次電流検出遅れ時間補正回路7が生成する信号 $V2_off_d$ は、スイッチング素子1がターンオフして、信号 $V2_off$ がローレベルに反転した後も、一定の遅延時間（所定期間） Δt だけ長くハイレベルの状態を維持する。この結果、スイッチング素子1がターンオフした後、2次電流検出遅れ時間補正回路7で設定された所定期間 Δt が経過するまで、2次電流オンデューティ制御回路8内のスイッチ41、42が共にオンし続けるので、図3に示すように、コンデンサ43の電圧 V_C は、所定期間 Δt において一定の電圧で保持される。

【0079】

コンデンサ43の充電は、所定期間 Δt が経過してから開始され、TR端子電圧 V_{TR} が立ち下り、信号 $V2_on$ が反転したタイミングで停止する。そして、この信号 $V2_on$ が反転したタイミングからコンデンサ43の放電が開始される。コンデンサ43に対する充電電流と放電電流の比は、図2に示すNchMOSFET45、46からなるカレントミラー回路のミラー比によって決定される。この放電は、スイッチング素子1がターンオフするまで続けられる。

30

【0080】

したがって、図3に示すように、コンデンサ43の充電期間 t_{ron} は、信号 $V2_off_d$ の信号レベルがローレベルの期間、すなわちスイッチング素子1がターンオフした後、2次電流検出遅れ時間補正回路7で設定された所定期間 Δt が経過してから、2次電流オン期間検出回路6により検出された2次電流のオフタイミング（TR端子電圧 V_{TR} の立ち下りタイミング）までの期間と等しくなる。また、コンデンサ43の放電期間 t_{roff} は、信号 $V2_on$ の信号レベルがハイレベルの期間、すなわち、2次電流オン期間検出回路6により検出された2次電流のオフタイミング（TR端子電圧 V_{TR} の立ち下りタイミング）から、次にスイッチング素子1がターンオフするまでの期間と等しくなる。

40

【0081】

以上のように、本実施の形態に係るスイッチング電源装置は、コンデンサ43を充放電することで2次電流のオンデューティを所定値に維持しており、コンデンサ43の充電期間 t_{ron} とコンデンサ43の放電期間 t_{roff} の比を、

$$\alpha = t_{roff} / t_{ron} \quad \cdots \quad (1)$$

50

と表すと、 α は常に一定となる。

【0082】

続いて、2次電流のオンデューティを所定値で維持するための条件について説明する。2次電流のオンデューティを所定値で維持した場合、図3に示すように、実際の2次電流のオン期間 t_{2on} に、検出遅れ時間 Δt_r を加えた期間が、コンデンサ43の充電期間 t_{ron} に所定期間（遅延時間） Δt を加えた期間に等しくなる。よって、

$$\Delta t + t_{ron} = t_{2on} + \Delta t_r \quad \cdots \quad (2)$$

が成り立つ。

【0083】

また、スイッチング素子1の発振周期を T とすると、発振周期 T は、

$$T = t_{2on} + \Delta t_r + t_{roff} \quad \cdots \quad (3)$$

となる。

【0084】

また、式(1)、(3)から、

$$T = t_{2on} + \Delta t_r + \alpha \cdot t_{ron} \quad \cdots \quad (4)$$

となる。

【0085】

したがって、式(2)、(4)から、

$$\begin{aligned} T &= t_{2on} + \Delta t_r + \alpha (t_{2on} + \Delta t_r - \Delta t) \\ &= (1 + \alpha) t_{2on} + (1 + \alpha) \Delta t_r - \alpha \Delta t \end{aligned}$$

となり、

$$t_{2on} = T / (1 + \alpha) - \{ (1 + \alpha) \Delta t_r - \alpha \Delta t \} / (1 + \alpha) \quad \cdots \quad (5)$$

)

となる。

【0086】

一方、2次電流のオンデューティ D_{2on} は、

$$D_{2on} = t_{2on} / T$$

で表されるので、式(5)から、

$$D_{2on} = 1 / (1 + \alpha) - \{ (1 + \alpha) \Delta t_r - \alpha \Delta t \} / (1 + \alpha) \cdot T$$

となる。

【0087】

したがって、

$$(1 + \alpha) \Delta t_r - \alpha \Delta t = 0$$

であれば、2次電流のオンデューティ D_{2on} は常に一定となる。つまり、

$$\Delta t / \Delta t_r = (1 + \alpha) / \alpha$$

を満たすように、設定期間 Δt 、すなわち2次電流検出遅れ時間補正回路7内のコンデンサ32の容量を設定すると、2次電流のオンデューティ D_{2on} は常に一定となり、高精度な定電流垂下特性を得ることができる。

【0088】

図4に、本発明の実施の形態に係るスイッチング電源装置の出力特性を示す。従来のスイッチング電源装置では、図7に示すように、定電流領域において、出力電圧 V_o が大きくなるほど出力電流 I_o が減少していたが、本実施の形態に係るスイッチング電源装置によれば、定電流領域において、出力電圧 V_o にかかわらず出力電流 I_o を一定に保つことができる。

【0089】

このように、本実施の形態に係るスイッチング電源装置によれば、1次側で定電圧制御および定電流制御を実施でき、スイッチング電源装置の小型化のために高周波化した場合であっても、高精度な定電流特性を得ることができるので、充電器用スイッチング電源の低コスト化、小型化に有用である。

【0090】

10

20

30

40

50

また、スイッチング素子 1 とその制御回路を同一半導体基板上に形成することで、スイッチング電源装置の回路を構成する部品点数を削減することができ、容易に小型化および軽量化さらにコスト低減を実現することができる。

【0091】

続いて、本発明の実施の形態に係るスイッチング電源装置の他の例について説明する。

図 5 に、本発明の実施の形態に係るスイッチング電源装置の他の一例を示す。図 5 に示すように、2 次電流オン期間検出回路 6 の入力端子として D R A I N 端子を用いる構成としてもよい。このように構成すれば、半導体装置 100 を 3 端子で構成でき、スイッチング電源装置の部品点数をより削減することができる。但し、2 次電流オン期間検出回路 6 の入力回路には、高電圧デバイスが必要となる。

10

【0092】

また、図示しないが、例えば、2 次電流検出遅れ時間補正回路 7 のコンデンサ 32 を、半導体装置 100 の外部部品としてもよい。このように構成すれば、電源の仕様に応じて所定期間 Δt を調整することができ、さまざまな仕様の電源に対応することができる。

【産業上の利用可能性】

【0093】

本発明にかかるスイッチング電源装置は、スイッチング素子の発振周波数が高くなっても、2 次巻線を通る 2 次電流のオンデューティを一定に維持して、高精度な定電流垂下特性を実現することができる。したがって、出力電圧検出回路やフォトカプラ等の高価な部品を使用することなく、高精度な定電圧特性および定電流特性を得ることができ、携帯機器の充電器や、その他の電気機器の電源回路に用いられるスイッチング電源として有用である。

20

【図面の簡単な説明】

【0094】

【図 1】本発明の実施の形態に係るスイッチング電源装置の一構成例を示すブロック図

【図 2】本発明の実施の形態に係るスイッチング電源装置の半導体装置の一部を構成する 2 次電流オン期間検出回路、2 次電流検出遅れ時間補正回路、および 2 次電流オンデューティ制御回路の一構成例を示すブロック図

【図 3】本発明の実施の形態に係るスイッチング電源装置の定電流領域における各信号波形のタイミングチャートを示す図

30

【図 4】本発明の実施の形態に係るスイッチング電源装置の出力特性を示す図

【図 5】本発明の実施の形態に係るスイッチング電源装置の他の一例を示すブロック図

【図 6】従来のスイッチング電源装置の定電流領域における各信号波形のタイミングチャートを示す図

【図 7】従来のスイッチング電源装置の出力特性を示す図

【符号の説明】

【0095】

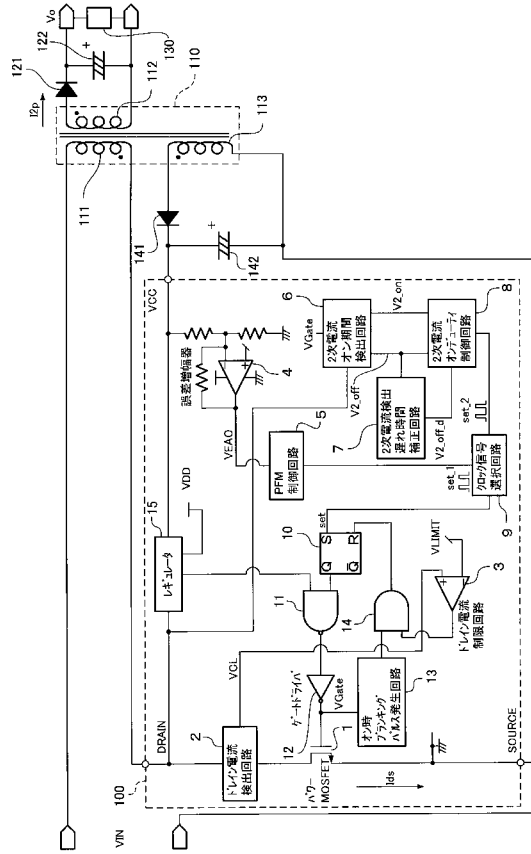
- | | | |
|----|------------------|--|
| 1 | スイッチング素子 | |
| 2 | ドレイン電流検出回路 | |
| 3 | ドレイン電流制限回路 | |
| 4 | 誤差増幅器 | |
| 5 | P F M 制御回路 | |
| 6 | 2 次電流オン期間検出回路 | |
| 7 | 2 次電流検出遅れ時間補正回路 | |
| 8 | 2 次電流オンデューティ制御回路 | |
| 9 | クロック信号選択回路 | |
| 10 | フリップフロップ回路 | |
| 11 | N A N D 回路 | |
| 12 | ゲートドライバ | |
| 13 | オン時ブランキングパルス発生回路 | |

40

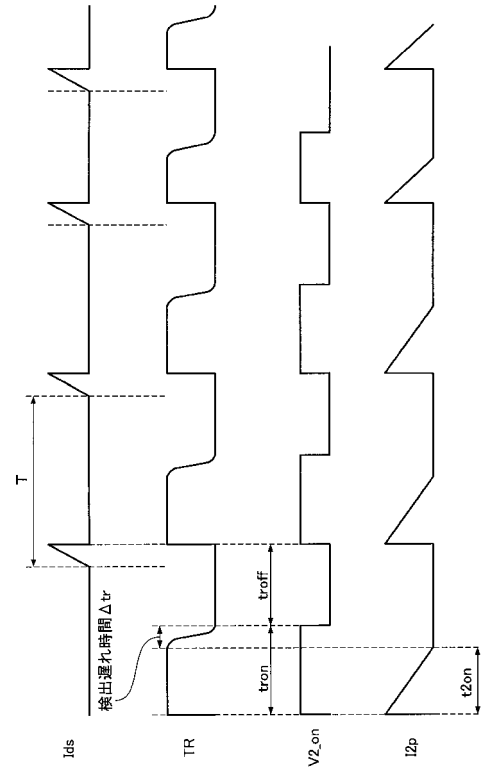
50

1 4	A N D 回 路	
1 5	レギュレータ	
2 1、2 3	ワンパルス信号発生回路	
2 2	コンパレータ	
2 4	フリップフロップ回路	
3 1	定電流源	
3 2	コンデンサ	
3 3	反転器	
3 4	スイッチ	
4 1、4 2	スイッチ	10
4 3	コンデンサ	
4 4	定電流源	
4 5、4 6	N c h M O S F E T	
4 7	コンパレータ	
4 8	基準電圧源	
4 9	A N D 回 路	
5 0	ワンパルス信号発生回路	
1 0 0	半導体装置	
1 1 0	トランス	
1 1 1	1 次 巻 線	20
1 1 2	2 次 巻 線	
1 1 3	補助巻線	
1 2 1、1 4 1	ダイオード	
1 2 2、1 4 2	コンデンサ	
1 3 0	負荷	
1 5 1、1 5 2	抵抗器	

【図 5】



【図 6】



【図 7】

