



(12)发明专利申请

(10)申请公布号 CN 108700542 A

(43)申请公布日 2018.10.23

(21)申请号 201680081779.1

(72)发明人 瓦伦汀·杜布瓦

(22)申请日 2016.12.14

弗兰克·尼克劳斯 约兰·斯特默

(30)优先权数据

(74)专利代理机构 中国专利代理(香港)有限公司 72001

1500508-5 2015.12.14 SE

1600167-9 2016.05.17 SE

1600253-7 2016.09.09 SE

代理人 孙鹏 郑冀之

(85)PCT国际申请进入国家阶段日

(51)Int.Cl.

2018.08.14

G01N 27/327(2006.01)

G01N 33/487(2006.01)

(86)PCT国际申请的申请数据

PCT/EP2016/081019 2016.12.14

(87)PCT国际申请的公布数据

W02017/102852 EN 2017.06.22

(71)申请人 瓦伦汀·杜布瓦

地址 瑞典斯德哥尔摩

申请人 弗兰克·尼克劳斯 约兰·斯特默

权利要求书3页 说明书9页 附图4页

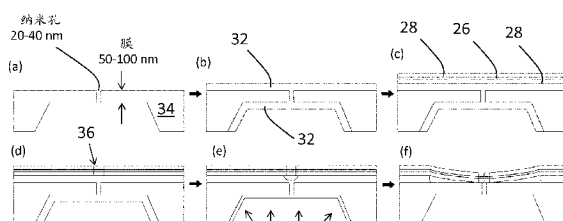
(54)发明名称

裂纹结构、使用裂纹结构的隧穿结以及制作其的方法

(57)摘要

总体来说本发明提供一种在衬底上制作裂纹结构的方法,所述裂纹结构可用作在纳米间隙器件中的隧穿结结构。这样的纳米间隙器件继而可用在多个应用中,尤其在用于DNA分子的所谓的量子测序的器件中。该方法包括在内建应力下经图案化的层的受控破裂或释放,由此形成被纳米间隙(所谓的裂纹结构或裂纹结(CJ))分开的元件(例如悬臂部分或电极)。该裂纹限定的纳米间隙的宽度由在膜中图案化的带缺口的桥处局部释放蚀刻膜来控制。该内建应力有助于形成裂纹并且限定裂纹限定的纳米间隙的宽度。此外,通过该桥的长度在亚 μm 至 $>25\mu\text{m}$ 之间的范围中的设计,可以针对从 $<2\text{nm}$ 至 $>100\text{nm}$ 的每个单个裂纹结构来控制由裂纹限定的纳米间隙的宽度限定的元件之间的分离。该纳米间隙可以被用于与用于DNA、RNA或肽测序的纳米孔相组合的隧穿器件。

CN 108700542 A



1. 一种在衬底上形成裂纹结构的方法,包括以下步骤:
提供衬底;
在衬底上提供牺牲层;
在牺牲层上提供一个或多个所选材料的层,以使得将在(多个)材料中存在内建应力;
对(多个)材料的层进行图案化以提供优选地拉长的、具有至少一个应力集中结构的桥,该应力集中结构优选地采用缺口或沿着所述桥的长边彼此相对定位的两个缺口的形式或作为跨该桥延伸的沟槽;
在(多个)应力集成结构处形成裂纹,其中裂纹限定的间隙的宽度由桥的长度和内建应力来预定;
蚀刻掉在该桥的至少一部分下面的材料。
2. 根据权利要求1所述的方法,其中裂纹形成出现在以下各项中:i)在蚀刻掉牺牲层之前,ii)在蚀刻掉牺牲层期间,或iii)在蚀刻掉牺牲层之后。
3. 根据权利要求1或2所述的方法,其中由具有与衬底材料不同的热膨胀系数的(多个)所选材料来实现一个或多个所选材料中的内建应力,并且其中在与形成裂纹所处的温度不同的(多个)温度下执行材料的沉积。
4. 根据权利要求1、2或3所述的方法,其中该衬底由从由Si、碳化硅、玻璃、石英、蓝宝石、GaAs、GaN、InP和聚合物组成的组中选择的材料来制成,特别地该衬底可以是包含CMOS集成电路的单晶Si晶圆。
5. 根据权利要求1-4中的任一项所述的方法,其中从由Al₂O₃、Si、SiO₂、SiN、Al、单层或几层石墨烯和聚合物组成的组中选择该牺牲材料,其优选地通过沉积技术来提供,该沉积技术包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个。
6. 根据权利要求1-5中的任一项所述的方法,其中用来获得带缺口的桥的图案化包括涉及掩蔽和蚀刻的光刻。
7. 根据权利要求1-6中的任一项所述的方法,其中(多个)所选材料的层包括通过一个或多个介电层分开的一个或多个导电层的堆叠结构,并且其中该导电材料优选地由金、铂、单层或几层石墨烯、氮化钛和超导材料组成,其优选地通过沉积技术来提供,该沉积技术包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个。
8. 一种衬底上的裂纹结构,包括:
衬底(12;34);
在该衬底上的间隔材料层(14;28),其具有至少一个开放空间;
在间隔材料(14;28)上提供的一个或多个所选材料的层(16;26,28),该层被图案化以展示在跨所述开放空间延伸的两个悬臂部分(18a,18b)之间的裂纹限定的间隙(22),其中该裂纹限定的间隙的宽度由悬臂部分的长度并由内建应力来预定;
可选地将所述悬臂部分折叠到衬底上。
9. 根据权利要求8所述的裂纹结构,其中(多个)所选材料的层包括通过一个或多个介电层分开的一个或多个导电层的堆叠结构,并且其中该导电材料优选地由金、铂、单层或几层石墨烯、氮化钛和超导材料组成。

10. 根据权利要求8或9所述的裂纹结构,其中该衬底由从由Si、碳化硅、玻璃、石英、蓝宝石、GaAs、GaN、InP和聚合物组成的组中选择的材料来制成,特别地该衬底可以是包含CMOS集成电路的单晶Si晶圆。

11. 根据权利要求8、9或10所述的裂纹结构,其中从由Al₂O₃、Si、SiO₂、SiN、Al、单层或几层石墨烯和聚合物组成的组中选择该间隔材料,其优选地通过沉积技术来提供,该沉积技术包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个。

12. 根据权利要求8-11中的任一项所述的裂纹结构,其中该裂纹限定的间隙的宽度小于100nm宽,优选地小于3nm宽,由此实现隧穿结。

13. 一种制作用于纳米孔测序的隧穿器件的方法,其包括以下步骤:

提供衬底;

制作覆盖所述衬底中的开口的膜;

在所述膜中制作孔,该孔的大小处在nm范围中,优选地直径< 50 nm,诸如2-40nm;

将牺牲材料层沉积在衬底的至少膜侧上;

将一个或多个所选材料的层沉积在衬底的至少一侧上的牺牲层上,其包括至少一个导电材料,以使得将在该(多个)材料中存在内建应力;

对(多个)所选材料的(多个)层进行图案化以提供具有至少一个应力集中结构的拉长的电极桥,其优选地为沿着所述电极桥的长边彼此相对定位的一个或多个缺口或作为跨该桥延伸的沟槽;

在(多个)应力集中结构处形成裂纹,其中该裂纹限定的间隙的宽度由该桥的长度和内建应力来预定;

蚀刻掉在桥的至少一部分下面的牺牲层。

14. 根据权利要求13所述的方法,其中裂纹形成出现在以下各项中:i)在蚀刻掉牺牲层之前,ii)在蚀刻掉牺牲层期间,或iii)在蚀刻掉牺牲层之后。

15. 根据权利要求13或14所述的方法,其中将该孔和应力集中图案置于使得该桥中的裂纹跨该孔来延伸。

16. 根据权利要求13、14或15所述的方法,进一步包括将裂纹结构电极折叠在该孔上,以使得悬臂电极的自由端接触衬底,由此覆盖该孔以使得悬臂电极的自由端形成至该孔的间隙入口。

17. 根据权利要求13-16中的任一项所述的方法,包括在蚀刻掉牺牲材料之前,

将另外的牺牲材料层沉积在电极材料层上,

将一个或多个所选材料的另外的层沉积在所述另外的牺牲材料层上;

对(多个)所选材料的所述另外的层进行图案化以限定另外拉长的桥,其具有至少一个应力集中结构,所述应力集中结构优选地为沿着所述电极桥的长边彼此相对定位的一个或多个缺口或者作为跨该桥延伸的沟槽,并且所述另外的桥对于所述电极桥以另一适当角度旋转或垂直取向以使得未来的裂纹交叉。

18. 根据权利要求13-16中的任一项所述的方法,包括在蚀刻掉牺牲材料之后,

i) 将另外的牺牲材料层沉积在电极材料层上,

ii) 将一个或多个所选材料的另外的层沉积在所述另外的牺牲材料层上;

iii) 对(多个)所选材料的所述另外的层进行图案化以限定另外拉长的桥,其具有至少一个应力集中结构,所述应力集中结构优选地为沿着所述电极桥的长边彼此相对定位的一个或多个缺口或作为跨该桥延伸的沟槽,并且所述另外的桥以未来的裂纹交叉的方式来对于所述桥以另一适当角度旋转或垂直取向;

iv) 蚀刻掉至少在该桥之一的一部分下面的牺牲材料;

v) 在(多个)应力集中结构处形成裂纹,其中该裂纹限定的间隙的宽度由该桥的长度和内建应力来预定。

19. 一种用于纳米孔测序的隧穿器件,包括:

具有膜的衬底,所述膜具有其中的孔,所述孔具有处在 < 50 nm的范围中、优选地2-40nm的直径;

在衬底上的至少一个间隔材料层,其具有至少一个开放空间;

在该间隔材料上提供的一个或多个所选材料的层,其包括至少一个导电材料,以使得将在该(多个)材料中存在内建应力;该层被图案化以展示跨所述开放空间和所述孔延伸的其横向方向上的两个悬臂电极之间的裂纹限定的间隙,其中所述裂纹限定的间隙的宽度由悬臂电极的长度并由内建应力来预定;以及由此间隙是 < 3 nm宽,由此悬臂电极形成隧穿电极。

20. 根据权利要求19所述的隧穿器件,包括:

在电极材料层上的另外的间隔材料层,其具有至少一个另外的开放空间;

在该另外的间隔材料层上提供的一个或多个所选材料的另外的层,所述另外的层被图案化以展示在其横向方向上另外的悬臂部分之间的另外的裂纹限定的间隙,其跨所述另外的开放空间和以另一适当的角度旋转或垂直的所述裂纹限定的间隙延伸;其中所述另外的裂纹限定的间隙的宽度由另外的悬臂部分的长度并由内建应力来预定。

21. 一种制作纳米线的方法,其包括将根据权利要求1-7的裂纹结构用作所述衬底上的阴影掩模,所述掩模限定由通过适当的沉积技术沉积纳米线材料而制作的纳米线,该适当的沉积技术包括溅射、化学汽相沉积(CVD)、蒸发中的任一个。

22. 裂纹结/孔结构,其包括根据权利要求1-12中的任一项所述的至少一个裂纹结构,其中将该裂纹结置于孔的顶部上。

23. 裂纹结/流通道结构,其包括根据权利要求1-12中的任一项所述的至少一个裂纹结构,其中以使得流动通过流通道的液体的至少一部分通过裂纹结的间隙的这样的方式来将该裂纹结置于流通道中。

24. 用于通过测量跨裂纹限定的间隙的隧穿电流来进行气体感测、生物分子感测/DNA检测的根据权利要求1-12中的任一项所述的裂纹结的使用,其中该隧穿电流的特性取决于纳米间隙中的元件的类型和/或构成。

25. 根据权利要求1-12中的任一项所述的裂纹结,其中(多个)电极材料被置于电极桥中,其对于电极桥的表面垂直地取向。

裂纹结构、使用裂纹结构的隧穿结以及制作其的方法

技术领域

[0001] 本发明总体上涉及衬底中或衬底上的裂纹结构,并且特别地涉及可用作电子纳米间隙和隧穿结的所谓的裂纹结(即在用于DNA测序的器件中)。

背景技术

[0002] 如在通过引用以其整体合并于此的Dubois, V.、Niklaus, F.和Stemme, G.的Crack-Defined Electronic Nanogaps. *Advanced Materials* 28, 2178-2182, doi: 10.1002/adma.201504569 (2016)中描述的,电子纳米间隙以丰富的物理为特征并且是大范围的应用领域中的基本构建块。纳米间隙应用可以被分成:(i)使用诸如隧道结和约瑟夫森结(如果采用超导电极的话)的电子输运机制的应用;(ii)使用诸如等离子体生物传感器的强的光-物质相互作用的应用;(iii)使用诸如纳米机电开关和机械可调谐纳米光子学的纳米间隙宽度的机械调谐的应用;以及(iv)通过采用诸如基础科学研究的磁电极来使用磁相互作用的应用。与通过绝缘固态材料分开的电极相对的,电极表面之间的自由空间纳米间隙的一个重要优点是可以在纳米间隙内部引入诸如分子之类的纳米对象。这促进了各种各样配置中的电子输运机制和光-物质相互作用的研究。

[0003] 扫描隧穿显微术 (STM) 仍然是用于研究基本原子尺度电荷输运现象和电磁场效应的优选平台。然而,在复杂的系统内将大量的STM尖端集成在芯片上并使用各个尖端来执行原子尺度功能是非常有挑战性的。芯片上集成的电子纳米间隙是用来研究并利用由Dubois等人描述的原子尺度效应的有希望的替代。用来实现电子纳米间隙的多个制造技术是可用的并且Dubois等人用它们的优点和限制提供了常用方法的比较。然而,先前报道的技术中没有一个是可以在裂纹限定的电子纳米间隙中可获得的可扩展性和极端几何结构。例如,Dubois等人说明了断裂结(BJ)方法,其可生成具有低于1nm分离的各个原子锐利电极尖端。断裂结是或者通过向衬底施加机械力(例如通过使用压电马达使衬底弯曲并将可延展电极拉开直到断裂为止),通过利用来自电子流的力将原子从电极桥中的收缩移位出来直到形成断裂结为止的电迁移,或者通过引发晶界断裂结的FIB铣削而形成的。通过整个衬底的机械弯曲来实现断裂结中电极间间距的控制,从而导致电极的精确移位。虽然从许多方面来说断裂结是令人感兴趣的,但是仅可以在衬底上同时制造几个断裂结,从而使它们不适合于芯片上需要更大数目断裂结的应用,例如复杂的分子电子电路。

[0004] Dubois等人说明了使用与蚀刻过程组合的掩蔽层的纳米间隙制造方法。在电极层顶部上的掩蔽层中限定纳米间隙和电极的尺寸和形状,然后使用其来通过各向异性刻蚀对电极层图案化。因此,掩模层必须准确地解析限定纳米间隙的纳米尺度特征,这在技术上对低于10 nm的尺寸来说是非常具有挑战性的。通过蚀刻的图案转移进一步恶化了特征的精度并严重限制了可获得的间隙高度与间隙宽度的纵横比。图S2d图示了使用牺牲间隔层来限定间隙宽度的纳米间隙制造方法。在这些方法中,将薄的牺牲间隔层沉积在电极顶部上。接下来,沉积并图案化第二电极。最后,使用各向同性化学蚀刻来有牺牲地移除间隔层以形成将电极分开的纳米间隙。该纳米间隙的宽度由牺牲层的厚度来限定,该厚度可以被非常

准确地控制。然而,此方法不适用于制造在衬底上具有不同间隙宽度的若干纳米间隙。此外,对在极窄的纳米间隙内部蚀刻牺牲层的需要限制了可获得的间隙高度与间隙宽度的纵横比并且承担了污染电极表面的蚀刻残留物的风险。这样的蚀刻残留物可显著影响纳米间隙的电或光性质,尤其在低于10 nm宽的间隙中,在那里尺寸是以几十个原子来计数的。图2e图示使用使现有的间隙变窄的材料生长的纳米间隙制造方法。因此,例如通过光刻图案化来形成相当宽的间隙。然后通过沉积另外的电极材料来使此间隙变窄。适当的沉积过程包括化学和电化学沉积以及阴影掩模蒸发。当使用诸如电镀之类的沉积过程来实现低于10nm宽的间隙时,必须通过在沉积过程期间的连续电反馈来监视每个单个纳米间隙器件的间隙宽度,这严重限制了这些方法的可扩展性。当使用诸如带有阴影掩模的斜向蒸发之类的沉积过程时,该过程和几何结构控制是极具有挑战性并且可重现性和可实现的产量是有限的。

[0005] W02015199455A3公开了一种用于通过使用以下技术来产生纳米间隙传感器的方法:在由硅晶圆等等组成的衬底上形成微裂纹,然后在纳米间隙上堆叠金属催化剂层。

[0006] W02011103424A3公开了针对用于DNA测序的合成膜中的纳米孔的背景技术。

[0007] US7686907公开了具有毛细管的微芯片并描述了用于制作其的方法。牺牲材料填充在聚合衬底中形成的微通道,用顶盖来覆盖已填充的微通道以形成已填充的毛细管,并且移除牺牲材料来形成微毛细管。牺牲材料作为液体填充微通道,于是它在微通道中变成固体,并且在顶盖被施加并附着之后被液化以移除牺牲材料。顶盖可以是密封在衬底上的溶剂并且具有与衬底相同或不同的材料。顶盖还可以是在原地施加的半渗透膜。

[0008] US20090283751A1公开了具有纳米孔的器件。在纳米管的相对侧上的电极建立了与其中流体的电接触。通过流体在电极之间传递偏置电流,并且检测电流变化以确定选择分子(诸如DNA)通过纳米管的经过。

[0009] EP2833126A1示出了可以如何通过断裂结技术来形成纳米孔/间隙。

[0010] US8247214公开了一种用于检测、测量或控制颗粒和/或电磁辐射的方法,包括提供包含为颗粒或辐射限定路径的可变形孔径的可变形材料,通过使可变形材料变形来将可变形孔径调整至规定的几何结构和/或大小以改变由可变形孔径限定的路径的参数中的至少一个。

[0011] US20110227558A1描述了用于包括纳米流体通道的电检测器的现有技术。

[0012] US20140125310A1公开了一种纳米间隙器件,其包括:具有其中形成的纳米孔的第一绝缘层;第一纳米间隙电极,其可以形成在第一绝缘层上并且可以被分成两个部分,其中在该两个部分之间插入纳米间隙,该纳米间隙面对纳米孔;形成在第一纳米间隙电极上的第二绝缘层;形成在第二绝缘层上的第一石墨烯层;形成在第一石墨烯层上的第一半导体层;形成在第一半导体层上的第一漏极电极;以及形成在第一石墨烯层上的诸如要与第一半导体层间隔开的第一源极电极。

[0013] US20130186925A1公开了一种对导电膜进行图案化的方法,其是通过提供其上承载导电膜的柔性衬底以形成组合层来执行的。然后关于曲率半径使组合层弯曲,以便沿着弯曲表面的曲率轴在易碎导电膜上给予应力。应力至导电膜的施加导致基本上垂直于衬底和导电膜被弯曲的方向的裂纹线的形成。裂纹线用来限定并且电隔离在它们之间的导电区段,其在电子器件中可以被用作电极和地址线。

[0014] 将上面引用的文档整体地全部合并在本文中。

发明内容

[0015] 本发明的目的是在衬底中(例如在半导体或玻璃衬底中)提供裂纹结构,该裂纹结构可用于作用于在各种类型的器件中使用的纳米间隙结构或隧穿结(即具有低于3nm纳米尺度间隙的电极对)。

[0016] 在第一方面中,由权利要求1中限定的方法来满足此目的。

[0017] 因此,在衬底上形成裂纹结构的方法包括提供衬底以及在衬底上提供牺牲层的步骤。然后,在牺牲层上提供一个或多个所选材料的层,以使得将在材料中存在内建应力。适当地使用涉及掩蔽和蚀刻的光刻术来对(多个)所选材料的层进行图案化以提供优选地拉长的、具有一个或多个应力集中结构的桥,该一个或多个应力集中结构优选的是沿着所述桥的长边彼此相对定位的一个或多个缺口或作为跨该桥延伸的沟槽。如果内建应力是合适的,蚀刻掉在桥的至少一部分下面的牺牲层将由于内建应力的释放引起桥在应力集中结构处破裂,由此限定裂纹结构。然而,设置内建应力以使得在蚀刻掉牺牲层之前形成裂纹是可能的。该内建应力还可以被设置成使得仅在已蚀刻掉牺牲层之后形成裂纹。裂纹限定的间隙的宽度由桥的长度和内建应力来预定。

[0018] 优选地,由具有与衬底材料不同的热膨胀系数的(多个)所选材料来实现内建应力,并且其中在与形成裂纹所处的温度不同的(多个)温度下执行材料的沉积。

[0019] 在另一实施例中,优选地该衬底由从由Si、碳化硅、玻璃、石英、蓝宝石、GaN、GaAs、InP和聚合物组成的组中选择材料来制成。特别地,该衬底可以是包含CMOS集成电路的单晶Si晶圆。

[0020] 优选地从由Al₂O₃、Si、SiO₂、SiN、Al、单层或几层石墨烯和聚合物组成的组中选择该牺牲材料,其优选地通过沉积技术(包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个)来提供。

[0021] (多个)材料的层优选地包括通过一个或多个介电层分开的一个或多个导电层的堆叠结构,并且其中该导电材料优选地由金、铂、单层或几层石墨烯、氮化钛和超导材料组成,其优选地通过沉积技术(包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个)来提供。

[0022] 在另一方面中,提供在权利要求8中限定的裂纹结构。

[0023] 该裂纹结构包括衬底和该衬底上具有至少一个开放空间的间隔材料层。存在在间隔材料上提供的(一个或多个)所选材料的层,该材料层被图案化成展示在跨所述开放空间延伸的两个悬臂(cantilevering)部分之间的裂纹限定的间隙,其中该裂纹限定的间隙的宽度由悬臂部分的长度并由内建应力来预定。可选地,将所述悬臂部分折叠到衬底上。该裂纹优选地小于100nm宽,优选地小于3nm宽,由此形成隧穿结。

[0024] 从由金、铂、单层或几层石墨烯、氮化钛和超导材料组成的组中适当地选择导电材料,其优选地通过沉积技术(包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个)来提供。

[0025] 在又一方面中,提供在权利要求13中限定的制作用于DNA测序的隧穿器件的方法。其包括提供衬底以及制作覆盖所述衬底中的开口的膜。在所述膜中制作孔,该孔的大小处

在nm范围,优选地直径 < 50 nm(诸如2-40nm)。将牺牲材料层沉积在衬底的至少一侧上。将包括至少一个导电材料的一个或多个所选材料的层沉积在膜所位于的衬底的该侧上的牺牲层上,以使得在所沉积的材料中将存在残留应力。对电极层进行图案化以提供带缺口的电极桥,其具有一个或多个应力集中结构,优选地沿着所述电极桥的长边彼此相对定位的一个或多个缺口或跨该桥延伸的沟槽。蚀刻掉至少在电极桥的一部分下面的衬底的膜侧上的牺牲材料,并且蚀刻掉衬底的腔侧上的所有牺牲材料,由此电极桥将由于内建应力的释放而在(多个)应力集中结构处破裂,由此限定纳米间隙隧穿裂纹结构。然而,设置内建应力以使得在蚀刻掉牺牲层之前形成裂纹是可能的。该内建应力还可以被设置成使得仅在已经蚀刻掉牺牲层之后形成裂纹。

[0026] 通过在衬底的一侧上提供掩模层(所述掩模层具有暴露衬底材料的开口)以及蚀刻掉所述开口中的衬底材料以形成腔(直到薄膜仍在该腔底部处)来适当地制作该膜。

[0027] 该方法进一步适当地包括将裂纹结构的悬臂部分折叠在纳米孔上,以使得悬臂部分的自由端接触衬底,由此覆盖该孔以使得悬臂部分的自由端形成至孔的间隙入口。

[0028] 在优选实施例中,在蚀刻掉牺牲材料之前,该方法包括将另外的牺牲材料层沉积在电极材料层上,将另外的电极材料层沉积在所述另外的牺牲材料层上,并且对所述另外的电极材料图案化以限定另外的带缺口的电极桥,其具有沿着所述电极桥的长边彼此相对定位的缺口,对于先前电极桥垂直取向或以另一适当角度旋转。

[0029] 在优选的实施例中,在蚀刻掉牺牲材料之后,该方法包括将另外的牺牲材料层沉积在电极材料层上,将另外的电极材料层沉积在所述另外的牺牲材料层上,并且对所述另外的电极材料图案化以限定对于先前电极桥垂直取向或以另一适当角度旋转的另外的带缺口的电极桥,其具有沿着所述电极桥的长边彼此相对定位的缺口,以及进一步蚀刻掉至少在该桥之一的一部分下面的牺牲材料,以及进一步在(多个)应力集中结构处形成裂纹,其中该裂纹限定的间隙的宽度由桥的长度和内建应力来预定。

[0030] 在又一方面中,提供用于纳米孔测序的隧穿器件。

[0031] 因此,制作用于纳米孔测序的隧穿器件的方法包括以下步骤:提供衬底;制作覆盖所述衬底中的开口的膜;在所述膜中制作孔,该孔的大小处在nm范围,优选地直径 < 50 nm(诸如2-40nm);将牺牲材料层沉积在衬底的至少膜侧上;将一个或多个所选材料的层沉积在衬底的至少一侧上的牺牲层上,其包括至少一个导电材料,以使得将在(多个)材料中存在内建应力;对(多个)所选材料的(多个)层进行图案化以提供具有至少一个应力集中结构(优选地沿着所述电极桥的长边彼此相对定位的一个或多个缺口或作为跨该桥延伸的沟槽)的电极桥;蚀刻掉至少在电极桥的一部分下面的牺牲材料以及衬底的腔侧上的所有牺牲材料,形成了预定的电极桥中的(多个)应力集中结构处的裂纹,由此限定了纳米间隙隧穿裂纹结构。

[0032] 该器件在权利要求19中限定并且包括:具有膜的衬底,所述膜具有在其中的孔,所述孔具有处在 < 50 nm的范围中(优选地2-40nm)的直径;在衬底上的至少一个间隔材料层,其具有至少一个开放空间;在该间隔材料上提供的一个或多个所选材料的层,其包括至少一个导电材料,以使得将在该(多个)材料中存在内建应力;该层被图案化以展示在其横向方向上两个悬臂部分之间的裂纹限定的间隙(其跨所述开放空间和所述孔延伸),其中所述裂纹的宽度由悬臂部分的长度并由内建应力来预定;以及由此间隙是 < 3 nm宽,并且电极

材料层中的导电材料形成隧穿电极。

[0033] 该方法实现了在一个晶圆上大量器件的晶圆级生产,其可以被用在使用整个晶圆的矩阵类型系统中或者在各个器件可以被单体化成单个传感器元件的情况下。

[0034] 利用本发明,间隙的宽度可以在低于2nm和>100nm之间的范围中修整。可以通过调整桥结构的长度来控制针对衬底上的单个裂纹结构的间隙的宽度。可以使用晶圆尺度兼容的过程来制造桥结构,以使得可以在单个芯片上产生数百万个裂纹结构。本发明此外提供具有高的间隙高度对间隙宽度的纵横比的间隙。该破裂的表面免于在材料的沉积之后引入的污染物,并且具有完美匹配的几何结构。可以将制造应用于经完全处理的CMOS晶圆的顶部上,并且可以将制造应用于大范围的材料,诸如结晶或非结晶材料、超导材料和贵金属。可以以下面的方式将裂纹结器件单个地电连接至CMOS电路:对于每个器件而言,可以取决于在隧穿结器件的纳米间隙中或附近存在的感测剂来测量电子隧穿电流,其中许多器件是以高度并行的方式读出的。

附图说明

[0035] 本发明的进一步的适用性范围将根据下文给出的详细描述和附图变得显然,其仅作为说明给出,并且因此不将被视为对本发明的限制,并且其中:

图1图示提供应力集中结构;

图2是图1中的结构的截面视图;

图3是示出裂纹结构的SEM图像;以及

图4图示过程。

具体实施方式

[0036] 总体来说,本发明提供一种在衬底中或衬底上制作裂纹结构的方法,在纳米间隙器件中所述裂纹结构可用作隧穿结结构。这样的纳米间隙器件继而可用在多个应用中,尤其是在用于DNA、RNA和肽分子的所谓的量子测序的器件中。

[0037] 该方法包括在内建应力下经适当图案化的膜的受控破裂,由此形成被裂纹限定的纳米间隙分开的元件(例如悬臂部分或电极)。通过该桥的长度在亚 μm 至>25 μm 之间的范围中的设计,可以针对从<2nm至>100nm的每个单个裂纹结构来控制在悬臂部分之间的分离。所得到的纳米间隙可以以>20的非常高的间隙高度与间隙宽度的纵横比为特征(优选地匹配破裂的表面),并且当悬臂部分是用低于3nm间隙分开的电极时其可以被用作隧穿器件。

[0038] 在该方法的一个实施例中的第一步骤中,在内建应力下将薄膜置于衬底上的牺牲层的顶部上。因为可使用优选为Si、碳化硅、玻璃、石英、蓝宝石、GaAs、GaN、InP和聚合物的衬底,所以更优选地是包含CMOS集成电路的单晶Si。可以即从 Al_2O_3 、Si、 SiO_2 、SiN、Al、单层或几层石墨烯和聚合物中选择牺牲材料,其优选地通过沉积技术(包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个)来提供。可以即从金、铂、单层或几层石墨烯、氮化钛和超导材料来选择薄膜,其优选地通过沉积技术(包括原子层沉积(ALD)、溅射、蒸发、化学汽相沉积(CVD)、层转移、喷涂、旋涂和外延生长中的任一个)来提供。

[0039] 适当地通过技术人员公知的光刻技术来对薄膜图案化,以概括如图1中图示的桥,

其具有一个或多个应力集中结构(优选地沿着该桥的延伸在相对位置中提供的一个或多个缺口)。图1a示出在裂纹形成之前的带缺口的结构10并且图1b示出在裂纹形成之后的带缺口的结构10'。该结构10因此包括衬底12、牺牲层14、膜16(其被图案化成展示在其长边上具有缺口20的桥18)。

[0040] 图2示出如在图1中的但是在截面中的相同结构。因此,在图案化之后,如在图2a和b中示出的,使用各向同性的化学蚀刻来选择性地移除支撑电极桥18的牺牲材料14。这样做,导电薄膜18从衬底12局部分离并且释放存储在薄膜18中的内建应力T(用箭头图示)。这继而引起膜中应力在电极桥的缺口20处的积累。在该过程期间的任何点处,一旦在缺口处的局部应力水平克服了薄膜材料的强度,裂纹就在缺口处开始。由于内建应力,电极桥的破裂允许薄膜电极在相反方向上收缩并形成使电极18a、18b分离的纳米尺度的间隙22,如图2a和b中所图示的。

[0041] 通过在电极膜18下面提供电绝缘材料24,电极被电隔离。在图4c中进一步图示这个,其中可以看到如何将实际电极材料26(例如金或石墨烯)或一些其他优选的导电材料布置在介电层28(例如SiN)或一些其他优选介电或绝缘材料(诸如氧化物)之间。

[0042] 该纳米间隙宽度由悬臂部分的收缩程度w来限定,其由该桥的释放蚀刻部分的长度L、关于电极膜中的内建应力 σ 和关于电极材料的杨氏模量来预定。在一阶近似中,该纳米间隙宽度于是由 $w = (\sigma/E) * L$ 来限定。因为w和L之间的此比例性,可以仅通过改变L来改变针对置于同一衬底上的不同器件的纳米间隙宽度w。因此,该方法基于可以由标准光刻图案化容易地限定的 μm 尺度长度的转换以限定在悬臂部分之间的精确受控的nm尺度分离,其中 σ/E 是转换因子。

[0043] 在一个实施例中,通过在置于硅(Si)衬底上的氧化铝(Al_2O_3)牺牲层的顶部上的薄膜氮化钛(TiN)电极中制作电子纳米间隙来说明该方法。TiN是良好的电极材料,因为其有吸引力的结构、等离子体和超导性质,这使得其成为用于多种基于纳米间隙器件和应用的非常有希望的电极。TiN以两个另外的相关特性为特征。首先,可以在残余拉应力下将薄TiN膜容易地沉积在硅衬底上。在这里通过在 350°C 的温度下沉积TiN膜来实现这个。当将膜沉积之后的衬底从 350°C 冷却至室温时,具有 $9.6 \times 10^{-6} \text{ K}^{-1}$ 的热膨胀系数(CTE)的TiN膜比具有 $2.6 \times 10^{-6} \text{ K}^{-1}$ 的CTE的硅衬底以更大的程度收缩,由此在TiN膜中导致残余拉应力。其次,TiN是在破裂期间不会展示出实质性的塑性变形(这是促进裂纹传播的特征)的易碎材料。在图3a和b中示出以15nm间隙宽度、120nm间隙长度和100nm电极厚度为特征的裂纹限定的电子纳米间隙的代表性示例。该悬挂的TiN悬臂是直的且显示遵循TiN膜的晶界的锐利的垂直破裂的表面。破裂的表面在垂直方向上的低粗糙度是所沉积的TiN膜的柱状结构的结果。

[0044] 该方法实现了使导电或非导电悬臂部分分开的纳米间隙的大规模制造,具有可以针对衬底上的每个单个的裂纹结构来精确控制的间隙宽度。薄膜中的裂纹形成以及在悬臂部分之间的分离的定义依赖于存储在膜中的内建应力,这可以通过使用膜电极和具有不同CTE(热膨胀系数)的衬底材料并且通过调整薄膜沉积温度而在晶圆上容易地修整。此外,该桥材料可以是在裂纹形成期间易碎的,这是对在低温下以体心立方(bcc)结构为特征的金属的情况。因此,这里描述的方法可以被扩展至以令人感兴趣的机械、电子、光学、超导或磁性性质为特征的其他类别的材料。例如,可以将非结晶(例如金属玻璃)或没有晶界的单晶

(例如应变半导体)材料用作材料。因此,可以避免沿着晶界的裂纹传播,由此形成更光滑的破裂表面,具有对裂纹限定的间隙的宽度的甚至更好控制。此外,因为在本工作中采用的所有制造过程都与预制造的互补金属氧化物半导体(CMOS)晶圆兼容,所以裂纹结可以与CMOS电路集成,由此提供朝向复杂异质系统的路径。

[0045] 示例。

[0046] 由图4中的过程序列来图示裂纹结方法。在该裂纹结方法中,在内建应力下将介电层28之间适当提供的导电(适当金属)薄膜26置于衬底34上的牺牲层32的顶部上并且将其图案化以概括如在图3d中描绘的带缺口36的电极桥。接下来,图4e,如由箭头图示的,使用各向同性化学蚀刻来选择性地移除支撑电极桥的牺牲材料32。这样做,薄膜26从衬底局部分离并且释放存储在薄电极膜中的拉应力。这继而引起膜中应力在电极桥的缺口处的积累。裂纹在缺口处的开始允许薄膜电极在相反方向上的收缩,以及将电极分开的纳米尺度间隙38的形成(如在图4f中图示的)。然而,将内建应力设置成使得在蚀刻掉牺牲层之前形成裂纹是可能的。还可以将内建应力设置成使得仅在已经蚀刻掉牺牲层之后形成裂纹。可以通过限定电极桥的释放蚀刻部分的长度以及通过内建应力来修整裂纹限定的纳米间隙的所得到的宽度,即电极在裂纹形成之后收缩,其对于悬挂的电极桥的每 $1\mu\text{m}$ 长度在0.1至100nm之间。

[0047] 在更高级的器件设计的一个中,由一层或两层石墨烯($\sim 0.34\text{-}1\text{nm}$ 厚)制作的低于3nm宽的纳米间隙电极与纳米孔集成。上面讨论的图4e-f还描绘了该过程序列,其中使用电子束(e束)光刻或聚焦离子束(FIB)铣削来在厚度大约为1-100nm的氮化硅(SiN)或钝化硅(Si)膜40中形成直径约20-40nm的纳米孔(图4a)。此后,图4b,如在上述过程中,将牺牲层沉积在衬底表面上和孔内部,由此优选地使用原子层沉积(ALD)来使孔关闭。接下来,如在图4c中描绘的,沉积SiN/石墨烯/SiN的堆叠并且使用与蚀刻相结合的光刻来在纳米孔上形成电极桥。在蚀刻牺牲层(图4e)并且形成裂纹结之后,如在图4f中指示的,将电极折叠在纳米孔上,由此覆盖纳米孔并且在孔上留下1-2nm宽的纳米间隙,分子可以通过其来移置。与其他技术相比,纳米孔所要求的尺寸和放置准确性在此方法中明显要求更少,因为移置通道是由纳米间隙来限定的。因此,纳米孔的尺寸可以是直径大约2-100nm。此外,可以利用裂纹限定的纳米间隙的可实现的高纵横比(甚至对于纳米尺度的尺寸,高达70的间隙高度对间隙宽度)来使DNA移置速度慢下来,这对于所有纳米孔测序技术来说是主要的挑战。在替代概念中,通过折叠关于彼此以一定角度旋转的两个堆叠的裂纹结来形成纳米孔是可能的,由此进一步将用于分子的可能路径限制到窄的通道。可以在干燥期间使用公知的粘滞效应来容易地实现将电极折叠。

[0048] 在又一方面中,提供一种具有集成在流通道中的垂直石墨烯电极的隧穿裂纹结。这样的配置将具有所有微流体通道和连接器可以容易地集成在器件的前侧中的优点。

[0049] 应用。

[0050] 基于利用隧穿电流的分析物检测的DNA测序(量子测序)是最有前途的方法之一,具有将检测率增加2到3个数量级的潜力,超出用今天的系统所可能的事物。量子测序方法进一步具有测序系统的关键部件可以使用互补金属氧化物半导体(CMOS)和其他固态技术来实现的优点。它们还可以潜在地实现具有很少样本制备的实时单分子检测,导致固有低成本。在用于量子测序的一个具前途的器件配置中,将具有小于3nm的电极距离的纳米间隙

电极集成在纳米孔内。当单股DNA(或RNA或肽)分子移动跨过纳米孔时,可以测量在电极之间经过的隧穿电流。平均而言,因为不同的分子电子结构,针对每个类型的核苷酸的隧穿电流不同。理论上已经预测并且在实验上利用功能化的扫描隧穿显微镜(STM)尖端已证明:每个DNA核苷酸在相关联的隧穿电流中携带独特的统计上可识别的识别标志。然而,在量子测序中存在尚未解决的多个关键技术挑战,包括实现具有小于1nm的电极厚度以及1-2nm宽的纳米间隙的纳米间隙电极,以及它们在纳米孔中的集成。此外,大量此类结构的可靠和可伸缩制造仍然是主要的挑战。

[0051] 目前,纳米孔可以被分类为生物纳米孔、固态纳米孔或嵌入在固态膜中的纳米间隙电极。固态孔可以供给比生物孔更多的持久性。此外,固态纳米孔供给与互补金属氧化物半导体(CMOS)技术以及因此的工业可伸缩性的兼容,这可以显著地降低成本。利用纳米孔方法,可以容易地使非常长股(大约数十万的碱基或更多)的DNA和RNA通过通道移置。然而,对于测序,该方法还要求直接读取股中的各个核苷酸的物理差异的方法。在DNA和RNA分子中可以识别两个“主轴”:纵向和横向。牛津纳米孔技术已经开发了基于纵向离子运输的基于生物纳米孔的测序器。

[0052] 然而,通过小孔的纵向离子运输的物理对分辨率施加基本的限制。因此,诸如基于电子隧穿的测序方法之类的替代方法被追捧。已提出用于通过电子隧穿来评估测序的具有低于3nm电极距离的多个不同电极配置。这些包括基于STM的纳米间隙电极、各种类型的基于断裂结(BJ)的纳米间隙电极、和具有暴露侧壁的纳米尺度金属/电介质/金属堆叠(例如用于识别隧穿)。重要的是要注意,所有固态器件面临与器件尺寸的精确控制有关的主要制造挑战。同样地,对于基于与纳米孔集成的纳米间隙电极的量子测序器件,关键的困难包括制造可伸缩性和对于纳米尺度通道横向定位的纳米尺度电极的集成。

[0053] 除了隧穿器件的受控制造之外,在量子测序中存在其他非常重要的挑战:包括:(1)隧穿电极的厚度至少应该和DNA的各个碱基之间的距离一样薄,以能够解析各个DNA碱基;(2)响应于DNA移置的隧穿电流信号是极其小且嘈杂的;以及(3)通过纳米孔的DNA移置的可变性和高速进一步使提取和标识有用的隧穿信号复杂化。在[Di Ventra, Massimiliano和Masateru Taniguchi. "Decoding DNA, RNA and peptides with quantum tunnelling." *Nature nanotechnology* 11.2 (2016): 117-126.] 中提供了针对量子隧穿的现有设备的目前工艺水平和缺点的详细讨论。

[0054] 对于分子检测和测序应用,应该优选地由金来制成纳米间隙电极以简化表面功能化或者由超薄石墨烯层来制成以提供用于解析各个碱基的空间电极尺寸(单层石墨烯是约0.34nm厚)。因此,对具有由电介质/Au/电介质以及电介质/石墨烯/电介质的堆叠制成的电极的裂纹结具有特别的兴趣。

[0055] 通过材料中的内建应力意指由材料中的残余应力、机械应变、内在应力和热应力中的任一个产生的任何应力。

[0056] 牺牲层可以与衬底材料、与膜材料或桥下面的可以被选择性地蚀刻掉以便释放桥结构的任何材料相同,或者不同地表述,衬底材料或膜材料可以充当牺牲材料。该牺牲层还可以由材料的组合来组成。该牺牲层还可以存在于被图案化、蚀刻或平面化的至少一个材料的至少一个层中。

[0057] 该间隔层可以被视为衬底的一部分、膜的一部分、桥的一部分,或者不同地表述,

衬底的该部分、膜的该部分或桥的该部分可以充当间隔层。

[0058] 通过纳米孔测序意指包括DNA、RNA和肽测序中的任一个。

[0059] 新颖裂纹结构以及制作的方法的许多其他应用是可能的。例如，提供一种制作纳米线的方法，其包括将如在本文中在权利要求7-12中公开的裂纹结构用作适当衬底上的阴影掩模，所述掩模限定纳米线。

[0060] 另一应用是裂纹结构/孔结构，其包括如在本文中公开的至少一个裂纹结构，其中将该裂纹结构置于孔的顶部上。

[0061] 又一应用是裂纹结/流通道结构，其包括如在本文中公开的至少一个裂纹结构，其中将该裂纹结置于流通道中。

[0062] 所公开的裂纹结还可以被用于使用取决于纳米间隙中的元件的构成的隧穿电流的气体感测(例如生物分子感测/DNA检测)。

[0063] 在本文中公开的裂纹结的替代实施例中，将电极置于对于电极桥的垂直方向上。

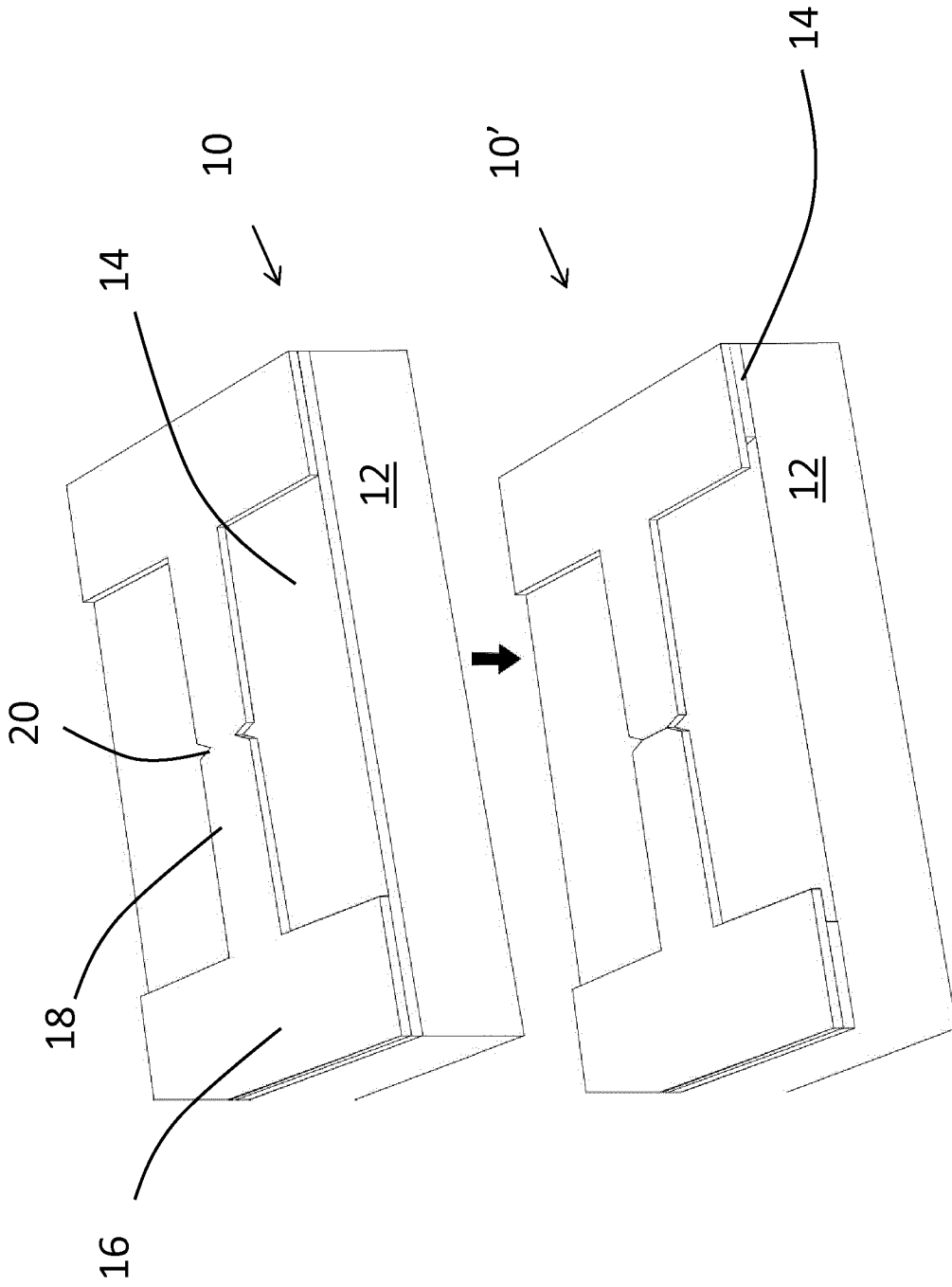


图 1

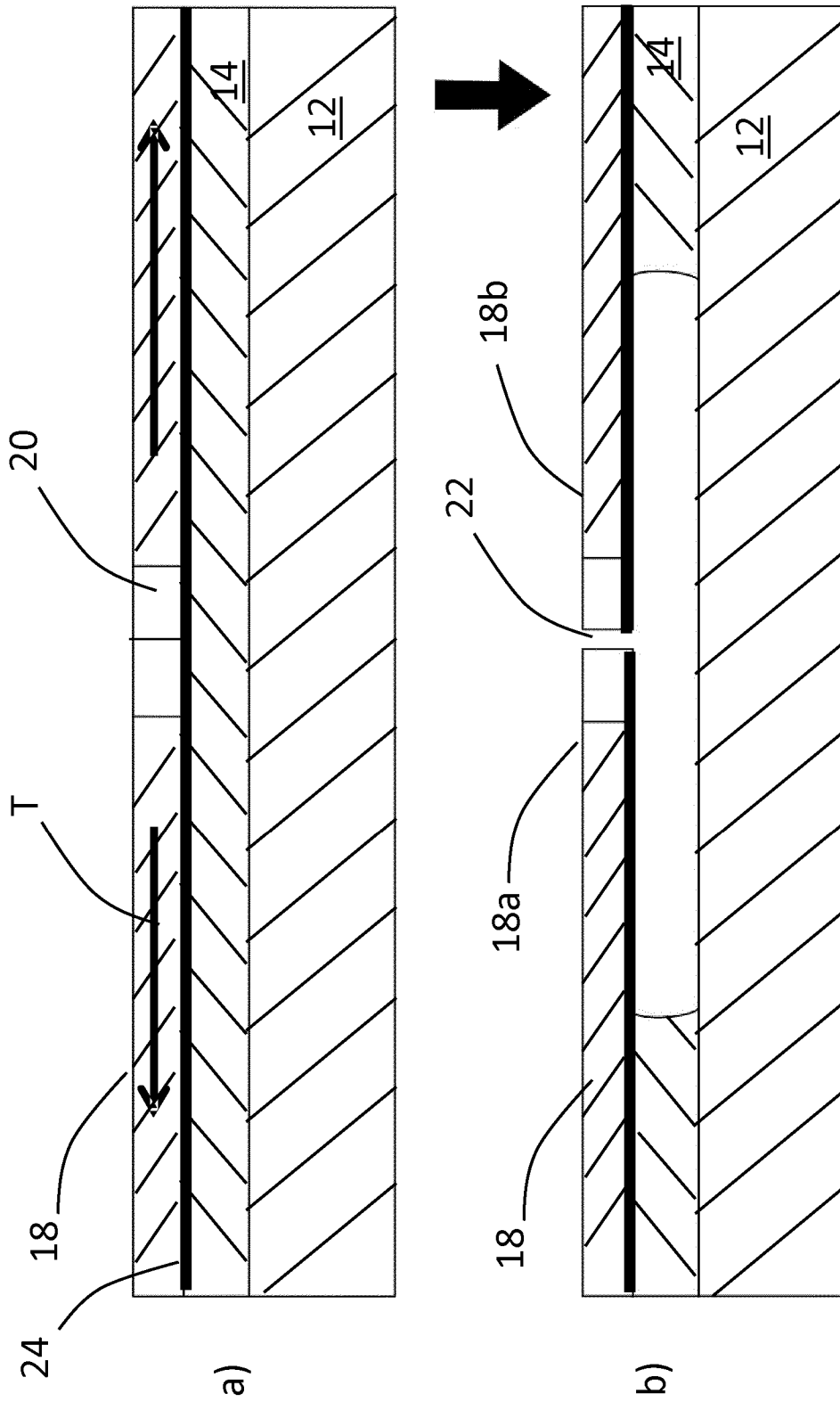
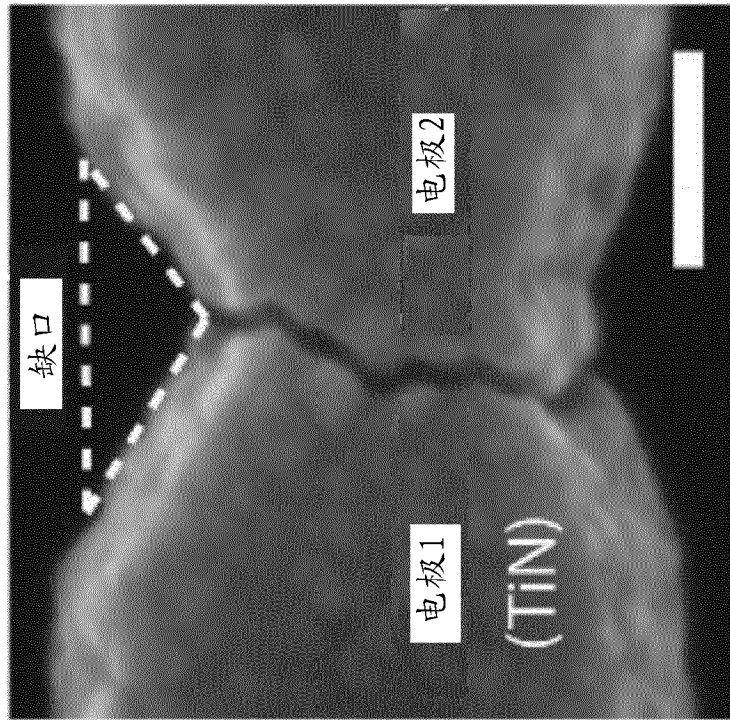
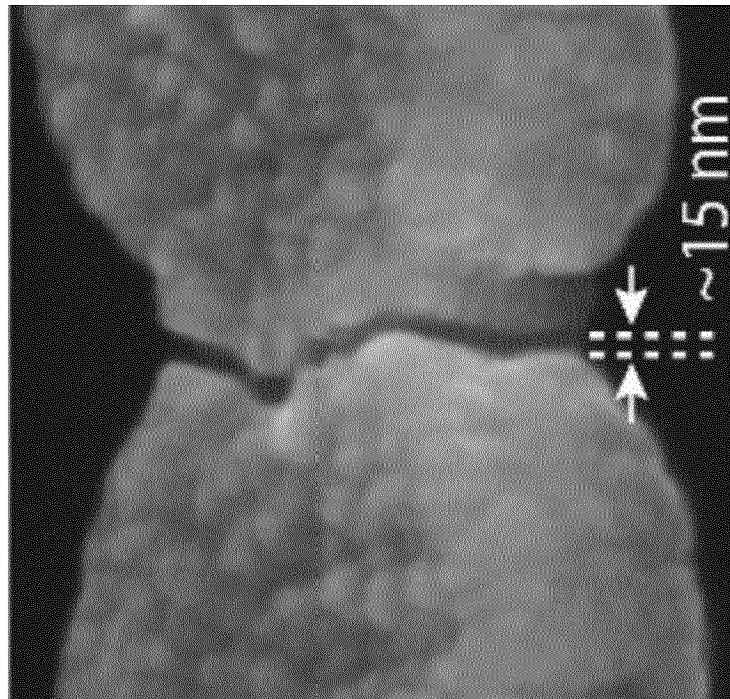


图 2



b)



a)

图 3

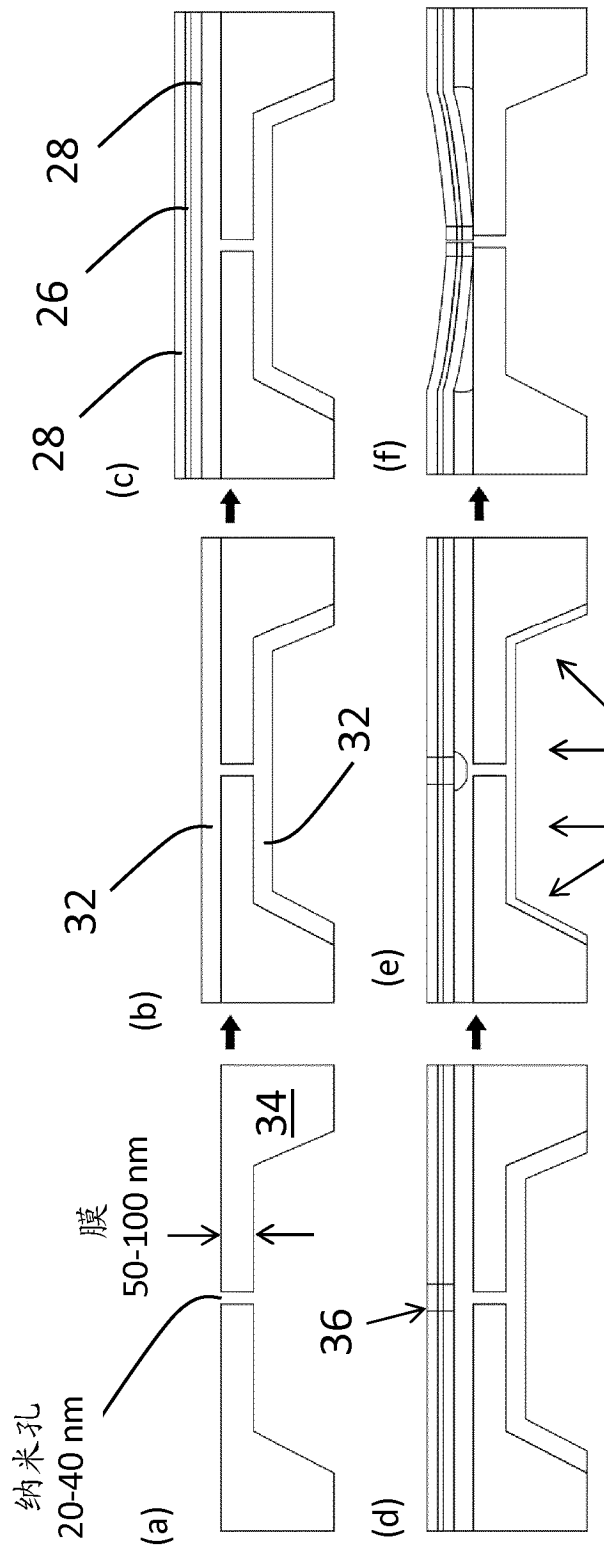


图 4