

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4021614号
(P4021614)

(45) 発行日 平成19年12月12日(2007.12.12)

(24) 登録日 平成19年10月5日(2007.10.5)

(51) Int. Cl.		F I		
HO 1 L 21/67	(2006.01)	HO 1 L	21/68	E
HO 1 L 21/50	(2006.01)	HO 1 L	21/50	A
HO 1 L 21/52	(2006.01)	HO 1 L	21/52	F

請求項の数 35 (全 33 頁)

(21) 出願番号	特願2000-376319 (P2000-376319)	(73) 特許権者	000003078
(22) 出願日	平成12年12月11日(2000.12.11)		株式会社東芝
(65) 公開番号	特開2002-184836 (P2002-184836A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成14年6月28日(2002.6.28)	(74) 代理人	100058479
審査請求日	平成16年8月25日(2004.8.25)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100070437
			弁理士 河井 将次

最終頁に続く

(54) 【発明の名称】 半導体素子のピックアップ用治具、半導体素子のピックアップ装置、半導体素子のピックアップ方法、半導体装置の製造方法及び半導体装置の製造装置

(57) 【特許請求の範囲】

【請求項1】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1及び第2の突き上げピン群が装着されるピンホルダーとを具備することを特徴とする半導体素子のピックアップ用治具。

10

【請求項2】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配

20

置され、先端部が前記第2の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、

前記第1乃至第3の突き上げピン群が装着されるピンホルダーとを具備することを特徴とする半導体素子のピックアップ用治具。

【請求項3】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部と実質的に等しい高さで、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1及び第2の突き上げピン群の先端部より低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、

前記第1乃至第3の突き上げピン群が装着されるピンホルダーとを具備することを特徴とする半導体素子のピックアップ用治具。

【請求項4】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1及び第2の突き上げピン群が装着されるピンホルダーと、

前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低くするピン位置制御手段と

を具備することを特徴とする半導体素子のピックアップ用治具。

【請求項5】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、

前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、

前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低くするピン位置制御手段と

を具備することを特徴とする半導体素子のピックアップ用治具。

【請求項6】

粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配

10

20

30

40

50

置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記半導体素子の剥離時に、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備することを特徴とする半導体素子のピックアップ用治具。

【請求項7】

前記ピンホルダーは、前記第2の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第2の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第2の突き上げピン群の基部を収容して先端部を前記第1の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項4に記載の半導体素子のピックアップ用治具。

10

【請求項8】

前記ピンホルダーは、前記第2及び第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第2及び第3の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第2及び第3の突き上げピン群の基部を収容して、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項5に記載の半導体素子のピックアップ用治具。

【請求項9】

20

前記ピンホルダーは、前記第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第3の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第3の突き上げピン群の基部を収容して、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項6に記載の半導体素子のピックアップ用治具。

【請求項10】

前記ピンホルダーは、前記第2の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第2の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く制御することを特徴とする請求項4に記載の半導体素子のピックアップ用治具。

30

【請求項11】

前記ピンホルダーは、前記第2及び第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第2及び第3の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低く制御することを特徴とする請求項5に記載の半導体素子のピックアップ用治具。

40

【請求項12】

前記ピンホルダーは、前記第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第3の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低く制御することを特徴とする請求項6に記載の半導体素子のピックアップ用治具。

【請求項13】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体

50

素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1及び第2の突き上げピン群が装着されるピンホルダーと、

前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、

前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の各辺に沿って剥離することを特徴とする半導体素子のピックアップ装置。

【請求項14】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第2の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、

前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、

前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、

前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴とする半導体素子のピックアップ装置。

【請求項15】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在

10

20

30

40

50

して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部と実質的に等しい高さで、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1及び第2の突き上げピン群の先端部より低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、

前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、

前記第1乃至第3の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、

前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴とする半導体素子のピックアップ装置。

【請求項16】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

前記第1及び第2の突き上げピン群が装着されるピンホルダーと、

前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、

前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、

前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の各辺に沿って剥離することを特徴とする半導体素子のピックアップ装置。

【請求項17】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、

10

20

30

40

50

前記第 1 の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第 3 の突き上げピン群と、

前記第 1 乃至第 3 の突き上げピン群が装着されるピンホルダーと、

前記第 1 乃至第 3 の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、

10

前記半導体素子の剥離時に、前記第 2 の突き上げピン群の先端部を前記第 1 の突き上げピン群の先端部よりも低く、且つ前記第 3 の突き上げピン群の先端部を前記第 2 の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、

前記第 1 の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第 2 の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第 3 の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第 2 の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴とする半導体素子のピックアップ装置。

【請求項 18】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、

20

前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、

前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第 1 の突き上げピン群と、

前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第 2 の突き上げピン群と、

前記第 1 の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第 3 の突き上げピン群と、

前記第 1 乃至第 3 の突き上げピン群が装着されるピンホルダーと、

前記第 1 乃至第 3 の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、

30

前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、

前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、

前記半導体素子の剥離時に、前記第 3 の突き上げピン群の先端部を前記第 1 及び第 2 の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、

前記第 2 の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第 1 の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第 3 の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第 2 の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴とする半導体素子のピックアップ装置。

40

【請求項 19】

前記ピンホルダーは、前記第 2 の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第 2 の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第 2 の突き上げピン群の基部を収容して先端部を前記第 1 の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項 16 に記載の半導体素子のピックアップ装置。

【請求項 20】

前記ピンホルダーは、前記第 2 及び第 3 の突き上げピン群の少なくとも基部を収容する

50

収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第2及び第3の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第2及び第3の突き上げピン群の基部を収容して、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項17に記載の半導体素子のピックアップ装置。

【請求項21】

前記ピンホルダーは、前記第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部内に設けられ、前記第3の突き上げピン群の先端部が前記粘着性シートに接触したときに、前記収容部に前記第3の突き上げピン群の基部を収容して、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低くする弾性部材であることを特徴とする請求項18に記載の半導体素子のピックアップ装置。

10

【請求項22】

前記ピンホルダーは、前記第2の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第2の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く制御することを特徴とする請求項16に記載の半導体素子のピックアップ装置。

20

【請求項23】

前記ピンホルダーは、前記第2及び第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第2及び第3の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低く制御することを特徴とする請求項17に記載の半導体素子のピックアップ装置。

【請求項24】

前記ピンホルダーは、前記第3の突き上げピン群の少なくとも基部を収容する収容部を備え、前記ピン位置制御手段は、前記収容部から前記第3の突き上げピン群を上下方向に駆動するピン駆動手段と、前記ピン駆動手段を制御する制御手段とを備え、前記半導体素子のピックアップ時に、前記制御手段と前記ピン駆動手段により、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低く制御することを特徴とする請求項18に記載の半導体素子のピックアップ装置。

30

【請求項25】

前記ピンホルダーは、着脱自在に設けられ、ピックアップする前記半導体素子のサイズ及び厚さの少なくとも一方に応じて選択されることを特徴とする請求項13乃至24いずれか1つの項に記載の半導体素子のピックアップ装置。

【請求項26】

前記請求項13乃至25いずれか1つの項に記載の半導体素子のピックアップ装置を備えることを特徴とする半導体装置の製造装置。

40

【請求項27】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、

ピックアップの対象となる半導体素子に第1及び第2の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと

、
前記バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体

50

素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離するステップと、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群を前記第1の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の半導体素子の各辺に沿って粘着性シートから剥離するステップと

を具備することを特徴とする半導体素子のピックアップ方法。

【請求項28】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、

ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離するステップと、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群を前記第1の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の中央部近傍を保持するステップと、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第2の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより前記半導体素子の各辺に沿って剥離するステップと、

前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップと

を具備することを特徴とする半導体素子のピックアップ方法。

【請求項29】

半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、

ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1及び第2の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより、第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、第1の突き上げピン群で半導体素子の各コーナー部を粘着性シートから剥離するステップと、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第1及び第2のピンより低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより前記半導体素子の各辺に沿って剥離するステップと、

前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップと

を具備することを特徴とする半導体素子のピックアップ方法。

【請求項30】

半導体ウェーハの表面に素子を形成する工程と、

素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、

個片化された複数の半導体素子を粘着性シートに貼り付け、固定テーブルに固定する工程と、

10

20

30

40

50

ピックアップの対象となる半導体素子に第 1 及び第 2 の突き上げピン群が対応するように、固定テーブルを移動させる工程と、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 1 の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離する工程と、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 2 の突き上げピン群を前記第 1 の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、

バックアップホルダー内を大気圧へ戻し、半導体素子をコレットで吸着してピックアップする工程と 10

を具備することを特徴とする半導体装置の製造方法。

【請求項 3 1】

半導体ウェーハの表面に素子を形成する工程と、

素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、

ピックアップの対象となる半導体素子に第 1 乃至第 3 の突き上げピン群が対応するように、固定テーブルを移動させる工程と、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 1 の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離する工程と、 20

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 2 の突き上げピン群を前記第 1 の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の中央部近傍を保持するステップと、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 3 の突き上げピン群を前記第 2 の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、

前記第 2 の突き上げピン群で半導体素子の中央部近傍を剥離するステップと、 30

バックアップホルダー内を大気圧へ戻し、剥離した半導体素子をコレットで吸着してピックアップする工程と

を具備することを特徴とする半導体装置の製造方法。

【請求項 3 2】

半導体ウェーハの表面に素子を形成する工程と、

素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、

個片化された複数の半導体素子を粘着性シートに貼り付け、固定テーブルに固定する工程と、

ピックアップの対象となる半導体素子に第 1 乃至第 3 の突き上げピン群が対応するように、固定テーブルを移動させる工程と、 40

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 1 及び第 2 の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより、第 2 の突き上げピン群で半導体素子の中央部を保持しつつ、第 1 の突き上げピン群で半導体素子の各コーナー部を粘着性シートから剥離する工程と、

バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第 3 の突き上げピン群を前記第 1 及び第 2 の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、 50

前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップと、
バックアップホルダー内を大気圧へ戻し、半導体素子をコレットで吸着してピックアップする工程と

を具備することを特徴とする半導体装置の製造方法。

【請求項33】

前記固定テーブルを移動させる工程の後に、ピックアップする前記半導体素子のサイズ及び厚さの少なくとも一方に応じてピンホルダーを選択して装着する工程を更に具備することを特徴とする請求項30乃至32いずれか1つの項に記載の半導体装置の製造方法。

【請求項34】

前記半導体素子をコレットで吸着してピックアップする工程の後に、ピックアップした個々の半導体素子を実装する工程を更に具備することを特徴とする請求項30乃至33いずれか1つの項に記載の半導体装置の製造方法。

10

【請求項35】

前記半導体素子をコレットで吸着してピックアップする工程の後に、ピックアップした個々の半導体素子をトレイに詰める工程を更に具備することを特徴とする請求項30乃至33いずれか1つの項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体素子のピックアップ用治具、半導体素子のピックアップ装置及びそのピックアップ方法、並びにこれらの装置や方法が採用された半導体装置の製造方法及びその製造装置に関するもので、特に半導体素子の厚さが100 μ m以下の薄いものにおいて、複数の半導体素子を粘着性のシートに貼り付けた後、各半導体素子を粘着性シートからピックアップ（剥離）する装置とその方法に全般に適用されるものである。

20

【0002】

【従来の技術】

一般に、素子形成の終了した半導体ウェーハは、ダイシングラインやチップ分割ラインに沿って分離され、個片化されて複数の半導体素子（チップまたはペレット）が形成される。これらの半導体素子は粘着性のシート（粘着性テープ）に接着され、各半導体素子がこの粘着性シートからピックアップされ、リードフレームやTABテープへのマウント工程やパッケージへの封止工程等の実装工程を経て半導体装置が完成される。

30

【0003】

図25は、従来のピックアップ装置における半導体素子を粘着性シートからピックアップする主要構成部の拡大断面図である。また、図26(a)、(b)はそれぞれ、上記ピックアップ装置で用いられる半導体素子のピックアップ用治具（ピンホルダー及び突き上げピン）の側面図と上面図である。半導体素子100を粘着性シート101から剥離してピックアップする際には、半導体素子100の裏面側から粘着性シート101を介在して突き上げピン（ニードル）102を突出（上昇）させ、半導体素子100を粘着性シート101から剥離する。上記突き上げピン102は、上記半導体素子100の各コーナー部もしくは中央部近傍に対応する位置に配置され、基部がピンホルダー103に装着されている。

40

【0004】

この半導体素子100を剥離する順序としては、まず、ピックアップの対象となる半導体素子100が突き上げピン102上に位置するように、半導体素子100が貼り付けられた粘着性シート101が固定された固定テーブルを移動させる。次に、剥離する半導体素子100の位置検出や良品/不良品を判別するためのマーク検出等を行い、バックアップホルダー104の内部をバキュームで引いて、粘着性シート101をバックアップホルダー104の上面に吸着して固定する。この状態で、突き上げピン102が取り付けられているピンホルダー103を上昇させ、突き上げピン102をバックアップホルダー104の上面から突出させ、粘着性シート101を介在して半導体素子100を裏面側から突き

50

上げる。この時、ピンホルダー 103 に取り付けられている突き上げピン 102 の先端部は均一な高さになるように調整されている。

【0005】

ところで、近年は、半導体素子を例えばカード状の薄いパッケージに内蔵するために、半導体素子の薄型化が強く望まれており、半導体ウェーハの裏面を研磨、研削及びエッチングして100 μ m以下にまで薄くしている。しかし、半導体素子を100 μ m以下にまで薄くすると、粘着性シートから剥離するときにクラックが発生するという問題がある。

【0006】

次に、半導体素子の厚さが100 μ m以下になった場合の上記クラックの問題点について、図27(a)、(b)乃至図30(a)、(b)、及び図31(a)、(b)乃至図34(a)、(b)により詳しく説明する。半導体素子の厚さが上記のように非常に薄いと、図27(a)、(b)乃至図30(a)、(b)に示すように、粘着性シート101を介在させた状態で半導体素子100の裏面側を突き上げピン102で押し上げると、半導体素子100を突き上げピン102が貫通してしまい、チップクラックに至ってしまう。半導体素子の厚さが100 μ m以上であれば、半導体素子100と粘着性シート101の接着力より、半導体素子の強度(厚さ方向)が強いため、このような現象は発生しない。

10

【0007】

また、図31(a)、(b)乃至図34(a)、(b)に示すように、半導体素子100の外周部(特にコーナー部分)が図32(a)、(b)あるいは図33(a)、(b)のように剥がれたとしても、突き上げピン102の上昇より粘着性シート101の剥がれる速度が遅いため、剥離する前に半導体素子100が凹状に反ってしまい、図34(a)、(b)に示すように最終的にはクラックに至る。突き上げピン102をピンホルダー103に装着する位置を半導体素子100の中央部近傍にすると、外周部が粘着性シート101から剥がれ難くなり、半導体素子100が凸状に反り、やはりクラックに至る。更に、突き上げピン102の本数を多くしてもクラックの発生を抑制するのは難しく、粘着性シート101の接着力が低いもの、例えばUVテープ等を用いても現状の粘着力ではクラックを回避できない。

20

【0008】

このように、半導体素子が薄厚化されると、半導体素子の強度が低くなり、従来の半導体素子のピックアップ装置やピックアップ方法ではクラックを回避できない。この問題は、半導体素子のサイズが大きくなると、より顕著になる。

30

【0009】

【発明が解決しようとする課題】

上記のように、従来の半導体素子のピックアップ用治具は、半導体素子が薄厚化されると、粘着性シートからの剥離時にクラックを発生させてしまうという問題があった。

【0010】

また、従来の半導体素子のピックアップ装置及びそのピックアップ方法は、半導体素子が薄厚化されると、粘着性シートからのピックアップ時にクラックを発生させてしまい作業能率が低下するという問題があった。

【0011】

更に、従来の半導体装置の製造方法及びその製造装置は、半導体素子が薄厚化されると粘着性シートからのピックアップ時にクラックを発生させてしまい、製造歩留まりが低下するという問題があった。

40

【0012】

この発明は上記のような事情に鑑みてなされたもので、その目的とするところは、薄厚化された半導体素子を粘着性のシートから剥離する際のクラックの発生を抑制できる半導体素子のピックアップ用治具、半導体素子のピックアップ装置及びそのピックアップ方法を提供することにある。

【0013】

また、この発明の他の目的は、薄厚化された半導体素子を粘着性のシートから剥離すると

50

きのクラックの発生を抑制でき、製造歩留まりを向上できる半導体装置の製造方法及びその製造装置を提供することにある。

【0014】

【課題を解決するための手段】

この発明の半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げ 10
ピン群と、前記第1及び第2の突き上げピン群が装着されるピンホルダーとを具備することを特徴としている。

【0015】

また、この発明の半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第2の突 20
き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーとを具備することを特徴としている。

【0016】

更に、この発明の半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部と実質的に等しい高さで、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突 30
き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1及び第2の突き上げピン群の先端部より低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーとを具備することを特徴としている。

【0017】

更にまた、半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1及び第2の突き上げピン群が装着され 40
るピンホルダーと、前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備することを特徴としている。

【0018】

この発明の半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記 50

第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備することを特徴としている。

【0019】

また、この発明の半導体素子のピックアップ用治具は、粘着性シートに貼り付けられた半導体素子を、粘着性シートから剥離する半導体素子のピックアップ用治具であって、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記半導体素子の剥離時に、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備することを特徴としている。

【0020】

この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1及び第2の突き上げピン群が装着されるピンホルダーと、前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の各辺に沿って剥離することを特徴としている。

【0021】

また、この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第2の突き上げピン群の先端部よりも低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象とな

10

20

30

40

50

る半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴としている。

【0022】

更に、この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群の先端部と実質的に等しい高さで、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、先端部が前記第1及び第2の突き上げピン群の先端部より低く、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記第1乃至第3の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段とを具備し、前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴としている。

【0023】

更にまた、この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1及び第2の突き上げピン群が装着されるピンホルダーと、前記第1及び第2の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の各辺に沿って剥離することを特徴としている。

【0024】

この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン

10

20

30

40

50

群と、前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記第1乃至第3の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、前記半導体素子の剥離時に、前記第2の突き上げピン群の先端部を前記第1の突き上げピン群の先端部よりも低く、且つ前記第3の突き上げピン群の先端部を前記第2の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴としている。

10

【0025】

また、この発明の半導体素子のピックアップ装置は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ装置であって、前記複数の半導体素子が粘着性シートに貼り付けられた状態で固定される固定テーブルと、前記半導体素子の各コーナー部にそれぞれ対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第1の突き上げピン群と、前記半導体素子の中央部近傍に対応して配置され、前記粘着性シートを介在して半導体素子を突き上げる第2の突き上げピン群と、前記第1の突き上げピン間における前記半導体素子の各辺に対応する位置にそれぞれ配置され、前記粘着性シートを介在して半導体素子を突き上げる第3の突き上げピン群と、前記第1乃至第3の突き上げピン群が装着されるピンホルダーと、前記第1乃至第3の突き上げピン群が装着されたピンホルダーが収容され、前記固定テーブルに固定された各半導体素子の貼り付け面の裏面側に配置されるバックアップホルダーと、前記固定テーブル上の各半導体素子の位置と前記バックアップホルダーの位置を相対的に移動させる移動手段と、前記バックアップホルダー内をバキュームで吸引することにより、ピックアップの対象となる半導体素子が貼り付けられた粘着性シートを固着する吸引手段と、前記半導体素子の剥離時に、前記第3の突き上げピン群の先端部を前記第1及び第2の突き上げピン群の先端部よりも低くするピン位置制御手段とを具備し、前記第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、前記第1の突き上げピン群で半導体素子の各コーナー部を剥離した後、前記第3の突き上げピン群で半導体素子の各辺に沿って剥離し、その後前記第2の突き上げピン群で半導体素子の中央部近傍を剥離することを特徴としている。

20

30

【0026】

この発明の半導体装置の製造装置は、上記いずれかのピックアップ装置を備えることを特徴としている。

40

【0027】

この発明の半導体素子のピックアップ方法は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、ピックアップの対象となる半導体素子に第1及び第2の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと、前記バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離するステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群

50

を前記第1の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の半導体素子の各辺に沿って粘着性シートから剥離するステップとを具備することを特徴としている。

【0028】

また、この発明の半導体素子のピックアップ方法は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離するステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群を前記第1の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の中央部近傍を保持するステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第2の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより前記半導体素子の各辺に沿って剥離するステップと、前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップとを具備することを特徴としている。

10

20

【0029】

更に、この発明の半導体素子のピックアップ方法は、半導体ウェーハが個片化されて形成され、粘着性シートに貼り付けられた複数の半導体素子を、個々に粘着性シートから剥離する半導体素子のピックアップ方法であって、ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルの位置とバックアップホルダーの位置を相対的に移動させるステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1及び第2の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより、第2の突き上げピン群で半導体素子の中央部近傍を保持しつつ、第1の突き上げピン群で半導体素子の各コーナー部を粘着性シートから剥離するステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第1及び第2の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより前記半導体素子の各辺に沿って剥離するステップと、前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップとを具備することを特徴としている。

30

【0030】

この発明の半導体装置の製造方法は、半導体ウェーハの表面に素子を形成する工程と、素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、個片化された複数の半導体素子を粘着性シートに貼り付け、固定テーブルに固定する工程と、ピックアップの対象となる半導体素子に第1及び第2の突き上げピン群が対応するように、固定テーブルを移動させる工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離する工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群を前記第1の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、バックアップホルダー内を大気圧へ戻し、半導体素子をコレットで吸着してピックアップする工程とを具備することを特徴としている。

40

50

【0031】

また、この発明の半導体装置の製造方法は、半導体ウェーハの表面に素子を形成する工程と、素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルを移動させる工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各コーナー部を粘着性シートから剥離する工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第2の突き上げピン群を前記第1の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の中央部近傍を保持するステップと、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第2の突き上げピン群と同等または低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップと、バックアップホルダー内を大気圧へ戻し、剥離した半導体素子をコレットで吸着してピックアップする工程とを具備することを特徴としている。

10

【0032】

更に、この発明の半導体装置の製造方法は、半導体ウェーハの表面に素子を形成する工程と、素子形成の終了した半導体ウェーハを、ダイシングラインまたはチップ分割ラインに沿って分離し、個片化して複数の半導体素子を形成する工程と、個片化された複数の半導体素子を粘着性シートに貼り付け、固定テーブルに固定する工程と、ピックアップの対象となる半導体素子に第1乃至第3の突き上げピン群が対応するように、固定テーブルを移動させる工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第1及び第2の突き上げピン群を突出させ、粘着性シートを介して半導体素子を突き上げることにより、第2の突き上げピン群で半導体素子の中央部を保持しつつ、第1の突き上げピン群で半導体素子の各コーナー部を粘着性シートから剥離する工程と、バックアップホルダー内をバキュームで吸引して前記粘着性シートを吸着つつ、バックアップホルダーから第3の突き上げピン群を前記第1及び第2の突き上げピン群より低い高さで突出させ、粘着性シートを介して半導体素子を突き上げることにより半導体素子の各辺に沿って粘着性シートから剥離する工程と、前記第2の突き上げピン群で半導体素子の中央部近傍を剥離するステップと、バックアップホルダー内を大気圧へ戻し、半導体素子をコレットで吸着してピックアップする工程とを具備することを特徴としている。

20

30

【0033】

上記のような構成並びに方法によれば、(a)第1の突き上げピン群で半導体素子のコーナー部を剥離した後、第2の突き上げピン群で中央部近傍を剥離する、あるいは(b)第1の突き上げピン群で半導体素子のコーナー部を剥離した後、第2の突き上げピン群で中央部近傍を保持しつつ第3の突き上げピン群で半導体素子の辺に沿って剥離し、その後第2の突き上げピン群で中央部近傍を剥離する、または(c)第2の突き上げピン群で中央部近傍を保持しつつ第1の突き上げピン群で半導体素子のコーナー部を剥離した後、第3の突き上げピン群で辺に沿って剥離し、その後第2の突き上げピン群で中央部近傍を剥離するので、2つまたは3つの領域に分割して徐々に剥離することができる。この結果、突き上げピンの先端部に応力が集中して半導体素子を貫通するのを防止できる。また、第1の突き上げピンで突き上げたときに、半導体素子の中央部近傍を第2の突き上げピンで突き上げるので、半導体素子の反りに起因するクラックを抑制できる。上記第1及び第2の突き上げピンによる突き上げ動作に加えて、第3の突き上げピンで半導体素子の辺に沿った領域を分離すれば、半導体素子の反りをより小さくして更にクラックを抑制できる。

40

【0034】

50

従って、薄厚化された半導体素子を粘着性のシートからピックアップする際のクラックの発生を抑制できる半導体素子のピックアップ用治具、半導体素子のピックアップ装置及びそのピックアップ方法を提供できる。

【0035】

また、薄厚化された半導体素子を粘着性のシートからピックアップして次の処理を行う際のクラックの発生を抑制でき、製造歩留まりを向上できる半導体装置の製造方法及びその製造装置を提供できる。

【0036】

【発明の実施の形態】

以下、この発明の実施の形態について図面を参照して説明する。

10

〔第1の実施の形態〕

図1、図2及び図3(a)、(b)はそれぞれ、この発明の第1の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、図1はダイボンダーの概略構成を示す斜視図、図2は上記ダイボンダーにおけるピックアップ装置の要部の構成を示す断面図、図3(a)は半導体素子のピックアップ用治具の側面図、及び図3(b)は半導体素子のピックアップ用治具の上面図である。

【0037】

図1に示すように、ダイボンダーは、半導体素子1をピックアップするピックアップ機構、ピックアップした半導体素子1をリードフレーム上に移送する移送機構、及びリードフレームを搬送する搬送機構等から構成されている。上記ピックアップ機構は、固定テーブル3、TVカメラ4及びピックアップ装置20等から構成されている。上記固定テーブル3には、素子形成が終了し、個片化された半導体素子1を粘着性シートに貼り付けたウェーハリング2が固定される。この固定テーブル3は、ウェーハリング2をXY方向に移動させることにより、ピックアップ装置20上に個々の半導体素子1を移動させるようになっている。上記TVカメラ4は、上記半導体素子1の表面をモニタするためのものである。上記ピックアップ装置20は、上記固定テーブル3の下側に設置されており、半導体素子1を粘着性シートの裏面側から突き上げピンで突き上げることにより剥離する。

20

【0038】

また、上記半導体素子1をリードフレーム上に移送する移送機構は、ボンディングツール8、吸着ヘッド10、位置修正ステージ11、及びボンディングヘッド12等から構成されている。上記吸着ヘッド10は、粘着性シートから剥離された半導体素子1を吸着して上記位置修正ステージ11上に移送する。この位置修正ステージ11上で、半導体素子1の位置が修正される。位置が修正された半導体素子1は、ボンディングヘッド8によりリードフレーム上に移送される。

30

【0039】

更に、リードフレームを搬送する搬送機構は、リードフレーム供給部5、リードフレーム搬送装置6、ペースト供給装置7、及びリードフレーム収納部9等から構成されている。上記リードフレーム供給部5には、ダイボンディング前のリードフレームが収容されており、リードフレームをリードフレーム搬送装置6に順次送り出すようになっている。上記ペースト供給装置7は、リードフレーム搬送装置6を搬送されたリードフレームのベッド部に、導電性ペーストを塗布するものである。また、上記リードフレーム収納部9は、ダイボンディングが終了したリードフレームを収容する。

40

【0040】

上記のような構成において、まず、素子形成の終了したウェーハを個片化して複数の半導体素子1を形成し、これら半導体素子1をウェーハリング2に装着した粘着性シートに接着(転写)した後、このウェーハリング2を上記固定テーブル3に装着する。次に、ピックアップ(剥離)の対象となる半導体素子1にピックアップ装置20が対応するように、固定テーブル3をXY方向に移動させる。その後、TVカメラ14を用いてこの半導体素子1の表面をモニタし、このモニタで得た画像データを二値化もしくは多値化して半導体

50

素子1の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、上記ピックアップ装置20のバックアップホルダー内をバキュームで吸引しつつ、バックアップホルダーの上面から突き上げピンを突出(上昇)させ、粘着性シートを介して半導体素子1を突き上げることにより剥離する。剥離した半導体素子1は、吸着ヘッド10で吸着されて上記位置修正ステージ11上に移送され、半導体素子1の位置が修正された後、ボンディングヘッド8によりリードフレーム上に移送される。

【0041】

ピックアップの終了後、バックアップホルダー内のバキューム吸引を終了して大気圧へと戻し、次にピックアップする半導体素子1の位置へ固定テーブル3を移動し、上述した動作を繰り返す。

【0042】

一方、上記リードフレーム供給部5は、リードフレームをリードフレーム搬送装置6に順次送り出し、リードフレーム搬送装置6を搬送されるリードフレームのベッド部には、上記ペースト供給装置7から導電性ペーストが塗布される。そして、上記ボンディングヘッド8で移送された半導体素子1が、上記リードフレームのベッド部上にマウント(ダイボンディング)される。ダイボンディングが終了したリードフレームは、リードフレーム収納部9に収容され、このような動作を順次繰り返す。

【0043】

図2は、上記図1に示したダイボンダーに用いられるピックアップ装置20の要部の断面図である。バックアップホルダー21の上面には、粘着性シート22に貼り付けられた半導体素子1が配置され、このバックアップホルダー21内をバキュームで吸引することにより、上記粘着性シート22を吸着して半導体素子1を固定するようになっている。上記バックアップホルダー21内には、ピンホルダー23が収容されており、バックアップホルダー21内を上下動するようになっている。このピンホルダー23には、第1及び第2の突き上げピン群24a, 24bが装着されており、上記ピンホルダー23の上下動により、これら突き上げピン群24a, 24bが上記バックアップホルダー21の上面から突出し、半導体素子1を粘着性テープ22から剥離する。

【0044】

図3(a), (b)はそれぞれ、上記図2に示したピックアップ装置における半導体素子のピックアップ用治具について説明するためのもので、(a)図は上記図2に示したピンホルダー23と突き上げピン群24a, 24bの側面図、(b)図は上記ピンホルダー23と突き上げピン群24a, 24bの上面図である。ピンホルダー23には、長さの異なる2種類の突き上げピン群24a, 24bの基部が装着されている。第1の突き上げピン群24aは、半導体素子1の各コーナー部にそれぞれ対応して配置されている。また、第2の突き上げピン群24bは、半導体素子1の中央部近傍に対応して配置され、先端部が前記第1の突き上げピン群23aの先端部よりも $zz1$ (0.4mm)だけ低くなっている。

【0045】

上記のような構成では、半導体素子1の粘着性シート22からの剥離時に、まず第1の突き上げピン群24aによってコーナー部が剥離され、その後、第2の突き上げピン群24bによって中央部近傍が剥離される。よって、薄厚化された半導体素子1を剥離する際に、第2の突き上げピン群24bによって半導体素子1が湾曲するのを抑制し、且つ徐々に剥離が進むのでクラックを防止できる。また、半導体素子1のコーナー部のみを突き上げて剥離する従来に比して、多数の突き上げピン24a, 24bで剥離するので、突き上げピンの先端部に応力が集中するのを抑制でき、突き上げピンが半導体素子1を貫通するのを防止できる。

【0046】

なお、上記第1の実施の形態では、突き上げピン24bが4本の場合を例にとって説明したが、剥離する半導体素子1のサイズや厚さに応じて増減させても良いのは勿論である。例えば、半導体素子1のサイズが大きい場合や薄い場合には突き上げピン24bの数を多

10

20

30

40

50

くし、半導体素子1のサイズが小さい場合や比較的厚い場合には突き上げピン24bの数を少なくすれば良い。但し、突き上げピン24bの数があまり多いと剥離し難くなり、24本程度までが好ましい。

【0047】

[第2の実施の形態]

図4及び図5(a),(b)はそれぞれ、この発明の第2の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、図4は上記図1に示したダイボンダーにおけるピックアップ装置の要部の他の構成を示す断面図、図5(a)は半導体素子のピックアップ用治具の側面図、及び図5(b)は半導体素子のピックアップ用治具の上面図である。

10

【0048】

図4及び図5(a),(b)に示す如く、第1の実施の形態とは突き上げピンの配置が異なっており、半導体素子1のコーナー部に対応する第1の突き上げピン群24aと、これら第1の突き上げピン24a間における半導体素子1の各辺に対応する位置にそれぞれ第2の突き上げピン群24cが配置されている。上記第2の突き上げピン群24cの先端部の高さは、第1の突き上げピン群24aの先端部よりも $z z 2$ (0.05~0.6mm)だけ低くなっている。

【0049】

上記のような構成では、半導体素子1の粘着性シート22からの剥離時に、まず第1の突き上げピン群24aによってコーナー部が剥離され、その後、第2の突き上げピン群24cによって半導体素子1の辺に沿って剥離される。よって、薄厚化された半導体素子1を剥離する際に、半導体素子1が湾曲するのを抑制でき、且つ剥離が徐々に進むのでクラックを防止できる。また、半導体素子1のコーナー部のみを突き上げて剥離する従来に比して、多数の突き上げピン24a,24cで剥離するので、突き上げピンの先端部に応力が集中するのを抑制でき、突き上げピンが半導体素子を貫通するのを防止できる。

20

【0050】

なお、上記第2の実施の形態では、突き上げピン24cが4本の場合を例にとって説明したが、第1の実施の形態と同様に、剥離する半導体素子1のサイズや厚さに応じて増減させても良いのは勿論である。この際、突き上げピン24cの数があまり多いと剥離し難くなるので、24本程度までが好ましい。

30

【0051】

[第3の実施の形態]

図6及び図7(a),(b)はそれぞれ、この発明の第3の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、図6は上記図1に示したダイボンダーにおけるピックアップ装置の要部の更に他の構成を示す断面図、図7(a)は半導体素子のピックアップ用治具の側面図、及び図7(b)は半導体素子のピックアップ用治具の上面図である。

【0052】

図6及び図7(a),(b)に示す如く、本第3の実施の形態は、上記第1及び第2の実施の形態の突き上げピンの配置を組み合わせたものとなっており、半導体素子1のコーナー部に対応する第1の突き上げピン群24aと、半導体素子1の中央部近傍に対応して配置され、先端部が上記第1の突き上げピン群24aの先端部よりも低い第2の突き上げピン群24bと、上記第1の突き上げピン24a間における半導体素子1の各辺に対応する位置にそれぞれ対応して配置され、先端部が上記第1及び第2の突き上げピン群24a,24bの先端部よりも低い第3の突き上げピン群24cとを備えている。上記第2の突き上げピン群24bの先端部の高さは、第1の突き上げピン群24aの先端部よりも $z z 3$ (0.05~0.4mm)だけ低く、上記第3の突き上げピン群24cの先端部の高さは、第1の突き上げピン群24aの先端部よりも $z z 4$ (0.1~1.0mm)だけ低くなっており、 $z z 4$ は $z z 3$ よりも低い高さに設定する。

40

【0053】

50

上記のような構成では、半導体素子1の粘着性シート22からの剥離時に、まず図8(a)、(b)及び図9(a)、(b)に示すように、第1の突き上げピン群24aによってコーナー部が剥離された後、図10(a)、(b)に示すように、第2の突き上げピン群24bによって半導体素子1の中央部近傍が突き上げられて保持され、半導体素子1の曲がり角が抑制された状態で半導体素子1の辺に沿って剥離が進む。その後、第3の突き上げピン群24cによって半導体素子1の辺に沿って剥離された後、第2の突き上げピン群24bによって半導体素子1の中央部近傍が剥離され、図11(a)、(b)に示すように完全に剥離される。

【0054】

よって、薄厚化された半導体素子1を剥離する際に、半導体素子1が湾曲するのを効果的に抑制でき、且つ剥離した領域を徐々に広げてクラックを防止できる。また、多数の突き上げピン24a、24b、24cで剥離するので、突き上げピンの先端部に応力が集中するのをより抑制でき、突き上げピンが半導体素子1を貫通するのを防止できる。

【0055】

なお、上記第3の実施の形態では、突き上げピン24b、24cがそれぞれ4本の場合を例にとって説明したが、第1及び第2の実施の形態と同様に、剥離する半導体素子1のサイズや厚さに応じて増減させても良いのは勿論である。この際、突き上げピン24b、24cの数があまり多いと剥離し難くなるので、それぞれ24本程度までが好ましい。

【0056】

[第4の実施の形態]

図12及び図13(a)、(b)はそれぞれ、この発明の第4の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、図12は上記図1に示したダイボンダーにおけるピックアップ装置の要部の更に他の構成を示す断面図、図13(a)は半導体素子のピックアップ用治具の側面図、及び図13(b)は半導体素子のピックアップ用治具の上面図である。

【0057】

本第4の実施の形態は、前述した第3の実施の形態において、第2の突き上げピン群24bの先端部を第1の突き上げピン群24aの先端部と同じ高さに設定し、第3の突き上げピン群24cを上記第1及び第2の突き上げピン群24a、24bより $z z 5 (0.05 \sim 0.6 \text{ mm})$ だけ低くしたものである。

【0058】

他の基本的な構成は上記第3の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0059】

このような構成では、第1の突き上げピン群24aでコーナー部が剥離される際、第2の突き上げピン群24bで中央部近傍が保持される。そして、第3の突き上げピン群24cで半導体素子1の辺に沿って剥離した後、上記第2の突き上げピン群24bで中央部近傍を剥離する。これによって、基本的には上述した第3の実施の形態と同様にクラックを発生させることなく半導体素子を剥離することができ、実質的に同じ作用効果が得られる。

【0060】

図14は、従来及びこの発明の上述した第1乃至第4の実施の形態におけるピックアップ装置及びピックアップ方法によるピックアップの成功率を比較して示している。従来のピックアップ装置及びピックアップ方法では、半導体素子の厚さが $100 \mu\text{m}$ 程度まではほぼ100%の成功率であるが、 $70 \mu\text{m}$ になると50%程度、 $50 \mu\text{m}$ になると30%程度である。そして、 $40 \mu\text{m}$ になると0%、つまりクラックを発生させることなく剥離するのはほとんど不可能である。

【0061】

これに対し、この発明の第1乃至第4の実施の形態におけるピックアップ装置及びピックアップ方法では、半導体素子の厚さが $40 \mu\text{m}$ 程度まではほぼ100%の成功率である。

10

20

30

40

50

【 0 0 6 2 】

[第 5 の実施の形態]

図 1 5 は、この発明の第 5 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図である。

【 0 0 6 3 】

本第 5 の実施の形態に係るピンホルダー 2 3 は、第 2 及び第 3 の突き上げピン群 2 4 b , 2 4 c の少なくとも基部を収容する収容部 2 5 , 2 6 を備えている。これら収容部 2 5 , 2 6 内には、パネやゴムなどから成る弾性部材 2 7 , 2 8 が設けられている。そして、突き上げピン群 2 4 b , 2 4 c の先端部が粘着性シート 2 2 に接触したときに、突き上げピン群 2 4 b , 2 4 c の基部を収容部 2 5 , 2 6 内に収容して先端部を突き上げピン群の先端部よりも低くする。ここで、 $z z 7 = z z 3$ 、 $z z 6 + z z 7 = z z 4$ とする。

10

【 0 0 6 4 】

図 1 6 (a) , (b) 乃至図 1 9 (a) , (b) はそれぞれ、この発明の第 5 の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、図 4 に示したピックアップ用治具を用いて半導体素子 1 を粘着性シート 2 2 から剥離するステップを示している。図 1 6 (a) , (b) に示すように、剥離の開始時には突き上げピン群 2 4 a , 2 4 b , 2 4 c の先端部が粘着性シート 2 2 に接しているが、突き上げに動作による半導体素子 1 の湾曲に伴って突き上げピン群 2 4 b , 2 4 c の基部が収容部 2 5 , 2 6 に収容されて段差ができ、図 8 (a) , (b) 乃至図 1 1 (a) , (b) と同様なピックアップが行われる。

20

【 0 0 6 5 】

このような構成によれば、上述した各実施の形態と同様な作用効果が得られる。しかも、突き上げピン群 2 4 b , 2 4 c の先端部が粘着性シート 2 2 に接触したとき、及び剥離時の応力を弾性部材 2 7 , 2 8 によって低減できるので、より効果的にクラックの発生を抑制できる。

【 0 0 6 6 】

[第 6 の実施の形態]

図 2 0 は、この発明の第 6 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図である。

30

【 0 0 6 7 】

本第 6 の実施の形態に係るピンホルダー 2 3 は、第 3 の突き上げピン群 2 4 c の少なくとも基部を収容する収容部 2 5 を備えている。この収容部 2 5 内には、パネやゴムなどから成る弾性部材 2 8 が設けられている。そして、突き上げピン群 2 4 c の先端部が粘着性シート 2 2 に接触したときに、突き上げピン群 2 4 c の基部を収容部 2 5 内に収容して先端部を突き上げピン群の先端部よりも低くする。ここで、 $z z 8 = z z 5$ とする。

【 0 0 6 8 】

このような構成であっても、上述した第 5 の実施の形態と同様な作用効果が得られる。

【 0 0 6 9 】

なお、上述した第 5 及び第 6 の実施の形態では、半導体素子 1 の各コーナー部にそれぞれ対応して配置される突き上げピン群 2 4 a、中央部近傍に対応して配置される突き上げピン群 2 4 b、及び突き上げピン 2 4 a 間における半導体素子 1 の各辺に対応する位置にそれぞれ配置される突き上げピン群 2 4 c の 3 種類を備えるものを例にとって説明したが、第 1 及び第 2 の実施の形態により説明したように、2 種類の突き上げピン群を備えるピンホルダーにも同様に適用できる。

40

【 0 0 7 0 】

[第 7 の実施の形態]

図 2 1 は、この発明の第 7 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半

50

導体素子のピックアップ用治具の断面図である。

【0071】

上述した第5及び第6の実施の形態では、弾性部材を使って突き上げピンの先端部の位置を制御したのに対し、本第7の実施の形態では、収容部24、25に収容した第2及び第3の突き上げピン群24b、24cの基部を上下方向に駆動するピン駆動モータ30と、このピン駆動モータ30を制御するモータ制御装置31を設けている。そして、半導体素子1のピックアップ時に、モータ制御装置31とピン駆動モータ30により、突き上げピン群24bの先端部を突き上げピン群24aの先端部よりも低く、且つ突き上げピン群24cの先端部を突き上げピン群24bの先端部よりも低く制御する。

【0072】

このような構成であっても、上述した第5の実施の形態と同様な作用効果が得られるのは勿論である。しかも、剥離状態や半導体素子1のサイズや厚さ等に応じて突き上げピン群24b、24cを制御すれば、更に良好なピックアップを行うことができる。

【0073】

なお、本実施の形態においては、第2及び第3の突き上げピン群24b、24cの突き上げ動作開始のタイミングを自由に設定できるので、第1の突き上げピン24aによる突き上げ動作の後に第2の突き上げピン群24bによる突き上げ動作を行えば、第2の突き上げピン群24bは最終的な先端部の位置が第1の突き上げピン24aと同等になっても良く、第2の突き上げピン24bによる突き上げ動作の後に第3の突き上げピン群24cによる突き上げ動作を行えば、第3の突き上げピン群24cは最終的な先端部の位置が第2

【0074】

[第8の実施の形態]

図22は、この発明の第8の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図である。

【0075】

本第8の実施の形態では、上述した第7の実施の形態と同様に、収容部に収容した第3の突き上げピン群24cの基部を上下方向に駆動するピン駆動モータ30と、このピン駆動モータ30を制御するモータ制御装置31を設けている。そして、半導体素子1のピッ

【0076】

このような構成であっても、上述した第6の実施の形態と同様な作用効果が得られるのは勿論である。しかも、第7の実施の形態と同様に、剥離状態や半導体素子1のサイズや厚さ等に応じて突き上げピン群24cを制御すれば、更に良好なピックアップを行うことができる。

【0077】

なお、本実施の形態においては、第3の突き上げピン群24cの突き上げ動作開始のタイミングを自由に設定できるので、第1及び第2の突き上げピン24a、24bによる突き上げ動作の後に第3の突き上げピン群24cによる突き上げ動作を行えば、第3の突き上げピン群24cは最終的な先端部の位置が第1及び第2の突き上げピン24a、24bと同等になっても良い。

【0078】

また、上述した第7及び第8の実施の形態では、半導体素子1の各コーナー部にそれぞれ対応して配置される突き上げピン群24a、中央部近傍に対応して配置される突き上げピン群24b、及び突き上げピン24a間における半導体素子1の各辺に対応する位置にそれぞれ配置される突き上げピン群24cの3種類を備えるものを例にとって説明したが、第1及び第2の実施の形態により説明したように2種類の突き上げピン群を備えるピンホルダー23にも同様にして適用できるのは勿論である。

10

20

30

40

50

【 0 0 7 9 】

[第 9 の実施の形態]

図 2 3 は、この発明の第 9 の実施の形態に係る半導体素子のピックアップ用治具、半導体素子のピックアップ装置、半導体素子のピックアップ方法、半導体装置の製造方法及び半導体装置の製造装置について説明するためのもので、インナーリードボンダーの概略構成図である。

【 0 0 8 0 】

このインナーリードボンダーは、T A B テープ 4 0 を送り出す送り出し機構 4 1、インナーリードボンディング機構 4 2、及び T A B テープ 4 0 の収容機構 4 3 等から構成されている。上記送り出し機構 4 1 には、リール 4 4 に巻き付けられた T A B テープ 4 0 が収容され、この T A B テープ 4 0 を送りローラ 4 5 を介してインナーリードボンディング機構 4 2 に送り出す。インナーリードボンディング機構 4 2 は、ピックアップ装置 2 0、ステージ 4 6、加熱ツール 4 7 等で構成されている。上記ピックアップ装置 2 0 でピックアップした半導体素子 1 は、ステージ 4 6 上に載置され、半導体素子 1 との間に T A B テープ 4 0 を介在して、加熱ツール 4 7 で加熱することによりインナーリードボンディングが施される。そして、半導体素子 1 が熱圧着された T A B テープ 4 0 は、収容機構 4 3 のリール 4 8 に巻き取られるようになっている。

10

【 0 0 8 1 】

そして、上記ピックアップ装置 2 0 には、上述した各実施の形態におけるいずれも適用可能である。

20

【 0 0 8 2 】

[第 1 0 の実施の形態]

図 2 4 は、この発明の第 1 0 の実施の形態に係る半導体素子のピックアップ用治具、半導体素子のピックアップ装置、半導体素子のピックアップ方法、半導体装置の製造方法及び半導体装置の製造装置について説明するためのもので、フリップチップボンダーの概略構成図である。

【 0 0 8 3 】

このフリップチップボンダーは、フィルム基板 5 0 を送り出す送り出し機構 5 1、フリップチップボンディング機構 5 2、及びフィルム基板 5 0 の収容機構 5 3 等から構成されている。上記送り出し機構 5 1 は、搬送治具 5 4 にセットされたフィルム基板 5 0 をフリップチップボンディング機構 5 2 に送り出す。フリップチップボンディング機構 5 2 は、ピックアップ装置 2 0、チップ反転ステージ 5 5、ステージ 5 6、及び加熱ツール 5 7 等で構成されている。上記ピックアップ装置 2 0 でピックアップした半導体素子 1 は、チップ反転ステージ 5 5 で表裏が反転された後、ステージ 5 6 に載置される。その後、上方から加熱ツール 5 7 で加熱することによりフリップチップ接続が実行される。そして、半導体素子 1 がマウントされたフィルム基板 5 0 は、収容機構 5 3 に収容される。

30

【 0 0 8 4 】

上記ピックアップ装置 2 0 には、上述した各実施の形態におけるいずれも適用可能である。

【 0 0 8 5 】

なお、半導体装置の製造装置としては、上述したダイボンダー、インナーリードボンダー、フリップチップボンダー以外にも、L O C マウンタ、C S P マウンタ、ピックアップした半導体素子をトレーに詰めるピッカー等の半導体素子を粘着性シートからピックアップする他の全ての装置、あるいは半導体パッケージ（パッケージ化された半導体素子）を粘着性シートから剥離する半導体パッケージソーター機等にも適用できるのは勿論である。

40

【 0 0 8 6 】

また、上述した各実施の形態に係るピックアップ装置及び半導体装置の製造装置において、半導体素子のピックアップ用治具を着脱可能にし、ピックアップする半導体素子のサイズや厚さ、粘着性シートの粘着力等に応じて選択して用いるようにすれば、より効果的にクラックの発生を抑制でき、製造歩留まりを向上できる。

50

【 0 0 8 7 】

同様に、上述した各実施の形態に係るピックアップ方法及び半導体装置の製造方法において、予めピックアップする半導体素子のサイズや厚さ、粘着性シートの粘着力等に応じて半導体素子のピックアップ用治具を選択するステップを追加すれば、より効果的にクラックの発生を抑制でき、製造歩留まりを向上できる。

【 0 0 8 8 】

以上第 1 乃至第 1 0 の実施の形態を用いてこの発明の説明を行ったが、この発明は上記各実施の形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。また、上記各実施の形態には種々の段階の発明が含まれており、開示される複数の構成要件の適宜な組み合わせにより種々の発明が抽出され得る。例えば各実施の形態に示される全構成要件からいくつもの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題の少なくとも 1 つが解決でき、発明の効果の欄で述べられている効果の少なくとも 1 つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

10

【 0 0 8 9 】**【発明の効果】**

以上説明したように、この発明によれば、薄厚化された半導体素子を粘着性のシートから剥離する際のクラックの発生を抑制できる半導体素子のピックアップ用治具、半導体素子のピックアップ装置及びそのピックアップ方法を提供することにある。

【 0 0 9 0 】

また、薄厚化された半導体素子を粘着性のシートから剥離するときのクラックの発生を抑制でき、製造歩留まりを向上できる半導体装置の製造方法及びその製造装置を提供することにある。

20

【図面の簡単な説明】

【図 1】この発明の第 1 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、ダイボンダーの概略構成を示す斜視図。

【図 2】この発明の第 1 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、図 2 に示したダイボンダーにおけるピックアップ装置の要部の構成を示す断面図。

30

【図 3】この発明の第 1 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、(a) 図は半導体素子のピックアップ用治具の側面図、(b) 図は半導体素子のピックアップ用治具の上面図。

【図 4】この発明の第 2 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、上記図 1 に示したダイボンダーにおけるピックアップ装置の要部の他の構成を示す断面図。

【図 5】この発明の第 2 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、(a) 図は半導体素子のピックアップ用治具の側面図、(b) 図は半導体素子のピックアップ用治具の上面図。

40

【図 6】この発明の第 3 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、上記図 1 に示したダイボンダーにおけるピックアップ装置の要部の更に他の構成を示す断面図。

【図 7】この発明の第 3 の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、(a) 図は半導体素子のピックアップ用治具の側面図、(b) 図は半導体素子のピックアップ用治具の上面図。

【図 8】この発明の第 3 の実施の形態に係る半導体素子のピックアップ方法について説明

50

するためのもので、第1のステップを示しており、(a)図は側面図、(b)図は上面図。

【図9】この発明の第3の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第2のステップを示しており、(a)図は側面図、(b)図は上面図。

【図10】この発明の第3の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第3のステップを示しており、(a)図は側面図、(b)図は上面図。

【図11】この発明の第3の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第4のステップを示しており、(a)図は側面図、(b)図は上面図。

10

【図12】この発明の第4の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、上記図1に示したダイボンダーにおけるピックアップ装置の要部の更に他の構成を示す断面図。

【図13】この発明の第4の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、(a)図は半導体素子のピックアップ用治具の側面図、(b)図は半導体素子のピックアップ用治具の上面図。

【図14】従来とこの発明の第1乃至第4の実施の形態におけるピックアップ装置及びピックアップ方法によるピックアップの成功率を比較して示す図。

20

【図15】この発明の第5の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図。

【図16】この発明の第5の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第1のステップを示しており、(a)図は側面図、(b)図は上面図。

【図17】この発明の第5の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第2のステップを示しており、(a)図は側面図、(b)図は上面図。

30

【図18】この発明の第5の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第3のステップを示しており、(a)図は側面図、(b)図は上面図。

【図19】この発明の第5の実施の形態に係る半導体素子のピックアップ方法について説明するためのもので、第4のステップを示しており、(a)図は側面図、(b)図は上面図。

【図20】この発明の第6の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図。

【図21】この発明の第7の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図。

40

【図22】この発明の第8の実施の形態に係る半導体装置の製造装置、半導体素子のピックアップ装置、及び半導体素子のピックアップ用治具について説明するためのもので、半導体素子のピックアップ用治具の断面図。

【図23】この発明の第9の実施の形態に係る半導体素子のピックアップ用治具、半導体素子のピックアップ装置、半導体素子のピックアップ方法、半導体装置の製造方法及び半導体装置の製造装置について説明するためのもので、インナーリードボンダーの概略構成図。

【図24】この発明の第10の実施の形態に係る半導体素子のピックアップ用治具、半導

50

体素子のピックアップ装置、半導体素子のピックアップ方法、半導体装置の製造方法及び半導体装置の製造装置について説明するためのもので、フリップチップボンダーの概略構成図。

【図 2 5】従来のピックアップ装置における半導体素子を粘着性シートからピックアップする主要構成部の拡大断面図。

【図 2 6】図 2 5 に示したピックアップ装置で用いられる半導体素子のピックアップ用治具を示すもので、(a) 図はピンホルダーの側面図、(b) 図はピンホルダーの上面図。

【図 2 7】従来のピックアップ方法について説明するためのもので、第 1 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【図 2 8】従来のピックアップ方法について説明するためのもので、第 2 のステップを示しており、(a) 図は側面図、(b) 図は上面図。 10

【図 2 9】従来のピックアップ方法について説明するためのもので、第 3 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【図 3 0】従来のピックアップ方法について説明するためのもので、第 4 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【図 3 1】従来のピックアップ方法について説明するためのもので、第 1 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【図 3 2】従来のピックアップ方法について説明するためのもので、第 2 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【図 3 3】従来のピックアップ方法について説明するためのもので、第 3 のステップを示しており、(a) 図は側面図、(b) 図は上面図。 20

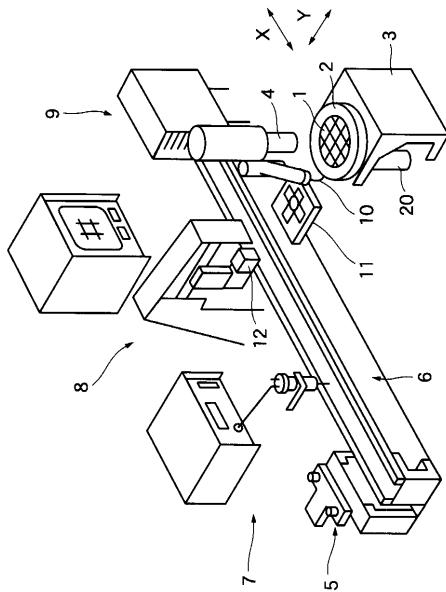
【図 3 4】従来のピックアップ方法について説明するためのもので、第 4 のステップを示しており、(a) 図は側面図、(b) 図は上面図。

【符号の説明】

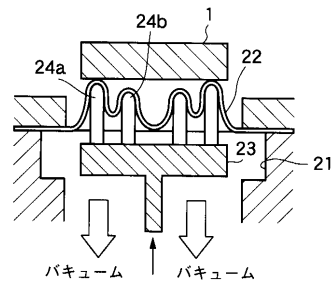
- 1 ... 半導体素子、
- 2 ... ウェーハリング、
- 3 ... 固定テーブル、
- 4 ... TVカメラ、
- 5 ... リードフレーム供給部、
- 6 ... リードフレーム搬送装置、 30
- 7 ... ペースト供給装置、
- 8 ... ボンディングツール、
- 9 ... リードフレーム収納部、
- 10 ... 吸着ヘッド、
- 11 ... 位置修正ステージ、
- 12 ... ボンディングヘッド、
- 20 ... ピックアップ装置、
- 21 ... バックアップホルダー、
- 22 ... 粘着性シート、
- 23 ... ピンホルダー、 40
- 24 a ... 第 1 の突き上げピン群、
- 24 b ... 第 2 の突き上げピン群、
- 24 c ... 第 3 の突き上げピン群、
- 25 , 26 ... 収容部、
- 27 , 28 ... 弾性部材、
- 30 ... ピン駆動モータ、
- 31 ... モータ制御装置、
- 40 ... TABテープ、
- 41 ... 送り出し機構、
- 42 ... インナーリードボンディング機構、 50

- 4 3 ... 収容機構、
- 4 4 ... リール、
- 4 5 ... 送りローラ、
- 4 6 ... ステージ、
- 4 7 ... 加熱ツール、
- 5 0 ... フィルム基板、
- 5 1 ... 送り出し機構、
- 5 2 ... フリップチップボンディング機構、
- 5 3 ... 収容機構、
- 5 4 ... 搬送治具、
- 5 5 ... チップ反転ステージ、
- 5 6 ... ステージ、
- 5 7 ... 加熱ツール。

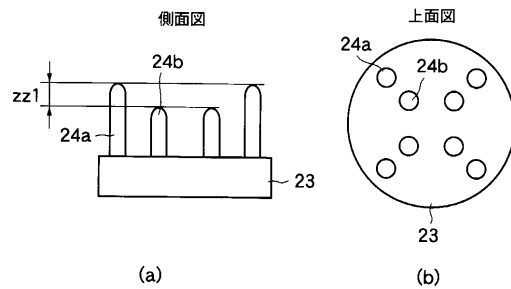
【 図 1 】



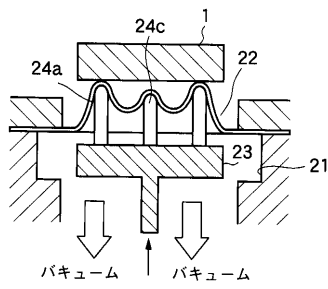
【 図 2 】



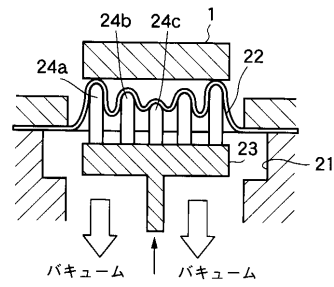
【 図 3 】



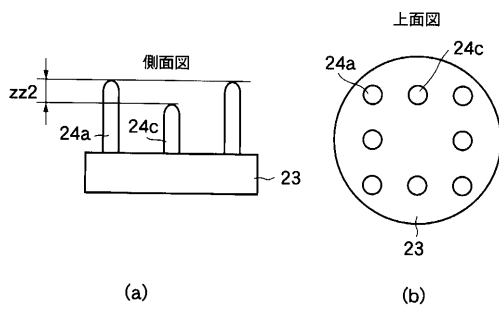
【 図 4 】



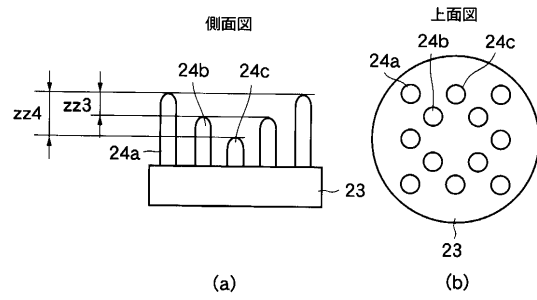
【 図 6 】



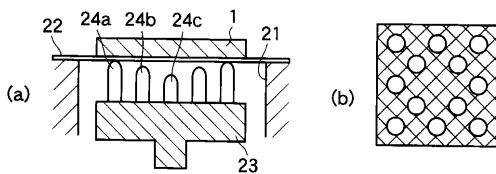
【 図 5 】



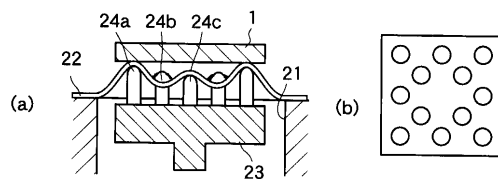
【 図 7 】



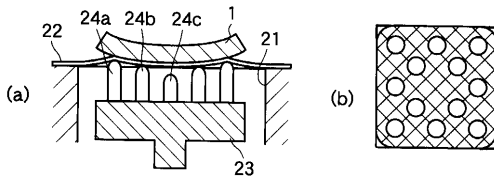
【 図 8 】



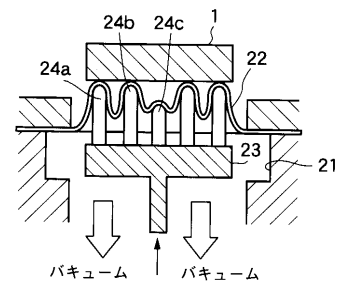
【 図 1 1 】



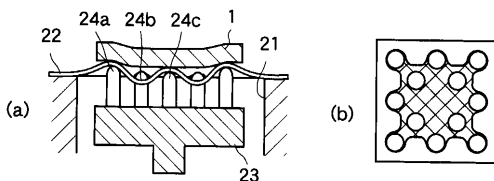
【 図 9 】



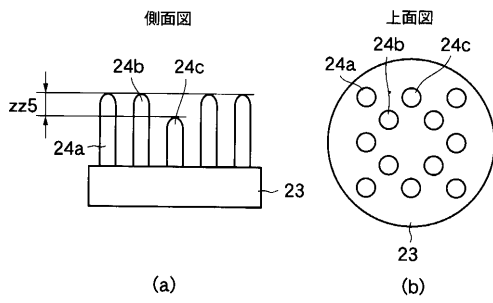
【 図 1 2 】



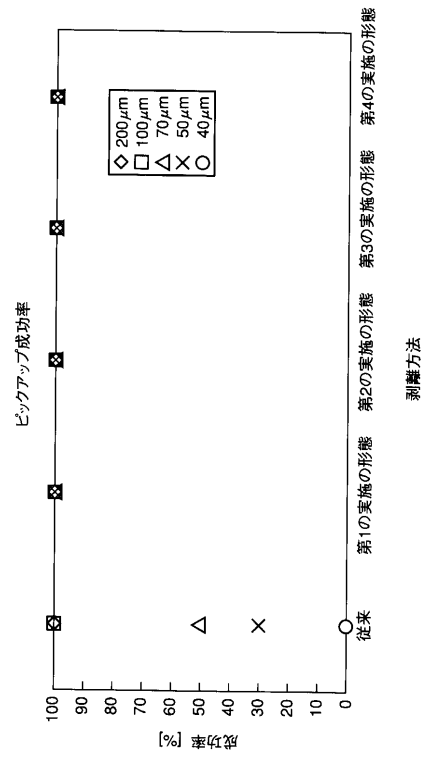
【 図 1 0 】



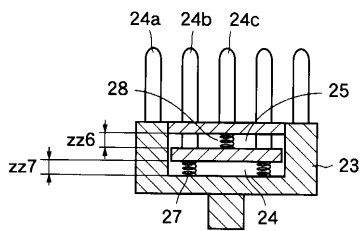
【 図 1 3 】



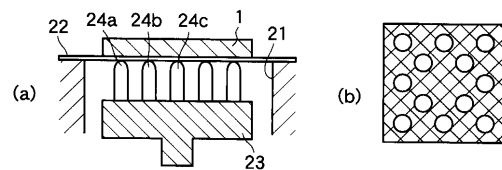
【 図 1 4 】



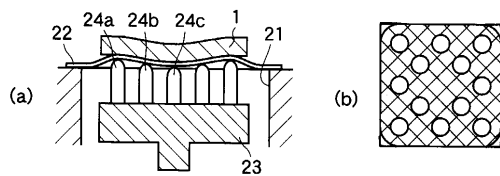
【 図 1 5 】



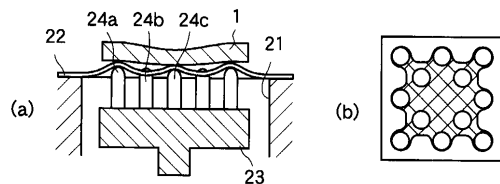
【 図 1 6 】



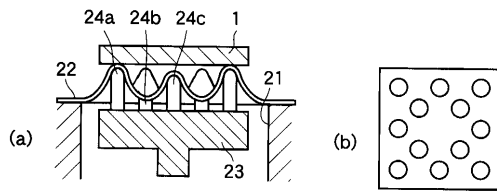
【 図 1 7 】



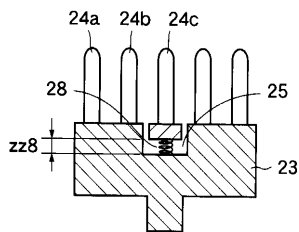
【 図 1 8 】



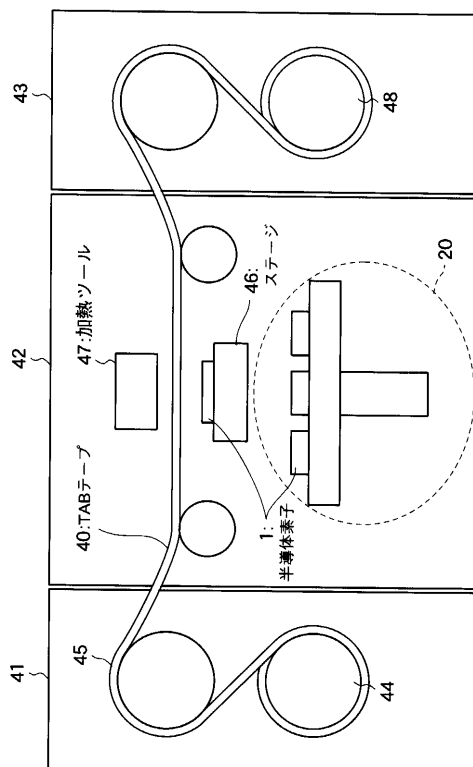
【図19】



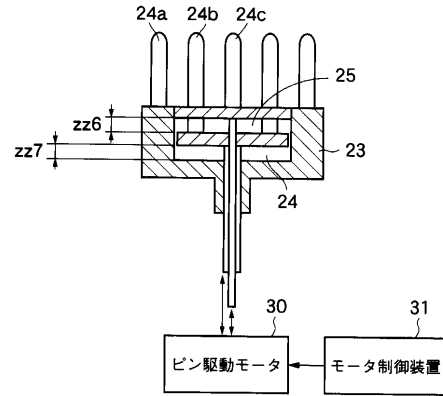
【図20】



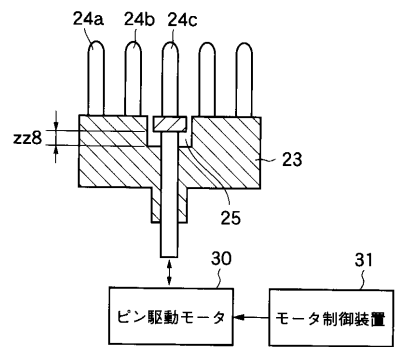
【図23】



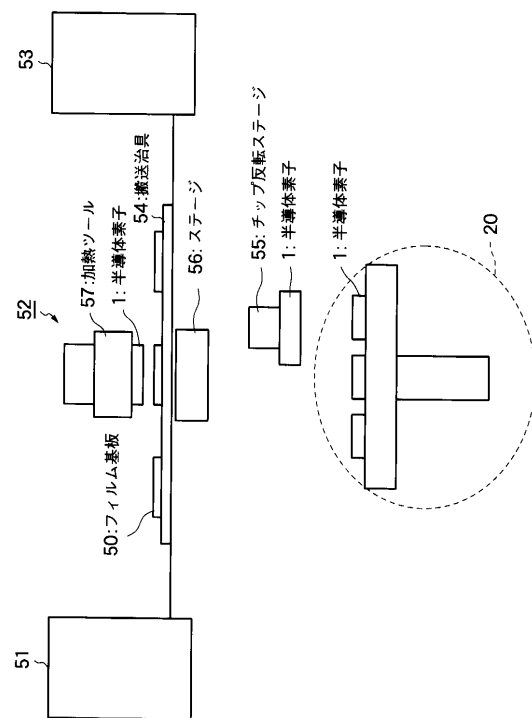
【図21】



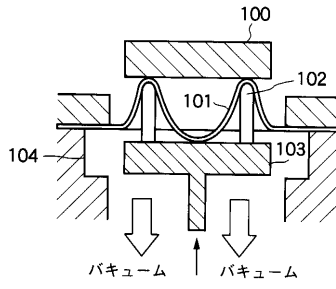
【図22】



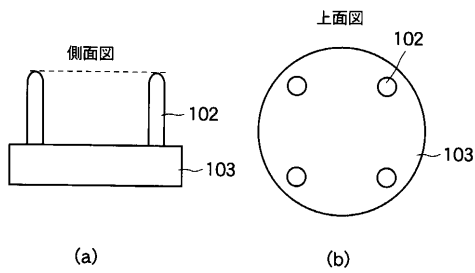
【図24】



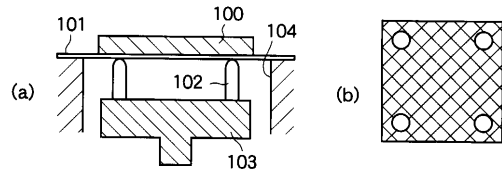
【図 25】



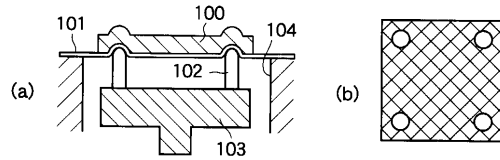
【図 26】



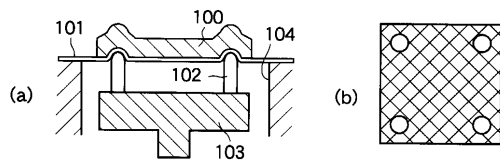
【図 27】



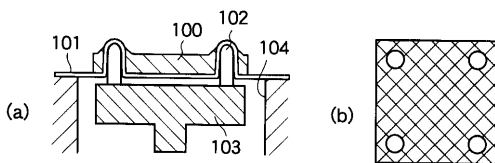
【図 28】



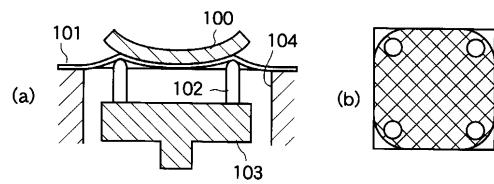
【図 29】



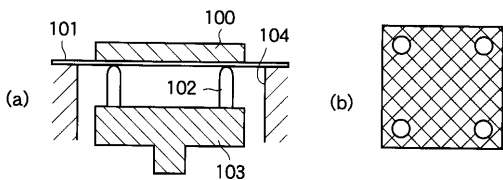
【図 30】



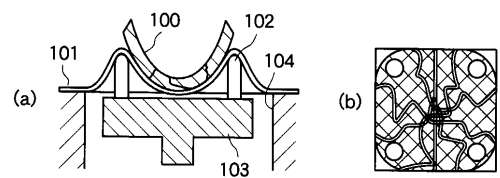
【図 33】



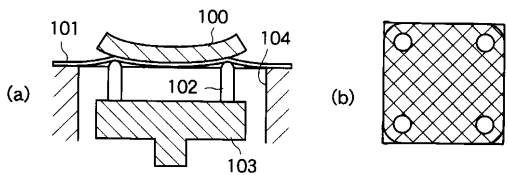
【図 31】



【図 34】



【図 32】



フロントページの続き

(72)発明者 黒澤 哲也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

審査官 田村 嘉章

- (56)参考文献 特開昭63-255937(JP,A)
特開平06-275704(JP,A)
特開平11-297793(JP,A)
特開平06-021199(JP,A)
特開平02-078244(JP,A)
特開2000-216222(JP,A)
特開昭63-075905(JP,A)
特開平10-209184(JP,A)
特開2002-050670(JP,A)
特開平05-109870(JP,A)
実開昭63-164231(JP,U)

(58)調査した分野(Int.Cl., DB名)

H01L 21/50

H01L 21/52

H01L 21/67-21/687