



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214646 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100117549

(22)申請日：中華民國 100 (2011) 年 05 月 19 日

(51)Int. Cl. : *H01L23/52 (2006.01)*

H01L21/768 (2006.01)

(30)優先權：2010/05/21 日本

2010-117008

2011/03/15 日本

2011-056556

(71)申請人：納普拉有限公司 (日本) NAPRA CO., LTD. (JP)

日本

(72)發明人：關根重信 SEKINE, SHIGENOBU (JP)；關根由莉奈 SEKINE, YURINA (JP)；桑名良治 KUWANA, YOSHIHARU (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：6 項 圖式數：8 共 35 頁

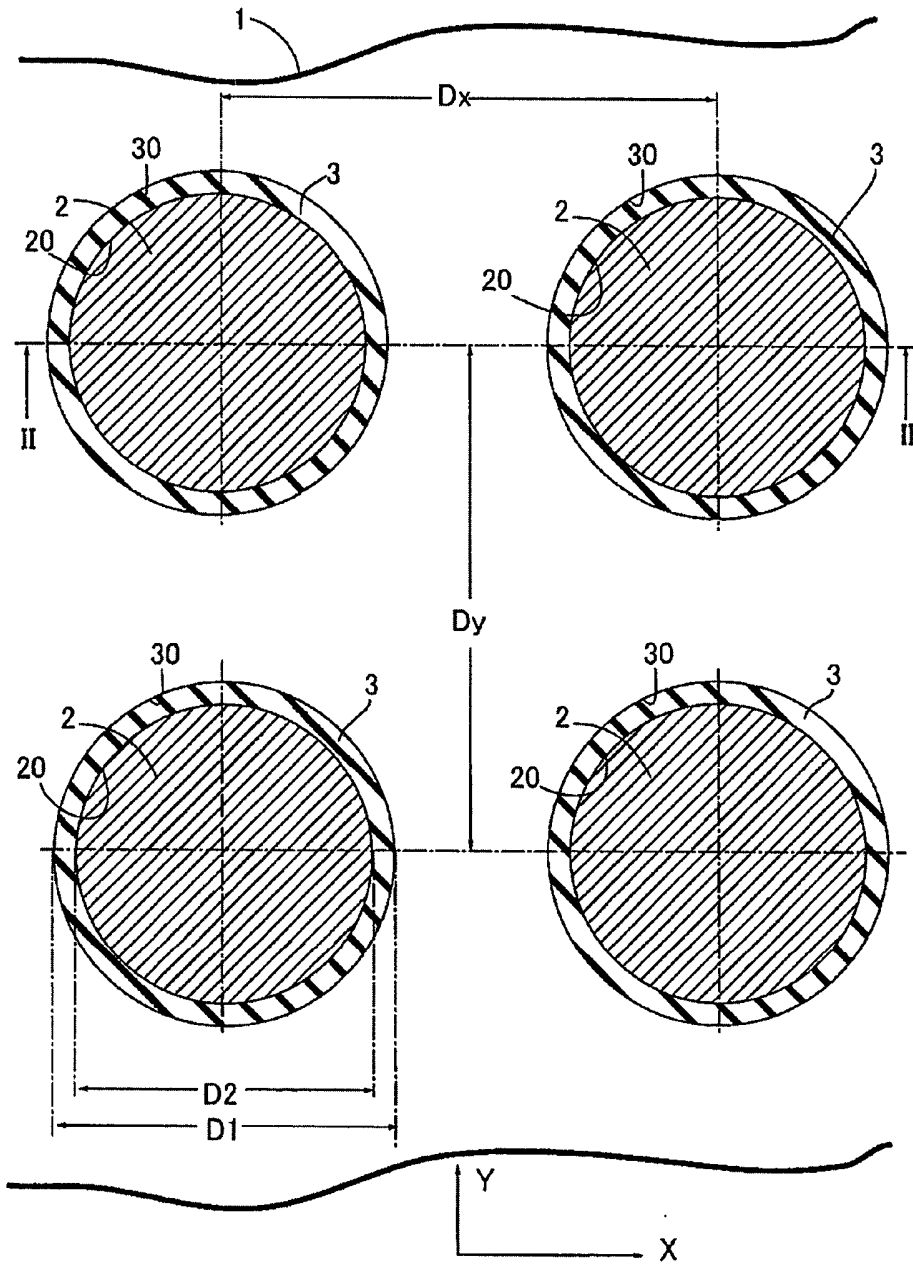
(54)名稱

電子裝置及其製造方法

ELECTRONIC DEVICE AND METHOD OF MANUFACTURING THE SAME

(57)摘要

[課題]提供一種電子裝置及其製造方法，該電子裝置係具有高性能與高功能、在高頻特性優異、及對降低成本有效的絕緣構造。[解決手段]半導體基板 1 具有在其厚度方向延伸的縱孔 30。絕緣物填充層 3 係以於縱孔 30 內覆蓋其內周面的方式填充而成的環狀層。縱導體 2 係由在利用絕緣物填充層 3 所包圍之區域 20 內所填充的凝固金屬體所構成。絕緣物填充層 3 係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造之陶瓷的層。奈米複合構造的陶瓷係常溫電阻係數超過 $10^{14}\Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍。



- 1：半導體基板
- 2：縱導體
- 3：絕緣物填充層
- 20：區域
- 30：縱孔
- D1：內徑
- D2：最大部的直徑
- Dx：配置間距
- Dy：配置間距



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214646 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100117549

(22)申請日：中華民國 100 (2011) 年 05 月 19 日

(51)Int. Cl. : *H01L23/52 (2006.01)*

H01L21/768 (2006.01)

(30)優先權：2010/05/21 日本

2010-117008

2011/03/15 日本

2011-056556

(71)申請人：納普拉有限公司 (日本) NAPRA CO., LTD. (JP)

日本

(72)發明人：關根重信 SEKINE, SHIGENOBU (JP)；關根由莉奈 SEKINE, YURINA (JP)；桑名良治 KUWANA, YOSHIHARU (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：6 項 圖式數：8 共 35 頁

(54)名稱

電子裝置及其製造方法

ELECTRONIC DEVICE AND METHOD OF MANUFACTURING THE SAME

(57)摘要

[課題]提供一種電子裝置及其製造方法，該電子裝置係具有高性能與高功能、在高頻特性優異、及對降低成本有效的絕緣構造。[解決手段]半導體基板 1 具有在其厚度方向延伸的縱孔 30。絕緣物填充層 3 係以於縱孔 30 內覆蓋其內周面的方式填充而成的環狀層。縱導體 2 係由在利用絕緣物填充層 3 所包圍之區域 20 內所填充的凝固金屬體所構成。絕緣物填充層 3 係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造之陶瓷的層。奈米複合構造的陶瓷係常溫電阻係數超過 $10^{14}\Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於電子裝置及其製造方法。

【先前技術】

近年來，提出將多個貫穿電極設置於矽基板等之半導體基板的 TSV(Through-Silicon-Via)技術。若使用 TSV 技術，因為可將大量之功能塞入小的佔有面積中，又，元件間之重要的電性路徑可變得極短，所以導向處理高速化。

在應用 TSV 技術的情況，必須使貫穿電極與矽基板電性絕緣。作為電性絕緣的手段，特開 2008-251964 號公報揭示一種技術，該技術係以隔著間隔包圍貫穿矽基板之貫穿電極的方式設置貫穿矽基板之環狀的分離槽，並將矽膜直接形成於分離槽的底面及側面上，接著，以埋填在分離槽所殘留之間隙的方式將絕緣膜形成於矽膜上，再使分別與分離槽的內周側面及外周側面接觸之矽膜的表面進行熱氧化，而作成矽熱氧化膜。

可是，在以隔著間隔包圍貫穿矽基板之貫穿電極的方式設置環狀絕緣分離槽的構造，因為貫穿電極間的距離不得不變大，所以在貫穿電極之高密度分布、電子裝置之進一步的高性能化、高功能化受到限制。

而且，需要將矽膜直接形成於分離槽之底面及側面上的步驟、在形成矽膜後以埋填在分離槽所殘留之間隙的方式將絕緣膜形成於矽膜上的步驟、及進一步使矽膜的表面進行熱氧化的步驟，步驟複雜，且不得不變長。

在利用 TSV 技術替代以往之平面性配置技術時，在工業量產生上重視的是成本性能比，在上述的先前技術，無法充分滿足此要求。

進而，在上述的先前技術，因為是想要利用膜填滿分離槽，所以分離槽的槽寬不得不作成例如約 $2\mu\text{m}$ 之極窄小的值，若考慮晶圓之一般的厚度，分離槽的寬高比高達 100~200。因而，對分離槽之矽膜形成步驟變得困難。

在需要應用 TSV 技術的電子裝置，從處理及傳輸速度之高速化等的觀點，因為高頻化，所以需要儘量抑制通過貫穿電極之高頻電流的洩漏，即需要改善高頻特性。

雖然 TSV 技術可廣泛應用於感測器模組、光電模組、單極電晶體、MOS FET、CMOS FET、記憶體單元、或它們的積體電路零件(IC)、或各種規模的 LSI、發光二極體、太陽能電池等以半導體基板為功能要素的電子裝置，但是在任一種的情況，都發生上述的問題點。此外，作為相關之先前技術文獻，有特開 2000-311982 號公報、特開 2004-095849 號公報、特開 2009-277927 號公報、特開 2006-024653 號公報、特開 2006-049557 號公報、特開平 10-215044 號公報及特開 2008-47895 號公報。

【發明內容】

[發明所欲解決之課題]

本發明之課題係提供一種高性能與高功能、高頻特性優異的電子裝置及其製造方法。

本發明之另一個課題係提供一種具有對降低成本有效之絕緣構造的電子裝置及其製造方法。

[用於解決課題之手段]

為了解決上述的課題，本發明的電子裝置包含半導體基板、絕緣物填充層及縱導體。該半導體基板具有在其厚度方向延伸的縱孔。該絕緣物填充層係以於該縱孔內覆蓋其內周面的方式填充而成的環狀層，並係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造之陶瓷的層。該奈米複合構造的陶瓷係常溫電阻係數超過 $10^{14} \Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍。該縱導體係由在利用該絕緣物填充層所包圍之區域內所填充的凝固金屬體所構成。

如上述，在本發明的電子裝置，因為半導體基板具有在其厚度方向延伸的縱孔，絕緣物填充層係以於縱孔內覆蓋其內周面的方式填充而成的環狀層，縱導體填充於利用絕緣物填充層所包圍之區域內，所以由貫穿電極等所代表的縱導體係利用環狀絕緣物填充層來與相鄰之其他的縱導體在電性上絕緣。

而且，絕緣物填充層是將以玻璃為主成分的無機絕緣物、或有機絕緣物填充於縱孔內而成，因為縱導體係由在利用絕緣物填充層包圍之區域內所填充的導體構成，所以與以隔著間隔包圍貫穿電極的方式設置環狀之絕緣分離槽的習知構造相異，縱導體及絕緣物填充層聚集於縱孔的內部。因而，縱導體及絕緣物填充層的佔有面積變小，而相鄰之縱導體間の間距距離縮小。結果，

可提高縱導體的分布密度，而實現高性能及高功能的電子裝置。

因為絕緣物填充層是填充於縱孔內而成，縱導體係由在利用絕緣物填充層包圍之區域內所填充的導體構成，所以兩者都能以填充於縱孔的內部之簡單且便宜的製程實現。「填充」係指「塞滿」，而與濺鍍等的成膜方法有所區別。

絕緣物填充層具有有機絕緣物或以玻璃為主成分之無機絕緣物的任一種。作為這些絕緣物，因為已知比介電常數及電阻係數相異的各種材料，所以藉由選擇材料來調整比介電常數及電阻係數，藉此，可降低在高頻區域的信號洩漏，而提高信號傳送特性。

又，有機絕緣物係易膏化。作為無機絕緣物，亦已知液狀玻璃，即膏狀玻璃。因此，可利用將這些膏材料填充於縱孔內之簡單且便宜的製程實現成本便宜的電子裝置。

該絕緣物填充層，作為成分，具有有機絕緣物或以玻璃為主成分之無機絕緣物，而且具有奈米複合構造的陶瓷。奈米複合構造的陶瓷係常溫電阻係數超過 10^{14} $\Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍。藉此，可調整作為絕緣物填充層整體的比介電常數及電阻係數，降低在高頻區域的信號洩漏，而提高信號傳送特性。

本發明之電子裝置，亦可更包含電磁屏蔽層。電磁屏蔽層係埋設於絕緣物填充層，並包圍縱導體的周圍。若依據上述的電磁屏蔽層，在設置由半導體電路等的主

動元件、天線等的被動元性所構成之電路元件的半導體基板，可避免由在縱導體(貫穿電極)流動之高頻電流所引起而產生的電磁場所造成之電路元件的特性變動。

本發明的電子裝置可採用作為內插板(interposer)的形態，亦可採用具有在半導體元件之半導體晶圓或半導體裝置的形態。這種電子裝置的典型係三維系統封裝(3D-SiP)。此外，亦可係發光二極體、太陽能電池或使用太陽能電池的裝置等。

此外，作為先前技術文獻所舉出的特開 2000-311982 號公報、特開 2004-095849 號公報、特開 2009-277927 號公報、特開 2006-024653 號公報、特開 2006-049557 號公報、特開平 10-215044 號公報及特開 2008-47895 號公報的任一公報都在如下的事項上與本發明相異。首先，特開 2000-311982 號公報的導電層係將流動性的導電性樹脂等填充於第 2 貫穿孔內所形成，不是凝固金屬體。因此，在凝固金屬體的情況無必須考慮之耐熱性的問題。進而，無揭示中間絕緣層是使以玻璃為主成分之無機絕緣膜或有機絕緣膜含有高頻特性改善用之奈米複合構造陶瓷的記載。

其次，在特開 2004-095849 號公報，第 1 矽氧化膜是藉由使矽基板進行熱氧化所得。在特開 2009-277927 號公報，在是半導體基板的情況，將絕緣膜設置於其雙面及貫穿電極與基板的界面。只不過記載絕緣膜是 SiO_2 或 Al_2O_3 等的膜。

在特開 2006-024653 號公報，對應於縱導體的導電層(第 2 導電層)是電鍍層，絕緣膜是矽氧化膜。特開 2006

— 049557 號公報的第 1 導電體是利用電解電鍍步驟所形成者，作為第 1 及第 2 絕緣材料，只不過例示 SiO_2 。

在特開平 10-215044 號公報，金屬化配線導體是由例如鎢、鉬、銅、銀等之金屬燒結體所構成者，不是凝固金屬體。配設於筒狀金屬化導體之內側的陶瓷填充材是由例如氧化鋁燒結體、氮化鋁燒結體、莫來石質燒結體、碳化矽燒結體、玻璃陶瓷燒結體等的陶瓷材料所構成。在特開 2008-47895 號公報，雖然記載保護層，但是此保護層是由氧化矽 (SiO_2) 所構成。

如上述，在特開 2000-311982 號公報、特開 2004-095849 號公報、特開 2009-277927 號公報、特開 2006-024653 號公報、特開 2006-049557 號公報、特開平 10-215044 號公報及特開 2008-47895 號公報的任一公報，都在關於具有以玻璃為主成分之無機絕緣膜、或有機絕緣膜與高頻特性改善用的奈米複合構造陶瓷方面，無記載。

關於本發明之其他的目的、構成及優點，將參照附加圖式，更詳細說明。其中，附加圖式只不過是單純的例示。

【實施方式】

[用於實施發明的最佳形態]

參照第 1 圖及第 2 圖，作為本發明之電子裝置的一例，圖示內插板。此內插板包含半導體基板 1、縱導體 2 及絕緣物填充層 3。半導體基板 1 例如是厚度 $T1$ 的矽基板，並具有晶圓或從晶圓所切割出之晶片的形態。厚度 $T1$ 無限定，約 $50\sim 700\ \mu\text{m}$ 。

半導體基板 1 具有在其厚度方向延伸的縱孔 30。實施形態所示的縱孔 30 具有內徑 $D1$ ，在厚度方向貫穿半導體基板 1，在基板面所設想的 XY 平面看，在 X 方向及 Y 方向具有既定配置間距 Dx 、 Dy ，例如以整列成矩陣狀方式配置。不過，配置間距 Dx 、 Dy 未必是固定尺寸，其孔形狀亦可採用圓形、角狀等任意的形狀。

絕緣物填充層 3 是將無機絕緣物或有機絕緣物填充於縱孔 30 之內部的環狀層。因此，在絕緣物填充層 3 的內側，產生筒狀的區域 20。縱導體 2 填充於由絕緣物填充層 3 所包圍之此筒狀區域 20 的內部。實施形態所示的縱導體 2 是貫穿半導體基板 1 的貫穿電極。關於縱導體 2 的尺寸，作為例示的一例，配置間距 Dx 、 Dy 位於 $4\sim 100\ \mu\text{m}$ 之範圍，最大部的直徑 $D2$ 位於 $0.5\sim 25\ \mu\text{m}$ 之範圍。

如上述，半導體基板 1 具有在其厚度方向延伸的縱孔 30，而絕緣物填充層 3 是覆蓋縱孔 30 之內周面的環狀層，因為縱導體 2 係填充於由絕緣物填充層 3 所包圍之區域 20 的內部，所以利用環狀的絕緣物填充層 3，將由貫穿電極等所代表的縱導體 2 與相鄰之其他的縱導體 2 在電性上絕緣。

而且，絕緣物填充層 3 是將絕緣物填充於縱孔內，因為縱導體 2 係由在利用絕緣物填充層 3 所包圍之區域 20 內所填充的導體構成，所以與以隔著間隔包圍貫穿電極的方式設置環狀之絕緣分離槽的習知構造相異，縱導體 2 及絕緣物填充層 3 聚集於縱孔 30 的內部。因而，縱導體 2 及絕緣物填充層 3 的佔有面積變小，而相鄰之縱

導體間的間距距離縮小。結果，可提高縱導體 2 的分布密度，而實現高性能及高功能的電子裝置。

而且，絕緣物填充層 3 可從無機絕緣物或有機絕緣物中選擇比介電常數低、電阻係數高者來使用。因此，藉由選擇材料來調整絕緣物填充層 3 整體上的比介電常數及電阻係數，藉此，可降低在高頻區域的信號洩漏，而提高信號傳送特性。

絕緣物填充層 3，係可藉由將有機絕緣物的膏或液狀玻璃，即玻璃膏填充於縱孔 30 的內部，再加壓使其硬化，而形成。因此，絕緣物填充層 3 可利用將膏材料填充於縱孔 30 的內部並使其硬化之簡單且便宜的製程形成。

而且，因為絕緣物填充層 3 是填充層，所以與需要成膜製程的習知技術相異，必須使縱孔 30 的槽寬變窄的理由不存在。因而，絕緣物填充層 3 的形成步驟變得容易。

作為構成絕緣物填充層 3 的有機絕緣物，可舉出環氧樹脂、聚醯亞胺樹脂、酚醛 (novolac) 樹脂、液晶聚合物及紫外線硬化型樹脂等。

作為構成絕緣物填充層 3 的無機絕緣物，以玻璃為主成分者是其典型例。作為玻璃材料，可使用各式各樣。作為一例，可例示包含 SiO_2 、 PbO 、 B_2O_3 、 ZnO 、 MgO 、 Al_2O_3 、 Na_2CO_3 、 CaCO_3 、 Na_2O 、 CaO 、 K_2O 之至少一種的玻璃材料。從這些玻璃材料選擇比介電常數低、電阻係數高者來使用。因此，調整絕緣物填充層 3 整體上的

比介電常數及電阻係數，藉此，可降低在高頻區域的信號洩漏，而提高信號傳送特性。

絕緣物填充層 3 包含玻璃成分，而且包含奈米複合構造的陶瓷。奈米複合構造的陶瓷是用以改善高頻特性，藉由選擇其比介電常數及電阻係數，調整絕緣物填充層 3 整體上的比介電常數及電阻係數，可降低在 GHz 之高頻區域的信號洩漏，而提高信號傳送特性。作為那種陶瓷材料，可舉出常溫電阻係數超過 $10^{14} \Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍的氧化鋁 (Al_2O_3)、莫來石 (mullite) ($3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、堇青石 (cordierite) ($2\text{MgO} \cdot 2\text{Al}_2\text{O}_3 \cdot 5\text{SiO}_2$)、塊滑石 (steatite) ($\text{MgO} \cdot \text{SiO}_2$)、鎂橄欖石 (forsterite) ($2\text{MgO} \cdot \text{SiO}_2$)、氮化矽 (Si_3N_4) 或氮化鋁 (AlN) 等。

縱導體 2 可藉由應用電鍍法、熔融金屬填充法或導電膏填充法等周知技術形成。組成縱導體 2 的材料係根據形成方法而異。在電鍍法的情況，主要使用鍍 Cu 膜，而在熔融金屬填充法的情況，可使用包含從 Ag、Cu、Au、Pt、Pd、Ir、Al、Ni、Sn、In、Bi、Zn 的群中所選擇之至少一種之金屬元素的金屬成分。

上述的金屬成分及利用該金屬成分所得之縱導體 2 較佳為亦具有奈米複合構造。

使用上述之具有奈米複合構造之金屬成分的優點係，因為在奈米複合構造具備促進等軸化的作用，所以在縱導體 2 所產生之應力變小。

此外，奈米複合構造意指使奈米粒子分散於複數個元素之一方的結晶粒內(粒內奈米複合結晶構造)，或使奈米粒子分散於結晶粒界(粒界奈米複合結晶構造)。在單元素的情況，意指結晶組織與非結晶組織存在者。結晶化率愈高，奈米複合構造愈顯著。

本發明的電子裝置除了作為第 1 圖至第 2 圖所示的內插板的形態以外，亦可採用在半導體基板 1 之內部具有電路元件 5 的形態。在第 3 圖表示其一例。在圖中，關於與在第 1 圖至第 2 圖所出現之構成部分相當的部分，附加相同的元件符號，並省略重複說明。

參照第 3 圖，在設置主動元件或被動元件等之電路元件 5 的半導體基板 1，在絕緣物填充層 3 之層厚方向看，電磁屏蔽層 4 埋設於其中間部。此電磁屏蔽層 4 是包圍縱導體 2 之周圍的環狀。因為在絕緣物填充層 3 之層厚方向看，電磁屏蔽層 4 埋設於其中間部，所以絕緣物填充層 3 被分成外側絕緣層 31 與內側絕緣層 32 二部分。

一般而言，電磁屏蔽被說明成在電磁波通過導電性材料時，利用在其表面的反射與在內部的吸收，使電磁波衰減的現象。作為用於電磁屏蔽層 4 的材料，可使用一般作為這種材料所知的金屬材料。

若依據上述的電磁屏蔽層 4，在設置由半導體電路等的主動元件、天線等的被動元性所構成之電路元件 5 的半導體基板 1，可避免由在縱導體 2 流動之高頻電流所引起而產生的電磁場所造成之電路元件 5 的特性變動。

進而，本發明的電子裝置可將複數片基板積層而實現。在第 4 圖表示該實施形態的一例。在第 4 圖，關於與在第 1 圖至第 3 圖所出現之構成部分相當的部分，附加相同的元件符號，並省略重複說明。

在第 4 圖所示的實施形態，成為在第 1 圖至第 2 圖所示的基板 INT 上，依序將第 3 圖所示之複數片 n 片基板 SM1~SMn 積層所接合的構造。在基板 INT 的縱導體 2，將母基板連接用的金屬球 71 接合。

基板 SM1~SMn 中彼此相鄰的基板，例如基板 SM1 及基板 SM2，係一方之基板 SM2 的縱導體 2 所具備的連接導體 61 利用接合膜 63 及防氧化膜 64 來與另一方之基板 SM1 的縱導體 2 所具備的連接導體 62 接合。接合膜 63 包含第 1 金屬或合金成分、及熔點比該第 1 金屬或合金成分高的第 2 金屬或合金成分，而熔融溫度成為比第 1 金屬或合金成分的熔點更高。

防氧化膜 64 由貴金屬膜所構成，而發揮以無助熔劑接合所需之功能。構成防氧化膜 64 的貴金屬膜，較佳為包含從 Ag、Au、Pd 及 Pt 之群中所選擇的至少一種。進而，貴金屬膜係膜厚 100nm 以下較佳。若膜厚位於此範圍，可一面抑制相對於整體膜厚之膜厚增加，一面發揮原本的防氧化功能。

若依據上述之接合膜 63 的構成，在用於接合的熱處理時，利用由接合膜 63 之微細膜厚所引起而產生的微細尺寸效果，可在接近第 1 金屬或合金成分之熔點的溫度使第 2 金屬或合金成分熔融。當然，此時，第 1 金屬或

合金成分亦熔融。此時，第 1 金屬或合金成分的低熔點金屬與連接導體 4 產生反應，形成金屬間化合物而被消耗，接合後熔點大幅度上昇。

而且，因為接合膜 63 在凝固後的熔融溫度主要由第 2 金屬或合金成分的熔點所支配，所以在凝固後之成品的電子裝置，接合膜 63 的熔融溫度位於接近第 2 金屬或合金成分所具有之熔點的溫度，即至少比第 1 金屬或合金成分之熔點更高的溫度。

因此，可實現在接合處時熱處理溫度可低，而在凝固後可確保高熔點之高耐熱性的電子裝置。

第 1 金屬或合金成分，較佳為包含從 Sn、In、Bi、Sb 或 Ga 之群中所選擇的至少一種。又，第 2 金屬或合金成分，較佳為包含從 Cr、Cu、Ag、Au、Pt、Pd、Ni、Ni-P 合金及 Ni-B 合金的群中所選擇之至少一種。

本發明的電子裝置在代表性上採用作為三維系統封裝 (3D-SiP) 的形態。具體而言，是系統 LSI、記憶體 LSI、影像感測器或 MEMS 等。亦可係包含如類比或數位電路、DRAM 的記憶電路、如 CPU 的邏輯電路等的電子裝置，亦可係利用不同的製程製作類比高頻電路與低頻、低耗電力電路之異種的電路，將它們積層的電子裝置。

又，可包含感測器模組、光電模組、單極電晶體、MOS FET、CMOS FET、記憶體單元、或它們的積體電路零件 (IC)、或各種規模的 LSI 等大致以電子電路作為功能要素之電子裝置的大部分。進而，亦包含太陽能電池、發光二極體及使用發光二極體的發光裝置、照明裝置、顯示裝置、或信號燈等的電子裝置。

第 5 圖表示上述之各種電子裝置中發光二極體的一例。發光二極體具有節能、壽命長的優點，作為照明裝置、彩色影像顯示裝置、液晶面板的背光、或交通號誌燈等的光源，受到注目。

圖示的發光二極體包含基板 11、半導體發光層 8 及電極 (201~20N)。半導體發光層 8 積層於基板 11 的一個面上。電極 (201~20N) 是對半導體發光層 8 供給電能，利用填充於貫穿基板 11 並到達半導體發光層 8 之微細孔內的導體所構成。

基板 11 在代表性上是藍寶石基板。在基板 11 的一個面上有緩衝層 12，半導體發光層 8 係經由緩衝層 12 搭載於基板 11 上。

半導體發光層 8 在發光二極體是周知。具有 pn 接面，代表性上使用 III - V 族化合物半導體。不過，未限定為周知技術，可包含今後所提出之某種化合物半導體。在本發明，發光二極體亦可是紅色發光二極體、綠色發光二極體、藍色發光二極體、橙色發光二極體的任一種，亦可是白色發光二極體。

第 5 圖表示使用氮 (N) 系之化合物半導體之 GaN 系藍色發光二極體的一例。參照第 5 圖，半導體發光層 8 具有將 n 型半導體層 81、活性層 82、p 型半導體層 83 及頂層 84 按照此順序所積層的構造。例如，n 型半導體層 81 由摻雜 Si 的 GaN 層所構成，p 型半導體層 83 由摻雜 Mg 的 GaN 層所構成。

活性層 82，具有由 GaN-InGaN 等所構成之多重量子井 MQW(Multiple Quantum Well)構造，在與 p 型半導體層 83 接觸的側，具有 Al-GaN 超晶格間隙層。頂層 84，只要是在光學上透明的光學層即可，不必是透明電極層。即，有在半導體發光層 8 之光射出面未具有透明電極的情況。

電極(201~20N)利用填充於貫穿基板 11 並到達半導體發光層 8 之微細孔(111~11N)內的導體所構成。

微細孔(111~11N)，較佳為以既定的面密度分布。藉此，使填充於微細孔(111~11N)之內部的電極(201~20N)作用為替代以往之透明電極層的電極，促進對半導體發光層 8 的電流面擴散，而可實現均勻的面發光。因此，可一面改善發光量及發光效率，一面省略透明電極層，而簡化製造製程，以謀求降低成本。而且，因為無透明電極所造成之光能量的損失，所以發光量及發光效率提高。

在實施形態，微細孔(111~11N)在基板 11 的面，以既定間距間隔配置成矩陣狀，列數及行數係任意的。微細孔(111~11N)的孔徑是 μm 等級。間距間隔亦可是那種等級。

在微細孔(111~11N)中彼此相鄰的微細孔，例如微細孔 111 與微細孔 112，將一方之微細孔 111 內的電極 201 作為 p 側電極，而將另一方之微細孔 112 內的電極 202 作為 n 側電極。

成為 p 側電極的電極 201 貫穿基板 11，進而貫穿緩衝層 12、n 型半導體層 81 及活性層 82，前端咬入 p 型半導體層 83。電極 201 之需要電性絕緣的區域，係利用絕緣物填充層 301 覆蓋。成為 n 側電極的電極 202 貫穿基板 11 及緩衝層 12，前端咬入 n 型半導體層 81 而停止。

絕緣物填充層 301~30N 是將無機絕緣物或有機絕緣物填充於縱孔 111~11N 之內部的環狀層。因此，在絕緣物填充層 301~30N 的內側，產生筒狀的區域。縱導體(電極)201~20N 填充於由絕緣物填充層 301~30N 所包圍之此筒狀區域的內部。

如上述，絕緣物填充層 301~30N 是覆蓋縱孔 111~11N 之內周面的環狀層，因為縱導體 201~20N 填充於由絕緣物填充層 301~30N 所包圍之區域的內部，所以由貫穿電極等所代表之縱導體 201~20N 利用環狀的絕緣物填充層 301~30N 來與極性相異之相鄰之其他的縱導體 201~20N 在電性上絕緣。

而且，絕緣物填充層 301~30N 是將無機絕緣物或有機絕緣物填充於縱孔 111~11N 內而成，因為縱導體 201~20N 由在由絕緣物填充層 301~30N 所包圍之區域內所填充的導體構成，所以與隔著間隔包圍貫穿電極的方式設置環狀之絕緣分離槽的習知構造相異，縱導體 201~20N 及絕緣物填充層 301~30N 聚集於縱孔 111~11N 的內部。因此，縱導體 201~20N 及絕緣物填充層 301~30N 的佔有面積變小，相鄰之縱導體間間距距離縮小。結果，可提高縱導體 201~20N 的分布密度，而實現產生均勻面發光之高性能及高功能的發光二極體裝置。

絕緣物填充層 301~30N 可藉由將含有奈米複合構造之陶瓷的有機絕緣物的膏或玻璃膏填充於縱孔 111~11N 的內部，加壓使其硬化而形成。因此，絕緣物填充層 301~30N 可利用將膏材料填充於縱孔 111~11N 的內部，使其硬化之簡單且便宜的製程形成。

而且，因為絕緣物填充層 301~30N 是填充層，所以與需要成膜製程的技術相異，必須使縱孔 111~11N 之槽寬變窄的理由不存在。因此，絕緣物填充層 301~30N 的形成步驟變得簡單。

關於構成絕緣物填充層 301~30N 的有機絕緣物及無機絕緣物，是如已經例示者。又，圖示的發光二極體本身既可構成面發光式的照明裝置或彩色影像顯示裝置，亦可用作液晶顯示器的背光裝置。進而，亦可用作交通號誌燈。進而，雖然省略圖示，在太陽能電池的情況，亦可採用一樣的絕緣構造。

其次，參照第 6 圖，說明本發明之電子裝置的製造方法。首先，如第 6 圖(a)所圖示，預先將鑽了縱孔 30 的半導體基板 1 配置於支撐件 SP 上。縱孔 30 可利用乾蝕刻 CVD 法、雷射鑽孔法等周知的技術形成。

接著，如第 6 圖(b)所示，將絕緣物 300 填充於縱孔 30 的內部，作為填充的一種方法，可舉出使有機樹脂膏或玻璃膏等在減壓環境氣體內流入縱孔 30 的內部後，對縱孔 30 內的膏施加加壓壓力、氣體壓力或轉壓等，一面加壓一面使其硬化的方法。有機樹脂膏或玻璃膏含有奈米複合構造陶瓷。

然後，如第 6 圖 (c) 所圖示，藉由對所填充、硬化的絕緣物 300 應用光微影、乾蝕刻 CVD 法、雷射鑽孔法等周知的鑽孔技術，形成筒狀的區域 20。藉此，可得到環狀的絕緣物填充層 3。應用上述之哪一種鑽孔技術，係根據作為絕緣物 300 所使用的材料。例如，在絕緣物 300 是由紫外線硬化樹脂所構成的情況，可採用光微影步驟，再執行使用紫外線的曝光及顯像步驟，藉此，可形成既定的區域 20。

接著，如第 6 圖 (d) 所圖示，將縱導體 2 形成於筒狀區域 20 的內部。作為縱導體 2 的形成方法，可舉出使熔融金屬在減壓環境氣體內流入筒狀區域 20 的內部後，對筒狀區域 20 的熔融金屬施加加壓壓力、氣體壓力或轉壓等，一面加壓一面使其硬化的方法。藉此，可得到第 1 圖及第 2 圖所示的電子裝置。第 6 圖所示的製造方法亦可一樣地應用於第 5 圖所示的發光二極體的製造、及構造與發光二極體類似的太陽能電池的製造。

其次，參照第 7 圖，說明電子裝置之別的製造方法。首先，如第 7 圖 (a) 所圖示，預先將鑽了縱孔 30 的半導體基板 1 配置於支撐件 SP 上。由主動元件或被動元件所構成之電路元件 5 已形成於半導體基板 1。

接著，如第 7 圖 (b) 所圖示，將有機絕緣物或絕緣物 300 填充於縱孔 30 的內部並使其硬化。

然後，如第 7 圖 (c) 所圖示，藉由對所填充、硬化的絕緣物 300 執行上述的鑽孔步驟，而形成筒狀的區域 21。藉此，可得到環狀的絕緣物填充層 31。在絕緣物填

充層 31 的內側，產生利用其內壁面 40 所包圍之筒狀區域 21。

接著，如第 7 圖 (d) 所圖示，將電磁屏蔽層 4 形成於劃定筒狀區域 21 之絕緣物填充層 31 的內壁面 40。電磁屏蔽層 4 可利用濺鍍法等之真空成膜法形成。在電磁屏蔽層 4 的內側，產生利用其內壁面 40 所劃定的筒狀區域 22。

然後，如第 8 圖 (a) 所圖示，將有機絕緣物或無機絕緣物 301 填充於利用電磁屏蔽層 4 所包圍之筒狀區域 22 內。

接著，如第 8 圖 (b) 所圖示，藉由對所填充、硬化的絕緣物 301 執行鑽孔步驟，而形成筒狀的區域 20。藉此，可得到環狀的內側絕緣層 32。

接著，如第 8 圖 (c) 所圖示，將縱導體用熔融金屬 (包含合金) 填充於筒狀區域 20 的內部，並使其硬化，藉此，形成縱導體 2。藉此，可得到第 3 圖所示的電子裝置。

在第 7 圖及第 8 圖的實施形態，形成縱孔 30、絕緣物填充層 3、電磁屏蔽層 4 及縱導體 2 的手段與材質等係如參照專利說明書及第 4 圖的說明。

以上，雖然參照較佳的實施例，詳細說明本發明，但是本發明未限定為這些實施例，只要是本業者，可根據其基本的技術思想及教示，想到各種變形例，這是顯然的。

【圖式簡單說明】

第 1 圖係表示本發明之電子裝置之一部分的平面圖。

第 2 圖係第 1 圖之 II - II 線剖面圖。

第 3 圖係表示本發明之電子裝置之別的實施形態之一部分的剖面圖。

第 4 圖係表示使用本發明之基板之電子裝置的例子的剖面圖。

第 5 圖係表示使用本發明之基板的電子裝置之別的例子剖面圖。

第 6 圖係表示本發明之電子裝置之製造方法的圖。

第 7 圖係表示本發明之電子裝置之別的製造方法的圖。

第 8 圖係表示第 7 圖所示之步驟之後的步驟的圖。

【主要元件符號說明】

1	半導體基板
2	縱導體
3	絕緣物填充層
4	電磁屏蔽層
5	電路元件
20	區域
30	縱孔
31	外側絕緣層
32	內側絕緣層
61、62	連接導體
63	接合膜
64	防氧化膜
71	金屬球

發明專利說明書

PD1117689(11)

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100119549

※申請日：100.5.19

※IPC 分類：

H01L 23/52 (2006.01)

(2006.01)

H01L 21/168

一、發明名稱：(中文/英文)

電子裝置及其製造方法

ELECTRONIC DEVICE AND METHOD OF MANUFACTURING THE
SAME

二、中文發明摘要：

[課題]提供一種電子裝置及其製造方法，該電子裝置係具有高性能與高功能、在高頻特性優異、及對降低成本有效的絕緣構造。

[解決手段]半導體基板 1 具有在其厚度方向延伸的縱孔 30。絕緣物填充層 3 係以於縱孔 30 內覆蓋其內周面的方式填充而成的環狀層。縱導體 2 係由在利用絕緣物填充層 3 所包圍之區域 20 內所填充的凝固金屬體所構成。絕緣物填充層 3 係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造之陶瓷的層。奈米複合構造的陶瓷係常溫電阻係數超過 $10^{14} \Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍。

三、英文發明摘要：

[Subject] To provide an electronic device and a method of manufacturing the same, which has a high performance, a high function, an outstanding high frequency property and an insulation structure effective in reduction of cost.

[Solution] A semiconductor substrate 1 has vertical holes 30 extending in a direction of thickness thereof. The insulator-filling layer 3 are a ring-like layer filled in the vertical holes 30 in such a manner that the inner circumferential surfaces of the vertical holes 30 are covered. Vertical conductors 2 are formed with a solidifying metal body filled in an area 20 surrounded by the insulator-filling layer 3. The insulator-filling layers 3 are a layer comprising an organic insulator or an inorganic insulator including a glass as a main component, and a ceramic having a nano-composite structure. The ceramic having a nano-composite structure has a normal temperature specific resistance higher than $10^{14} \Omega \cdot \text{cm}$ and a specific dielectric constant ranging 4-9.

七、申請專利範圍：

1. 一種電子裝置，係包含半導體基板、絕緣物填充層及縱導體的電子裝置，

該半導體基板係具有在其厚度方向延伸的縱孔；

該絕緣物填充層係以於該縱孔內覆蓋其內周面的方式填充而成的環狀層，並係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造之陶瓷的層；

該奈米複合構造的陶瓷係常溫電阻係數超過 10^{14} $\Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍；

該縱導體係由在利用該絕緣物填充層所包圍之區域內所填充的凝固金屬體所構成。

2. 如申請專利範圍第 1 項之電子裝置，其中更包含電磁屏蔽層，該電磁屏蔽層係埋設於該絕緣物填充層之層厚的中間部，並包圍該縱導體的周圍。

3. 如申請專利範圍第 1 項之電子裝置，其中該電子裝置係三維系統封裝 (3D-SiP)。

4. 如申請專利範圍第 1 項之電子裝置，其中包含發光二極體。

5. 一種電子裝置之製造方法，該製造方法包含以下的步驟：

在包含半導體基板的基板，形成朝向其厚度方向的縱孔；

將絕緣物填充於該縱孔的內部，該絕緣物係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米

複合構造陶瓷，該奈米複合構造陶瓷係常溫電阻係數超過 $10^{14} \Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍；

將縱孔形成於該絕緣物；

將熔融金屬填充於該絕緣物之該縱孔內。

6. 一種電子裝置之製造方法，該製造方法包含以下的步驟：

在包含半導體基板的基板，形成朝向其厚度方向的縱孔；

將絕緣物填充於該縱孔的內部，該絕緣物係具有有機絕緣物或以玻璃為主成分的無機絕緣物、及奈米複合構造陶瓷，該奈米複合構造陶瓷係常溫電阻係數超過 $10^{14} \Omega \cdot \text{cm}$ ，比介電常數位於 4~9 之範圍；

將第 1 縱孔形成於該絕緣物；

將電磁屏蔽膜形成於該絕緣物之該第 1 縱孔的內壁面；

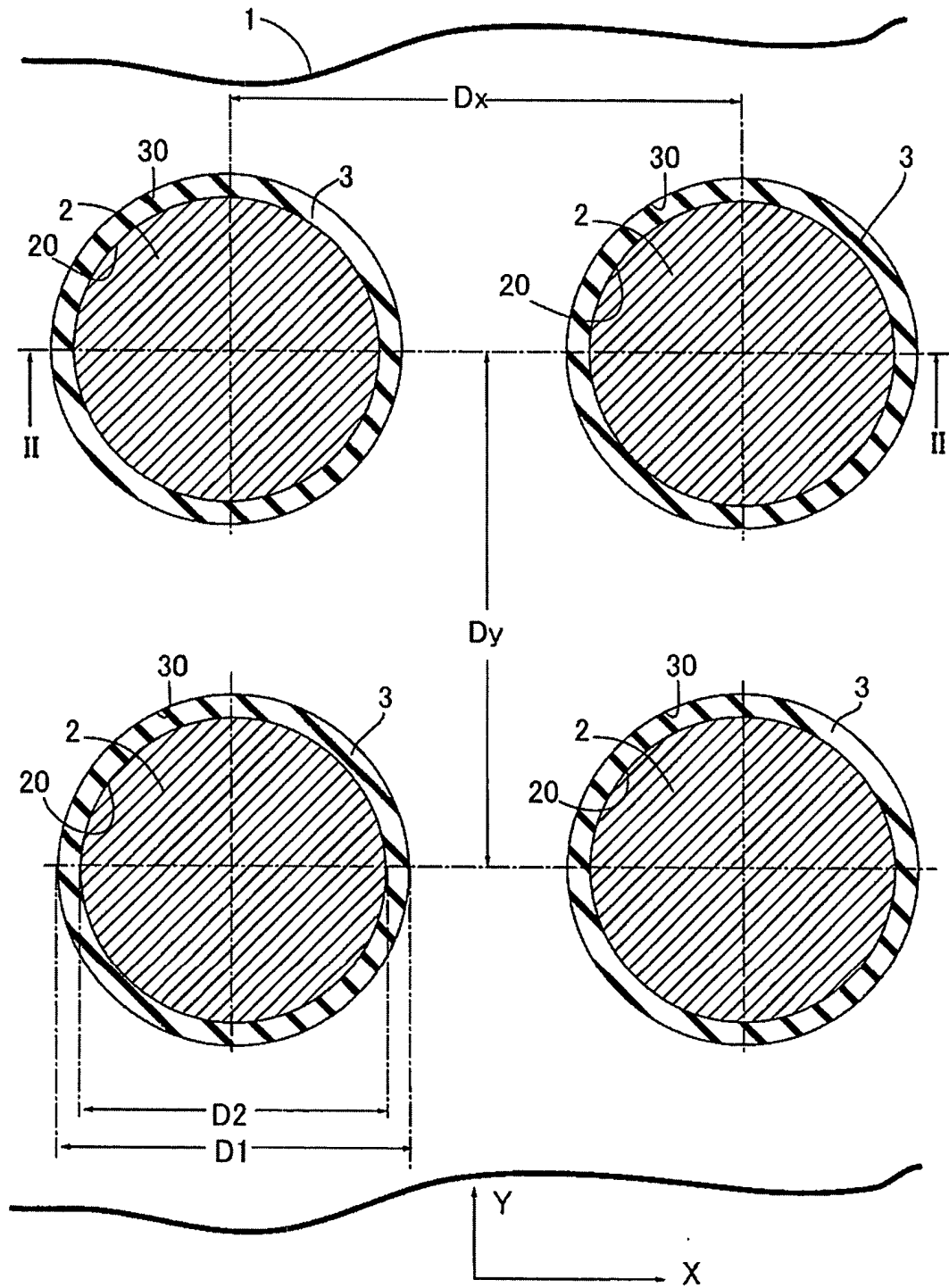
更將第 2 絕緣物填充於利用該電磁屏蔽膜所包圍之第 2 縱孔內；

將第 3 縱孔形成於該第 2 絕緣物；及

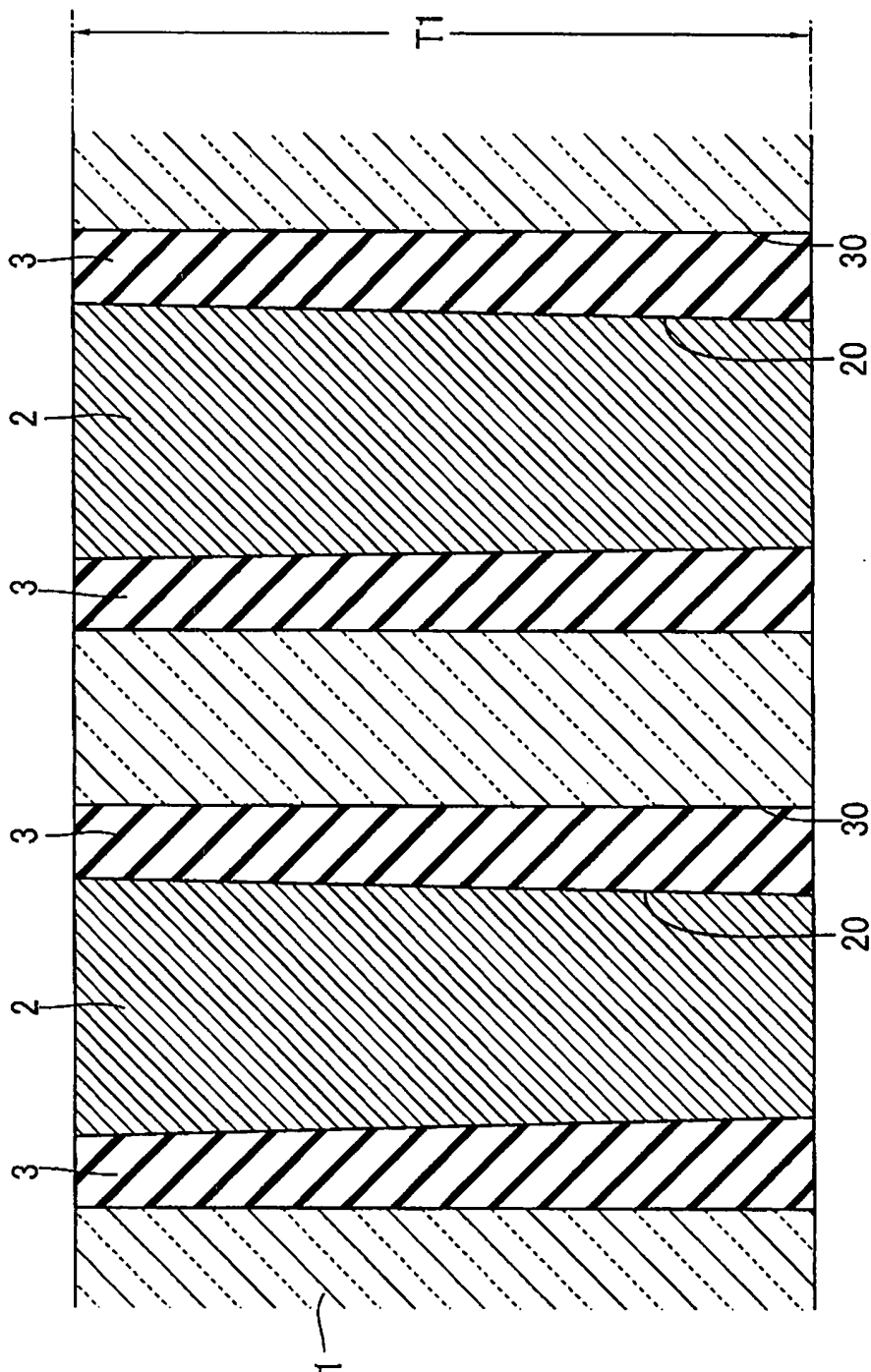
將熔融金屬填充於該第 2 絕緣物之該第 3 縱孔內。

八、圖式：

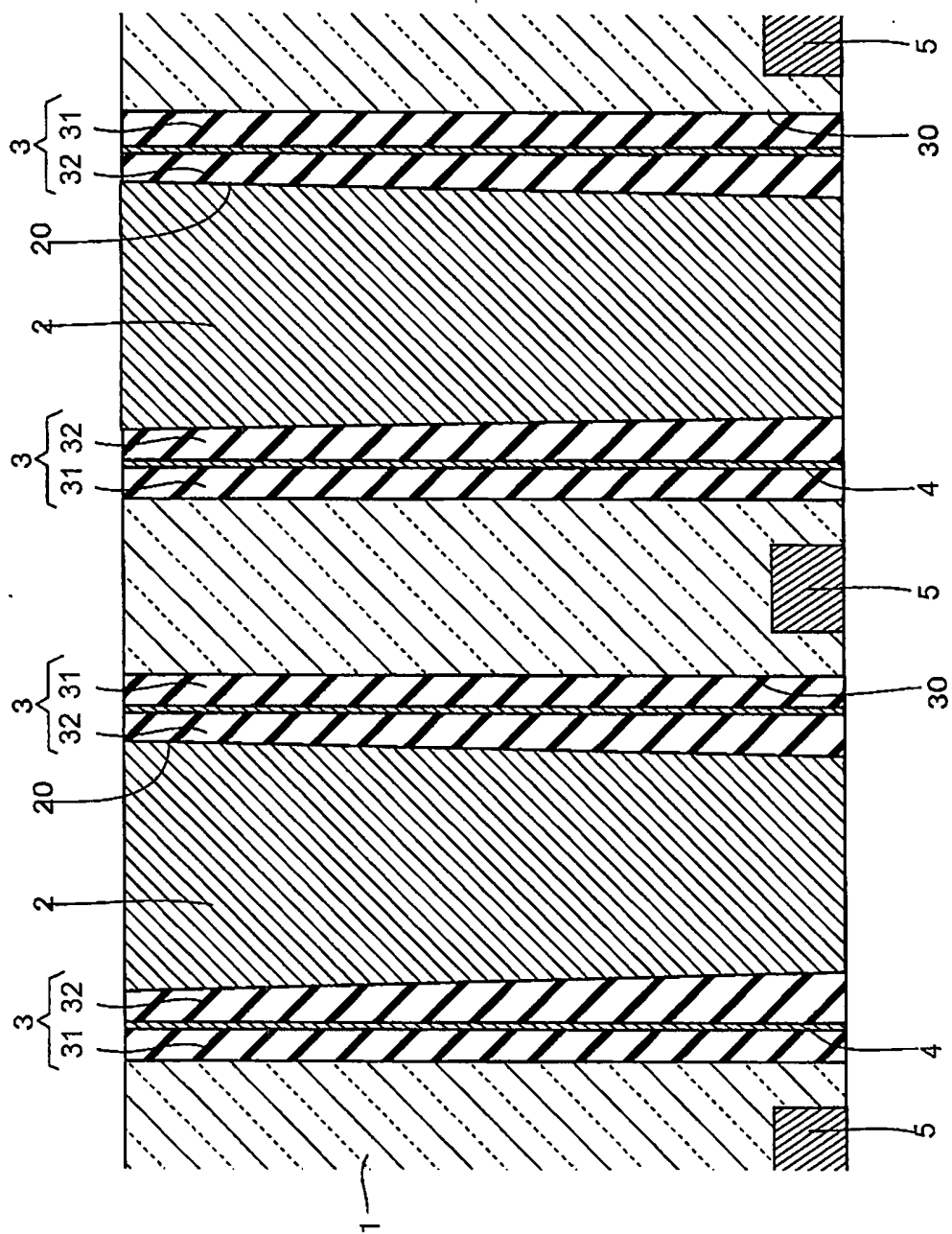
第 1 圖



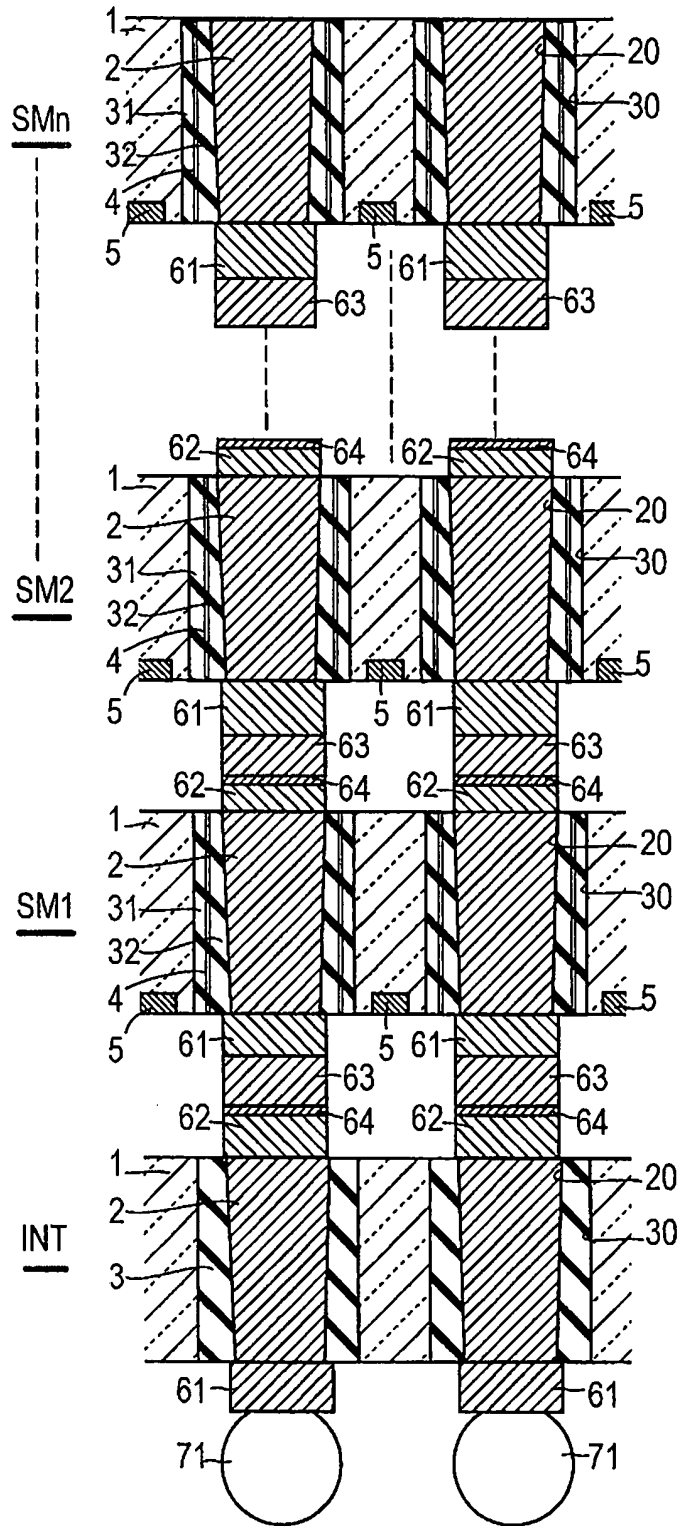
第 2 圖



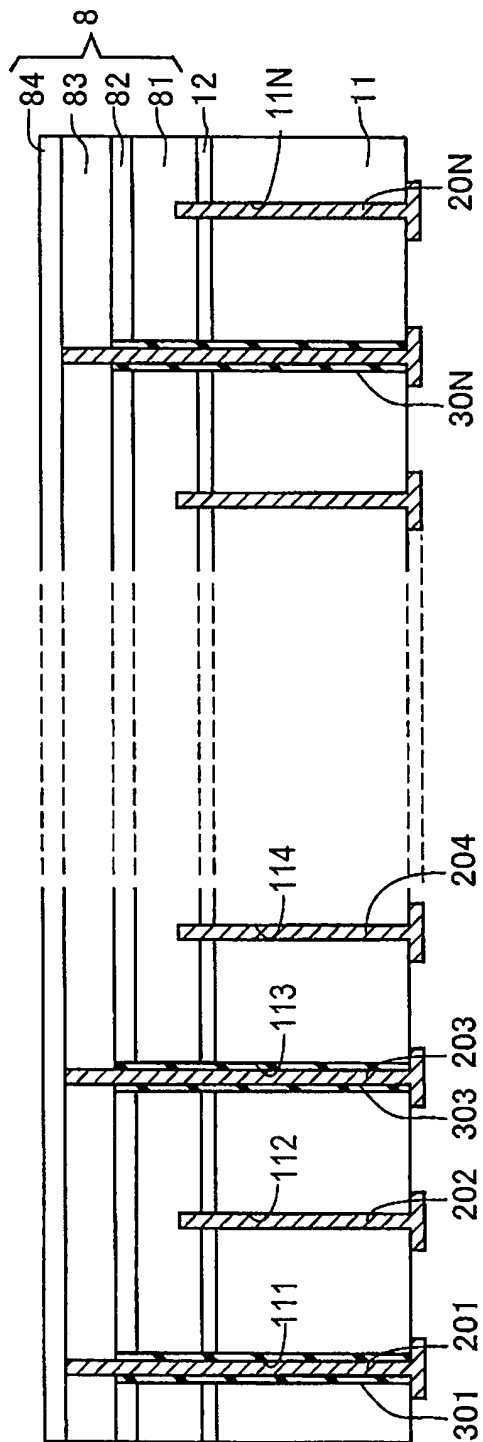
第 3 圖

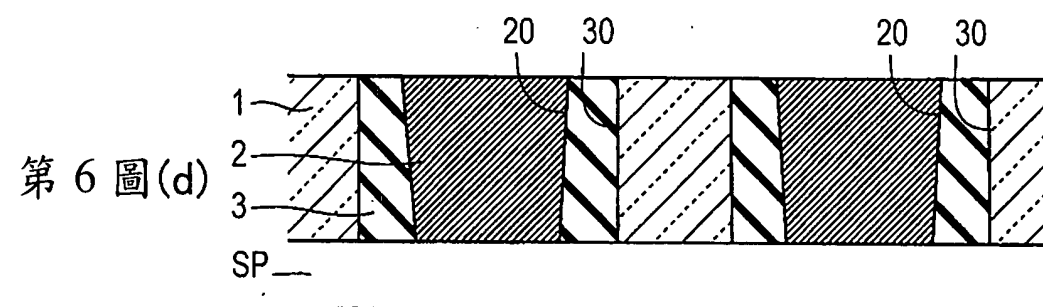
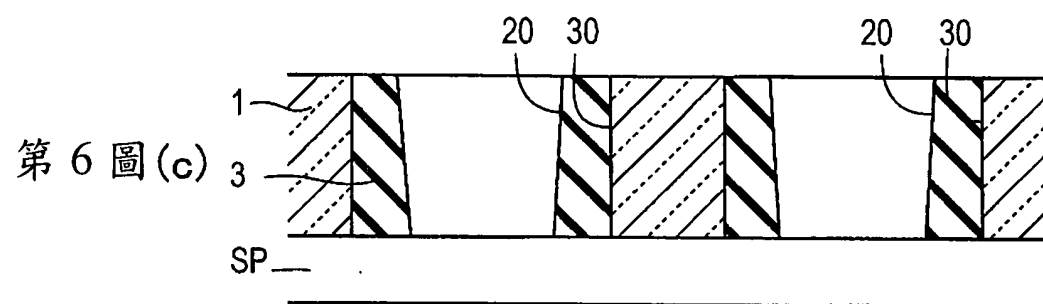
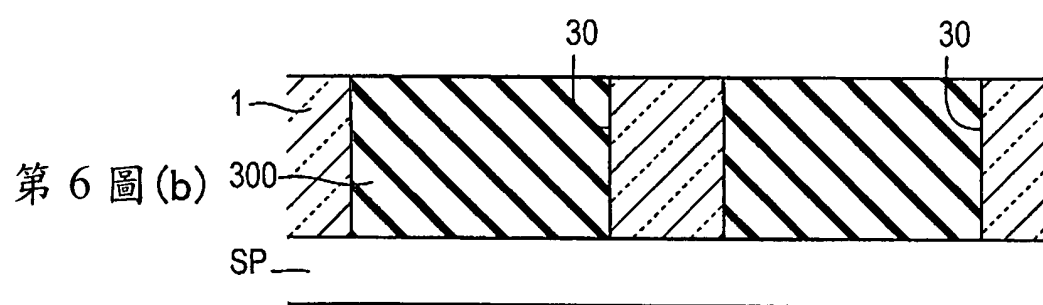
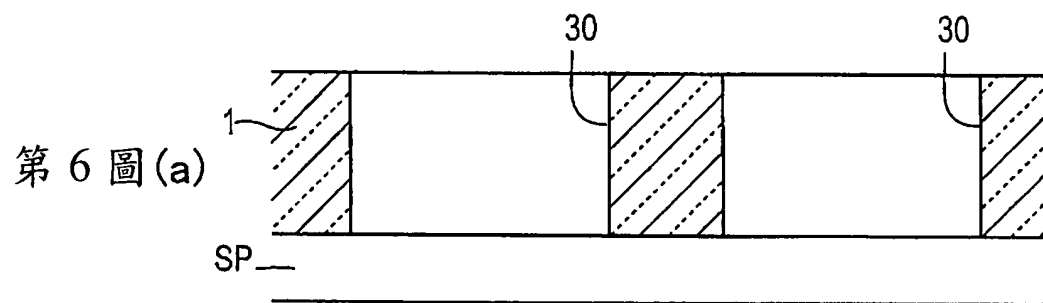


第 4 圖

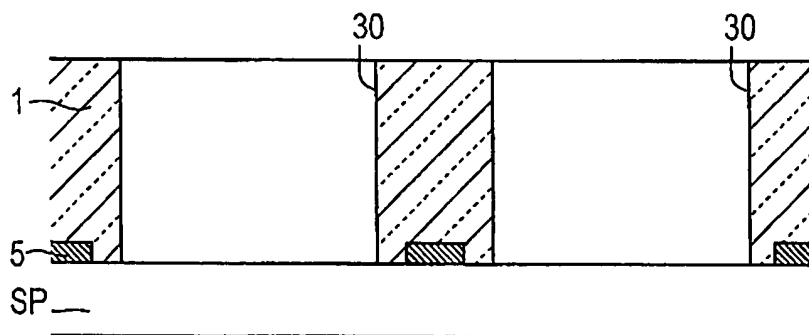


第 5 圖

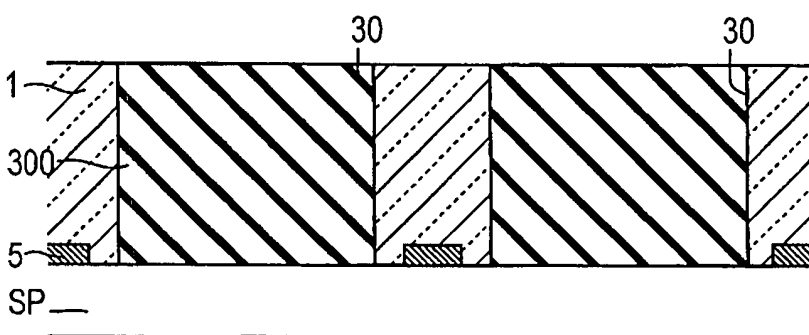




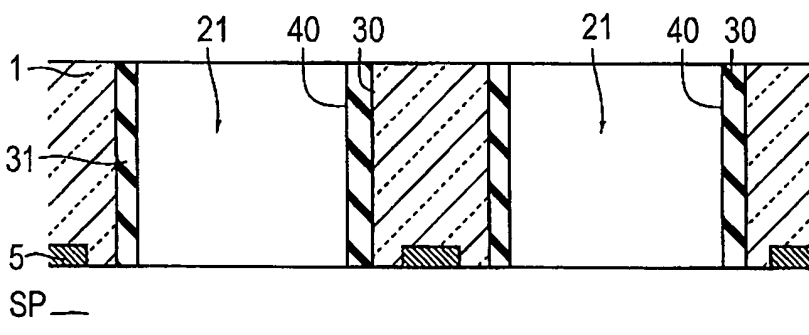
第 7 圖(a)



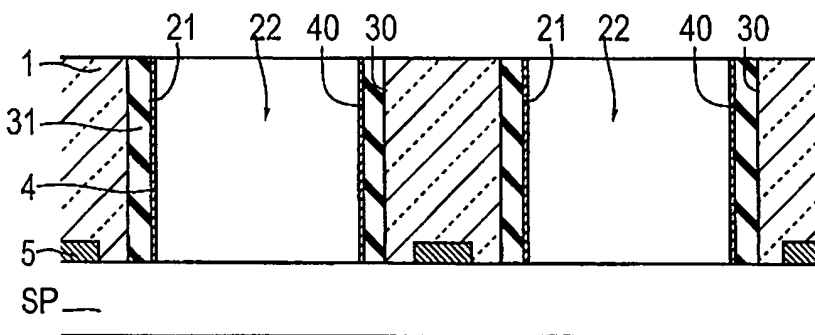
第 7 圖(b)

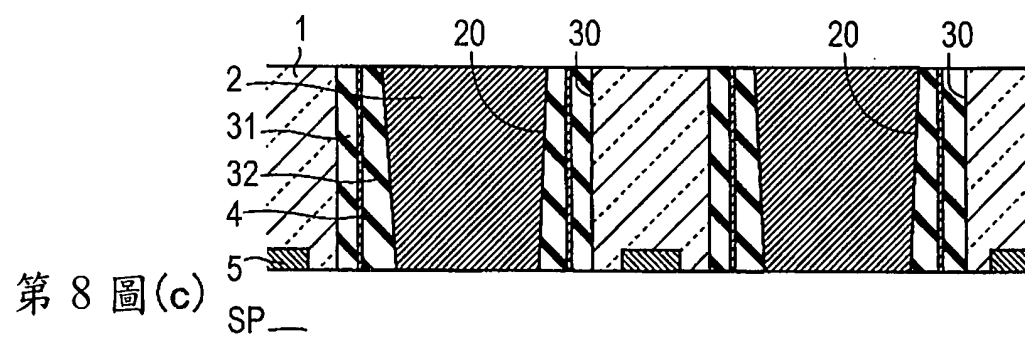
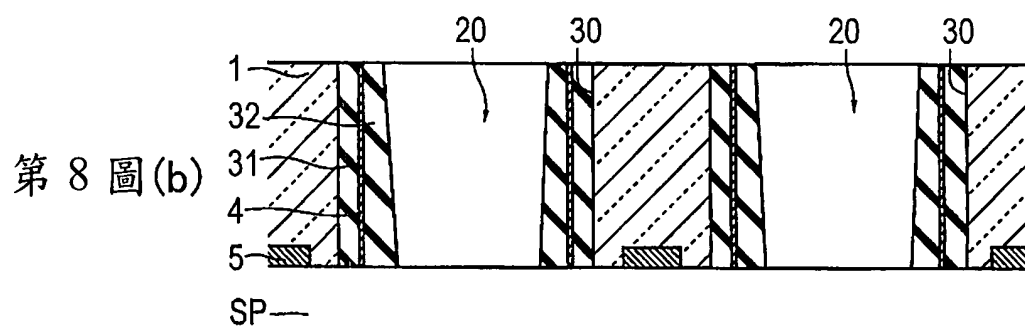
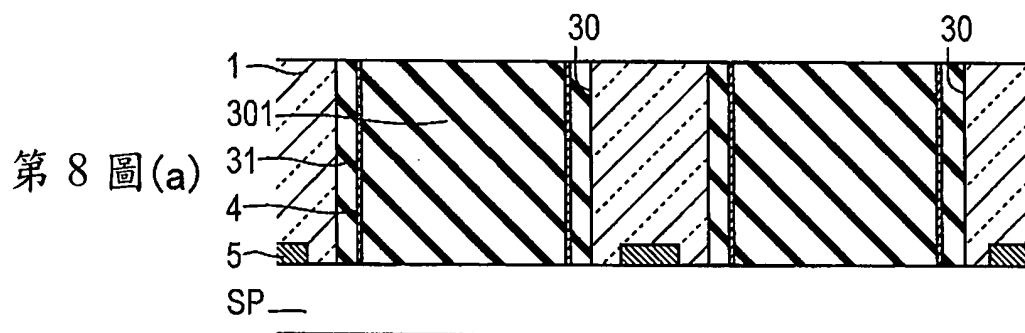


第 7 圖(c)



第 7 圖(d)





四、指定代表圖：

(一) 本案指定代表圖為：第 (1) 圖。

(二) 本代表圖之元件符號簡單說明：

1	半 導 體 基 板
2	縱 導 體
3	絕 緣 物 填 充 層
20	區 域
30	縱 孔
D1	內 徑
Dx、Dy	配 置 間 距
D2	最 大 部 的 直 徑

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。