

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 9 月 9 日 (09.09.2016)



(10) 国际公布号
WO 2016/138880 A1

- (51) 国际专利分类号:
H04L 25/49 (2006.01)
- (21) 国际申请号: PCT/CN2016/075642
- (22) 国际申请日: 2016 年 3 月 4 日 (04.03.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510098512.0 2015 年 3 月 5 日 (05.03.2015) CN
- (71) 申请人: 大唐移动通信设备有限公司 (DATANG MOBILE COMMUNICATIONS EQUIPMENT CO., LTD) [CN/CN]; 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。
- (72) 发明人: 熊军 (XIONG, Jun); 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。孙华荣 (SUN, Huarong); 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。段滔 (DUAN, Tao); 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。肖鹏 (XIAO, Peng); 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。王杰丽 (WANG, Jieli); 中国北京市海淀区学院路 29 号, Beijing 100083 (CN)。
- (74) 代理人: 北京同达信恒知识产权代理有限公司 (TDIP & PARTNERS); 中国北京市海淀区知春路 7 号致真大厦 A1304-05 室, Beijing 100191 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

[见续页]

(54) Title: MULTIBAND SIGNAL PROCESSING METHOD AND DEVICE

(54) 发明名称: 一种多频段信号处理方法及设备

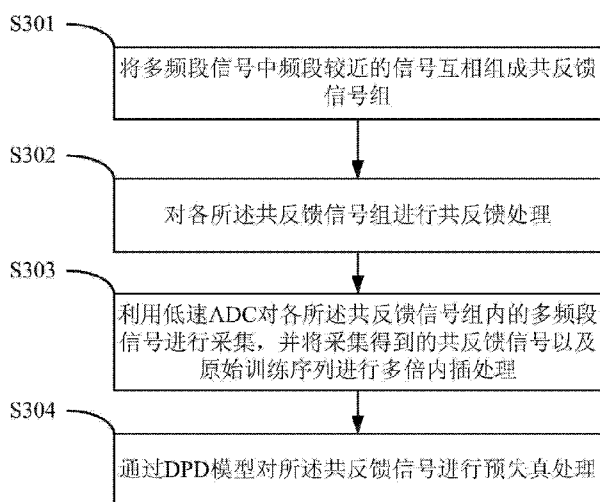


图 3

- S301 FORM A CO-FEEDBACK SIGNAL GROUP FROM SIGNALS HAVING BANDS NEAR TO EACH OTHER IN A MULTIBAND SIGNAL
- S302 PERFORM CO-FEEDBACK PROCESSING FOR EACH CO-FEEDBACK SIGNAL GROUP
- S303 ACQUIRE THE MULTIBAND SIGNAL IN EACH CO-FEEDBACK SIGNAL GROUP BY UTILIZING A LOW SPEED ADC, AND PERFORM MULTIPLE INTERPOLATION PROCESSING ON THE CO-FEEDBACK SIGNAL OBTAINED BY ACQUISITION, AND AN ORIGINAL TRAINING SEQUENCE
- S304 PERFORM PRE-DISTORTION PROCESSING FOR THE CO-FEEDBACK SIGNAL USING A DIGITAL PRE-DISTORTION (DPD) MODEL

(57) Abstract: Disclosed is a multiband signal processing method, comprising: forming a co-feedback signal group from signals having bands near to each other in a multiband signal; performing co-feedback processing for each co-feedback signal group; acquiring a multiband signal in each co-feedback signal group by utilizing a low speed ADC, and performing multiple interpolation processing on the co-feedback signal obtained by the acquisition, and on an original training sequence; and performing pre-distortion processing for the co-feedback signal using a digital pre-distortion (DPD) model. During processing, an autocorrelating U matrix is filtered according to multi-stage intermodulation information, and intermodulation and cross modulation information forming a U matrix distal end sideband is filtered, thus reducing hardware resources consumed by the multiband pre-distortion.

(57) 摘要: 本发明公开了一种多频段信号处理方法, 在将多频段信号中频段较近的信号互相组成共反馈信号组后, 对各共反馈信号组进行共反馈处理, 利用低速 ADC 对各共反馈信号组内的多频段信号进行采集, 并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理, 最后通过 DPD 模型对共反馈信号进行预失真处理。并在处理过程中根据多阶交调信息对自相关 U 矩阵进行滤波处理, 滤除组成 U 矩阵远端边带的交调和互调信息。从而降低了多频段预失真所消耗的硬件资源。

WO 2016/138880 A1



(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ,

CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种多频段信号处理方法及设备

本申请要求在 2015 年 3 月 5 日提交中国专利局、申请号为 201510098512.0、发明名称为“一种多频段信号处理方法及设备”的中国专利申请优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及通信技术领域，尤其涉及一种多频段信号处理方法及设备。

背景技术

随着技术的不断发展，对于一个基站系统来说，其将要支持 2 频段以上 3 频段或者 4 频段，其中每一个频段超宽频信号都需要进行数字预失真处理。

对于多频段的预失真架构，以两频段信号为例，两频段功率输出存在三种交调和互调，一种是带内交调(in-band intermodulation)，带外交调(out-of-band intermodulation)和频段间互调(cross modulation)，这三种调制信号的频带分布如图 1 所示。其中的(a)示出了输入信号，(b)示出了输出信号，输入信号的两个频段 ω_1 和 ω_2 的频率间隔 $\Delta\omega = \omega_2 - \omega_1$ ，由于频率间隔 $\Delta\omega$ 较大，所以带外交调产物离输入信号频点较远，从而容易滤除，剩下的失真仅包括带内交调和频段间互调。

如图 2 所示，为现有技术中双频段小区的 DPD(Digital Pre-Distortion，数字预失真)处理框图，该双频段 DPD 系统架构包括信号提取和分析阶段(the signal extraction and analysis stage)、处理阶段(the processing stage)以及综合阶段(the synthesis stage)。虽然现有技术针对多频段采用 2D-DPD (2 Dimensional DPD，二维数字预失真)技术或者更为复杂的 2D-TCMP-DPD (2 Dimensional Time Cross Memory Polynomial DPD，二维时间交叉记忆多项式数字预失真)模型，虽然能够完成对多频段信号的预失真处理，但是处理复杂，所需的硬件资源消耗比较大。

发明内容

本发明实施例提供了一种简化反馈信号采样速率、优化反馈信号矩阵 U 的多频段信号处理方法，从而节省了硬件资源。该方法包括：

将多频段信号中频段较近的信号互相组成共反馈信号组；

对每个所述共反馈信号组进行共反馈处理；

利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

通过 DPD 模型对所述共反馈信号进行预失真处理。

优选地，利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，包括：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

优选地，将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，包括：

将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插。

优选地，通过 DPD 模型对所述共反馈信号进行预失真处理，包括：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

相应地，本发明实施例还提出了一种多频段信号处理设备，其特征在于，包括：

合组模块，用于将多频段信号中频段较近的信号互相组成共反馈信号组；

第一处理模块，用于对每个所述共反馈信号组进行共反馈处理；

采集模块，用于利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

第二处理模块，用于通过 DPD 模型对所述共反馈信号进行预失真处理。

优选地，所述采集模块，具体用于：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

优选地，所述采集模块，具体用于：

所述采集模块将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插，以使所述共反馈信号处于高速采样状态下进行信号相关同步处理。

优选地，所述第二处理模块具体用于：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

相应地，本发明实施例还提出了一种多频段信号处理设备，其特征在于，包括：处理器，收发机和存储器；

其中，收发机用于在控制器的控制下接收和发送数据；

存储器用于保存处理器执行操作时所使用的数据；

处理器可以用于读取存储器中的程序，执行下列过程：

将多频段信号中频段较近的信号互相组成共反馈信号组；

对各所述共反馈信号组进行共反馈处理；

利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

通过 DPD 模型对所述共反馈信号进行预失真处理。

优选地，为利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，处理器读取存储器中的程序，执行下列过程：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

优选地，为将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，处理器读取存储器中的程序，执行下列过程：

将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插，以使所述共反馈信号处于高速采样状态下进行信号相关同步处理。

优选地，为通过 DPD 模型对所述共反馈信号进行预失真处理，处理器读取存储器中的程序，执行下列过程：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

由此可见，通过应用本发明实施例的技术方案，在将多频段信号中频段较近的信号互相组成共反馈信号组后，对各共反馈信号组进行共反馈处理，利用低速 ADC 对各共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，最后通过 DPD 模型对共反馈信号进行预失真处理。从而降低了多频段预失真所消耗的硬件资源。

附图说明

为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简要介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域的普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 为现有技术中双频段发射机的功率谱信号示意图；

图 2 为现有技术中双频段小区的 DPD 处理框图；

图 3 为本发明实施例提出的一种多频段信号处理方法的流程示意图；

图 4 为本发明具体实施例所提出的一种通过对反馈信号矩阵滤波后简化 DPD 处理装置流程示意图；

图 5 为本发明具体实施例中 FAED 四个频段 2 组共反馈频段的组合示意图；

图 6 为本发明具体实施例中原始的两频段信号通过功放后输出的交调和互调信息示意图；

图 7 为本发明具体实施例中双频段内的最低有效采集的交调和互调频段信息示意图;

图 8 为本发明具体实施例中进入 ADC 之前的反馈信号示意图;

图 9 为本发明具体实施例中 ADC 低速采集后的信号频谱图;

图 10 为本发明具体实施例中反馈信号和训练序列内插滤波之后的频谱图;

图 11 为本发明具体实施例中 DPD 共反馈实现框图;

图 12 为本发明具体实施例中共反馈 DPD 后的效果图;

图 13 为本发明实施例提出的一种多频段信号处理设备的结构示意图;

图 14 为本发明实施例提供的一种多频段信号处理设备的结构示意图。

具体实施方式

如背景技术所述,现有技术针对多频段采用的预失真处理方法能够完成对多频段信号的预失真处理,但是处理复杂,所需的硬件资源消耗比较大。为此本发明实施例提供了一种多频段信号处理方法,通过优化反馈信号矩阵,从而节省硬件资源的算法装置,并且使得更多频段之间的载波聚合提供了可能。如图 3 所示,该方法包括以下步骤:

S301,将多频段信号中频段较近的信号互相组成共反馈信号组。

S302,对各所述共反馈信号组进行共反馈处理。

对于多频信号,本发明实施例首先对其进行 S301-S302 的双频段共反馈处理,这样采用低速反馈 ADC(Analog-to-digital converter,模拟数字转换器)采集器和低速 DAC 发射器即可完成宽带宽信号的预失真处理并且也能够降低发射 DAC 的要求。

S303,利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集,并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理。

在本发明优选的实施例中,该步骤首先滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息,随后通过低速 ADC 采集所述共反馈信号组的

共反馈信号。

此外，对于内插处理流程，本发明优选的实施例通过将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插，以使所述共反馈信号处于高速采样状态下进行信号相关同步处理。

在通过以上处理之后将反馈采集回来的信号和原始信号进行多次内插滤波后，后续即可选择宽频带有时间交叉项的记忆多项式模型进行 DPD 系数的计算。

S304，通过 DPD 模型对所述共反馈信号进行预失真处理。

对反馈信号组成的 U 矩阵进行滤波处理，这样使得矩阵的交调信息 U 和反馈信息对应，对矩阵求逆中的 U 矩阵进行滤波。由于有多阶交调信息，故此可以对自相关 U 矩阵进行滤波处理。从而滤除组成 U 矩阵的边带交调信息。

具体地，该步骤首先将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵，随后滤除组成所述自相关矩阵的边带交调信息，再根据所述自相关矩阵获取 DPD 系数。其中，滤除处理主要是用于滤除组成 U 矩阵远端边带的交调和互调信息，远端交调信息一般是指 3 阶交调边带外信息。

为了进一步阐述本发明实施例的技术思想，现结合如图 4 所示的具体流程示意图，对本发明实施例的技术方案进行说明。

首先多个频段信号进行预失真处理，把邻近的频段信号合并形成共反馈，采集各自带宽的 3 阶交调，带外信息被 ADC 前面的抗混叠滤波器滤除。

其次采用相对低速 ADC 采集多频段信号，然后对反馈信号和训练序列均进行内插后开始预失真系数的训练。

然后完成反馈信号和训练序列的幅度校准，采样点对齐等校准工作。因为多频段信号模型交调和互调比较复杂，为此采用 PVS 模型中的一种时间交叉记忆多项式模型 (TCMP)：

$$z(n) = \sum_{m=0}^{M-1} x(n-m) \sum_{q=1}^Q w_{m,q} |x(n-m)|^{(q-1)} + \sum_{l=1}^{L_c} \sum_{m=0}^{M-1} x(n-m) \sum_{q=2}^Q w_{m,q,l} |x(n-m-l)|^{(q-1)} + \sum_{l=1}^{L_c} \sum_{m=0}^{M-1} x(n-m) \sum_{q=2}^Q w_{m,q,l} |x(n-m+l)|^{(q-1)} \quad (1)$$

在公式 (1) 中, $z(n)$ 表示 n 时刻输出的经过预失真处理后的信号, $x(n)$ 表示 n 时刻输入的原始信号, n 表示原始信号的输入时刻, m 表示原始信号的记忆时刻, w 表示预失真参数, M 表示记忆深度, Q 表示非线性阶数, L 表示最大交叉采样点, q 表示非线性阶数索引。

之后反馈信号 y 需消除功放额定线性增益, 得到信号 u

$$u_{m,q,l_1}(n) = \frac{y(n-m)}{G} \left| \frac{y(n-m \mp l_1)}{G} \right|^q, 0 \leq l_1 \leq L, m=1, \dots, M, q=1, \dots, Q \quad (2)$$

$$u = u_{m,q,l_1}$$

$u_{m,q,l_1}(n)$ 表示消除功放额定线性增益的第一反馈信号, G 表示额定线性增益, n 表示第一反馈信号的输入时刻, m 表示第一反馈信号的记忆时刻, M 表示记忆深度, Q 表示非线性阶数, L 表示最大交叉采样点, q 表示非线性阶数索引, l 表示交叉采样点。

根据得到的 u , 对其进行滤波处理, 滤除组成 U 矩阵的边带交调信息, 其中, $U = \text{conv}(U, \text{pfir})$, 通过此滤波处理, 就和前面的反馈信号滤波对应, 最后通过矩阵 $\hat{w} = (U^H U)^{-1} U^H z$, 求逆得到 DPD 系数。

由于滤波器对矩阵 U 进行了滤波处理, 从而能够降低反馈信号的采样速率, 从而大大简化 ADC 采集带宽和对模拟通道的硬件要求, 节省了硬件开发成本, 提高效率。

由于多频段系统中的不同频段之间的聚合会越来越多, 以图 5 所示的 4 个频段信号为例, 可以采用 2 组共反馈信号处理。通过挑选两组相对较近的频段完成共反馈的处理, 能够采集的最小带宽各自频段的 3 阶交调, 这样能够降低 ADC/DAC(Digital to analog converter, 数字模拟转换器)的处理要求, 并且能够降低 FPGA(Field - Programmable Gate Array, 现场可编程门阵列)的处理速度。

如图 6 所示, 为原始的两频段信号通过功放后输出的交调和互调信息。该多频段以 F(1880 ~ 1915MHz)+A(2010 ~ 2025MHz)频段信息为例, 其具体的

F/A 的各种交调信息和互调信息如图 7 所示。由于无法采集到足够宽的带宽信号，故此进入的共反馈信号首先滤除 3 阶外部互调信息，如图 8 示意，这样根据采样速率的信息决定反馈信号的滤除带宽，能够采用低速的 ADC 采集反馈信号。

进入低速 ADC 信号带采集到的信号频谱如图 9 所示，而经过 2 被内插的共反馈信号和训练序列 2 倍内插滤波之后的原始信号频谱图则如图 10 所示，至此得到共反馈的 F+A 信号之后，再次对反馈信号和原始训练序列进行多倍内插(2 倍或者 4 倍内插)，使得信号处于高速采样状态下进行信号相关同步处理。同步相关处理完成之后，由于两个频段占用的信号带宽较宽，故此需要采用 DPD 模型来完成对多频段宽频信号的预失真处理，具体流程如下：(其中 $x(n)$ 为输入预失真器的中频信号)

(1) 发射信号 $x(n)$ 经过高速预失真通道处理后的信号 $z(n)$ 有如公式 (1) 所示。

在该具体实施例中，用 $y(n)$ 表示采集的反馈信号，经过的预失真处理模型和前向通道的模型一样，也是通过如下模型来计算预失真系数 w ，计算过程如下：

$$z(n) = \sum_{m=0}^{M-1} y(n-m) \sum_{q=1}^Q w_{m,q} |y(n-m)|^{(q-1)} + \sum_{l=1}^{Lc} \sum_{m=0}^{M-1} y(n-m) \sum_{q=2}^Q w_{m,q,l} |y(n-m-l)|^{(q-1)} + \sum_{l=1}^{Lc} \sum_{m=0}^{M-1} y(n-m) \sum_{q=2}^Q w_{m,q,l} |y(n-m+l)|^{(q-1)} \quad (3)$$

(2) 为了保持功率平衡，反馈信号 $y(n)$ 需消除功放额定线性增益 G ，根据公式 (2) 得到信号 $u_{m,q,l}(n)$ 。

(3) 上述信号的矩阵表示如下：

反馈信号：

$$U = [u_{10}, \dots, u_{M00}, \dots, u_{1Q}, \dots, u_{MQQ}], \quad u_{mq,r_2} = [u_{mql}(0), u_{mql}(1), \dots, u_{mql}(N-1)]^T$$

参考信号：

$$z = Uw, \quad z = [z(0), \dots, z(N-1)]^T$$

目标 DPD 系数:

$$\mathbf{W} = [\mathbf{W}_{1000}, \dots, \mathbf{W}_{M000}, \dots, \mathbf{W}_{1Q00}, \dots, \mathbf{W}_{MQLL}]^T$$

(4) 目标 DPD 系数的最小二乘解表示如下:

$$\hat{\mathbf{w}} = (\mathbf{U}^H \mathbf{U})^{-1} \mathbf{U}^H \mathbf{z}$$

在得到预失真系数之后, 根据预失真系数 $\mathbf{W}$ 得到 LUT(Look-Up-Table, 显示查找表)表最终如下, 此时仅仅是一维表就可以完成 DPD 系数的更新。

$$z_{pvs}(n) = \sum_{m=0}^M x(n-m) \cdot \left\{ \begin{aligned} &LUT_m(|x(n-m)|) + \\ &\sum_{l=1}^{L_c} LUT_{m-l}(|x(n-m-l)|) \\ &+ \sum_{l=1}^{L_c} LUT_{m+l}(|x(n-m+l)|) \end{aligned} \right\}$$

其中, LUT 表示预失真参数索引表, $LUT_m(|x(n-m)|)$ 表示原始信号的信号幅值 $|x(n-m)|$ 在 LUT 表中所对应的预失真参数。

首先, LUT 表示预失真参数的索引表, 为了便于理解, 以下对 LUT 表的生成过程进行简要说明:

假设输入信号最大值为 $mv = \max(|y(n)|)$, LUT 的最大尺寸 A , 那么 LUT 表中的幅度间隔是 $\Delta = \frac{mv}{A}$ 。在上述假设的基础上 LUT 的生成方式如下:

$$LUT_{m,l}(a\Delta) = \sum_{q=1}^Q w_{m,q,l}^{(1)} \cdot (a\Delta)^q, (m=0, \dots, M-1; q=1, \dots, Q; l=-L, \dots, L; a=1, \dots, A)$$

根据上式可知, 一个 LUT 的存储空间是 $A \cdot (2L+1) \cdot M$ 的长度。

$LUT_m(|x(n-m)|)$ 是按照输入的原始信号幅度 $|x(n-m)|$ 为索引对应的预失真参数, 而又因为:

$$LUT_m(|x(n-m)|) = \sum_{q=1}^Q w_{m,q} |x(n-m)|^{(q-1)}, (m=1, \dots, M-1; n=1, \dots, N)$$

$$LUT_{m-1}(|x(n-m-l)|) = \sum_{q=2}^Q w_{m,q,-l} |x(n-m-l)|^{(q-1)}, (m=1, \dots, M-1; n=1, \dots, N)$$

$$LUT_{m+1}(|x(n-m+l)|) = \sum_{q=2}^Q w_{m,q,l} |x(n-m+l)|^{(q-1)}, (m=1, \dots, M-1; n=1, \dots, N)$$

其中 LUT 是查找表，使用定点化方式来存储 DPD 系数。使用本发明实施例存储方式是一维的，能够节省 LUT 的存储空间。

由于采样点的数目 N 多于模型系数个数，因此上述方程组为超定方程组。为此，这里应用最小二乘原理确定线性方程的解，实际过程中采用矩阵的 QR 分解方法或者快速 Cholesky 分解方法求解矩阵系数。对于 PVS 模型，通过配置，记忆深度 M ，交调阶数 Q 。交错采样点为 L 就可以完成自相关矩阵 U 和的组合。其中 U 矩阵中的元素 $u = u_{m,q,l}$ ，由于有多阶交调信息，故此可以对 U 矩阵进行滤波处理。 $U = \text{conv}(U, \text{pfir})$ ，滤除组成 U 矩阵的边带交调信息。

以上 DPD 共反馈实现框图如图 11 所示，在采用上述一系列方法之后，对原始信号进行高速预失真，然后输出给 DAC，通过调制器输出给功放，采集功放输出信号，通过预失真处理后经过 PA 的信号输出效果如图 12 所示，从图中标记的两个坐标点可以看出共反馈后的 DPD 效果 ACPR (Adjacent Channel Power Ratio, 邻信道功率比) 至少可以达到 53dBc 左右 (即两个坐标点在 Y 方向的差值)。满足系统要求，虽然远端有翘起，但是此时能够通过天线滤波器给予滤除。

基于上述流程可以看出，通过应用本发明的技术方案，能够极大的降低多频段预失真所消耗的硬件资源，在两个频段相离较近时，能够有效取代 2D-DPD 系统，一维 LUT 表代替二维 LUT 表，两级乘法器代替一级乘法器。从而 LUT 表的存储空间能够降低到 2D-DPD 的 1/4 以上，硬件乘法器能够降低一半。对反馈信号的采样速率的要求降低，例如 F+A 共反馈时仅仅需要采集 245MHZ，现有技术至少需要采集速率 491MHZ，这样节省硬件成本。

为达到以上技术目的，本发明实施例还提出了一种多频段信号处理设备，如图 13 所示，包括：

合组模块 131，用于将多频段信号中频段较近的信号互相组成共反馈信号组；

第一处理模块 132，用于对各所述共反馈信号组进行共反馈处理；

采集模块 133，用于利用低速 ADC 对各所述共反馈信号组内的多频段信

号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

第二处理模块 134，用于通过 DPD 模型对所述共反馈信号进行预失真处理。

在具体的应用场景中，所述采集模块利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，具体为：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

在具体的应用场景中，所述采集模块将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，具体为：

所述采集模块将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插，以使所述共反馈信号处于高速采样状态下进行信号相关同步处理。

在具体的应用场景中，所述第二处理模块具体用于：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

基于相同的技术构思，本发明实施例还提供了一种装置，该装置可以实现本发明实施例多频段信号处理的流程。

参见图 14，为本发明实施例提供的装置的结构示意图，该装置可包括：处理器 1400、存储器 1420、收发机 1410 以及总线接口。

处理器 1400 负责管理总线架构和通常的处理，存储器 1420 可以存储处理器 1400 在执行操作时所使用的数据。收发机 1410 用于在处理器 1400 的控制下接收和发送数据。

总线架构可以包括任意数量的互联的总线和桥，具体由处理器 1400 代表的一个或多个处理器和存储器 1420 代表的存储器的各种电路链接在一起。总线架构还可以将诸如外围设备、稳压器和功率管理电路等之类的各种其他电

路链接在一起，这些都是本领域所公知的，因此，本文不再对其进行进一步描述。总线接口提供接口。收发机 1410 可以是多个元件，即包括发送机和收发机，提供用于在传输介质上与各种其他装置通信的单元。处理器 1400 负责管理总线架构和通常的处理，存储器 1420 可以存储处理器 1400 在执行操作时所使用的数据。

本发明实施例揭示的多频段信号处理的流程，可以应用于处理器 1400 中，或者由处理器 1400 实现。在实现过程中，多频段信号处理的流程的各步骤可以通过处理器 1400 中的硬件的集成逻辑电路或者软件形式的指令完成。处理器 1400 可以是通用处理器、数字信号处理器、专用集成电路、现场可编程门阵列或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件，可以实现或者执行本发明实施例中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者任何常规的处理器等。结合本发明实施例所公开的方法的步骤可以直接体现为硬件处理器执行完成，或者用处理器中的硬件及软件模块组合执行完成。软件模块可以位于随机存储器，闪存、只读存储器，可编程只读存储器或者电可擦写可编程存储器、寄存器等本领域成熟的存储介质中。该存储介质位于存储器 1420，处理器 1400 读取存储器 1420 中的信息，结合其硬件完成多频段信号处理的步骤。

具体地，处理器 1400，用于读取存储器 1420 中的程序，执行下列过程：

将多频段信号中频段较近的信号互相组成共反馈信号组；

对各所述共反馈信号组进行共反馈处理；

利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

通过 DPD 模型对所述共反馈信号进行预失真处理。

优选地，为利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，处理器 1400 读取存储器 1420 中的程序，执行下列过程：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

优选地，为将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，处理器 1400 读取存储器 1420 中的程序，执行下列过程：

将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插，以使所述共反馈信号处于高速采样状态下进行信号相关同步处理。

优选地，为通过 DPD 模型对所述共反馈信号进行预失真处理，处理器 1400 读取存储器 1420 中的程序，执行下列过程：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到本发明可以通过硬件实现，也可以借助软件加必要的通用硬件平台的方式来实现。基于这样的理解，本发明的技术方案可以以软件产品的形式体现出来，该软件产品可以存储在一个非易失性存储介质(可以是 CD-ROM，U 盘，移动硬盘等)中，包括若干指令用以使得一台计算机设备(可以是个人计算机，服务器，或者网络设备等)执行本发明各个实施场景所述的方法。

本领域技术人员可以理解附图只是一个优选实施场景的示意图，附图中的模块或流程并不一定是实施本发明所必须的。

本领域技术人员可以理解实施场景中的装置中的模块可以按照实施场景描述进行分布于实施场景的装置中，也可以进行相应变化位于不同于本实施场景的一个或多个装置中。上述实施场景的模块可以合并为一个模块，也可以进一步拆分成多个子模块。

上述本发明序号仅仅为了描述，不代表实施场景的优劣。

以上公开的仅为本发明的几个具体实施场景，但是，本发明并非局限于此，任何本领域的技术人员能思之的变化都应落入本发明的保护范围。

权 利 要 求

1、一种多频段信号处理方法，其特征在于，包括：

将多频段信号中频段较近的信号互相组成共反馈信号组；

对每个所述共反馈信号组进行共反馈处理；

利用低速模拟数字转换器 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

通过数字预失真 DPD 模型对所述共反馈信号进行预失真处理。

2、如权利要求 1 所述的方法，其特征在于，利用低速 ADC 对各所述共反馈信号组内的多频段信号进行采集，包括：

滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；

通过低速 ADC 采集所述共反馈信号组的共反馈信号。

3、如权利要求 1 所述的方法，其特征在于，将采集得到的共反馈信号以及原始训练序列进行多倍内插处理，包括：

将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插。

4、如权利要求 1 所述的方法，其特征在于，通过 DPD 模型对所述共反馈信号进行预失真处理，包括：

将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；

滤除组成所述自相关矩阵的边带交调信息；

根据所述自相关矩阵获取 DPD 系数。

5、一种多频段信号处理设备，其特征在于，包括：

合组模块，用于将多频段信号中频段较近的信号互相组成共反馈信号组；

第一处理模块，用于对每个所述共反馈信号组进行共反馈处理；

采集模块，用于利用低速模拟数字转换器 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

第二处理模块，用于通过数字预失真 DPD 模型对所述共反馈信号进行预

失真处理。

6、如权利要求 5 所述的设备，其特征在于，所述采集模块，具体用于：
滤除各所述共反馈信号组内的多频段信号的 3 阶外部互调信息；
通过低速 ADC 采集所述共反馈信号组的共反馈信号。

7、如权利要求 5 所述的设备，其特征在于，所述采集模块，具体用于：
将采集得到的共反馈信号以及原始训练序列进行 2 倍内插或 4 倍内插。

8、如权利要求 5 所述的设备，其特征在于，所述第二处理模块具体用于：
将所述共反馈信号通过消除功放额定线性增益处理生成自相关矩阵；
滤除组成所述自相关矩阵的边带交调信息；
根据所述自相关矩阵获取 DPD 系数。

9、一种多频段信号处理设备，其特征在于，包括：处理器、存储器和收发机；

所述收发机，用于在所述处理器的控制下接收和发送数据；

所述存储器，用于保存处理器执行操作时所使用的数据；

所述处理器，用于读取所述存储器中的程序，执行下列过程：

将多频段信号中频段较近的信号互相组成共反馈信号组；

对各所述共反馈信号组进行共反馈处理；

利用低速模拟数字转换器 ADC 对各所述共反馈信号组内的多频段信号进行采集，并将采集得到的共反馈信号以及原始训练序列进行多倍内插处理；

通过数字预失真 DPD 模型对所述共反馈信号进行预失真处理。

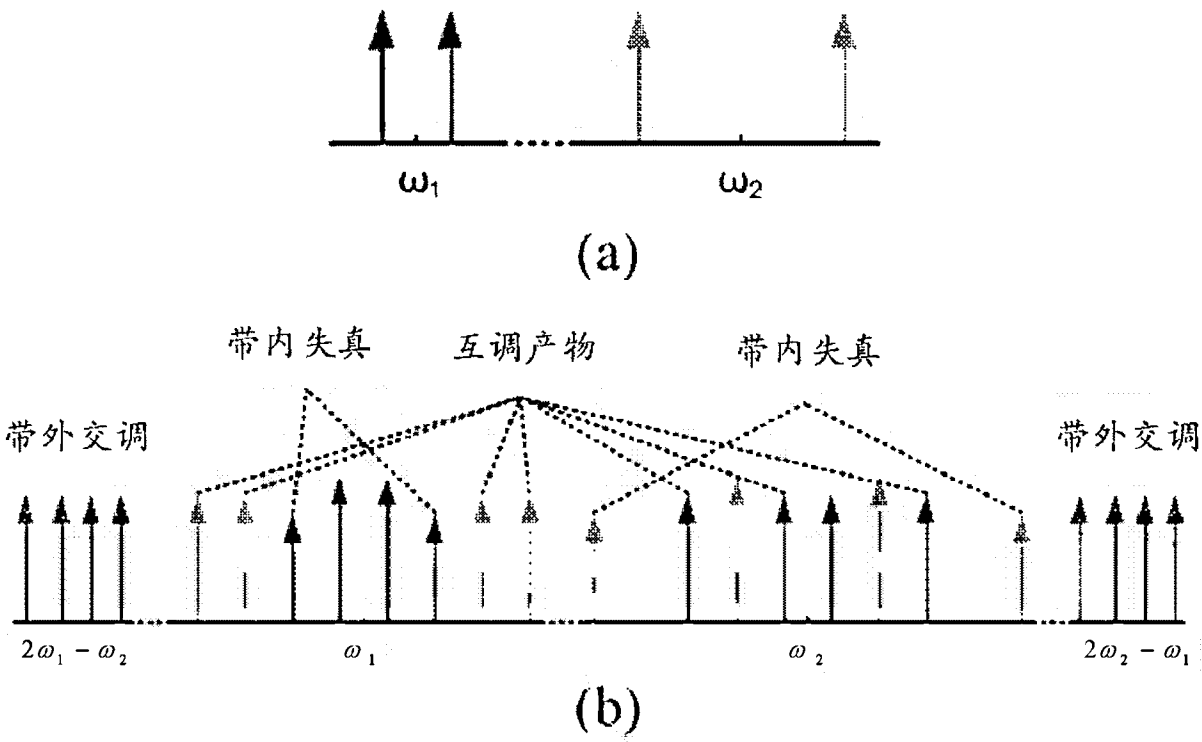


图 1

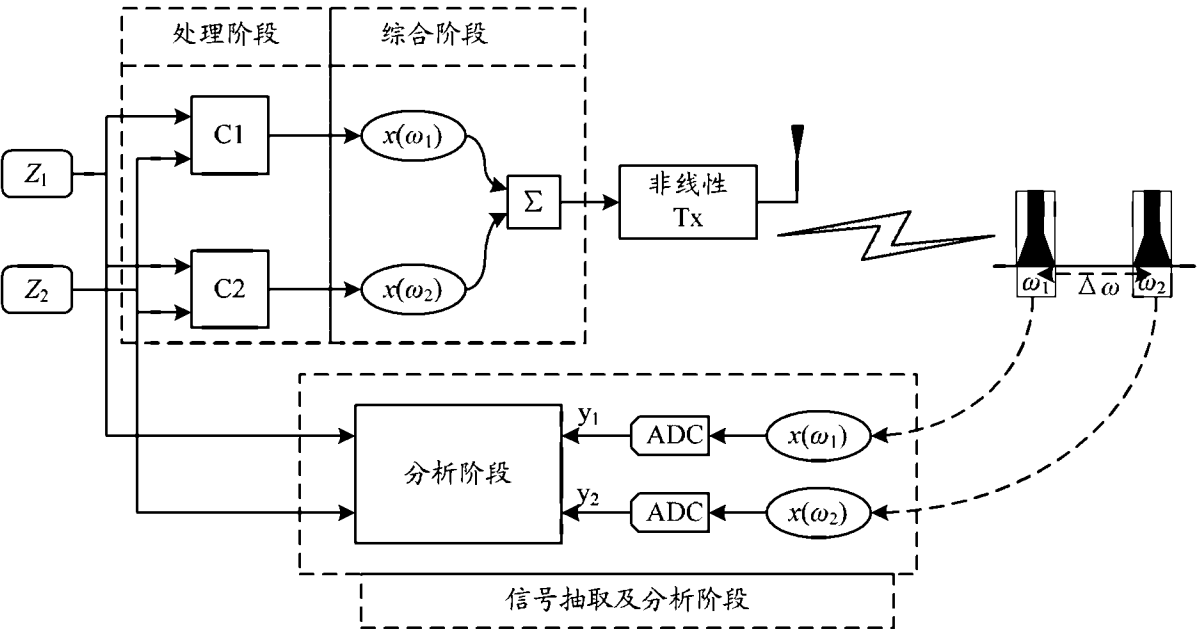


图 2

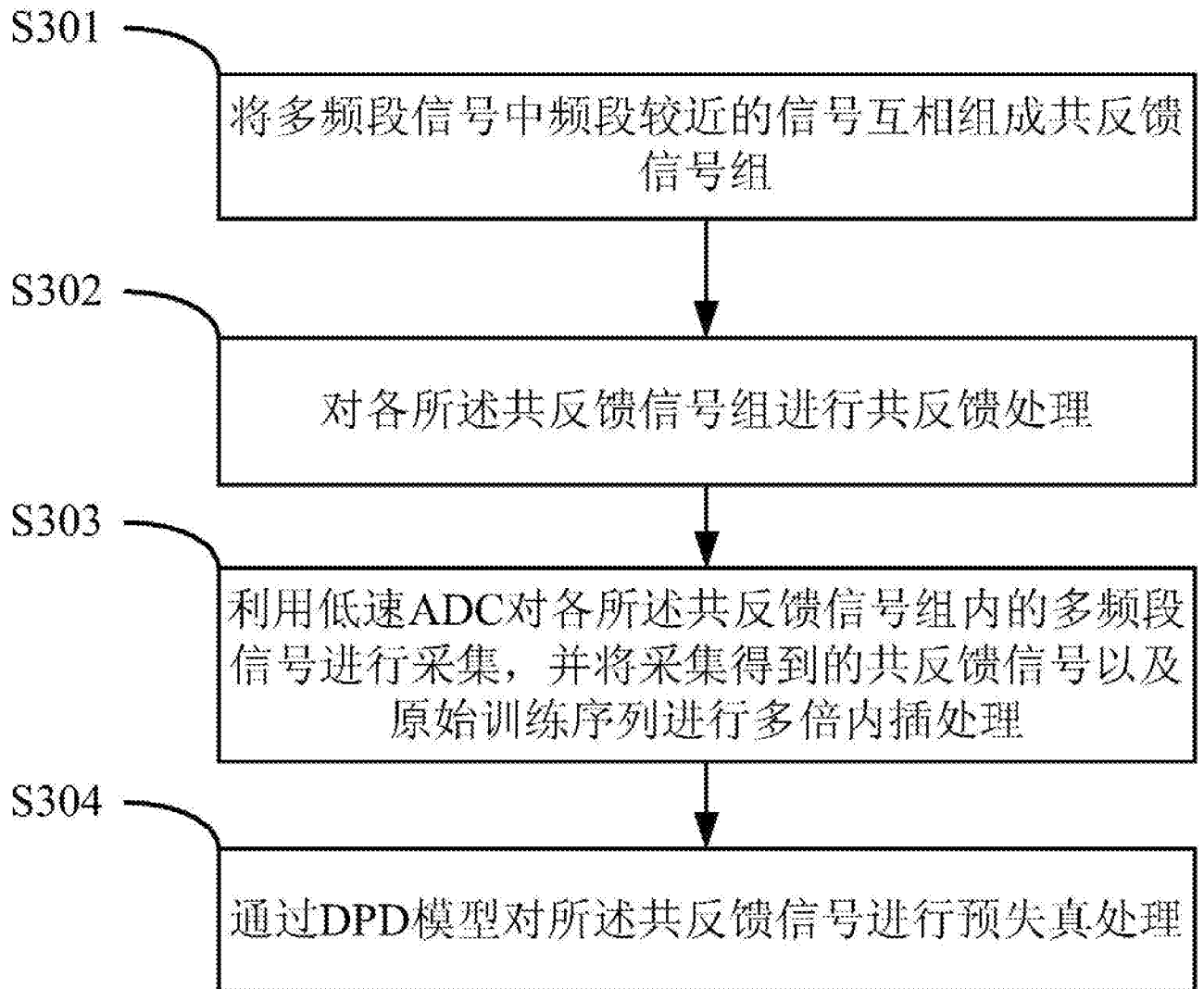


图 3

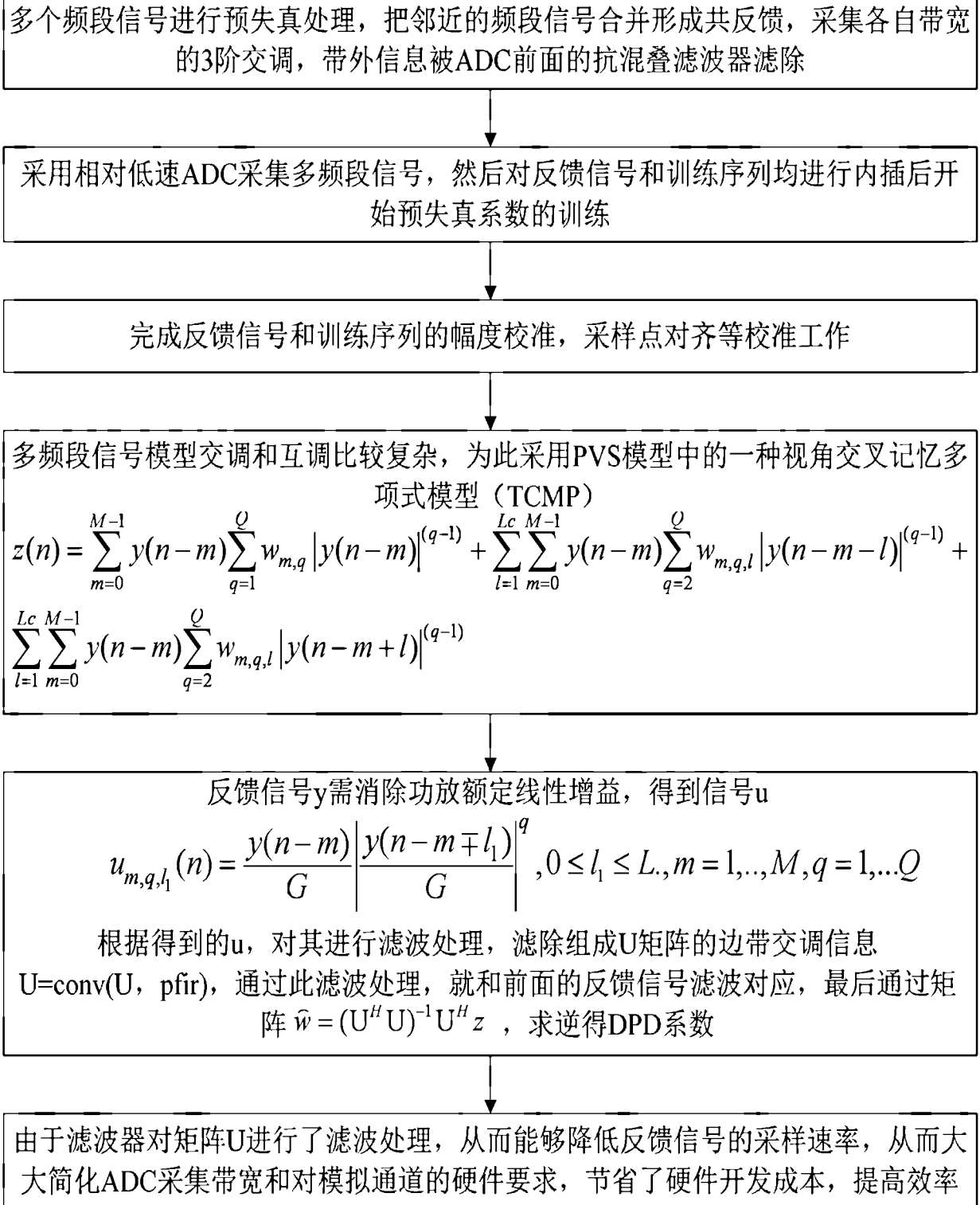


图 4

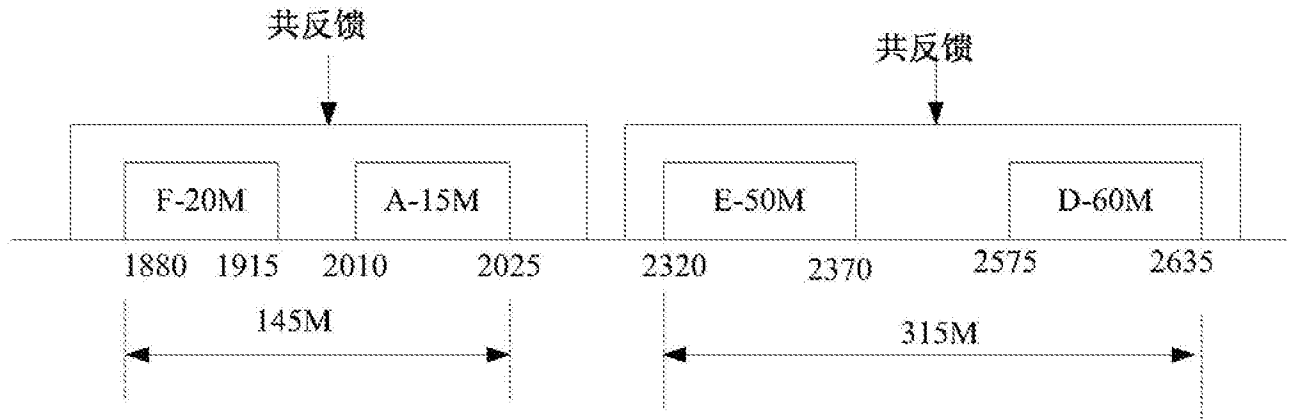


图 5

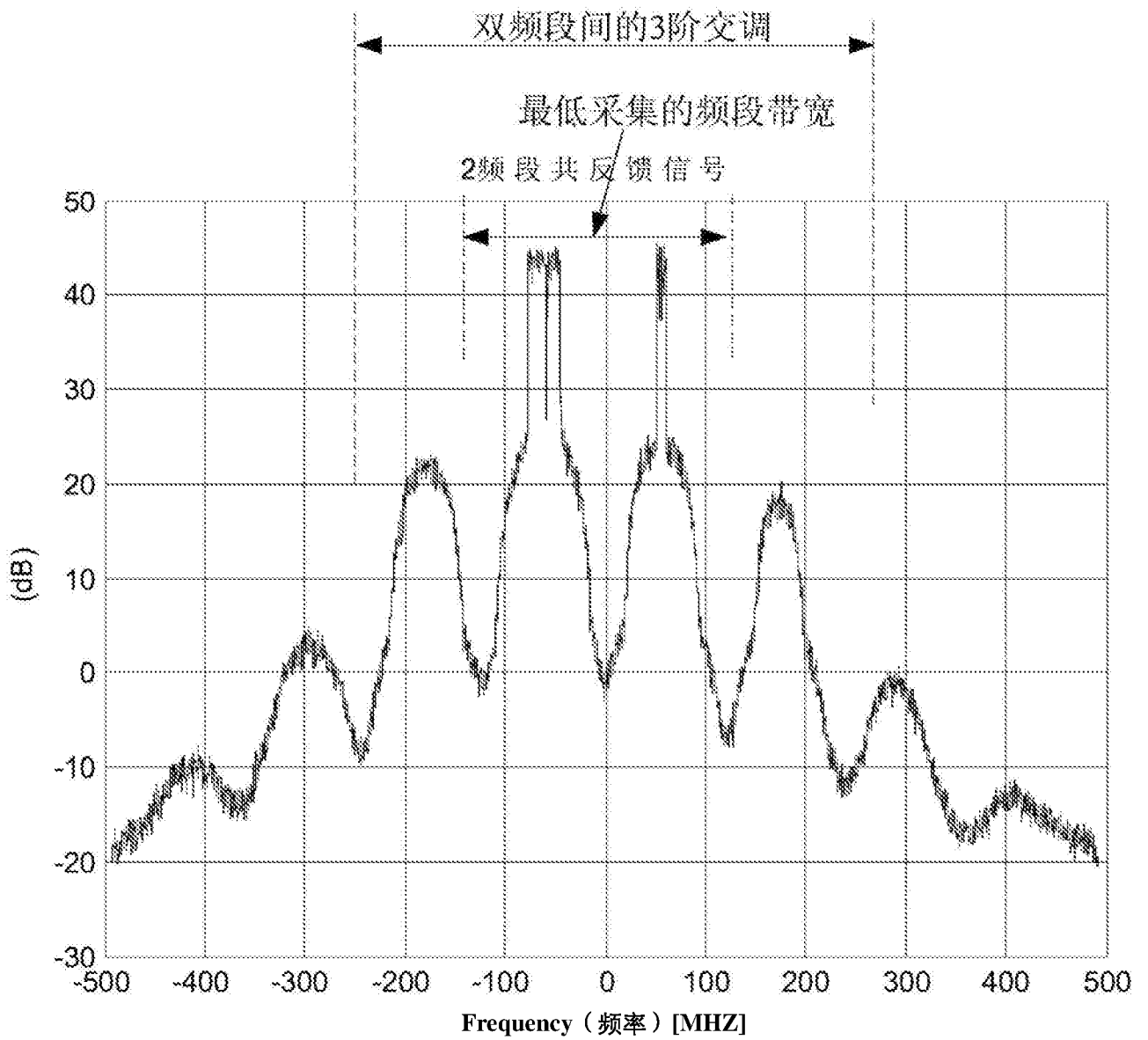


图 6

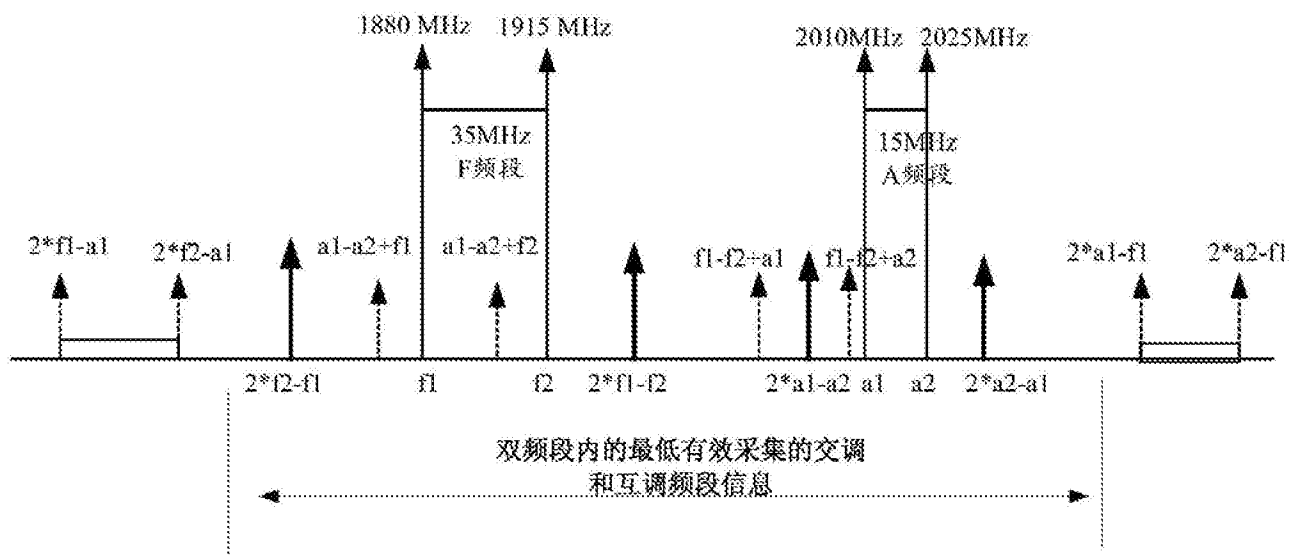


图 7

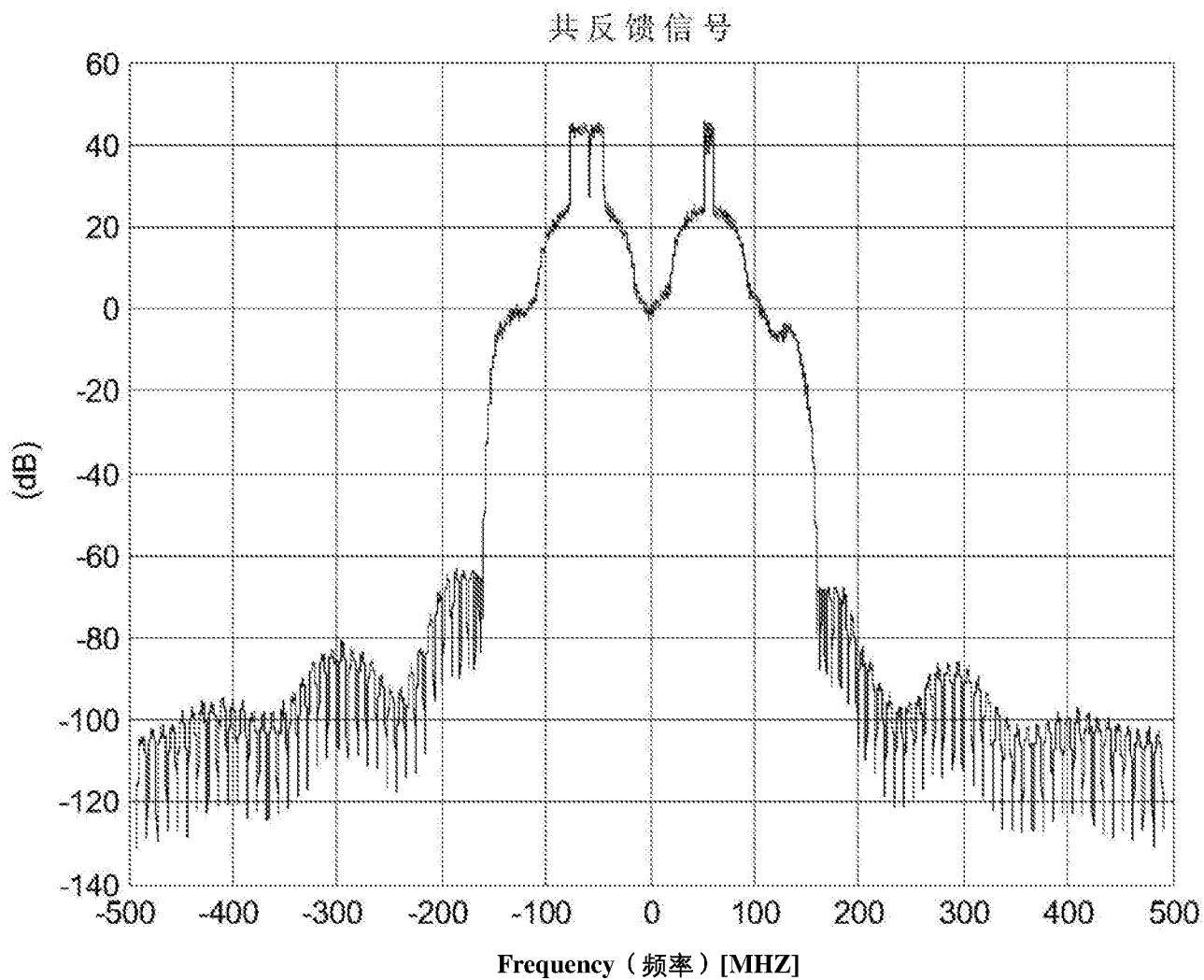


图 8

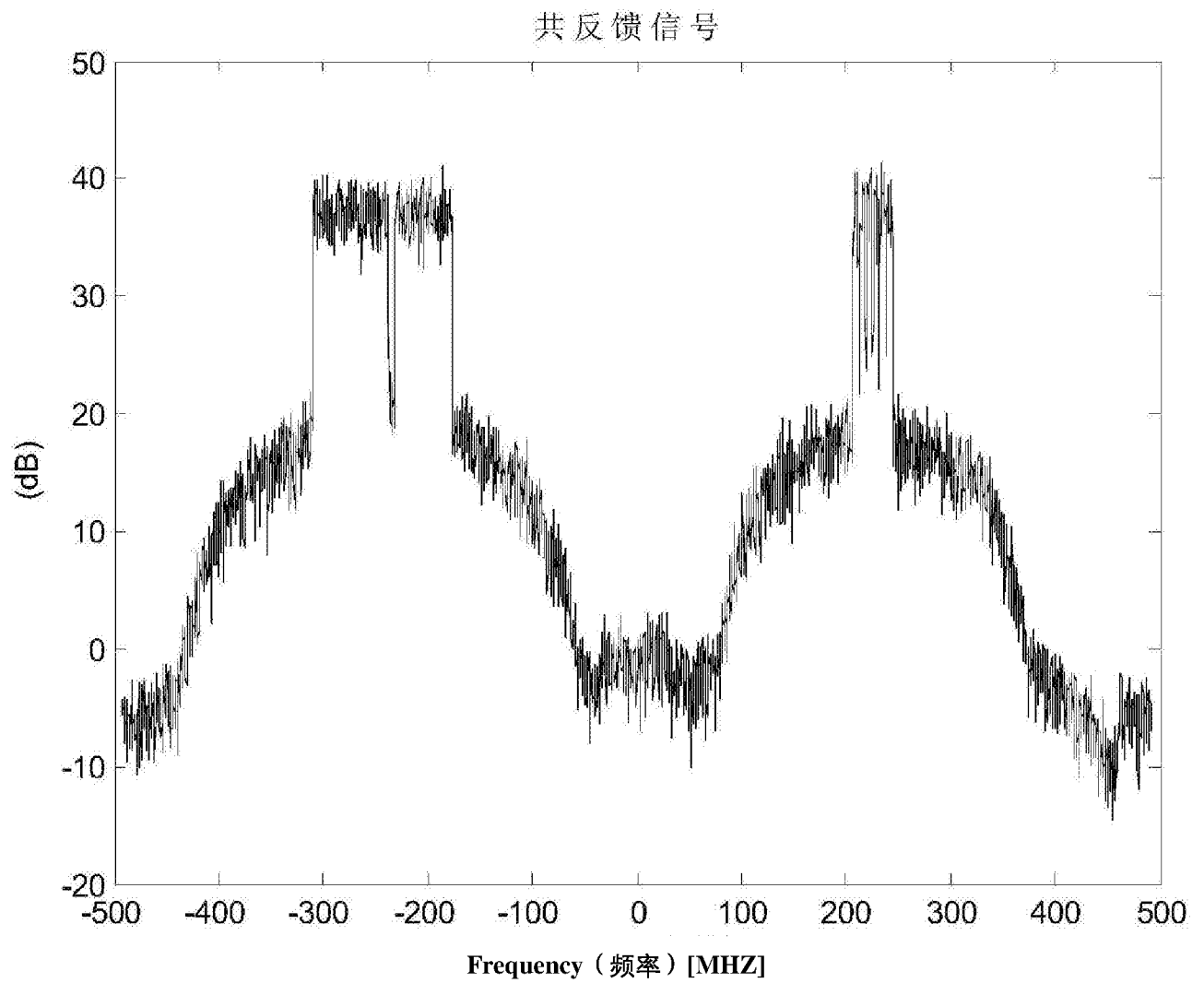


图 9

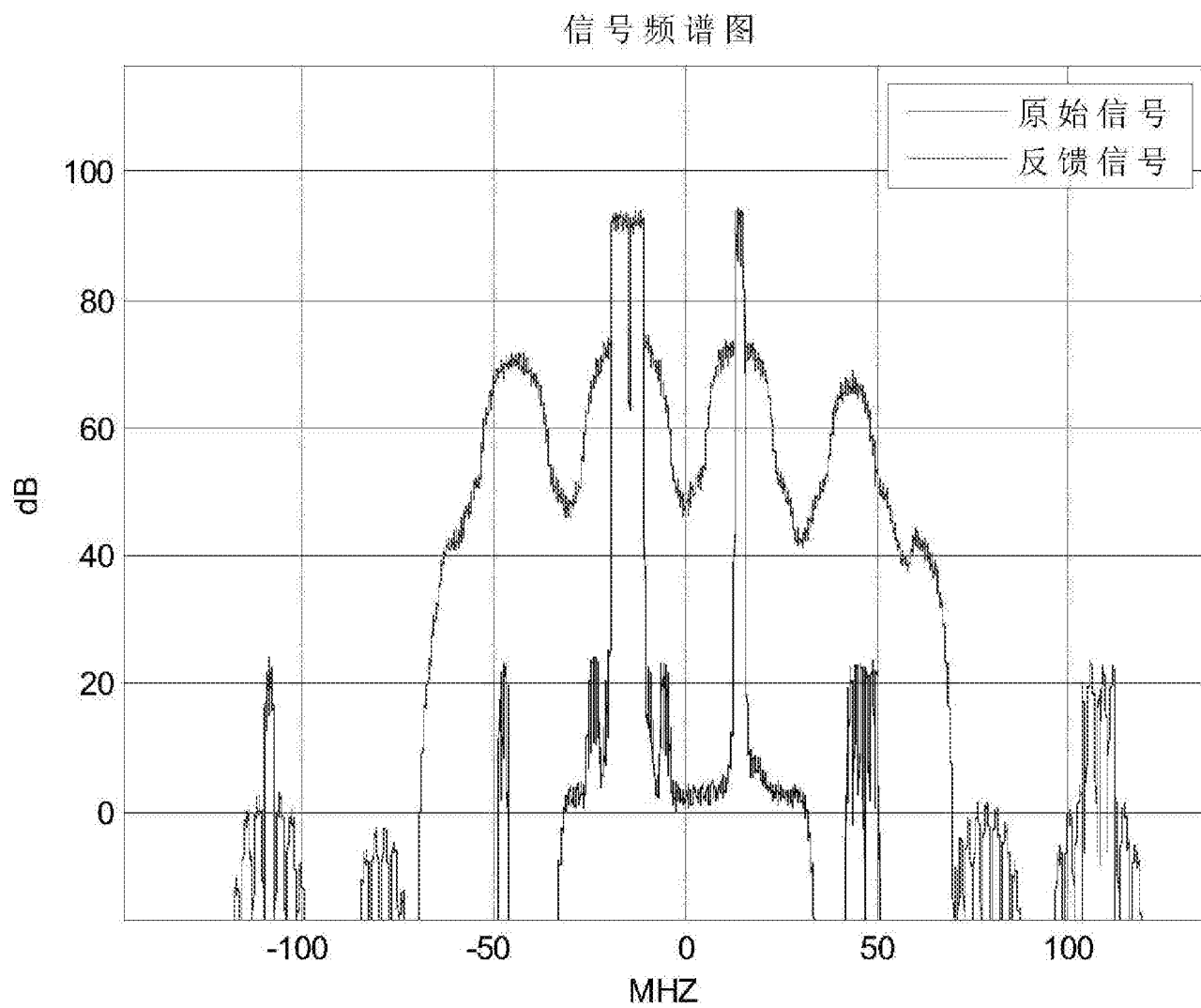


图 10

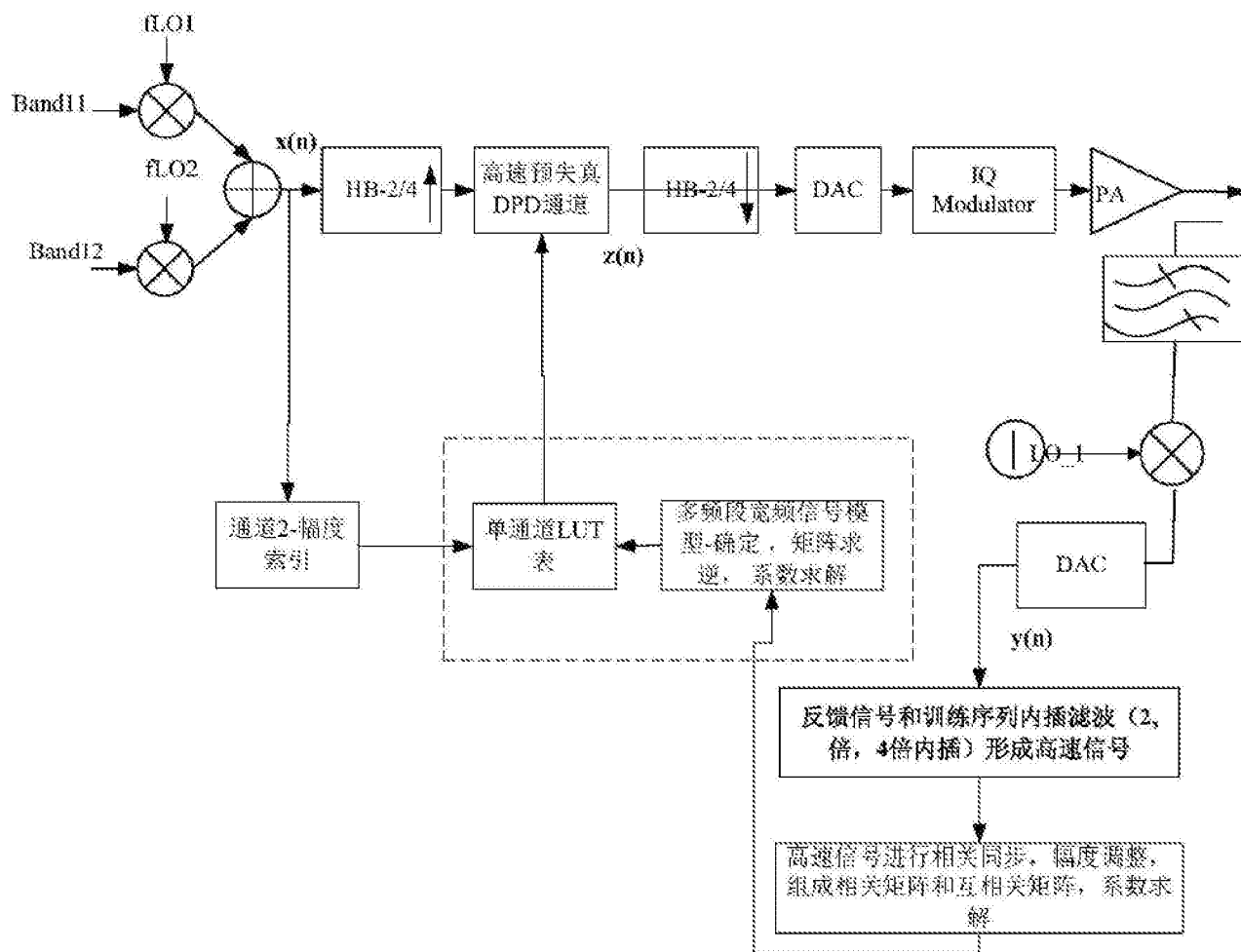


图 11

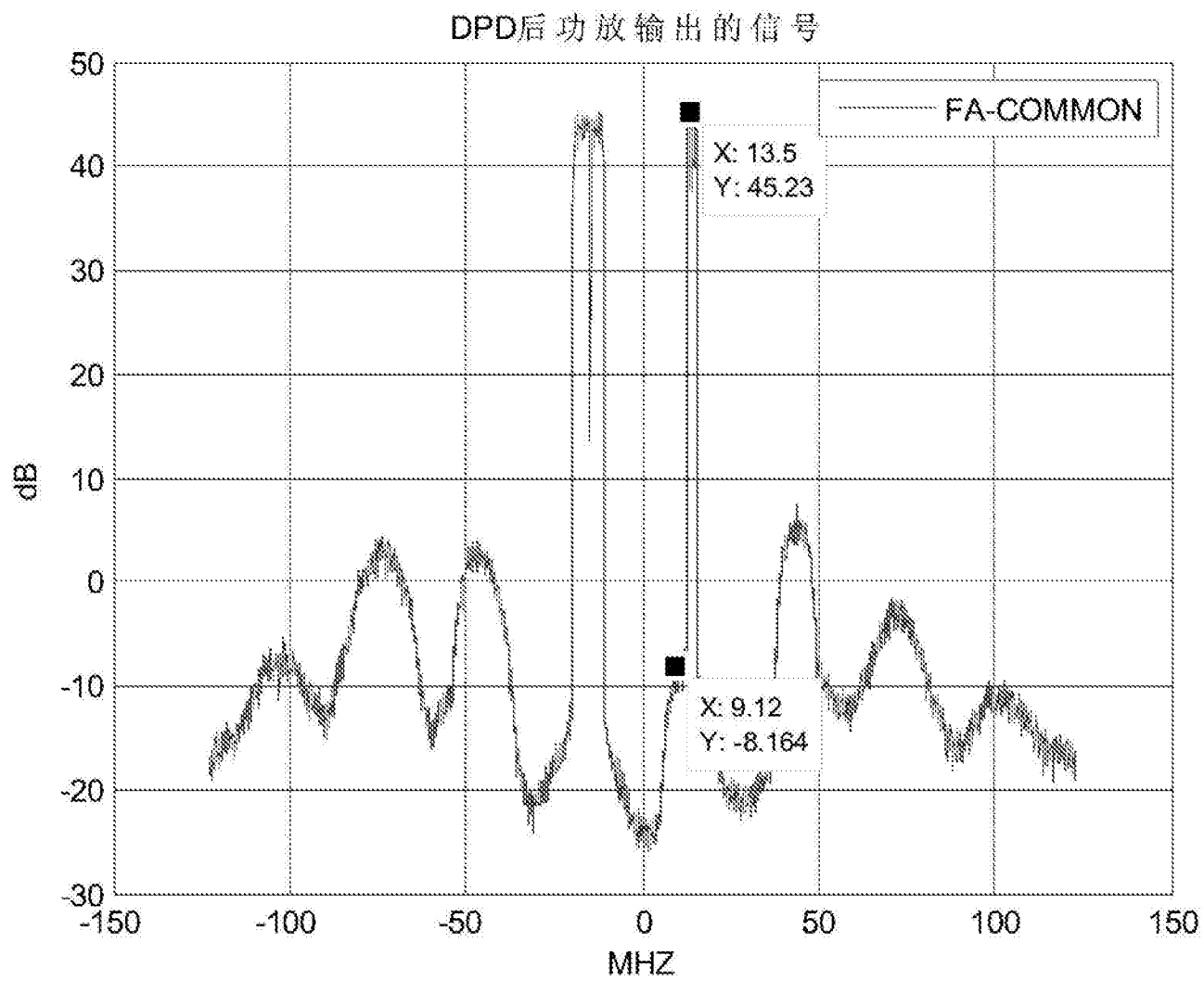


图 12

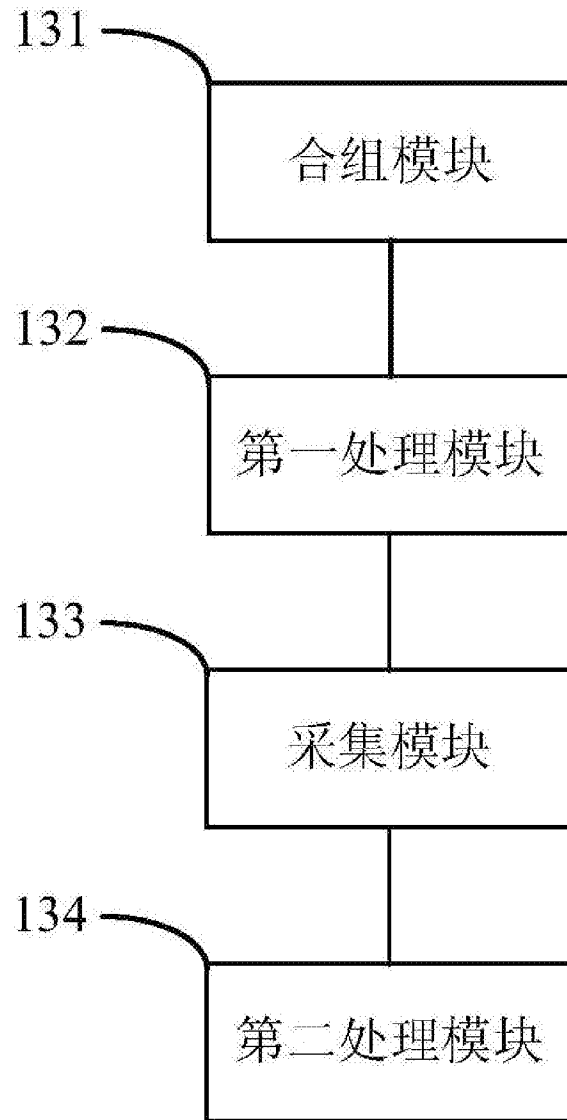


图 13



图 14

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/075642**A. CLASSIFICATION OF SUBJECT MATTER**

H04L 25/49 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, CNKI, VEN, USTXT: feedback, signal, analog to digital converter, ADC, training sequence, interpolation, digital pre-distortion, DPD, intermodulation, matrix

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104639481 A (DATANG MOBILE COMMUNICATIONS EQUIPMENT CO., LTD.), 20 May 2015 (20.05.2015), claims 1-8, and description, paragraphs [0048]-[0111]	1-9
X	CN 102014090 A (ZTE CORP.), 13 April 2011 (13.04.2011), description, paragraphs [0075]-[0139], and figures 1-9	1-9
A	CN 102255835 A (CHINA ACADEMY OF TELECOMMUNICATIONS TECHNOLOGY; DATANG MOBILE COMMUNICATIONS EQUIPMENT CO., LTD.), 23 November 2011 (23.11.2011), the whole document	1-9
A	US 2005104758 A1 (FUNYU, Y. et al.), 19 May 2005 (19.05.2005), the whole document	1-9

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 May 2016 (16.05.2016)	Date of mailing of the international search report 25 May 2016 (25.05.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YU, Hongrui Telephone No.: (86-10) 62411490

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/075642

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104639481 A	20 May 2015	None	
CN 102014090 A	13 April 2011	CN 102014090 B	13 May 2015
CN 102255835 A	23 November 2011	WO 2013007188 A1	17 January 2013
		CN 102255835 B	11 March 2015
US 2005104758 A1	19 May 2005	GB 0603675 D0	05 April 2006
		JP 4641715 B2	02 March 2011
		US 7405680 B2	29 July 2008
		GB 2424329 A	20 September 2006
		GB 0411158 D0	23 June 2004
		GB 2408160 A	18 May 2005
		GB 2424329 B	27 December 2006
		GB 2408160 B	03 January 2007
		JP 2005151119 A	09 June 2005

A. 主题的分类 H04L 25/49 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H04L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CNTXT, CNKI, VEN, USTXT: 反馈, 信号, 模数转换器, ADC, 训练序列, 内插, 数字预失真, DPD, 交调, 矩阵; feedback, signal, analog to digital converter, ADC, traning sequence, interpolation, digital pre-distortion, DPD, intermodulation, matrix																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 104639481 A (大唐移动通信设备有限公司) 2015年 5月 20日 (2015 - 05 - 20) 权利要求1-8, 说明书[0048]-[0111]段</td> <td>1-9</td> </tr> <tr> <td>X</td> <td>CN 102014090 A (中兴通讯股份有限公司) 2011年 4月 13日 (2011 - 04 - 13) 说明书第[0075]-[0139]段, 附图1-9</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 102255835 A (电信科学技术研究院 大唐移动通信设备有限公司) 2011年 11月 23日 (2011 - 11 - 23) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>US 2005104758 A1 (YASUHITO FUNYU等) 2005年 5月 19日 (2005 - 05 - 19) 全文</td> <td>1-9</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 104639481 A (大唐移动通信设备有限公司) 2015年 5月 20日 (2015 - 05 - 20) 权利要求1-8, 说明书[0048]-[0111]段	1-9	X	CN 102014090 A (中兴通讯股份有限公司) 2011年 4月 13日 (2011 - 04 - 13) 说明书第[0075]-[0139]段, 附图1-9	1-9	A	CN 102255835 A (电信科学技术研究院 大唐移动通信设备有限公司) 2011年 11月 23日 (2011 - 11 - 23) 全文	1-9	A	US 2005104758 A1 (YASUHITO FUNYU等) 2005年 5月 19日 (2005 - 05 - 19) 全文	1-9
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
PX	CN 104639481 A (大唐移动通信设备有限公司) 2015年 5月 20日 (2015 - 05 - 20) 权利要求1-8, 说明书[0048]-[0111]段	1-9															
X	CN 102014090 A (中兴通讯股份有限公司) 2011年 4月 13日 (2011 - 04 - 13) 说明书第[0075]-[0139]段, 附图1-9	1-9															
A	CN 102255835 A (电信科学技术研究院 大唐移动通信设备有限公司) 2011年 11月 23日 (2011 - 11 - 23) 全文	1-9															
A	US 2005104758 A1 (YASUHITO FUNYU等) 2005年 5月 19日 (2005 - 05 - 19) 全文	1-9															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2016年 5月 16日		国际检索报告邮寄日期 2016年 5月 25日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 于洪蕊 电话号码 (86-10)62411490															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/075642

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104639481	A	2015年 5月 20日	无			
CN	102014090	A	2011年 4月 13日	CN	102014090	B	2015年 5月 13日
CN	102255835	A	2011年 11月 23日	WO	2013007188	A1	2013年 1月 17日
				CN	102255835	B	2015年 3月 11日
US	2005104758	A1	2005年 5月 19日	GB	0603675	D0	2006年 4月 5日
				JP	4641715	B2	2011年 3月 2日
				US	7405680	B2	2008年 7月 29日
				GB	2424329	A	2006年 9月 20日
				GB	0411158	D0	2004年 6月 23日
				GB	2408160	A	2005年 5月 18日
				GB	2424329	B	2006年 12月 27日
				GB	2408160	B	2007年 1月 3日
				JP	2005151119	A	2005年 6月 9日