



(12) 实用新型专利

(10) 授权公告号 CN 220475065 U

(45) 授权公告日 2024. 02. 09

(21) 申请号 202322045996.5

(22) 申请日 2023.07.31

(73) 专利权人 珠海世宁达科技有限公司

地址 519000 广东省珠海市高新区唐家湾镇天星五路159号4栋12层

(72) 发明人 黄振华 张艳平 刘鼎祥

(74) 专利代理机构 深圳市徽正知识产权代理有限公司 44405

专利代理师 厉武

(51) Int. Cl.

H01R 31/06 (2006.01)

H01R 13/73 (2006.01)

H01R 13/512 (2006.01)

H01R 13/514 (2006.01)

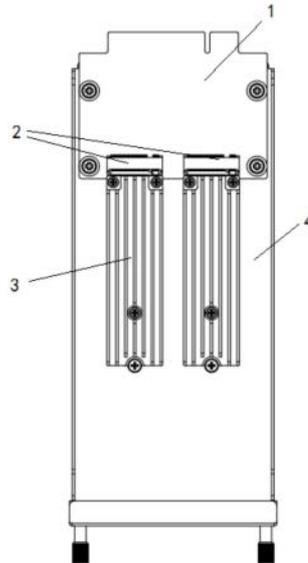
权利要求书1页 说明书5页 附图2页

(54) 实用新型名称

一种基于监控网络安全设备的接口转换装置

(57) 摘要

本实用新型实施例公开了一种基于监控网络安全设备的接口转换装置,至少包括转换模块、结构托架和M.2连接器,其中,所述转换模块固定安装在所述结构托架上,并将M.2设备安装在所述M.2连接器上,采用螺丝将所述M.2设备固定在所述结构托架上,本实用新型实施例增加一个转换模块,实现不同M.2硬件加速设备均能适配到网安产品上,减少网安产品在使用硬件加速设备时的设计开发周期,同时降低成,以及兼容性不同规格的M.2硬件加速设备。



1. 一种基于监控网络安全设备的接口转换装置,其特征在于:所述接口转换装置至少包括转换模块、结构托架和M.2连接器,其中,所述转换模块固定安装在所述结构托架上,并将M.2设备安装在所述M.2连接器上,采用螺丝将所述M.2设备固定在所述结构托架上。

2. 根据权利要求1所述的基于监控网络安全设备的接口转换装置,其特征在于,所述转换模块为74*58.4*1.57mm。

3. 根据权利要求1所述的基于监控网络安全设备的接口转换装置,其特征在于,所述结构托架为185*81.60*37.90mm。

4. 根据权利要求1所述的基于监控网络安全设备的接口转换装置,其特征在于,所述M.2连接器21.90*7.20*3.00mm。

5. 根据权利要求1所述的基于监控网络安全设备的接口转换装置,其特征在于,所述转换模块至少包括PCIE连接器、时钟控制单元和多个M.2连接器,其中,所述PCIE连接器通过所述时钟控制单元分别与所述多个M.2连接器相连;

所述PCIE连接器的数据线分别与所述多个M.2连接器相连;

所述PCIE连接器时钟信号与所述时钟控制单元的输入时钟信号相连;

所述时钟控制单元的多个输出时钟信号分别与所述多个M.2连接器相连。

6. 根据权利要求5所述的基于监控网络安全设备的接口转换装置,其特征在于,所述M.2连接器的数量为两个。

7. 根据权利要求6所述的基于监控网络安全设备的接口转换装置,其特征在于,所述PCIE连接器的第一数据线、第二数据线、第三数据线和第四数据线分别与第一M.2连接器相连。

8. 根据权利要求6所述的基于监控网络安全设备的接口转换装置,其特征在于,所述PCIE连接器的第四数据线、第五数据线、第六数据线和第七数据线分别与第二M.2连接器相连。

9. 根据权利要求5所述的基于监控网络安全设备的接口转换装置,其特征在于,所述时钟控制单元包括四个输出时钟信号。

10. 根据权利要求5所述的基于监控网络安全设备的接口转换装置,其特征在于,所述时钟控制单元的第一输出时钟信号与第一M.2连接器相连,所述时钟控制单元的第二输出时钟信号与第二M.2连接器相连。

一种基于监控网络安全设备的接口转换装置

技术领域

[0001] 本实用新型涉及通信技术领域,尤其涉及一种基于监控网络安全设备的接口转换装置。

背景技术

[0002] 网安产品即用于监控网络安全的设备,对于网安产品而言对外通常只有网络接口,以前很多软件处理工作完全由CPU来处理,随着硬件加速设备的出现,可以使用硬件加速设备来减轻CPU的负载,同时提升系统的效率。网安产品对应硬件加速设备的兼容需求越来越高。

[0003] 市面上的硬件加速设备通常为PCIE标卡或M.2的形态,鉴于网安产品形态对外扩展均需要通过夹板式的PCIE连接器来扩展成非标的PCIE卡来对外输出接口,目前无法直接在网安产品上直接使用市面上的标准模块。

[0004] 为了能够使用加速设备,如果直接将加速设备按照网安的产品规格来设计需要对电路进行重新设计,重新设计需要很长的开发周期,而且网安设备需求相对较少,对于新设计的加速设备成本更高,同时如果要更换新的硬件加速设备需要重新设计,设备的替换成本也很高。

实用新型内容

[0005] 针对上述技术问题,本实用新型实施例提供了一种基于监控网络安全设备的接口转换装置。

[0006] 本实用新型实施例提供一种基于监控网络安全设备的接口转换装置,所述接口转换装置至少包括转换模块、结构托架和M.2连接器,其中,所述转换模块固定安装在所述结构托架上,并将M.2设备安装在所述M.2连接器上,采用螺丝将所述M.2设备固定在所述结构托架上。

[0007] 可选地,所述转换模块为74*58.4*1.57mm。

[0008] 可选地,所述结构托架为185*81.60*37.90mm。

[0009] 可选地,所述M.2连接器21.90*7.20*3.00mm。

[0010] 可选地,所述转换模块至少包括PCIE连接器、时钟控制单元和多个M.2连接器,其中,所述PCIE连接器通过所述时钟控制单元分别与所述多个M.2连接器相连;

[0011] 所述PCIE连接器的数据线分别与所述多个M.2连接器相连;

[0012] 所述PCIE连接器时钟信号与所述时钟控制单元的输入时钟信号相连;

[0013] 所述时钟控制单元的多个输出时钟信号分别与所述多个M.2连接器相连。

[0014] 可选地,所述M.2连接器的数量为两个。

[0015] 可选地,所述PCIE连接器的第一数据线、第二数据线、第三数据线和第四数据线分别与第一M.2连接器相连。

[0016] 可选地,所述PCIE连接器的第四数据线、第五数据线、第六数据线和第七数据线分

别与第二M.2连接器相连。

[0017] 可选地,所述时钟控制单元包括四个输出时钟信号。

[0018] 可选地,所述时钟控制单元的第一输出时钟信号与第一M.2连接器相连,所述时钟控制单元的第二输出时钟信号与第二M.2连接器相连。

[0019] 本实用新型实施例提供的技术方案中,基于监控网络安全设备的接口转换装置至少包括转换模块、结构托架和M.2连接器,其中,所述转换模块固定安装在所述结构托架上,并将M.2设备安装在所述M.2连接器上,采用螺丝将所述M.2设备固定在所述结构托架上,本实用新型实施例增加一个转换模块,实现不同M.2硬件加速设备均能适配到网安产品上,减少网安产品在使用硬件加速设备时的设计开发周期,同时降低成,以及兼容性不同规格的M.2硬件加速设备。

附图说明

[0020] 图1为本实用新型实施例中提供的一种基于监控网络安全设备的接口转换装置的结构示意图;

[0021] 图2为本实用新型实施例中提供的转换模块的结构示意图;

[0022] 图3为本实用新型实施例中提供的再一转换模块的结构示意图;

[0023] 附图说明:

[0024] 1-转换模块;2-M.2连接器;3-M.2设备;4-结构托架。

具体实施方式

[0025] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0026] 请参阅图1,为本实用新型实施例中提供的基于监控网络安全设备的接口转换装置的结构示意图,基于监控网络安全设备的接口转换装置至少包括:包括转换模块1、结构托架4和M.2连接器2,其中,转换模块固定安装在结构托架上,并将M.2设备3安装在M.2连接器上,采用螺丝将M.2设备固定在结构托架上。

[0027] 可选地,转换模块为74*58.4*1.57mm。

[0028] 可选地,结构托架为185*81.60*37.90mm。

[0029] 可选地,M.2连接器21.90*7.20*3.00mm。

[0030] 具体地,网安产品的PCIE转M.2设备实现形态如下,一个PCIE转M.2的PCB安装到一个结构托架上,然后M.2的设备直接安装到M.2的连接器的上,并使用螺丝将M.2设备固定的结构托架上。

[0031] 本实用新型实施例直接使用市面上的M.2硬件加速设备的转接板,用来减少网安产品在使用硬件加速设备时的设计开发周期,同时降低成,以及兼容性不同规格的M.2硬件加速设备。

[0032] 图2为本实用新型实施例中提供的转换模块的结构示意图,转换模块至少包括PCIE连接器101、时钟控制单元102和多个M.2连接器103,其中,PCIE连接器101通过时钟控

制单元102分别与多个M.2连接器103相连；

[0033] PCIE连接器101的数据线分别与多个M.2连接器103相连；

[0034] PCIE连接器101的时钟信号与时钟控制单元102的输入时钟信号相连；

[0035] 时钟控制单元102的多个输出时钟信号分别与多个M.2连接器103相连。

[0036] 其中,多个M.2连接器可以是两个,也可以是三个以上。

[0037] PCIe比以前的标准有许多改进,包括更高的最大系统总线吞吐量,更低的I/O引脚数量和更小的物理尺寸,更好的总线设备性能缩放,更详细的错误检测和报告机制(高级错误报告,AER)和本机热插拔功能。PCIe标准的更新版本为I/O虚拟化提供了硬件支持。

[0038] PCI Express电接口也用于各种其他标准,最值得注意的是作为笔记本电脑扩展卡接口的ExpressCard以及作为计算机存储接口的SATA Express。

[0039] PCI Express 2.0规范的主要在数据传输速度上做出了重大升级,即从以前的2.5GT/s总线频率翻倍至5GT/s,这也就是说以前PCI Express 2.0x16接口能够翻番达到惊人的8GB/s总线带宽(1GB/s=8Gbps)。

[0040] PCI Express总线频率提升:每条串行线路的数据传输率从2.5Gbps翻番至5Gbps,带宽也随之翻倍。可更好地支持未来高端显卡,即使功耗达到225W或者300W也只需PCI Express单独供电即可。PCI Express总线是较旧的PCI/PCI-X总线的高速串行替换。PCI Express总线与旧PCI之间的主要区别之一是总线拓扑。PCI使用共享并行总线架构,其中PCI主机和所有设备共享一组通用的地址,数据和控制线。相比之下,PCI Express基于点到点拓扑,单独的串行链路将每个设备连接到根系统(主机)。由于其共享总线拓扑,可以对单个方向上的PCI总线进行仲裁(在多个主机的情况下),并且一次限制为一个主机。此外,旧的PCI时钟方案将总线时钟限制在总线上最慢的外设(不管总线事务中涉及的设备如何)。相比之下,PCI Express总线链路支持任何两个端点之间的全双工通信,同时跨多个端点的并发访问没有固有的限制。

[0041] 在总线协议方面,PCI Express通信封装在数据包中。打包和解包数据和状态消息流量的工作由PCI Express端口的事务层处理,电信号和总线协议的根本差异需要使用不同的机械外形尺寸和扩展连接器(因此,需要新的主板和新的适配器板);PCI插槽和PCI Express插槽不可互换。在软件级别,PCI Express保留与PCI的向后兼容性;传统的PCI系统软件可以检测和配置较新的PCI Express设备,而无需显式支持PCI Express标准,但是新的PCI Express功能无法访问。两个设备之间的PCI Express链路可以由1个到32个通道组成。在多通道链路中,分组数据在通道上条带化,并且峰值数据吞吐量与整个链路宽度成比例。通道计数在设备初始化期间自动协商,并且可以被任一端点限制。例如,单通道PCI Express($\times 1$)卡可以插入多通道插槽($\times 4, \times 8$ 等),初始化周期自动协商最高相互支持的通道数。该链接可以动态地自动配置自己,以便使用较少的通道,在存在不良或不可靠的通道的情況下提供故障容限。PCI Express标准定义了多个宽度的插槽和连接器: $\times 1, \times 4, \times 8, \times 12, \times 16$ 和 $\times 32$ 。这允许PCI Express总线服务于不需要高吞吐量的成本敏感型应用,以及诸如3D图形,网络(万兆以太网或多端口千兆位以太网)和企业级存储(SAS或光纤通道)等关键性能的应用。

[0042] 按照接口类型分,可以把M.2接口分为Socket 2和Socket 3;

[0043] Socket 2也可以叫做B key,支持sata,pcie x2;

[0044] Socket 3也可以叫做M key,支持sata,pcie x4。

[0045] 本实用新型实施例仅增加一个PCIE转M.2的PCB的情况下实现不同M.2硬件加速设备均能适配到网安产品上。减少网安产品在使用硬件加速设备时的设计开发周期,同时降低成,以及兼容性不同规格的M.2硬件加速设备

[0046] 图3为本实用新型实施例中提供的再一转换模块的结构示意图,如图3所示,本实用新型实施例中,M.2连接器的数量为两个。

[0047] PCIE连接器的第一数据线、第二数据线、第三数据线和第四数据线分别与第一M.2连接器相连,PCIE连接器的第四数据线、第五数据线、第六数据线和第七数据线分别与第二M.2连接器相连。

[0048] 可选地,时钟控制单元包括四个输出时钟信号,时钟控制单元的第一输出时钟信号与第一M.2连接器相连;时钟控制单元的第二输出时钟信号与第二M.2连接器相连。

[0049] 其中,时钟控制单元的输出时钟信号的数量在本实用新型实施例中不做限定,可以根据芯片的属性或用户需求设定。

[0050] 可选地,时钟控制单元为CLB53156芯片。

[0051] 时钟生成器CLG52147 PCIe可以提供9路100MHz独立的LP-HCSL时钟输出,在PCIe Gen 5.0Common Clock架构下,RMS Jitter典型值仅为10fs;时钟Buffer CLB53156可以提供6路PCIe 5.0兼容输出,在PCIe Gen 5.0Common Clock架构下附加抖动仅为6fs;时钟Buffer CLB53302/53305可以提供多达10路任意形式差分或者20路任意形式单端输出,并且提供两组独立的1/2/4分频,在100MHz输入时钟的条件下,可以独立地输出两组(每组5个差分或者10个单端)100MHz、50MHz或者25MHz时钟。

[0052] 可选地,时钟控制单元为SI53156芯片。

[0053] 电压为3.135V-3.465V。

[0054] 可选地,基于监控网络安全设备的接口转换装置还包括供电接口,供电接口用于连接电源电路。

[0055] 通过比较发现本发明不需要PCIE桥及需要更少的CLK资源。PCIE插槽过来的X8信号分成两个PCIE X4直接接到M.2连接器上。然后PCIE插槽输入的CLK信号通过一个CLK BUFFER输出两个CLK,分别连接到两个M.2。

[0056] 在使用一个M.2的情况下安装到任意一个槽位均不影响设备的使用。

[0057] 在使用两个M.2的情况下为了保证两个M.2能够正常工作需要在BIOS下将改PCIE插槽设置为两个X4的模式。该限制对应当前的计算机来说已经不是问题,通常BIOS都有该选项供用户进行配置。

[0058] 在物料成本上可以省下PCIE桥、外围配套供电电路以及PCIE桥散热的成本。在PCB上会省下这些物料占用的空间,提高了整个PCB的利用率。整个板卡的设计会发现板卡上仅有时钟buffer以及供电电路,相对而言板卡更加简洁。

[0059] 相对于一个PCIE X8插槽转一个M.2的方案而言仅增加一个CLK BUFFER的成本,但是获取的是2个M.2的扩展槽位,实现了一个PCIE X8更高的扩展和空间的使用率。

[0060] 本实用新型实施例提供的技术方案中,基于监控网络安全设备的接口转换装置至少包括转换模块、结构托架和M.2连接器,其中,转换模块固定安装在结构托架上,并将M.2设备安装在M.2连接器上,采用螺丝将M.2设备固定在结构托架上,本实用新型实施例增加

一个转换模块,实现不同M.2硬件加速设备均能适配到网安产品上,减少网安产品在使用硬件加速设备时的设计开发周期,同时降低成,以及兼容性不同规格的M.2硬件加速设备。

[0061] 以上实施例仅用以说明本实用新型的技术方案,而非对其限制;尽管参照前述实施例对本实用新型进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本实用新型各实施例技术方案的精神和范围。

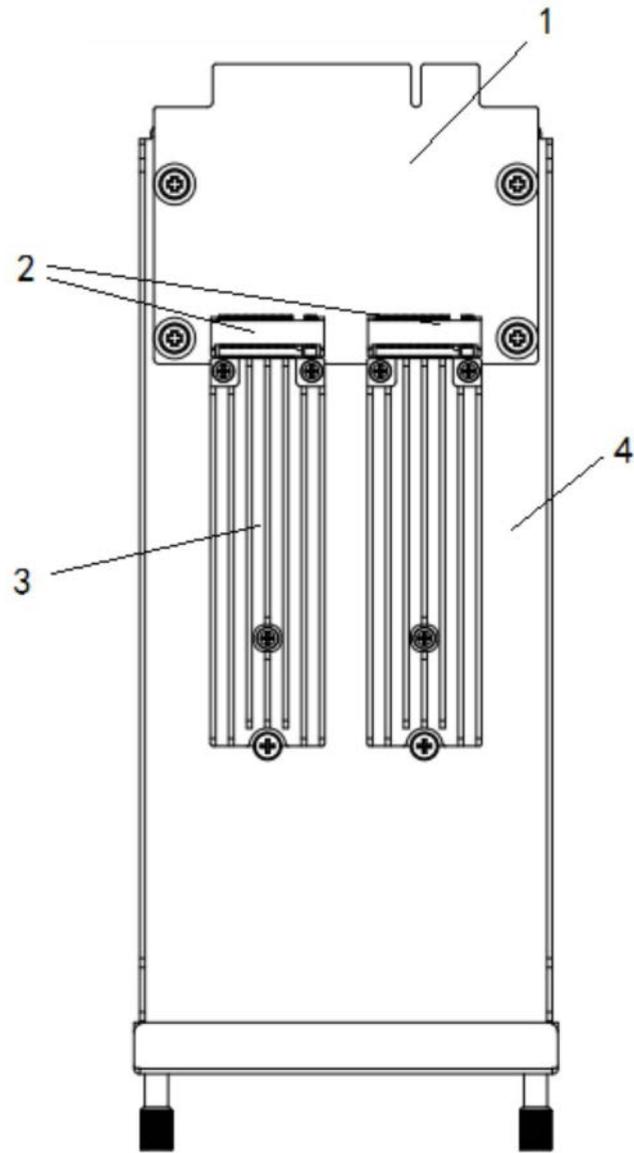


图1

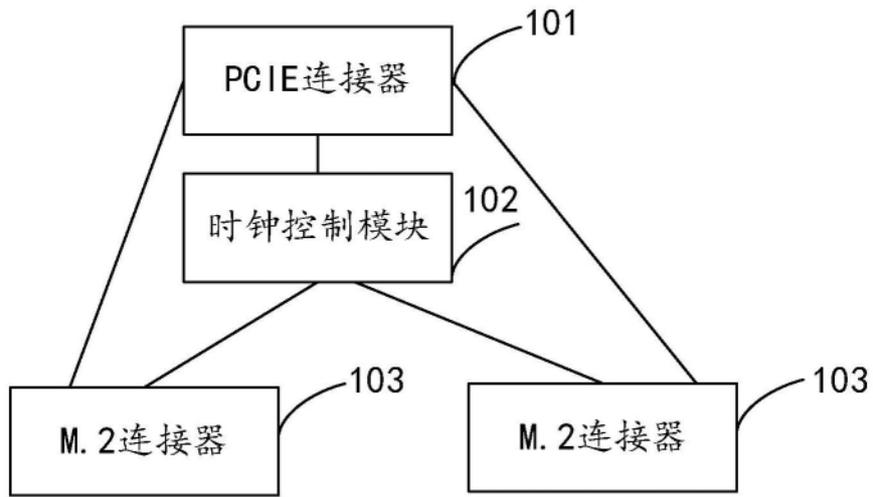


图2

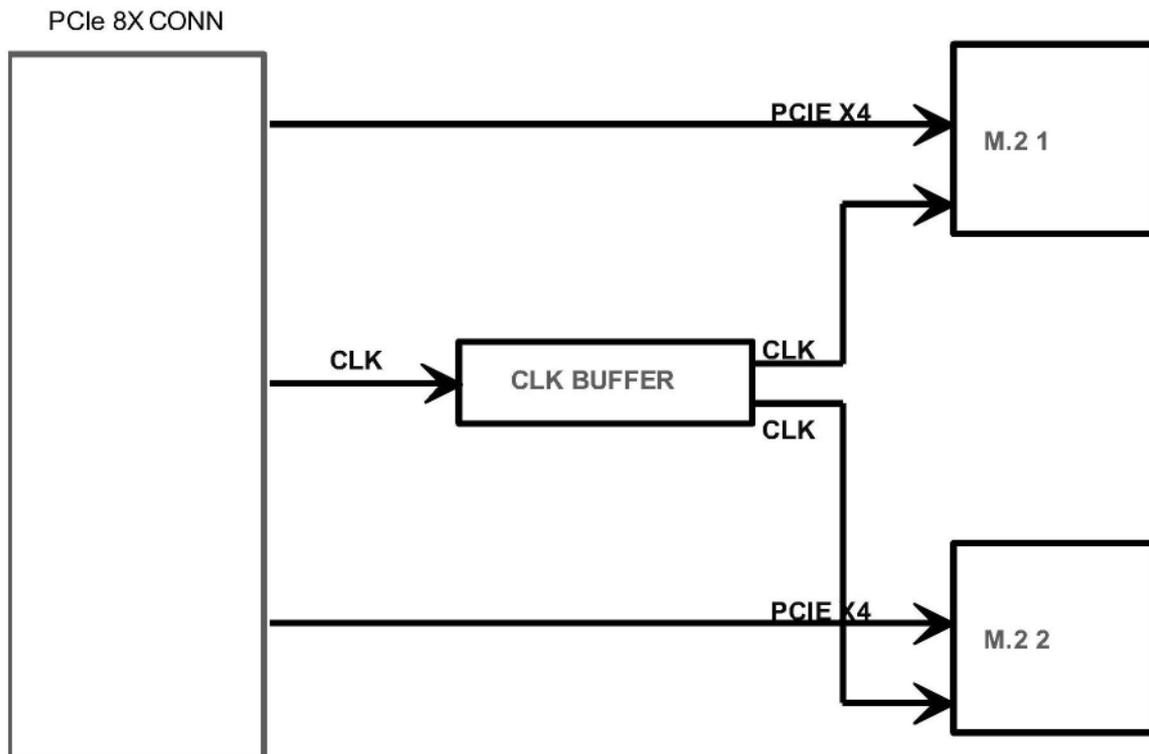


图3