

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



# [12] 发明专利申请公布说明书

[21] 申请号 200910129848.3

H01L 23/488 (2006.01)

H01L 23/482 (2006.01)

H01L 23/498 (2006.01)

H01L 23/14 (2006.01)

H01L 23/64 (2006.01)

[43] 公开日 2009年9月30日

[11] 公开号 CN 101546743A

[22] 申请日 2009.3.26

[21] 申请号 200910129848.3

[30] 优先权

[32] 2008.3.26 [33] JP [31] 2008-080371

[71] 申请人 日本电气株式会社

地址 日本东京

[72] 发明人 渡边真司 山崎隆雄

[74] 专利代理机构 中原信达知识产权代理有限责  
任公司

代理人 孙志湧 李 亚

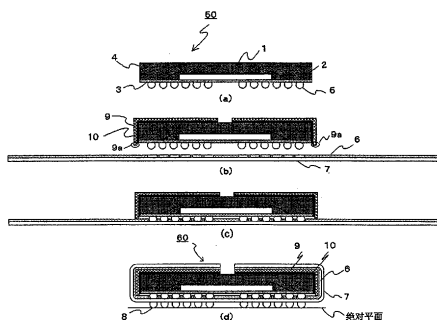
权利要求书 3 页 说明书 14 页 附图 5 页

## [54] 发明名称

半导体器件的安装结构体及使用安装结构体的电子设备

## [57] 摘要

提供一种半导体器件的安装结构体及使用安装结构体的低成本电子设备，该安装结构体具有良好的平坦度，成品率高，并且能够以低成本的封装堆栈型层叠，所述电子设备通过适用本安装结构体，实现高功能化及小型化。在安装结构体(60)中，半导体封装(50)下表面的焊锡凸点(5)熔融连接在挠性布线基板(7)的电极上，半导体封装(50)的侧面及外部端子形成面的表背相反面被包围，安装结构体(60)包括具有突出部(9a)的支撑体(9)，用挠性布线基板(7)包围支撑体(9)侧面的一部分及上表面的一部分而粘接固定，在半导体封装(50)的上表面形成有电极。



1. 一种安装结构体，将在下表面具有焊锡凸点作为外部端子的一个或多个半导体器件用形成有布线的具有挠性的布线基板包覆，并且在该半导体器件的该外部端子形成面一侧及外部端子形成面一侧的表背相反面一侧这两侧具有外部电极，所述安装结构体的特征在于，

在该挠性布线基板上形成有至少一层布线层，

所述安装结构体还包括支撑体，该支撑体构成为包围该半导体器件的侧面及该外部端子形成面的表背相反面，并且从该半导体器件的侧面朝该外部端子形成面一侧方向突出。

2. 如权利要求 1 所述的安装结构体，其特征在于，

所述支撑体从所述半导体器件的侧面突出的长度，与在没有该支撑体的情况下通过回流法将所述半导体器件和所述挠性布线基板熔融接合的状态下、所述焊锡凸点的高度相同，或比该高度稍大。

3. 如权利要求 1 所述的安装结构体，其特征在于，

所述支撑体对所述半导体器件上所述外部端子形成面的表背相反面进行包围的部分的至少一部分，与所述挠性布线基板粘接固定。

4. 如权利要求 1 所述的安装结构体，其特征在于，

所述支撑体对所述半导体器件侧面进行包围的部分的至少一部分，与所述挠性布线基板粘接固定。

5. 如权利要求 1 所述的安装结构体，其特征在于，

在所述挠性布线基板的内侧的表面配置有用于与所述支撑体粘接固定的粘接层，

所述支撑体从所述半导体器件的侧面突出的长度，与在没有该支撑体的情况下通过回流法将所述半导体器件与所述挠性布线基板熔融接合的状态下、从该半导体器件的所述焊锡凸点搭载面到该粘接层的

距离相等，或者比该距离稍大。

6. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体具有与所述挠性布线基板的热膨胀系数相同或者在其以下的热膨胀系数。

7. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体与所述半导体器件接触而固定。

8. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体被分割为两个以上，所述半导体器件侧面的至少一部分与该支撑体接触而固定。

9. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体被分割为两个以上，所述半导体器件侧面的至少一部分与该支撑体夹着粘接层粘接固定。

10. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体与所述挠性布线基板和所述半导体器件双方通过粘接剂粘接固定。

11. 如权利要求 10 所述的安装结构体，其特征在于，所述粘接剂为导电性粘接剂。

12. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体和所述半导体器件上外部端子形成面的表背相反面夹着导热介质粘接或接触，该支撑体还发挥该半导体器件的散热板的作用。

13. 如权利要求 12 所述的安装结构体，其特征在于，

所述导热介质为导电性粘接剂或散热凝胶。

14. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体由具有弹性的材料构成。

15. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，所述支撑体由具有导电性的材料构成，并且在所述挠性布线基板上构成的接地图案和该支撑体通过导电性凸点电连接。

16. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，与弯曲所述挠性布线基板的位置相应的、所述支撑体的最外周角部，被去掉角而成为 C 倒角或圆弧形的形状。

17. 如权利要求 1 至 5 中任一项所述的安装结构体，其特征在于，在所述挠性布线基板的内侧的表面形成有至少 1 层粘接层，所述半导体器件或所述支撑体与所述挠性布线基板的至少一部分通过该粘接层粘接固定。

18. 如权利要求 17 所述的安装结构体，其特征在于，所述粘接层由热塑性树脂或热固化前的热固性树脂构成。

19. 一种层叠型半导体器件，其特征在于，包括权利要求 1 至 5 中任一项所述的安装结构体。

20. 如权利要求 19 所述的层叠型半导体器件，其特征在于，还安装有无源部件。

21. 一种电子设备，其特征在于，包括权利要求 19 及 20 中的任一项或两项所述的层叠型半导体器件。

## 半导体器件的安装结构体及使用安装结构体的电子设备

### 技术领域

本发明涉及一种半导体器件的安装结构体，尤其涉及将多个半导体器件安装结构体层叠而安装的三维安装型的安装结构体。并且涉及使用这些安装结构体的电子设备。

### 背景技术

随着电子设备的高功能化，带来部件的增加，设备的小型化及薄型化的发展，随之半导体封装也要求小型化、薄型化。其中，作为适用于具有小型化要求的移动设备上的半导体封装，例如可以列举如专利文献 1 中记载的被称为 BGA (Ball Grid Array, 球栅阵列) 或 CSP (Chip Size Package, 芯片尺寸封装) 的封装的底面作为连接端子将焊锡球配置成格子状的如图 5 所示的封装，因其占据区域窄，能够配置更多端子，因此被广泛使用。在图 5 中，110 是半导体器件，112 是基板，114 是半导体芯片，116 是凸点，118 是结构物，120 是粘接剂，122 是底层树脂，124 是凸球，126 是凹陷部，128 是间隙。

近几年，进一步开发了在一个半导体封装中内置多个半导体芯片的芯片堆栈型的半导体封装，其特别在移动设备中，成为必须的封装。

另外，在半导体封装上内置多个芯片时，在半导体芯片不是进行过充分检查的合格的半导体芯片的情况下，或在组合了不能确保高成品率的半导体芯片的情况下，封装后的成品率急剧恶化，因此高成本成为问题。

并且，在组合的半导体芯片由其他公司供货的情况下，由于半导体芯片的状态很难得到与半导体封装同等的质量保证，所以无法期望

高成品率，并且有必要实施用于品质保证的单独检查，从而有必要进行检查设备的引进、检查程序的开发等，因此成为成本增加的主要原因。

因此，如图 6 所示，本申请人提出了一种封装堆栈型半导体封装，其将半导体芯片分别进行封装化，将这些封装分别检查后层叠（专利文献 2）。在图 6 中，101 是半导体芯片，102 是热塑性树脂，103 是绝缘性树脂，104 是导体，105 是电极垫，106 是平板，108 是焊锡凸点，109 是主板，110 是布线图案，111 是软质内插基板。

专利文献 1：日本专利第 3395164 号公报

专利文献 2：日本特开 2004-146751 号公报

#### 发明内容

但是，即使在这种情况下，也不能解决半导体芯片由其他公司供货时无法得到与半导体封装同等的质量保证的问题，因此半导体芯片的可用性、低成本化的问题依然存在。

因此，不将引起高成本的半导体芯片构成为能够以封装的状态层叠的封装，而将普通的半导体器件、质量有保障的市场上出售的半导体封装作为“能够层叠封装的封装（安装结构体）”而重构（Reconstruction）。但是根据本发明人们的观点，在外部端子采用焊锡凸点的半导体器件中，存在很难确保焊锡凸点所需的平坦度的问题。

此外，作为用于解决该问题的一个方法，申请人在 2007 年 9 月 19 日申请的日本特愿 2007-242396 中，提出了一种挠性电路基板在最外部焊锡球的外侧区域弯曲的半导体器件。

在本发明的第 1 方面，安装结构体将作为外部端子具有焊锡凸点的一个或多个半导体器件，用形成有布线的具有挠性的布线基板（以

下，称为“挠性布线基板”）包覆，并且在半导体器件的外部端子形成面一侧及外部端子形成面一侧的表背相反面一侧这两侧具有外部电极，在挠性布线基板上，形成有至少一层布线层，所述安装结构体还包括支撑体，支撑体构成为包围半导体器件的侧面及外部端子形成面的表背相反面，并且从半导体器件的侧面朝外部端子形成面一侧方向突出。

并且，优选的是，上述支撑体从半导体器件的侧面突出的长度，与在没有支撑体的情况下通过回流法将半导体器件和挠性布线基板熔融接合的状态下、焊锡凸点的高度相同，或比该高度稍大。

并且，优选的是，上述支撑体对半导体器件上外部端子形成面的表背相反面进行包围的部分的至少一部分，与挠性布线基板粘接固定。

并且，优选的是，上述支撑体对半导体器件侧面进行包围的部分的至少一部分，与挠性布线基板粘接固定。

并且，优选的是，在挠性布线基板的内侧的表面配置有用于与支撑体粘接固定的粘接层，支撑体从半导体器件的侧面突出的长度，与在没有支撑体的情况下通过回流法将半导体器件与挠性布线基板熔融接合的状态下、从半导体器件的焊锡凸点搭载面到粘接层的距离相等，或者比该距离稍大。

并且，优选的是，上述支撑体具有与挠性布线基板的热膨胀系数相同或者在其以下的热膨胀系数。

并且，优选的是，上述支撑体与半导体器件接触而固定。

并且，优选的是，上述支撑体被分割为两个以上，半导体器件侧面的至少一部分与支撑体接触而固定。

并且，优选的是，上述支撑体被分割为两个以上，半导体器件侧面分与支撑体夹着粘接层粘接固定。

并且，优选的是，上述支撑体与挠性布线基板和半导体器件双方通过粘接剂粘接固定。

并且，上述粘接剂也可以为导电性粘接剂。

并且，优选的是，上述支撑体和半导体器件上外部端子形成面的表背相反面夹着导热介质粘接或接触，支撑体还发挥该半导体器件的散热板的作用。

并且，上述导热介质可以为导电性粘接剂，也可以为散热凝胶。

并且，优选的是，上述支撑体由具有弹性的材料构成。

并且，优选的是，上述支撑体由具有导电性的材料构成，并且在挠性布线基板上构成的接地图案和支撑体通过导电性凸点电连接。

并且，优选的是，与弯曲挠性布线基板的位置相应的、支撑体的最外周角部，被去掉角而成为C倒角或圆弧形的形状。

并且，优选的是，在挠性布线基板的内侧的表面形成有至少1层粘接层，半导体器件或支撑体与挠性布线基板的至少一部分通过粘接层粘接固定。

并且，上述粘接层可以是热塑性树脂，也可以是热固化前的热固性树脂。



本发明第 2 方面的层叠型半导体器件的特征在于，包括上述任意的安装结构体。

上述层叠型半导体器件，还安装有无源部件。

本发明第 3 方面的电子设备的特征在于，包括上述任一个或两个层叠型半导体器件。

根据本发明，能够提供一种具有良好平坦度的高成品率的安装结构体，并且能够提供一种低成本的封装堆栈型安装结构体，进而能够提供一种通过适用本安装结构体而实现高功能化及小型化的低成本电子设备。

#### 附图说明

图 1 是本发明实施例 1 中的安装结构体的概略剖视图及制造方法。

图 2 是本发明实施例 2 中的安装结构体的概略剖视图。

图 3 是本发明实施例 3 中的安装结构体的概略剖视图。

图 4 是本发明实施例 4 中的安装结构体的概略（局部）剖视图。

图 5 是现有的半导体封装的第 1 例子的概略剖视图。

图 6 是现有的半导体封装的第 2 例子的概略剖视图。

图 7 是没有使用本发明所涉及的结构而重构的半导体器件的概略剖视图及制造方法。

#### 具体实施方式

在说明本发明所涉及的安装结构体之前，对发明者所经历的问题进行说明。在将普通的半导体器件、质量有保障的市面上销售的半导体封装，作为“能够层叠封装的封装（安装结构体）”重构的情况下，会发生如图 7 所示的状况。

图 7（a）是在适合高密度安装的外部端子上采用焊锡凸点的普通

CSP 封装（半导体器件）的剖视图。半导体芯片 1 安装在布线基板 3 上，半导体芯片 1 的电极与布线基板 3 的布线图案通过引线接合法，用接合线 2 进行电连接。进而，以将这些用模具树脂 4 覆盖而封合。在布线基板 3 的安装有半导体芯片 1 的面相反侧的面上，作为用于与安装半导体封装的布线基板连接的外部端子，形成有焊锡凸点 5。

图 7 (b)、图 7 (c)、图 7 (d) 表示能够层叠封装的半导体器件（安装结构体）的结构剖面及其制造流程，所述半导体器件，为了能够将在外部端子上具有焊锡凸点 5 的普通的半导体封装（半导体器件）以三维方式层叠，通过具有将半导体器件下表面的电极与上表面的电极电连接的布线图案的挠性布线基板 7，包覆半导体器件而重构。

图 7 (b) 是在具有布线图案的挠性布线基板 7 上将半导体器件通过回流法等普通的安装方法安装之后的剖视图。在挠性布线基板 7 的半导体器件安装面上，以将半导体器件与布线基板粘接固定为目的，形成热塑性树脂 6。

图 7 (c) 是将半导体器件用挠性布线基板 7 包覆并粘接固定而重构的半导体器件的剖视图。在室温下，焊锡为固体，因而焊锡凸点 5 的高度保持着半导体器件安装在挠性布线基板 7 上时的状态。另一方面，在挠性布线基板 7 上，由于包覆半导体器件而与焊锡凸点 5 连接的部位，会残留左右方向的拉伸应力。

图 7 (d) 是通过回流法将用于连接其他配线基板的焊锡凸点 8 安装后的重构的半导体器件的剖视图。在形成焊锡凸点 8 时，由于在半导体器件整体上施加了熔点以上的温度，因此焊锡凸点 5 也会熔融，残留在挠性布线基板 7 上的拉伸应力会被释放。因此，挠性布线基板 7 成为弯曲的状态，即使焊锡凸点 5 处于固化的状态，也会保持弯曲的状态。因此，所有的焊锡凸点 8 难以接触同一平面（绝对平面）。

其中，例如在形成焊锡凸点 8 时，即使通过局部加热而在焊锡凸点 5 没有熔融的状态下形成的情况下，在将本半导体器件安装在其他安装基板上时，由于施加由回流产生的热负荷，结果焊锡凸点 5 也会熔融，导致挠性布线基板 7 产生弯曲。

即，将该半导体器件安装在其他布线基板上时的最大问题在于，由挠性布线基板 7 的弯曲所产生的焊锡凸点 8 的平坦度。在一般情况下，公知的是，在焊锡凸点的平坦度超过 0.08mm 时，会发生焊接不良，而半导体器件的焊锡凸点的平坦度的标准在 0.08mm 以下。因此，如该半导体器件，若挠性布线基板 7 为弯曲的结构，则难以保证 0.08mm 以下的平坦度。

以下参照附图，对解决该问题的本发明的实施例进行详细说明。

#### （实施例 1）

图 1 表示本发明涉及的安装结构体的基本的一个实施例及其制造方法的概略剖视图。图 1 (a) 是适合高密度安装的外部端子采用了焊锡凸点 5 的普通 CSP 封装（半导体器件）50 的剖视图。半导体芯片 1 安装在布线基板 3 上，半导体芯片 1 的电极与布线基板 3 的布线图案，通过引线接合法，用接合线 2 电连接。并且，用模具树脂 4 进行封合，以覆盖上述各部分。在布线基板 3 上安装有半导体芯片 1 的面的相反侧的面上，作为用于与安装半导体封装 50 的布线基板连接的外部端子，形成有焊锡凸点 5。

在这里，作为一个例子，记载了通过引线接合法构成的半导体封装，但不限于此，只要是在半导体封装的下表面形成有焊锡凸点的封装，则同样可以适用于通过倒装芯片法构成的封装等。

图 1 (b) 至图 1 (d) 表示能够层叠封装的安装结构体 60 的一例的概略结构剖视图及其制造流程，所述安装结构体 60，为了能够将在

外部端子上具有焊锡凸点 5 的普通的封装型半导体器件 50 以三维方式层叠，通过具有将半导体器件 50 下表面的电极与上表面的电极电连接的布线图案的挠性布线基板 7，包覆半导体器件 50 而重构。

图 1 (b) 是在半导体器件 50 上通过粘接材料 10 粘接固定一分为二的支撑体 9 (上)、并在挠性布线基板 7 的上表面涂敷热塑性树脂 6 (下) 后的剖视图。此时，支撑体 9 具有比半导体器件 50 上焊锡凸点 5 的接合面突出的结构 (9a)。其突出量为以下长度：与通过回流而熔融接合没有支撑体的半导体器件和挠性布线基板 7 时的焊锡凸点 5 的高度相同的高度减去热塑性树脂 6 的厚度，优选为能够使支撑体 9 的突出部 9a 的前端部与热塑性树脂 6 的表面接触的长度，为了更可靠地接触，优选设置为，比从熔融接合时的焊锡凸点 5 的高度减去热塑性树脂 6 的厚度而得到的长度稍长。由此，使该突出部 9a 具有制动器的功能，防止挠性布线基板 7 弯曲，使挠性布线基板 7 与焊锡凸点 5 的接触面保持平坦。

在本实施例 1 中，由于在挠性布线基板 7 的与半导体器件 50 熔融连接的表面上涂敷有热塑性树脂 6，因此支撑体 9 的突出部 9a 为到达该热塑性树脂 6 表面的长度，但也考虑了没有热塑性树脂 6 的情况 (未图示)。在该情况下，支撑体 9 的突出部 9a 的长度为，到达挠性布线基板 7 表面的长度、或者比该长度稍长的长度。由此，与上述同样地，能够使支撑体 9 具有防止挠性布线基板 7 弯曲的制动器的作用。

另外，在图 1 (b) 中，半导体器件 50 的上表面、侧面均通过粘接材料进行了粘接，但粘接材料的粘接可以仅在上表面或侧面中的一方上实施。其中，粘接材料可以适用膜状材料及液体状材料等多种材料。

图 1 (c) 表示将图 1 (b) 的半导体器件 50 通过回流法在挠性布线基板 7 上安装的状态。焊锡凸点 5 通过与挠性布线基板 7 的电极熔

融接合而消沉，支撑体 9 的突出部 9a 的前端部与挠性布线基板 7 上的热塑性树脂 6 接触。

图 1 (d) 为从图 1 (c) 的状态用挠性布线基板 7 包覆支撑体 9 而粘接固定的安装结构体 60 的剖视图。通过加热使热塑性树脂 6 显现粘接性，从而使支撑体 9 与挠性布线基板 7 夹着热塑性树脂 6 而固定。

在这里，优选支撑体 9 的侧面与挠性布线基板 7 粘接固定。其原因在于，半导体器件 50 的布线基板 3 通常采用玻璃环氧，其热膨胀系数在从常温时到回流温度区域的范围内为  $10\sim 15\text{ppm}/^\circ\text{C}$ ，相对于此，挠性布线基板 7 的热膨胀系数在  $20\text{ppm}/^\circ\text{C}$  左右，因此在回流热负荷时，挠性布线基板 7 膨胀并松弛的状态，因此若支撑体 9 的侧面没有被粘接固定，则焊锡凸点 5 的平坦度会恶化。

因此，通过将支撑体 9 的侧面与挠性布线基板 7 粘接固定，能够抑制平坦度的恶化，因此即使在支撑体 9 的侧面形状存在凹凸的情况等难以在整个侧面区域上进行粘接固定时，也优选在至少支撑体 9 的侧面的一部分与挠性布线基板 7 粘接固定。

该结构的最大优点在于，即使半导体器件 50 下表面的几乎全部领域被焊锡凸点 5 占据，在半导体器件 50 的下表面与挠性布线基板 7 之间无法配置支撑体 9 的情况下，也能够适用。

并且，通过将支撑体分割为两个，在半导体器件 50 的上表面、侧面双方均使半导体器件 50 与支撑体 9 紧密贴合地配置，也就是说使支撑体 9 抵接半导体器件 50 就能够确定位置，因此无需高精度的组装装置。

由此，可以将半导体器件 50 与支撑体 9 紧密贴合地配置，因此能够将配置支撑体 9 而引起的尺寸增加控制在最低限度。并且，通过

该紧密贴合地配置的结构，能够高精度地构成安装有支撑体 9 的封装的外形，由此能够固定由挠性布线基板 7 所包覆的长度，因此具有能够抑制在半导体器件 50 上表面的挠性布线基板 7 上形成的电极产生位置偏离的效果。

另外，在焊锡凸点 5 熔融时，挠性布线基板 7 的电极上涂满了焊锡，所以焊锡凸点 5 的高度会小于熔融前的高度，然而在本发明中，通过用挠性布线基板 7 包覆支撑体 9，使支撑体 9 成为制动器，从而能够控制焊锡的消沉量，能够降低半导体器件 50 的安装高度所产生的偏离，因此同样具有能够抑制在半导体器件 50 上方的挠性布线基板 7 上形成的电极产生位置偏离的效果。

并且，支撑体 9 的材料，优选热膨胀系数接近其他布线基板 3、半导体器件 50、或挠性布线基板 7 的材料，但不限于此，也可适用多种材料。

更为优选的是，支撑体 9 的热膨胀系数选择比挠性布线基板 7 小的材料。其原因在于，在从回流温度冷却时，相比支撑体 9，挠性布线基板 7 的收缩量大，处于挠性布线基板 7 上施加有张力的状态，因此容易将挠性布线基板 7 进一步平坦化。

并且，作为支撑体 9 的材料，可以适用弹性高的材料即弹性材料。此时，在图 1 (d) 所示的用挠性布线基板 7 包覆支撑体 9 的工序中，将支撑体 9 的侧面向半导体器件 50 一侧稍稍按压而进行包覆，从而能够在挠性布线基板 7 的配置有半导体器件 50 下部的焊锡凸点 5 的部分产生拉伸方向的张力。

由此，在回流热负荷时，即使在挠性布线基板 7 产生膨胀时，由于支撑体 9 的刚性，在挠性布线基板 7 上作用有拉伸的力，因此具有能够提高焊锡凸点 5 的平坦度的效果。

并且，在本实施例 1 中，在支撑体 9 与半导体器件 50 的上表面之间配置有粘接材料 10，但粘接材料不是必须的，即使在没有粘接材料的情况下，也能构成平坦度优异的重构的半导体器件(安装结构体 60)。

在支撑体 9 上即使进行过贯通孔等开孔加工，也可以毫无问题地适用。通过该开孔加工，可以得到较轻的安装结构体 60，从而能够有利于使用本发明的重构半导体器件（安装结构体 60）的电子设备的轻量化。

如上所述，通过具有包围半导体器件 50 的支撑体 9，并且将支撑体 9 的侧面与挠性布线基板 7 粘接固定，在回流热负荷时，并且在回流后的常温时这两种状态下，均能够实现与具有良好平坦度的封装层叠相对应的安装结构体 60。

并且，也可以在半导体器件 50 的下表面与挠性布线基板 7 之间填充底层树脂（未图示）。由此，对于伴随动作时的发热及环境变化而产生的温度周期性负荷、跌落撞击等负荷，能够提高连接部的可靠性。

在想在多家厂商使用如存储器等虽然外部端子的布置方式相同、但半导体器件（封装）50 的外形根据厂商而不同的器件时，通过根据外形最大的器件设计挠性布线基板 7，在是尺寸小的半导体器件 50 的情况下，通过在半导体器件 50 与支撑体 9 之间夹持垫片的方法，或根据半导体器件 50 的大小变更支撑体 9 的厚度，能够用共同的布线基板应对多家厂商。

### （实施例 2）

接着，参照图 2 对层叠了本发明所涉及的安装结构体 60 的一个实施例进行说明。图 2 是封装层叠型安装结构体的概略剖视图，该封装层叠型安装结构体在下层配置 3 层本发明所涉及的重构的半导体器件

(安装结构体 60)，在最上层层叠没有重构的半导体器件 50 后，进行了回流焊连接。

在图 2 中，半导体器件 50 为同一种制品，但作为最上层的半导体器件 50，也可以配置不同的制品，或者配置晶片级 CSP 等不同结构的半导体器件、传感器、无源部件（电容器、电阻、逆变器等）等而构成。并且，对于层叠 3 层而重构的半导体器件（安装结构体 60），与层数无关，并且不限于对同一种半导体器件制品进行安装结构体化。

此外，层叠的全部半导体器件，可以用本发明的重构的半导体器件（安装结构体 60）构成。

本结构的其他效果在于，通过在支撑体 9 上适用导热率高的材料，能够使半导体器件 50 散热。作为这种情况下的支撑体 9 的材料，可以适当地利用以铜、铝、不锈钢为代表的金属材料及碳石墨等。并且，在该情况下，对于粘接材料 10 也优选导热率高的材料，例如可以适当利用含有金属填料的导电性粘接剂等。

粘接材料 10 可以不是固化而粘接的材料，例如可以为胶状的散热化合物及润滑脂等。

并且，优选的是，在与挠性布线基板 7 弯曲的部分相应的支撑体 9 的最外周角部实施 C 倒角、圆弧状倒角加工（在图 4 的放大部分图中示出其一个例子）。由此，可以减小挠性布线基板 7 上的布线的曲率，从而不仅可以抑制由机械性弯曲引起的布线断线，还可以降低通过布线的高速信号的反射引起的电噪音，因此可以更为适当地利用。

### （实施例 3）

以上，对使用分割的支撑体 9 的安装结构体进行了说明，但也可以使用一体型的支撑体。图 3 表示其实施例。这种情况下，在组装半



导体器件 50 和支撑体 9 时，若半导体器件 50 与支撑体 9 的侧面之间没有微小的空隙（空间），则很难进行组装。因此，虽然会存在最终的封装尺寸增大与该空间相应的量的缺点，但在所适用的半导体器件 50 的外形根据多厂商化等而不同的情况下，通过根据最大的器件来设计支撑体 9、挠性布线基板 7，具有支撑体 9、挠性布线基板 7 均能够通用的优点。在图 3 中，下数第 3 层半导体器件 50 比其他半导体器件 50 小，但适用共同的支撑体 9、挠性布线基板 7。

但是，在该一体型的支撑体 9 的情况下，同样为了降低由回流工序中的热引起的挠性布线基板 7 松弛，优选将支撑体 9 侧面的一部分或整个面与挠性布线基板 7 粘接固定（未图示）。

#### （实施例 4）

接着，参照图 4 对本发明所涉及的安装结构体的其他实施例进行详细说明。图 4 中的放大图（圆内）是表示在图 3 所示结构的安装结构体的一部分上通过导电性凸点 14 将支撑体 9 与构成于挠性布线基板 7 上的接地图案 11 电连接的例子的概略剖视图。图 4 还表示配置于挠性布线基板 7 上的布线图案 12、包覆挠性布线基板 7 的绝缘层 13 及覆盖树脂 15、和配置于覆盖树脂 15 的布线图案 12。

其中，支撑体 9 的材料可以适用具有导电性的材料，例如可以由铝、铜、不锈钢等构成。由此，在配置于半导体器件上层的半导体制品和下层的半导体器件或安装这些半导体器件的其他布线基板之间进行高速信号处理时，能够将配置于挠性布线基板 7 上的用于传递信号的布线图案 12 形成为微带传输线结构。

在挠性布线基板 7 只具有单层布线层的情况下，不能作为微带传输线结构，但通过包括由具有导电性的材料构成的支撑体，并且将支撑体 9 与配置于挠性布线基板 7 的接地图案 11 进行电连接，即使在只具有单层布线层的挠性布线基板 7 中，也能构成微带传输线。由此，

---

在非常高速的半导体制品中，同样能够实现具有优异的电特性的封装层叠型的、重构的半导体封装（安装结构体）。

以上，对本发明的实施例作了各种说明，但本发明不限于上述实施例，在不脱离本发明主旨的范围内，当然还能进行更多的改变。

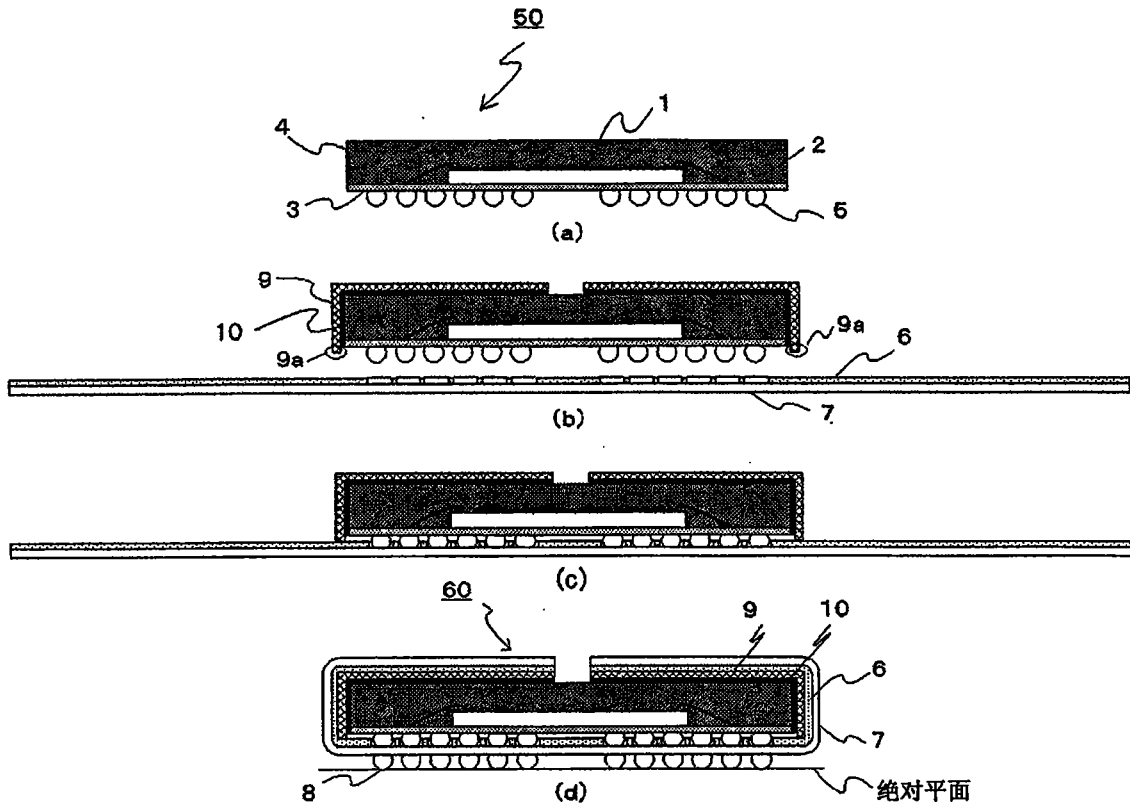


图1

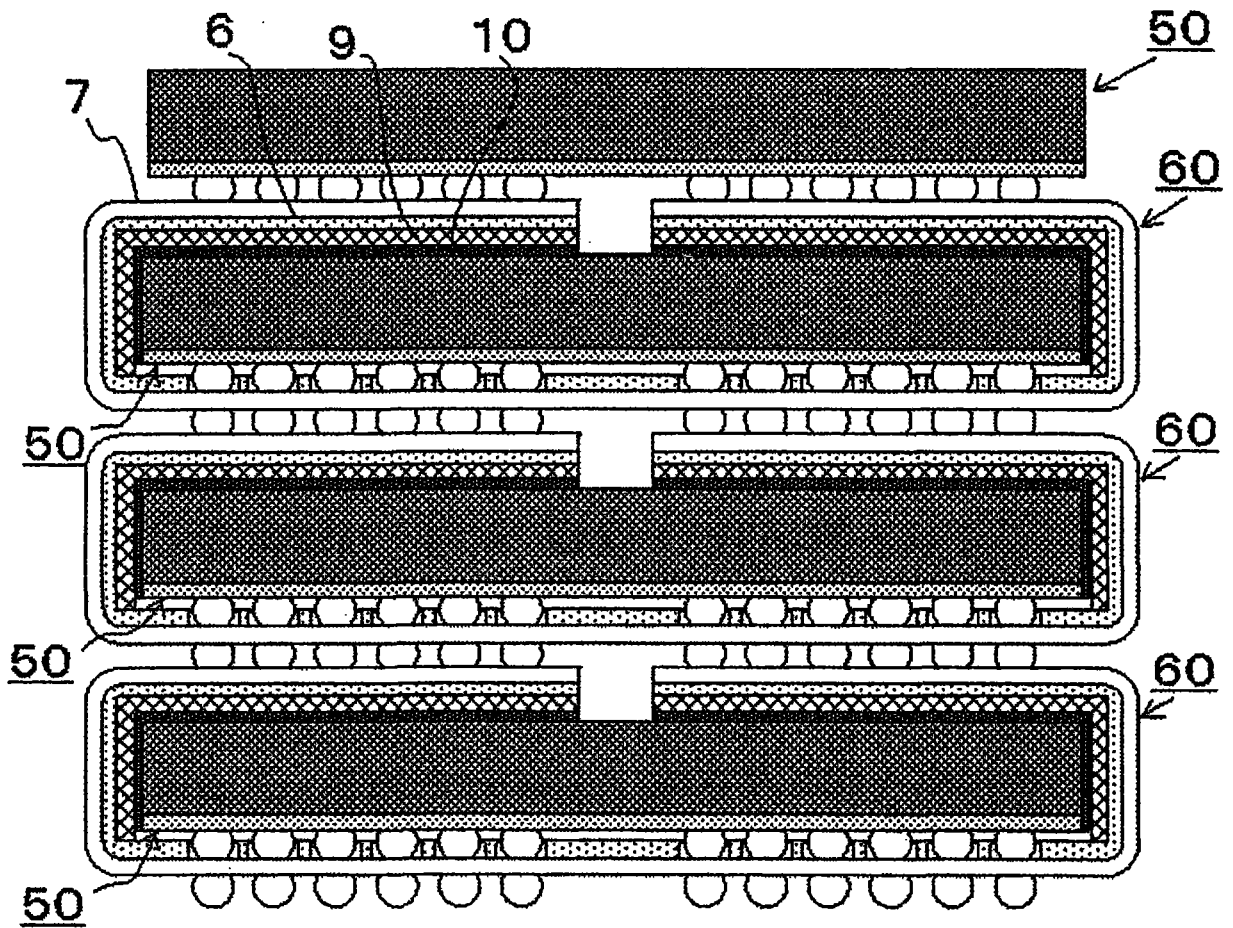


图2

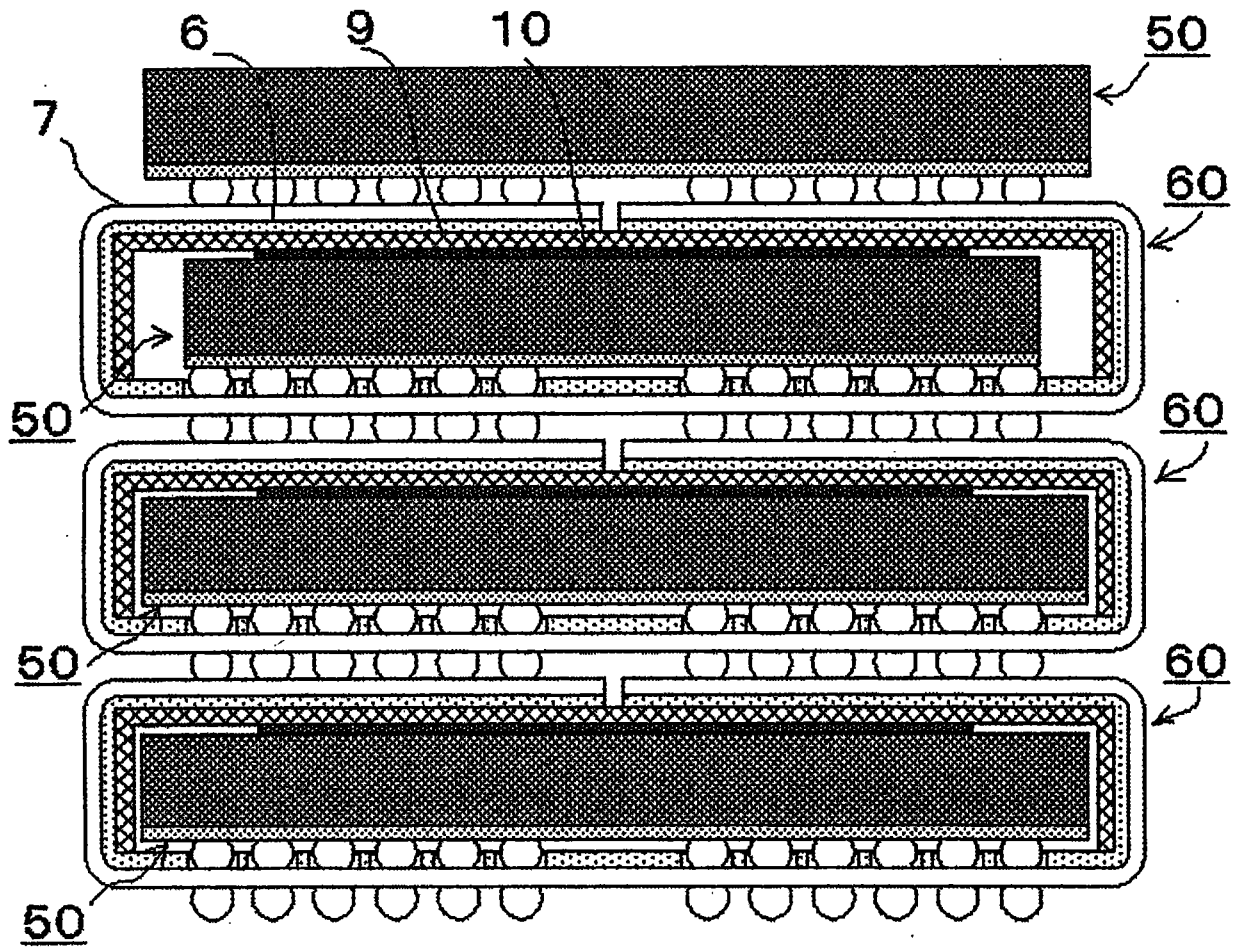


图3

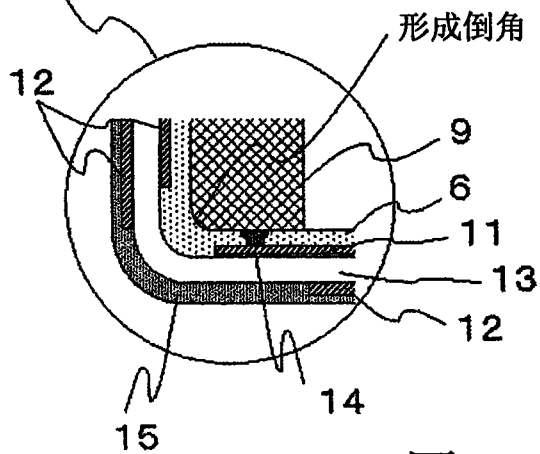
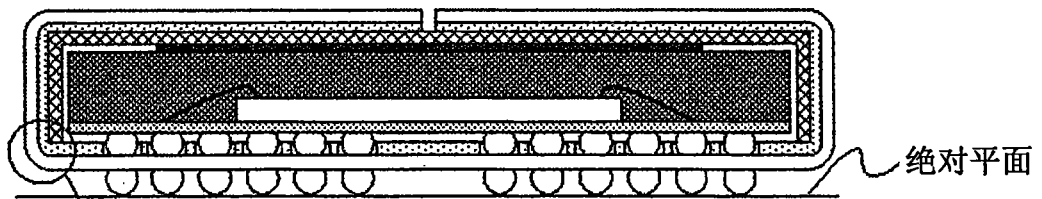


图4

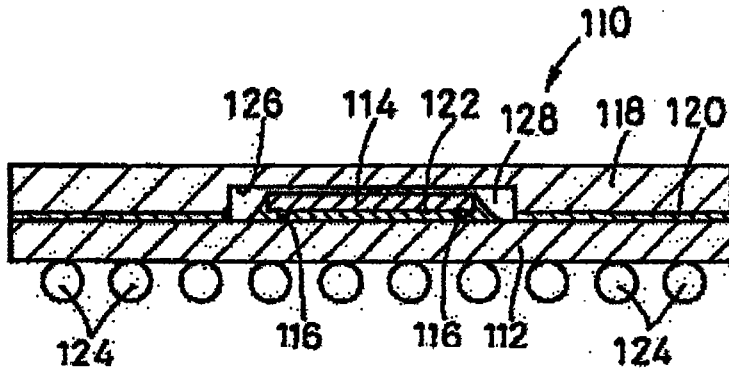


图5

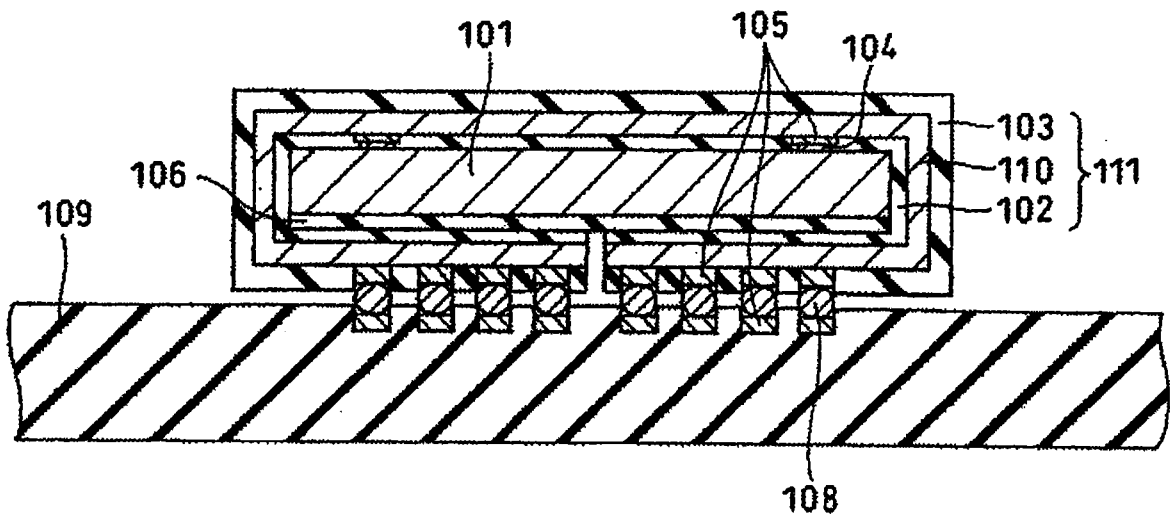


图6

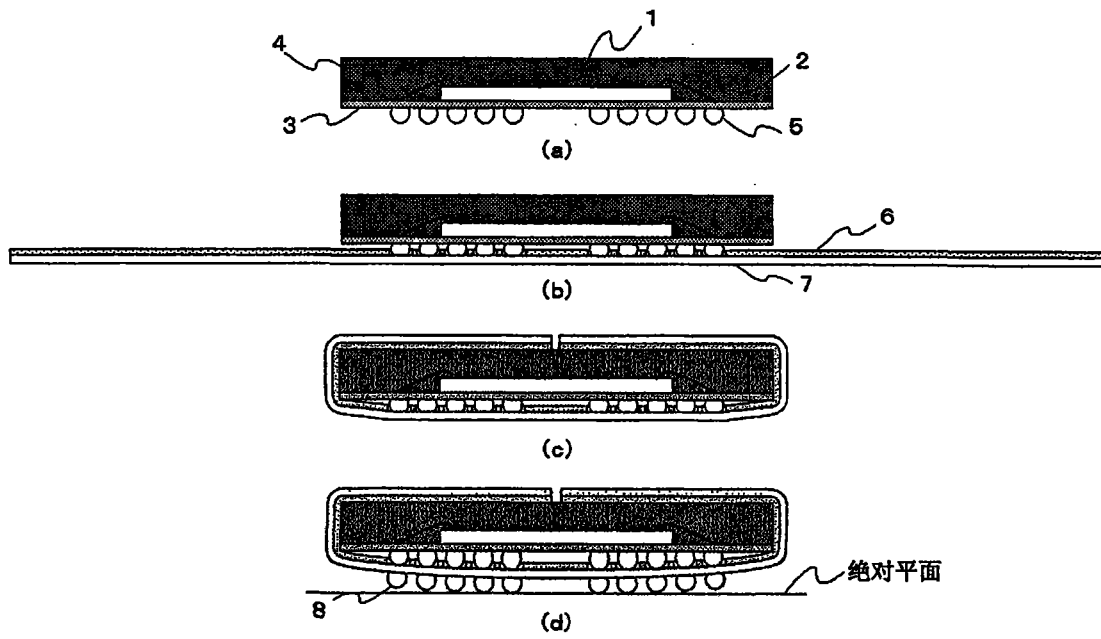


图7