



(12) 发明专利

(10) 授权公告号 CN 111293101 B

(45) 授权公告日 2024. 10. 29

(21) 申请号 201911242024.7

(51) Int.Cl.

(22) 申请日 2019.12.06

H01L 23/498 (2006.01)

(65) 同一申请的已公布的文献号

(56) 对比文件

申请公布号 CN 111293101 A

US 2005168102 A1, 2005.08.04

(43) 申请公布日 2020.06.16

审查员 刘馨

(30) 优先权数据

2018-231106 2018.12.10 JP

(73) 专利权人 新光电气工业株式会社

地址 日本长野县

(72) 发明人 佐藤圣二

(74) 专利代理机构 隆天知识产权代理有限公司

72003

专利代理师 金辉 崔炳哲

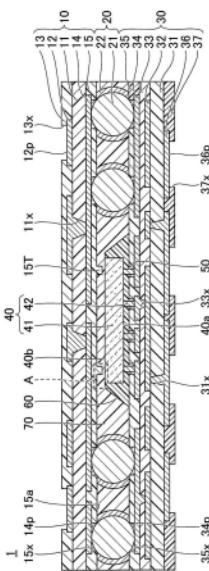
权利要求书1页 说明书10页 附图13页

(54) 发明名称

半导体封装

(57) 摘要

本发明提供一种半导体封装,其具有易于在半导体芯片的背面和与其相对的基板之间填充树脂的结构。该半导体封装包括:第一基板;半导体芯片,以使电路形成面向着所述第一基板的方式安装在所述第一基板上;第二基板,以夹着所述半导体芯片的方式设置在所述第一基板上;以及树脂,以密封所述半导体芯片的方式填充在所述第一基板与所述第二基板之间,其中,所述第二基板具有阻焊剂层,所述阻焊剂层具有与所述半导体芯片的背面相对的第一面,所述背面为所述电路形成面的相反面,在所述阻焊剂层的第一面的与所述半导体芯片的背面相对的区域中,设置有向着所述半导体芯片的背面突起的突起部。



1. 一种半导体封装,包括:

第一基板;

半导体芯片,以使电路形成面向着所述第一基板的方式安装在所述第一基板上;

第二基板,以夹着所述半导体芯片的方式设置在所述第一基板上;以及

树脂,以密封所述半导体芯片的方式填充在所述第一基板与所述第二基板之间,

其中,所述第二基板具有阻焊剂层,所述阻焊剂层具有与所述半导体芯片的背面相对的第一面,所述背面为所述电路形成面的相反面,

在所述阻焊剂层的第一面的与所述半导体芯片的背面相对的区域中,设置有向着所述半导体芯片的背面突起的突起部,

所述阻焊剂层与所述突起部由相同材料一体形成。

2. 根据权利要求1所述的半导体封装,其中,

在所述突起部的端面与所述半导体芯片的背面之间形成有间隙,

在所述间隙中填充有所述树脂。

3. 根据权利要求1所述的半导体封装,其中,

所述突起部的端面与所述半导体芯片的背面接触。

4. 根据权利要求1至3中任一项所述的半导体封装,其中,

所述突起部设置在与所述半导体芯片的中央部在平面图中重叠的位置。

5. 根据权利要求1至3中任一项所述的半导体封装,其中,

在所述区域中,设置有向着所述半导体芯片的背面突起的多个突起部。

6. 根据权利要求5所述的半导体封装,其中,

所述半导体芯片的平面形状为矩形,

所述突起部设置在与所述半导体芯片的中央部在平面图中重叠的位置、以及与所述半导体芯片的四个角落在平面图中重叠的位置。

7. 根据权利要求1至3中任一项所述的半导体封装,其中,

所述半导体封装包括基板连接部件,所述基板连接部件设置在所述第一基板与所述第二基板之间,并且将所述第一基板与所述第二基板电连接。

8. 根据权利要求1至3中任一项所述的半导体封装,其中,

所述阻焊剂层与所述突起部以双层结构构成。

## 半导体封装

### 技术领域

[0001] 本发明涉及一种半导体封装。

### 背景技术

[0002] 近年来,为了实现薄型化及省空间化等目的,提出了埋入有半导体芯片的半导体封装。

[0003] 作为该类半导体封装的示例,可以举出在以面朝下的状态倒装(flip-chip)地安装有半导体芯片的第一基板上经由焊球等基板连接部件层叠第二基板,并利用树脂将第一基板与第二基板之间密封的结构。

[0004] 关于上述半导体封装,例如具有制作搭载了半导体芯片的第一基板的工序、制作搭载了基板连接部件的第二基板的工序、使基板连接部件搭载面与半导体芯片搭载面相对并在第一基板上层叠第二基板的工序、以及在第一基板与第二基板之间填充树脂的工序。从可靠性的观点来看,在填充树脂的工序中,优选在半导体芯片的背面与第二基板之间也填充树脂。

[0005] 专利文献1:国际公开第2007/069606号

[0006] 然而,根据半导体封装进一步薄型化的需求,不得不使半导体芯片的背面与第二基板之间的间隙更狭窄。另外,在填充树脂的工序中,由于作为填充对象的结构体被模具从上下两方向按压,因此上述间隙进一步变窄,难以在半导体芯片的背面与第二基板之间填充树脂。

### 发明内容

[0007] 鉴于上述问题,本发明的目的在于提供一种半导体封装,其具有易于在半导体芯片的背面和与其相对的基板之间填充树脂的结构。

[0008] 本半导体封装包括:第一基板;半导体芯片,以使电路形成面向着所述第一基板的方式安装在所述第一基板上;第二基板,以夹着所述半导体芯片的方式设置在所述第一基板上;以及树脂,以密封所述半导体芯片的方式填充在所述第一基板与所述第二基板之间,其中,所述第二基板具有阻焊剂层,所述阻焊剂层具有与所述半导体芯片的背面相对的第一面,所述背面为所述电路形成面的相反面,在所述阻焊剂层的第一面的与所述半导体芯片的背面相对的区域中,设置有向着所述半导体芯片的背面突起的突起部。

[0009] 根据公开的技术,能够提供一种半导体封装,其具有易于在半导体芯片的背面和与其相对的基板之间填充树脂的结构。

### 附图说明

[0010] 图1A、图1B是示出第1实施方式中的半导体封装的剖面图(其1)。

[0011] 图2是对突起部的设置进行说明的平面示意图(其1)。

[0012] 图3A~图3C是示出第1实施方式中的半导体封装的制造工序的图(其1)。

- [0013] 图4A、图4B是示出第1实施方式中的半导体封装的制造工序的图(其2)。
- [0014] 图5A、图5B是示出第1实施方式中的半导体封装的制造工序的图(其3)。
- [0015] 图6A、图6B是示出第1实施方式中的半导体封装的剖面图(其2)。
- [0016] 图7是对突起部的设置进行说明的平面示意图(其2)。
- [0017] 其中,附图标记说明如下:
- |        |                 |        |
|--------|-----------------|--------|
| [0018] | 1、1A            | 半导体封装  |
| [0019] | 10、30           | 基板     |
| [0020] | 11、31、33        | 绝缘层    |
| [0021] | 11x、31x、33x     | 通孔     |
| [0022] | 12、14、32、34、36  | 布线层    |
| [0023] | 12p、14p、34p、36p | 焊盘     |
| [0024] | 13、15、35、37     | 阻焊剂层   |
| [0025] | 13x、15x、35x、37x | 开口部    |
| [0026] | 15T             | 突起部    |
| [0027] | 20              | 基板连接部件 |
| [0028] | 21              | 芯      |
| [0029] | 22              | 导电材料   |
| [0030] | 40              | 半导体芯片  |
| [0031] | 41              | 芯片主体   |
| [0032] | 42              | 突起电极   |
| [0033] | 50              | 接合部    |
| [0034] | 60              | 底部填充树脂 |
| [0035] | 70              | 模塑树脂   |

### 具体实施方式

[0036] 以下参照附图对本发明的实施方式进行说明。需要说明的是,在各附图中,对于相同组成部分赋予相同符号,并且有时会省略重复的说明。

[0037] <第1实施方式>

[0038] [第1实施方式中的半导体封装的结构]

[0039] 首先,对第1实施方式中的半导体封装的结构进行说明。图1A、图1B是示出第1实施方式中的半导体封装的剖面图,图1A为整体图,图1B为图1A的A部分的放大图。

[0040] 如图1A、图1B所示,半导体封装件1具有基板10、基板连接部件20、基板30、半导体芯片40、接合部50、底部填充树脂60、以及模塑树脂70。在半导体封装1中,基板10和基板30经由用于将基板10与基板30电连接的基板连接部件20而被层叠。

[0041] 需要说明的是,在本实施方式中,为了方便起见,以半导体封装1的阻焊剂层13侧作为上侧或一侧,以阻焊剂层37侧为下侧或另一侧。另外,以各部位的阻焊剂层13侧的面作为一个面或上表面,以阻焊剂层37侧的面作为另一个面或下表面。但是,也可以将半导体封装1以上下颠倒的状态使用,或者可以以任意角度进行设置。另外,平面图是指从阻焊剂层13的一个面的法线方向观察对象物的视图,平面形状是指从阻焊剂层13的一个面的法线方

向观察对象物时的形状。

[0042] 基板10以夹着半导体芯片40的方式设置在基板30上。基板10具有绝缘层11、布线层12、阻焊剂层13、布线层14、以及阻焊剂层15。对于基板10的平面形状并无特别限定,例如可以为大约15mm见方的矩形。

[0043] 在基板10中,作为绝缘层11,例如可以使用在玻璃布中浸渍有环氧树脂等绝缘树脂的所谓的玻璃环氧基板。作为绝缘层11,可以使用在玻璃纤维、碳纤维、芳纶纤维等织物或无纺布中浸渍环氧树脂等绝缘树脂基板等。绝缘层11的厚度例如可以为大约60~200 $\mu\text{m}$ 。需要说明的是,在各图中,省略了玻璃布等的图示。

[0044] 布线层12形成在绝缘层11的一侧。布线层12与布线层14电连接。布线层12包括填充在通孔11x内的通孔布线、以及形成在绝缘层11的一个面上的布线图案,该通孔11x贯穿绝缘层11并且露出布线层14的一个面。

[0045] 通孔11x可以被形成为在阻焊剂层13侧开口的开口部的直径大于由布线层14的上表面形成的开口部的底面的直径的逆圆锥梯形的凹部。通孔11x的开口部的直径例如可以为大约50 $\mu\text{m}$ 。作为布线层12的材料,例如可以使用铜(Cu)等。构成布线层12的布线图案的厚度例如可以为大约10~20 $\mu\text{m}$ 。

[0046] 阻焊剂层13以覆盖布线层12的方式形成在绝缘层11的一个面上。阻焊剂层13例如可以由感光性树脂形成。阻焊剂层13的厚度例如可以为15~35 $\mu\text{m}$ 左右。阻焊剂层13具有开口部13x,布线层12的一部分在开口部13x内露出。在开口部13x内露出的布线层12包括焊盘12p。焊盘12p起到与半导体芯片或半导体封装等的电子零件(未示出)电连接的焊盘的功能。

[0047] 根据需要,可以在焊盘12p的一个面上形成金属层,或者可以进行OSP(有机可焊性保护剂)处理等抗氧化处理。作为金属层的示例,可以举出Au层、Ni/Au层(依次层叠有Ni层和Au层的金属层)、以及Ni/Pd/Au层(依次层叠有Ni层和Pd层和Au层的金属层)等。另外,可以在焊盘12p的一个面上形成焊球等的外部连接端子。

[0048] 布线层14形成在绝缘层11的另一个面上。布线层14的一个面与填充在布线层12的通孔11x内的通孔布线的下端部接触并导通。布线层14的材料和厚度例如可以与构成布线层12的布线图案相同。

[0049] 阻焊剂层15以覆盖布线层14的方式形成在绝缘层11的另一个面上。阻焊剂层15的材料和厚度例如可以与阻焊剂层13相同。阻焊剂层15具有开口部15x,布线层14的一部分在开口部15x内露出。在开口部15x内露出的布线层14包括焊盘14p。焊盘14p起到与基板连接部件20电连接的焊盘的功能。

[0050] 根据需要,可以在焊盘14p的另一个面上形成上述金属层,或者可以进行OSP处理等的抗氧化处理。

[0051] 阻焊剂层15具有与半导体芯片40的背面40b相对的下表面15a,该背面40b为半导体芯片40的电路形成面40a的相反面。在阻焊剂层15的下表面15a与半导体芯片40的背面40b之间填充有模塑树脂70。

[0052] 在阻焊剂层15的下表面15a的与半导体芯片40的背面40b相对的区域内,设置有向着半导体芯片40的背面40b突起的突起部15T。阻焊剂层15与突起部15T例如可以以双层结构构成。突起部15T的高度H(自阻焊剂层15的下表面15a起的突起量)例如可以为大约15~

20 $\mu\text{m}$ 。在图1A、图1B的示例中,在突起部15T的端面15b与半导体芯片40的背面40b之间形成有间隙,在间隙中填充有模塑树脂70。间隙的尺寸G例如可以为大约5~10 $\mu\text{m}$ 。

[0053] 例如如图2所示,可以在阻焊剂层15的与半导体芯片40在平面图中重叠的区域中设置多个突起部15T。在图2的示例中,在阻焊剂层15的下表面15a的与半导体芯片40的中央部在平面图中重叠的位置处设置有1个突起部15T。另外,在阻焊剂层15的下表面15a的与半导体芯片40的四个角落在平面图中重叠的位置处设置有4个突起部15T。需要说明的是,半导体芯片40的中央部是指在半导体芯片40的平面形状为矩形的情况下包含半导体芯片40的矩形的对角线的交点的部分。

[0054] 突起部15T的平面形状例如可以为圆形。例如,如果半导体芯片40为大约12mm见方的矩形,则可以将平面形状为直径约为1mm的圆形的突起部15T设置在图2的位置处。在突起部15T的平面形状为圆形的情况下,突起部15T的形状可以是圆柱形,也可以是直径向着半导体芯片40的背面40b侧减小的圆锥体形。需要说明的是,突起部15T的平面形状、突起部15T的设置位置、以及突起部15T的个数不限于图2的形态,其可以任意确定。

[0055] 需要说明的是,图2是用于对突起部的设置进行说明的平面示意图,仅示意性地示出了半导体封装1的一部分组成要素。图2与图1A、图1B的尺寸关系并不一致。另外,在图2中,E表示设置有基板连接部件20的区域。

[0056] 回到图1A、图1B,基板30包括绝缘层31、布线层32、绝缘层33、布线层34、阻焊剂层35、布线层36、以及阻焊剂层37。对于基板30的平面形状并无特别限定,例如可以为大约15mm见方的矩形。

[0057] 在基板30中,绝缘层31的材料和厚度例如可以与绝缘层11相同。布线层32形成在绝缘层31的一个面上。布线层32的材料和厚度例如可以与构成布线层12的布线图案相同。

[0058] 绝缘层33以覆盖布线层32的方式形成在绝缘层31的一个面上。作为绝缘层33的材料,例如可以使用热固性的环氧树脂等绝缘树脂。绝缘层33可以包含二氧化硅( $\text{SiO}_2$ )等填充物。绝缘层33的厚度例如可以为大约15~35 $\mu\text{m}$ 。

[0059] 布线层34形成在绝缘层33的一侧。布线层34包括填充在通孔33x内的通孔布线、以及形成在绝缘层33的一个面上的布线图案,该通孔33x贯穿绝缘层33并露出布线层32的一个面。

[0060] 通孔33x可以在阻焊剂层35侧开口,并且被形成为底面由布线层32的一个面形成的、开口部的面积大于底面的面积的逆圆锥梯形的凹部。布线层34的材料和构成布线层34的布线图案的厚度例如可以与布线层12相同。

[0061] 阻焊剂层35以覆盖布线层34的方式形成在绝缘层33的一个面上。阻焊剂层35的材料和厚度例如可以与阻焊剂层13相同。阻焊剂层35具有开口部35x,布线层34的一部分在开口部35x内露出。在开口部35x内露出的布线层34包括焊盘34p。

[0062] 焊盘34p的一部分起到用于与基板连接部件20电连接的焊盘的功能。焊盘34p的另一部分起到用于与半导体芯片40电连接的焊盘的功能。需要说明的是,可以独立地设定用于与基板连接部件20电连接的焊盘34p的开口直径、以及用于与半导体芯片40电连接的焊盘34p的开口直径。

[0063] 根据需要,可以在焊盘34p的一个面上形成上述金属层,或者进行OSP处理等防氧化处理。

[0064] 布线层36形成在绝缘层31的另一侧。布线层36包括填充在通孔31x内的通孔布线、以及形成在绝缘层31的另一个面上的布线图案,该通孔31x贯穿绝缘层31并露出布线层32的另一个面。

[0065] 通孔31x在阻焊剂层37侧开口,并且被形成为底面由布线层32的另一个面形成的、开口部的面积大于底面的面积的圆锥梯形的凹部。填充在布线层36的通孔31x内的通孔布线的上端部与布线层32的另一个面接触并导通。布线层36的材料和构成布线层36的布线图案的厚度例如可以与布线层12相同。

[0066] 阻焊剂层37以覆盖布线层36的方式形成在绝缘层31的另一个面上。阻焊剂层37的材料和厚度例如可以与阻焊剂层13相同。阻焊剂层37具有开口部37x,布线层36的一部分在开口部37x内露出。在开口部37x内露出的布线层36包括焊盘36p。焊盘36p起到用于与母板等安装板等(未示出)电连接的焊盘的功能。可以在焊盘36p的另一个面上形成焊球等外部连接端子。

[0067] 根据需要,可以在焊盘36p的另一个面上形成上述金属层,或者进行OSP处理等抗氧化处理。

[0068] 在基板30的一个面上,半导体芯片40以面朝下的状态(使电路形成面40a向着基板30的一个面)被倒装地安装。更具体来说,半导体芯片40包括具有半导体集成电路的芯片主体41、以及作为连接端子的突起电极42,半导体芯片40的突起电极42经由接合部50与基板30的焊盘34p电连接。作为突起电极42,例如可以使用金凸块或铜柱等。作为接合部50,例如可以使用包含Pb的合金、Sn和Cu的合金、Sn和Sb的合金、Sn和Ag的合金、Sn和Ag和Cu的合金等的焊锡材料。

[0069] 底部填充树脂60填充在半导体芯片40的电路形成面40a与基板30的一个面之间,并且底部填充树脂60还延伸到半导体芯片40的各个侧面。半导体芯片40的背面40b从底部填充树脂60露出。

[0070] 换言之,半导体芯片40的电路形成面和侧面被底部填充树脂60连续地覆盖。作为底部填充树脂60的材料,例如可以使用热固性的环氧树脂等绝缘树脂。底部填充树脂60可以包含二氧化硅(SiO<sub>2</sub>)等填充物。对于半导体芯片40的平面形状并无特别限定,例如可以为大约12mm见方的矩形。

[0071] 基板连接部件20设置在基板10的焊盘14p与基板30的焊盘34p之间。基板连接部件20具有将基板10和基板30电连接、并且确保基板10与基板30之间的预定间隔的功能。

[0072] 在本实施方式中,作为示例,使用了附带芯的焊球作为基板连接部件20。基板连接部件20具有大致球形的芯21以及覆盖芯21的外周面的导电材料22,并且芯21被设置为与焊盘14p及34p接触。

[0073] 作为芯21,例如可以使用由铜等金属形成的金属芯、或者由树脂形成的树脂芯等。作为导电材料22,例如可以使用包含Pb的合金、Sn和Cu的合金、Sn和Sb的合金、Sn和Ag的合金、Sn和Ag和Cu的合金等焊锡材料。可以考虑半导体芯片40的高度(厚度)来适当地确定芯21的直径。例如,芯21的直径可以为大约180 $\mu$ m,导电材料22的厚度可以为大约20 $\mu$ m,基板连接部件20的总直径可以为大约220 $\mu$ m。

[0074] 需要说明的是,虽然在图1A、图1B中将基板连接部件20在半导体芯片40的左右设置成2排,但是不限于此,基板连接部件20也可以在半导体芯片40的左右设置成3排以上。另

外,基板连接部件20可以呈末梢(peripheral)形状设置在基板10的周缘上。例如,在基板连接部件20的直径为大约200 $\mu\text{m}$ 的情况下,基板连接部件20的间距可以为大约270 $\mu\text{m}$ 。

[0075] 模塑树脂70对基板连接部件20、半导体芯片40以及底部填充树脂60进行密封,并且被填充在基板10和基板30的各自相对的表面之间。作为模塑树脂70,例如可以使用包含填充物的热固性的环氧树脂等绝缘树脂。

[0076] [第1实施方式中的半导体封装的制造方法]

[0077] 接着,对第1实施方式中的半导体封装的制造方法进行说明。图3A~图5B是示出第1实施方式中的半导体封装的制造工序的图。需要说明的是,在此,虽然仅示出将作为1个半导体封装的部分以对各工序进行说明,但是实际上会制作将作为半导体封装的多个部分,然后将其分离成单个部件以制作多个半导体封装。

[0078] 首先,在图3A所示的工序中,制作基板10。具体来说,准备使用上述的所谓的玻璃环氧基板等的绝缘层11,并且在绝缘层11的另一个面上形成布线层14。接着,在绝缘层11中形成用于露出布线层14的一个面的通孔11x,并进一步在绝缘层11的一个面上形成布线层12。布线层12与布线层14被电连接。

[0079] 在形成通孔11x之后,优选进行去污处理以除去附着于在通孔11x的底部露出的布线层14表面上的树脂残渣。例如可以通过使用CO<sub>2</sub>激光器等激光加工方法来形成通孔11x。可以使用半加成法或减成法等各种布线形成方法来形成布线层12及14。例如,可以通过铜镀层等来形成布线层12及14。

[0080] 接着,在绝缘层11的一个面上形成用于覆盖布线层12的阻焊剂层13,并且在绝缘层11的另一个面上形成用于覆盖布线层14的阻焊剂层15。阻焊剂层13例如可以通过利用丝网印刷法、辊涂法、或旋涂法等将液状或糊状的感光性的环氧树脂等绝缘树脂以覆盖布线层12的方式涂布在绝缘层11的一个面上而形成。

[0081] 同样地,阻焊剂层15例如可以通过利用同样的方法将液状或糊状的感光性的环氧树脂等绝缘树脂以覆盖布线层14的方式涂布在绝缘层11的另一个面上而形成。或者,可以层压薄膜状的感光性的环氧树脂等绝缘树脂,来代替液状或糊状的树脂的涂布。

[0082] 然后,通过对涂布或层压的绝缘树脂进行曝光及显影从而在阻焊剂层13及15中形成开口部13x及15x,并且形成焊盘12p及14p(光刻法)。需要说明的是,开口部13x及15x可以通过激光加工法或喷砂处理形成。开口部13x及15x各自的平面形状例如可以为圆形。开口部13x及15x各自的直径可以根据连接对象而任意地设计。

[0083] 之后,在阻焊剂层15的上表面上形成突起部15T。阻焊剂层15和突起部15T可以由相同材料形成。具体来说,以与阻焊剂层15同样,突起部15T可以通过在涂布液状或糊状的感光性的绝缘树脂或层压薄膜状的感光性的绝缘树脂之后,对涂布或层压的突起部15T进行曝光及显影而形成。特别地,由于薄膜状的绝缘树脂具有较高的厚度精度,因此如果由薄膜状的绝缘树脂形成突起部15T,则其在能够提高突起部15T的高度精度的方面较佳。换言之,如果使用薄膜状的绝缘树脂,则易于使突起部15T的高度接近期望值。

[0084] 接着,在图3B所示的工序中,将基板连接部件20放置于在基板10的阻焊剂层15的开口部15x内露出的焊盘14p上。然后,加热至预定温度,使构成基板连接部件20的导电材料22熔融,然后使其固化,并与焊盘14p接合。

[0085] 接着,在图3C所示的工序中,制作基板30。具体来说,准备使用上述的所谓的玻璃



环氧基板等的绝缘层31,并且在绝缘层31的一个面上形成布线层32。接着,在绝缘层31中形成用于露出布线层32的另一个面的通孔31x,并进一步在绝缘层31的另一个面上形成布线层36。布线层32与布线层36经由绝缘层31被电连接。

[0086] 在形成通孔31x之后,优选进行去污处理以除去附着于在通孔31x的底部露出的布线层32表面上的树脂残渣。例如可以通过使用CO<sub>2</sub>激光器等激光加工方法来形成通孔31x。可以使用半加成法或减成法等各种布线形成方法来形成布线层32及36。

[0087] 接着,在绝缘层31的一个面上以覆盖布线层32的方式层压热固性的环氧树脂等绝缘树脂薄膜以形成绝缘层33。或者,可以在涂布液状或糊状的热固性的环氧树脂等绝缘树脂之后,使其固化以形成绝缘层33,以代替层压热固性的环氧树脂等绝缘树脂薄膜。

[0088] 接着,在绝缘层33中形成用于贯穿绝缘层33并使布线层32的一个面露出的通孔33x。例如可以通过使用CO<sub>2</sub>激光器等激光加工方法来形成通孔33x。在形成通孔33x之后,优选进行去污处理以除去附着于在通孔33x的底部露出的布线层32表面上的树脂残渣。

[0089] 接着,在绝缘层33的一侧形成布线层34。布线层34包括填充在通孔33x内的通孔布线、以及形成在绝缘层33的一个面上的布线图案。布线层34与在通孔33x的底部露出的布线层32电连接。可以使用半加成法或减成法等各种布线形成方法来形成布线层34。

[0090] 接着,与基板10的阻焊剂层13等同样地,在绝缘层33的一个面上形成用于覆盖布线层34的阻焊剂层35,并且在绝缘层33的另一个面上形成用于覆盖布线层36的阻焊剂层37。然后,与基板10的开口部13x等同样地,在阻焊剂层35及37中形成开口部35x及37x,并且形成焊盘34p及36p(光刻法)。由此,完成基板30。

[0091] 接着,在图4A所示的工序中,在基板30的一个面上以面朝下的状态倒装地安装半导体芯片40。具体来说,首先,在基板30的焊盘34p中的与半导体芯片40连接的部分处形成接合部50。在焊盘34p上,例如可以涂布糊状的焊锡材料,并使其回流以形成接合部50。

[0092] 接着,在基板30的一个面上,以覆盖接合部50的方式,粘贴(层压)底部填充树脂60。作为底部填充树脂60,例如可以使用薄膜状的热固性的环氧树脂等绝缘树脂。此时,底部填充树脂60处于B阶段状态(半固化状态)。

[0093] 接着,准备在具有半导体集成电路的芯片主体41的电路形成面40a侧形成有突起电极42的半导体芯片40。然后,将半导体芯片40安装在拾取夹具上,并且在将接合部50及底部填充树脂60加热到预定温度的状态下,从底部填充树脂60上方经由熔融的接合部50将突起电极42的顶端部压入直至与焊盘34p的一个面接触。

[0094] 接着,在接合部50及底部填充树脂60固化之后,通过将拾取夹具从半导体芯片40上拆下,从而使半导体芯片40的突起电极42经由接合部50与基板30的焊盘34p电连接。另外,底部填充树脂60被填充在半导体芯片40的电路形成面40a与基板30的一个面之间,并且底部填充树脂60还延伸到半导体芯片40的各个侧面。换言之,以露出半导体芯片40的背面40b并覆盖电路形成面40a及侧面的方式使底部填充树脂60成形。半导体芯片40的背面40b与覆盖半导体芯片40的侧面的底部填充树脂60的上表面例如可以齐平。

[0095] 需要说明的是,可以使用液状的树脂来形成底部填充树脂60,以代替使用薄膜状的树脂的工序。在此情况下,可以在将半导体芯片40倒装地安装在基板30的一个面上之后,使液状的树脂流入半导体芯片40的电路形成面40a与基板30的一个面之间并固化,以形成底部填充树脂60。

[0096] 接着,在图4B所示的工序中,准备在其上搭载有在图3B所示的工序中制作的基板连接部件20的基板10。然后,使基板10从图3B的状态上下翻转,以使搭载在基板10上的基板连接部件20的导电材料22与焊盘34p的一个面接触的方式,将基板10层叠在基板30上。

[0097] 然后,一边对导电材料22进行加热,一边向基板30侧按压基板10。由此,基板连接部件20与基板10的焊盘14p及基板30的焊盘34p接触,基板10与基板30经由基板连接部件20被电连接。另外,利用基板连接部件20的芯21,确保基板10与基板30之间的预定间隔。

[0098] 另外,各个突起部15T的端面与半导体芯片40的背面40b接触。阻焊剂层15的下表面15a与半导体芯片40的背面40b之间的间隔等于突起部15T的高度。阻焊剂层15的下表面15a与半导体芯片40的背面40b之间的间隔例如可以为大约 $15 \sim 20\mu\text{m}$ 。

[0099] 接着,在图5A和5B所示的工序中,以密封基板连接部件20、半导体芯片40以及底部填充树脂60的方式,在基板10与基板30之间填充模塑树脂70。作为模塑树脂70,例如可以使用包含填充物的热固性的环氧树脂等绝缘树脂。模塑树脂70例如可以通过使用密封模具的传递模塑法来形成。

[0100] 具体来说,首先,如图5A所示,利用具有壳部510及型腔部520的下模500和具有壳部610及型腔部620的上模600夹持图4B所示的结构体。此时,在阻焊剂层37的下表面与型腔部520的底面接触且阻焊剂层13的上表面与型腔部620的底面接触的状态下,图4B所示的结构体被保持在下模500与上模600之间。

[0101] 需要说明的是,可以在型腔部520和/或620的内壁上设置离型膜。通过设置离型膜,从而能够防止模塑树脂70与型腔部520和/或620的内壁直接接触。作为离型膜,可以使用具有能够承受模塑树脂70的加热温度的耐热性、且易于从型腔部520和/或620的内壁剥离的膜。另外,离型膜优选具有易于随着型腔部520和/或620的内壁形状而变形的柔软性及伸展性。具体来说,作为离型膜,例如可以使用PTFE、ETFE、PET、FEP膜、含氟玻璃布、聚丙烯膜、聚氯乙烯等。

[0102] 接着,将作为模塑树脂70的液体的绝缘树脂从图5A所示的树脂注入口700沿箭头方向注入到型腔部520及620内,并且如图5B所示将液状的绝缘树脂填充到型腔部520及620内并使其固化。由此,在基板10与基板30之间形成用于密封基板连接部件20、半导体芯片40及底部填充树脂60的模塑树脂70。

[0103] 如上所述,实际上,制作将成为半导体封装的多个部分,之后将其分离成单个部件以制作多个半导体封装。换言之,在图5B所示的工序中,在将成为半导体封装的多个部分处同时形成模塑树脂70。在形成模塑树脂70之后,通过将要作为半导体封装的多个部分分离成单个部件,从而完成图1A、图1B所示的半导体封装1。

[0104] 需要说明的是,在图5B的工序中,通过绝缘树脂的注入压力而施加在基板10与基板30之间铺开方向上的力。因此,根据突起部15T的高度和绝缘树脂的注入压力,在突起部15T的端面与半导体芯片40的背面40b之间产生间隙,并且在间隙中也填充模塑树脂70。另外,当在型腔部520和/或620的内壁上设置离型膜时,由于离型膜的变形(收缩),有时在突起部15T的端面与半导体芯片40的背面40b之间也会产生间隙。

[0105] 通过在突起部15T的端面与半导体芯片40的背面40b之间的间隙中填充模塑树脂70,从而将突起部15T与半导体芯片40粘合。因此,即使例如在高温环境和低温环境反复的环境中使用半导体封装件1的情况下,也能够防止突起部15T的附近成为剥离的起点。

[0106] 然而,在突起部15T的端面与半导体芯片40的背面40b之间的间隙中填充模塑树脂70并非必须的要件。例如,根据突起部15T的高度和绝缘树脂的注入压力,也有时不在突起部15T的端面与半导体芯片40的背面40b之间的间隙中填充模塑树脂70。

[0107] 在此情况下,构成图6A、图6B所示的半导体封装1A。半导体封装1A与半导体封装1(参见图1A、图1B)的不同之处在于各个突起部15T的端面15b与半导体芯片40的背面40b接触,其他方面与半导体封装1相同。

[0108] 需要说明的是,端面与半导体芯片40的背面40b接触的突起部15T、以及端面与半导体芯片40的背面40b通过模塑树脂70粘合的突起部15T可以在1个半导体封装内混合存在。

[0109] 如上所述,在第1实施方式中的半导体封装1中,在阻焊剂层15中,设置有从阻焊剂层15的下表面15a向着半导体芯片40的背面40b突起的突起部15T。因此,当在图5B的工序中形成模塑树脂70时,即使从上下两方对填充有模塑树脂70的图4B的结构体施加压力,也能够确保阻焊剂层15的下表面15a与半导体芯片40的背面40b之间的间隙。

[0110] 由此,能够提高模塑树脂70向阻焊剂层15的下表面15a与半导体芯片40的背面40b相对的区域注入性。因此,能够利用模塑树脂70来可靠地填充阻焊剂层15的下表面15a与半导体芯片40的背面40b相对的区域。

[0111] 另外,由于能够利用模塑树脂70来可靠地填充阻焊剂层15的下表面15a与半导体芯片40的背面40b相对的区域,因此能够减小阻焊剂层15的下表面15a与半导体芯片40的背面40b之间的间隙的设计值。由此,能够降低半导体封装1的总高度。

[0112] 特别地,当在突起部15T的端面与半导体芯片40的背面40b之间的间隙中填充了模塑树脂70时,突起部15T与半导体芯片40被粘合。因此,即使例如在高温环境和低温环境反复的环境中使用半导体封装件1时,也能够防止突起部15T的附近成为剥离的起点。

[0113] <第1实施方式的变形例1>

[0114] 在第1实施方式的变形例1中,示出了突起部的设置与第1实施方式不同的半导体封装的示例。在第1实施方式的变形例1中,对于与已经说明的实施方式相同的组成部件,省略其说明。

[0115] 图7是对突起部的设置进行说明的平面示意图(其2),仅示意性地示出了半导体封装1的一部分组成要素。图7与图1A、图1B的尺寸关系并不一致。另外,在图7中,E表示设置有基板连接部件20的区域。

[0116] 虽然在第1实施方式中示出了在阻焊剂层15的与半导体芯片40在平面图中重叠的区域的多个位置处设置突起部15T的示例(参见图2),但是设置至少1个突起部15T即可。在图7的示例中,在阻焊剂层15的下表面15a的与半导体芯片40的中央部在平面图中重叠的位置处设置有1个相对较大的突起部15T。

[0117] 突起部15T的平面形状例如可以为圆形。例如,如果半导体芯片40为大约12mm见方的矩形,则可以在图7的位置处设置其平面形状是直径为大约5mm的圆形的突起部15T。

[0118] 设想完全不设置突起部15T,而当在图5B的工序中形成模塑树脂70时从上下两方对填充有模塑树脂70的图4B的结构体施加压力的情况。在该情况下,在设置有基板连接部件20的区域附近,由于通过基板连接部件20确保了间隙,因此图4B的结构体难以变形。另一方面,离设置有基板连接部件20的区域最远的阻焊剂层15的下表面15a与半导体芯片40的

背面40b相对的区域的中央部最易变形且其间隙容易变窄。

[0119] 因此,如图7所示,在图5B的工序中在间隙最容易变窄的阻焊剂层15的下表面15a与半导体芯片40的背面40b相对的区域的中央部设置突起部15T。由此,能够容易地确保阻焊剂层15的下表面15a与半导体芯片40的背面40b之间的间隙。

[0120] 以上,对优选的实施方式及其变形例进行了详细说明,但是不限于上述实施方式及其变形例,在不脱离权利要求书所记载的范围的情况下,可以对上述实施方式及其变形例进行各种变形及替换。

[0121] 例如,作为基板10或基板30,可以使用形成有更多层的布线层或绝缘层的增层(build-up)基板。此时,可以使用无芯的增层基板等。

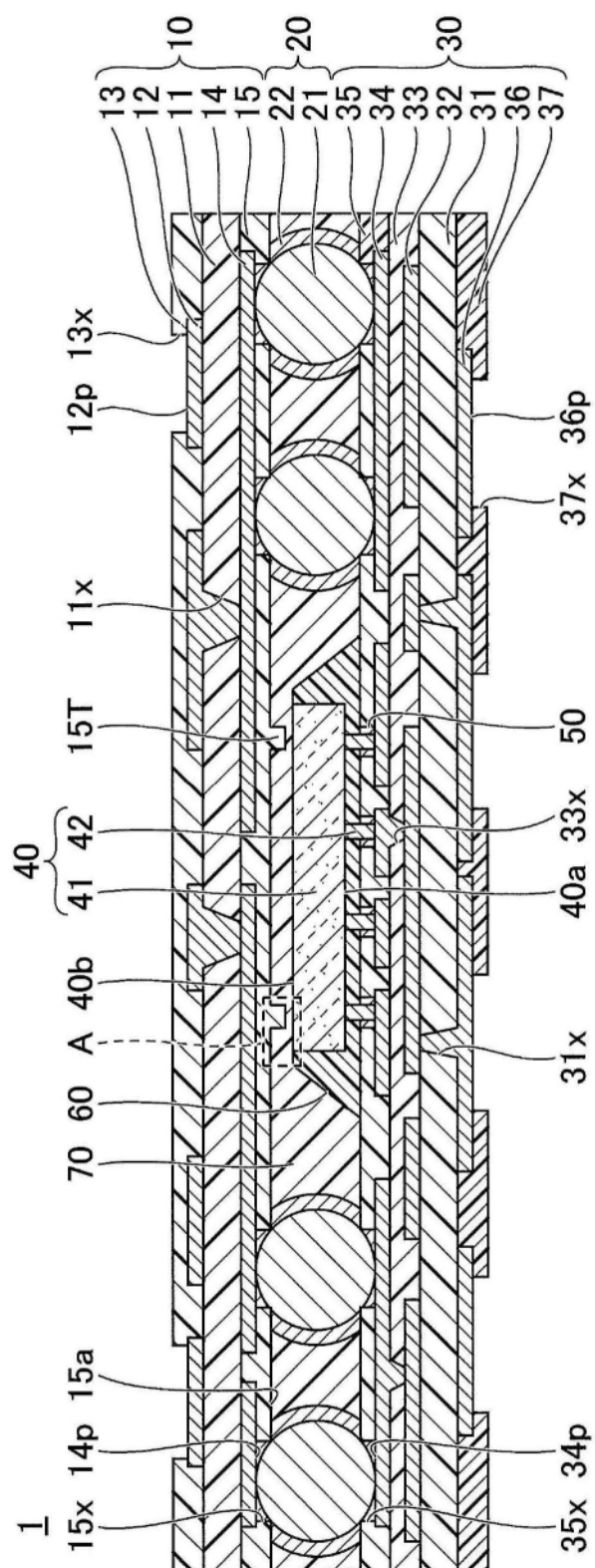


图1A

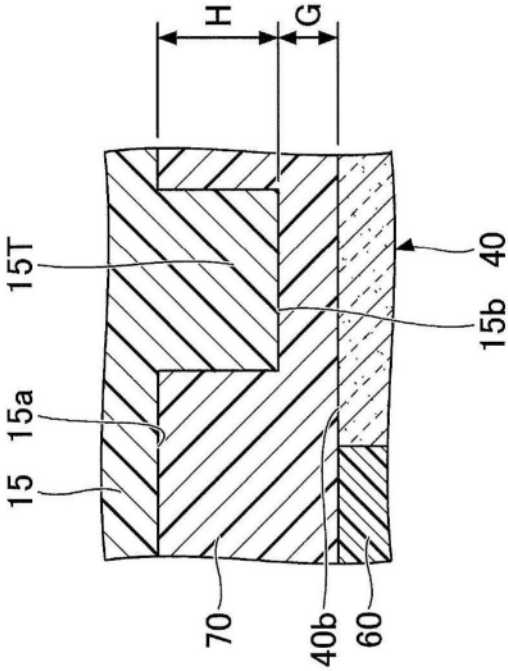


图1B

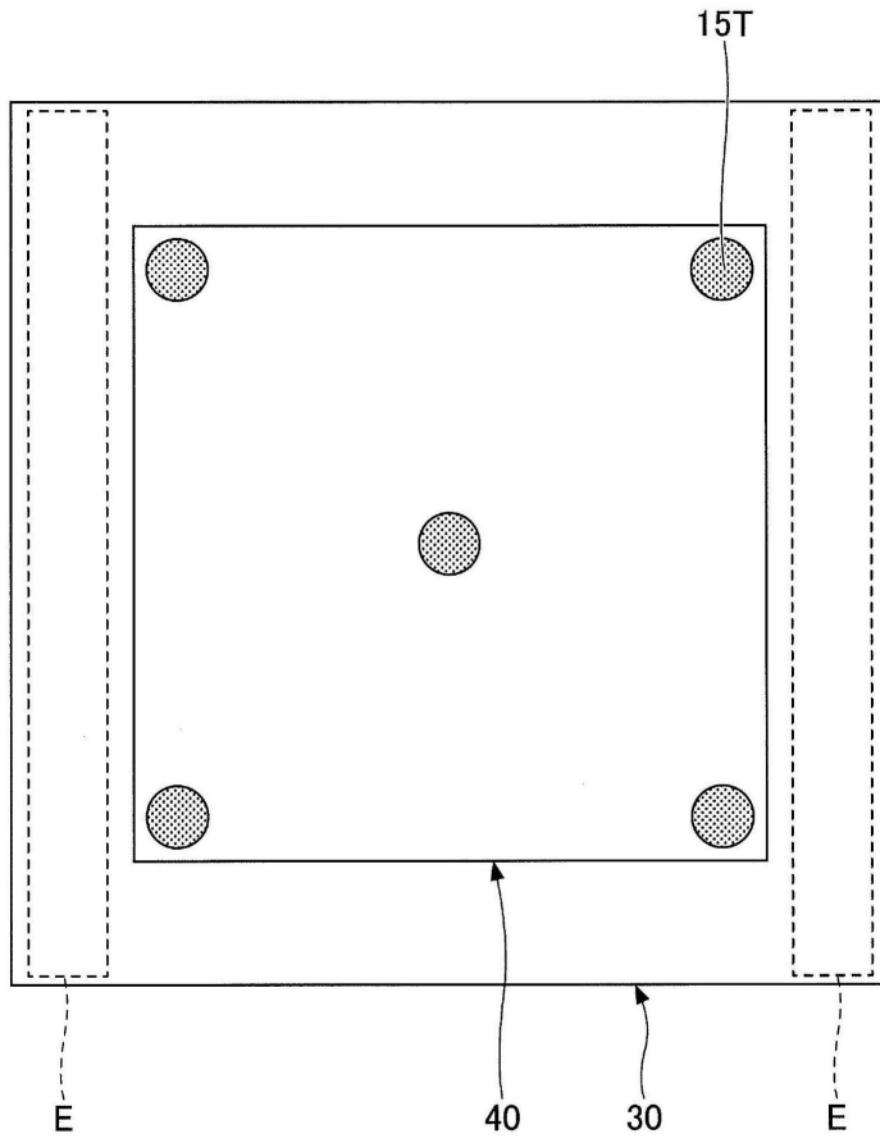


图2

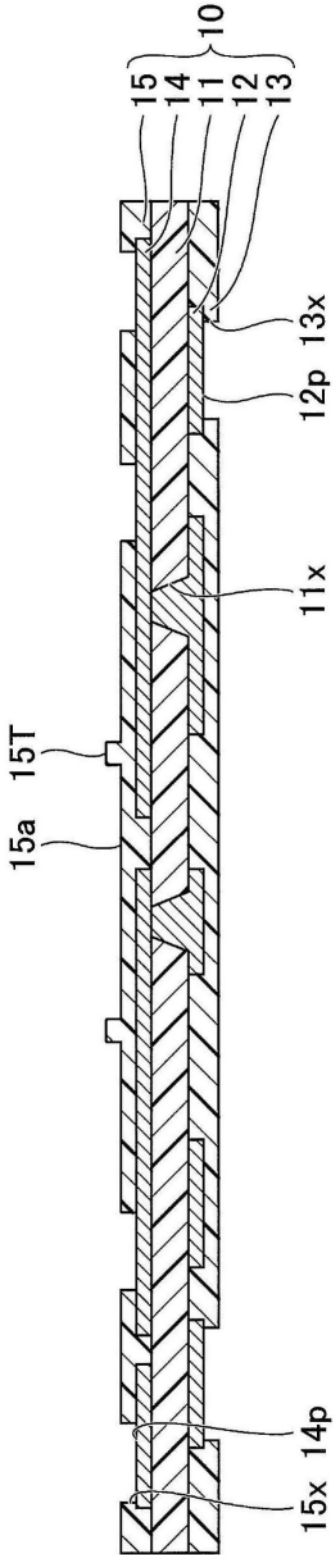


图3A



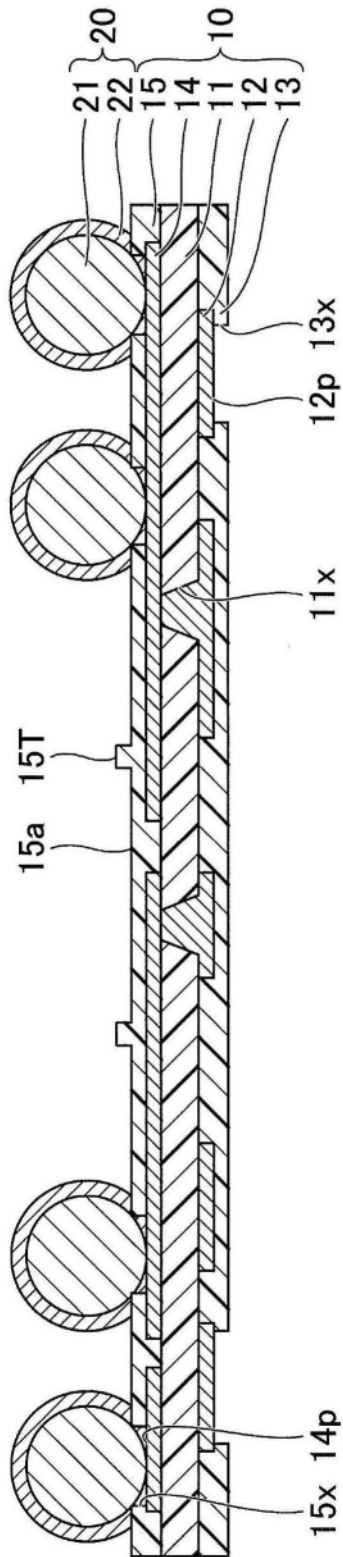


图3B

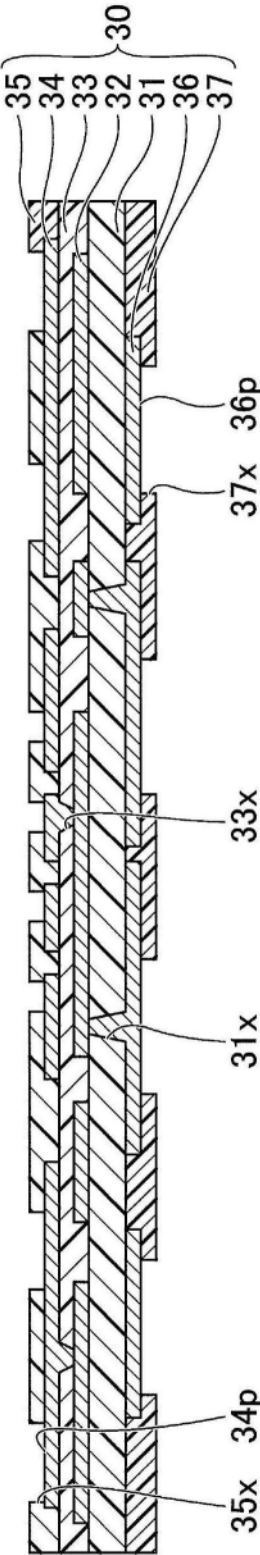


图3C

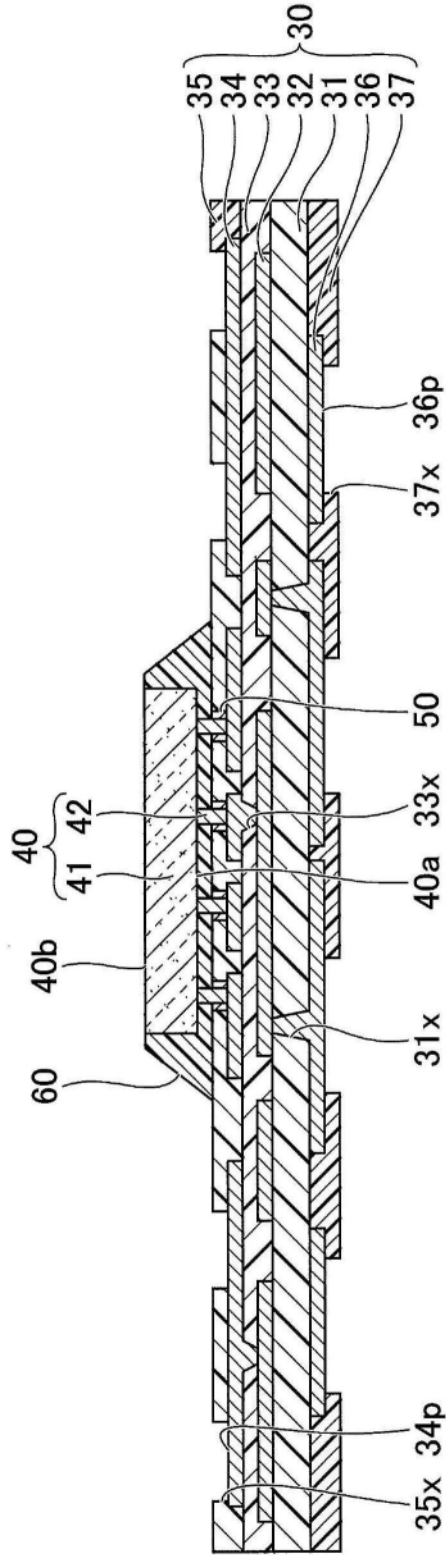


图4A

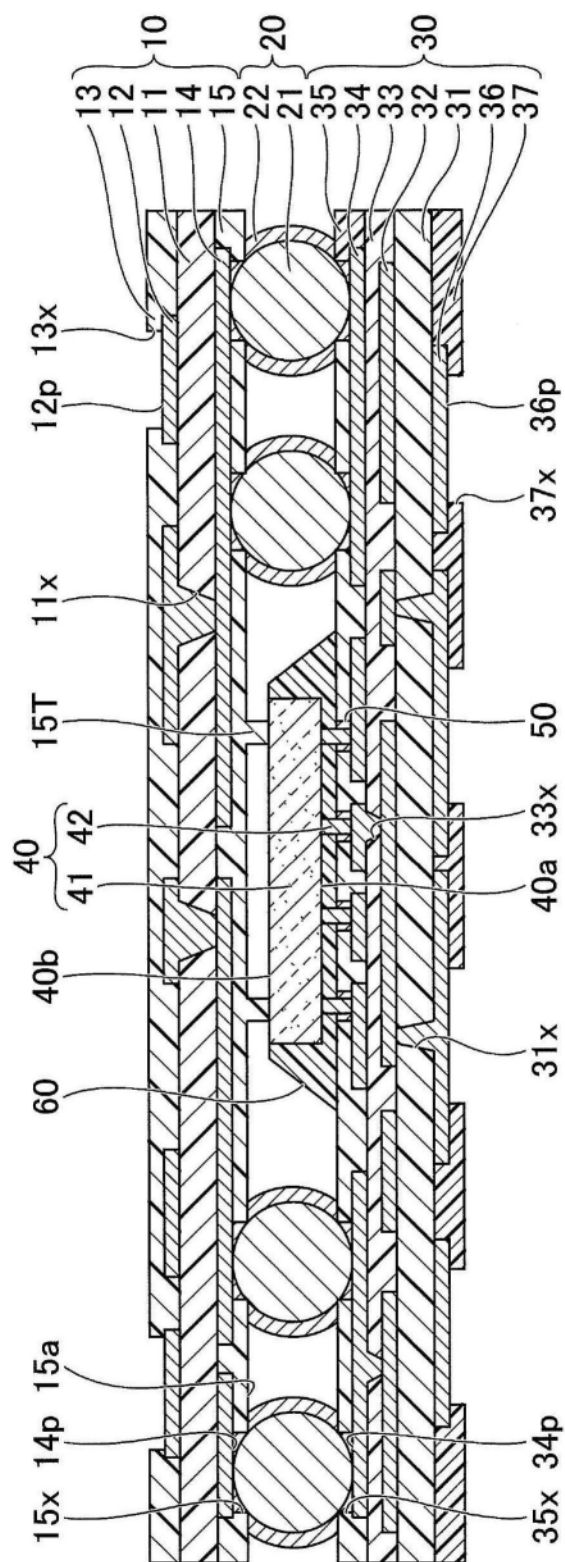


图4B

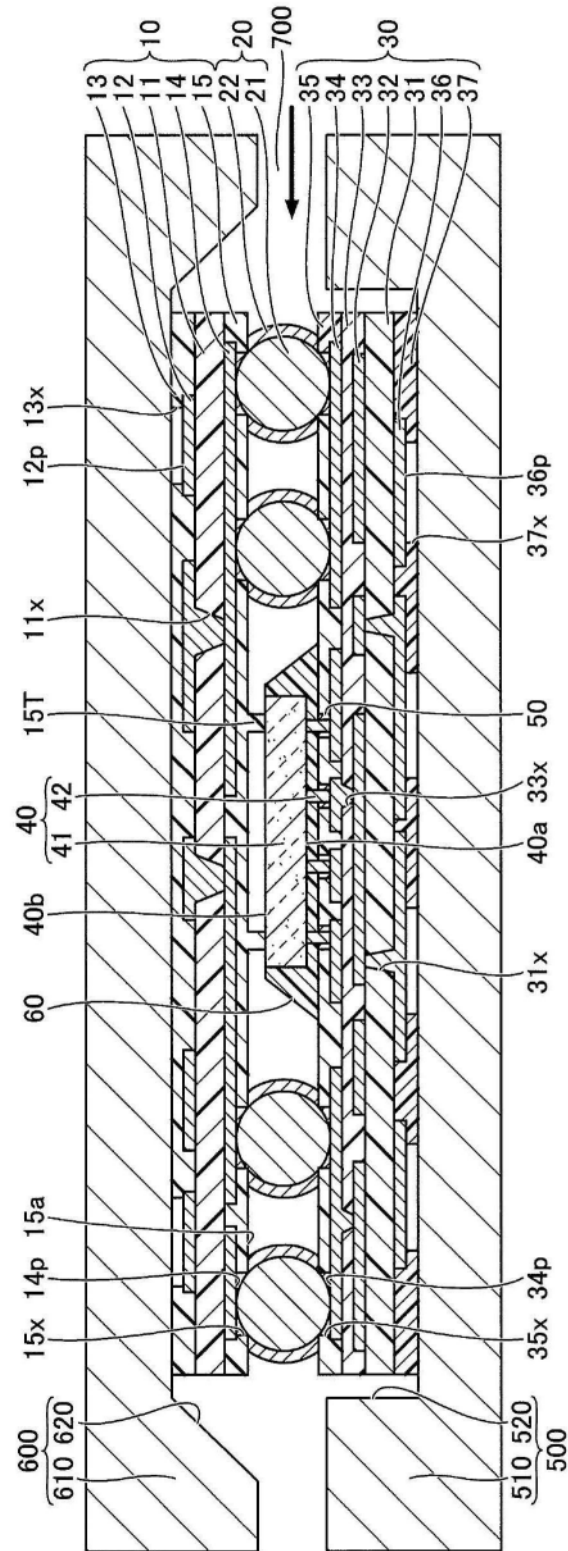


图5A

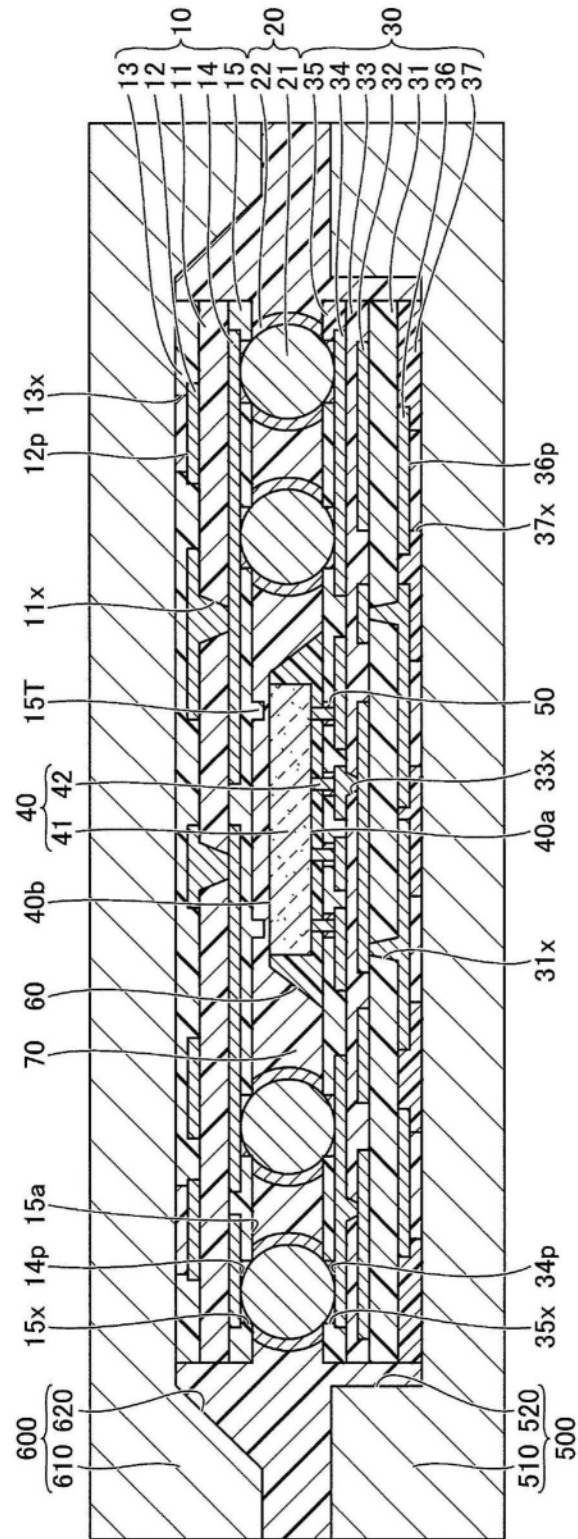


图5B

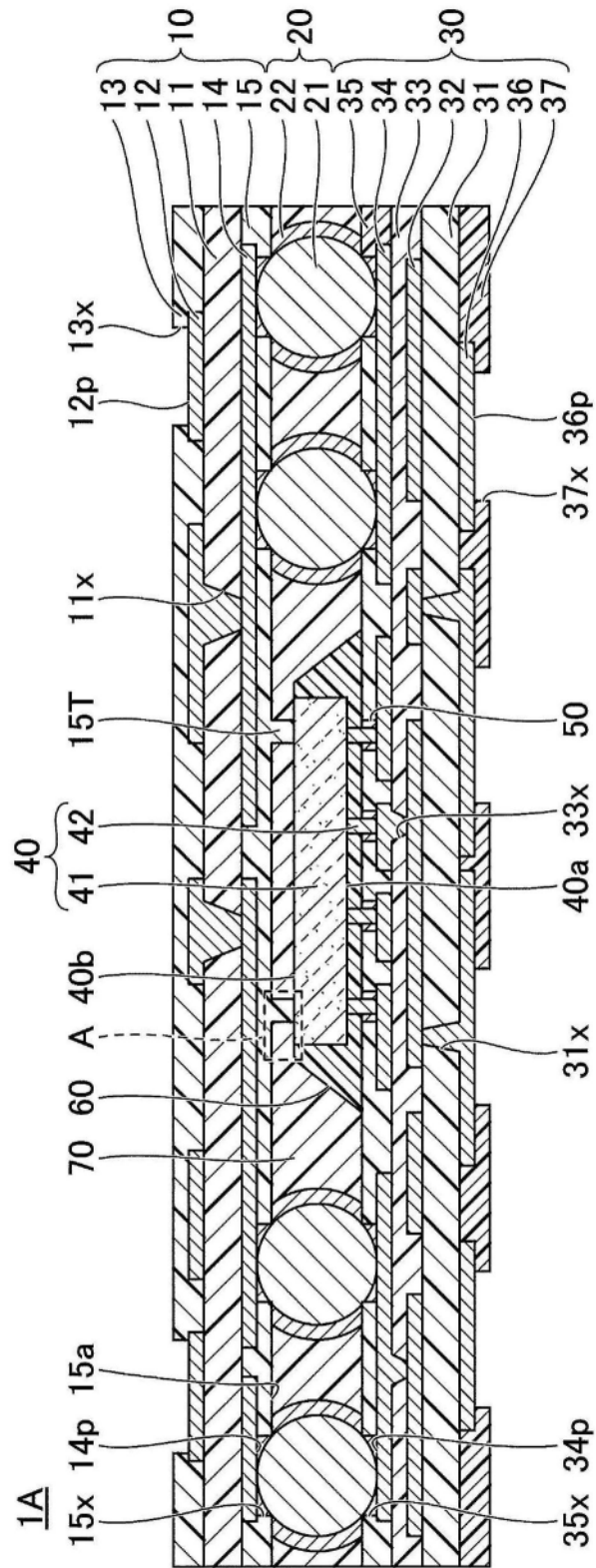


图6A

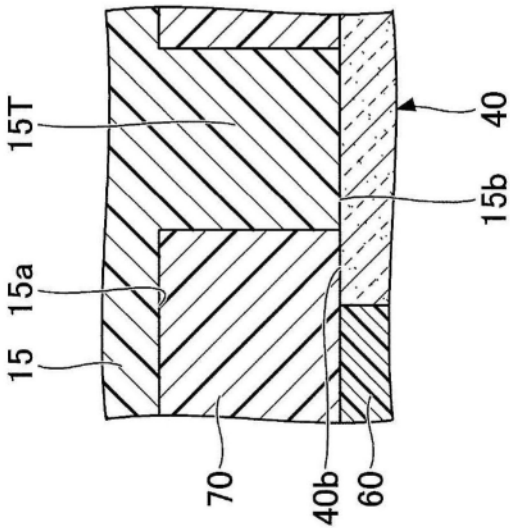


图6B



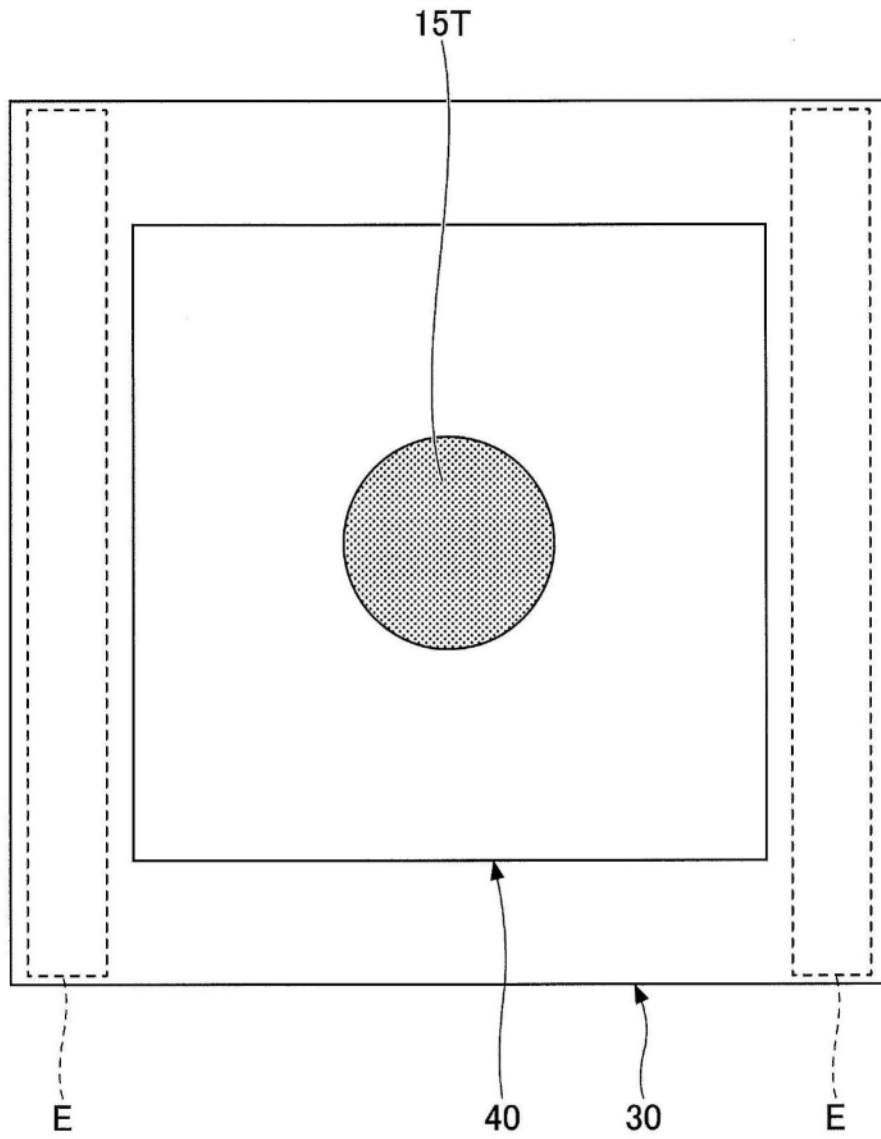


图7