

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年8月30日(2012.8.30)

【公開番号】特開2011-54873(P2011-54873A)

【公開日】平成23年3月17日(2011.3.17)

【年通号数】公開・登録公報2011-011

【出願番号】特願2009-204528(P2009-204528)

【国際特許分類】

H 01 L 27/105 (2006.01)

H 01 L 21/8246 (2006.01)

H 01 L 43/12 (2006.01)

H 01 L 27/10 (2006.01)

H 01 L 43/08 (2006.01)

H 01 L 45/00 (2006.01)

H 01 L 49/00 (2006.01)

【F I】

H 01 L 27/10 4 4 7

H 01 L 43/12

H 01 L 27/10 4 5 1

H 01 L 43/08 Z

H 01 L 27/10 4 4 8

H 01 L 45/00 A

H 01 L 45/00 Z

H 01 L 49/00 Z

【手続補正書】

【提出日】平成24年7月17日(2012.7.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

【図1】図1は、実施例1の不揮発性メモリ素子の製造方法によって得られた不揮発性メモリ素子の模式的な一部断面図である。

【図2】図2の(A)～(D)は、実施例1における不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図である。

【図3】図3の(A)、(B)及び(C)は、実施例1の不揮発性メモリ素子の製造方法を説明するための、第1磁性材料層等の模式的な一部断面図である。

【図4】図4の(A)、(B)及び(C)は、図3の(C)に引き続き、実施例1の不揮発性メモリ素子の製造方法を説明するための、第1磁性材料層等の模式的な一部断面図である。

【図5】図5の(A)及び(B)は、それぞれ、実施例1の不揮発性メモリ素子、及び、第2磁性材料層、トンネル絶縁膜及び第1磁性材料層をイオンミーリング法にてパターニングして得られた従来の不揮発性メモリ素子における、高読出し抵抗値及び低読出し抵抗値の測定結果を示すグラフである。

【図6】図6の(A)及び(B)は、実施例2における不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図である。

【図7】図7の(A)及び(B)は、それぞれ、実施例3の不揮発性メモリ素子の製造方

法によって得られた不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図、及び、等価回路図である。

【図8】図8の(A)及び(B)は、実施例3の不揮発性メモリ素子の製造方法を説明するための、第1磁性材料層等の模式的な一部断面図である。

【図9】図9の(A)及び(B)は、図8の(B)に引き続き、実施例3の不揮発性メモリ素子の製造方法を説明するための、第1磁性材料層等の模式的な一部断面図である。

【図10】図10は、図9の(B)に引き続き、実施例3の不揮発性メモリ素子の製造方法を説明するための、第1磁性材料層等の模式的な一部断面図である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正の内容】

【0094】

【情報の消去】

第2電極72に負電位(-電位)を印加すると共に、第1電極71に正電位(+電位)又はゼロ電位を印加すると、高抵抗層81内に形成されていた電流パス、あるいは、不純物準位を構成する金属原子がイオン化して、高抵抗層81内を移動してイオン源層82へと戻る。その結果、高抵抗層81内から電流パス若しくは欠陥が消滅して、高抵抗層81の抵抗値が高くなる。このとき、イオン源層82の抵抗値は元々低いので、高抵抗層81の抵抗値が高くなることにより、不揮発性メモリ素子全体の抵抗値も高くなる。つまり、不揮発性メモリ素子がオフ状態(非導通状態)となる。このときの不揮発性メモリ素子全体の抵抗が消去抵抗となる。