

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 24 年 8 月 30 日 (2012.8.30)

【公開番号】特開 2011-54873 (P2011-54873A)

【公開日】平成 23 年 3 月 17 日 (2011.3.17)

【年通号数】公開・登録公報 2011-011

【出願番号】特願 2009-204528 (P2009-204528)

【国際特許分類】

H 0 1 L 27/105 (2006.01)

H 0 1 L 21/8246 (2006.01)

H 0 1 L 43/12 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 43/08 (2006.01)

H 0 1 L 45/00 (2006.01)

H 0 1 L 49/00 (2006.01)

【F I】

H 0 1 L 27/10 4 4 7

H 0 1 L 43/12

H 0 1 L 27/10 4 5 1

H 0 1 L 43/08 Z

H 0 1 L 27/10 4 4 8

H 0 1 L 45/00 A

H 0 1 L 45/00 Z

H 0 1 L 49/00 Z

【手続補正書】

【提出日】平成 24 年 7 月 17 日 (2012.7.17)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 9

【補正方法】変更

【補正の内容】

【0 0 1 9】

【図 1】図 1 は、実施例 1 の不揮発性メモリ素子の製造方法によって得られた不揮発性メモリ素子の模式的な一部断面図である。

【図 2】図 2 の (A) ~ (D) は、実施例 1 における不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図である。

【図 3】図 3 の (A)、(B) 及び (C) は、実施例 1 の不揮発性メモリ素子の製造方法を説明するための、第 1 磁性材料層等の模式的な一部断面図である。

【図 4】図 4 の (A)、(B) 及び (C) は、図 3 の (C) に引き続き、実施例 1 の不揮発性メモリ素子の製造方法を説明するための、第 1 磁性材料層等の模式的な一部断面図である。

【図 5】図 5 の (A) 及び (B) は、それぞれ、実施例 1 の不揮発性メモリ素子、及び、第 2 磁性材料層、トンネル絶縁膜及び第 1 磁性材料層をイオンミリング法にてパターンニングして得られた従来の不揮発性メモリ素子における、高読出し抵抗値及び低読出し抵抗値の測定結果を示すグラフである。

【図 6】図 6 の (A) 及び (B) は、実施例 2 における不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図である。

【図 7】図 7 の (A) 及び (B) は、それぞれ、実施例 3 の不揮発性メモリ素子の製造方

法によって得られた不揮発性メモリ素子を構成する積層構造体の断面構造を概念的に示す図、及び、等価回路図である。

【図 8】図 8 の (A) 及び (B) は、実施例 3 の不揮発性メモリ素子の製造方法を説明するための、第 1 磁性材料層等の模式的な一部断面図である。

【図 9】図 9 の (A) 及び (B) は、図 8 の (B) に引き続き、実施例 3 の不揮発性メモリ素子の製造方法を説明するための、第 1 磁性材料層等の模式的な一部断面図である。

【図 10】図 10 は、図 9 の (B) に引き続き、実施例 3 の不揮発性メモリ素子の製造方法を説明するための、第 1 磁性材料層等の模式的な一部断面図である。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正の内容】

【0094】

[情報の消去]

第 2 電極 7 2 に負電位 (- 電位) を印加すると共に、第 1 電極 7 1 に正電位 (+ 電位) 又はゼロ電位を印加すると、高抵抗層 8 1 内に形成されていた電流バス、あるいは、不純物準位を構成する金属原子がイオン化して、高抵抗層 8 1 内を移動してイオン源層 8 2 へと戻る。その結果、高抵抗層 8 1 内から電流バス若しくは欠陥が消滅して、高抵抗層 8 1 の抵抗値が高くなる。このとき、イオン源層 8 2 の抵抗値は元々低いので、高抵抗層 8 1 の抵抗値が高くなることにより、不揮発性メモリ素子全体の抵抗値も高くなる。つまり、不揮発性メモリ素子がオフ状態 (非導通状態) となる。このときの不揮発性メモリ素子全体の抵抗が消去抵抗となる。