



[12] 发明专利说明书

专利号 ZL 200510051675.X

[45] 授权公告日 2008 年 8 月 13 日

[11] 授权公告号 CN 100411205C

[22] 申请日 2001.5.28

审查员 刘天飞

[21] 申请号 200510051675.X

[74] 专利代理机构 中国专利代理(香港)有限公司

分案原申请号 01812915.3

代理人 程天正 张志醒

[30] 优先权

[32] 2000.5.26 [33] DE [31] 10026254.6

[73] 专利权人 奥斯兰姆奥普托半导体有限责任公司

地址 联邦德国雷根斯堡

[72] 发明人 B·哈恩 U·雅各布

H·-J·卢高尔

M·蒙布罗德-范格罗

[56] 参考文献

US6060730A 2000.5.9

US5917202A 1999.6.29

JP11-220168A 1999.8.10

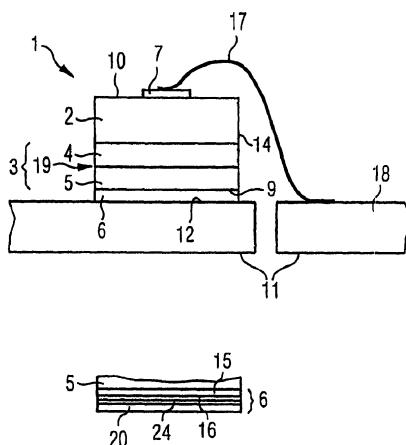
权利要求书 3 页 说明书 6 页 附图 1 页

[54] 发明名称

具有氮化镓基的辐射外延层的发光二极管芯片及制造方法

[57] 摘要

发光二极管芯片(1)，具有基于GaN的进行辐射的外延层序列，该外延层序列具有一个有源区、一个n掺杂层和一个p掺杂层。所述p掺杂层在其背向有源区的主面上设有进行反射的接触金属敷层(6)，该接触金属敷层具有一个能穿透辐射的接触层(15)和一个进行反射的层。另外还给出了一种用薄膜技术制造这种发光二极管芯片的方法以及一种具有这种发光二极管芯片的发光二极管器件。穿透辐射的接触层被布置在所述p掺杂层和所述反射层之间，而且所述的n掺杂层在其背向所述p掺杂层的主面上设有一个n接触层。所述发光二极管芯片没有衬底。



1. 发光二极管芯片 (1)，具有

-一个基于 GaN 的进行辐射的外延层序列 (3)，该外延层序列具有一个有源区 (19)、一个 n 掺杂层 (4) 和一个 p 掺杂层 (5)，

-一个分配给所述 p 掺杂层 (5) 的进行反射的接触金属敷层 (6)，以及

-一个 n 接触层 (7)，所述的 n 掺杂层 (4) 在其背向所述 p 掺杂层的正面 (8) 上设有该 n 接触层 (7)，

其中所述发光二极管芯片没有衬底。

2. 按照权利要求 1 所述的发光二极管芯片 (1)，其中：

所述接触金属敷层具有一个能穿透辐射的接触层 (15) 和一个进行反射的层 (16)，而且所述穿透辐射的接触层 (15) 被布置在所述 p 掺杂层 (5) 和所述反射层 (16) 之间。

3. 按照权利要求 2 所述的发光二极管芯片 (1)，其中：

所述的接触层 (15) 具有金属 Pt、Pd、Cr 中的至少一种，由这些金属中的至少一种组成或由这些金属中的至少两种所构成的合金组成。

4. 按照权利要求 2 所述的发光二极管芯片 (1)，其中：

所述接触层 (15) 的厚度小于或等于 10nm。

5. 按照权利要求 2 所述的发光二极管芯片，其中：

所述接触层 (15) 是一个非闭合层，它尤其具有一种岛形或网形结构，或具有一种由这些结构组合而成的结构。

6. 按照权利要求 5 所述的发光二极管芯片，其中：

所述反射层 (16) 与所述 p 掺杂层 (5) 至少部分地具有直接接触。

7. 按照权利要求 2 所述的发光二极管芯片 (1)，其中：

所述的接触层 (15) 基本具有来自一个包含铟锡氧化物 (ITO) 和 ZnO 材料的材料群中的至少一种材料。

8. 按照权利要求 7 所述的发光二极管芯片 (1)，其中：

所述接触层的厚度大于或等于 10nm。

9. 按照权利要求 2 所述的发光二极管芯片，其中：

所述反射层 (16) 含有 Ag。

10. 按照权利要求 9 所述的发光二极管芯片 (1)，其中：

所述反射层（16）至少部分地由来自一个包含 PtAg 合金和 PdAg 合金材料的材料群中的一种材料组成。

11. 按照权利要求 2 所述的发光二极管芯片（1），其中：

所述反射层（16）覆盖了大于所述 p 掺杂层（5）的背向所述有源区（19）的主面（9）的 50%。

12. 按照权利要求 11 所述的发光二极管芯片（1），其中：

所述反射层（16）覆盖了所述 p 掺杂层（5）的背向所述有源区（19）的整个主面（9）。

13. 按照权利要求 2 所述的发光二极管芯片，其中：

所述进行反射的接触金属敷层（16）在其背向所述进行辐射的外延层序列（3）的那一侧具有另一个金属层（20）。

14. 按照权利要求 13 所述的发光二极管芯片，其中：

所述另一个金属层具有 Au 或 Al。

15. 按照权利要求 1 所述的发光二极管芯片，其中：

所述的 n 接触层（7）只覆盖了所述背向 p 导电层（5）的主面（8）的一部分，而且

光耦合输出是从所述芯片（1）经所述 n 导电层（4）的主面（8）的敞露区域和经芯片边缘（14）实现的。

16. 按照权利要求 1 所述的发光二极管芯片，其中：

所述的芯片（1）只具有一个所述的外延层序列（3），该外延层序列具有一个进行反射的接触金属敷层（6）和另一个接触金属敷层（7）。

17. 按照权利要求 16 所述的发光二极管芯片（1），其中：

所述外延层序列的厚度小于或等于 30 μm 。

18. 具有上述权利要求中任一项所述的发光二极管芯片的发光二极管器件，其中：

所述外延层序列（3; 4, 5, 19）通过进行反射的接触金属敷层（6）被导热地连接到一个散热器上。

19. 具有权利要求 1-17 中任一项所述的发光二极管芯片的发光二极管器件，其中：

所述的芯片（1）被安装到 LED 外壳（21）的一个导热的芯片安装区（12）上，尤其是被安装到所述 LED 外壳（22）的一个导体框（11）或导轨（22）上，

而且所述进行反射的接触金属敷层（6）位于所述的芯片安装面（12）上。

20. 用于制造权利要求 1-16 之一所述的发光二极管芯片的方法，其中：

(a) 在一个生长衬底（2）上生长外延层序列（4, 5, 19），使得 p 掺杂层（5）背向所述的生长衬底（2），

(b) 在所述的 p 掺杂层（5）上敷设进行反射的接触金属敷层（6），以及

(c) 去掉所述的生长衬底（2）。

具有氮化镓基的辐射外延层的发光二极管芯片 及制造方法

本申请是申请号为 01812915.3、申请日为 2001 年 5 月 28 日、发明名称为“具有基于氮化镓的辐射外延层序列的发光二极管芯片及其制造方法”的发明专利申请的分案申请。

技术领域

本发明涉及一种具有基于 GaN 的辐射外延层序列的发光二极管芯片，该发光二极管芯片的制造方法，以及具有这种发光二极管芯片的发光二极管器件。

背景技术

“基于 GaN”在下文尤其被理解为所有三元和四元的、基于 GaN 的混合晶体，譬如 AlN、InN、AlGaN、InGaN、InAlN 和 AlInGaN，以及 GaN 本身。

在制造基于 GaN 的发光二极管芯片时存在一个基本问题，即：p 掺杂层、尤其是 p 掺杂 GaN 或 AlGaN 层所能达到的最高导电率不足以用常规的前侧接触金属敷层来在芯片的整个横截面上实现电流扩张，其中所述的金属层在其它材料系的发光二极管芯片中是公知的（为尽可能更高地进行辐射耦合输出，这种金属层只覆盖了前侧的一小部分）。

p 导电层在导电衬底上的生长 - 由此也许可以在 p 导电层的整个横截面上实现电流注入 - 不会导致经济上合理的结果。其原因可以描述如下。首先，制造导电且晶格匹配的衬底（譬如 GaN 衬底）以便生长基于 GaN 的层，这是与高技术费用联系在一起的；其次，在适合于非掺杂和 n 掺杂 GaN 化合物的非晶格匹配的衬底上，生长 p 掺杂的基于 GaN 的层会导致不能充分满足发光二极管的晶体质量。

在用于克服上述问题的已知解决方案中，在所述 p 导电层的与衬底相对的那一侧整个平面地敷设一个能穿透辐射的接触层，或敷设一个附加的导电性能良好的电流扩张层，该层设有一个焊接接触。

但所述的第一种建议具有以下缺点，即辐射的绝大部分被所述的接触层吸收。在第二种建议中需要附加的处理步骤，这便大大增加了

制造费用。

发明内容

本发明的首要任务在于，以更好的电流扩张性来改进本文开头所述的那种发光二极管芯片，而且使其附加的制造成本保持较低。另外，还提供一种有源区具有改善的导热性的发光二极管器件。

根据本发明的发光二极管芯片，具有

- 一个基于GaN的进行辐射的外延层序列，该外延层序列具有一个有源区、一个n掺杂层和一个p掺杂层，
- 一个分配给所述p掺杂层的进行反射的接触金属敷层，而且
- 一个n接触层，所述的n掺杂层所述n掺杂层在其背向所述p掺杂层的主面上设有该n接触层，其中所述发光二极管芯片没有衬底。

在本发明的发光二极管中，p掺杂层在其背向有源层的主面上设有一个进行反射的接触金属敷层。进行反射的合适金属层譬如是基于Ag的金属层。“基于Ag”可以理解为其电和光特性主要由Ag确定的所有金属。尤其是含有大部分Ag的金属。

所述的接触金属敷层有利地实现了一方面与通往外延层序列的低过渡电阻进行良好的欧姆接触。另一方面它还有利地具有较高的反射能力和在上述频谱范围内具有低吸收性。由此可以把射向它的电磁波辐射以较高的反射率返回到芯片中。该被返回的辐射然后可以通过芯片的敞露侧面而从该芯片输出去。

在一种优选实施方案中，所述进行反射的接触金属敷层至少部分地由PtAg和/或PdAg合金组成。

所述进行反射的接触金属敷层优选地覆盖了大于所述p掺杂层的背向所述有源层的主面的50%，尤其是覆盖了其100%。由此实现给有源区的整个横截面提供电流。

为了使所述进行反射的接触金属敷层在p掺杂层上达到所需的附着强度，优选地在所述的两个层之间设立一个穿透辐射的接触层，该接触层譬如主要具有金属群Pt、Pd、Cr中的至少一种。

由此，所述进行反射的接触金属敷层可以简单地在其电特性和反射特性方面得到优化。

所述类型的接触层的厚度优选地小于或等于10nm。从而使该层中的光损耗有利地被保持得较低。

特别有利的是，所述接触层具有一个非闭合的、尤其是一种岛形或网形的结构。由此可以有利地实现：所述基于 Ag 的反射层至少部分地与所述的 p 掺杂层具有直接接触，以便正面地影响电和光特性。

在另一优选实施方案中，所述的接触层基本由铟锡氧化物 (ITO) 和/或 ZnO 组成，并优选地具有大于或等于 10nm 的厚度。利用这种接触层可以有利地实现非常好的电流扩张，同时使辐射吸收很低。

另外优选的是，在所述的反射层上设有一个具有焊接能力的层，它尤其是基本上包括一个由 Ti/Pt 或 TiWN 和由 Au 或 Al 组成的扩散屏障，由此改善了进行反射的接触金属敷层的可焊性。

在本发明的另一种发光二极管芯片中，所述的芯片只具有外延层，该外延层的总厚度小于或等于 30μm。为此，在所述外延层序列进行外延生长之后把生长衬底去掉。所述 p 掺杂外延层在其背向所述 n 掺杂的外延层的主面上整个平面地设有进行反射的接触金属敷层。所述 n 掺杂的外延层在其背向所述 p 掺杂的外延层的主面上有一个 n 接触金属敷层，该敷层只覆盖了所述主面的一部分。光耦合输出是从所述芯片经所述 n 导电外延层的主面的敞露区域和经芯片边缘实现的。

在这种类型的发光二极管芯片中，生长衬底既可以是电绝缘的，也可以是不穿透辐射的，因此优选地只在最佳的生长条件方面对其进行选择。这类所谓的薄膜发光二极管芯片的特殊优点在于，在衬底内不会发生光损耗，并实现了改善的辐射输出。

本发明的发光二极管芯片还具有以下优点，即：可以把进行辐射的有源区 - 在该区域中把工作时导入芯片的大部分电能转换成热能 - 安置到非常靠近于散热器；所述的外延层序列实际上可以直接地 - 中间只有 p 掺杂的外延层 - 热耦合到散热器上。因此可以非常有效地冷却芯片，提高所发出的辐射的波长稳定性。

在本发明的发光二极管芯片中，由于接触是整个平面的，所以有利地降低了正向电压。

在具有本发明发光二极管芯片的本发明发光二极管器件中，芯片利用其 p 侧、也即利用进行反射的接触金属敷层被安装到 LED 外壳的芯片安装面上，尤其是 LED 外壳的导体框或导轨上。

本发明还涉及一种具有上述发光二极管芯片的发光二极管器件，其中：所述外延层序列通过进行反射的接触金属敷层被导热地连接到一个

散热器上。

本发明另外还涉及具有上述发光二极管芯片的发光二极管器件，其中：所述的芯片被安装到 LED 外壳的一个导热的芯片安装区上，尤其是被安装到所述 LED 外壳的一个导体框或导轨上，而且所述进行反射的接触金属敷层位于所述的芯片安装面上。

相应地，根据本发明的用于制造上述发光二极管芯片的方法，其中：(a) 在一个生长衬底上生长外延层序列，使得 p 掺杂层背向所述的生长衬底，(b) 在所述的 p 掺杂层上敷设进行反射的接触金属敷层，以及(c) 去掉所述的生长衬底。

根据另一种用于制造上述发光二极管芯片的方法，其中：(a) 在一个生长衬底上生长外延层序列，使得 p 掺杂层背向所述的生长衬底，(b) 在所述的 p 掺杂层上敷设进行反射的接触金属敷层，以及(c) 去掉所述的生长衬底。

附图说明

本发明的其他优选改进方案由下面结合附图 1a-2 所讲述的实施例中得出。其中：

图 1a 简要地示出了第一实施例的剖面图；

图 1b 简要地示出了有利的反射接触金属敷层；

图 2 简要地示出了第二实施例的剖面图。

在不同实施例的附图中，相同的或起相同作用的部件分别用相同的参考符号表示。

具体实施方式

在图 1a 的发光二极管芯片 1 中，在 SiC 衬底 2 上敷设一个辐射的外延层序列 3。该外延层序列由一个 n 导电掺杂的 GaN- 或 AlGaN- 外延层 4 和一个 p 导电掺杂的 GaN- 或 AlGaN- 外延层 5 组成。同样，譬如可以设立一个基于 GaN 的外延层序列 3，它具有一个双异质结构、一个单量子阱 (SQW) 结构或多量子阱 (MQW) 结构，其具有一个或多个譬如由 InGaN 或 InGaAlN 组成的非掺杂层 19。

所述的 SiC 衬底 2 是导电的，并且对从外延层序列 3 的有源区 19 发出的辐射是可以穿透的。

在其与 SiC 衬底 2 向背的 p- 侧 9 上，在所述外延层序列 3 上整个平面地敷设了一个进行反射而又具有焊接能力的基于 Ag 的接触金属敷

层 6。该金属层譬如基本由 Ag、PtAg 和/或 PdAg 合金组成。

但接触金属敷层 6 也可以象图 1b 所示的那样，从外延层序列 3 出发由一个穿透辐射的第一层 15 和一个进行反射的第二层 16 构成。

所述的第一层 15 譬如基本上由 Pt, Pd 和/或 Cr 组成，而且厚度小于或等于 10nm，以便使辐射吸收保持得较低。可选地，它可以由铟锡氧化物 (ITO) 和/或 ZnO 组成。于是它优选地具有大于或等于 10nm 的厚度，因为该材料只表现出非常低的辐射吸收性。较大的厚度对电流扩张是有利的。

第二层 16 譬如基本上由 Ag、PtAg 和/或 PdAg 合金组成。

为了改善可焊性，在基于 Ag 的层上敷设另一金属层 20。该金属层譬如由 Au 或 Al 组成。作为第二层 16 和所述另一金属层 20 之间的扩散屏障 24 可设立一个由 Ti/Pt 或 TiWN 组成的层。

在其背向外延层序列 3 的正面 10 上给所述的 SiC 衬底 2 装设了一个接触金属敷层 7，它只覆盖了该正面 10 的一部分，并被构造为用于金属线焊接的焊接盘。所述的接触金属敷层 7 譬如由一个涂敷在 SiC 衬底 2 上的、随后再跟随一个 Au 层的 Ni 层组成。

芯片 1 借助管芯焊接而利用其 p 侧、也即利用反射接触金属敷层 6 被安装到发光二极管 (LED) 外壳的接线框 11 (导线框) 的芯片安装面 12 上。所述的 n 接触金属敷层 7 通过金属焊丝 17 被连接到接线框 11 的连接部分 18 上。

芯片 1 的光输出通过所述 SiC 衬底 2 的正面 10 的敞露区域和芯片边缘 14 来实现。

可选地，芯片 1 具有一个在所述外延层序列 3 生长后变薄的 SiC 衬底 2，以便在辐射吸收和辐射输出方面优化所述衬底 2 的厚度。

图 2 所示的实施例与图 1a 的不同之处一方面在于，芯片 1 只具有外延层、也即外延层序列 3 而没有衬底层。后者在所述外延层生长之后已经譬如借助腐蚀和/或研磨而被去掉。芯片高度约为 25μm。

就这类所谓的薄膜 LED 芯片的优点而言，可以参见本说明书的一般描述。另一方面，所述的外延层序列 3 具有双异质结构、单量子阱 (SQW) 结构或多量子阱 (MQW) 结构，其具有一个或多个非掺杂的层 19，譬如由 InGaN 或 InGaAlN 组成。

芯片 1 借助管芯焊接而利用其 p 侧、也即利用反射接触金属敷层 6

被安装到发光二极管 (LED) 外壳 21 的导轨 22 的芯片安装面 12 上。

所述的 n 接触金属敷层 7 通过金属焊丝 17 被连接到另一导轨 23 上。

本发明借助上述实施例所进行的阐述显然不应理解为是对本发明的限制。本发明尤其还可以应用于所有的发光二极管芯片，其中远离生长衬底的外延层具有不足的导电性能。

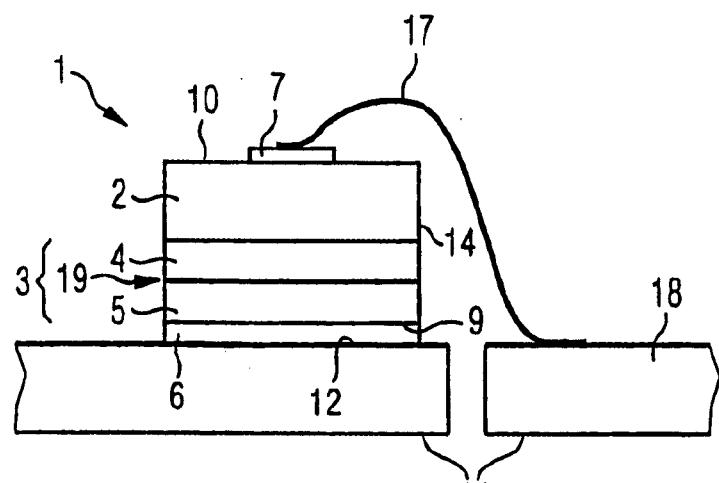


图 1a

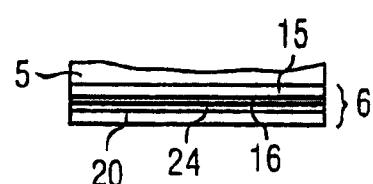


图 1b

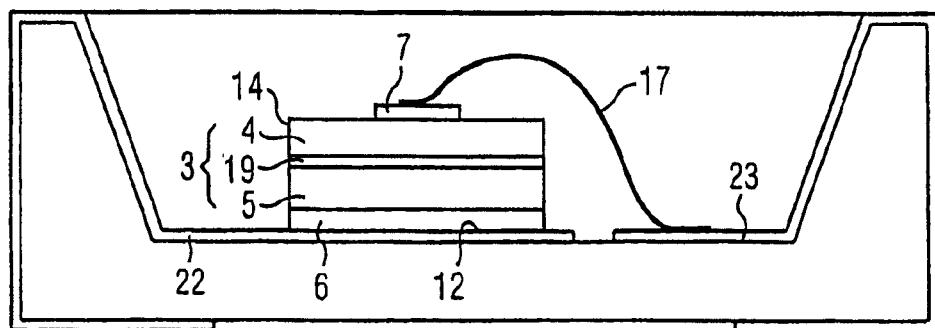


图 2