

發明專利說明書**公告本**

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96148970

※申請日期：96 年 12 月 20 日

※IPC 分類：H01L 33/00(2006.01)
(2010.01)**一、發明名稱：**

(中) III族氮化物半導體層之製造方法，及III族氮化物半導體發光元件，以及燈
 (英) Method of producing group-III nitride semiconductor layer, group-III nitride semiconductor light-emitting device and lamp thereof

二、申請人：(共 1 人)

1. 姓 名：(中) 昭和電工股份有限公司

(英) SHOWA DENKO K. K.

代表人：(中) 1. 高橋恭平

(英) 1. TAKAHASHI, KYOHEI

地 址：(中) 日本國東京都港區芝大門一丁目一三番九號

(英) 13-9, Shibadaimon 1-chome, Minato-ku, Tokyo, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 2 人)

1. 姓 名：(中) 篠原裕直

(英) SHINOHARA, HIRONAO

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 酒井浩光

(英) SAKAI, HIROMITSU

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2006/12/22 ; 2006-346000 ☒ 有主張優先權2. 日本 ; 2007/08/30 ; 2007-224496 ☒ 有主張優先權

- 3.日本 ; 2007/10/22 ; 2007-274376 ☒有主張優先權
4.日本 ; 2007/11/02 ; 2007-286690 ☒有主張優先權

五、中文發明摘要

發明之名稱：III 族氮化物半導體層之製造方法，及
III 族氮化物半導體發光元件，以及燈

本發明係一種 III 族氮化物半導體層之製造方法，及 III 族氮化物半導體發光元件，以及燈，其中，本發明之目的係為提供：可得到對於可適合使用於對內部量子效率及光取出效率優越之發光元件的形成之結晶性優越之 III 族氮化物半導體層的製造方法，如根據本發明，屬於形成單結晶之 III 族氮化物半導體層 103 於基板 101 上之 III 族氮化物化合物半導體層之製造方法，其中，具備經由於基板 101 之 (0001)C 面上，形成由非平行之表面 12c 而成之複數凸部 12 於前述 C 面之情況，形成由前述 C 面而成之平面 11 與由前述凸部 12 而成之上表面 10 於前述基板 101 上之基板加工工程，和於前述上表面 10 上，使前述 III 族氮化物半導體層 103 磊晶，由 III 族氮化物半導體層 103 埋入前述凸部 12 之磊晶工程的 III 族氮化物化合物半導體層之製造方法。

六、英文發明摘要

發明之名稱：METHOD OF PRODUCING GROUP-III NITRIDE
SEMICONDUCTOR LAYER, GROUP-III NITRIDE
SEMICONDUCTOR LIGHT-EMITTING DEVICE
AND LAMP THEREOF

The object of the present invention is to provide a production method that enables production of a group-III nitride semiconductor layer having excellent crystallinity which can be used preferably for forming a light-emitting device having excellent internal quantum efficiency and light extraction efficiency. According to the present invention, the production method is a method of producing a group-III nitride semiconductor layer wherein a monocrystal group-III nitride semiconductor 103 is formed on a substrate 101, the method including: a substrate-processing step where a plurality of projected parts 12 which include a surface 12c which is not parallel to a (0001) c-plane of the substrate 101 are formed on the c-plane whereby a top surface 10 which includes a flat surface 11 formed of the c-plane and the projected part 12 are formed on the substrate 101; and an epi-step where the group-III nitride semiconductor layer 103 is formed on the top surface 10 by epitaxial growth whereby the projected parts 12 are covered with the group-III nitride semiconductor layer 103.

七、指定代表圖：

(一)、本案指定代表圖為：第 (1) 圖

(二)、本代表圖之元件代表符號簡單說明：

10：上面

11：平面

12：凸部

12a：基部

12b：側面

12c：表面

101：基板

102：緩衝層

103：III族氮化物半導體層

103a：表面

h：高度

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明係有關適合使用於發光二極體(LED)之 III 族氮化物半導體層之製造方法，及 III 族氮化物半導體發光元件，以及燈。

本申請專利係依據對於日本國在 2006 年 12 月 22 日所提出申請之日本特願 2006-3460 號，在 2007 年 8 月 30 日所提出申請之日本特願 2007-224496 號，在 2007 年 10 月 22 日所提出申請之日本特願 2007-274376 號，以及在 2007 年 11 月 2 日所提出申請之日本特願 2007-286690 號，主張優先權，並引用其內容於此。

【先前技術】

近年來，作為發射短波長的光之發光元件用之半導體材料，III 族氮化物半導體則受到注目，而 III 族氮化物半導體係由一般式 $Al_xGa_yIn_zN$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ ， $x+y+z=1$) 所表示，並於以藍寶石單結晶為始，由各種氧化物或 III-V 族化合物而成之基板上方，經由有機金屬化學氣相成長法(MOCVD 法)或分子線磊晶法(MBE 法)等所形成。

在使用 III 族氮化物半導體之一的發光元件中，於藍寶石單結晶基板的上方，以由 III 族氮化物半導體而成之 n 型半導體層，發光層，p 型半導體層的順序加以層積，而藍寶石基板係因為為絕緣體，故其元件構造係一般

而言，形成於 p 型半導體層上之正極與形成於 n 型半導體層上之負極則成為在於同一面上的構造，對於如此之 III 族氮化物半導體發光元件，係有著對於正即使用透明電極而從 p 型半導體側取出光的面朝上方式，和對於正即使用 Ag 等之高反射膜而從藍寶石基板側取出光的覆晶封裝方式之 2 種類。

作為如此之發光元件的輸出之指標，使用外部量子效率，而如外部量子效率為高，可說是輸出高之發光元件，而外部量子效率係為相互對照內部量子效率與光取出效率之構成，而內部量子效率係指注入於元件的電流能量，在發光層變換為光的比例，而光取出效率係指在發光層產生的光之中可取出於發光元件之外部的光的比例，隨之，對於使外部量子效率提升，係有必要改善光取出效率。

為了改善光取出效率，主要有 2 種方法，第 1 係為使經由形成於光取出面之電極等的光吸收降低之方法，另 1 種係為使對於經由發光元件與其外部的媒體之折射率不同所產生之發光元件的內部的光封入降低的方法。

為了使發光元件的光取出效率提升而於 p 型半導體上設置透明電極之情況，以往係使用由 Ni/Au 等而成之金屬透明電極，但在最近係使用由 ITO 等之透光性導電氧化膜而成之電極，而作為 Ni/Au 等之金屬透明電極置換為由 ITO 等之透光性導電氧化膜而成之電極的理由之一，可舉出可經由使用透光導電氧化膜而降低發光的吸收情況。

另外，作為使對於發光元件之內部的光封閉降低的方

法，係可舉出於發光元件之光取出面，形成凹凸之技術(例如，參照專利文獻 1)。

但，在經由機械加工或化學加工而於光取出面形成凹凸的發光元件之中，經由於光取出面施以加工的情況而加上負荷於半導體層，對於發光層留下損傷，另外，在於光取出面形成凹凸之條件下，將半導體層成長之發光元件中，因半導體層的結晶性產生劣化，故發光層成為含有缺陷之構成，因此，於光取出面形成凹凸的情況，雖光取出效率提升，但內部量子效率則下降，而有著無法使發光強度增加情況之問題。

因此，提案有並非於光取出面形成凹凸，而於藍寶石基板的表面形成凹凸，並於其上方使 III 族氮化物半導體層成長之方法(例如，參照專利文獻 2)，而在其方法之之中，藍寶石基板與 III 族氮化物半導體層之界面則呈為凹凸，經由在根據藍寶石基板與 III 族氮化物半導體層之折射率的不同之界面的光亂反射，可使對於發光元件之內部的光封閉降低，進而可使光取出效率提升。

[照專利文獻 1]日本特許第 2836687 號公報

[照專利文獻 2]日本特開 2002-280611 號公報

【發明內容】

[欲解決發明之課題]

但，於藍寶石基板的表面形成凹凸，並於其上方，使單結晶之 III 族氮化物半導體層磊晶之情況，使有著表面

為平坦，結晶性優越之 III 族氮化物半導體層成長之情況困難的問題。

例如，於藍寶石基板之 C 面上形成凸部，並於其上方，使含有單結晶之 GaN 的 III 族氮化物半導體層磊晶之情況，有著於從位置在凸部的頂部之 C 面成長之半導體層，和從位置在凸部之基部周邊的 C 面成長之半導體層合體之部分，容易產生轉位等之結晶缺陷，而使結晶性優越之半導體層成長情況困難。

並且，成長於基板上之單結晶的 III 族氮化物半導體層之結晶性，係對於構成由層積於其 III 族氮化物半導體層之上方的 n 型層，發光層，p 型層而成之 LED 構造的半導體層之結晶性帶來影響，因此，當成長於基板上之單結晶的 III 族氮化物半導體層之結晶性並非良好時，LED 構造之結晶性亦成為不良之構成，其結果，於藍寶石基板的表面形成凹凸之情況，雖發光元件之光取出效率提升，但有著內部量子效率下降，或 LED 之泄漏電流增大之情況。

本發明係有鑒於上述課題所作爲之構成，其目的為提供得到對於可適合使用於對內部量子效率及光取出效率優越之發光元件的形成之結晶性優越之 III 族氮化物半導體層的 III 族氮化物半導體層之製造方法。

另外，其目的為提供於經由上述之製造方法所製造之 III 族氮化物半導體層上，形成有 LED 構造，對於內部量子效率及光取出效率優越，並洩漏少之 III 族氮化物半導

體發光元件。

更加地，其目的為提供使用上述 III 族氮化物半導體發光元件而成的燈。

[為解決課題之手段]

本發明者係為了解決上述問題而作銳意檢討之結果，完成本發明，即，本發明係有關於以下

(1)、一種 III 族氮化物半導體層之製造方法，屬於於基板上形成 III 族氮化物半導體層之 III 族氮化物半導體層之製造方法，其特徵乃具備經由於基板之 (0001)C 面上，形成由非平形之表面而成之複數凸部於前述 C 面之情況，形成由前述 C 面而成之平面與由前述凸部而成之上面於前述基板上之基板加工工程，和於前述上面上，使前述 III 族氮化物半導體層磊晶，由 III 族氮化物半導體層埋入前述凸部之磊晶工程者。

(2)、如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，前述凸部係基部寬度乃為 $0.05\sim 5\mu\text{m}$ ，高度乃為 $0.05\sim 5\mu\text{m}$ ，且高度乃為基部寬度的 $1/4$ 以上者，作為鄰接之前述凸部間の間隔乃為前述基部寬度之 $0.5\sim 5$ 倍者。

(3)、如申請專利範圍第 1 項或第 2 項記載之 III 族氮化物半導體層之製造方法，其中，前述凸部係為朝上部逐漸外形變小之形狀者。

(4)、如申請專利範圍第 1 項至第 3 任一項記載之 III

族氮化物半導體層之製造方法，其中，前述凸部乃為略圓錐狀乃至略多角錐狀者。

(5)、如申請專利範圍第 1 項至第 4 任一項記載之 III 族氮化物半導體層之製造方法，其中，前述基板乃為藍寶石基板者。

(6)、如申請專利範圍第 1 項至第 5 任一項記載之 III 族氮化物半導體層之製造方法，其中，具備在前述基板加工工程之後，前述磊晶工程之前，於前述上面上，經由濺鍍法，層積由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層的緩衝層形成工程。

(7)、如申請專利範圍第 1 項至第 5 任一項記載之 III 族氮化物半導體層之製造方法，其中，具備在前述基板加工工程之後，前述磊晶工程之前，於前述上面上，經由濺鍍法，層積由具有單結晶構造之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層的緩衝層形成工程。

(8)、一種 III 族氮化物半導體發光元件，屬於於形成在基板上之單結晶之 III 族氮化物半導體層上，形成 LED 構造之 III 族氮化物半導體發光元件，其特徵乃具有由前述 C 面而成之平面，和於前述 C 面由非平形之表面而成之複數凸部而成之上面的構成，III 族氮化物半導體層係使於前述上面上，埋設前述凸部之前述 III 族氮化物半導體層磊晶所形成之構成者。

(9)、如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述凸部係基部寬度乃為

0.05~5 μm ，高度乃為 0.05~5 μm ，且高度乃為基部寬度的 1/4 以上者，作為鄰接之前述凸部間の間隔乃為前述基部寬度之 0.5~5 倍者。

(10)、如申請專利範圍第 8 項或第 9 項記載之 IIII 族氮化物半導體發光元件，其中，前述凸部係為朝上部逐漸外形變小之形狀者。

(11)、如申請專利範圍第 8 項至第 10 任一項記載之 III 族氮化物半導體發光元件，其中，前述凸部乃為略圓錐狀乃至略多角錐狀者。

(12)、如申請專利範圍第 8 項至第 11 任一項記載之 III 族氮化物半導體發光元件，其中，前述基板乃為藍寶石基板者。

(13)、如申請專利範圍第 8 項至第 12 任一項記載之 III 族氮化物半導體發光元件，其中，於前述上面上，具有由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 0.01~0.5 μm 之緩衝層者。

(14)、如申請專利範圍第 8 項至第 12 任一項記載之 III 族氮化物半導體發光元件，其中，於前述上面上，具有由具有單結晶構造之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 0.01~0.5 μm 之緩衝層者。

(15)、如申請專利範圍第 13 項或第 14 項記載之 III 族氮化物半導體發光元件，其中，前述緩衝層乃經由濺鍍法所層積之構成。

(16)、如申請專利範圍第 8 項至第 15 項任一項記載

之 III 族氮化物半導體發光元件，其中，前述 LED 構造乃具有由 III 族氮化物半導體各自而成之 n 型層與發光層與 p 型層者。

(17)、如申請專利範圍第 16 項記載之 III 族氮化物半導體發光元件，其中，於前述 n 型層具備 n 包覆層之同時，前述 n 包覆層及/或前述 p 包覆層乃至少含有超晶格構造者。

(18)、一種燈，其特徵乃使用如申請專利範圍第 8 項至第 17 任一項記載之 III 族氮化物半導體發光元件而成者。

(19)、一種燈，其特徵乃對於如申請專利範圍第 8 項至第 17 任一項記載之 III 族氮化物半導體發光元件之燈的製造之使用。

[發明的效果]

本發明之 III 族氮化物半導體層之製造方法係因具備經由於基板之(0001)C 面上，形成由非平形之表面而成之複數凸部於前述 C 面之情況，形成由前述 C 面而成之平面與由前述凸部而成之上面於前述基板上之基板加工工程，故於上面上，使前述 III 族氮化物半導體層磊晶，經由進行以前述 III 族氮化物半導體層埋入前述凸部之情況，得到對於可適合使用於對內部量子效率及光取出效率優越之發光元件的形成之結晶性優越之 III 族氮化物半導體層。

另外，在本發明之 III 族氮化物半導體發光元件之中，前述基板則為具有由前述 C 面而成之平面，與於前述 C 面非平形的表面而成之複數凸面而成之上面的構成，而 III 族氮化物半導體層則因為為使於前述上面上，埋設前述凸部之前述 III 族氮化物半導體層磊晶所形成之構成，故基板與 III 族氮化物半導體層之界面則作為凹凸，因經由在界面的光亂反射而降低對於發光元件之內部的光封閉，故成為對於光取出效率優越之構成。

並且，本發明之 III 族氮化物半導體發光元件係因為成為對於 LED 構造之結晶性優越的構成，故可防止內部量子效率之下降而減低洩漏電流之情況，進而成為輸出高且對於電性特性優越之發光元件。

更加地，針對在本發明係由 n 包覆層及/或前述 p 包覆層作為含有超晶格構造之層構成，可作為輸出則更提升，電性特性之優越的發光元件。

更加地，本發明的燈係因為為使用本發明之 III 族氮化物半導體發光元件而成之構成，故成為對於發光特性優越之構成。

【實施方式】

[為了實施發明之最佳型態]

以下，關於有關本發明之 III 族氮化物半導體層之製造方法，III 族氮化物半導體發光元件，以及燈的一實施形態，適宜參照圖面進行說明。

圖 1 係為為了說明本發明之半導體層的 III 族氮化物半導體之製造方法的一例圖，表示使用本發明之製造方法，於基板的表面上，形成緩衝層與單結晶之 III 族氮化物半導體層之層積構造之剖面圖，而針對在圖 1，符號 101 係表示基板，符號 102 係表示緩衝層，符號 103 係表示 III 族氮化物半導體層。

[III 族氮化物半導體層之製造方法]

(基板加工工程)

圖 2 係為為了說明製造圖 1 所示之層積構造的工程之一例的圖，表示本實施形態之基板加工工程結束之基板的斜視圖。

在基板加工工程之中，經由於基板之(0001)C面上，形成由非平形之表面而成之複數凸部於前述C面之情況，如圖1及圖2所示，形成由前述C面而成之平面11與由前述凸12部而成之上面10於前述基板101上，針對在基板加工工程，進行形成規定針對在基板101上之凸部12之平面配置之光照的圖案化工程，和使用經由圖案化工程所形成之光罩而蝕刻基板101，形成凸部12之蝕刻工程。

針對在本實施形態，作為複數凸部12之所形成的基板101，係使用將(0001)C面作為表面之藍寶石單結晶的晶圓，而在此，對於將(0001)C面作為表面之基板係亦包含於基板的面方位，在從(0001)方向 $\pm 3^\circ$ 的範圍，付與斜

角之基板，另外，於 C 面非平形的表面係指沒有與從 (0001) 方向 $\pm 3^\circ$ 的範圍平形之表面的表面。

圖案化工程係可由一般的光微影法而進行，而針對在基板加工工程所形成之凸部 12 之基部 12a 的基部寬度 d_1 係因理想為 $5\mu\text{m}$ 以下，故為了將基板 101 之表面均一地進行圖案化，係理想為使用光微影法之中的分節曝光法，但為形成 $1\mu\text{m}$ 以下之基部寬度 d_1 的凸部 12 之圖案，將需要高價的分節裝置而高價，因此，在形成 $1\mu\text{m}$ 以下之基部寬度 d_1 的圖案，係理想使用在光碟的領域所使用之雷射曝光法，或奈米磁性印刷法。

作為針對在蝕刻工程將基板 101 進行蝕刻的方法，可舉出乾蝕刻法或濕蝕刻法，而作為蝕刻方法使用濕蝕刻法之情況，因露出有基板 101 之結晶面，故於 C 面形成由非平行之表面 12c 而成之凸部 12 之情況則為困難，因此，理想為使用乾蝕刻法。

於 C 面由非平行之表面 12c 而成之凸部 12 係可由以上述之圖案化工程所形成之光罩至消失為止而將基板 101 進行乾蝕刻的方法形成，更具體而言，例如，於基板 101 上形成光阻劑，並圖案化為特定的形狀之後，例如使用烘培機進行以 110°C 30 分鐘熱處理之熱風循環，將光阻劑的側面作為錐狀，接著，可以促進橫方向之蝕刻的特定條件，光阻劑至消失為止，經由進行乾蝕刻之方法而形成。

另外，於 C 面形成由非平行之表面 12c 而成之凸部 12 係在使用光罩而將機板進行乾蝕刻之後，亦可經由再

次剝離光罩而將基板 101 進行乾蝕刻之方法而形成，更具體而言，例如，於基板 101 上形成光阻劑，並圖案化為特定的形狀之後，例如使用烘培機進行以 110°C 30 分鐘熱處理之熱風循環，將光阻劑的側面作為錐狀，接著，以促進橫方向之蝕刻的特定條件，進行乾蝕刻，於光阻劑消失之前中斷乾蝕刻，之後，玻璃光阻劑而再開始乾蝕刻，並可經由進行特定量蝕刻之方法而形成，而由此方法所形成的凸部 12 係成為對於高度的面均一性優越之構成。

另外，作為蝕刻方法而使用濕蝕刻之情況，經由與乾蝕刻組合之情況，可於 C 面形成由非平行之表面 12c 而成之凸部 12。

例如，基板 101 為由藍寶石單結晶而成之構成情況，例如可經由使用作為 250°C 以上的高溫之磷酸與硫酸的混酸等酸情況而進行濕蝕刻。

作為組合濕蝕刻法與乾蝕刻法之方法，係例如至光罩消失為止將基板 101 進行乾蝕刻之後，可經由使用高溫的酸進行特定量濕蝕刻之方法而形成，經由使用如此的方法而形成凸部 12 之情況，於構成凸部 12 之側面的斜面，露出結晶，可再現性佳形成凸部 12 之斜面的角度，另外，可再現性佳使表面 11 漂亮之結晶面露出。

另外，作為組合濕蝕刻法與乾蝕刻法之方法，係除了上述之方法之外，經由作為光罩，形成對於 SiO_2 等之酸有耐性之材料而成之光罩而進行濕蝕刻之後，剝離光罩，以促進橫方向之蝕刻的特定條件，進行乾蝕刻而亦可形

成，而由此方法所形成的凸部 12 係成為對於高度的面均一性優越之構成，另外，使用此方法而形成凸部 12 之情況，亦再現性佳形成凸部 12 之斜面的角度。

然而，針對在本實施形態係舉例說明過為了形成凸部而進行蝕刻之方法情況，但本發明並不限定於上述方法，例如，亦可堆積成為凸部之材料於基板上之情況而形成凸部，而作為堆積成為凸部之材料於基板上之方法，係可使用濺鍍法，蒸鍍法，CVD 法等，另外，作為成為凸部之材料，係理想為使用具有與基板略同等折射率之材料情況，對於藍寶石基板而言，係可使用 Al_2O_3 ， SiN ， SiO_2 等。

(基板形狀)

對於基板加工工程結束之基板 101 之上面 10，係如圖 2 所示，形成有複數凸部 12，並且，如圖 2 所示，針對在基板 101 之上面 10 未形成有凸部 12 之部分係做為從 (0001)C 面而成之平面 11，隨之，如圖 1 及圖 2 所示，基板 101 之上面 10 係由 (0001)C 面而成之平面 11，和複數凸部 12 所構成。

凸部 12 係如圖 1 及圖 2 所示，為於 C 面由非平行之表面 12c 而成之構成，並於表面 12c 未顯現 (0001)C 面之構成，而圖 1 及圖 2 所示之凸部 12 係基部 12a 之平面形狀為略圓形，做為朝上部逐漸外形變小之形狀，側面 12b 則作為朝外側彎曲之半球形狀，另外，凸部 12 之平面配置係如圖 1 及圖 2 所示，等間隔地配置成基盤目狀。

另外，圖 1 及圖 2 所示之凸部 12 係為基部寬度 d_1 為 $0.05 \sim 5 \mu\text{m}$ ，高度乃為 $0.05 \sim 5 \mu\text{m}$ ，且高度乃為基部寬度的 $1/4$ 以上之構成，作為鄰接之前述凸部 12 間的間隔 d_2 乃為前述基部寬度 d_1 的 $0.5 \sim 5$ 倍者，在此，凸部 12 之基部寬度 d_1 係指針對在凸部 12 之底邊(基部 12a)之最大寬度的長度，另外，作為鄰接之前述凸部 12 間的間隔 d_2 係指做為最接近之凸部 12 之基部 12a 的緣之間的距離。

作為鄰接之前述凸部 12 間的間隔 d_2 係理想為做為基部寬度 d_1 的 $0.5 \sim 5$ 倍之情況，當凸部 12 間的間隔 d_2 為未達基部寬度 d_1 的 0.5 倍時，在使 III 族氮化物半導體層 103 磊晶時，不易促進從 C 面而成之平面 11 上之結晶成長，並不易由 III 族氮化物半導體層 103 完全地埋入凸部 12，而有無法充分得到 III 族氮化物半導體層 103 之表面 103a 的平坦性，隨之，於埋入凸部 12 之 III 族氮化物半導體層 103 上，形成成為 LED 構造之半導體層之結晶情況，構成 LED 構造之半導體層之結晶係當然成為多形成凹坑情況，並伴隨所形成之 III 族氮化物半導體發光元件之輸出或電性特性等之惡化，另外，當部 12 間的間隔 d_2 為超過基部寬度 d_1 的 5 倍時，對於使用基板 101 而形成 III 族氮化物半導體發光元件之情況，在基板 101，和形成在基板 101 之 LED 構造之半導體層之界面的光之亂反射機會減少，而有無法充分使光取出效率提升之虞。

基部寬度 d_1 係理想做為 $0.05 \sim 5 \mu\text{m}$ 者，當基部寬度 d_1 未達 $0.05 \mu\text{m}$ 時，對於使用基板 101 而形成 III 族氮化物

半導體發光元件之情況，有無法充分得到使光亂反射之效果之虞，另外，當基部寬度 d_1 超過 $5\mu\text{m}$ 時，埋入凸部 12 而使 III 族氮化物半導體層 103 磊晶之情況則變為困難。

凸部 12 之高度係理想為做為 $0.05\sim 5\mu\text{m}$ 者，而當凸部 12 的高度未達為 $0.05\mu\text{m}$ 時，對於使用基板 101 而形成 III 族氮化物半導體發光元件之情況，有著無法充分得到使光亂反射之效果之虞，另外，當凸部 12 的高度超過 $5\mu\text{m}$ 時，埋入凸部 12 而使 III 族氮化物半導體層 103 磊晶之情況則變為困難，有無法充分得到 III 族氮化物半導體層 103 之表面 103a 的平坦性。

另外，凸部 12 之高度係理想為做為基部寬度 d_1 的 $1/4$ 以上者，而當凸部 12 之高度未達基部寬度 d_1 的 $1/4$ 時，有著無法充分得到使針對在使用基板 101 而形成 III 族氮化物半導體發光元件之情況的使光亂反射之效果，或使光取出效率提升之效果。

然而，凸部 12 之形狀並不侷限於圖 2 所示的例之構成，而如為於 C 面由非平行之表面而成之構成，亦可為任何形狀，例如，亦可為基部的平面形狀為略多角形，做為朝上部逐漸外形變小之形狀，側面 12 則作為朝外側彎曲之形狀，另外，亦可做為側面朝上部逐漸外形變小之斜面而成之略圓錐狀或略多角錐狀，另外，側面之傾斜角度亦可做為 2 階段變化之形狀。

另外，凸部 12 之平面配置亦不侷限於圖 2 所示的例，而亦可作為等間隔，而亦可為非等間隔，另外，凸部

12 之平面配置亦可做為四角形狀，而亦可為三角形狀，亦可為無規則狀。

(基板材料)

針對在本實施形態之發光元件，作為可使用於如上述之基板 101 之材料，係如為 III 族氮化物化合物半導體結晶磊晶於表面之基板材料，並無特別限定，而可選擇各種材料來使用，例如，可舉出藍寶石，SiC，矽，氧化鋅，氧化鎂，氧化錳，氧化鋯，氧化錳鋅鐵，氧化鎂鋁，硼化鋯，氧化鎵，氧化銦，氧化鋰鎵，氧化鋰鋁，氧化釹鎵，氧化鐳鋁鋁，氧化鋁，氧化鈦，鉛，鎢，鉬等。

另外，在上述基板材料之中，特別理想為使用藍寶石，期望於藍寶石基板的 c 面上，形成中間層 12 者。

然而，對於上述基板材料之中，使用知道由以高溫接觸於氮之情況而引起化學性變性之氧化物基板或金屬基板，未使用氮而將中間層 102 進行成膜的同時，以使用氮的方法而將構成後述之 n 型半導體層 104 之基底層 103 進行成膜之情況，係因中間層 12，亦作為被覆層而作用，故在防止基板 101 之化學性的變質則為有效。

另外，經由濺鍍法形成中間層 102 之情況，因可壓低基板 101 的溫度，故在使用由具有以高溫分解之性質的材料而成之基板 101 情況，亦未對於基板 101 帶來損傷而可對於基板上之各層的成膜。

(緩衝層形成工程)

在本實施形態之中，在基板加工工程之後，於磊晶工

程之前，於基板 101 之上面 10 上，層積圖 1 所示之緩衝層 102。

緩衝層 102 係理想為由多結晶之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之構成，而更理想為由單結晶之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之構成。

緩衝層 102 係如前述，例如可做為由多結晶之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度為 $0.01 \sim 5 \mu\text{m}$ 構成，而當緩衝層 102 之厚度未達 $0.01 \mu\text{m}$ 時，有著無法經由緩衝層 102 充分得到基板 101 與 III 族氮化物半導體層 103 之晶格常數不同之緩和的效果情況，另外，當緩衝層 102 之厚度為超過 $5 \mu\text{m}$ 時，對於做為緩衝層 102 之機能，係有著無關於無變化，而緩衝層 102 之成膜處理時間變長，生產性降低之虞。

緩衝層 102 係緩和基板 101 與 III 族氮化物半導體層 103 之晶格常數不同，於基板 101 之 (0001)C 面上，有著基板 101 之上面 10 容易進行 C 軸配向之單結晶層的形成動作，隨之，於緩衝層 102 之上方，當層積 III 族氮化物半導體層 103 時，可層積更結晶性佳的 III 族氮化物半導體層 103，然而，針對在本發明係理想為進行緩衝層形成工程，但亦不進行

緩衝層 102 係為具有從 III 族氮化物半導體而成之六方晶系之結晶構造，構成緩衝層 102 之 III 族氮化物化合物半導體的結晶係理想為具有單結晶構成之構成，III 族氮化物半導體的結晶係經由控制成長條件之情況，不止只

有上方向，於面內方向亦成長而形成單結晶構造，因此，經由控制緩衝層 102 之成膜條件情況，可做為由單結晶構造之 III 族氮化物半導體的結晶而成之緩衝層 102，將具有如此之單結晶構造的緩衝層 102，成膜於基板 101 上之情況，因緩衝層 102 之緩衝機能有效地作用，故成膜於其上方之 III 族氮化物半導體係成為具有良好配向性及結晶性的結晶膜。

另外，構成緩衝層 102 之 III 族氮化物半導體的結晶係晶由控制成膜條件的情況，亦可作為將六角柱作為基本之集合組織而成之柱狀結晶(多結晶)者，然而，在此之集合組織而成之柱狀結晶係指：於與鄰接之結晶粒之間，形成結晶粒界所隔開，其本身係做為縱剖面形狀而成為柱狀之結晶之情況。

將緩衝層 102 形成於基板 101 之上面 10 之情況，期望於基板 101，施以前處理之後，形成緩衝層 102 者。

做為前處理，例如可於濺鍍裝置之腔室內配置基板 101，經由在形成緩衝層 102 之前進行濺鍍等之方法而進行，具體而言，針對在腔室內，可經由將基板 101，曝露於 Ar 或 N₂ 之電漿中之情況而進行洗淨上面 10 之前處理情況，由使 Ar 或 N₂ 氣體等之電漿作用於基板 101 之上面 10 之情況，可去除附著於基板 101 之上面 10 之有機物或氧化物，此情況，如未施加能量於標靶而施加電壓於基板 101 與腔室之間，電將粒子則有效地作用於基板 101。

另外，對於基板 101 之前處理係理想為以在混合

N^+ ， $(N_2)^+$ 等之離子成分，和未具有 N 基， N_2 基等之電荷的原子化成分之環境所進行之電漿處理而進行者。

在此，在從基板的表面除去有機物或氧化物的污染時，例如對於將離子成分以單獨供給至基板表面之情況，有著能量則過強而對於基板表面帶來損傷，使成長於基板之結晶的品質下降之問題。

針對在本實施形態，將對於基板 101 的前處理，做為使用在混合如上述之離子成分與原子化成分之環境所進行之電漿處理的方法，並經由對於基板 101，使具有適度能量之反應種作用之情況，對於基板 101 不會帶損傷而可進行污染等之除去，做為得到如此效果之機構，係可認為有由使用離子成分的比例少之電漿情況而控制對於基板 101 表面帶來的損傷之情況，和經由對於基板 101 表面，使電漿作用之情況而可有效去除污染之情況等。

在對於基板 101 進行前處理之後，於基板 101 上，經由濺鍍法，將緩衝層 102 近形成膜，經由濺鍍法，形成具有單結晶構造之緩衝層 102 的情況，將對於腔室內的氮素原料與不活性氣體氣體的流量之氮素流量比，做為氮素原料為 50%~100%，而期望為 75%者。

另外，經由濺鍍法，形成柱狀結晶(多結晶)之緩衝層 102 之情況，將對於腔室內的氮素原料與不活性氣體氣體的流量之氮素流量比，做為氮素原料為 1%~50%，而期望為 25%者。

緩衝層 102 係並不指由上述的濺鍍法，亦可由

MOCVD 法而形成，但因於基板 101 之上面 10，形成有凸部 12，故以 MOCVD 法而形成緩衝層時，在上面 10 原料氣體的流動則混亂，因此 MOCVD 法，均一地層積緩衝層 102 於基板 101 之上面 10 之情況係為困難，對此，濺鍍法係因原料粒子的直進性高，故可對於上面 10 之形狀不受影響地層積均一之緩衝層 102，隨之，緩衝層 102 係理想為以濺鍍法所形成。

(磊晶工程)

在本實施形態之中，在緩衝層形成工程之後，於緩衝層 102 之所形成之基板 101 之上面 10 上，使 III 族氮化物半導體層 103 磊晶，進行以 III 族氮化物半導體層 103 埋入凸部 12 之磊晶工程。

做為 III 族氮化物半導體層 103 係可舉出 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ ， $x+y+z=1$)，但因使用 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 時，可形成結晶性佳的 III 族氮化物半導體層 103。

III 族氮化物半導體層 103 的最大厚度 H 係當作為凸部 12 之高度 h 的 2 倍以上時，因可得到表面 103a 之平坦的 III 族氮化物半導體層 103，故為理想，而 III 族氮化物半導體層 103 的最大厚度 H 係當較凸部 12 之高度 h 的 2 倍為小時，埋入凸部 12 而成長之 III 族氮化物半導體層 103 的表面 103a 之平坦性則成為不充分，在於 III 族氮化物半導體層 103 上層積 LED 構造之情況，有構成 LED 構造之結晶的結晶性變差的情況。

對於爲了良好做爲 III 族氮化物半導體層 103 之結晶性，III 族氮化物半導體層 103 係期望未摻雜不純物，但，需要 p 型或 n 型之導電性之情況係可添加受主不純物或施主不純物。

例如，於藍寶石基板的表面，磊晶單結晶之 III 族氮化物半導體層的情況，有著從 C 面係容易成長配向於 C 軸方向的單結晶，而從 C 面以外的表面上係不容易成長單結晶之 III 族氮化物半導體層的傾向，另外，當使用 MOCVD 法而於藍寶石基板的表面，使 III 族氮化物半導體層成長時，從 C 面係磊晶有單結晶層，但對於 C 面以外的表面上係未磊晶有單結晶層，隨之，III 族氮化物半導體層 103 的成長係理想爲經由 MOCVD 法而進行，針對在本實施形態，於緩衝層 102 之所形成之基板 101 之上表面 10 上，當經由 MOCVD 法而使單結晶之 III 族氮化物半導體層 103 磊晶時，從於 C 面由非平面之表面 12c 而成之凸部 12 的表面 12c 係未成長結晶，只從由 (0001)C 面而成之平面，磊晶配向於 C 軸方向的結晶。

以 MOCVD 法而層積 III 族氮化物半導體層 103 之情況，作爲載體氣體使用氫 (H_2) 或氮 (N_2)、作爲 III 族元素源之 Ga 源，使用三甲基鎵 (TMG) 或三乙基鎵 (TEG)、作爲 Al 源，使用三甲基鋁 (TMA) 或三乙基鋁 (TEA)、作爲 In 源，使用三甲基銦 (TMI) 或三乙基銦 (TEI)、作爲 V 族元素源之 N 源，使用氨 (NH_3)，聯氨 (N_2H_4) 等，另外做爲摻雜劑，係對於 n 型係作爲 Si 原料，可利用甲矽烷 (SiH_4) 或乙

矽烷 (Si_2H_6)、作為 Ge 原料，使用鎢烷氣體 (GeH_4)，或四甲基鎢酸 ($(\text{CH}_3)_4\text{Ge}$) 或四乙基鎢酸 ($(\text{C}_2\text{H}_5)_4\text{Ge}$) 等之有機鎢酸化合物，對於 p 型，係作為 Mg 原料，係例如可使用雙環戊二烯鎂 (Cp_2Mg)。

另外，凸部 12 之所形成之基板 101 係與凸部 12 之所未形成之基板做比較，對於於上面 10，以 MOCVD 法而磊晶 III 族氮化物半導體層 103 之情況，層積平坦性良好之 III 族氮化物半導體層 103 之情況為困難，另外，層積於凸部 12 之所形成之基板 101 之上面 10 的 III 族氮化物半導體層 103 係容易產生使結晶性惡化之 C 軸方向的傾斜或 C 軸的彎曲等。

因此，於凸部 12 之所形成之基板 101 之上面 10，以 MOCVD 法而磊晶 III 族氮化物半導體層 103 之情況，為了得到充分之表面平坦性或良好的結晶性，期望做為以下所示之成長條件。

(成長條件)

於凸部 12 之所形成之基板 101 之上面 10，以 MOCVD 法而磊晶 III 族氮化物半導體層 103 之情況，理想為將成長壓力及成長溫度做為以下所示之條件，當降低成長壓力而提升成長溫度時，促進橫方向之結晶成長，當提升成長壓力而降低成長溫度時，成為面成長模式 (Δ 形狀)。

另外，當提升成長初期之成長壓力時，有著 X 線搖盪曲線半寬度 (XRC-FWHM) 變小，結晶性提升的傾向。

隨之，於凸部 12 之所形成之基板 101 之上面 10，以 MOCVD 法而磊晶 III 族氮化物半導體層 103 之情況，理想為在 III 族氮化物半導體層 103 的膜厚成為 $2\mu\text{m}$ 程度以上為止(前半)，和將 III 族氮化物半導體層 103 做為 $2\mu\text{m}$ 程度以上層積之後(後半)，將成長壓力變化為 2 階段者。

前半係理想為將成長壓力做為 40kPa 者，更理想為做為 60kPa 程度者，當將成長壓力做為 40kPa 以上時，成為面成長模式(Δ 形狀)，轉為則灣區為橫方向，未貫通於磊晶表面，因此，當提升成長壓力時，推定被低轉為化，結晶性則成為良好，另外，當將成長壓力做為未達 40kPa 時，因結晶性惡化，X 線搖盪曲線半寬度(XRC-FWHM)變大，故為不理想。

但，當將成長壓力做為 40kPa 以上時，於做為磊晶之 III 族氮化物半導體層 103 的表面，容易產生凹坑，而有無法得到充分之表面平坦性情況，因此，當將成長壓力做為 40kPa 以上之情況，理想為將成長溫度做為 1140°C 者，而更理想為做為 1120°C 者，由將成長溫度做為 1140°C 之情況，即使為將成長壓力做為 40kPa 以上，理想為 60kPa 程度之情況，可充分控制凹坑之產生。

另外，後半係理想為將成長壓力做為 40kPa 以下者，更理想為做為 20kPa 程度者，而對於後半，由將成長壓力做為 40kPa 以下之情況，可促進橫方向之結晶成長，進而得到表面平坦性優越之 III 族氮化物半導體層 103。

經由以上的工程，得到圖 1 所示之層積構造。

在本實施形態之 III 族氮化物半導體層的製造方法中，因具備形成由 C 面而成平面，和於 C 面由非平形之表面 12c 而成之複數凸部 12 而成之上面 10 之基板加工工程，和使於上面 10 上，埋設凸部 12 之 III 族氮化物半導體層 103 成長之磊晶工程，故於 III 族氮化物半導體層 103 的結晶中，不易產生轉位等之結晶缺陷，可形成具有良好結晶性之 III 族氮化物半導體層 103。

在此，例如，於凸部的表面存在有 C 面之情況，當於凸部之所形成之基板上，史丹結晶之 III 族氮化物半導體層磊晶時，從存在於凸部之表面的 C 面，和凸部之所未形成之範圍的 C 面，結晶則成長，此情況，於從凸部之表面成長之結晶，和從凸部之所未形成之範圍成長之結晶合體的部分，容易產生轉位等之結晶缺陷，而不易得到結晶性良好的 III 族氮化物半導體層，在此產生之結晶缺陷係於 III 族氮化物半導體層之上方，形成 n 形層，發光層，p 型層而成之 LED 構造之情況，承接於構成 LED 構造之半導體層之結晶，成為針對在形成發光元件之情況的內部量子效率之下降或洩漏電流之增大的原因。

但，在本實施形之中，經由於基板 101，因經由形成在 C 面由非平形之表面 12c 而成之凸部 12 情況，形成由 C 面而成之平面 11 與凸部 12 而成之上面 10，故於基板 101 之上面 10，進行 III 族氮化物半導體層 103 的磊晶情況，成為只從平面 11 結晶成長之情況，隨之，形成於基板 101 之上面 10 的 III 族氮化物半導體層 103 係埋入凸

部 12 於上面 10 上而進行磊晶，於結晶中未產生轉位等之結晶缺陷。

隨之，於經由本實施形態之製造方法所得到之 III 族氮化物半導體層 103 的上方，形成由 III 族氮化物半導體層 103 而成之 n 形層，發光層，p 型層而成之 LED 構造之情況，構成 LED 構造之結晶的結晶性則成為良好，而對於形成發光元件之情況，成為對於內部量子效率佳，洩漏少之構成，並且，在本實施型態中，因於基板 101 上形成凸部 12，故基板 101 與 III 族氮化物半導體層的界面則成為做為凹凸，而圖 1 所示之層積構造係成為可實現經由在界面的光亂反射而得到優越之光取出效率的發光元件之構成。

[III 族氮化物半導體發光元件]

圖 3 係為表示本發明之 III 族氮化物半導體發光元件之一例的剖面圖，圖 3 所示之 III 族氮化物半導體發光元件(以下，有略稱為發光元件之情況)1 係於圖 1 所示之層積構造之 III 族氮化物半導體層 103 上，形成 LED 構造 20 而成之構成，另外，針對在圖 3，符號 107 係表示正極接合墊片，符號 108 係表示負極接合墊片，另外，圖 4 係表示圖 3 所示之發光元件 1 內，n 型層 104，發光層 105 及 p 型層 106 之部分擴大剖面圖。

本實施形態之 III 族氮化物半導體發光元件 1 係係如圖 3 所示，為一面電極型之構成，於如上述之基板 101

上，形成有中間層 102，和作為 III 族元素，由含有 Ga 之 III 族氮化物半導體而成之 LED 構造(III 族氮化物半導體層)20，而 LED 構造 20 係如圖 3 所示，由依序層積 n 型半導體層 104，發光層 105 及 p 型半導體層 106 之各層而成的構成。

(LED 構造)

LED 構造 20 係具有由 III 族氮化物半導體各而成之 n 型層 104 與發光層 105 及 p 型層 106，而 LED 構造 20 係當以 MOCVD 法而形成時，得到結晶性佳之構成。

n 型層 104 係通常由 n 接觸層 104a 與 n 包覆層 104b 所構成，而 n 接觸層 104a 係亦可兼具 n 包覆層 104b 之情況。

n 接觸層 104a 係為為了設置負極的層，做為 n 接觸層 104a 係由 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 ($0 \leq x \leq 1$ ，理想為 $0 \leq x \leq 0.5$ ，更理想為 $0 \leq x \leq 0.1$) 所構成之情況則為理想，另外，對於 n 接觸層 104a 係理想摻雜 n 型不純物，而當以 $1 \times 10^{17} \sim 1 \times 10^{20}/\text{cm}^3$ ，理想係 $1 \times 10^{18} \sim 1 \times 10^{19}/\text{cm}^3$ 之濃度含有 n 型不純物時，在與負極之良好之有電阻接觸的維持的情況則為理想，作為 n 型不純物，並無特別限定，但例如可舉出 Si，Ge 及 Sn 等，而理想為 Si 及 Ge。

n 接觸層 104a 之膜厚，係理想為做為 $0.5 \sim 5 \mu\text{m}$ ，而更理想為設定為 $1 \sim 3 \mu\text{m}$ 的範圍，而當 n 接觸層 104a 的膜厚位於上述範圍時，良好地維持半導體之結晶性。

對於 n 接觸層 104a 與發光層 105 之間，係理想為設

置 n 包覆層 104b，而 n 包覆層 104b 係為進行對於發光層 105 之載氣的注入與載氣的封入的層，n 包覆層 104b 係可經由 Al GaN，GaN，GaInN 等進行成膜，另外，亦可做為此等之構造的異質接合或進行複數次層積的超晶格構造，而對於將 n 包覆層 104b 作為 GaInN 之情況，係當然期望作為較發光層 105 之 GaInN 之帶隙為大情況。

n 包覆層 104b 之膜厚並無特別限定，但理想為 $0.005\sim 0.5\mu\text{m}$ ，更理想為 $0.005\sim 0.1\mu\text{m}$ ，n 包覆層 104b 之 n 型摻雜濃度係理想為 $1\times 10^{17}\sim 1\times 10^{20}/\text{cm}^3$ 之範圍，更理想為 $1\times 10^{18}\sim 1\times 10^{19}/\text{cm}^3$ 之範圍，當摻雜濃度為此範圍時，在良好結晶性的維持及元件之動作電壓降低的點，則為理想。

然而，對於將 n 包覆層 104b 作為含有超晶格構造的層之情況，係省略詳細之圖示，但亦可為含有層積由具有 100 埃以下膜厚之 III 族氮化物半導體而成之 n 側第 1 層，和與該 n 側第 1 層組成不同之同時，由具有 100 埃以下膜厚之 III 族氮化物半導體而成之 n 側第 2 層之構造的構成，另外，n 包覆層 104b 係亦可為含有交互重覆層積 n 側第 1 層與 n 側第 2 層之構造的構成，另外，理想係前述 n 側第 1 層或 n 側第 2 層任一則如做為接合於活性層(發光層 15)之構成即可。

如上述之 n 側第 1 層及 n 側第 2 層係例如，可做為含有 Al 之 Al GaN 系(有單以記載為 Al GaN 之情況)，含有 In 之 GaInN 系(有單以記載為 GaInN 之情況)，GaN 之組

成之情況，另外， n 側第 1 層及 n 側第 2 層係亦可為 GaInN/GaN 之交互構造， $\text{Al GaN}/\text{GaN}$ 之交互構造， $\text{GaInN}/\text{Al GaN}$ 之交互構造，組成不同之 $\text{GaInN}/\text{GaInN}$ 之交互構造(針對在本發明之”組成不同”的說明係指各元素組成比不同之情況，以下相同)，組成不同之 $\text{Al GaN}/\text{Al GaN}$ 之交互構造，針對在本發明， n 側第 1 層及 n 側第 2 層係理想為 GaInN/GaN 之交互構造或組成不同之 $\text{GaInN}/\text{GaInN}$ 之情況。

上述 n 側第 1 層及 n 側第 2 層之超晶格層係各自理想為 60 埃以下者，更理想為各自為 40 埃以下者，而最為理想為各自為 10 埃~40 埃之範圍者，形成超晶格層之 n 側第 1 層與 n 側第 2 層的膜厚，當超過 100 埃時，容易造成結晶缺陷而不理想。

上述 n 側第 1 層及 n 側第 2 層係亦可各自做為摻雜之構造，另外，亦可為摻雜構造/未摻雜構造之組合，作為摻雜之不純物係對於上述材料組成而言，無任何限制地可適用以往公知的構成，例如，對於作為 n 型包覆層，使用 GaInN/GaN 之交互構造或組成不同之 $\text{GaInN}/\text{GaInN}$ 之交互構造的構成之情況，作為不純物，Si 則為最佳，另外，如上述之 n 側超晶格多層膜係由 GaInN 或 Al GaN ， GaN 所代表之組成，即使為相同，亦可將摻雜適宜做為 ON、OFF 同時而製作。

做為層積於 n 型層 104 之發光層 15 係有單一量子井構造或多重量子井構造等之發光層 105，如圖 4 所示，作

為量子井構造之井層 105b，係通常使用 $Ga_{1-y}In_yN$ ($0 < y < 0.4$) 而成之 III 族氮化物半導體層，而做為井層 105b 之膜厚係量子效果之所得到的程度之膜厚，例如可做為 1~10nm，理想係當作為 2~6nm 時，在發光輸出之情況而為理想。

另外，多重量子井構造之發光層 105 的情況係將上述 $Ga_{1-y}In_yN$ 做為井層 105b，將較井層 105b 帶隙能量為大之 $Al_xGa_{1-x}N$ ($0 \leq x < 3$)，做為障壁層 105a，而對於井層 105b 及障壁層 105a，係經由設計，可摻雜或未摻雜不純物。

p 型層 106 係通常由 p 型包覆層 106a 及 p 型接觸層 106b 所構成，另外，p 型接觸層 106b 則亦可為兼具 p 型包覆層 106a 之構成。

作為 p 型包覆層 106a 係為進行對於發光層 105 之載氣的封入與載氣的注入的層，較發光層 105 之帶隙能量為大的組成，如為可封入載體於發光層 105 之構成，並無特別限制，但理想係可舉出 $Al_xGa_{1-x}N$ ($0 < x \leq 0.4$) 之構成，而 p 型包覆層 106a 當由如此之 Al GaN 而成時，在封入載體於發光層 105 的情況，則為理想，p 型包覆層 106a 之膜厚並無特別限定，但理想為 1~400nm，更理想為 5~100nm，p 型包覆層 106a 之 p 型摻雜濃度係理想為 $1 \times 10^{18} \sim 1 \times 10^{21}/cm^3$ 之範圍，更理想為 $1 \times 10^{19} \sim 1 \times 10^{20}/cm^3$ ，當 p 型摻雜濃度為上述範圍時，未使結晶性下降而得到良好之 p 型結晶，

另外，p 型包覆層 106a 係亦可作為進行複數次層積

之超晶格構造。

然而，對於將 p 型包覆層 106a 作為含有超晶格構造的層之情況，係省略詳細的圖示，但亦可為含有層積由具有 100 埃以下膜厚之 III 族氮化物半導體而成之 p 側第 1 層，和與該 p 側第 1 層組成不同之同時，由具有 100 埃以下膜厚之 III 族氮化物半導體而成之 p 側第 2 層之構造的構成，另外，亦可為含有交互重覆層積 p 側第 1 層與 p 側第 2 層之構造的構成。

如上述之 p 側第 1 層及 p 側第 2 層係例如，可做為各自組成不同，例如，亦可為 Al GaN，GaInN 或 GaN 內之任一組成，另外，亦可為 GaInN/GaN 之交互構造，Al GaN/GaN 之交互構造，或 GaInN/Al GaN 之交互構造，針對在本發明，p 側第 1 層及 p 側第 2 層係理想為 Al GaN/Al GaN 或 Al GaN/GaN 之交互構造。

上述 p 側第 1 層及 p 側第 2 層之超晶格層係各自理想為 60 埃以下者，更理想為各自為 40 埃以下者，而最為理想為各自為 10 埃~40 埃之範圍者，形成超晶格層之 p 側第 1 層與 p 側第 2 層的膜厚，當超過 100 埃時，成為多包含結晶缺陷等的層而不理想。

上述 p 側第 1 層及 p 側第 2 層之係亦可各自做為摻雜之構造，另外，亦可為摻雜構造/未摻雜構造之組合，作為摻雜之不純物係對於上述材料組成而言，無任何限制地可適用以往公知的構成，例如，對於作為 p 型包覆層，使用 Al GaN/GaN 之交互構造或組成不同之 Al GaN/ Al GaN

之交互構造的構成之情況，作為不純物，Mg 則為最佳，另外，如上述之 p 側超晶格多層膜係由 GaInN 或 AlGaIn，GaIn 所代表之組成，即使為相同，亦可將摻雜適宜做為 ON、OFF 同時而製作。

p 型接觸層 106b 係為為了設置正極的層，做為 p 型接觸層 106b 係理想為 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 0.4$)，當 Al 組成為上述範圍時，在良好之結晶性的維持及 p 電阻電極之良好的電阻接觸情況，則為理想，另外，將 p 型不純物(摻雜劑)當以 $1 \times 10^{18} \sim 1 \times 10^{21}/\text{cm}^3$ 之濃度，理想為 $5 \times 10^{19} \sim 5 \times 10^{20}/\text{cm}^3$ 之濃度含有時，在良好之有電阻接觸的維持，斷裂產生的防止，良好結晶性的維持的點，則為理想，作為 p 型不純物，並無特別限定，但例如理想係可舉出 Mg，p 型接觸層 106b 之膜厚係並無特別限定，但理想為 $0.01 \sim 0.5 \mu\text{m}$ ，更理想為 $0.05 \sim 2 \mu\text{m}$ ，當 p 型接觸層 106b 的膜厚為其範圍時，在發光輸出之情況而為理想。

(電極)

正極接合墊片 107 係設置於與 p 型層 106 接合之透光性導電氧化膜層而成之透光性正極 109 上的一部分。

作為透光性正極 109 之材料係可將含有從 ITO($\text{In}_2\text{O}_3\text{-SnO}_2$)，AZO($\text{ZnO-Al}_2\text{O}_3$)，IZnO($\text{In}_2\text{O}_3\text{-ZnO}$)，GZO($\text{ZnO-Ga}_2\text{O}_3$) 所選擇之至少一種類之材料以在其技術領域所知道之慣用手段而設置，另外，透光性正極 109 之構造係亦可包含以往公知之構造而無任何限制地使用任何構造之構成。

另外，透光性正極 109 係亦可呈被覆 p 型層 106 上之全面地形成，而亦可打開間隙而形成格子狀或樹形狀，而亦有在形成透光性正極 109 之後，施以將合金化或透明化做為目的之熱退火的情況，但亦可不施加。

正極接合墊片 107 係爲了電性連接電路基板或導電框所設置，作爲正極接合墊片係使用 Au，Al，Ni 及 Cu 等之構造則爲周知，此等之周知的材料，可無任何限制地使用構造之構成。

正極接合墊片 107 之厚度係理想爲 100~1000nm 之範圍內者，另外，接合墊片之特性上，厚度爲厚的情況，因接合特性高，故正極接合墊片 107 之厚度係更理想爲作爲 300nm 以上者，另外，正極接合墊片 107 之厚度係從製造成本的觀點，更理想爲作爲 500nm 以下者。

負極接合墊片 108 係呈接合於 LED 構造 20 之 n 型層 104 地加以形成，因此，對於形成負極接合墊片 108 時，係去除發光層 15，及 p 型層 106 之一部分，使 n 型層 104 之 n 接觸層露出，並於其上方，形成負極接合墊片 108。

做為負極接合墊片 108 係各種組成及構造則爲周知，可無任何限制地使用此等周知的組成或構造，並可由在其技術領域所知道之慣用手段而設置。

圖 3 所示之 III 族氮化物半導體發光元件 1 係因爲爲於經由本發明之製造方法所製造之 III 族氮化物半導體層 103 上，形成 LED 構造 20 之構成，故基板 101 與 III 族氮化物半導體層的界面則成爲做為凹凸，經由在界面的光

亂反射而得到優越之光取出效率，且，圖 3 所示之 III 族氮化物半導體發光元件 1 係 III 族氮化物半導體發光元件 1 係如上述，因成為對於由構成 LED 構造 20 之 III 族氮化物半導體層而成之 n 型層 104，發光層 15，p 型層 106 之結晶性優越的構成，故可防止內部量子效率之下降而減低洩漏電流之情況，進而成為輸出高而電性特性優越之構成。

[燈]

本發明的燈係為使用本發明之發光元件的構成。

作為本發明的燈係例如可舉出組合本發明之 III 族氮化物半導體發光元件與螢光體而成之構成，而組合 III 族氮化物半導體發光元件與螢光體的燈係可經由該業者周知的手段而作為該業者周知的構成，另外，由以往，知道有經由組合 III 族氮化物半導體發光元件與螢光體而改變發光色的技術，針對在本發明的燈亦可無任何限制地採用如此之技術者。

圖 5 係模式性地表示使用有關本發明之 III 族氮化物半導體發光元件而構成的燈之一例的概略圖，圖 5 所示的燈 3 係為砲彈型之構成，並使用圖 3 所示之 III 族氮化物半導體發光元件 1，而如圖 5 所示，經由以導線 33 接著 III 族氮化物半導體發光元件 1 之正極接合墊片 107 於 2 條框體 31，31 之內的一方(在圖 5 係框體 31)，而以導線 34 接合 III 族氮化物半導體發光元件 1 之負極 108 於另一方的框體 32，安裝 III 族氮化物半導體發光元件 1，另

外，III 族氮化物半導體發光元件 1 之周邊係由透明之樹脂而成的塑膜 35 所密封。

本發明的燈係為使用本發明的 III 族氮化物半導體發光元件 1 而成之構成，故成為具備優越之發光特性的構成。

然而，本發明的燈係亦可使用於一般用途之砲彈型，攜帶之背照光用途的側視型，使用於顯示器之前視型等之任何用途者。

[實施例]

接著，將本發明，表示實施例及比較例而作更詳細說明，但本發明，並不侷限於此等實施例之構成。

[實施例 1]

於藍寶石基板之(0001)C面上，將表 1 所示之[基部寬度][高度][基部寬度/4][鄰接之凸部間的間隔][凸部表面 C 面之有無]之複數凸部，做為呈以下所示地而形成(基板加工工程)，即於直徑 2 英吋的 C 面藍寶石基板，以公知之光微影法而形成光罩，並經由以乾蝕刻法而蝕刻藍寶石基板之情況，形成凸部，然而，做為曝光法，採用使用紫外光之分節曝光法，另外，對於乾蝕刻係使用 BCl_3 與 Cl_2 之混合氣體。

[表 1]

	基部 寬度 (μm)	高度 (μm)	基部寬 度/4 (μm)	鄰接之凸部 間の間隔 (μm)	凸部表面 C 面之有無	平坦性	XRC-FWHM	
							(0002)面	(10-10)面
實施例 1	2.2	1.0	0.6	1.8	無	○	69	182
實施例 2	2.2	1.0	0.6	1.8	無	○	108	205
比較例 1	3.0	1.0	0.6	1.0	有	Δ	156	220
比較例 2	2.2	1.0	0.6	0.8	無	Δ	95	193
比較例 3	2.2	1.0	0.6	1.8	有	○	177	206

如此做為所得到之實施例 1 之凸部係基部的平面形狀為圓形，朝向上部，外型逐漸變小之形狀，側面則為朝外側彎曲之半球狀之形狀。

[比較例 1，比較例 2]

除了將曝光時之光罩各自做為不同之情況以外，係做為與實施例 1 同樣，形成比較例 1 及比較例 2 的凸部。

所得到之比較例 1 之凸部係基部的平面形狀為圓形，剖面形狀為台形，另外，比較例 2 係凸部的形狀係為與實施例 1 相同，但[鄰接之凸部間の間隔]則與實施例 1 不同。

[比較例 3]

除了使用濕蝕刻法而進行蝕刻之情況以外係做為與實施例 1 同樣，形成比較例 3 之凸部，所得到之比較例 3 的凸部係基部的平面形狀為圓形，剖面形狀為台形。

之後，如以下所示，於實施例 1，比較例 1~比較例 3 之複數凸部之所形成的基板之上，使用 RF 濺鍍法而形成由具有單結晶構造之 AlN 而成之厚度 50nm 緩衝層(緩衝層形成工程)。

做為濺鍍成膜裝置，係使用具有高頻率式之電原，具有可在標靶內以動磁鐵位置之機構的構成，首先，將複數凸部之所形成之基板，導入至濺鍍成膜裝置之腔室，加熱至 500℃，以 15sccm 的流量只導入氮氣於腔室之後，由將腔室內的壓力保持為 1Pa，施加 500W 之高頻率偏壓於基板側，曝露於氮素電漿之情況，洗淨基板表面(前處理)。

接著，導入氬與氮氣，將基板溫度保持為 500℃，將 2000W 之高頻率偏壓施加於金屬 Al 標靶側，再由將腔室內的壓力保持為 0.5Pa，使氬氣 5sccm 流通，使氮氣 15sccm 流通之條件(對於氣體全體之氮素比係 75%)，於複數凸部之所形成之基板上，將 AlN 而成知緩衝層成膜，成長速度係為 0.08nm/s，然而，標靶內之磁鐵係在基板洗淨時，緩衝層成膜時均使其搖動，並且，依照預先測定之成膜速度，進行規定之時間之間成膜，將由 50nm 之 AlN 層而成之緩衝層，堆積於複數凸部之所形成之基板上之後，停止起動電漿情況，使基板溫度降低。

於如此做為所得到之緩衝層上，使用以下所示之減壓 MOCVD 法而使 III 族氮化物半導體層磊晶(磊晶工程)。

首先，將從濺鍍成膜裝置取出之緩衝層為只緩衝層形成之基板，導入至為了成長經由 MOCVD 法之 II 族氮化物半導體層的反應爐內，載置於以高頻率(RF)誘導加熱式加熱器加熱至成膜溫度之半導體用高純度石墨製之感應器上，之後，流通氮氣於不鏽鋼製之氣相成長反應爐內，清除反應爐內。

並且，保持 8 分鐘使氮氣流通於氣相成長反應爐內之後，使誘導加熱式加熱器動作，將藍寶石基板的溫度，以 10 分鐘從事溫加熱至 500°C ，將基板溫度以 500°C ，使 NH_3 氣體及氮氣流通於反應爐內，將氣相成長反應爐內作為 95kPa ，接著，使基板溫度，加上約 10 分鐘升溫至 1000°C ，以其溫度及壓力下，將基板的表面，進行熱洗淨(thermal cleaning)，熱洗淨結束後，亦使對於氣相成長反應爐內之氮氣的供給繼續。

之後，持續氮氣之流通的同時，在氫環境中，使基板溫度升溫至 1120°C ，將反應爐內之壓力作為 60kPa ，在確認到基板溫度為 1120°C 安定之情況後，開始對於氣相成長反應爐內供給三甲基鎵(TMGe)，並於 AlN 緩衝層上，使未摻雜之 GaN 層，磊晶至 $3\mu\text{m}$ 之膜厚為止，此時，氮的量係 V 族(N)/III 族(Ga)比呈 600 地進行調節，並且，在成長由 $3\mu\text{m}$ 之 GaN 層而成之 III 族氮化物半導體層之後，停止對於反應爐之原料的供給，使基板溫度降低。

之後，從反應爐取出 GaN 層之所形成之基板，觀察 GaN 層之表面的平坦性，另外，測定 GaN 層之 X 線搖盪曲線半寬度 (XRC-FWHM)，將 GaN 層的平坦性及 XRC 之半寬度 (XRC-FWHM) 的結果，表示於表 1。

如表 1 所示，在比較例 1 中，於凸部的表面因有 C 面，故與實施例 1 做比較，結晶性不佳 (XRC-FWHM 則在 (0002) 面為 150arcsec 以上，在 (10-10) 面為 200arcsec 以上)，另外，在比較例 1 中，因 [鄰接之凸部間の間隔] 則為未達基部寬度之 0.5 倍，故與實施例 1 做比較，表面之平坦性亦為不佳 (Δ)。

另外，在比較例 2 中，比實施例 1 還差，但與實施例 1 同樣地，於凸部的表面因未有 C 面，故結晶性佳 (XRC-FWHM 則在 (0002) 面為 100arcsec 以下，在 (10-10) 面為 200arcsec 以下)，但，在比較例 2 中，因 [鄰接之凸部間の間隔] 則為未達基部寬度之 0.5 倍，故與實施例 1 做比較，表面之平坦性亦為不佳 (Δ)。

另外，在比較例 3 中，因 [鄰接之凸部間の間隔] 則為基部寬度之 0.5 倍以上，故表面之平坦性為佳 ($\bigcirc$)，但在比較例 3 中，於凸部的表面因有 C 面，故與實施例 1 做比較，結晶性不佳 (XRC-FWHM 則在 (0002) 面為 150arcsec 以上，在 (10-10) 面為 200arcsec 以上)。

對此，在實施例 1 之中，因 [鄰接之凸部間の間隔] 則為基部寬度之 0.5 倍以上，故表面之平坦性為佳 ($\bigcirc$)，另外，在實施例 1 之中，於凸部的表面因未有 C 面，故結晶

性佳 (XRC-FWHM 則在 (0002) 面為 100arcsec 以下，在 (10-10) 面為 200arcsec 以下)。

[實施例 2，比較例 4]

於以和實施例 1，比較例 3 同樣的方法製作之 III 族氮化物半導體層上，以以下所示的方法，層積 LED 構造之 n 型層，發光層，p 型層之各層。

(n 型層)

做為 n 型層，形成 n 接觸層與 n 包覆層，首先，以和實施例 1，比較例 3 同樣的方法，使 II 族氮化物半導體層成長之後，V 族(N)/III 族(Ga)比呈 450 地調整氮的量，於 III 族氮化物半導體層的上方，使未摻雜之 GaN 層做為 $1\mu\text{m}$ 成長，接著以相同的條件，使用摻雜氣體之甲矽烷 (SiH_4) 氣體，形成 $2\mu\text{m}$ 之 n 型 GaN 層而成之 n 接觸層。

Si 的摻雜量係做為 5×10^{18} ，而使 n 接觸層成長後，關閉 TMG 的閥，停止對於 TMG 之反應爐內的供給。

使 n 接觸層成長後，直接使氮流通的同時，將載氣從全氫氣體切換為全氮素，接著，將基板溫度從 1100°C 下降至 760°C ，並在等待反應爐溫度變更之間，設定 SiH_4 之供給量，而流通於反應爐內之 SiH_4 的量係在事前做檢討，Si 摻雜 GaInN 包覆層之電子濃度則呈成為 $1 \times 10^{18} \text{cm}^{-3}$ 地進行調整，氮係以原來的量持續供給至反應爐內。

之後，等待反應爐內之狀態安定情況，將 TMI 與 TEG 與 SiH_4 的閥同時切換，開始此等原料對於反應爐內

之供給，只在特定的時間持續對於反應爐內之供給，形成由具有 20nm 膜厚之 Si 摻雜 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ 而成之 n 包覆層，之後，將 TMI 與 TEG 與 SiH_4 的閥切換，停止此等原料的供給。

(發光層)

做為發光層，形成由障壁層與井層而成之多重量子井構造，首先，變更對於形成 n 包覆層後之反應爐內的 SiH_4 之供給量的設定，而流通於反應爐內之 SiH_4 的量係在事前做檢討，Si 摻雜 GaN 層而成之障壁層之電子濃度則呈成為 $3 \times 10^{17} \text{cm}^{-3}$ 地進行調整，並且，將基板溫度做為 750°C ，開始對於反應爐內 TEG 與 SiH_4 的供給，並形成由特定時間 Si 摻雜 GaN 層而成之薄層的障壁層 A，停止 TEG 與 SiH_4 的供給。

之後，以中斷成長的狀態，將感應器的溫度升溫至 920°C ，溫度安定後，基板溫度或反應爐內的壓力，氮氣及載氣的流量或種類係以原來的，將 TEG 與 SiH_4 的閥切換，再開始對於 TEG 與 SiH_4 的反應爐內之供給，以基板溫度 930°C ，進行由規定時間的 Si 摻雜 GaN 而成之障壁層 B 的成長，障壁層 B 之成長後，停止對於 TEG 與 SiH_4 之反應爐內的供給。

接著，將感應器溫度下降至 750°C ，開始對於 TEG 與 SiH_4 的反應爐內之供給，進行由 Si 摻雜 GaN 而成之障壁層 C 的成長，之後，再次換閥，停止對於 TEG 與 SiH_4 之反應爐內的供給，結束障壁層 C 之成長，由此，形成由障

壁層 A，障壁層 B 及障壁層 C 而成之 3 層構造之總膜厚 20nm 之 Si 摻雜 GaN 而成之障壁層。

障壁層之成長結束後，經過 30 秒，停止 TEG 與 SiH_4 的供給，將 TEG 的供給量之設定，變更爲事前檢討的流量之後，基板溫度或反應爐內的壓力，氮氣及載氣的流量或種類係以原來的，將 TEG 與 TMI 的閥切換，進行對於 TEG 與 TMI 的反應爐內之供給，而在預先決定的時間之間，進行 TEG 與 TMI 的供給之後，再次切換閥而停止 TEG 與 TMI 的供給，結束 $\text{Ga}_{0.93}\text{In}_{0.07}\text{N}$ 而成之井層的成長，如此做爲，做爲井層，形成構成 3nm 膜厚之 $\text{Ga}_{0.93}\text{In}_{0.07}\text{N}$ 層，在井層的成長結束後，變更 TEG 之供給量的設定，接著，再開始 TEG 與 SiH_4 的供給，進入第 2 層之障壁層的形成。

重複 5 次如此的順序，形成 5 層之 Si 摻雜 GaN 而成之障壁層與 5 層之 $\text{Ga}_{0.93}\text{In}_{0.07}\text{N}$ 而成之井層，針對在此等之井層，障壁層之製作工程，以 750°C ，形成障壁層 A 之後，爲了形成障壁層 B 而升溫至 920°C 之工程中，經由停止 III 族原料的供給而中斷半導體層之成長。

並且，在形成第 5 層之井層之後，接著進行第 6 層之障壁層的形成。

針對在第 6 層之障壁層的形成係在開始對於 SiH_4 之反應爐內的供給，並在形成 Si 摻雜 GaN 層而成之薄層的障壁層 A 之後，保持持續對於 TEG 與 SiH_4 之反應爐內的供給，將基板溫度升溫至 930°C ，直接以基板溫度

920℃，進行規定時間障壁層 B 的成長，將障壁層 B 成長後，停止 TEG 與 SiH₄ 的爐內供給，接著，將基板溫度下降至 750℃，開始 TEG 與 SiH₄ 的供給，進行障壁層 C 之成長之後，再次切換閥而停止 TEG 與 SiH₄ 的供給，結束 GaN 障壁層的成長，由此，形成由障壁層 A，障壁層 B 及障壁層 C 而成之 3 層構造之總膜厚 20nm 之 Si 摻雜 GaN 而成之障壁層。

由以上順序，形成含有厚度不均一之井層(第 1~4 層)與厚度均一之井層(第 5 層)之多重量子井構造之發光層。

(p 型層)

於在如此做為所得到之 Si 摻雜 GaN 而成之障壁層結束之發光層上，形成由 p 包覆層與 p 接觸層而成之 p 型層。

首先，於發光層上，形成由 Mg 摻雜之 p 型 Al_{0.08}Ga_{0.92}N 而成之 p 包覆層，構成發光層之 Si 摻雜 GaN 層而成之障壁層的成長結束後，將基板溫度升溫至 1050℃，將載氣的種類切換為氫，將反應爐內的壓力變更為 15kPa，等待反應爐內的壓力安定情況，切換 TMG 與 TMA 與 Cp₂Mg 的閥，開始供給此等原料於反應爐內，之後，經過約 3 分鐘，進行 Mg 摻雜之 p 型 Al_{0.08}Ga_{0.92}N 而成之 p 包覆層的成長，停止 TMG 與 TMA 與 Cp₂Mg 的供給，由此，形成具有 12nm 膜厚之 Mg 摻雜之 p 型 Al_{0.08}Ga_{0.92}N 而成之 p 包覆層。

接著，於其 p 包覆層上形成 p 接觸層，即，p 包覆層

的成長結束之後，載氣與顧內的壓力係保持原狀，進行 TMG、TMA、 Cp_2Mg 之供給量的變更，之後，以持續供給氮氣於反應爐內之狀態，更加地切換 TMG 與 TMA 與 Cp_2Mg 的閥，開始供給此等原料於反應爐內，使 Cp_2Mg 流通的量係事前做檢討，並 Mg 摻雜之 p 型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ 而成之 p 包覆層的正孔濃度則呈成為 $8 \times 10^{17} \text{cm}^{-3}$ 地進行調整，之後，經過約 12 分鐘，進行 Mg 摻雜之 p 型 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 而成之 p 包覆層的成長後，停止 TMG 與 TMA 與 Cp_2Mg 的供給，由此，形成構成約 $0.2 \mu\text{m}$ 膜厚之 Mg 摻雜之 p 型 $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ 而成之 p 包覆層。

使 p 接觸層之氣相成長結束之後，與停止對於為了馬上加諾基板而使用之高頻率又導加熱式加熱器的通電同時，將載氣從氫切換為氮素，使氮的流量下降，具體而言，對於成長中，將全流通氣體量之中做為體積而縮減約 14% 之氮氣，下降至 0.2%，更加地，在此狀態保持 45 秒之後，停止氮的流通，而在此狀態下，確認基板溫度降溫至室溫情況，將 III 族氮化物半導體層之所層積之基板，從大氣中取出，如此做為，於以和實施例 1，比較例 3 同樣的方法製作之 III 族氮化物半導體層上，結束 LED 構造之 n 型層，發光層，p 型層之各層的形成。

在此，Mg 摻雜之 p 型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ 而成之 p 包覆層係即使未進行為了活性化 p 形載體之退火處理，亦表示 p 型。

接著，使用成為如此做為所得到之 LED 構造之各層

之所形成的基板，做為如以下所示，製作半導體發光元件之一種的發光二極體。

首先，經由公知之光微影技術，於成為 LED 構造之各層之所形成的基板的 p 接觸層上，形成由 ITO 而成之透明 p 電極，和具有於透明 p 電極上依序層積鈦，鋁，金之構造的正極接合墊片。

接著，於正極接合墊片之所形成之基板，進行乾蝕刻，使形成負極接合墊片之部分的 n 型層露出，於露出之 n 型層上，製作由 Ni，Al 及 Au 之 4 層而成之負極接合墊片。

如此做為，將正極接合墊片及負極接合墊片之所形成之基板的內面，進行研削及研磨而做為反射狀的面，之後，將其基板切斷為 $350\mu\text{m}$ 角之正方形的晶片，正極接合墊片及負極接合墊片則成為上方地載置於導線框，以金線結線於導線框而做為發光元件。

關於如此做為所得到之發光元件，測定施加 20V 之逆方向電壓時之逆方向電流(洩放電流(IR))，將其結果表示於表 2，然而，針對在表 2，實施例 2 係為使用至由與實施例 1 同樣的方法製作之 III 族氮化物半導體層之所形成之基板所得到的發光元件，比較例 4 係為使用至由與比較例 3 同樣的方法製作之 III 族氮化物半導體層之所形成之基板所得到的發光元件。

[表 2]

	使用之基板	逆方向電流 (μA)
實施例 2	實施例 1	0.68
實施例 6	實施例 5	1.11
比較例 4	比較例 3	5.22

由表 1 及表 2，在實施例 2 之中，因在實施例 1 製作之 III 族氮化物半導體層之結晶性良好，平坦性亦為良好，發光元件之逆方向電流係為良好之 $3\mu\text{A}$ 以下。

另一方面，在比較例 4 之中，因在比較例 3 製作之 III 族氮化物半導體層之結晶性不佳，逆方向電流係為不良之 $5\mu\text{A}$ 以上。

[實施例 3，實施例 4，比較例 5，比較例 6]

除了將[基部寬度][高度][基部寬度/4][鄰接之凸部間的間隔][凸部表面 C 面之有無]做為表 3 所示之構成之情況以外，經由與實施例 1 同樣的方法，形成至 III 族氮化物半導體層，經由與實施例 2 同樣的方法，製作發光元件。

然而，實施例 3，實施例 4，比較例 6 之凸部係凸部係基部的平面形狀為圓形，朝向上部，外型逐漸變小之形狀，側面則為朝外側彎曲之半球狀之形狀，另外，實施例 3，實施例 4，比較例 6 之凸部係經由變更蝕刻時間情況，改變凸部高度所得到之構成。

並且於所得到之發光元件，往順方向施加 20mA 之電

流，測定發光輸出(Po)，將其結果表示於表3。

[表 3]

	基部寬度 (μm)	高度 (μm)	基部寬度/4 (μm)	鄰接之凸部 間の間隔 (μm)	凸部表面 C 面之有無	發光輸出 (mW)
實施例 3	2.2	0.6	0.6	1.8	無	14.8
實施例 4	2.2	1.0	0.6	1.8	無	15.6
比較例 5	無凸部	-	-	-	有	12.3
比較例 6	2.2	0.3	0.6	1.8	無	12.7
實施例 7	2.2	0.6	0.6	1.8	無	13.2
實施例 8	2.2	1.0	0.6	1.8	無	13.3
比較例 7	無凸部	-	-	-	有	11.7
比較例 8	2.2	0.3	0.6	1.8	無	12.4

由表 3，在無凸部之比較例 5，和凸部高度為未達基部寬度之 1/4 之比較例 6 中，發光輸出則為低之 13 mW。

對此，凸部高度為基部寬度之 1/4 以上之實施例 3 及實施例 4 中，發光輸出則為高之 13 mW 以上。

[實施例 5]

針對在實施例 5，係除了洗淨基板表面時之條件與將

中間層成膜之條件以外，係做為與實施例 1 相同，於基板上形成中間層及基底層。

即，如以下所示，於與實施例 1 同樣之複數凸部之所形成的基板之上面，使用 RF 濺鍍法而形成由柱狀結晶之集合體(多結晶)而成之 AlN 而成之厚度 50nm 緩衝層(緩衝層形成工程)。

做為濺鍍成膜裝置，係使用具有高頻率式之電原，具有可在標靶內以動磁鐵位置之機構的構成，首先，將複數凸部之所形成之基板，導入至濺鍍成膜裝置之腔室，加熱至 750℃，以 15sccm 的流量只導入氮氣於腔室之後，由將腔室內的壓力保持為 0.08Pa，施加 500W 之高頻率偏壓於基板側，曝露於氮素電漿之情況，洗淨基板表面(前處理)。

接著，導入氬與氮氣，將基板溫度下降至 500℃，將 2000W 之高頻率偏壓施加於金屬 Al 標靶側，再由將腔室內的壓力保持為 0.5Pa，使氬氣 15sccm 流通，使氮氣 5sccm 流通之條件(對於氣體全體之氮素比係 25%)，於複數凸部之所形成之基板上，將 AlN 而成之緩衝層成膜，成長速度係為 0.08nm/s，然而，標靶內之磁鐵係在基板洗淨時，緩衝層成膜時均使其搖動。

並且，依照預先測定之成膜速度，進行規定之時間之間成膜，將由 50nm 之 AlN 層而成之緩衝層，堆積於複數凸部之所形成之基板上之後，停止起動電漿情況，使基板溫度降低。

於如此做為所得到之緩衝層上，做為與實施例 1 同樣，形成 GaN 層，觀察所得到之 GaN 層之表面的平坦性，另外，測定 GaN 層之 X 線搖盪曲線半寬度 (XRC-FWHM)，將 GaN 層的平坦性及 XRC 之半寬度 (XRC-FWHM) 的結果，表示於表 1，如表 1 所示，實施例 5 之結果係與實施例 1 同等。

[實施例 6]

於以和實施例 5 同樣的方法製作之 III 族氮化物半導體層上，經由與實施例 2 同樣的方法，製作發光元件。

關於如此做為所得到之發光元件，測定施加 20V 之逆方向電壓時之逆方向電流 (洩放電流 (IR))，將其結果表示於表 2。

由表 1 及表 2，在實施例 2 之中，因在實施例 6 製作之 III 族氮化物半導體層之結晶性良好，平坦性亦為良好，故發光元件之逆方向電流係為良好之 $3\mu\text{A}$ 以下。

[實施例 7，實施例 8，比較例 7，比較例 8]

除了將 [基部寬度] [高度] [基部寬度/4] [鄰接之凸部間的間隔] [凸部表面 C 面之有無] 做為表 3 所示之構成之情況以外，經由與實施例 5 同樣的方法，形成至 III 族氮化物半導體層，經由與實施例 2 同樣的方法，製作發光元件。

然而，實施例 7，實施例 8，比較例 7 之凸部係凸部

係基部的平面形狀為圓形，朝向上部，外型逐漸變小之形狀，側面則為朝外側彎曲之半球狀之形狀，另外，實施例 7，實施例 8，比較例 7 之凸部係經由變更蝕刻時間情況，改變凸部高度所得到之構成。

並且於所得到之發光元件，往順方向施加 20mA 之電流，測定發光輸出(Po)，將其結果表示於表 3。

由表 3，在無凸部之比較例 7，和凸部高度為未達基部寬度之 1/4 之比較例 8 中，發光輸出則為低之 13 mW。

對此，凸部高度為基部寬度之 1/4 以上之實施例 7 及實施例 8 中，發光輸出則為高之 13 mW 以上。

[實施例 9]

接著，作為實施例 9，作成如圖 3 (亦參照圖 4)所示之發光元件 1，並作成使用如圖 5 所示之發光元件 1 而成的燈 3(發光二極體：LED)。

針對在本例，係首先於由藍寶石而成之基板 101 的 c 面上，作為中間層 102，使用 RF 濺鍍法而形成由 AlN 而成之單結晶的層之構成上方，作為基底層 103，使用 MOCVD 法，以以下的方法形成 GaN(III 族氮化物半導體)而成的層之後，層積各層。

< 緩衝層之形成 >

首先，將鏡面研磨表面之直徑 2 英寸之(0001) c 面藍寶石而成之基板 101，導入腔室中，此時，使用高頻率式

之濺鍍裝置，作為標靶係使用由金屬 Al 而成之構成。

並且，在腔室內，將基板 101 加熱至 500℃，並導入氮氣之後，施加高頻率偏壓於基板 101 側，經由曝露於氮素電漿之情況而洗淨基板 101 表面。

接著，基板 101 之溫度係直接保持現狀，於濺鍍裝置內，導入氫及氮氣，並且，施加高頻率偏壓於金屬 Al 標靶側，將爐內的壓力保持為 0.5Pa，由使氫氣 5sccm 流通，使氮氣 15sccm 流通之條件下，於藍寶石而成之基板 101 上，將 AlN 而成之單結晶之緩衝層 102 進形成膜。

並且，隨著預先測定知成膜速度，經由規定之時間的處理，將 40nm 之 AlN(緩衝層 102)進形成膜後，停止電漿動作，使基板 101 之溫度下降。

並且，將形成於基板 101 上之緩衝層 102 的 X 線搖盪曲線(XRC)，使用 X 線測定裝置(Spectris 公司製，型號：X'pert Pro MRD)而進行測定，其測定係作為光源而使用 CuK α 線而使用進行之，其結果，緩衝層 102 之 XRC 半寬度係表示 0.1°優越之特性，並確認到緩衝層 102 良好地進行配向之情況。

< 基底層之形成 >

接著，將 AlN(緩衝層 102)進行成膜之基板 101，從濺鍍裝置取出而運送於 MOCVD 裝置內，於緩衝層 102 上方，由以下的順序，將 GaN 而成之基底層 103 進形成膜。

首先，將該基板 101 導入於反應爐(MOCVD 裝置)內，接著，於反應爐內，使氮氣流通之後，使加熱器動作，將基板溫度，從室溫升溫至 500℃，並且，將基板溫度保持為 500℃，使 NH₃ 氣體及氮氣流通，將氣相成長反應爐內作為 95kPa，接著，使基板溫度升溫至 1000℃，將基板的表面，進行熱洗淨(thermal cleaning)，然而，熱洗淨結束後，亦使對於氣相成長反應爐內之氮氣的供給繼續。

之後，持續氮氣之流通的同時，在氫環境中，使基板溫度升溫至 1100℃之同時，將反應爐內之壓力作為 40kPa，在確認到基板溫度為 1100℃安定之情況後，開始對於氣相成長反應爐內供給三甲基鎵(TMg)，並開始於緩衝層 102 上，將構成基底層 103 之 III 族氮化物半導體(GaN)進形成膜之工程，在如此做為而使 GaN 成長之後，切換 TMG 之配管的閥，結束原料對於反應爐之供給而停止 GaN 的成長。

經由以上的工成，於成膜於基板 101 上之單結晶組織之 AlN 而成之緩衝層 102 上方，以未摻雜，將 8μm 膜厚之 GaN 而成之基底層 103 進行成膜。

< n 型接觸層之形成 >

持續基底層 103 之形成，相同經由 MOCVD 裝置，形成 GaN 而成之 n 型接觸層 104a 的初期層，此時，對於 n 型接觸層 104a 係摻雜 Si，結晶成長係除了作為 Si 之摻雜

劑原料而使 SiH_4 流通以外，係經由與基底層相同條件進行之。

經由如以上說明之工程，於表面施以逆濺鍍之藍寶石而成之基板 101 上，形成具有單結晶組織之 AlN 之緩衝層 102，並於其上方，以未摻雜形成 $8\mu\text{m}$ 膜厚之 GaN 層 (n 型基底層 103)，和具有 $5\times 10^{18}\text{cm}^{-3}$ 之載體濃度的 $2\mu\text{m}$ 之 Si 摻雜 GaN 層 (構成 n 型接觸層 104a 之初期層)，於成膜後，從裝置內取出之基板係為無色透明， GaN 層 (在此係 n 型接觸層 104a 之初期層) 之表面係為鏡面。

將如此作為形成之 Si 摻雜 GaN 層的 X 線搖盪曲線 (XRC)，使用 X 線測定裝置 (Spectris 公司製，型號：X'pert Pro MRD) 而進行測定，其測定係作為光源而使用 $\text{Cu}\beta$ 線，在為對稱面之 (0002) 面與為非對稱面之 (10-10) 面進行，一般而言，III 族氮化物化合物半導體之情況，(0002) 面之 XRC 光譜半值寬度係成為結晶之平坦性的指標，並 (10-10) 面之 XRC 光譜半值寬度係成為轉位密度之指標，而其測定的結果，以本發明之方法所製作之 Si 摻雜 GaN 層 (n 型接觸層) 係在 (0002) 面之測定中，係表示半值寬度 46arcsec ，在 (10-10) 面之中，係表示半值寬度 220arcsec 。

< n 型接觸層及發光層之形成 >

於以上述順序製作之 n 型接觸層 104a 上方，經由 MOCVD 法，層積 n 型包覆層 104b 及發光層 105。

「n 型包覆層 104b 之形成」

以上述順序，將使 n 型接觸層 104a 成長之基板，導入於 MOCVD 裝置之後，使氮流通的同時，將載氣作為氮素，使基板溫度降地至 760℃。

此時，於等待爐內之溫度的變更之間，設定 SiH_4 之供給量，對於使其流通之 SiH_4 的量，係在事前進行計算，Si 摻雜層之電子濃度則呈 $4 \times 10^{18} \text{cm}^{-3}$ 地進行調整，氮係以原來的流量持續供給至爐內。

接著，使氮流通於腔室內之同時，使 SiH_4 氣體，和經由沸騰而產生之 TMI 及 TEG 的蒸氣，流通於爐內，並以 1.7nm 將 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ 而成的層進行成膜，以 1.7nm 將 GaN 而成的層進行成膜，而在 19 循環重覆如此之處理之後，最後，以 1.7nm，再次將 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ 而成的層進行成長，另外，進行其工程處理之間係繼續 SiH_4 的流通，由此，形成 Si 摻雜之 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ 與 GaN 之超晶格構造而成之 n 型包覆層 104b。

「發光層之形成」

發光層 105 係由 GaN 而成之障壁層 105a，和 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ 成的井層 105b 所構成，具有多重量子阱構造，而對於其發光層 105 之形成，係於 Si 摻雜之 GaInN 與 GaN 之超晶格構造而成之 n 型包覆層 104c 上，首先，形成障壁層 105a，並於其障壁層 105a 上，形成 $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 而成之井層 105b，在本例中係在重複 6 次如此之層積順序之後，於層積於第 6 之井層 105b 上，形成

第 7 之障壁層 105a，作為於具有多重量子阱構造之發光層 105 兩側，配置障壁層 105a 之構造。

首先，基板溫度係在保持 760°C 之狀態，開始供給 TEGa 與 SiH_4 於爐內，在所定的時間，形成 0.8nm 摻雜 Si 之 GaN 而成的初期障壁層，並停止 TEGa 與 SiH_4 之供給，之後，將感應器的溫度升溫至 920°C ，並且，再次開啓對於爐內供給 TEGa 與 SiH_4 ，至基板溫度 920°C 為止，更加地，進行 1.7nm 之中間障壁層的成長後，停止 TEGa 與 SiH_4 之爐內供給，接著，將感應器的溫度降溫至 760°C ，開啓對於爐內供給 TEGa 與 SiH_4 ，更加地，進行 3.5nm 之最終障壁層的成長後，再次停止 TEGa 與 SiH_4 之供給，結束 GaN 障壁層的成長，經由如上述之 3 階段的成膜處理，形成由初期障壁層，中間障壁層及最終障壁層 3 層而成，總膜厚為 6nm 之 Si 摻雜 GaN 障壁層(障壁層 105a)，而 SiH_4 的量係 Si 濃度呈 $1 \times 10^{17} \text{cm}^{-3}$ 地進行調整。

上述 GaN 障壁層(障壁層 105a)之成長結束後，將 TEGa 與 TMIn 供給至爐內而進行井層之成膜處理，形成構成 3nm 膜厚之 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ 層(井層 105b)。

並且，在 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ 而成的井層 105b 之成長結束後，變更 TEGa 之供給量的設定，接著，再開啓 TEGa 與 SiH_4 之供給，進行第 2 層之障壁層 105a 的形成。

經由重覆 6 次如上述之順序情況，形成 6 層之 Si 摻雜 GaN 而成之障壁層 105a，和 6 層之 $\text{Ga}_{0.92}\text{In}_{0.08}$ 而成的

井層 105b。

並且，在形成第 6 層之 $\text{Ga}_{0.92}\text{In}_{0.08}$ 而成的井層 105b 之後，接著進行第 7 層之障壁層的形成，而針對在第 7 層之障壁層的形成處理，係首先停止 SiH_4 之供給，並在形成未摻雜 GaN 而成之初期障壁層之後，由保持持續對於 TEGa 之爐內的供給，將基板溫度升溫至 920°C ，以其基板溫度 920°C ，在規定的時間進行中間障壁層之成長之後，停止對於 TEGa 之爐內的供給，接著，將基板溫度下降至 760°C ，開始 TEGa 之供給，進行最終障壁層之成長之後，再次停止 TEGa 之供給，結束 GaN 障壁層之成長，由此，形成由初期障壁層，中間障壁層及最終障壁層 3 層而成，總膜厚為 4nm 之未摻雜 GaN 而成之障壁層(參照針對在圖 4 之發光層 105 內，最上層之障壁層 105a)。

由以上之順序，形成包含厚度不均一之井層(從針對在圖 4 之 n 型層 104 側，第 1~5 之井層 105b)，與厚度均一之井層(參照從針對在圖 4 之 n 型層 104 側，第 6 層之井層 105b)之多重量子井構造的發光層 105。

< p 型半導體層之形成 >

持續上述各工程，使用相同 MOCVD 裝置，將具有摻雜 4 層之未摻雜之 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 與 3 層之 Mg 之 GaN 而成之超晶格構造的 p 型包覆層 106a，進行成膜，更加地，於其上方，將膜厚為 200nm 之 Mg 摻雜 GaN 而成之 p 型接觸層 106b，進行成膜，作為 p 型半導體層 106。

首先，供給 NH_3 氣體的同時，將基板溫度升溫至 975°C 之後，以其溫度將載氣從氮素切換為氫素，接著，將基板溫度變更為 1050°C ，並且，經由供給 TMGa 與 TMAI 於爐內之情況，將未摻雜之 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 而成的層 2.5nm 進行成膜，接著，未採取間隔而關閉 TMAI 的閥，開啓 Cp_2Mg 的閥，將摻雜 Mg 之 GaN 的層，進行 2.5nm 成膜。

重覆 3 次如以上的操作，最後，經由形成 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 的層之情況，由超晶格構造而形成 p 型包覆層 106a。

之後，只將 Cp_2Mg 與 TMGa 供給至爐內，形成 200nm 之 p 型 GaN 而成之 p 型接觸層 106b。

如上設作為所製作之 LED 用之磊晶晶圓係具有於具有 c 面之藍寶石而成之基板 101 上，形成具有單結晶構造之 AlN 層(緩衝層 102)之後，從基板 101 側依序層積 $8\mu\text{m}$ 之未摻雜 GaN (基底層 103)，具有 $5\times 10^{18}\text{m}^{-3}$ 之電子濃度之 Si 摻雜 GaN 初期層與 200nm 之 Si 摻雜 GaN 再成長層而成之 n 型接觸層 104a，具有 $4\times 10^{18}\text{cm}^{-3}$ 之 Si 濃度，並具有 20 層之 1.7nm 之 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ 與 19 層之 1.7nm 之 GaN 而成之超晶格構造的包覆層(n 型包覆層 104b)，由 GaN 障壁層開始結束於 GaN 障壁層，層厚作為 6nm 之 6 層的 Si 摻雜 GaN 障壁層(障壁層 105a)，和層厚作為 3nm 之 6 層的未摻雜 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ 層(井層 105b)，和具備未摻雜之 GaN 而成之最終障壁層之最上位障壁層(參照針對在圖 4

之發光層 105 內，最上層之障壁層 105a)而成之多層量子井構造(發光層 105)，膜厚為 2.5nm 之未摻雜 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 而成之 4 個層，和膜厚為 2.5nm 之 Mg 摻雜 $\text{Al}_{0.06}\text{Ga}_{0.99}\text{N}$ 而成，具有超晶格構造之 3 個的層所構成之 p 型包覆層 106a，以及膜厚為 200nm 之 Mg 摻雜 GaN 層而成之 p 型接觸層 106b 所形成之 p 型半導體層 106 之構造。

[實施例 10]

針對在形成如在上述實施例 9 說明之發光層 105 的工程，對於 7 層之障壁層 105a 之內，最後形成之障壁層，除了作為未摻雜的點，經由與實施例 9 同樣的操作順序，依序層積 n 型半導體層 104，發光層 105，p 型半導體層 106 而成，製造 LED 用之磊晶晶圓。

[實施例 11]

如在上述實施例 9 及實施例 10 說明之，除了將於發光層 105 上形成 p 型半導體層 106 之工程，作為如以下說明之順序的點，經由與實施例 9 同樣的操作順序，製造 LED 用之磊晶晶圓。

在本例之中，於發光層 105 的上方，使用與使用於該發光層 105 之形成的構成相同之 MOCVD 裝置，將具有 4 層之未摻雜之 $\text{Al}_{0.06}\text{Ga}_{0.94}\text{N}$ 而與摻雜 3 層之 Mg 之 $\text{Al}_{0.01}\text{Ga}_{0.99}$ 而成之超晶格構造之 p 型包覆層 106a，適宜調整

TMGa, TMAI 及 Cp_2Mg 的供給量而進行成膜，更加地，於其上方，將膜厚為 200nm 之 Mg 摻雜 GaN 層而成之 p 型接觸層 106b 進行成膜，作為 p 型半導體層 106。

[實施例 12]

接著，使用在上述各實施例之方法所得到之 LED 用之磊晶晶圓，製作 LED。

即，例如於上述磊晶晶圓之 Mg 摻雜 GaN 層(p 型接觸層 106b)的表面，經由公知的光微影技術，形成 IZO 而成之透光性正極 109，並於其上方，形成具有依鉻，鈦及金的順序層積構造之正極接合墊片 107(P 電極接合墊片)，作為 P 側電極，更加地，對於晶圓而言，施以乾蝕刻，使形成 n 型接觸層 104b 之 n 側電極(負極)的範圍露出，於其露出範圍 14d，形成依 Cr, Ti 及 Au 之 3 層順序層積而成之負極 108(n 側電極)，經由如此之順序，於晶圓上，形成具有如圖 3 所示之形狀的各電極。

並且，以上述順序，形成 p 側及 n 側的電極之晶圓，將藍寶石而成之基板 101 的內面進行研削極研磨，做為鏡面的面，並且，將該晶圓，切斷為 $350\mu\text{m}$ 角之正方形的晶片，作為如圖 3 所示之發光元件 1，並且，各電極呈成為上方地，載置於導線架上，並以金線結線於導線架而作為發光二極體(LED)(參照圖 5 的燈 3)，而於如上述作為所製作之發光二極體的 p 側及 n 側的電極間，流動順方向電流之時，在電流 20mA 之順方向電壓係為 3.1V，另外，在

通過 p 側的透光性正極 109 而觀察發光狀態時，發光波長係為 460nm，發光輸出係表示 20mW，而如此之發光二極體的特性係對於從所製作之晶圓的幾乎全面所製作之發光二極體，不會不均而得到。

[業上之利用可能性]

本發明之 III 族氮化物半導體元件係因可利用在發光二極體(LED)等之發光元件的製造領域，故具有產業上之利用可能性，另外，本發明之 III 族氮化物半導體元件，即本發明的燈係在可應用於電子機器等之各種汎用製品情況，具有高的產業上之利用可能性。

【圖式簡單說明】

[圖 1]係為為了說明本發明之半導體層的 III 族氮化物半導體之製造方法的一例圖，表示使用本發明之製造方法，於基板的表面上，形成緩衝層與單結晶之 III 族氮化物半導體層之層積構造之剖面圖。

[圖 2]係為為了說明製造圖 1 所示之層積構造的工程之一例的圖，表示本實施形態之基板加工工程結束之基板的斜視圖。

[圖 3]係為表示本發明之 III 族氮化物半導體發光元件之一例的剖面圖。

[圖 4]係為表示本發明之 III 族氮化物半導體發光元件之一例的剖面圖，並為圖 3 所示之 III 族氮化物半導體

發光元件之部分擴大剖面圖。

[圖 5]係為模式性地表示使用有關本發明之 III 族氮化物半導體發光元件而構成的燈之一例的概略圖。

【主要元件符號說明】

1：III 族氮化物半導體發光元件

3：燈

10：上面

11：平面

12：凸部

12c：表面

20：LED 構造

101：基板

102：緩衝層

103：III 族氮化物半導體層

104：n 型層

104b：n 型包覆層

105：發光層

106：p 型層

106a：p 型包覆層

107：正極接合墊片

108：負極接合墊片

十、申請專利範圍

1. 一種 III 族氮化物半導體層之製造方法，屬於於基板上形成單結晶之 III 族氮化物半導體層之 III 族氮化物半導體層之製造方法，

其特徵乃具備經由於基板之(0001)C 面上，形成由非平形之表面而成之複數凸部於前述 C 面之情況，形成由前述 C 面而成之平面與由前述凸部而成之上面於前述基板上之基板加工工程，

和於前述上面上，使前述 III 族氮化物半導體層磊晶，由 III 族氮化物半導體層埋入前述凸部之磊晶工程者。

2. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，前述凸部係基部寬度乃為 $0.05\sim 5\mu\text{m}$ ，高度乃為 $0.05\sim 5\mu\text{m}$ ，且高度乃為基部寬度的 $1/4$ 以上者，作為鄰接之前述凸部間の間隔乃為前述基部寬度之 $0.5\sim 5$ 倍者。

3. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，前述凸部係為朝上部逐漸外形變小之形狀者。

4. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，前述凸部乃為略圓錐狀或略多角錐狀者。

5. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，前述基板乃為藍寶石基板者。

6. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，具備在前述基板加工工程之後，前述磊晶工程之前，於前述上面上，經由濺鍍法，層積由多結晶之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層的緩衝層形成工程。

7. 如申請專利範圍第 1 項記載之 III 族氮化物半導體層之製造方法，其中，具備在前述基板加工工程之後，前述磊晶工程之前，於前述上面上，經由濺鍍法，層積由具有單結晶構造之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層的緩衝層形成工程。

8. 一種 III 族氮化物半導體發光元件，屬於於形成在基板上之單結晶之 III 族氮化物半導體層上，形成 LED 構造之 III 族氮化物半導體發光元件，

其特徵乃前述基板係具有上面，由前述 C 面而成之平面和於前述 C 面由非平行之表面而成之複數凸部所構成，

III 族氮化物半導體層係使於前述上面上，埋設前述凸部之前述 III 族氮化物半導體層磊晶所形成之構成者。

9. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述凸部係基部寬度乃為 $0.05 \sim 5 \mu\text{m}$ ，高度乃為 $0.05 \sim 5 \mu\text{m}$ ，且高度乃為基部寬度的 $1/4$ 以上者，作為鄰接之前述凸部間の間隔乃為前述基部寬度之 $0.5 \sim 5$ 倍者。

10. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述凸部係為朝上部逐漸外形變小之

形狀者。

11. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述凸部乃為略圓錐狀或略多角錐狀者。

12. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述基板乃為藍寶石基板者。

13. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，於前述上面上，具有由多結晶之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層者。

14. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，於前述上面上，具有由具有單結晶構造之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 而成之厚度 $0.01 \sim 0.5 \mu\text{m}$ 之緩衝層者。

15. 如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件，其中，前述 LED 構造乃具有由 III 族氮化物半導體各自而成之 n 型層與發光層與 p 型層者。

16. 如申請專利範圍第 15 項記載之 III 族氮化物半導體發光元件，其中，於前述 n 型層具備 n 包覆層之同時，於前述 p 型層具備 p 包覆層，前述 n 包覆層及/或前述 p 包覆層乃至少含有超晶格構造者。

17. 一種燈，其特徵乃使用如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件而成者。

18. 一種燈，其特徵乃對於如申請專利範圍第 8 項記載之 III 族氮化物半導體發光元件對於燈的製造之使用。

圖 1

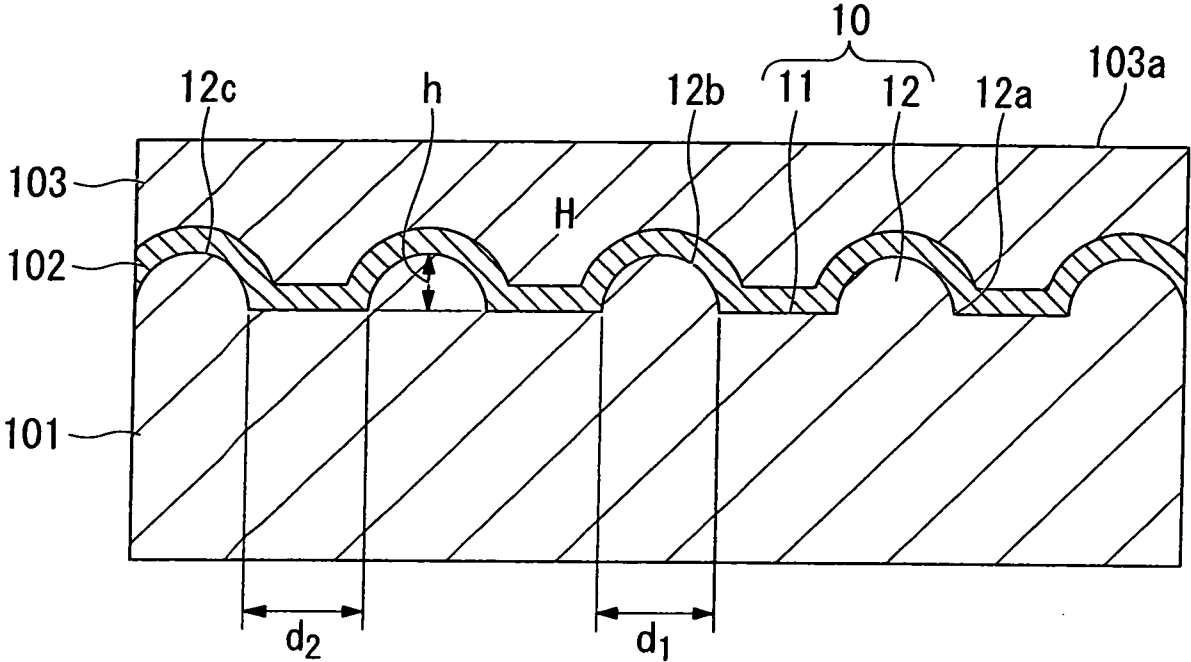


圖 2

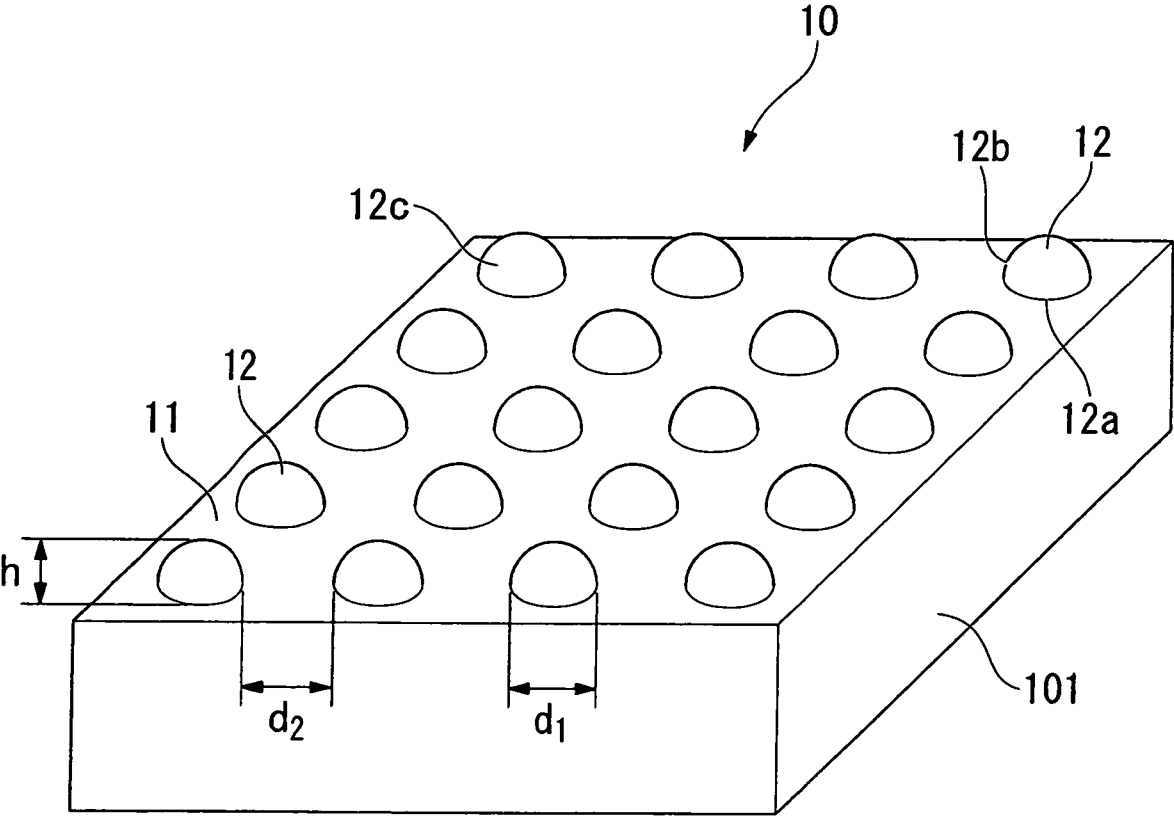


圖3

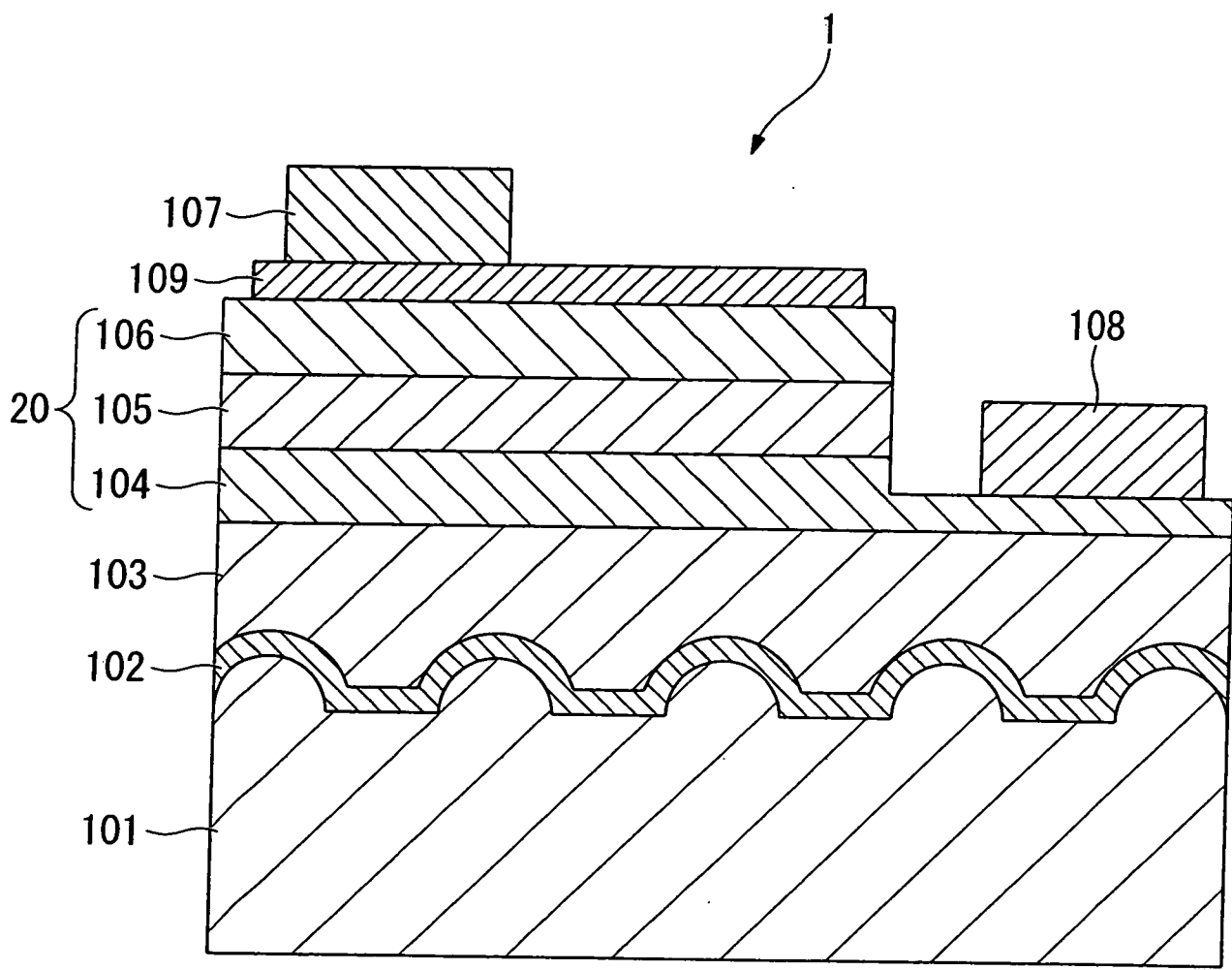


圖4

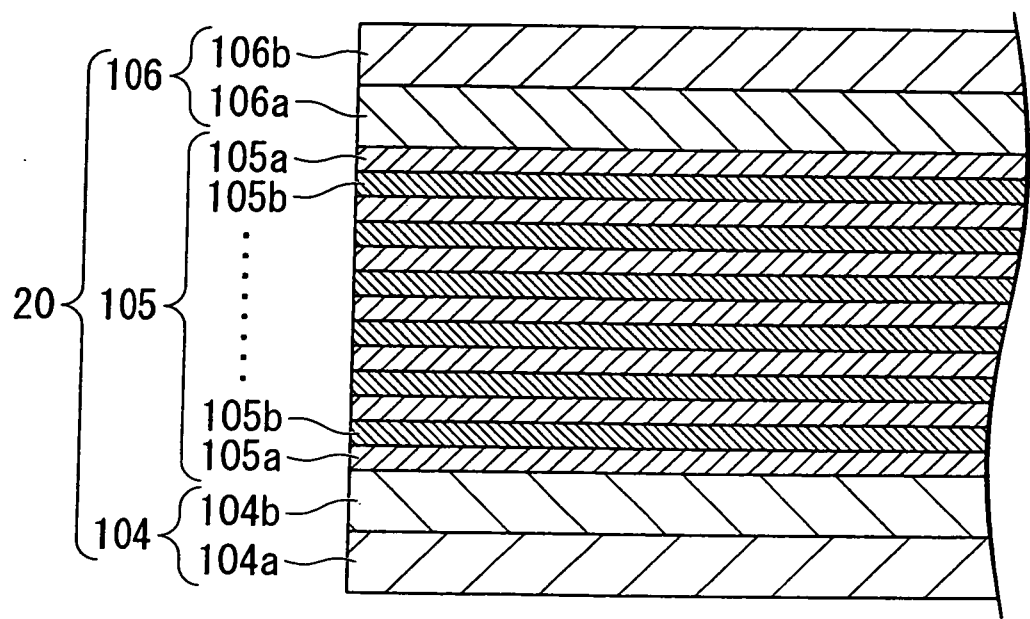


圖5

