



- 【特許請求の範囲】
- 【請求項 1】  
表示領域内に、  
発光部と、  
前記発光部からの光を受光する受光部とを有する  
表示装置。
- 【請求項 2】  
更に、  
前記発光部を駆動する画素駆動回路と、  
前記受光部の受光量に応じて前記画素駆動回路に補正信号を送る補正回路とを有する  
請求項 1 に記載の表示装置。 10
- 【請求項 3】  
前記発光部および前記受光部は、基板の表面に設けられている  
請求項 2 に記載の表示装置。
- 【請求項 4】  
前記受光部は、一对の電極の間に光電変換膜を有している  
請求項 3 に記載の表示装置。
- 【請求項 5】  
前記発光部は基板の表面に設けられ、  
前記受光部は前記基板の内部に設けられている  
請求項 2 に記載の表示装置。 20
- 【請求項 6】  
前記受光部はフォトダイオードにより構成されている  
請求項 5 に記載の表示装置。
- 【請求項 7】  
前記基板はシリコン層を有する  
請求項 5 に記載の表示装置。
- 【請求項 8】  
前記シリコン層の裏面近傍に前記受光部が設けられている  
請求項 7 に記載の表示装置。 30
- 【請求項 9】  
前記画素駆動回路はトランジスタを含み、前記トランジスタが前記発光部と平面視で重なる位置に設けられている  
請求項 5 に記載の表示装置。
- 【請求項 10】  
前記トランジスタおよび前記受光部を画素毎に有し、前記トランジスタと前記受光部とは互いに隣り合う位置に設けられている  
請求項 9 に記載の表示装置。
- 【請求項 11】  
前記トランジスタと前記受光部との間に遮蔽部を有する  
請求項 10 に記載の表示装置。 40
- 【請求項 12】  
前記遮蔽部は、前記基板の溝に埋設された絶縁膜である  
請求項 11 に記載の表示装置。
- 【請求項 13】  
前記遮蔽部は、前記基板の溝に埋設された金属膜である  
請求項 11 に記載の表示装置。
- 【請求項 14】  
前記遮蔽部は、前記基板の溝に埋設された銅である  
請求項 11 に記載の表示装置。 50

## 【請求項 15】

前記受光部を囲むように前記遮蔽部が設けられている  
請求項 11 に記載の表示装置。

## 【請求項 16】

前記基板と対向する反射部を有し、前記反射部で反射された前記発光部からの光が前記受光部に入射する  
請求項 5 に記載の表示装置。

## 【請求項 17】

前記反射部の前記基板との対向面は放物曲面である  
請求項 16 に記載の表示装置。

10

## 【請求項 18】

表示装置を備え、  
前記表示装置は、  
表示領域内に、  
発光部と、  
前記発光部からの光を受光する受光部とを有する  
電子機器。

## 【請求項 19】

画素駆動回路により表示領域内の発光部を駆動し、  
前記発光部からの光を前記表示領域内の受光部で受光し、  
前記受光部の受光量に応じて補正回路から前記画素駆動回路に補正信号を送る  
表示装置の駆動方法。

20

## 【請求項 20】

表示領域内に、発光部と前記発光部からの光を受光する受光部とを形成する  
表示装置の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本技術は、有機 EL (Electroluminescence) 素子等により構成された発光部を有する表示装置、表示装置の製造方法、表示装置の駆動方法および電子機器に関する。

30

## 【背景技術】

## 【0002】

近年、フラットパネルディスプレイの一つとして、有機 EL (Electroluminescence) 素子等を用いたディスプレイが注目されている。このような自発光型のディスプレイは、視野角が広く、消費電力が低いという特性を有している。また、有機 EL 素子は高精細度の高速ビデオ信号に対しても十分な応答性を有するものと考えられており、実用化に向けて開発が進められている。

## 【0003】

しかしながら、自発光型のディスプレイは画面内に輝度のムラが生じやすいという問題を抱えている。この輝度ムラの原因としては、主に以下の 2 つが挙げられる。一つは製造時に各素子を駆動するためのトランジスタの性能、即ち閾値電圧  $V_{th}$  がばらつくことによるものである。もう一つの原因としては、画面内の一部で長時間にわたり、白表示を行うことにより、この部分の素子が激しく劣化して焼付き現象が生じることが挙げられる。

40

## 【0004】

このような画面内の輝度ムラを抑える方法として、それぞれの素子の発光強度を調整するための回路 (補正回路) を設けることが提案されている。例えば特許文献 1 には、画素が配置された表示領域の外側に受光部を設け、この受光部で発光素子からの光を検知することにより発光強度を補正することが記載されている。

## 【先行技術文献】

## 【特許文献】

50

【 0 0 0 5 】

【特許文献 1】特開 2 0 1 0 - 7 8 8 5 3 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

しかしながら、上記の方法では輝度ムラを十分に防ぐことができなかつた。

【 0 0 0 7 】

本技術はかかる問題点に鑑みてなされたもので、その目的は、より効果的に輝度ムラを抑えることができる表示装置、表示装置の製造方法、表示装置の駆動方法および電子機器を提供することにある。

【課題を解決するための手段】

【 0 0 0 8 】

本技術による表示装置は、表示領域内に、発光部と、発光部からの光を受光する受光部とを有するものである。

【 0 0 0 9 】

本技術の電子機器は、上記表示装置を備えたものである。

【 0 0 1 0 】

本技術の表示装置または電子機器では、表示領域内に受光部が設けられているので、発光部と受光部との距離が短くなる。例えば画素毎に受光部を設けることもできる。

【 0 0 1 1 】

本技術による表示装置の駆動方法は、上記表示装置の駆動方法であり、画素駆動回路により表示領域内の発光部を駆動し、発光部からの光を前記表示領域内の受光部で受光し、受光部の受光量に応じて補正回路から前記画素駆動回路に補正信号を送るものである。

【 0 0 1 2 】

本技術による表示装置の製造方法は、上記表示装置の製造方法であり、表示領域内に、発光部と前記発光部からの光を受光する受光部とを形成するものである。

【発明の効果】

【 0 0 1 3 】

本技術の表示装置、表示装置の製造方法、表示装置の駆動方法および電子機器によれば、表示領域内に受光部を設けるようにしたので、発光部と受光部との距離を近付けることができる。よって、受光部の感度が向上し、より効果的に輝度ムラを抑えることができる。

【図面の簡単な説明】

【 0 0 1 4 】

【図 1】本技術の第 1 の実施の形態に係る表示装置の構成を表す断面図である。

【図 2】図 1 に示した表示装置の全体構成を表す図である。

【図 3】図 2 に示した画素駆動回路の一例を表す図である。

【図 4】図 1 に示した表示装置の補正回路を説明するためのブロック図である。

【図 5 A】図 1 に示した表示装置の製造工程（基板側）を表す断面図である。

【図 5 B】図 5 A に続く工程を表す断面図である。

【図 5 C】図 5 B に続く工程を表す断面図である。

【図 5 D】図 5 C に続く工程を表す断面図である。

【図 6 A】図 1 に示した表示装置の製造工程（対向基板側）を表す断面図である。

【図 6 B】図 6 A に続く工程を表す断面図である。

【図 7】図 1 に示した表示装置の動作を表す断面図である。

【図 8】図 1 に示した表示装置の輝度補正動作について説明するための図である。

【図 9】比較例に係る表示装置の構成を表す断面図である。

【図 1 0】図 1 に示した表示装置の他の例を表す断面図である。

【図 1 1】変形例 1 に係る表示装置の構成を表す断面図である。

【図 1 2】図 1 1 に示した反射部の作用について説明するための断面図である。

10

20

30

40

50

- 【図 1 3】図 1 1 に示した反射部の形成方法の一例を表す断面図である。
- 【図 1 4】図 1 1 に示した反射部の形成方法の他の例を表す断面図である。
- 【図 1 5】図 1 3 , 図 1 4 に示した反射部の形成方法について説明するための断面図である。
- 【図 1 6】本技術の第 2 の実施の形態に係る表示装置の構成を表す断面図である。
- 【図 1 7 A】図 1 6 に示した遮蔽部の断面構成の他の例を表す図である。
- 【図 1 7 B】図 1 6 に示した遮蔽部の断面構成のその他の例を表す図である。
- 【図 1 8 A】図 1 6 に示した遮蔽部の平面構成の第 1 例を表す図である。
- 【図 1 8 B】図 1 6 に示した遮蔽部の第 2 例を表す平面図である。
- 【図 1 8 C】図 1 6 に示した遮蔽部の第 3 例を表す平面図である。 10
- 【図 1 8 D】図 1 6 に示した遮蔽部の第 4 例を表す平面図である。
- 【図 1 9】図 1 6 に示した遮蔽部の作用について説明するための断面図である。
- 【図 2 0】図 1 6 に示した表示装置の製造工程の一例を表す断面図である。
- 【図 2 1】変形例 2 に係る表示装置の構成を表す断面図である。
- 【図 2 2】本技術の第 3 の実施の形態に係る表示装置の要部の構成を表す断面図である。
- 【図 2 3 A】図 2 2 に示した表示装置の製造工程の一例を表す断面図である。
- 【図 2 3 B】図 2 3 A に続く工程を表す断面図である。
- 【図 2 3 C】図 2 3 B に続く工程を表す断面図である。
- 【図 2 4 A】図 2 3 C に続く工程を表す断面図である。
- 【図 2 4 B】図 2 4 A に続く工程を表す断面図である。 20
- 【図 2 4 C】図 2 4 B に続く工程を表す断面図である。
- 【図 2 5 A】図 2 4 C に続く工程を表す断面図である。
- 【図 2 5 B】図 2 5 A に続く工程を表す断面図である。
- 【図 2 5 C】図 2 5 B に続く工程を表す断面図である。
- 【図 2 6】図 1 等に示した表示装置を含むモジュールの概略構成を表す平面図である。
- 【図 2 7】適用例 1 の外観を表す斜視図である。
- 【図 2 8 A】適用例 2 の表側から見た外観を表す斜視図である。
- 【図 2 8 B】適用例 2 の裏側から見た外観を表す斜視図である。
- 【図 2 9】適用例 3 の外観を表す斜視図である。
- 【図 3 0】適用例 4 の外観を表す斜視図である。 30
- 【図 3 1 A】適用例 5 の閉じた状態を表す図である。
- 【図 3 1 B】適用例 5 の開いた状態を表す図である。

【発明を実施するための形態】

【0015】

以下、本技術の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第 1 の実施の形態（基板の内部に受光部を有する表示装置）
2. 変形例 1（放物曲面の反射部を有する例）
3. 第 2 の実施の形態（基板の内部の受光部とトランジスタとの間に遮蔽部を有する表示装置） 40
4. 変形例 2（遮光性の遮蔽部を有する例）
5. 第 3 の実施の形態（基板の表面に受光部を有する表示装置）

【0016】

< 第 1 の実施の形態 >

[ 表示装置の全体構成 ]

図 1 は、本技術の第 1 の実施の形態に係る表示装置（表示装置 1）の断面構成を表したものである。この表示装置 1 は自発光型の表示装置であり、基板 1 3 の表面（面 S 1）に発光部 2 0 が設けられている。この発光部 2 0 は、基板 1 3（面 S 1）と対向基板 1 9 との間に設けられている。対向基板 1 9 と基板 1 3 との間には、発光部 2 0 と共に、絶縁層 1 4 および素子分離層 1 5 が設けられている。これら発光部 2 0、絶縁層 1 4 および素子

分離層 15 は保護層 16 により覆われている。表示装置 1 は対向基板 19 側に光取り出し方向を有する、所謂トップエミッション型の表示装置であり、対向基板 19 の、基板 13 との対向面には CF (カラーフィルタ) 層 17 および反射部 18 が設けられている。基板 13 には、発光部 20 を駆動するためのトランジスタ (書込トランジスタ Tr1, 駆動トランジスタ Tr2) が形成されている。基板 13 の裏面 (面 S2) 側は支持部材 11 に固定されており、基板 13 と支持部材 11 との間には多層配線層 12 が設けられている。

#### 【0017】

図 2 は、表示装置 1 の全体構成を表すものである。表示装置 1 は、基板 13 の中央部に表示領域 110 を有しており、例えば極薄型の有機発光カラーディスプレイ装置などとして用いられる。表示領域 110 の周辺には、例えば映像表示用のドライバである信号線駆動回路 120、走査線駆動回路 130 および電源供給線駆動回路 140 が設けられている。

10

#### 【0018】

表示領域 110 には、マトリクス状に二次元配置された複数の画素 10 と、それらを駆動するための画素駆動回路 150 とが形成されている。一の画素 10 が例えば一の発光部 20 を有している。一の画素 10 が、例えば赤色、緑色、青色のうちいずれか一つを発光してもよく、あるいは一の画素 10 が赤色、緑色および青色を発光するようにしてもよい。画素駆動回路 150 において、列方向 (Y 方向) には複数の信号線 120A (120A1, 120A2, …, 120Am, …) および複数の電源供給線 140A (140A1, …, 140An, …) が配置され、行方向 (X 方向) には複数の走査線 130A (130A1, …, 130An, …) が配置されている。信号線 120A と走査線 130A との交差点に、一の画素 10 が設けられている。信号線 120A はその両端が信号線駆動回路 120 に接続され、走査線 130A はその両端が走査線駆動回路 130 に接続され、電源供給線 140A はその両端が電源供給線駆動回路 140 に接続されている。

20

#### 【0019】

信号線駆動回路 120 は、信号供給源 (図示せず) から供給される輝度情報に応じた映像信号の信号電圧を、信号線 120A を介して選択された画素 10 に供給するものである。走査線駆動回路 130 は、入力されるクロックパルスに同期してスタートパルスを順にシフト (転送) するシフトレジスタなどによって構成されている。走査線駆動回路 130 は、各画素 10 への映像信号の書き込みに際し行単位でそれらを走査し、各走査線 130A に走査信号を順次供給するものである。信号線 120A には信号線駆動回路 120 からの信号電圧が、走査線 130A には走査線駆動回路 130 からの走査信号がそれぞれ供給されるようになっている。

30

#### 【0020】

電源供給線駆動回路 140 は、入力されるクロックパルスに同期してスタートパルスを順にシフト (転送) するシフトレジスタなどによって構成されている。電源供給線駆動回路 140 は、信号線駆動回路 120 による列単位の走査と同期して、各電源供給線 140A に対し、各々の両端から、互いに異なる第 1 電位および第 2 電位のいずれかを適宜供給する。これにより、後述する駆動トランジスタ Tr2 の導通状態または非導通状態の選択が行われる。

40

#### 【0021】

画素駆動回路 150 は、基板 13 および多層配線層 12 に設けられている。図 3 に、画素駆動回路 150 の一構成例を表す。画素駆動回路 150 は、書込トランジスタ Tr1 および駆動トランジスタ Tr2 と、その間のキャパシタ (保持容量) Cs と、発光部 20 とを有するアクティブ型の駆動回路である。発光部 20 は、電源供給線 140A および共通電源供給線 (GND) の間において駆動トランジスタ Tr2 と直列に接続されている。書込トランジスタ Tr1 および駆動トランジスタ Tr2 は、例えばシリコン薄膜トランジスタ (TFET (Thin Film Transistor)) であり、その構成は例えば逆スタガ構造 (いわゆるボトムゲート型) であってもスタガ構造 (トップゲート型) であってもよい。

50

## 【0022】

書込トランジスタTr1は、例えばドレイン電極が信号線120Aと接続されており、信号線駆動回路120からの映像信号が供給されるようになっている。また、書込トランジスタTr1のゲート電極は走査線130Aと接続されており、走査線駆動回路130からの走査信号が供給されるようになっている。さらに、書込トランジスタTr1のソース電極は、駆動トランジスタTr2のゲート電極と接続されている。

## 【0023】

駆動トランジスタTr2は、例えばドレイン電極が電源供給線140Aと接続されており、電源供給線駆動回路140による第1電位または第2電位のいずれかに設定される。駆動トランジスタTr2のソース電極は、発光部20と接続されている。

10

## 【0024】

保持容量Csは、駆動トランジスタTr2のゲート電極（書込トランジスタTr1のソース電極）と、駆動トランジスタTr2のドレイン電極との間に形成されるものである。

## 【0025】

[表示装置の要部構成]

次に、再び図1を参照して、基板13、発光部20および対向基板19などの詳細な構成について説明する。

## 【0026】

基板13はシリコン層(Si層)13Aと絶縁層13Bとを含み、例えばSi層13Aが面S1、絶縁層13Bが面S2をそれぞれ構成している。基板13を保持する支持部材11は、例えばシリコンにより構成されている。基板13のSi層13Aには、書込トランジスタTr1のソース・ドレイン領域131A, 131Bおよび駆動トランジスタTr2のソース・ドレイン領域132A, 132Bが設けられている。ソース・ドレイン領域131A, 131Bおよびソース・ドレイン領域132A, 132Bは、例えばSi層13Aの裏面（基板13の面S2との対向面）近傍のN型半導体ウェル領域（以下、N型ウェル領域という。P型半導体領域についても同様。）133中に設けられた、P型領域である。Si層13Aの裏面には、ゲート絶縁膜（図示せず）を介して、書込トランジスタTr1のゲート電極TG1、駆動トランジスタTr2のゲート電極TG2が設けられている。ゲート電極TG1, TG2は、例えば例えば白金(Pt), チタン(Ti), ルテニウム(Ru), モリブデン(Mo), 銅(Cu), タングステン(W), ニッケル(Ni), アルミニウム(Al)およびタンタル(Ta)等の金属単体または合金等により構成されており、このような金属の周囲には絶縁性のサイドウォール(SW)が設けられている。

20

30

## 【0027】

絶縁層13Bは導電性プラグ（導電性プラグ13W1, 13W2, 13W3, 13W4, 13W5）を有しており、この導電性プラグを介して、書込トランジスタTr1、駆動トランジスタTr2と多層配線層12の配線（配線121, 122）とが電氣的に接続されている。導電性プラグ13W1, 13W2, 13W3, 13W4, 13W5は、絶縁層13Bの接続孔に設けられた導電体である。配線122は例えば導電性プラグ13W2, 13W4に接続されており、これにより、書込トランジスタTr1のソース・ドレイン領域131Aと駆動トランジスタTr2のゲート電極TG2とを電氣的に接続している。駆動トランジスタTr2のソース・ドレイン領域132Bには導電性プラグ13W3が接続され、この導電性プラグ13W3は例えば電源供給線140Aに電氣的に接続されている。駆動トランジスタTr2のソース・ドレイン領域132Aは導電性プラグ13W5を介して配線121に電氣的に接続されている。N型ウェル領域133の外側には、基板13および絶縁層14を貫通する電極（貫通電極13V）が設けられており、この貫通電極13Vが配線121と発光部20（後述の第1電極21）、即ち駆動トランジスタTr2のソース・ドレイン領域132Aと発光部20とを電氣的に接続している。貫通電極13Vは、例えば絶縁層14および基板13を貫通する孔にポリシリコン(Poly Si)またはタングステン(W)等の導電材を設けたものである。

40

50

## 【0028】

本実施の形態では、発光部20で発生した光の一部を受光するための受光部30が表示領域110(図2)内に設けられ、この受光部30は書込トランジスタTr1、駆動トランジスタTr2と隣り合う位置に配置されている。詳細は後述するが、これにより発光部20と受光部30とを近付けることができる。従って、発光部20から受光部30までの間の光量の減少を抑えることが可能となり、受光部30の感度を高めることができる。

## 【0029】

受光部30は、例えばフォトダイオードにより構成されており、Si層13Aの裏面近傍のP型ウェル領域134およびP型ウェル領域134中のN型領域135を含んでいる。換言すれば、受光部30は基板13の内部に形成されている。この受光部30は、例えば画素10毎に設けられている。Si層13Aの裏面には、ゲート絶縁膜(図示せず)を介して、トランジスタTr3のゲート電極TG3が設けられ、このトランジスタTr3により受光部30の信号電荷がフローティング領域FDに転送されるようになっている。フローティング領域FDは、例えばP型ウェル領域134中のN型領域である。絶縁層13Bの導電性プラグ13W6, 13W7は、それぞれフローティング領域FD、トランジスタTr3のゲート電極TG3に、接続されている。

10

## 【0030】

この受光部30は、図4に示したように、各発光部20(画素10)からの光量の情報(発光情報20D)を検知すると共に外光の光量情報(外光情報LD)を取得し、光電変換した受光信号30Aを補正回路50に送るようになっている。補正回路50では、この受光信号30Aから外光の影響を除き、発光部20の発光状態のみに起因する発光強度を算出すると共に各画素10の光量に応じて補正信号50Aを画素駆動回路150に出力する。画素駆動回路150は、外部から入力される映像信号40Aにこの補正信号50Aを追加して処理を行い、補正映像信号41Aとして発光部20(画素10)に出力する。これにより、発光部20に印加される電圧および電流が制御されて、発光部20間の輝度ムラが抑えられる。

20

## 【0031】

発光部20は、基板13の面S1全面に設けられた絶縁層14上の所定の領域に配置されており、基板13(絶縁層14)側から、第1電極21、発光層を含む有機層22および第2電極23をこの順に有している。

30

## 【0032】

第1電極21は画素10(発光部20)毎に設けられており、複数の第1電極21が絶縁層14上に互いに離間して配置されている。この第1電極21は陽極としての機能および反射層としての機能を備えたものであり、反射率が高く、かつ、正孔注入性も高い材料により構成されていることが望ましい。このような第1電極21としては、例えば、積層方向の厚み(以下、単に厚みと言う)が30nm以上1000nm以下であり、クロム(Cr)、金(Au)、白金(Pt)、ニッケル(Ni)、銅(Cu)、モリブデン(Mo)、タングステン(W)、チタン(Ti)、タンタル(Ta)、アルミニウム(Al)あるいは銀(Ag)などの金属元素の単体または合金が挙げられる。第1電極21は、このような金属膜を積層して構成するようにしてもよい。第1電極21(発光部20)は、書込トランジスタTr1、駆動トランジスタTr2(基板13のN型ウェル領域133)の直上に、これと平面視で重なるように配置することが好ましい。このように第1電極21を配置することにより、書込トランジスタTr1、駆動トランジスタTr2に入射する外光が第1電極21で遮られるので、書込トランジスタTr1、駆動トランジスタTr2の動作点が光により変化するのを防ぐことができる。

40

## 【0033】

第1電極21の表面(第2電極23との対向面)から側面は、素子分離層15で覆われており、この素子分離層15には発光部20の発光領域を規定するための開口が設けられている。即ち、この素子分離層15の開口により第1電極21の表面が露出する。素子分離層15は、発光領域を正確に所望の形状に制御すると共に、第1電極21と第2電極2

50

3 との間の絶縁性および隣接する発光部 20 間の絶縁性を確保する役割を担っている。絶縁層 14 および素子分離層 15 には例えば、ポリイミド等の有機材料または酸化シリコン ( $\text{SiO}_2$ )、窒化シリコン ( $\text{SiN}_x$ ) および酸窒化シリコン ( $\text{SiON}$ ) 等の無機材料を用いることができる。絶縁層 14 の厚みは例えば 100 nm ~ 1000 nm、素子分離層 15 の厚みは例えば 50 nm ~ 2500 nm である。

【0034】

有機層 22 は、例えば、第 1 電極 21 側から、正孔注入層、正孔輸送層、発光層、電子輸送層および電子注入層（いずれも図示せず）をこの順に有している。全ての発光部 20 に共通して有機層 22 を設けるようにしてもよく、あるいは、発光部 20 毎に有機層 22 を設けるようにしてもよい。

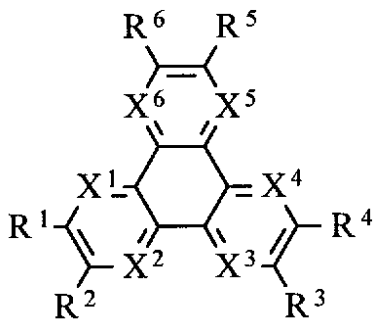
10

【0035】

正孔注入層は、正孔注入効率を高めるためのものであると共に、リークを防止するためのバッファ層である。正孔注入層は、例えば、厚みが 1 nm 以上 300 nm 以下であり、化 1 または化 2 に示したヘキサザトリフェニレン誘導体により構成されている。

【0036】

【化 1】



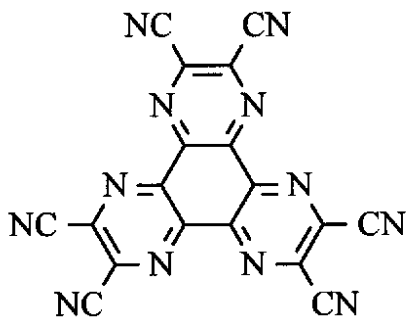
20

（化 1 において、R1 ~ R6 それぞれ独立に、水素、ハロゲン、ヒドロキシル基、アミノ基、アルールアミノ基、炭素数 20 以下の置換あるいは無置換のカルボニル基、炭素数 20 以下の置換あるいは無置換のカルボニルエステル基、炭素数 20 以下の置換あるいは無置換のアルキル基、炭素数 20 以下の置換あるいは無置換のアルケニル基、炭素数 20 以下の置換あるいは無置換のアルコキシ基、炭素数 30 以下の置換あるいは無置換のアリール基、炭素数 30 以下の置換あるいは無置換の複素環基、ニトリル基、シアノ基、ニトロ基、またはシリル基から選ばれる置換基であり、隣接する  $R_m$  ( $m = 1 \sim 6$ ) は環状構造を通じて互いに結合してもよい。また、X1 ~ X6 はそれぞれ独立に炭素もしくは窒素原子である。）

30

【0037】

【化 2】



40

【0038】

50

正孔輸送層は、発光層への正孔輸送効率を高めるためのものである。正孔輸送層は、例えば、厚みが40nm程度であり、4,4',4''-トリス(3-メチルフェニルフェニルアミノ)トリフェニルアミン(m-MTDATA)または4-ナフチルフェニルジアミン(NPD)により構成されている。

【0039】

発光層は例えば白色発光用の発光層であり、第1電極21と第2電極23との間に例えば赤色発光層、緑色発光層および青色発光層(いずれも図示せず)の積層体を有している。発光部20毎に、赤色発光層、緑色発光層および青色発光層のいずれか一つを設けるようにしてもよい。赤色発光層、緑色発光層および青色発光層は、電界をかけることにより、第1電極21から正孔注入層および正孔輸送層を介して注入された正孔の一部と、第2電極23から電子注入層および電子輸送層を介して注入された電子の一部とが再結合して、それぞれ赤色、緑色および青色の光を発生させるものである。

10

【0040】

赤色発光層は、例えば、赤色発光材料、正孔輸送性材料、電子輸送性材料および両電荷輸送性材料のうち少なくとも1種を含んでいる。赤色発光材料は、蛍光性のもので燐光性のものでよい。赤色発光層は、例えば、厚みが5nm程度であり、4,4'-ビス(2,2'-ジフェニルピニン)ピフェニル(DPVBi)に2,6'-ビス[(4'-メトキシジフェニルアミノ)スチリル]-1,5-ジシアノナフタレン(BSN)を30重量%混合したものにより構成されている。

【0041】

緑色発光層は、例えば、緑色発光材料、正孔輸送性材料、電子輸送性材料および両電荷輸送性材料のうち少なくとも1種を含んでいる。緑色発光材料は、蛍光性のもので燐光性のものでよい。緑色発光層は、例えば、厚みが10nm程度であり、DPVBiにクマリン6を5重量%混合したものにより構成されている。

20

【0042】

青色発光層は、例えば、青色発光材料、正孔輸送性材料、電子輸送性材料および両電荷輸送性材料のうち少なくとも1種を含んでいる。青色発光材料は、蛍光性のもので燐光性のものでよい。青色発光層は、例えば、厚みが30nm程度であり、DPVBiに4,4'-ビス[2-{4-(N,N-ジフェニルアミノ)フェニル}ビニル]ピフェニル(DPAVBi)を2.5重量%混合したものにより構成されている。

30

【0043】

電子輸送層は、発光層への電子輸送効率を高めるためのものであり、例えば厚みが20nm程度の8-ヒドロキシキノリンアルミニウム(Alq3)により構成されている。電子注入層は、発光層への電子注入効率を高めるためのものであり、例えば厚みが0.3nm程度のLiFあるいはLi<sub>2</sub>O等により構成されている。

【0044】

第2電極23は、有機層22を間にして第1電極21と対をなし、第1電極21と絶縁された状態で例えば電子注入層の上に発光部20(画素10)に共通して設けられている。第2電極23は、光透過性の透明材料からなり、例えば、アルミニウム(Al)、マグネシウム(Mg)、銀(Ag)、カルシウム(Ca)またはナトリウム(Na)の合金により構成されている。中でも、マグネシウムと銀との合金(Mg-Ag合金)は、薄膜での導電性と吸収の小ささを兼ね備えているので好ましい。Mg-Ag合金におけるマグネシウムと銀との比率は特に限定されないが、膜厚比でMg:Ag=20:1~1:1の範囲であることが望ましい。また、第2電極23の材料には、アルミニウム(Al)とリチウム(Li)との合金(Al-Li合金)を用いるようにしてもよく、インジウム錫酸化物(ITO)、酸化亜鉛(ZnO)、アルミナドープ酸化亜鉛(AZO)、ガリウムドープ酸化亜鉛(GZO)、インジウム亜鉛酸化物(IZO)、インジウムチタン酸化物(ITiO)またはインジウムタングステン酸化物(IWO)等を用いてもよい。

40

【0045】

保護層16は、第2電極23を覆うように基板13の全面に設けられ、例えば、ポリイ

50

ミドなどの絶縁性樹脂材料により構成されている。対向基板 19 の一方の面（基板 13 との対向面）に設けられた CF 層 17 は、赤色カラーフィルタ 17 R，緑色カラーフィルタ（図示せず）および青色カラーフィルタ 17 B を有しており、これらがそれぞれの発光部 20（画素 10）に対応して順に配置されている。CF 層 17 は、対向基板 19 のどちら側の面に設けられてもよいが、発光部 20 の側に設けられることが好ましい。カラーフィルタが表面に露出せず、保護層 16（または接着層）により保護することができるからである。また、有機層 22 とカラーフィルタとの間の距離が狭くなることにより、有機層 22 から出射した光が隣接する他の色のカラーフィルタに入射して混色を生じることを避けることができるからである。

#### 【0046】

反射部 18 は、発光部 20 で発生した光のうち、対向基板 19 に向かう光を反射して基板 13 内の受光部 30 へ集めるためのものであり、例えば受光部 30 と対向する領域に画素 10 毎に設けられている。この反射部 18 には例えばアルミニウム、タングステン、銀またはチタン等の反射率の高い金属膜を用いることができる。このような金属に、窒化チタン（TiN）などの窒化物または酸化物を積層して反射部 18 を構成するようにしてもよい。例えば、対向基板 19 側から、窒化チタンおよびアルミニウムを積層させた反射部 18 は、表示面側での反射を抑えると共に、発光部 20 からの光を効率よく反射させて受光部 30 に入射させることができる。反射部 18 と共に、隣り合う画素 10 間での光漏れを防止するための遮光部（図示せず）を設けるようにしてもよく、例えばアルミニウムからなる反射部 18 と窒化チタンからなる遮光部とを積層するようにしてもよい。対向基板 19 は、熱硬化型樹脂などの接着層（図示せず）などと共に発光部 20 を封止するものであり、有機層 22 において発生した光を透過する透明なガラスまたはプラスチック材料により構成されている。

#### 【0047】

#### [表示装置の製造方法]

このような表示装置 1 は、例えば次のようにして製造することができる（図 5 A ~ 図 6 B）。

#### 【0048】

まず、基板 13 を形成する。具体的には、最初に、Si 層 13 A の一方の面の近傍に例えばイオン注入により N 型ウェル領域 133、書込トランジスタ Tr1 のソース・ドレイン領域 131 A，131 B、駆動トランジスタ Tr2 のソース・ドレイン領域 132 A，132 B、P 型ウェル領域 134、N 型領域 135、フローティング領域 FD を形成する（図 5 A）。Si 層 13 A には、例えば、SOI（Silicon On Insulator）基板を用いることができる。次いで、上記不純物拡散領域を設けた Si 層 13 A の面上にゲート絶縁膜（図示せず）を介して書込トランジスタ Tr1，駆動トランジスタ Tr2，トランジスタ Tr3 のゲート電極 TG1，TG2，TG3 を形成する。このゲート電極 TG1，TG2，TG3 は、導電膜を例えば CVD（Chemical Vapor Deposition）法により成膜した後、これをドライエッチングすることにより形成することができる。この後、ゲート電極 TG1，TG2，TG3 を覆うように絶縁層 13 B を成膜する。これにより基板 13 が形成される。このとき、絶縁層 13 B には導電性プラグ 13 W1，13 W2，13 W3，13 W4，13 W5，13 W6，13 W7 を設けておく。基板 13 を形成した後、基板 13 の絶縁層 13 B 上（基板 13 の面 S2 上）に多層配線層 12（配線 121，配線 122）を形成する（図 5 B）。

#### 【0049】

続いて、この多層配線層 12 に支持部材 11（図 1）を接合した後、支持部材 11、多層配線層 12 および基板 13 を反転し、Si 層 13 A の他方の面（N 型ウェル領域 133 および P 型ウェル領域 134 等の形成面とは反対側の面）側から Si 層 13 A が所望の厚さになるよう、例えば CMP（Chemical Mechanical Polishing）により研磨する（図 5 C）。この研磨された面が基板 13 の面 S1 となる。例えば CMP 工程の前にグラインダーによる荒研磨、CMP 工程後にホットリン酸等の薬液を用いた Si 層 13 A の平坦化を

10

20

30

40

50

行う。S i 層 1 3 A の研磨は、次いで、この基板 1 3 の面 S 1 上に絶縁層 1 4 を成膜した後、貫通電極 1 3 V を形成する。貫通電極 1 3 V は、例えば絶縁層 1 4 および基板 1 3 を貫通する孔を設けた後、この孔に導電材料を埋め込み、C M P を行って形成する。

【 0 0 5 0 】

次いで、絶縁層 1 4 上に例えばアルミニウムをスパッタ法により成膜した後、これをフォトリソグラフィ工程を用いてパターンングし、第 1 電極 2 1 を形成する。続いて、第 1 電極 2 1 および絶縁層 1 4 上に例えばプラズマ C V D 法により例えば窒化シリコン膜を成膜した後、この窒化シリコン膜に開口を設けて素子分離層 1 5 を形成する。素子分離層 1 5 の形成に S T I (Shallow trench isolation) を用いるようにしてもよい。

【 0 0 5 1 】

素子分離層 1 5 を設けた後、例えば蒸着法により発光層を含む有機層 2 2 および第 2 電極 1 3 を形成する ( 図 5 D ) 。このようにして発光部 2 0 を設けた後、例えば C V D 法またはスパッタ法により、発光部 2 0 の上に保護層 1 6 を形成する。

【 0 0 5 2 】

一方、対向基板 1 9 の表面には反射部 1 8 および C F 層 1 7 を例えばこの順に形成する ( 図 6 A , 図 6 B ) 。この後、C F 層 1 7 を設けた対向基板 1 9 の周縁にシール剤を塗布し、これを保護層 1 6 を設けた基板 1 3 と貼り合わせる。最後に、基板 1 3 と対向基板 1 9 との間隙に充填剤を注入した後、これを封止して表示装置 1 を完成させる。

【 0 0 5 3 】

[ 表示装置の動作 ]

この表示装置 1 では、各画素 1 0 に対して走査線駆動回路 1 3 0 から書込トランジスタ T r 1 のゲート電極 T G 1 を介して走査信号が供給されると共に、信号線駆動回路 1 2 0 から画像信号が書込トランジスタ T r 1 を介して保持容量 C s に保持される。すなわち、この保持容量 C s に保持された信号に応じて駆動トランジスタ T r 2 がオンオフ制御され、これにより、各発光部 2 0 に駆動電流 I d が注入されることにより、正孔と電子とが再結合して発光が起こる。図 7 に示したように、この光 ( 光 L 1 ) は、第 2 電極 2 3 , C F 層 1 7 および対向基板 1 9 を透過して取り出される。

【 0 0 5 4 】

一方、発光部 2 0 で発生した光の一部 ( 光 L 2 ) は、反射部 1 8 で反射されて、基板 1 3 の受光部 3 0 に入射する。この受光部 3 0 からの受光信号 3 0 A ( 図 4 ) を受け、補正回路 5 0 は例えば以下のようにして補正信号 5 0 A を画素駆動回路 1 5 0 に送る ( 図 8 ) 。まず、発光部 2 0 の消光時、点灯時にそれぞれ受光部 3 0 を駆動して、外光情報 L D および発光情報 2 0 D を取得する。受光部 3 0 の駆動前には、受光部 3 0 を初期化しておく。この受光部 3 0 で検知された外光情報 L D および発光情報 2 0 D は A D C ( Analog to Digital Converter ) にてデジタル変換された後、保存される。このデジタル変換および保存の際には、例えば発光部 2 0 は消灯している。補正回路 5 0 では、発光情報 2 0 D のデジタルデータから外光情報 L D のデジタルデータを減算することにより、発光部 2 0 のみに起因した各画素 1 0 の発光強度を算出した後、各画素 1 0 の発光状態と対象画素の発光状態とを比較して各画素 1 0 の輝度に応じた補正信号 5 0 A を生成する。例えばこのタイミングで補正回路 5 0 は新たな補正情報に更新される。画素駆動回路 1 5 0 は、D A C ( Digital to Analog Converter ) にて変換した映像信号 4 0 A に補正信号 5 0 A を追加し、補正映像信号 4 1 A を発光部 2 0 に送る。このような補正信号 5 0 A の取得と映像出力とは連続していなくてもよい。例えば映像出力 6 0 フレームに一度、補正信号 5 0 A を取得するようにしてもよく、あるいは電源のオン、オフ時に補正信号 5 0 A を取得するようにしてもよい。発光部 2 0 および補正回路 5 0 の動作は、補正情報の更新のタイミングによって適宜変更することが可能である。外光情報 L D および発光情報 2 0 D の光量が受光部 3 0 の受光量を超える場合にエラーとなるように設定してもよいし、あるいは、再度受光するように設定しておいてもよい。なお、A D C および D A C は補正回路 5 0 に含まれていてもよく、補正回路 5 0 の外部に設けるようにしてもよい。

【 0 0 5 5 】

10

20

30

40

50

[表示装置の作用・効果]

ここでは、表示領域 110 内に受光部 30 が設けられているので、発光部 20 と受光部 30 との距離を短くして、発光部 20 からの光を感度よく、精確に検知することができる。よって、より効果的に輝度ムラを抑えることができる。以下、これについて説明する。

【0056】

図 9 は比較例に係る表示装置（表示装置 100）の平面構成を模式的に表したものである。この表示装置 100 の受光部 300 は表示領域 110 の外側の領域に配置されている。このため、それぞれの画素 10（発光部）と受光部 300 との間の距離が長くなってしまふ。また、各画素により受光部 300 との間の距離が異なるため、補正回路では発光部の劣化に加えて、各画素と受光部 300 との間の距離による光の減衰を考慮しなければならない。

10

【0057】

輝度ムラを抑える方法として、表示装置の映像を外部の撮像装置に取り込む方法も提案されている（例えば、特開 2011-77825 号公報参照）。しかし、この方法では、映像の取り込みの精度が操作者によって左右されるため、発光部からの光を精確に検知することができない。この他、複数のトランジスタと容量素子とを組み合わせることにより、画素を駆動するためのトランジスタの性能のバラツキを調整することも可能である（例えば、特開 2010-145579 号公報参照）。しかしこの方法では、発光部の劣化に伴う各画素間の輝度ムラを補正することができない。また、画素のピッチが微細化すると、容量素子の面積が小さくなるため、十分な容量を得ることが困難となる。

20

【0058】

これに対し表示装置 1 では、表示領域 110（図 2）内に受光部 30 が設けられているので、各発光部 20（画素 10）毎に基板 13 の内部に受光部 30 を配置して、発光部 20 と受光部 30 との間の距離を近付けることが可能となる。発光部 20 は、発光部 20 を駆動するためのトランジスタ（書込トランジスタ Tr1、駆動トランジスタ Tr2）の直上に設けられ、受光部 30 は、例えばこのトランジスタと隣り合う位置に画素 10 毎に配置される。よって、基板 13 の面内方向（XY 平面）における発光部 20 と受光部 30 との距離が短くなり、例えばマイクロ LED（Organic Light Emitting Diode）等の画素ピッチの小さいディスプレイにも適用することが可能となる。

【0059】

図 10 に示したように、基板 13 の面 S1 上に多層配線層（多層配線層 212）を設けることも可能であるが、このような構成では、基板 13 の面（面 S1、S2）に対して垂直方向（Z 方向の距離）における発光部 20 と受光部 30 との距離が遠くなってしまふ。また、多層配線層 212 中に発光部 20 からの光を受光部 30 に導くための導波路構造が必要となる。このため、基板 13 の表面（面 S1）に発光部 20、裏面（面 S2）に多層配線層 12 をそれぞれ設けて、基板 13 の面に対して垂直方向における発光部 20 と受光部 30 との距離も狭めることが好ましい。

30

【0060】

以上のように本実施の形態の表示装置 1 では、表示領域 110 内に受光部 30 を設けるようにしたので、発光部 20 と受光部 30 との間の距離を小さくすることができる。即ち、発光部 20 と受光部 30 との間での光量の減少を抑えることが可能となり、受光部 30 はより精確に受光信号 30A を補正回路 50 に送ることができる。よって、表示領域 110 内での各画素 10 間の輝度ムラを抑えることができる。

40

【0061】

以下、上記実施の形態の変形例および他の実施の形態について説明するが、以降の説明において上記実施の形態と同一構成部分については同一符号を付してその説明は適宜省略する。

【0062】

<変形例 1>

図 11 は、変形例 1 に係る表示装置（表示装置 1A）の断面構成を表したものである。

50

この表示装置 1 A の反射部 ( 反射部 1 8 A ) は所謂パラボラ形状であり、基板 1 3 に対向して放物曲面を有している。この点を除き、表示装置 1 A は表示装置 1 と同様の構成を有し、その作用および効果も同様である。

【 0 0 6 3 】

反射部 1 8 A の放物曲面は受光部 3 0 に焦点を有するものであり、図 1 2 に示したように、発光部 2 0 から反射部 1 8 A に向かう光 ( 光 L 2 ) は、反射部 1 8 A から受光部 3 0 に効率よく集光される。従って、発光部 2 0 から反射部 1 8 A により受光部 3 0 に入射する光の光量を増やし、より高い精度で各画素 1 0 の輝度を補正することが可能となる。

【 0 0 6 4 】

反射部 1 8 A は、例えば以下のようにして形成することができる。まず、対向基板 1 9 のうち、反射部 1 8 A の形成予定領域に放物曲面を有する凹部 1 9 C を形成する ( 図 1 3 ) 。具体的には、対向基板 1 9 の表面にレジストを設けた後、例えばフォトリソグラフィ工程により露光量を調整してレジストに放物曲面を形成する。即ち、レジストを中心部が薄く、かつ、周囲を厚くした形状に成形する。このレジストの放物曲面はハーフトーンマスクを用いて形成してもよく、あるいはリフロー工程により形成することも可能である。この放物曲面を有するレジストを用いて例えばプラズマエッチングを行うことにより、対向基板 1 9 に凹部 1 9 C が形成される。凹部 1 9 C を設けた後、対向基板 1 9 の全面に例えば反射率の高い金属膜を成膜した後、反射部 1 8 A の形成予定領域にレジストでマスクを形成してプラズマエッチングまたはウェットエッチングを行う。最後にレジストを除去して反射部 1 8 A を形成する。図 1 4 に示したように、対向基板 1 9 の矩形状の凹部 1 9 C に金属膜を成膜した後、例えば CMP 等によりこの金属膜を削って反射部 1 8 A を形成することも可能である。反射部 1 8 A を形成する際には、対向基板 1 9 に、反射部 1 8 A が設けられる凹部 1 9 C 1 と共に反射部 1 8 A のアラインメント用の凹部 1 9 C 2 を設けておくことが好ましい ( 図 1 5 ) 。

【 0 0 6 5 】

< 第 2 の実施の形態 >

図 1 6 は、第 2 の実施の形態に係る表示装置 ( 表示装置 2 ) の断面構成を表したものである。この表示装置 2 は、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  と受光部 3 0 との間に遮蔽部 ( 遮蔽部 3 1 ) を有するものである。この点を除き、表示装置 2 は表示装置 1 と同様の構成を有し、その作用および効果も同様である。

【 0 0 6 6 】

遮蔽部 3 1 は、例えば  $S i$  層 1 3 A の溝に設けたシリコン酸化膜およびシリコン窒化膜等の絶縁膜またはタンゲステン、チタンおよび窒化チタン等の金属膜である。絶縁膜および金属膜を重ねて遮蔽部 3 1 を構成するようにしてもよく、例えば  $S i$  層 1 3 A の溝にシリコン酸化膜、シリコン窒化膜、チタンまたは窒化チタンおよびタンゲステンをこの順に積層するようにしてもよい。  $S i$  層 1 3 A の溝は、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  および受光部 3 0 の形成領域の深さまで設けられていればよいが ( 図 1 6 ) 、  $S i$  層 1 3 A を貫通していてもよい ( 図 1 7 A ) 。遮蔽部 3 1 の形状は、テーパ状 ( 図 1 6 ) であってもよく、柱状 ( 図 1 7 B ) であってもよい。遮蔽部 3 1 は、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  の設けられた  $N$  型ウェル領域 1 3 3 と受光部 3 0 の設けられた  $P$  型ウェル領域 1 3 4 との間に配置されており、受光部 3 0 (  $P$  型ウェル領域 1 3 4 ) を囲んでいる ( 図 1 8 A , 図 1 8 B ) 。遮蔽部 3 1 は  $N$  型ウェル領域 1 3 3 を囲むようにしてもよく ( 図 1 8 C ) 、あるいは  $P$  型ウェル領域 1 3 4 および  $N$  型ウェル領域 1 3 3 を囲んでいてもよい ( 図 1 8 D ) 。

【 0 0 6 7 】

このような遮蔽部 3 1 を設けることにより、より精確に発光部 2 0 からの光を受光部 3 0 で検知することができる。以下、これについて詳細に説明する。図 1 9 に示したように、発光部 2 0 で光が発生することにより、基板 1 3 (  $S i$  層 1 3 A ) の温度が上昇し、余剰キャリア ( キャリア C ) が発生する。反射部 1 8 で反射されて基板 1 3 に入射した光のうち、受光部 3 0 以外の部分に入射した光もこのようなキャリア C の発生原因となる。遮

蔽部 31 は、このような受光部 30 の外側で発生したキャリア C が受光部 30 内に浸入するのを防ぐためのものである。即ち、遮蔽部 31 を設けることにより、キャリア C の受光部 30 への浸入が遮断され、より精確に各発光部 20 からの光を受光部 30 が検知する。

【0068】

遮蔽部 31 は、例えば、図 20 に示したように、Si 層 13A に受光部 30 (P ウェル領域 134 および N 型領域 135) およびフローティング領域 FD を設けた後、例えば受光部 30 の周囲に溝を形成し、この溝に絶縁膜を埋め込んで形成する。絶縁膜を埋め込んだ後、例えば CMP 等により研磨するようにしてもよい。遮蔽部 31 は、例えば基板 13 と対向基板 19 との位置合わせをおこなうためのマーク (例えば BSA (Back Side Alignment)) と共に形成することも可能である。あるいは、Si 層 13A を研磨した後 (図 5 C)、貫通電極 13V と共に上記絶縁膜または金属膜からなる遮蔽部 31 を形成するようにしてもよい。貫通電極 13V と共に遮蔽部 31 を形成することで、エッチング加工工程を単純化することができる。

10

【0069】

<変形例 2>

図 21 に示したように、受光部 30 の周囲に例えば、銅、タンゲステンおよびアルミニウム等の遮光性の高い金属膜を含む遮蔽部 (遮蔽部 32) を設けるようにしてもよい (変形例 2)。この遮蔽部 32 を有する表示装置 2A では、受光部 30 から隣り合う画素 10 および書込トランジスタ Tr1、駆動トランジスタ Tr2 の形成領域への光の漏れだしが抑えられ、受光部 30 に発光部 20 からの光をより効率よく集めることができる。遮蔽部 32 は、上記第 2 の実施の形態の遮蔽部 31 と同様に、Si 層 13A の溝に設けられており、この溝に例えば絶縁膜および金属膜をこの順に埋め込んで形成する。この絶縁膜には、例えばシリコン酸化膜またはシリコン窒化膜等を用いることが可能である。

20

【0070】

<第 3 の実施の形態>

図 22 は、第 3 の実施の形態に係る表示装置 (表示装置 3) の要部の断面構成を表したものである。この表示装置 3 では、基板 (基板 43) の表面に発光部 20 と共に受光部 (受光部 50) が設けられている。この点を除き、表示装置 2 は表示装置 1 と同様の構成を有し、その作用および効果も同様である。図 22 では、保護層 16、CF 層 17 および対向基板 19 (図 1 等) を省略した。

30

【0071】

基板 43 は、例えば板状部材 43A に TFT 層 43B を積層したものにより構成されており、TFT 層 43B 上に発光部 20 および受光部 50 が設けられている。板状部材 43A は、例えば、石英、ガラス、シリコン (Si)、金属箔、もしくは樹脂製のフィルムやシートなどにより構成されている。TFT 層 43B には、発光部 20 を駆動するためのトランジスタ、例えば書込トランジスタ Tr1 および駆動トランジスタ Tr2 (図 3) が設けられている。TFT 層 43B には、発光部 20 および受光部 50 に接続された配線も設けられている。

【0072】

受光部 50 は、平面視で発光部 20 と隣り合う位置に、例えば、画素 10 (図 2) 毎に配置されている。この受光部 50 は基板 43 側から、下部電極 51、光電変換膜 52 および上部電極 53 を有するものであり、発光部 20 からの光を受けて信号電荷 (例えば電子) を生成する。この信号電荷は、下部電極 51 から取り出され、受光信号 30A として補正回路 50 に送られるようになっている (図 4)。下部電極 51、光電変換膜 52 および上部電極 53 は、受光部 50 毎にパターンニングされている。

40

【0073】

下部電極 51 は、例えば発光部 20 の第 1 電極 21 と同層に設けられており、例えば TFT 層 43B の配線を介して補正回路 50 (図 4) に電氣的に接続されている。この下部電極 51 には、第 1 電極 21 と同様の材料、例えばアルミニウムを用いることができる。光電変換膜 52 は、発光部 20 で発生した波長の光 (可視光) を吸収して、電子・ホール

50

対を発生させるものであり、例えば、C I G S (Copper Indium Gallium Selenide) または有機光電変換材料などにより構成されている。上部電極 5 3 は、この光電変換膜 5 2 で発生した電子・ホール対の一方(例えばホール)を排出するためのものであり、例えば、T F T 層 4 3 B の配線を介して G N D に電氣的に接続されている。上部電極 5 3 には、例えば発光部 2 0 の第 2 電極 2 3 と同様の光透過性導電材料を用いることができる。この上部電極 5 3 は素子分離層 1 5 に覆われており、更にこの素子分離層 1 5 は発光部 2 0 から延在する有機層 2 2 および第 2 電極 2 3 により覆われている。表示装置 1 と同様に、受光部 5 0 と対向する位置に反射部 1 8 を設けるようにしてもよい(図 1)。

【0074】

このような表示装置 3 は、例えば以下のようにして製造することができる(図 2 3 A ~ 図 2 5 C)。

【0075】

まず、基板 4 3 の表面全面に例えばスパッタ法により導電膜 5 1 M を成膜した後(図 2 3 A)、これをドライエッチングまたはウェットエッチングによりパターニングして、下部電極 5 1 を形成する(図 2 3 B)。導電膜 5 1 M から、下部電極 5 1 と同時に第 1 電極 2 1 を形成するようにしてもよい。

【0076】

次いで、基板 4 3 の全面に光電変換膜 5 2 M を例えばスパッタリング法により成膜した後(図 2 3 C)、これをパターニングして下部電極 5 1 の上面および側面を覆う光電変換膜 5 2 を形成する(図 2 4 A)。続いて、例えば基板 4 3 の全面に光透過性の導電膜 5 3 M を成膜した後(図 2 4 B)、この導電膜 5 3 M をパターニングして光電変換膜 5 2 上に上部電極 5 3 を形成する(図 2 4 C)。上部電極 5 3 は、例えば光電変換膜 5 2 の上面および側面を覆っている。これにより、受光部 5 0 が形成される。受光部 5 0 を設けた後、基板 4 3 の全面に絶縁膜 1 5 M を成膜する(図 2 5 A)。この絶縁膜 1 5 M の一部に開口を設けて第 1 電極 2 1 の表面を露出させ、素子分離層 1 5 を形成する(図 2 5 B)。素子分離層 1 5 を設けた後、基板 4 3 の全面に有機層 2 2 および第 2 電極 2 3 をこの順に成膜して、発光部 2 0 を形成する(図 2 5 C)。以降の工程は表示装置 1 と同様に行い、表示装置 3 を完成させる。

【0077】

この表示装置 3 の受光部 5 0 は、表示装置 1 の受光部 3 0 (図 1、図 7)と同様にして発光部 2 0 で発生した光の一部を受光する。基板 4 3 の表面の受光部 5 0 は、基板 1 3 の内部の受光部 3 0 よりも発光部 2 0 により近い位置に設けられているので、反射部 1 8 を介さずに、発光部 2 0 で発生した光を直接受けることが可能となる。よって、発光部 2 0 から受光部 5 0 までの間の光量の減少を抑えて、より精確な受光信号 3 0 A を補正回路 5 0 に送ることが可能となる。

【0078】

(モジュール)

上記実施の形態および変形例の表示装置 1, 1 A, 2, 2 A, 3 (以下、単に表示装置と表す)は、例えば、図 2 6 に示したようなモジュールとして、後述する適用例 1 ~ 5 などの種々の電子機器に組み込まれる。このモジュールは、例えば、基板 1 3, 4 3 の一辺に、対向基板 1 9 から露出した領域 2 1 0 を設け、この露出した領域 2 1 0 に、信号線駆動回路 1 2 0 および走査線駆動回路 1 3 0 の配線を延長して外部接続端子(図示せず)を形成したものである。外部接続端子には、信号の入出力のためのフレキシブルプリント配線基板(F P C ; Flexible Printed Circuit) 2 2 0 が設けられていてもよい。

【0079】

(適用例 1)

図 2 7 は、上記実施の形態の表示装置 1 が適用されるテレビジョン装置の外観を表したものである。このテレビジョン装置は、例えば、フロントパネル 3 1 0 およびフィルターガラス 3 2 0 を含む映像表示画面部 3 0 0 を有しており、この映像表示画面部 3 0 0 は、上記各実施の形態に係る表示装置により構成されている。

10

20

30

40

50

## 【 0 0 8 0 】

## ( 適 用 例 2 )

図 2 8 A , 2 8 B は、上記実施の形態の表示装置が適用されるデジタルカメラの外観を表したものである。このデジタルカメラは、例えば、フラッシュ用の発光部 4 1 0、表示部 4 2 0、メニュースイッチ 4 3 0 およびシャッターボタン 4 4 0 を有しており、その表示部 4 2 0 は、上記各実施の形態に係る表示装置により構成されている。

## 【 0 0 8 1 】

## ( 適 用 例 3 )

図 2 9 は、上記実施の形態の表示装置 1 が適用されるノート型パーソナルコンピュータの外観を表したものである。このノート型パーソナルコンピュータは、例えば、本体 5 1 0 , 文字等の入力操作のためのキーボード 5 2 0 および画像を表示する表示部 5 3 0 を有しており、その表示部 5 3 0 は、上記各実施の形態に係る表示装置により構成されている。

10

## 【 0 0 8 2 】

## ( 適 用 例 4 )

図 3 0 は、上記実施の形態の表示装置が適用されるビデオカメラの外観を表したものである。このビデオカメラは、例えば、本体部 6 1 0 , この本体部 6 1 0 の前方側面に設けられた被写体撮影用のレンズ 6 2 0 , 撮影時のスタート/ストップスイッチ 6 3 0 および表示部 6 4 0 を有しており、その表示部 6 4 0 は、上記各実施の形態に係る表示装置により構成されている。

20

## 【 0 0 8 3 】

## ( 適 用 例 5 )

図 3 1 A , 3 1 B は、上記実施の形態の表示装置が適用される携帯電話機の外観を表したものである。この携帯電話機は、例えば、上側筐体 7 1 0 と下側筐体 7 2 0 とを連結部 ( ヒンジ部 ) 7 3 0 で連結したものであり、ディスプレイ 7 4 0 , サブディスプレイ 7 5 0 , ピクチャーライト 7 6 0 およびカメラ 7 7 0 を有している。そのディスプレイ 7 4 0 またはサブディスプレイ 7 5 0 は、上記各実施の形態に係る表示装置により構成されている。

## 【 0 0 8 4 】

以上、実施の形態および変形例を挙げて本技術を説明したが、本技術は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態等において説明した各層の材料および厚み、または成膜方法および成膜条件等は限定されるものではなく、他の材料および厚みとしてもよく、または他の成膜方法および成膜条件としてもよい。

30

## 【 0 0 8 5 】

また、上記実施の形態等では、第 1 電極 2 1 を陽極、第 2 電極 2 3 を陰極とする場合について説明したが、陽極および陰極を逆にして、第 1 電極 2 1 を陰極、第 2 電極 2 3 を陽極としてもよい。更に、本技術をボトムエミッション型の表示装置に適用してもよい。

## 【 0 0 8 6 】

加えて、本技術を例えば発光部 2 0 に無機層を有する無機 E L 表示装置等、有機 E L 表示装置以外の自発光型の表示装置に適用することも可能である。

40

## 【 0 0 8 7 】

更にまた、上記実施の形態等では、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  の構成を具体的に説明したが、これらの配置は逆であってもよく、あるいは発光部 2 0 の直下に他のトランジスタを配置するようにしてもよい。加えて、上記実施の形態等では、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  のソース・ドレイン領域を N 型ウェル領域内に、受光部 3 0 を P 型ウェル領域内にそれぞれ設けるようにしたが、書込トランジスタ  $T r 1$  , 駆動トランジスタ  $T r 2$  のソース・ドレイン領域 P 型ウェル領域内に、受光部 3 0 を N 型ウェル領域内に設けることも可能である。

## 【 0 0 8 8 】

50

なお、本技術は以下のような構成も取ることができる。

- (1) 表示領域内に、発光部と、前記発光部からの光を受光する受光部とを有する表示装置。
- (2) 更に、前記発光部を駆動する画素駆動回路と、前記受光部の受光量に応じて前記画素駆動回路に補正信号を送る補正回路とを有する前記(1)に記載の表示装置。
- (3) 前記発光部および前記受光部は、基板の表面に設けられている前記(1)または(2)に記載の表示装置。
- (4) 前記受光部は、一对の電極の間に光電変換膜を有している前記(1)乃至(3)のうちいずれか1つに記載の表示装置。
- (5) 前記発光部は基板の表面に設けられ、前記受光部は前記基板の内部に設けられている前記(2)に記載の表示装置。
- (6) 前記受光部はフォトダイオードにより構成されている前記(5)に記載の表示装置。
- (7) 前記基板はシリコン層を有する前記(5)または(6)に記載の表示装置。
- (8) 前記シリコン層の裏面近傍に前記受光部が設けられている前記(7)に記載の表示装置。
- (9) 前記画素駆動回路はトランジスタを含み、前記トランジスタが前記発光部と平面視で重なる位置に設けられている前記(5)乃至(8)のうちいずれか1つに記載の表示装置。
- (10) 前記トランジスタおよび前記受光部を画素毎に有し、前記トランジスタと前記受光部とは互いに隣り合う位置に設けられている前記(9)に記載の表示装置。
- (11) 前記トランジスタと前記受光部との間に遮蔽部を有する前記(10)に記載の表示装置。
- (12) 前記遮蔽部は、前記基板の溝に埋設された絶縁膜である前記(11)に記載の表示装置。
- (13) 前記遮蔽部は、前記基板の溝に埋設された金属膜である前記(11)に記載の表示装置。
- (14) 前記遮蔽部は、前記基板の溝に埋設された銅である前記(11)に記載の表示装置。
- (15) 前記受光部を囲むように前記遮蔽部が設けられている前記(11)乃至(14)のうちいずれか1つに記載の表示装置。
- (16) 前記基板と対向する反射部を有し、前記反射部で反射された前記発光部からの光が前記受光部に入射する前記(5)乃至(15)のうちいずれか1つに記載の表示装置。
- (17) 前記反射部の前記基板との対向面は放物曲面である前記(16)に記載の表示装置。
- (18) 表示装置を備え、前記表示装置は、表示領域内に、発光部と、前記発光部からの光を受光する受光部とを有する電子機器。
- (19) 画素駆動回路により表示領域内の発光部を駆動し、前記発光部からの光を前記表示領域内の受光部で受光し、前記受光部の受光量に応じて補正回路から前記画素駆動回路に補正信号を送る表示装置の駆動方法。
- (20) 表示領域内に、発光部と前記発光部からの光を受光する受光部とを形成する表示装置の製造方法。

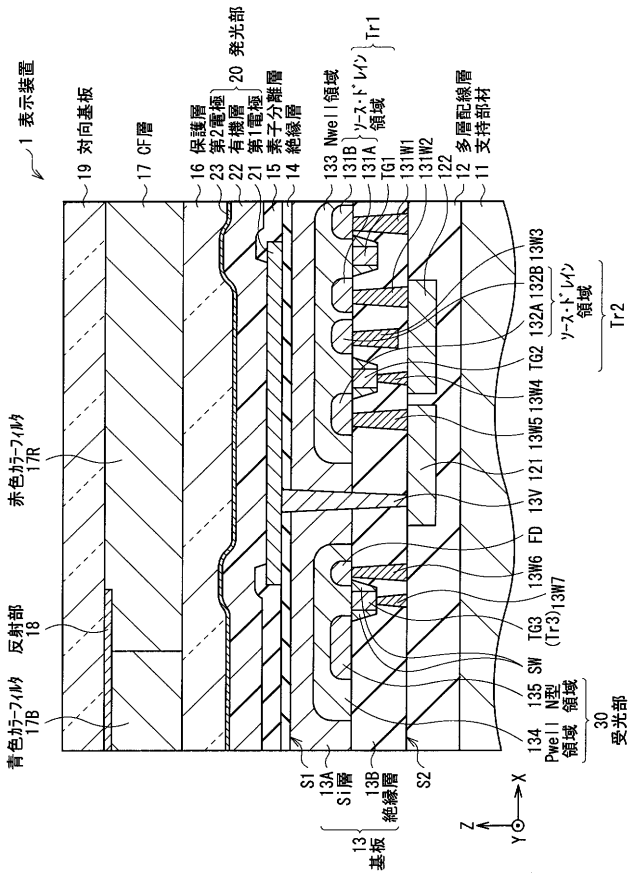
【符号の説明】

【0089】

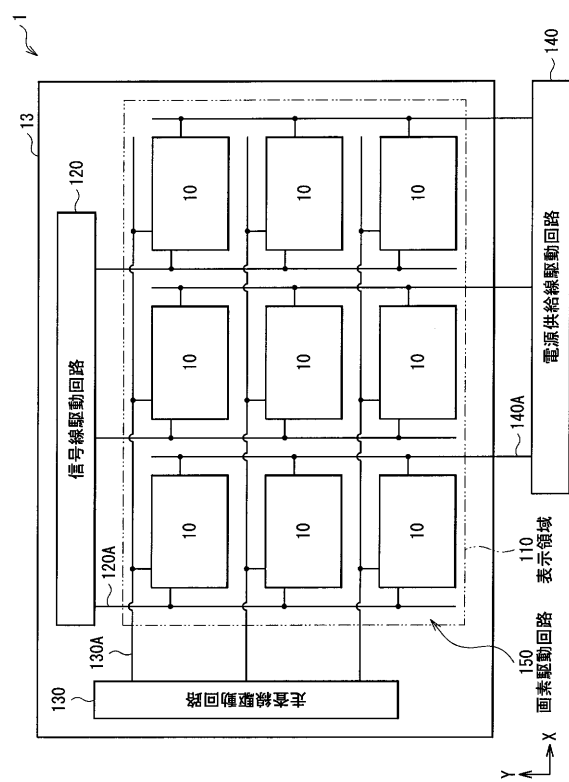
1, 1A, 2, 2A, 3・・・表示装置、10・・・画素、11・・・支持部材、12・・・多層配線層、13, 43・・・基板、13A・・・Si層、13B・・・絶縁層、43A・・・板状部材、43B・・・TFT層、13V・・・貫通電極、13W1, 13W2, 13W3, 13W4, 13W5, 13W6, 13W7・・・導電性プラグ、Tr1, Tr2, Tr3・・・トランジスタ、TG1, TG2, TG3・・・ゲート電極、14・・・絶縁層、15・・・素子分離層、16・・・保護層、17・・・CF層、18, 1

8 A . . . 反射部、19 . . . 対向基板、20 . . . 発光部、21 . . . 第1電極、22 . . . 有機層、23 . . . 第2電極、30, 50 . . . 受光部、31, 32 . . . 遮蔽部。

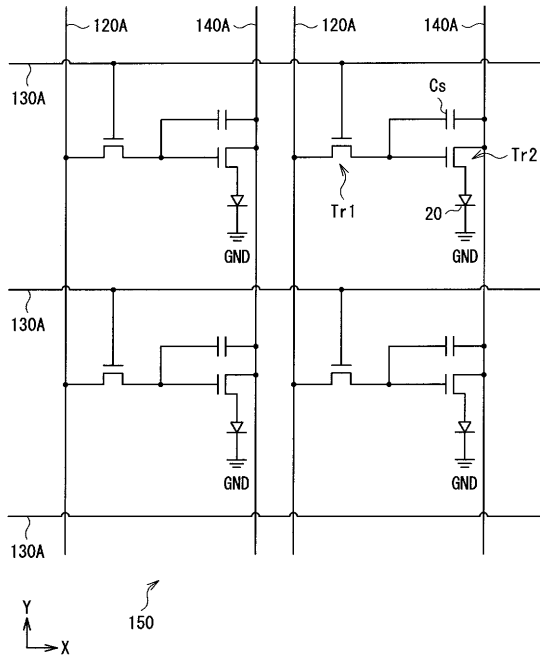
【図1】



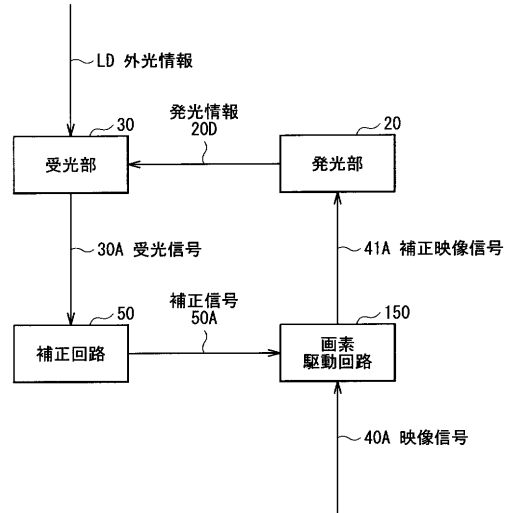
【図2】



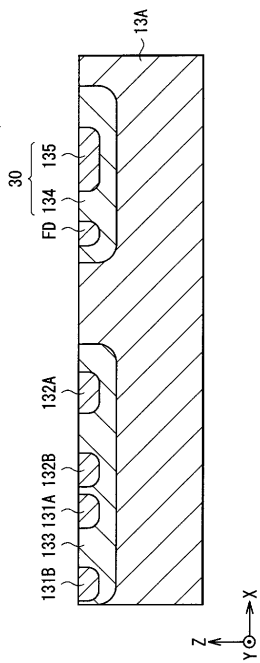
【 図 3 】



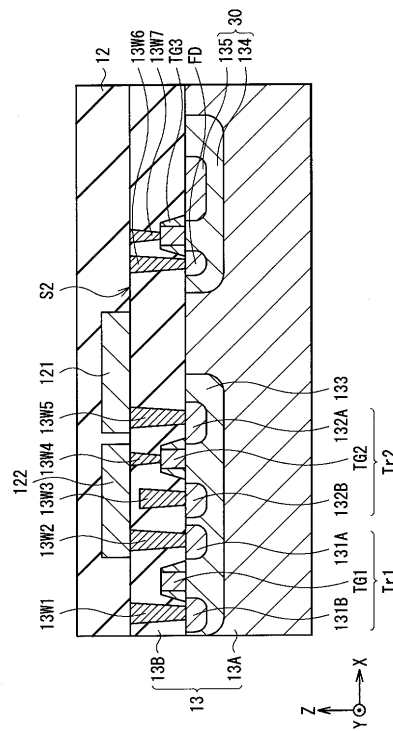
【 図 4 】



【 図 5 A 】

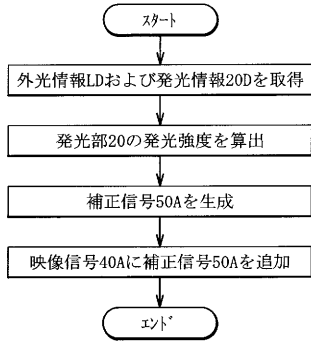


【 図 5 B 】

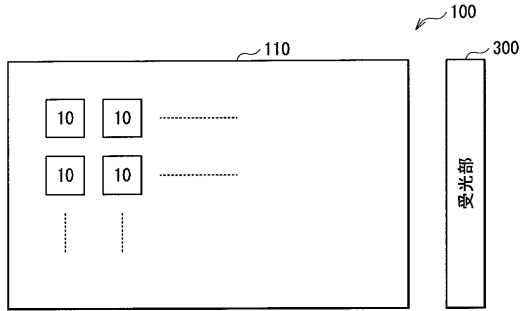




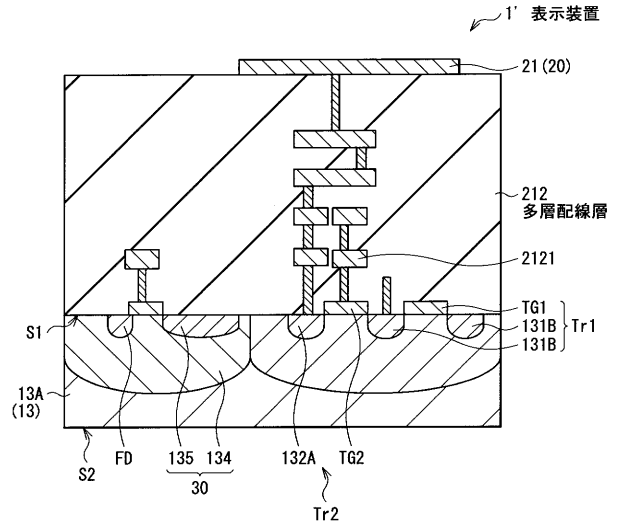
【図8】



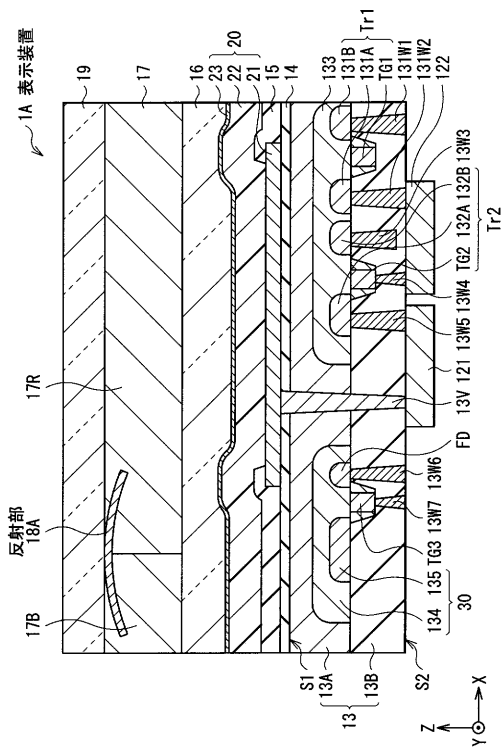
【図9】



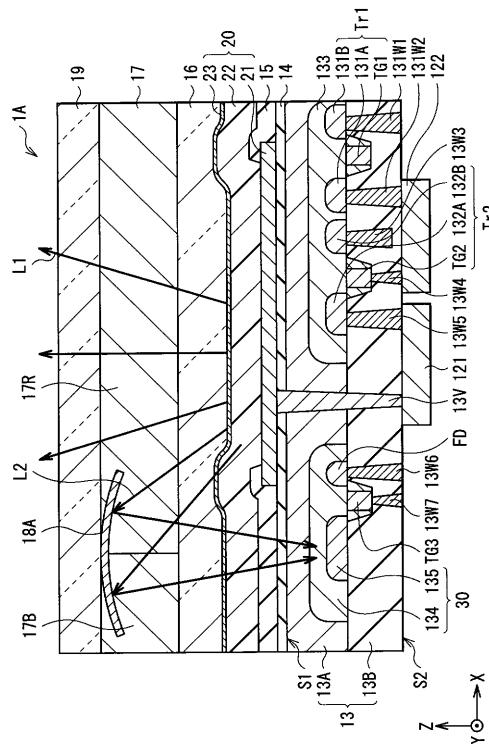
【図10】



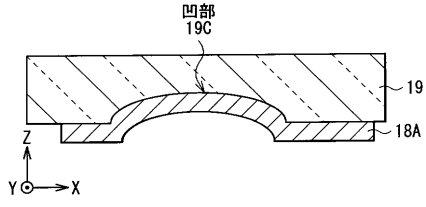
【図11】



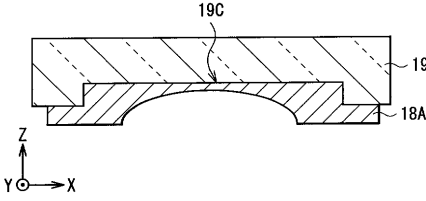
【図12】



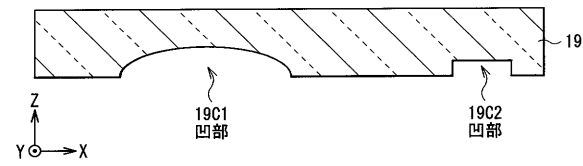
【 図 1 3 】



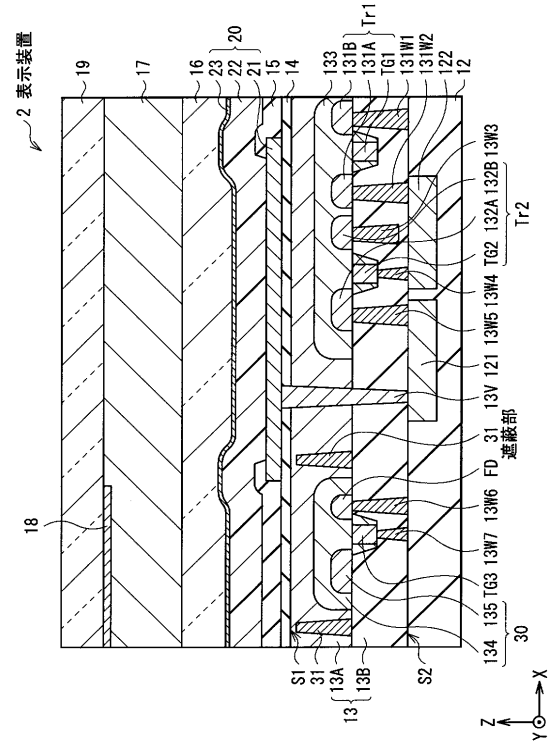
【 図 1 4 】



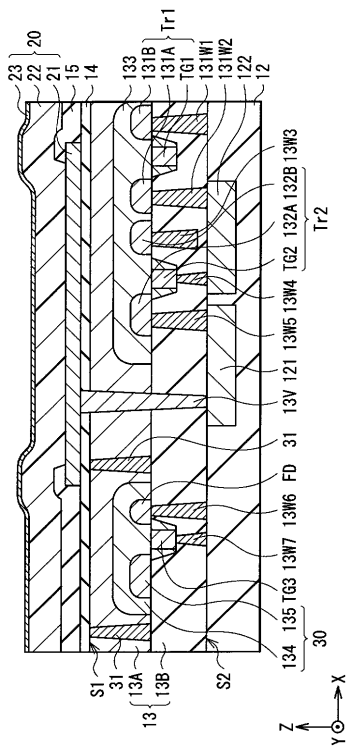
【 図 1 5 】



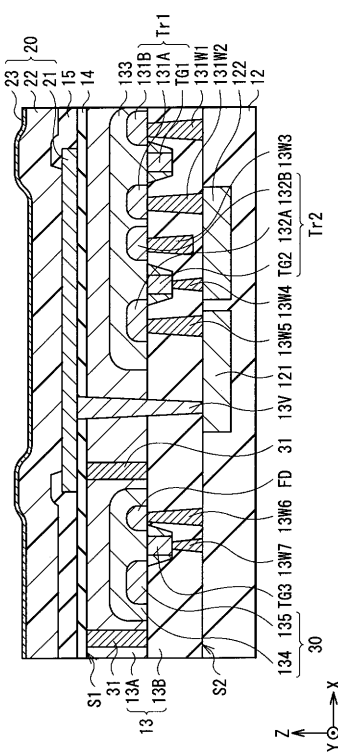
【 図 1 6 】



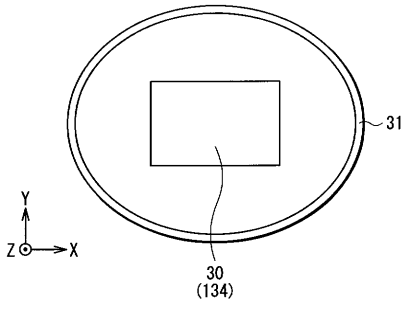
【 図 1 7 A 】



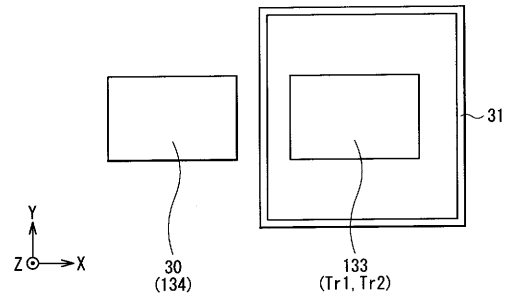
【 図 1 7 B 】



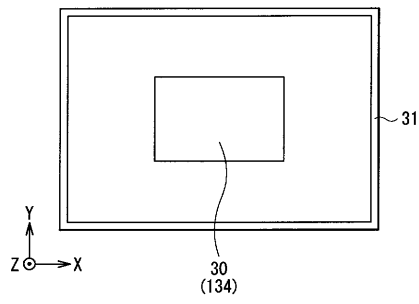
【図 18 A】



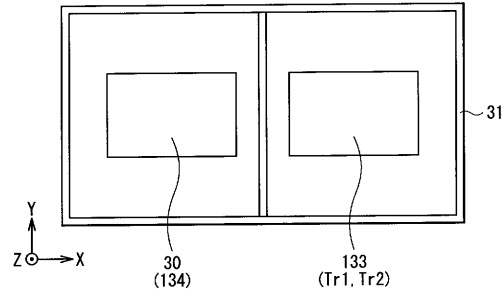
【図 18 C】



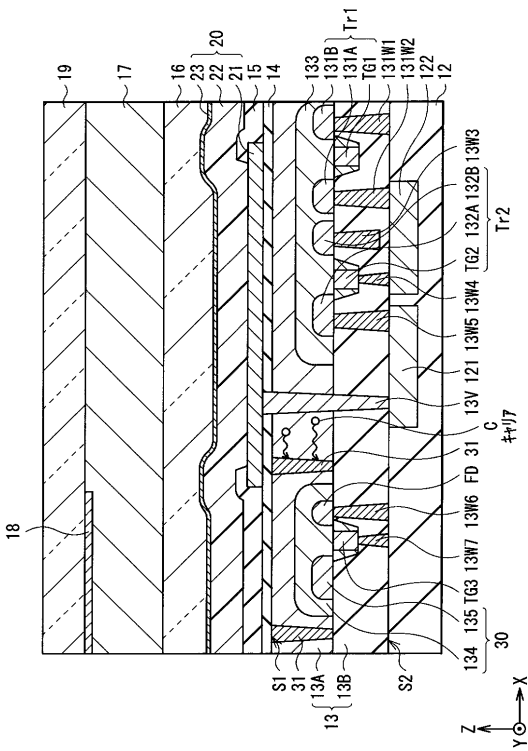
【図 18 B】



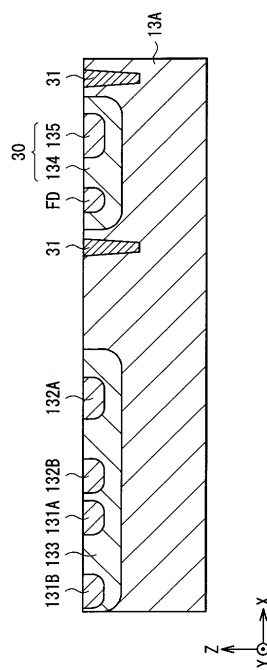
【図 18 D】



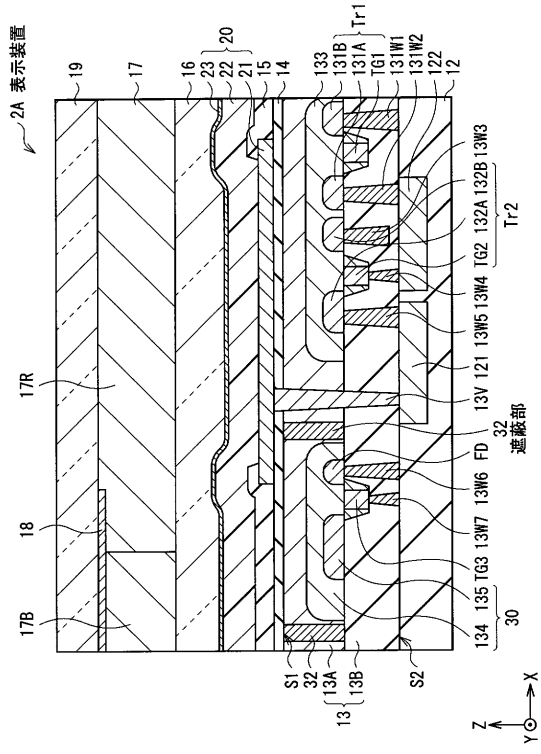
【図 19】



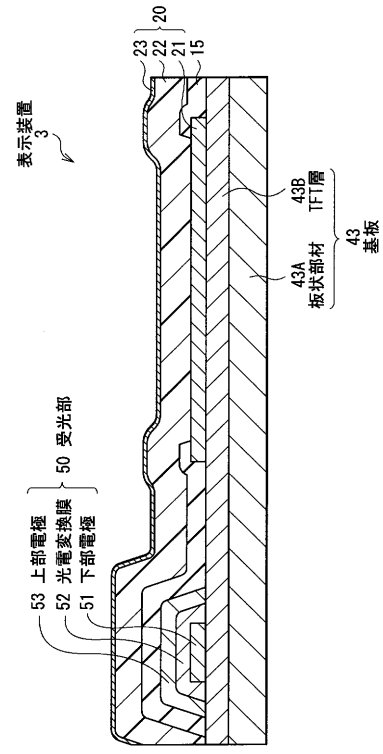
【図 20】



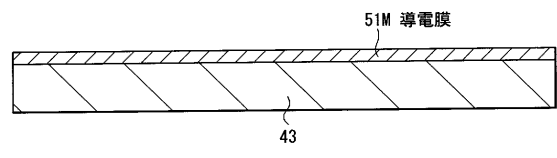
【 図 2 1 】



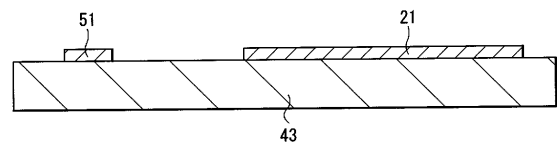
【 図 2 2 】



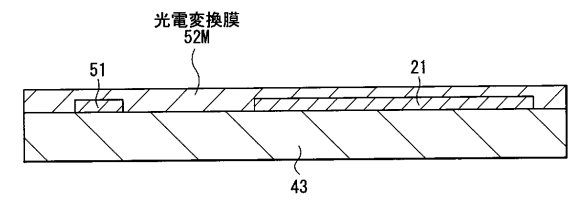
【 図 2 3 A 】



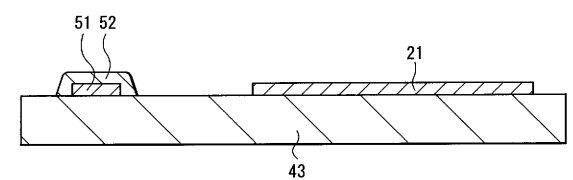
【 図 2 3 B 】



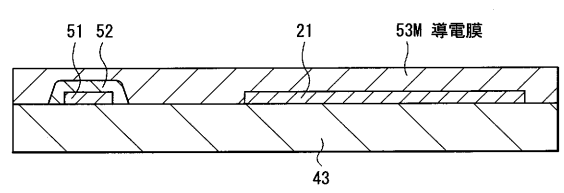
【 図 2 3 C 】



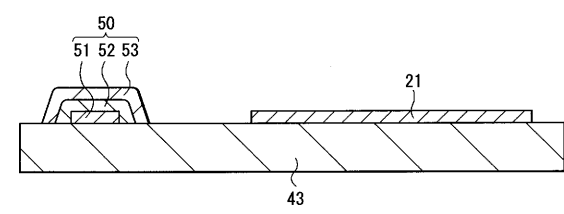
【 図 2 4 A 】



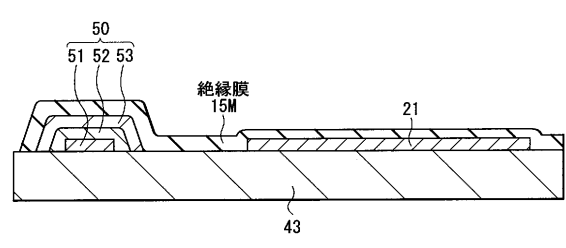
【 図 2 4 B 】



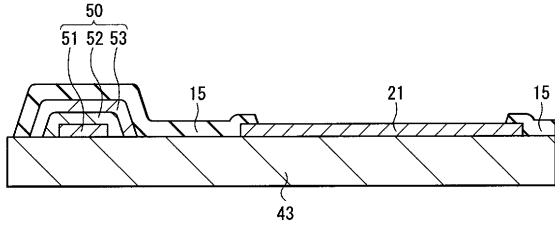
【 図 2 4 C 】



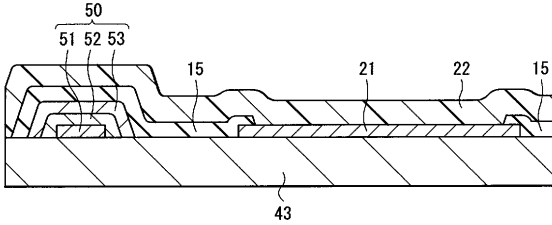
【 図 2 5 A 】



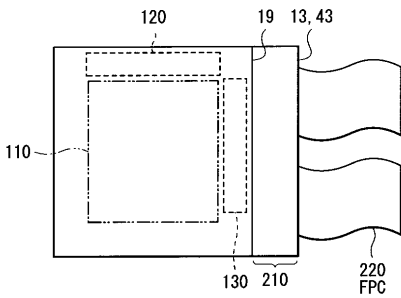
【図 25 B】



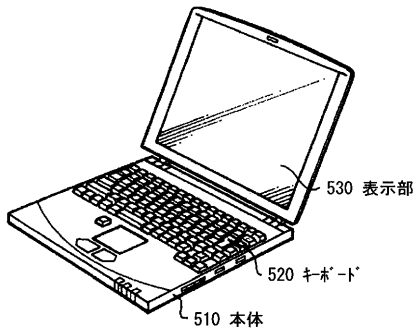
【図 25 C】



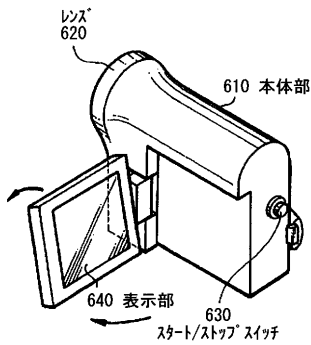
【図 26】



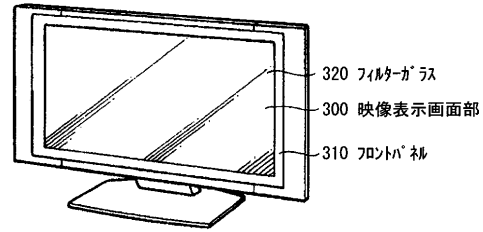
【図 29】



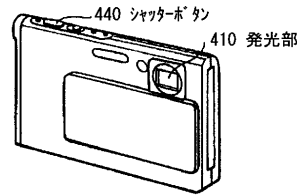
【図 30】



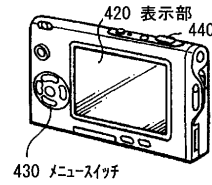
【図 27】



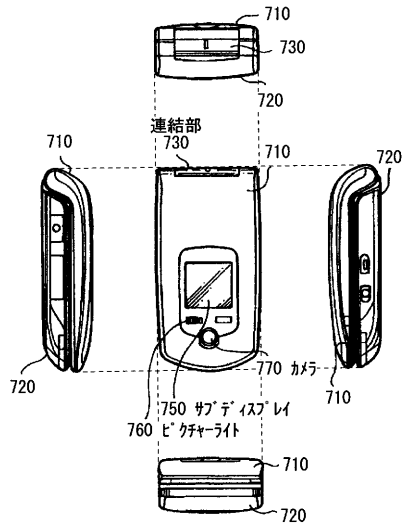
【図 28 A】



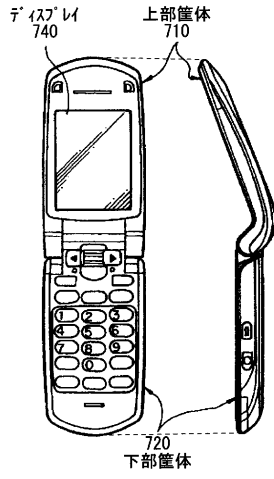
【図 28 B】



【図 31 A】



【図 3 1 B】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/30	K
	G 0 9 G 3/30	J
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 1 1 H
	G 0 9 G 3/20	6 7 0 K
	H 0 5 B 33/14	A
	H 0 5 B 33/10	

(72)発明者 岩元 勇人  
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 嵯峨 幸一郎  
東京都港区港南1丁目7番1号 ソニー株式会社内

Fターム(参考) 3K107 AA01 BB01 CC33 CC34 EE03 EE68  
 5C080 AA06 BB05 CC03 DD04 DD05 DD12 DD14 DD25 DD29 EE29  
 FF03 FF11 GG07 GG08 GG10 GG11 HH09 JJ02 JJ06 JJ07  
 KK02 KK04 KK07 KK43  
 5C094 AA03 BA03 BA27 DA15 EA04 EA07 EB05 ED11 ED15 FA02  
 FA10 FB12 FB14 FB20 GB10 HA08  
 5C380 AA01 AA02 AB06 AB11 AB12 AB18 AB21 AB34 AB46 AC05  
 AC07 AC08 AC09 AC11 BA31 BA38 BA39 BA43 BB03 BB04  
 BB21 BD04 BD11 CA12 CA48 CB01 CB20 CC02 CC09 CC26  
 CC27 CC33 CC41 CC48 CC62 CD012 CF07 CF18 CF48 CF49  
 CF61 CF68 DA02 DA06 DA35 DA39 DA40 DA49 DA50 EA01  
 FA05 FA06 FA18 FA21 FA24 FA28